

1. 一种雷达系统,包括:

控制器,被配置为产生时钟信号或模式信号中的至少一个;

发射器,包括:

合成器,包括:

包括分数 N 合成器的锁相环 (PLL);和

直接数字合成器 (DDS);和

双模发射器,

其中该合成器和该双模发射器被配置为基于所产生的至少一个时钟信号或模式信号在第一模式或第二模式下产生信号;

天线,被配置为:

发射所产生的信号;并且

基于所发射的信号接收返回信号;

接收器,被配置为基于与该合成器所产生的信号可比较的信号并基于所产生的至少一个时钟信号或模式信号,根据第一或第二模式处理所接收到的返回信号;

处理器,被配置为确定包括在所处理的返回信号中的目标的存在;以及

输出设备,被配置为基于该确定而输出展示。

2. 如权利要求 1 所述的系统,进一步包括:

第一接收器,被配置为对 FMCW 和拉伸脉冲压缩信号进行预处理;

第二接收器,被配置为对 LFM 和 NLFM 脉冲压缩信号进行预处理;

第二合成器,被配置为产生与该返回信号组合的第一信号和由该第二接收器使用的第二信号;以及

混合器,被配置为将该第一信号或该第二合成器所产生的信号中的至少一个与该返回信号组合。

3. 如权利要求 2 所述的系统,其中该双模发射器包括氮化镓 (GaN) 微波晶体管。

4. 如权利要求 2 所述的系统,其中将 DDS 的滤波输出与时钟信号进行混合以产生第一信号,其中 PLL 包括压控振荡器 (VCO),其中 PLL 基于该时钟信号和该模式信号产生第二信号,其中该第二信号在基于该模式信号进行功率和频率调整后,与滤波和放大后的第一信号进行混合以产生第三信号,其中该第三信号与和功率调整后的第二信号相关联的信号进行混合以产生第四信号,并且其中对第四信号进行放大和滤波后,将其发送至双模发射器。

5. 一种方法,包括:

在控制器处,

产生时钟信号或模式信号中的至少一个;

在具有分数 N 合成器,锁相环 (PLL) 电路和直接数字合成器 (DDS) 的合成器处并且在双模发射器处,

基于所产生的时钟信号或模式信号,在第一模式或第二模式下产生信号;

在天线处,

发射所产生的信号;并且

在接收器处,

基于所发射的信号接收返回信号;

在信号处理器处，

基于所产生的至少一个时钟信号或模式信号，根据第一或第二模式对接收到的返回信号进行预处理，；

确定包括在预处理后的返回信号中的目标的存在；以及

在输出设备处，

基于该确定而输出展示。

6. 如权利要求 5 所述的方法，其中预处理包括：

当已经确定第一模式的操作时，对 FMCW 和拉伸脉冲压缩信号中的至少一个进行预处理；并且

当已经确定第二模式的操作时，对 LFM 和 NLFM 脉冲压缩信号中的至少一个进行预处理。

7. 如权利要求 5 所述的方法，其中在第一模式或第二模式下产生信号包括：

对 DDS 的输出进行滤波；

将 DDS 的滤波输出与时钟信号进行混合以产生第一信号；

基于该时钟信号和该模式信号，在 PLL 处产生第二信号；

基于该模式信号调整该第二信号的功率和频率；

在第一信号已经被滤波和放大后将调整后的第二信号与第一信号进行混合以产生第三信号；

将第三信号与和功率调整后的第二信号相关联的信号进行混合以产生第四信号；并且对该第四信号进行放大和滤波后，将其发送至双模发射器。

8. 一种系统，包括：

用于产生时钟信号或模式信号中的至少一个的装置；

用于基于所产生的时钟信号或模式信号在第一模式或第二模式下产生信号的装置；

用于发射所产生的信号的装置；

用于基于所发射的信号接收返回信号的装置；

用于基于所产生的至少一个时钟信号或模式信号，根据第一模式或第二模式对所接收的返回信号进行预处理的装置；

用于确定包括在预处理后的返回信号中的目标的存在；以及

用于基于该确定而输出展示的装置，

其中该第一模式包括频率调制连续波（FMCW）模式或拉伸脉冲压缩模式中的至少一个；

其中该第二模式包括线性或非线性频率调制（LFM，NLFM）脉冲压缩模式中的至少一个，并且

其中用于在第一模式或第二模式下产生信号的装置包括具有双模发射器和分数 N 合成器的合成器、锁相环（PLL）电路和直接数字合成器（DDS）。

9. 如权利要求 8 所述的系统，其中用于在第一模式或第二模式下产生信号的装置，

对 DDS 的输出进行滤波；

将 DDS 的滤波输出与该时钟信号进行混合以产生第一信号；

基于该时钟信号和该模式信号在 PLL 处产生第二信号；

基于该模式信号对第二信号的功率和频率进行调整；
将调整后的第二信号与滤波和放大后的第一信号进行混合，以产生第三信号；
将该第三信号与和功率调整后的第二信号相关联的信号进行混合，以产生第四信号；
并且
对该第四信号进行放大和滤波后，将其发送至该双模发射器。

FMCW 与 FM 组合的脉冲压缩雷达系统与方法

同族申请

[0001] 本申请要求 2012 年 9 月 10 日提交的美国专利申请（序列号 No. 61/698, 903）的权益，并且涉及 2012 年 9 月 24 日提交的共同待决的美国专利申请（序列号 No. 13/625, 785），其内容通过参考并入本文中。

背景技术

[0002] 目前不存在如下的雷达系统：其允许同时应用于航海和航空，以提供除了具有非常高距离分辨率的非常短的最小距离（< 10 英尺）至中等距离（5–7 海里）之外的长距离和中等距离分辨率的组合（大约 3 至 10 英尺）。目前的商用航海雷达系统对于具有中等至高距离分辨率的中等（~ 1 海里）至长距离能力采用脉冲或脉冲压缩的方法。示例包括 Honeywell 的 RDR-4000 非线性频率调制（NLFM）脉冲压缩雷达，Kelvin Hughes LFM 脉冲压缩航海雷达，JRS 固态航海雷达，和 NGC/Sperry 航海固态脉冲压缩雷达系统。目前航海雷达是脉冲（所有供应商）或频率调制连续波（FMCW）(Navico) 类型的系统。

发明内容

[0003] 本发明提供一种在近距离和远距离两者处都进行操作的雷达系统。示例性雷达系统包括：控制器，其产生时钟信号或模式信号中的至少一个，带有合成器和双模发射器的发射器。该合成器和双模发射器基于所产生的至少一个时钟信号或模式信号，在第一模式或第二模式（频率范围）下产生信号。该系统还包括：天线，其发射所产生的信号并基于所发射的信号接收返回信号；接收器，其基于所产生的至少一个时钟信号或模式信号，根据第一或第二模式处理接收到的返回信号；处理器，其确定包括在处理的返回信号中的目标的存在；以及输出设备（诸如显示设备），其基于所述确定而输出展示。

[0004] 第一模式是频率调制连续波（FMCW）模式或拉伸脉冲压缩模式。第二模式是线性或非线性频率调制（LFM, NLFM）脉冲压缩模式。

[0005] 在本发明的一方面中，合成器是分数 N 合成器或基于锁相环的直接数字合成器。

[0006] 在本发明的另一方面中，双模发射器包括：可变衰减器，多个放大器，调制器和低通滤波器。该双模发射器产生 S 和 X 频带内的信号。

[0007] 在本发明的又另一方面中，接收器包括用于 FMCW 和拉伸脉冲压缩信号以及用于 LFM 和 NLFM 脉冲压缩信号的单独的接收器。

[0008] 在本发明的另外一方面中，该系统可以在下列模式下进行操作：FMCW，脉冲，频移键控（FSK）脉冲，LFM 脉冲，NLFM 脉冲。NLFM 脉冲可以要求基于 DDS 的锁相环（PLL）调制。

[0009] 本发明的优点包括减少零件和制造成本。

附图说明

[0010] 本发明优先和可选的实施例将参照下面的图进行详细描述：

[0011] 图 1–5 图示了根据本发明实施例形成的各种系统的框图。

具体实施方式

[0012] 本发明包括基于数字锁相环 (DPLL) 的合成器或分数 N 合成器以及双模调制器, 所述基于数字锁相环 (DPLL) 的合成器或分数 N 合成器与氮化镓 (GaN) 高功率 (即, 大于等于 40W 的峰值) 发射器组合使用, 该发射器带有连续波 (CW) 驱动电平 (其保持在 DPLL 中的频率锁定), 所述双模调制器能够为频率调制连续波 (FMCW) 模式提供高电压 / 高电流脉冲操作或低电压低电流 CW 操作。

[0013] 图 1-1 示出了根据本发明实施例形成的示例性系统 30 的框图。该系统 30 包括 (诸如上述的) 发射器 34, 天线 36, 控制器 38, 混合器 40, 开关 42, FMCW/ 拉伸脉冲接收器 44, 非线性或线性频率调制 (NLFM 或 LFM) 脉冲压缩接收器 46, 数字信号处理器 (DSP) 48, 输出设备 50, 环行器 56, 和, 可选的, 第二合成器 52 和第二开关 54。

[0014] 控制器 38 发送控制和 / 或时钟信号至发射器 34、52 及开关 42、54。基于来自控制器 38 的信号, 发射器 34 通过环行器 56 输出线性或非线性脉冲或 FMCW 信号至天线 36。天线 36 接收的信号通过环行器 56 被发送给混合器 40 以直接或通过开关 54 与来自发射器 34 的延迟信号或来自第二合成器 52 的信号混合。

[0015] 如由来自控制器 38 的一个或多个信号控制的开关 42 将混合器 40 的输出发送至接收器 44、46 中的一个。如果使用了第二合成器 52, 则第二合成器 52 发送信号至脉冲压缩接收器 46。发送至脉冲压缩接收器 46 的信号与第二合成器 52 发送至混合器 40 的信号相关。接收器 44、46 在进行数字转换并将一个或多个数字化信号发送至 DSP48 之前对接收到的一个或多个信号进行模拟信号处理。DSP48 将数字信号转换到频域或进行相关处理, 接收器 44、46 据此执行了预处理 (见来自控制器 38 的信号)。然后 DSP48 产生输出, 其被发送到输出设备 50 用于展示。由 DSP48 执行的预处理和功能对生产单独的 FMCW 或脉冲系统的那些而言是已知的。

[0016] 图 1-2 示出了发射器 34 的示例性组件。该发射器 34 包括合成器 60 和双模发射器 64。合成器 60 接收来自控制器 38 的一个或多个信号, 以输出基频发射器信号至双模发射器 64, 并且输出基频发射器信号的延迟至混合器 40 或第二开关 54。在一些实施例中, 该延迟信号没有被产生和发送。双模发射器 64 基于接收到的基频发射器信号和来自控制器 38 的一个或多个信号产生雷达传输, 接着通过环行器 56 将该雷达传输发送至天线 36。

[0017] 合成器 60 包括 DPLL (如序列号 7, 239, 266 或 7, 161, 527 的美国专利中所述, 其通过参考并入本文中) 或带有内置 LFM (近似于带有 LFM 段的 NLFM) 的分数 N 合成器。示例性分数 N 合成器包括带有“直接调制波形”能力 (模拟设备) 的 ADF415913GHz 分数 N 合成器或 Hittite 自包含分数 N 合成器 (HMC769LP6CE, 9.05 至 10+GHz 操作)。

[0018] 分数合成器实施 FMCW 模式并且被用于产生最低限度的线性 FMCW 或 LFM 脉冲压缩。例如, 在适当的变化的情况下, 非线性 FM 调制采用正切函数的形式。可以用当端对端组合时形成所需的正切函数 (或其他形状) 的多个小的线性 FM 段来近似。这种近似仅仅对相对长的波形有用, 且在短脉冲的极限情况下, 只有 DDS 可以创建 NLFM 波形。同样地, 合成器也可以用于创建 NLFM 雷达系统。

[0019] 使用分数 N 合成器产生所需的波形可以仅与提供内部相位频率检测器 (PFD) 的合成器一起使用, 所述内部相位频率检测器 (PFD) 在等于或大于 110MHz 的频率处操作。

[0020] 当使用分数 N 合成器时,在 LFM 的产生期间使用特别小(大约为上百万分之一 Hz)的频率步长,以避免由分数 N 合成器的 LFM 频率“楼梯”导致的接收频谱损坏问题。

[0021] 图 2-1 和 2-2 示出了示例性系统 130 的原理框图,其不包括输出设备和使用 LFM 或 NLFM 执行双模(脉冲, FMCW)操作的控制器。系统 130 可以产生 S 和 X 频带的信号。S 频带为 2.9-3.1GHz。X 频带为 9.2-9.5GHz。系统 130 可以输出达 13GHz 的信号。

[0022] 当系统 130 被命令在 FMCW 或 LFM 拉伸压缩模式下进行操作时,开关 154 允许基于来自控制器(即,时钟 (clk) 和 / 或诸如由 Hittite Microwave 公司生产的现场可编程门阵列 (FPGA)) 的信号与由第一合成器 160 输出的信号相关联的分配(功率)和延迟的信号一起发送至混合器 140。混合器 140 将分配和延迟的信号与通过环行器 156 来自天线 138 的已处理的返回信号组合在一起。环行器 156 输出的返回信号被发送至接收器保护设备 172,如果控制器已经选择了 LFM 拉伸压缩模式,则所述接收器保护设备输出至低噪声放大器 (LNA) 174,如果已经选择了 FMCW,则所述接收器保护设备输出至支路 176。当发射器 164 发射时,数瓦的功率可以从天线 138 反射并到达接收器 LNA174 或接收器混合器 140 并破坏它们。因此将 PIN 二极管(设备 172)设置在接收器输入两端的分流器中。一旦发射脉冲中出现大电压,二极管导通并且反射能量使其远离接收器。支路 176 由控制器 38(例如 FPGA)控制。

[0023] 根据从合成器 160 和控制器接收的信号,返回信号基于由发射器 164 输出的 FMCW 或 LFM 拉伸压缩信号。在一个实施例中,发射器 164 包括可变衰减器 180,调制器 182,两个放大器 186、188 和低功率滤波器 (LPF) 190。如由控制器控制的可变衰减器 180 针对两个模式对发射器 164 设置驱动电平。在高功率模式下,衰减器 180 被设置为 0 使得所有驱动功率到达放大器以达到全功率。在 FMCW 模式下,发射器的偏置电平被大幅降低,并且衰减器 180 被设置到将驱动发射器至 0.1W 输出电平的电平。来自 FPGA 的控制信号如上所述设置衰减器。

[0024] 在拉伸 LFM 模式期间,当发射器 164 被脉冲关闭时,衰减器被用作 PLL 的固定负载。衰减器 180 在 FMCW 模式下调整 HPA186 和 188 的驱动电平,以将发射功率降低至防止自锁的电平。在 FMCW 模式下,为 CW 操作和低得多的电压电平设置 HPA 偏置。衰减器 180 允许 HPA 中的最小增益 / 最小电压用于合适的操作,并设置低驱动电平以提供所需的最终低功率输出。衰减器 180 还与功率检测器一起在至环行器 156 的输入端处以闭环结构被使用,以在温度和生产的变化中保持所要求的固定输出功率。

[0025] 衰减器 180 的输出被发送至第一放大器 186 并且接着被发送至第二放大器 188,其都通过调制器 182 进行调制。调制使组件生成期望的频带中的信号。调制器 182 调整偏置电平以控制放大器 186、188 的发射功率。在一个实施例中,放大器 186、188 是 GaN 放大器。LPF190 在通过环行器 156 将从第二放大器 188 输出的信号发送至天线 138 之前,对该信号进行滤波。在一个实施例中,发射功率作为距离函数被调整。脉冲与 CW 操作之间的功率比最大为 26dB。

[0026] 尽管仍在 FMCW/LFM 拉伸模式下,开关 142 将混合器 140 的输出发送至 FMCW/ 拉伸接收器 144。FMCW/ 拉伸接收器 144 执行已知的模拟接收信号预处理,将处理后的结果转换成数字,然后发送该数字信号至 DSP148。基于接收到的天线角度信息(和可能的其他信息,诸如控制信号),DSP148 对数字化信号执行快速傅里叶变换 (FFT),将数字化信号转换到频

域。然后 DSP148 从频域信号中识别目标并发送该信息至输出设备或其他一个或多个车辆系统。

[0027] 当系统 130 被命令在 NLFM 或 LFM 脉冲压缩模式下操作时,开关 154 将来自第二合成器 152 的衰减信号发送至混合器 140 以与来自 LNA174 的返回信号混合。开关 142 将混合器 140 的输出发送至脉冲接收器 146,该脉冲接收器 146 还接收作为由第二合成器 152 产生的信号的一部分的信号。脉冲接收器 146 进一步对直接从第二合成器 152 接收的信号进行划分并且基于来自开关 142 的信号和该划分的信号进行 I/Q 解调。在 NLFM 模式下,通过合成器 160、152 使用 FPGA 调整频率步进率来创建非线性波形。

[0028] 通过第二接收器 146 中的模数转换器的时钟率来设置脉冲模式下的线性调频脉冲带宽。FMCW 模式下的线性调频脉冲带宽设置雷达的距离分辨率。IF 带宽由线性调频脉冲带宽、线性调频脉冲的周期和雷达的最大距离确定。线性调频脉冲带宽由至 DDS 或分数合成器的命令确定。合成器所产生的最大频率小于时钟频率的 1/2。脉冲拉伸 LFM 模式下的线性调频脉冲带宽由在最大距离处的法定带宽和 IF 带宽设置。法定带宽由国际条约设置以便应用。航海雷达 S 频带中的最大允许带宽为 200MHz 和 X 频带。

[0029] 图 2-2 示出了示例性组件 200,其用于执行 I/Q 解调。组件 200 包括分离器 204,其分离从开关 142 接收到的返回信号 201。设备 206 分离从第二合成器 152 接收到的信号 202 并对分离信号中的一个进行移相。来自设备 206 和分离器 204 的输出被发送至组合器 210、212 用于产生 I/Q 信号。然后所产生的 I/Q 信号在被发送至 DSP148 之前被放大且被数字化。DSP148 对数字化的 I/Q 信号执行相关处理以便检测目标。

[0030] 在 FMCW 模式下,对于低增益,通过调制器 182 降低发射器 164 的偏置。发射功率针对 $\sim 20\text{dBm}$ 而被设置。

[0031] 在 LFM 模式下,发射器 164 被禁用,但波形由于本地振荡器 (LO) 参考而继续使用拉伸处理。因为发射器停止后 DPLL 仍然工作,在发射器停止后将本地振荡器信号供应给接收器混合器。拉伸处理要求在时间信号返回到接收器期间存在参考信号。可变衰减器 180 针对全功率被设置。与 FMCW 模式相同,不需要第二合成器 / 发射器 152。

[0032] 在 NLFM 模式下,DSP148 提供与 Honeywell 的 RDR-4000 所执行的类似的测距和压缩。

[0033] 在 LFM 脉冲模式下,DSP148 提供测距和压缩。

[0034] 在一个或多个 FSK 脉冲模式下,第二合成器 / 发射器 152 提供固定频率本地振荡器信号以允许接收。DSP148 提供测距和脉间积分。FSK 被用于减轻干扰或提高距离分辨率(逼近 LFM 的脉间步进)。

[0035] 图 3 示出了在 NLFM 或 LFM 脉冲压缩模式下但不在 FMCW 或拉伸脉冲压缩模式下进行操作的系统 230。系统 230 包括所有与系统 130(图 2-1) 相同的组件,除了系统 230 不包括 FMCW/ 拉伸接收器 144,第一或第二开关 142、154 和支路 176。系统 230 包括合成器 160-1,所述合成器 160-1 不包括功率分配器或延迟设备。

[0036] 图 4 示出了系统 280,其仅在 FMCW 或拉伸脉冲压缩模式下操作。系统 280 不包括第二合成器 152,开关 142、154,支路 176 或脉冲接收器 146。

[0037] 在所有实施例中可选地,FPGA 从 DSP 接收信号。

[0038] 在一个实施例中,当使用 DPLL 时,使用直接数字合成器,不是分数合成器。2008 年

10 月 22 日提交的美国专利申请（序列号 12/256,392）以及 2011 年 1 月 21 日提交的美国专利申请（序列号 13/011,771）中描述了示例性 DDS 驱动的 DPLL,其内容通过参考并入本文中。

[0039] 在一个实施例中,双模发射器 64 包括配置为控制脉冲发射器组件和低功率 FMCW/ 拉伸脉冲发射器组件的操作的混合耦合器。在共同待决的美国专利申请（序列号 No. 13/625,785）（律师的文件编号为 H000-1-1904）中描述了这种类型的双模发射器的示例,其内容通过参考并入本文中。

[0040] 图 5-1 和 5-2 图示了包括发射器 310 的雷达系统 300。发射器 310 包括发射合成器 314,所述发射合成器 314 包括 DDS326 和分数 N 合成器 320,所述 DDS326 和分数 N 合成器 320 都接收来自时钟 328（例如,384/128MHz 时钟）的时钟信号和来自控制器 330（例如 FPGA）的控制信号。分数 N 合成器 320 的输出在被输入至 VC0336（例如 1950.4 或 1990.4MHz）之前由环路滤波器 334 进行滤波,所述 VC0336 发送输出至放大器 338。放大后的输出通过耦合器 340 发送至功率分配器 342。耦合器 340 返回放大后的输出的一部分至分数 N 合成器 320。频率分频器 344 按预定的因子（例如 4）对功率分配器 342 的输出进行分配以生成第一混合器 350 的输入（例如 487.6-497.6MHz）。

[0041] DDS326 的输出通过 LPF354（例如 72-128MHz）至第二混合器 356 以与时钟信号进行混合。BPF358（例如 462-512MHz）对混合器 356 的输出进行滤波。然后混合信号在第一混合器 350 处与频率划分的输出混合前由放大器 360 放大。BPF364（例如 949.6-1009.6MHz）对第一混合器 350 的输出进行滤波。另一个混合器 370 将（由放大器 366）放大后的 BPF364 的输出与来自功率分配器 342 的信号（例如 1950.4 或 1990.4MHz）进行混合。然后混合器 370 的输出被放大器 372 放大并接着由 BPF374（例如 2900-3000MHz）进行滤波。BPF374 的输出被发送至发射器组件 380。

[0042] 使用分数 N 合成器和 DDS 的成本较低。并且,DDS 可以提供更高性能的调制能力。

[0043] 在一个实施例中,VC0336 是由 Hittite 制造的 8-10GHz 的 VCO,并且通过将 VCO Hittite 可编程 1、3 分频器设置为 3 来下分频至 3GHz,X 频带信号设置分频器为 1;为了覆盖 S 和 X 频带的频率,耦合器 340 是宽带耦合器。然后,组合的 S 和 X 频带发射器 / 合成器变成对 S 和 X 频带而言共同的频率独立模组。耦合器 340 是双频带或宽带设计并且驱动器放大器 338 是覆盖 3/9GHz 的宽带。

[0044] 使用 $N = 4$ 和频率为 7377.6GHz 的 VCO 以相同的方式将系统 300 从 9.3-9.4GHz（或者一些其他 100MHz 宽的片段）转换至 X 频带。可能的是,通过使用附加的 VCO 频率来朝 200MHz 的带宽进行扩展。DDS326 提供高速调制能力和脉间频跳。低成本分数 N 合成器和分频器产生微波信号和本地振荡信号（分数 N 合成器）。最后两个 BPF364、374 适应整个发射带宽能力。

[0045] 只要预先计划了分数 N 合成器的移动,系统 300 允许高达 50MHz 宽的线性调频脉冲和跨越 100MHz 的频跳,使得其很好地被安置。基于 PLL 而非 DDS 的系统在频跳后需要时间进行重锁定。如果在频率中命令了大步进的变化,PLL 将解锁。然后将“响铃”并且最终安置到新的命令频率——取决于频率步进变化和 PLL 环路增益的设计,这可以占用数微秒至数毫秒的时间。

[0046] 合成器 314 被要求成为 S 或 X 频带模块的一部分,而不是“共同”电子器件的一部

分。只有时钟和 DDS 将是对 S 和 X 频带系统两者而言共同的。示例性分数 N 合成器能够进行高达 13GHz 的操作。X 和 S 两者都具有 FMCW 和脉冲模式能力两者。非共同部分是频率特定的——例如 HPA（高功率放大器或发射器）是特定于 S 频带或 X 频带的设计。其不能同时用于 S 和 X 两者，而将是带有特定 GaN 晶体管的特定于该频带的设计。

[0047] 在一个实施例中，系统 314 适应跨越 S 或 X 频带的 100MHz 的操作。对于第一个 50MHz，VC0336 被命令至 1950.4，对于第二个 50MHz，VC0336 被命令至 1990.4。100MHz 的频带被拆分成较低频带和较高频带以适应频率限制。这样做使得 DDS 将在不包括谐波的频率范围上使用。

[0048] 虽然已经图示并描述了本发明优选的实施例，如上所述，在不脱离本发明的精神和范围内可以有许多变化。由此，本发明的范围不被优选实施例的公开限制。替代地，本发明应当通过参考如下的权利要求来确定。

[0049] 要求本发明的实施例中的排他的特性或权利，其被定义如下。

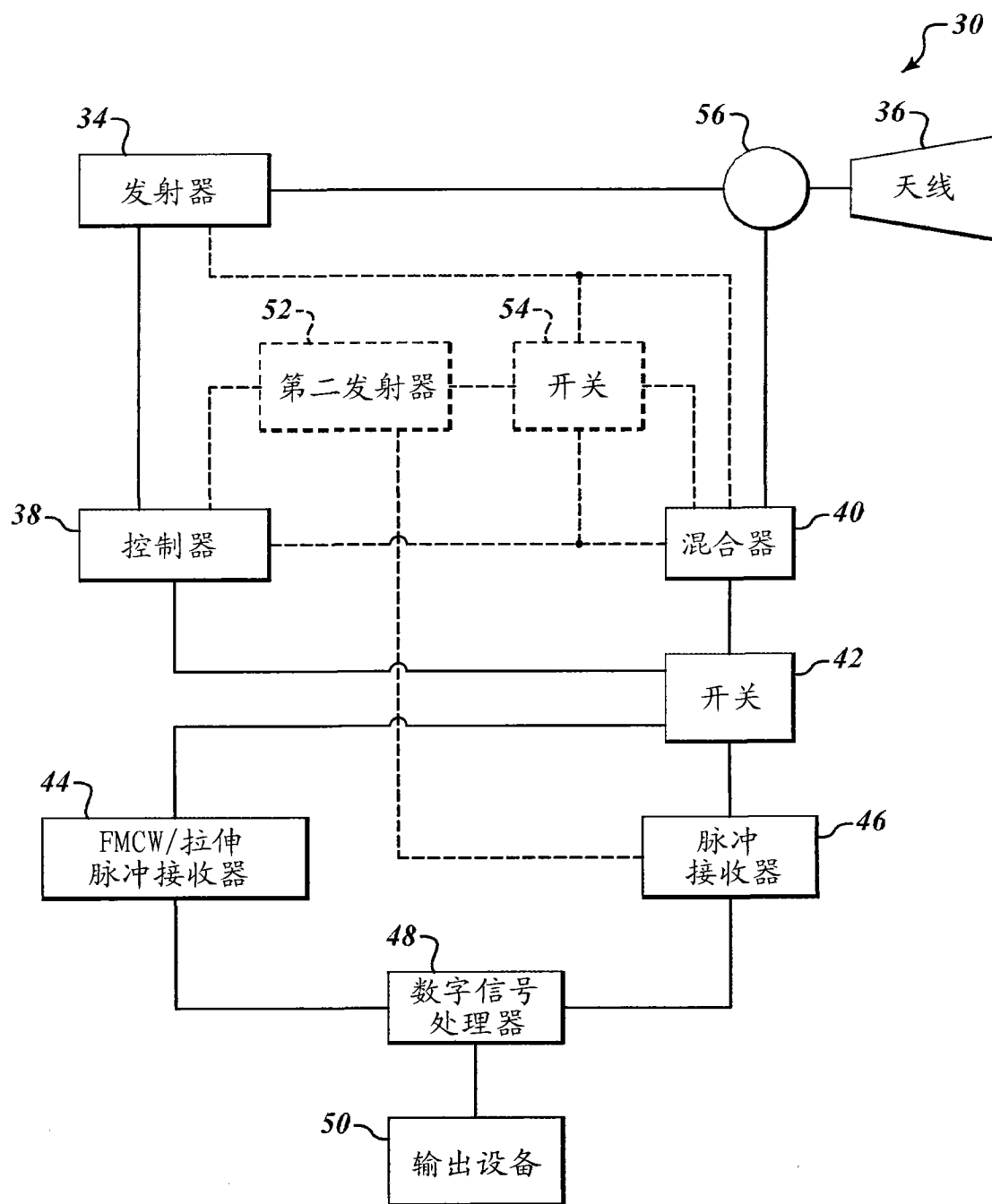


图 1-1

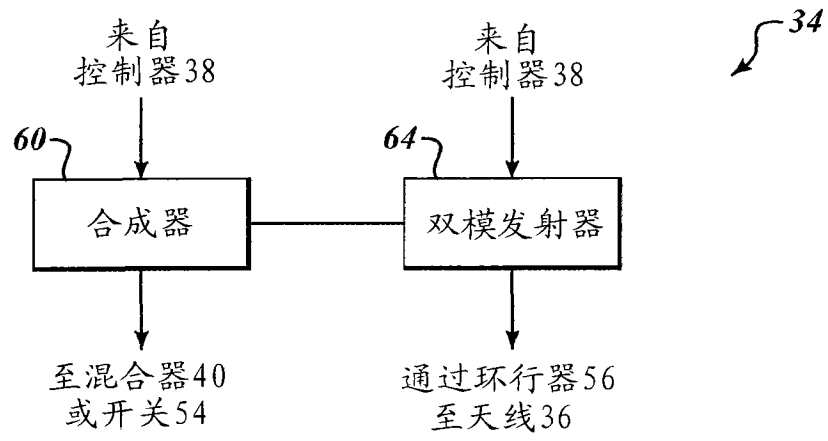


图 1-2

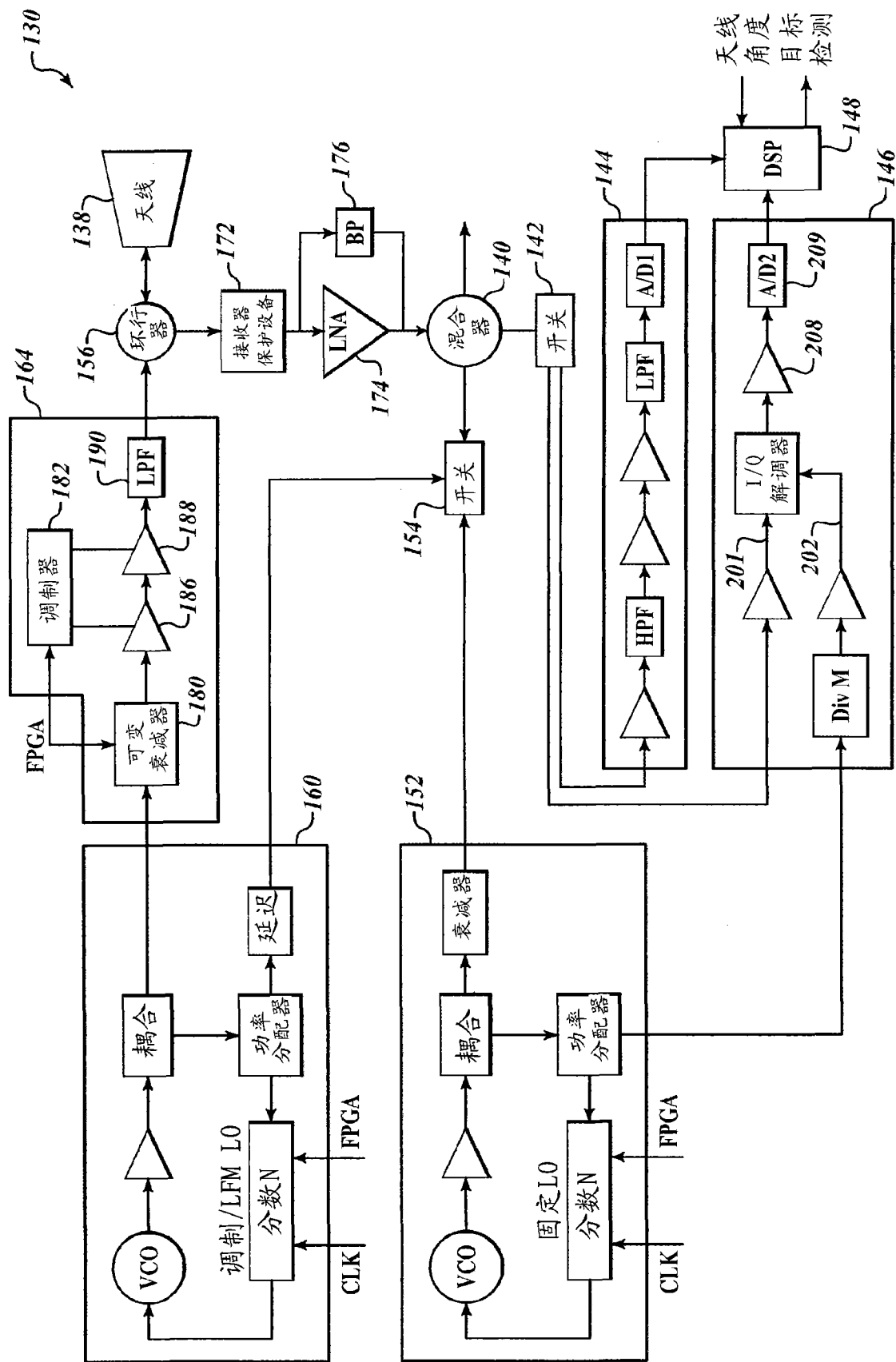


图 2-1

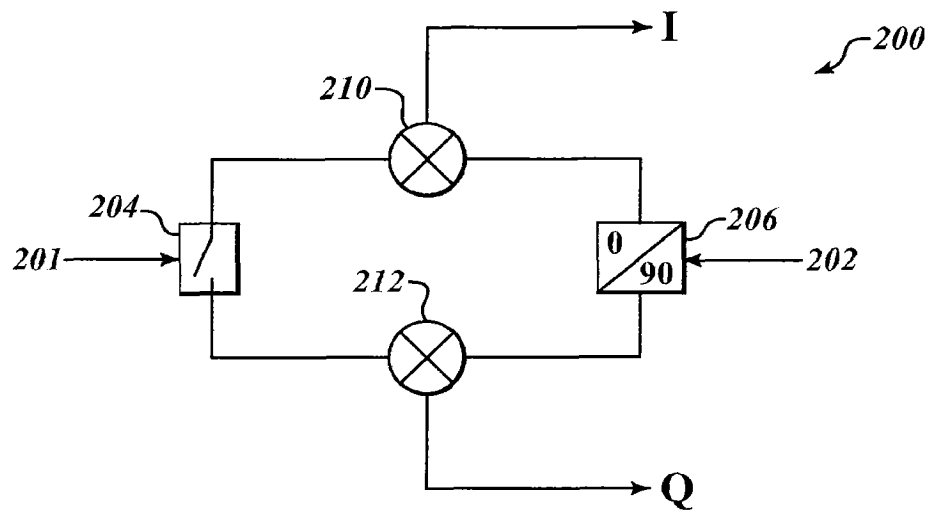


图 2-2

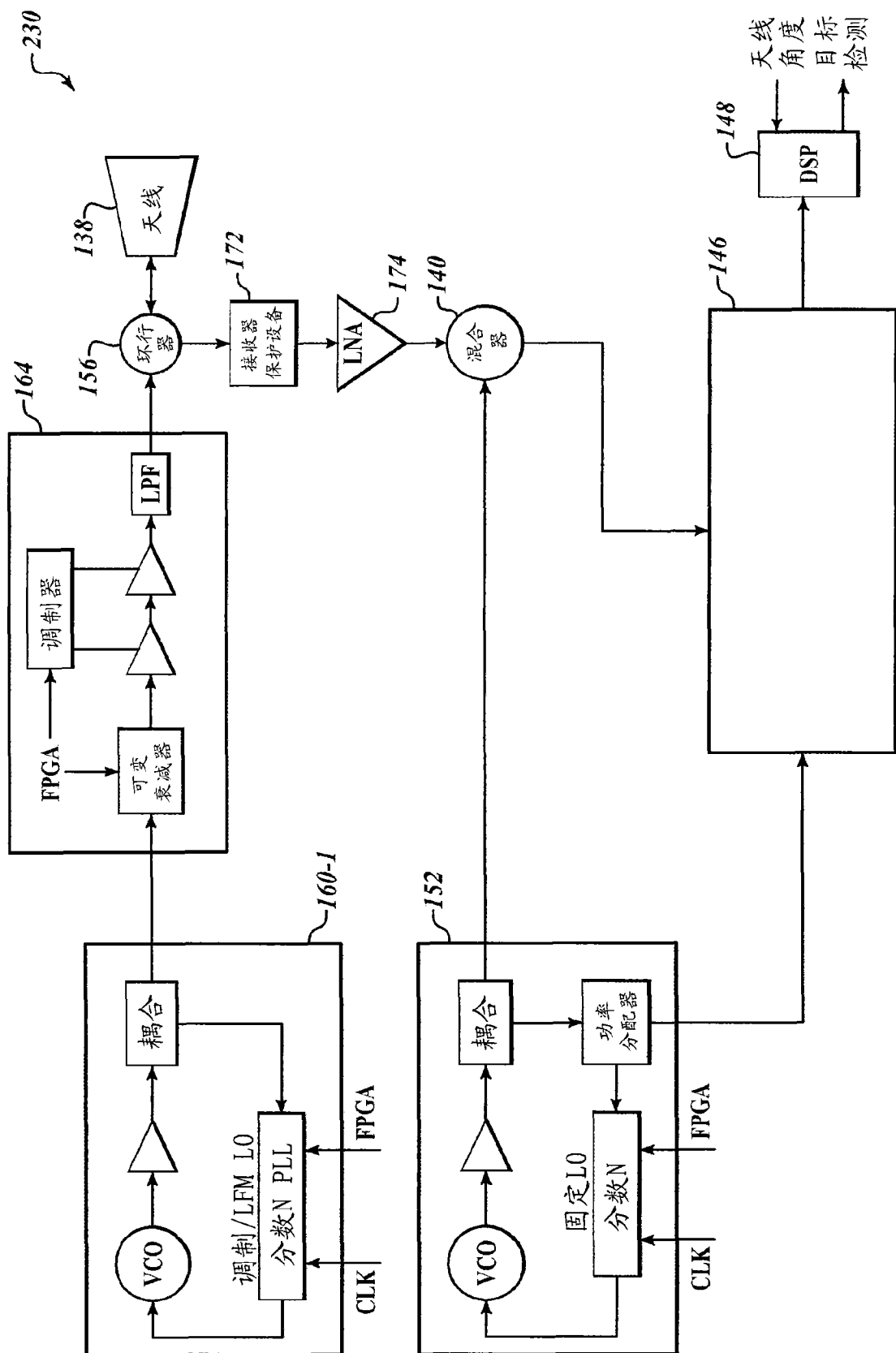


图 3

280

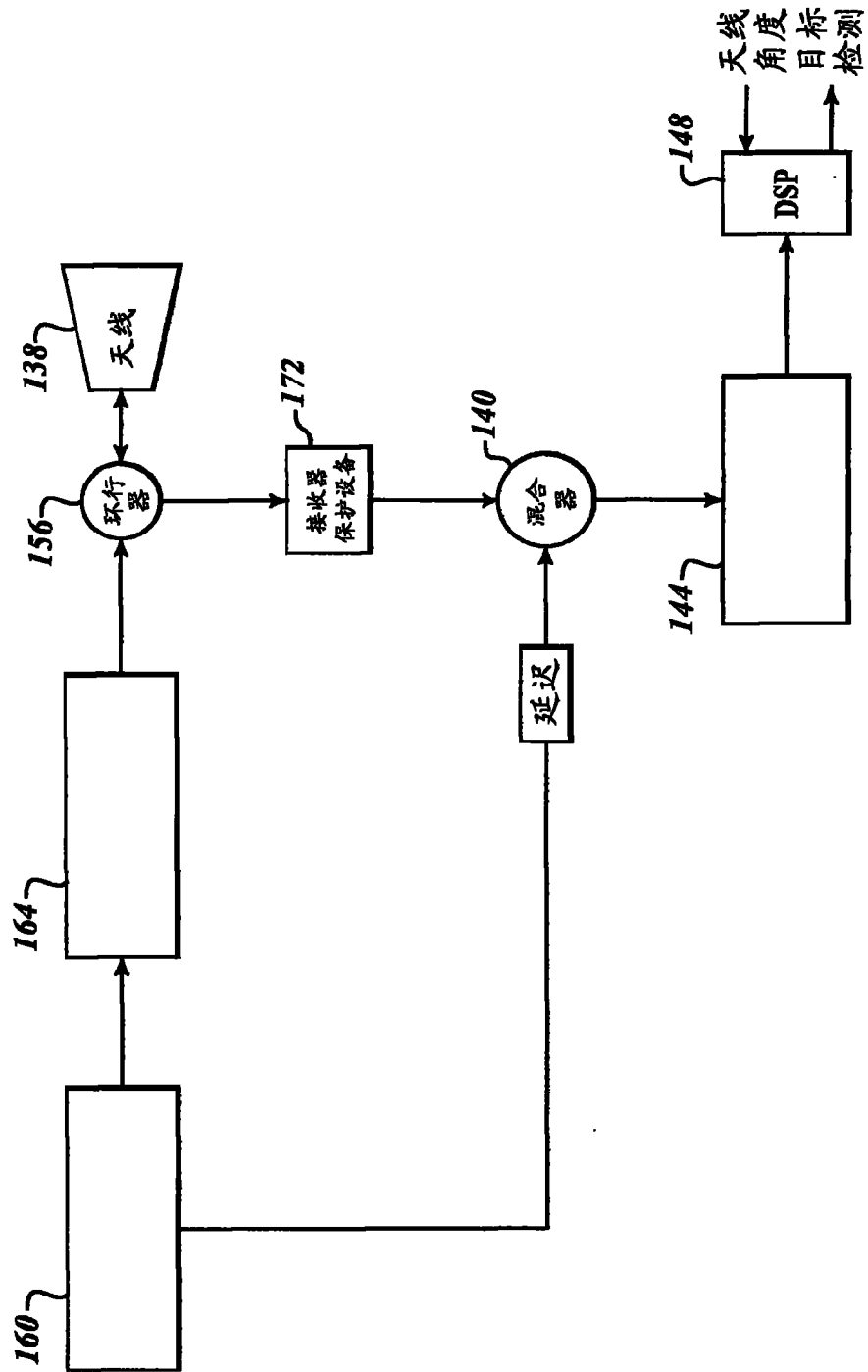


图 4

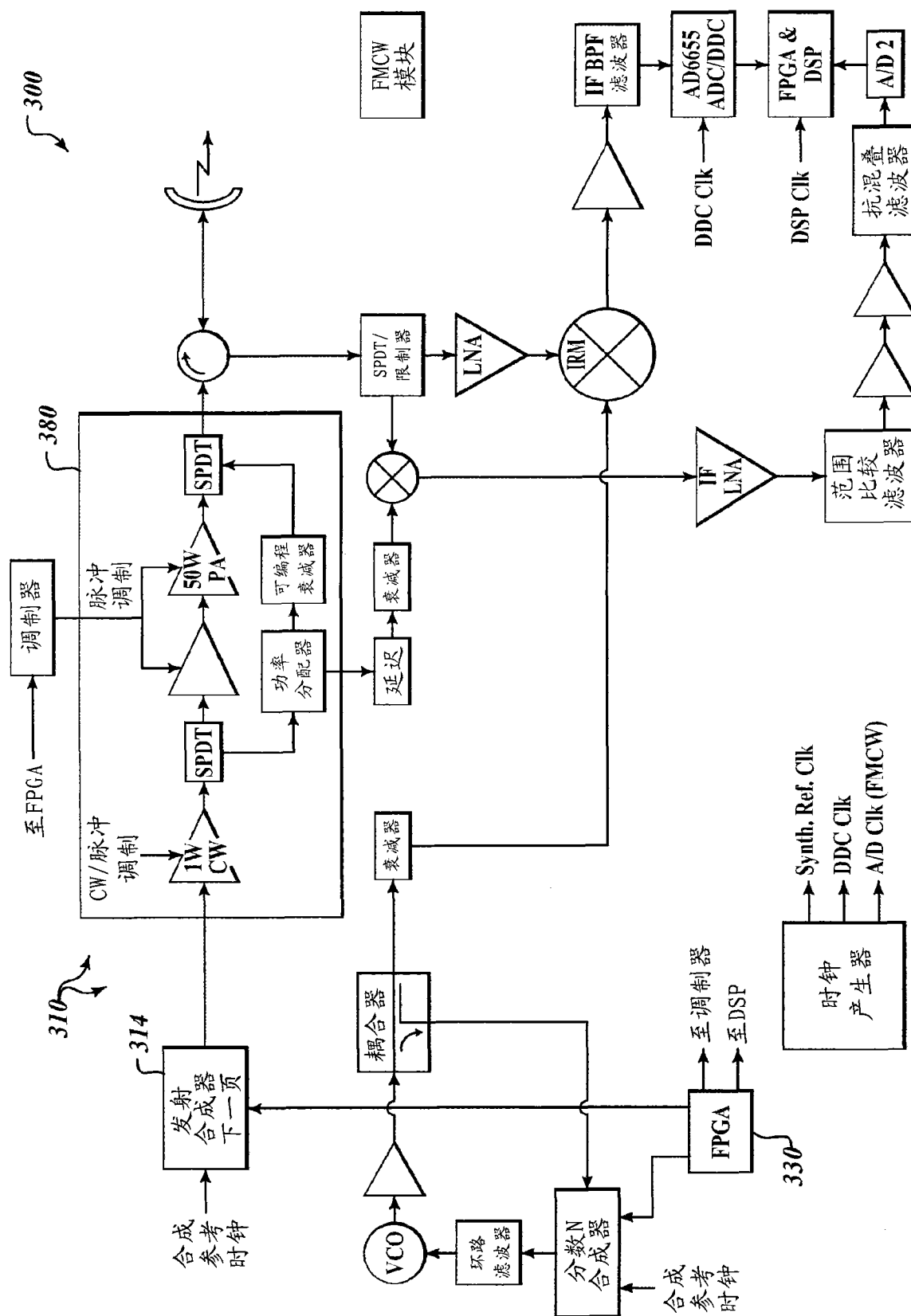


图 5-1

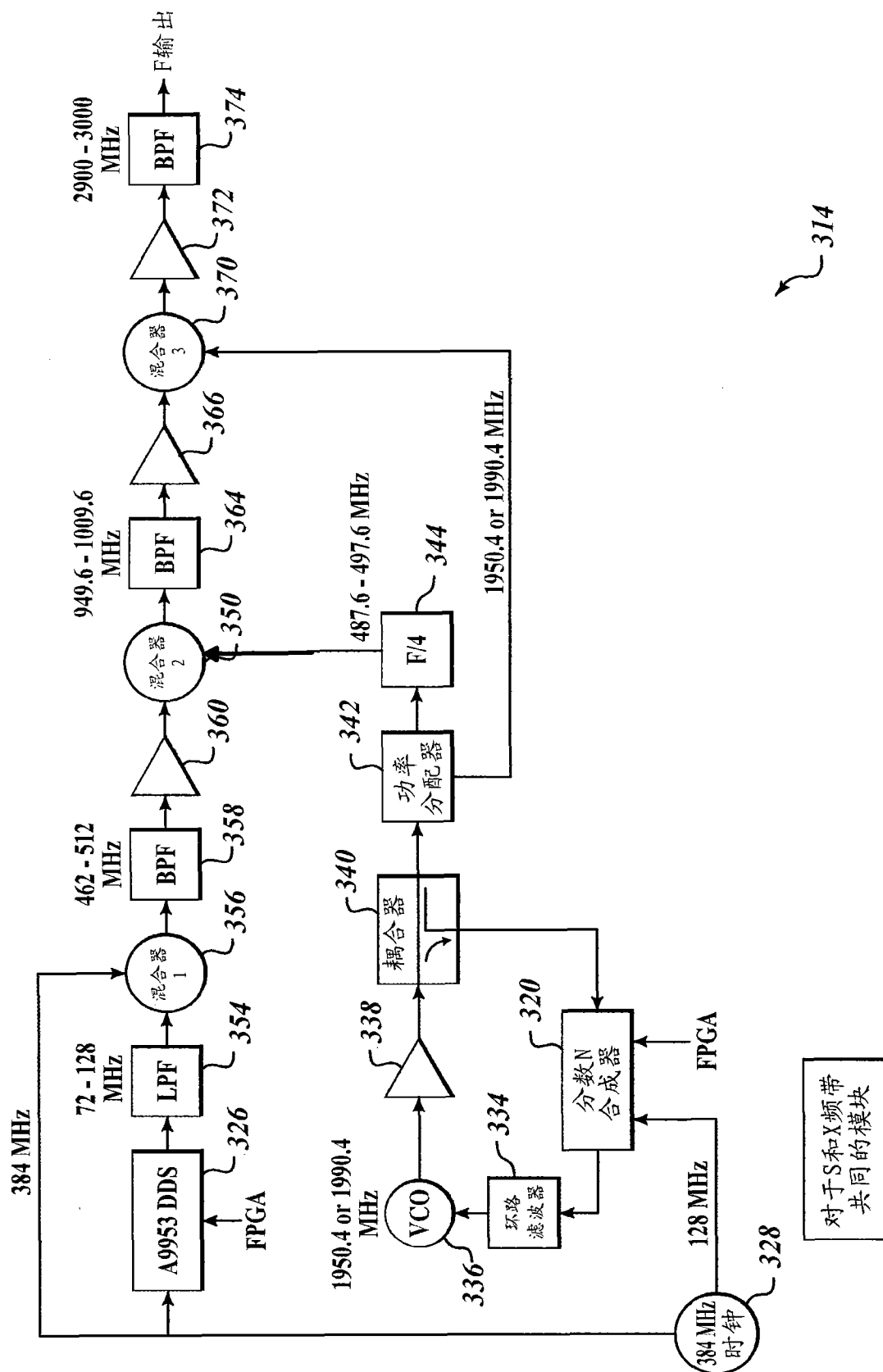


图 5-2