



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2017년11월03일  
(11) 등록번호 10-1793560  
(24) 등록일자 2017년10월30일

(51) 국제특허분류(Int. Cl.)  
G05F 1/575 (2006.01)  
(52) CPC특허분류  
G05F 1/575 (2013.01)  
(21) 출원번호 10-2016-7021403  
(22) 출원일자(국제) 2015년01월08일  
심사청구일자 2017년05월29일  
(85) 번역문제출일자 2016년08월04일  
(65) 공개번호 10-2016-0106133  
(43) 공개일자 2016년09월09일  
(86) 국제출원번호 PCT/US2015/010635  
(87) 국제공개번호 WO 2015/105984  
국제공개일자 2015년07월16일  
(30) 우선권주장  
14/151,701 2014년01월09일 미국(US)  
(56) 선행기술조사문헌  
US06400211 B1  
US06759836 B1  
US20130033244 A1  
US20080278124 A1

(73) 특허권자  
퀄컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
(72) 발명자  
로함, 매서드  
미국 92121-1714 캘리포니아 샌 디에고 모어하우스 드라이브 5775  
쟁, 웨이  
미국 92121-1714 캘리포니아 샌 디에고 모어하우스 드라이브 5775  
(뒷면에 계속)  
(74) 대리인  
특허법인 남앤드남

전체 청구항 수 : 총 17 항

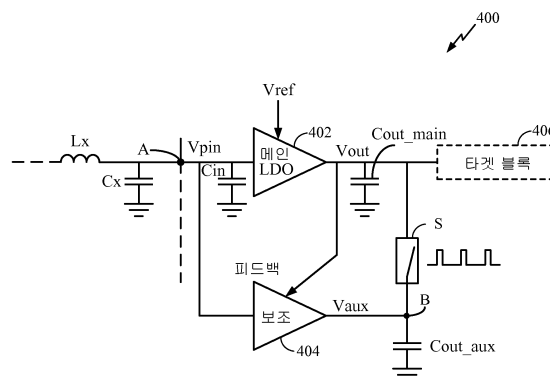
심사관 : 김재호

(54) 발명의 명칭 전하 공유 선행 전압 레귤레이터

(57) 요약

예시적인 실시예들은 전압 레귤레이터들에 관한 것이다. 디바이스는 접지 전압과 출력 간에 커플링되는 제 1 에너지 저장 엘리먼트를 포함할 수 있다. 디바이스는 또한, 접지 전압에 커플링되고 출력에 선택적으로 커플링되도록 구성되는 제 2 에너지 저장 엘리먼트를 포함할 수 있다. 또한, 디바이스는 입력과 제 2 에너지 저장 엘리먼트 간에 커플링되는 전압 레귤레이터를 포함할 수 있다.

대표도 - 도4



(72) 발명자

**다이, 리앙**

미국 92121-1714 캘리포니아 샌 디에고 모어하우스  
드라이브 5775

**알라디, 디네쉬 제이.**

미국 92121-1714 캘리포니아 샌 디에고 모어하우스  
드라이브 5775

**구오, 유후아**

미국 92121-1714 캘리포니아 샌 디에고 모어하우스  
드라이브 5775

## 명세서

### 청구범위

#### 청구항 1

디바이스로서,

출력에 커플링되는 제 1 에너지 저장 엘리먼트;

상기 출력에 커플링되는 로드와 활성 로드 기간(active load period)에 기초하여 상기 출력 및 상기 제 1 에너지 저장 엘리먼트에 선택적으로 그리고 주기적으로 커플링하도록 구성되는 제 2 에너지 저장 엘리먼트;

상기 제 2 에너지 저장 엘리먼트와 입력 사이에 커플링되는 제 1 전압 레귤레이터(regulator) — 상기 제 1 전압 레귤레이터는 상기 제 1 에너지 저장 엘리먼트의 전압인 피드백 전압을 수신하고, 그리고 상기 피드백 전압에 기초하는 전압으로 상기 제 2 에너지 저장 엘리먼트를 충전하도록 구성됨 —; 및

상기 제 1 에너지 저장 엘리먼트를 충전하도록 구성되는, 상기 제 1 에너지 저장 엘리먼트와 상기 입력 사이에 커플링되는 제 2 전압 레귤레이터

를 포함하는,

디바이스.

#### 청구항 2

제 1 항에 있어서,

상기 제 1 에너지 저장 엘리먼트 및 상기 제 2 에너지 저장 엘리먼트 각각은 커패시터를 포함하는,

디바이스.

#### 청구항 3

제 1 항에 있어서,

상기 제 2 에너지 저장 엘리먼트를 상기 출력에 선택적으로 커플링하도록 구성되는 스위치

를 더 포함하는,

디바이스.

#### 청구항 4

제 1 항에 있어서,

상기 제 1 전압 레귤레이터는 상기 출력에서의 전압 리플(voltage ripple)에 기초하여 출력 전압을 전달하도록 추가로 구성되는,

디바이스.

#### 청구항 5

방법으로서,

제 1 전압 레귤레이터의 출력에 커플링되는 제 1 에너지 저장 엘리먼트를 제 1 전압으로 충전하는 단계;

제 2 전압 레귤레이터의 출력에 커플링되는 제 2 에너지 저장 엘리먼트를 제 2 전압으로 충전하는 단계;

상기 제 2 에너지 저장 엘리먼트에서의 로드 전류를 보상하기 위해 활성 로드 기간 동안 상기 제 1 에너지 저장 엘리먼트를 상기 제 2 에너지 저장 엘리먼트에 주기적으로 커플링하는 단계; 및

상기 제 2 에너지 저장 엘리먼트로부터 상기 제 1 전압 레귤레이터에 피드백 전압을 전달하는 단계

를 포함하고,

상기 피드백 전압은 상기 제 2 에너지 저장 엘리먼트의 상기 제 2 전압이고, 그리고 상기 제 1 전압은 상기 피드백 전압에 기초하는,

방법.

#### 청구항 6

디바이스로서,

입력 전압을 수신하고 그리고 제 1 노드에 출력 전압을 전달하도록 구성되는 전압 레귤레이터;

상기 제 1 노드에 커플링되는 제 1 에너지 저장 엘리먼트;

출력 노드에 커플링되는 제 2 에너지 저장 엘리먼트;

상기 출력 노드에서의 활성 로드 기간 동안 상기 제 1 에너지 저장 엘리먼트를 상기 출력 노드에 주기적으로 커플링하도록 구성되는 스위치 — 상기 전압 레귤레이터는 상기 출력 노드로부터 피드백 전압을 수신하도록 구성되고, 상기 피드백 전압은 상기 제 2 에너지 저장 엘리먼트의 전압이고, 그리고 상기 출력 전압은 상기 피드백 전압에 기초함 —; 및

상기 입력 전압을 수신하고 그리고 상기 출력 노드에 출력 전압을 전달하도록 구성되는 제 2 전압 레귤레이터를 포함하는,

디바이스.

#### 청구항 7

제 6 항에 있어서,

상기 출력 노드에서의 전압은 상기 제 1 노드에서의 전압 미만인,

디바이스.

#### 청구항 8

제 6 항에 있어서,

상기 제 2 에너지 저장 엘리먼트는 타겟 DC 전압으로 충전되도록 구성되는,

디바이스.

#### 청구항 9

제 6 항에 있어서,

상기 출력 노드는 타겟 블록에 커플링하도록 구성되는,

디바이스.

#### 청구항 10

제 5 항에 있어서,

상기 제 1 전압 레귤레이터 및 상기 제 2 전압 레귤레이터에서 입력 전압을 수신하는 단계를 더 포함하는,

방법.

#### 청구항 11

제 5 항에 있어서,

상기 제 2 에너지 저장 엘리먼트를 제 2 전압으로 충전하는 단계는, 상기 제 2 에너지 저장 엘리먼트를 상기 제

1 전압 미만인 상기 제 2 전압으로 충전하는 단계를 포함하는,  
방법.

#### 청구항 12

방법으로서,

출력에 커플링되는 제 1 커패시터에 제 1 전압 레귤레이터로부터의 제 1 출력 전압을 전달하는 단계;

제 2 커패시터에 제 2 전압 레귤레이터로부터의 제 2 출력 전압을 전달하는 단계;

상기 출력에서의 로드 전류를 보상하기 위해 활성 로드 기간 동안 상기 제 2 커패시터를 상기 출력에 선택적으로 그리고 주기적으로 커플링하는 단계; 및

상기 출력으로부터 상기 제 2 전압 레귤레이터에 피드백 전압을 전달하는 단계

를 포함하고,

상기 피드백 전압은 상기 제 1 커패시터의 전압이고, 그리고 상기 제 2 출력 전압은 상기 피드백 전압에 기초하는,

방법.

#### 청구항 13

제 12 항에 있어서,

제 1 출력 전압을 전달하는 단계는, 상기 제 1 커패시터를 타겟 DC 전압으로 충전하는 단계를 포함하는,  
방법.

#### 청구항 14

제 12 항에 있어서,

제 2 출력 전압을 전달하는 단계는, 상기 출력에서의 전압 리플에 기초하여 상기 제 2 커패시터를 충전하는 단계를 포함하는,

방법.

#### 청구항 15

제 12 항에 있어서,

상기 제 1 전압 레귤레이터 및 상기 제 2 전압 레귤레이터 각각에서 입력 전압을 수신하는 단계

를 더 포함하는,

방법.

#### 청구항 16

디바이스로서,

제 1 전압으로 전압 레귤레이터의 출력에 커플링되는 제 1 에너지 저장 엘리먼트를 충전하기 위한 수단;

제 2 전압으로 제 2 전압 레귤레이터의 출력에 커플링되는 제 2 에너지 저장 엘리먼트를 충전하기 위한 수단;  
및

상기 출력에서의 로드 전류를 보상하기 위해 활성 로드 기간 동안 상기 제 1 에너지 저장 엘리먼트를 상기 제 2 에너지 저장 엘리먼트에 주기적으로 커플링하기 위한 수단

을 포함하고,

상기 제 2 에너지 저장 엘리먼트를 충전하기 위한 수단은 상기 출력으로부터 피드백 전압을 수신하고, 상기 피드백 전압은 상기 제 2 에너지 저장 엘리먼트의 상기 제 2 전압이고, 그리고 상기 제 2 전압은 상기 피드백 전

압에 기초하는,  
디바이스.

#### 청구항 17

디바이스로서,  
출력에 커플링되는 제 1 커패시터에 제 1 전압 레귤레이터로부터의 제 1 출력 전압을 전달하기 위한 수단;  
제 2 커패시터에 제 2 전압 레귤레이터로부터의 제 2 출력 전압을 전달하기 위한 수단; 및  
상기 출력에서의 로드 전류를 보상하기 위해 활성 로드 기간 동안 상기 제 2 커패시터를 상기 출력에 선택적으로 그리고 주기적으로 커플링하기 위한 수단  
을 포함하고,  
상기 제 2 전압 레귤레이터는 상기 출력으로부터 피드백 전압을 수신하고, 상기 피드백 전압은 상기 제 1 커패시터의 전압이고, 그리고 상기 제 2 출력 전압은 상기 피드백 전압에 기초하는,  
디바이스.

#### 청구항 18

삭제

#### 청구항 19

삭제

#### 청구항 20

삭제

#### 청구항 21

삭제

#### 청구항 22

삭제

#### 청구항 23

삭제

#### 청구항 24

삭제

#### 청구항 25

삭제

### 발명의 설명

### 기술 분야

[0001] 관련 출원(들)에 대한 상호-참조

[0002] [0001] 본 출원은 2014년 1월 9일 출원되고 발명의 명칭이 "CHARGE SHARING LINEAR VOLTAGE REGULATOR"인 미국 특허 출원 번호 제14/151,701호를 우선권으로 주장하며, 이 특허는 그 전체가 인용에 의해 본원에 명시적으로 포함된다.

[0003]

분야

[0004]

[0002] 본 발명은 일반적으로 전압 레귤레이터에 관한 것이다. 보다 구체적으로, 본 발명은 전하 공유 루프(charging sharing loop)를 갖는 전압 레귤레이터들에 대한 실시예들에 관한 것이다.

## 배경 기술

[0005]

[0003] 전력 관리는 오늘날의 전자 산업에서 중요한 역할을 한다. 배터리 가동 및 핸드헬드 디바이스들은 배터리 수명을 연장하고 디바이스들의 성능 및 동작을 개선하도록 전력 관리 기술들을 요구한다. 전력 관리의 일 양상은 동작 전압들을 제어하는 것을 포함한다. 종래의 전자 시스템들, 특히 SoC(systems on-chip)들은 흔히 다양한 서브시스템들을 포함한다. 다양한 서브시스템들은 서브시스템의 특정한 요구에 맞춰지는 상이한 동작 전압들 하에서 동작될 수 있다. 전압 레귤레이터들은 다양한 서브시스템들에 특정된 전압들을 전달하는데 이용될 수 있다. 전압 레귤레이터들은 또한 서브시스템들이 서로 격리된 채로 유지하는데 이용될 수 있다.

[0006]

[0004] LDO(Low dropout) 전압 레귤레이터들은 흔히 낮은 전압들을 생성 및 공급하고 낮은-노이즈 회로를 달성하는데 이용된다. 종래의 LDO 전압 레귤레이터들은, 빈번하게 몇 마이크로패럿들의 범위의 대형 외부 커패시터들을 요구한다. 이들 외부 커패시터들은 귀중한 보드 공간을 점유하고 집적 회로(IC) 핀 카운트를 증가시키고 효율적인 SOC 솔루션들을 방해한다.

[0007]

[0005] 당업자에 의해 인지될 바와 같이, 전압 레귤레이터에 커플링되는 로드(load)는 대형의 주기적인 전류(즉, 활성 로드 기간 동안)를 요구할 수 있으며, 이는 출력 전압의 상당한 저하로 이어질 수 있다. 이 저하는 로드 기능성에 불리하게 영향을 줄 수 있다. 또한, 로드 전류를 보상하기 위해 입력 전압 포트(예를 들어, 집적 회로의 입력 핀)로부터의 갑작스런 전류 드로우는 입력 전압에서 대형 리플(ripple)들을 생성할 수 있고, 이에 따라 입력 전압에 의해 공급되는 다른 블록들에 대한 노이즈를 야기한다.

[0008]

[0006] 강화된 선형 전압 레귤레이터에 대한 요구가 존재한다. 보다 구체적으로, 전하 공유 루프를 포함하는 전압 레귤레이터들에 관련된 실시예들에 대한 요구가 존재한다.

## 도면의 간단한 설명

[0009]

[0007] 도 1은 LDO(low-dropout) 전압 레귤레이터를 포함하는 디바이스이다.

[0008] 도 2는 LDO 전압 레귤레이터의 로드 전류, 출력 전압 및 입력 전압을 도시하는 플롯이다.

[0009] 도 3은 다른 LDO 전압 레귤레이터의 로드 전류, 출력 전압 및 입력 전압을 도시하는 플롯이다.

[0010] 도 4는 본 발명의 예시적인 실시예에 따라, 복수의 전압 레귤레이터들을 포함하는 디바이스이다.

[0011] 도 5는 도 4의 디바이스의 로드 전류, 보조 전압, 출력 전압 및 입력 전압을 도시하는 플롯이다.

[0012] 도 6은 본 발명의 예시적인 실시예에 따라 전압 레귤레이터를 포함하는 다른 디바이스를 도시한다.

[0013] 도 7은 도 6의 디바이스의 로드 전류, 보조 전압, 출력 전압 및 입력 전압을 도시하는 플롯이다.

[0014] 도 8은 도 6의 디바이스를 구현하기 위한 예시적인 회로도도를 예시한다.

[0015] 도 9는 본 발명의 예시적인 실시예에 따른 방법을 도시하는 흐름도이다.

[0016] 도 10는 본 발명의 예시적인 실시예에 따른 다른 방법을 도시하는 흐름도이다.

[0017] 도 11은 본 발명의 예시적인 실시예에 따라 하나 또는 그 초과 전압 레귤레이터들을 갖는 전력 관리 모듈을 포함하는 디바이스를 도시한다.

## 발명을 실시하기 위한 구체적인 내용

[0010]

[0018] 첨부된 도면들과 관련하여 하기에 기술되는 상세한 설명은, 본 발명의 예시적인 실시예들의 설명으로서 의도되며 본 발명이 실시될 수 있는 유일한 실시예들만을 나타내도록 의도되는 것은 아니다. 이 설명 전반에 걸쳐 이용되는 "예시적인"이란 용어는 "예, 보기 또는 예시로서 작용하는 것"을 의미하며, 반드시 다른 예시적인 실시예들보다 유리하거나 선호되는 것으로서 해석되어선 안 된다. 상세한 설명은 본 발명의 예시적인 실시예의 완전한 이해를 제공하기 위하여 특정 세부사항들을 포함한다. 본 발명의 예시적인 실시예들은 이러한 특정 세부사항들 없이도 실시될 수 있다는 것이 당업자들에게 명백하게 될 것이다. 일부 인스턴스들에서, 잘 알

려진 구조 및 디바이스들은 본원에서 제시된 예시적인 실시예의 신규성을 모호하게 하는 것을 방지하기 위해 블록도 형태로 도시된다.

- [0011] [0019] 도 1은 입력 전압(Vpin)(예를 들어, 집적 회로의 입력 핀에서의 전압)을 수신하고 도 1에서 타겟 블록으로서 도시되는 로드(104)로 출력 전압(Vout)을 전달하도록 구성되는 LDO(low-dropout) 전압 레귤레이터(102)를 포함하는 디바이스(100)를 예시한다. 전압 레귤레이터(102)는 또한 기준 전압(Vref)을 수신하도록 구성될 수 있다. 디바이스(100)는 추가로 전압 소스(106), 커패시터들(C1-C4), 및 인덕터(L)를 포함한다. 또한, 디바이스(100)는 입력 전압(Vpin)을 수신하도록 구성된 하나 또는 그 초과와 부가적인 블록들(110)을 포함할 수 있다.
- [0012] [0020] 도 2는 참조 번호(152)에 의해 도시되는 로드 전류, 참조 번호(154)에 의해 도시되는 출력 전압, 및 참조 번호(156)에 의해 도시되는 입력 전압을 포함하는 플롯(150)이다. 당업자에 의해 인지될 바와 같이, 로드(예를 들어, 디바이스(100)의 로드(104))는 (예를 들어, 플롯(150)에서 참조 번호(152)에 의해 도시된 바와 같은) 대형 주기적 전류를 요구할 수 있다. 이 전류는 플롯(150)의 참조 번호(154)에서 도시된 바와 같이 출력 전압의 상당한 저하로 이어질 수 있으며, 이는 (타겟 블록) 로드의 기능성에 영향을 줄 수 있다.
- [0013] [0021] 도 1을 재차 참조하면, 당업자에 의해 인지될 바와 같이, 커패시터(C4)의 크기의 증가는 출력 전압(Vout)의 저하를 감소시킬 수 있다. 그러나 이 솔루션은 대형 실리콘 영역을 요구할 수 있고, 종종 실체적이지 않다. 또한, 고속 응답 루프 LDO 전압 레귤레이터 및/또는 로드 전류를 보상하기 위해 입력 전압(예를 들어, 입력 전압(Vpin))으로부터 갑작스런 전류 드로우를 포함하는 방식은 입력에서 대형 리플들을 생성하여 입력 전압에 의해 공급되는 다른 블록들에 대한 노이즈를 야기할 수 있다. 도 3는 참조 번호(202)에 의해 도시되는 로드 전류, 참조 번호(204)에 의해 도시되는 출력 전압, 및 참조 번호(206)에 의해 도시되는 입력 전압을 포함하는 다른 플롯(200)이다. 도 3에서 예시된 바와 같이, 입력 전압(206)은 로드 전류를 보상하기 위해 입력 전압으로부터의 갑작스런 전류 드로우로 인한 대형 리플들을 포함한다.
- [0014] [0022] 본원에서 설명된 바와 같은 예시적인 실시예들은 전압 레귤레이터들에 관련된다. 일 예시적인 실시예에 따라, 디바이스는 접지 전압과 출력 간에 커플링되는 제 1 에너지 저장 엘리먼트를 포함할 수 있다. 디바이스는 추가로, 접지 전압에 커플링되고 출력에 선택적으로 커플링되도록 구성되는 제 2 에너지 저장 엘리먼트를 포함할 수 있다. 부가적으로, 디바이스는 입력과 제 2 에너지 저장 엘리먼트 간에 커플링되는 전압 레귤레이터를 포함할 수 있다.
- [0015] [0023] 다른 예시적인 실시예에 따라, 디바이스는 입력 전압을 수신하고, 출력 전압을 제 1 노드에 전달하도록 구성되는 전압 레귤레이터를 포함할 수 있다. 디바이스는 또한 제 1 노드와 접지 전압 간에 커플링되는 제 1 에너지 저장 엘리먼트 및 접지 전압과 출력 노드 간에 커플링되는 제 2 에너지 저장 엘리먼트를 포함할 수 있다. 또한, 디바이스는 활성 로드 기간 동안 제 1 에너지 저장 엘리먼트를 출력 노드에 커플링하도록 구성된 스위치를 포함할 수 있다.
- [0016] [0024] 또 다른 예시적인 실시예에 따라, 디바이스는 입력과 제 1 출력 노드 간에 커플링되는 제 1 전압 레귤레이터를 포함할 수 있으며, 여기서 제 1 출력 노드는 로드와 커플링되도록 구성된다. 또한, 디바이스는 접지 전압과 제 1 출력 노드 간에 커플링되는 제 1 커패시터를 포함할 수 있다. 또한, 디바이스는 입력과 제 2 출력 노드 간에 커플링되는 제 2 전압 레귤레이터 및 접지 전압과 제 2 출력 노드 간에 커플링되는 제 2 커패시터를 포함할 수 있다. 디바이스는 추가로 제 2 출력 노드를 제 1 출력 노드에 커플링하도록 구성된 스위치를 포함할 수 있다.
- [0017] [0025] 다른 예시적인 실시예에 따라, 본 발명은 전압 레귤레이터의 동작에 관련된 방법들을 포함한다. 이러한 방법의 다양한 실시예들은 전압 레귤레이터의 출력에 커플링되는 제 1 에너지 저장 엘리먼트를 제 1 전압으로 충전하는 단계 및 제 2 에너지 저장 엘리먼트를 제 2 전압으로 충전하는 단계를 포함할 수 있다. 방법은 또한 활성 로드 기간 동안 제 1 에너지 저장 엘리먼트를 제 2 에너지 저장 엘리먼트에 커플링하는 단계를 포함할 수 있다. 다른 예시적인 실시예에 따라, 방법은 제 1 전압 레귤레이터로부터의 제 1 출력 전압을 접지 전압과 출력 간에 커플링되는 제 1 커패시터에 전달하는 단계를 포함할 수 있다. 부가적으로, 방법은 제 2 전압 레귤레이터로부터의 제 2 출력 전압을 접지 전압에 커플링되는 제 2 커패시터에 전달하는 단계를 포함할 수 있다. 또한, 방법은 활성 로드 기간 동안 제 2 커패시터를 출력에 선택적으로 커플링하는 단계를 포함할 수 있다.
- [0018] [0026] 본 발명의 다른 양상들은 물론, 다양한 양상들의 특징들 및 이점들은, 이어지는 설명, 첨부 도면 및 첨부된 청구항들을 고려하여 당업자들에게 자명하게 될 것이다.
- [0019] [0027] 도 4는 본 발명의 예시적인 실시예에 따른 디바이스(400)를 예시한다. 디바이스(400)는 LDO 전압 레귤



레이터(402) 및 LDO 전압 레귤레이터(404)를 포함한다. LDO 전압 레귤레이터(402)는 또한 본원에서 "메인 LDO 레귤레이터"로서 지칭될 수 있다. 추가로, LDO 전압 레귤레이터(404)는 또한 본원에서 "보조 LDO 레귤레이터"로서 지칭될 수 있다. 장치는(400) 추가로, 인덕터(Lx), 커패시터(Cx), 커패시터(Cin), 커패시터(Cout\_main), 및 커패시터(Cout\_aux)를 포함한다. 커패시터(Cout\_main)는 또한 본원에서 "메인 커패시터"로서 지칭될 수 있고, 커패시터(Cout\_aux)는 또한 본원에서 "보조 커패시터"로서 지칭될 수 있다. 또한, 커패시터(Cout\_main) 및 커패시터(Cout\_aux) 각각은 본원에서 "에너지 저장 엘리먼트"로서 지칭될 수 있다. 도 4에서 예시된 바와 같이, 커패시터(Cx)는 접지 전압과 노드 A 간에 커플링될 수 있고, 커패시터(Cin)는 접지 전압과 LDO 전압 레귤레이터(402)의 입력 간에 커플링될 수 있고, 커패시터(Cout\_main)는 접지 전압과 LDO 전압 레귤레이터(402)의 출력 간에 커플링되고, 커패시터(Cout\_aux)는 접지 전압과 LDO 전압 레귤레이터(404)의 출력 간에 커플링될 수 있다.

[0020] [0028] 도 4를 계속 참조하면, LDO 전압 레귤레이터(402)의 입력은 노드 A에 커플링되고, 입력 전압을 수신하도록 구성된다. 당업자에 의해 이해될 바와 같이, 노드 A는 예를 들어, 집적 회로의 입력 핀을 포함할 수 있다. 이에 따라, 노드 A는 "입력 전압(pin)"으로서 지칭될 수 있고 전압 레귤레이터(402) 및 전압 레귤레이터(404)에 의해 수신되는 전압은 입력 전압(Vpin)으로서 지칭될 수 있다. 추가로, LDO 전압 레귤레이터(402)의 출력은 타겟 블록(406)에 커플링되고, 출력 전압(Vout)을 로드로서 또한 지칭될 수 있는 타겟 블록(406)에 전달하도록 구성된다.

[0021] [0029] LDO 전압 레귤레이터(404)의 입력은 노드 A에 커플링되고 입력 전압(Vpin)을 수신하도록 구성되며, LDO 전압 레귤레이터(404)의 출력은 노드 B에 커플링되고 다른 출력 전압(Vaux)을 전달하도록 구성된다. 스위치(S)와 커패시터(Cout\_aux) 간에 커플링되는 노드 B는 스위치(S)를 통해 타겟 블록(406)에 스위칭 가능하게 커플링될 수 있다. 추가로, 전압 레귤레이터(404)는 전압 레귤레이터(402)의 출력에서의 피드백 전압을 수신하도록 구성될 수 있다.

[0022] [0030] 당업자에 의해 인지될 바와 같이, 도 1에서 예시된 디바이스(100)와 비교하면, 디바이스(400)는 2개의 부분들(즉, 커패시터(Cout\_main) 및 커패시터(Cout\_aux))로 분할되는 LDO 커패시터를 포함한다. 제 1 부분(즉, 메인 커패시터)은 정규 LDO 피드백을 통해 타겟 DC 전압으로 충전될 수 있다. 제 2 부분(즉, 보조 커패시터)은, 단지 예를 들면, 타겟 DC 전압보다 클 수 있는 전압으로 충전될 수 있다. 활성 로드 기간 동안(예를 들어, 로드가 대형 주기적 전류를 요구할 때), 부트(boot) 커패시터(즉, 커패시터(Cout\_aux))는 로드 전류를 보상하기 위해 출력으로 스위칭될 수 있다. 환언하면, 활성 로드 기간 동안, 커패시터(Cout\_main) 및 커패시터(Cout\_aux) 각각은 타겟 블록(406)에 커플링될 수 있다. 제어기(도 4에서 도시되지 않음)는 활성 로드 기간이 발생할 때를 결정하도록 구성될 수 있고, 또한, 활성 로드 이벤트 동안 커패시터(Cout\_main) 및 커패시터(Cout\_aux) 각각을 타겟 블록(406)에 커플링하도록 스위치(S)에 신호를 전달할 수 있다는 것에 주의한다. 커패시터들(Cout\_main) 및 커패시터(Cout\_aux) 둘 다의 전압은, 메인 LDO 전압 리플을 샘플링하는 느리게 스위칭되는 피드백 루프에 의해 세팅될 수 있다는 것에 추가로 주의한다. 이러한 방식으로, 보조 전압(Vux)은 로드 기간의 처음 및 마지막의 출력 전압(Vout) 간의 차이, 즉 유효하게는 리플 값을 입력 에러 신호로서 이용하는 피드백 루프에 의해 제어될 수 있다.

[0023] [0031] 도 5는 로드 전류(452), 보조 전압(454), 출력 전압(456) 및 입력 전압(458)을 도시하는 플롯(450)이다. 로드 전류(452)는 타겟 블록(406)(도 4 참조)에 전달되는 전류를 나타낼 수 있고, 보조 전압(454)은 노드 B의 전압(즉, Vaux)(도 4 참조)을 나타낼 수 있고, 출력 전압(456)은 출력 전압(Vout)을 나타낼 수 있고, 입력 전압(458)은 LDO 전압 레귤레이터(404) 및 LDO 전압 레귤레이터(402)의 입력에 전달된 전압(즉, 입력 핀 전압(Vpin))을 나타낼 수 있다는 것에 주의한다.

[0024] [0032] 종래의 디바이스에 비교하면, 디바이스(400)의 출력 전압 리플은 상당히 감소될 수 있거나, 디바이스(400)의 총 커패시터 크기가 감소될 수 있거나, 또는 둘 다이다. 추가로, 노드 A로부터의 갑작스런 전류 드로우는 감소될 수 있고, 이에 따라 대형 리플은 전압 레귤레이터(402) 및 LDO 전압 레귤레이터(404)에 공급되는 입력 전압 상에서 유도되지 않을 수 있다. 또한, 제 2 피드백 루프(즉, 출력 전압(Vout)으로부터 LDO 전압 레귤레이터(404)로의 피드백)는 부족함-보상(즉, 대형 출력 리플), 과한-보상(즉, 세팅된 것 초과량의 출력 전압의 드리프트), 또는 둘 다를 방지할 수 있다.

[0025] [0033] 당업자에 의해 인지될 바와 같이, 로드의 비-주기적 부분이 매우 작은 경우에, 메인 전압 레귤레이터는 전류를 거의 제공하지 않는다. 그러므로 본 발명의 예시적인 실시예에 따라, 메인 LDO 전압 레귤레이터는 생략될 수 있고, 부스트 루프가 로드와 모든 전류를 제공한다. 도 6은 본 발명의 예시적인 실시예에 따른 다

른 디바이스(500)를 예시한다. 디바이스(500)는 또한 본원에서 "보조 LDO 레귤레이터"로서 지칭될 수 있는 LDO 전압 레귤레이터(404)를 포함한다. 디바이스(500)는 추가로 인덕터(Lx), 커패시터(Cx), 커패시터(Cin), 커패시터(Cout\_main) 및 커패시터(Cout\_aux)를 포함한다. 예시된 바와 같이, 커패시터(Cx)는 접지 전압과 노드 A 간에 커플링될 수 있고, 커패시터(Cin)는 접지 전압과 노드 A 간에 커플링될 수 있고, 커패시터(Cout\_main)는 접지 전압과 디바이스(500)의 출력 간에 커플링되고, 커패시터(Cout\_aux)는 접지 전압과 LDO 전압 레귤레이터(404)의 출력 간에 커플링(즉, 접지 전압과 타겟 블록 간에 커플링)될 수 있다.

[0026] [0034] LDO 전압 레귤레이터(404)의 입력은 노드 A에 커플링되고 입력 전압(Vpin)을 수신하도록 구성되며, LDO 전압 레귤레이터(404)의 출력은 노드 B에 커플링되고 다른 출력 전압(Vaux)을 전달하도록 구성된다. 스위치(S)와 커패시터(Cout\_aux) 간에 커플링되는 노드 B는 스위치(S)를 통해 타겟 블록(406)에 스위칭 가능하게 커플링될 수 있다. 추가로, 전압 레귤레이터(404)는 전압 레귤레이터(402)의 출력에서의 피드백 전압을 수신하도록 구성될 수 있다.

[0027] [0035] 도 7은 로드 전류(552), 보조 전압(554), 출력 전압(556) 및 입력 전압(558)을 도시하는 플롯(550)이다. 로드 전류(552)는 디바이스(500)의 타겟 블록(406)(도 6 참조)에 전달되는 전류를 나타낼 수 있고, 보조 전압(554)은 노드 B의 전압(즉, Vaux)(도 6 참조)을 나타낼 수 있고, 출력 전압(556)은 출력 전압(Vout)을 나타낼 수 있고, 입력 전압(558)은 LDO 전압 레귤레이터(404)의 입력에 전달된 전압(즉, 입력 핀 전압(Vpin))을 나타낼 수 있다는 것에 주의한다. 종래의 디바이스들에 비교하면, 입력 전압으로부터의 갑작스런 전류 드로우는 감소될 수 있고, 이에 따라 대형 리플은 전압 레귤레이터(404)에 공급되는 입력 전압 상에서 유도되지 않을 수 있다.

[0028] [0036] 도 8은 도 6에서 예시된 디바이스(500)를 구현하기 위한 예시적인 회로도(900)이다. 회로도(900)는 복수의 트랜지스터들(M1-M5), 커패시터들(Cout\_main 및 Cout\_aux), 스위치(S) 및 전류 소스(I)를 포함한다. 예시된 바와 같이, 트랜지스터(M1)는 입력 전압(Vpin)과 전류 소스(I)에 추가로 커플링되는 트랜지스터(M4) 간에 커플링될 수 있다. 보다 구체적으로, 트랜지스터(M1)의 소스는 입력 전압(Vpin)에 커플링되고, 트랜지스터(M1)의 드레인은 트랜지스터(M4)의 드레인에 커플링되고, 트랜지스터(M4)의 소스는 전류 소스(I)에 커플링된다. 또한, 예시된 바와 같이, 트랜지스터(M2)는 입력 전압(Vpin)과 전류 소스(I)에 추가로 커플링되는 트랜지스터(M5) 간에 커플링될 수 있다. 보다 구체적으로, 트랜지스터(M2)의 소스는 입력 전압(Vpin)에 커플링되고, 트랜지스터(M2)의 드레인은 트랜지스터(M5)의 드레인에 커플링되고, 트랜지스터(M5)의 소스는 전류 소스(I)에 커플링된다.

[0029] [0037] 또한, 트랜지스터(M1)의 게이트는 트랜지스터(M2)의 드레인에 추가로 커플링되는 트랜지스터(M2)의 게이트에 커플링될 수 있다. 트랜지스터(M4)의 게이트는 기준 전압(Vref)을 수신하도록 구성된다. 트랜지스터(M3)는, 접지 전압에 추가로 커플링되는 커패시터(Cout\_aux)와 입력 전압(Vpin) 간에 커플링된다. 보다 구체적으로, 트랜지스터(M3)의 소스는 입력 전압(Vpin)에 커플링되고, 트랜지스터(M3)의 드레인은 노드 C에 커플링되며, 노드 C는 스위치(S) 및 커패시터(Cout\_aux)를 통해 접지 전압(GRND)에 커플링된다. 또한, 트랜지스터(M3)의 게이트는 트랜지스터(M1)의 드레인 및 트랜지스터(M4)의 드레인에 커플링된다. 또한, 노드 C는 스위치(S)를 통해 회로도(600)의 출력에 스위칭 가능하게 커플링된다. 트랜지스터(M5)의 게이트는, 커패시터(Cout\_main)와 회로도(900)의 출력 간에 커플링되는 노드 D에 커플링된다. 커패시터(Cout\_main)는 추가로 접지 전압(GRND)에 커플링된다.

[0030] [0038] 도 9는 하나 또는 그 초과에 예시적인 실시예들에 따른 방법(600)을 예시하는 흐름도이다. 방법(600)은 전압 레귤레이터의 출력에 커플링되는 제 1 에너지 저장 엘리먼트를 제 1 전압으로 충전하는 것을 포함할 수 있다(번호(602)에 의해 도시됨). 방법(600)은 또한 제 2 에너지 저장 엘리먼트를 제 2 전압으로 충전하는 것을 포함할 수 있다(번호(604)에 의해 도시됨). 또한, 방법(600)은 활성 로드 기간 동안 제 1 에너지 저장 엘리먼트를 제 2 에너지 저장 엘리먼트에 커플링하는 것을 포함할 수 있다(번호(606)에 의해 도시됨).

[0031] [0039] 도 10는 하나 또는 그 초과에 예시적인 실시예들에 따른 다른 방법(700)을 예시하는 흐름도이다. 방법(700)은 제 1 전압 레귤레이터로부터의 제 1 출력 전압을 접지 전압과 출력 간에 커플링되는 제 1 커패시터에 전달하는 것을 포함한다(번호(702)에 의해 도시됨). 또한, 방법(700)은 또한 제 2 전압 레귤레이터로부터의 제 2 출력 전압을 접지 전압에 커플링되는 제 2 커패시터에 전달하는 것을 포함할 수 있다(번호(704)에 의해 도시됨). 방법(700)은 또한 활성 로드 기간 동안 제 2 커패시터를 출력에 선택적으로 커플링하는 것을 포함할 수 있다(번호(706)에 의해 도시됨).

[0032] [0040] 도 11은 본 발명의 예시적인 실시예에 따른 전자 디바이스(800)의 블록도이다. 일 예에 따라, 디바이스

(800)는 모바일 전화와 같은 휴대용 전자 디바이스를 포함할 수 있다. 디바이스(800)는 디지털 모듈(802), RF 모듈(804), 전력 관리 모듈(806)과 같은 다양한 모듈들을 포함할 수 있다. 디지털 모듈(802)은 메모리 및 하나 또는 그 초과 프로세서들을 포함할 수 있다. RF 회로를 포함할 수 있는 RF 모듈(804)은 송신기 및 수신기를 포함할 수 있는 트랜시버를 포함할 수 있고, 안테나(808)를 통한 양방향 무선 통신을 위해 구성될 수 있다. 일반적으로, 무선 통신 디바이스(800)는 임의의 수의 통신 시스템들, 임의의 수의 주파수 대역들, 및 임의의 수의 안테나들에 대해 임의의 수의 송신기들 및 임의의 수의 수신기들을 포함할 수 있다. 본 발명의 예시적인 실시예에 따라, 전력 관리 모듈(806)은, 디바이스(400)(도 4 참조) 중 하나 또는 그 초과, 디바이스(500)(도 6 참조) 중 하나 또는 그 초과, 또는 이들의 결합을 포함할 수 있는 하나 또는 그 초과 전압 레귤레이터들(810)을 포함할 수 있다.

[0033] [0041] 본 발명의 예시적인 실시예들에서, 전하-공유 루프들을 갖는 전압 레귤레이터들은 효율의 손실 없이 주기적인 로드들에 대한 입력/출력 전압 리플 및/또는 영역을 감소시킬 수 있다. 예시적인 실시예들은 다양한 아날로그, 믹싱된 신호 및 RF 제품들에서 매우 공통적인 빌딩(building)인 선형 전압 레귤레이터들에 적용 가능할 수 있다. 본 발명은 매우 단순하지만 훌륭한 솔루션을 포함하며, 본 발명은 특정 회로 구현으로 제한되지 않는다. 선형 LDO에 비교하면, 효율의 큰 손실이 없다. 선형 LDO에 대해, 총 전하는 공급기 전압으로부터 드로우되고 타겟 블록으로 전달될 수 있다. 소개된 전하 공유 LDO에 대해, 동일한 전하가 드로우되고 2개의 단계들로 로드에게 전달될 수 있다. 또한, 총 전력 소비가 실질적으로 동일할 수 있고, 유일한 차이는, 선형 LDO 내부의 전력 소산에 비해, 본 발명의 전력 소산은 메인 LDO + 보조 LDO 및 스위치의 전력 소산으로 분할된다는 것이다. 제 2 루프의 전력 요구로 인한 추가의 오버헤드는 실제의 경우에 경미할 수 있다.

[0034] [0042] 당업자들은, 정보 및 신호들이 다양한 다른 기술들 및 기법들 중 임의의 것을 이용하여 표현될 수 있다고 이해할 것이다. 예를 들어, 위의 설명 전반에 걸쳐 참조될 수 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들 및 칩들은 전압들, 전류들, 전자기파들, 자기 필드들 또는 자기 입자들, 광 필드들 또는 광 입자들, 또는 이들의 임의의 결합으로 표현될 수 있다.

[0035] [0043] 본원에 개시된 실시예와 관련하여 설명된 다양한 예시적인 로직 블록, 모듈, 회로, 및 알고리즘 단계는, 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들의 결합으로 구현될 수 있다는 것을 당업자는 추가로 이해할 것이다. 하드웨어와 소프트웨어의 상호 교환 가능성을 명확하게 설명하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들이 이들의 기능성의 관점에서 일반적으로 상술되었다. 이러한 기능이 하드웨어 또는 소프트웨어로 구현되는지 여부는 전체 시스템에 부과되는 설계 제약들 및 특정 애플리케이션에 의존한다. 당업자는 각각의 특정 애플리케이션 마다 다양한 방식으로 설명된 기능을 구현할 수 있지만, 이러한 구현 결정은 본 발명의 예시적인 실시예들의 범위를 벗어나게 하는 것으로 해석되어서는 안 된다.

[0036] [0044] 본원에서 개시된 실시예와 관련하여 설명된 다양한 예시적인 논리 블록, 모듈, 및 회로들은, 범용 프로세서, 디지털 신호 프로세서(DSP), 주문형 집적 회로(ASIC), 필드 프로그래밍 가능 게이트 어레이(FPGA), 또는 기타 프로그래밍 가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트, 또는 본원에 설명된 기능을 수행하도록 설계된 이들의 임의의 결합으로 구현 또는 수행될 수 있다. 범용 프로세서는 마이크로프로세서일 수 있지만, 대안적으로, 프로세서는 임의의 종래 프로세서, 제어기, 마이크로 제어기, 또는 상태 머신 일 수 있다. 프로세서는 또한 컴퓨팅 디바이스들의 조합, 예를 들어, DSP와 마이크로프로세서의 조합, 복수의 마이크로프로세서들, DSP 코어와 연결된 하나 또는 그 초과 마이크로프로세서들 또는 임의의 다른 이러한 구성으로서 구현될 수 있다.

[0037] [0045] 하나 또는 그 초과 예시적인 실시예들에서, 설명된 기능들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 결합으로 구현될 수 있다. 소프트웨어로 구현되는 경우, 기능들은 하나 또는 그 초과 명령들 또는 코드로서 컴퓨터 판독가능 매체 상에 저장되거나 이로써 송신될 수 있다. 컴퓨터 판독가능 매체는 한 장소에서 다른 장소로 컴퓨터 프로그램의 전달을 용이하게 하는 임의의 매체를 포함하는 통신 매체 및 컴퓨터 저장 매체 둘 다를 포함한다. 저장 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 이용 가능한 매체 일 수 있다. 제한적이지 않은 예로서, 이러한 컴퓨터 판독가능 매체는, RAM, ROM, EEPROM, FLASH 메모리, CD-ROM 또는 다른 광학 디스크 저장소, 자기 디스크 저장소 또는 다른 자기 저장 디바이스, 또는 명령 또는 데이터 구조의 형태로 원하는 프로그램 코드를 전달하거나 저장하는데 사용될 수 있고 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 연결 수단(connection)이 컴퓨터 판독가능 매체라고 적절하게 지칭된다. 예를 들어, 소프트웨어가 웹사이트, 서버, 또는 다른 원격 소스로부터 동축 케이블, 광섬유 케이블, 연선, 디지털 가입자 라인(DSL), 또는 적외선, 라디오, 및 마이크로웨이브와 같은 무선 기술들을 이용하여 전송되는 경우, 동축 케이블, 광섬유 케이블, 연선, DSL, 또는 적외선, 라디오 및 마이크로웨이브와 같은 무선 기술

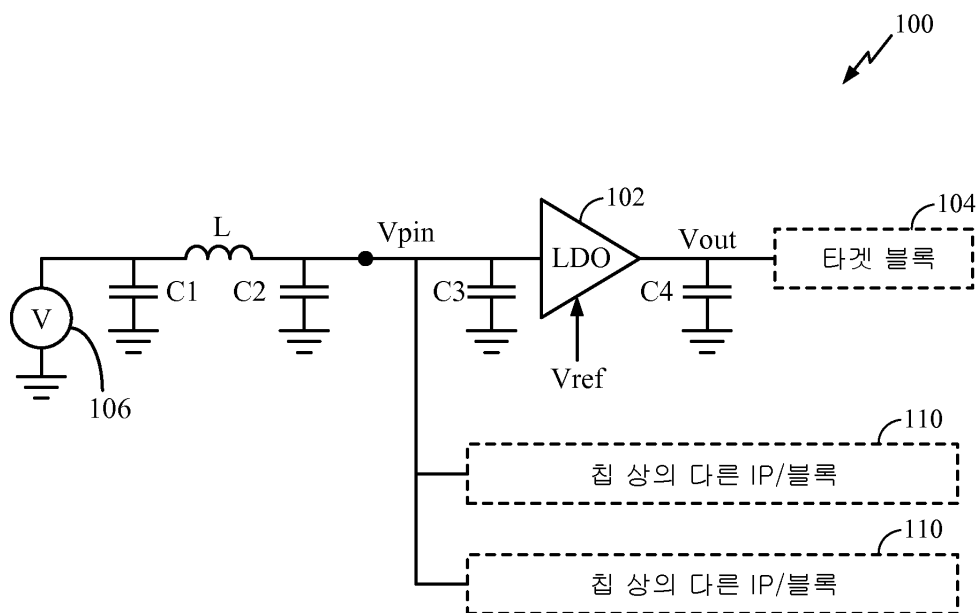
들이 매체의 정의에 포함된다. 여기서 사용되는 디스크(disk 및 disc)는 콤팩트 디스크(disc)(CD), 레이저 디스크(disc), 광 디스크(disc), 디지털 다기능 디스크(disc)(DVD), 플로피 디스크(disk) 및 블루-레이 디스크(disc)를 포함하며, 여기서 디스크(disk)들은 대개 데이터를 자기적으로 재생하지만, 디스크(disc)들은 레이저들을 이용하여 광학적으로 데이터를 재생한다. 이들의 결합들은 또한 컴퓨터 판독 가능 매체들의 범위 내에 포함되어야 한다.

[0038]

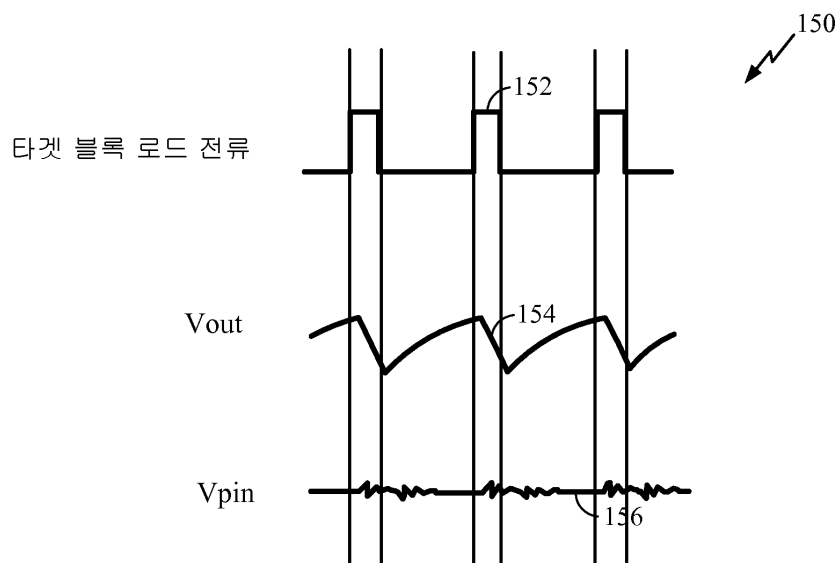
[0046] 개시된 예시적인 실시예의 앞선 설명은 당업자가 본 발명을 실시하거나 이용할 수 있도록 제공된다. 이들 예시적인 실시예들에 대한 다양한 변형들은 당업자에게 쉽게 명백하게 될 것이며, 본원에서 정의된 일반적인 원리들은 본 발명의 사상 또는 범위를 벗어나지 않고 다른 실시예에 적용될 수도 있다. 따라서 본 발명은 본원에서 도시된 예시적인 실시예들로 제한되도록 의도되는 것이 아니라, 본원에서 개시된 신규한 특징들 및 원리들에 부합하는 최광의의 범위로 하여되어야 한다.

## 도면

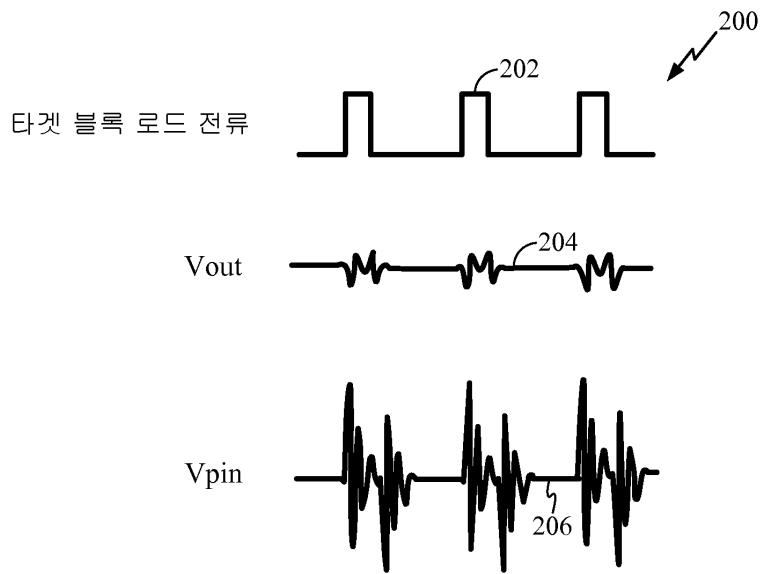
### 도면1



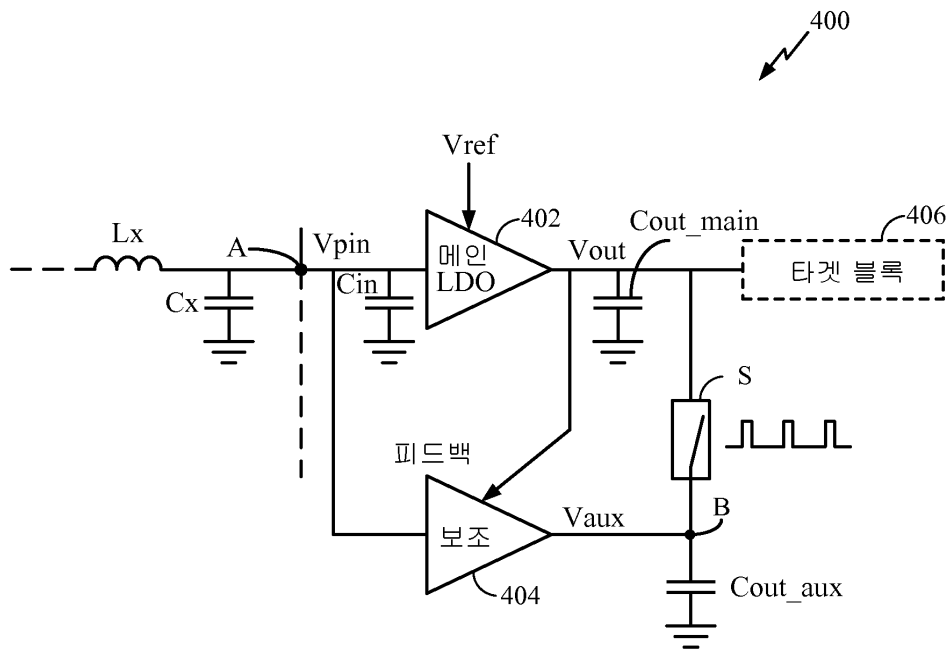
### 도면2



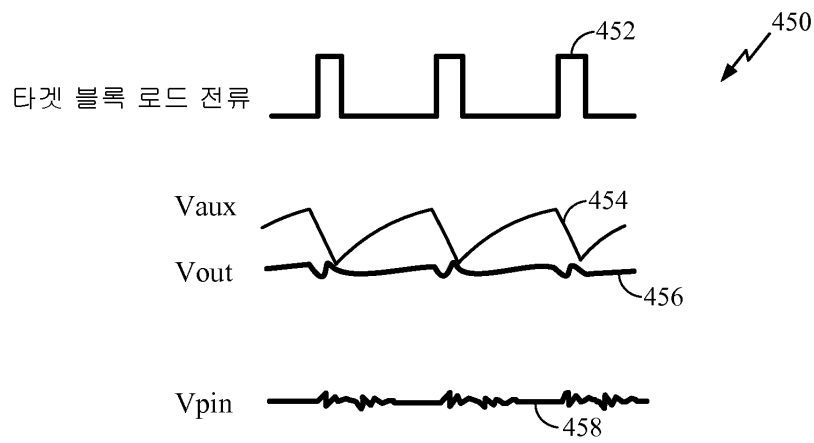
도면3



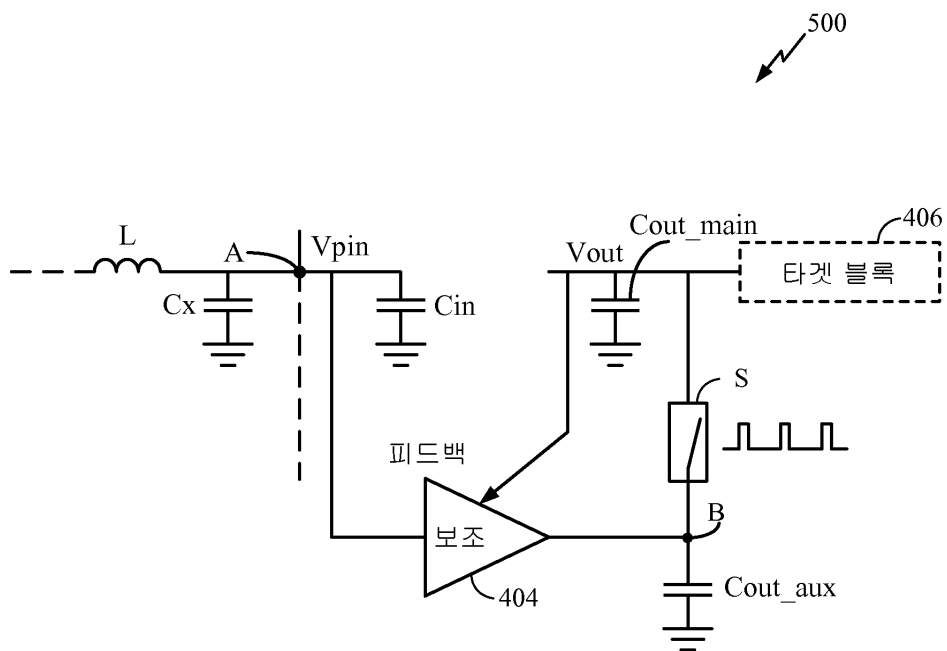
도면4



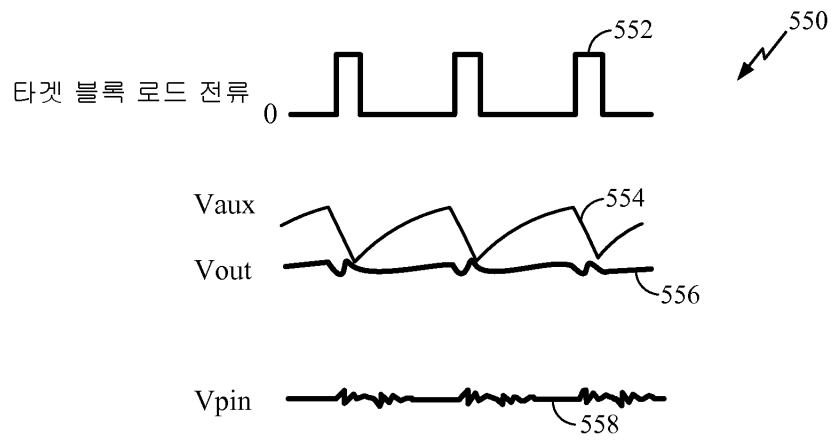
도면5



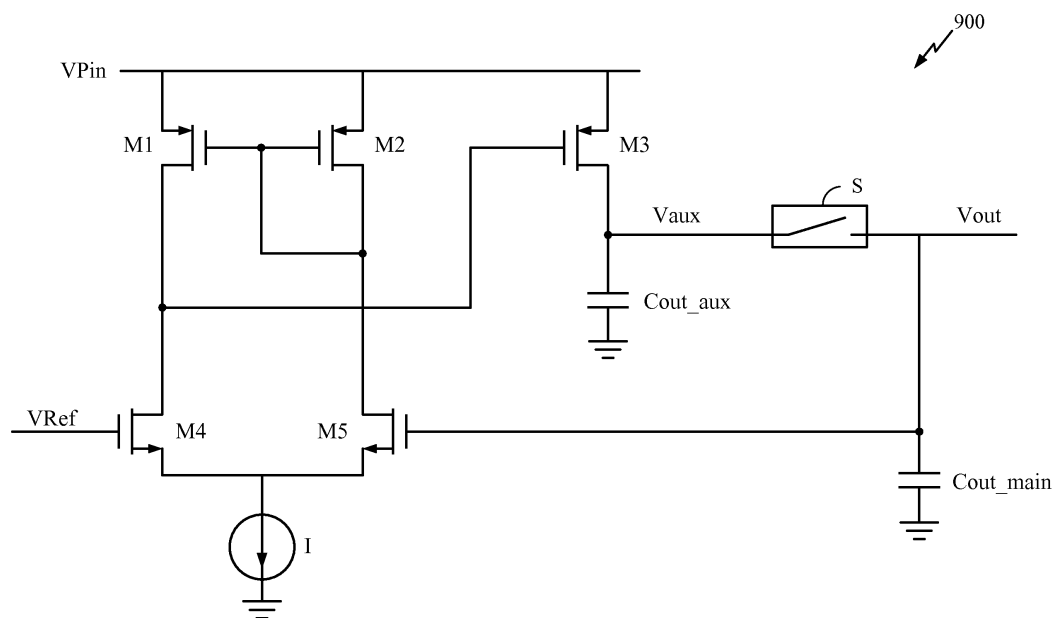
도면6



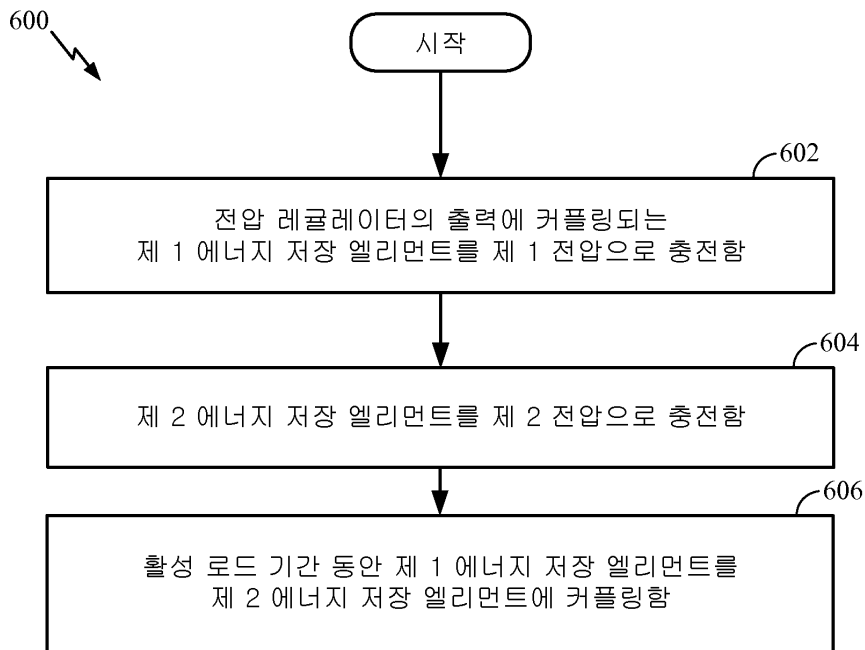
도면7



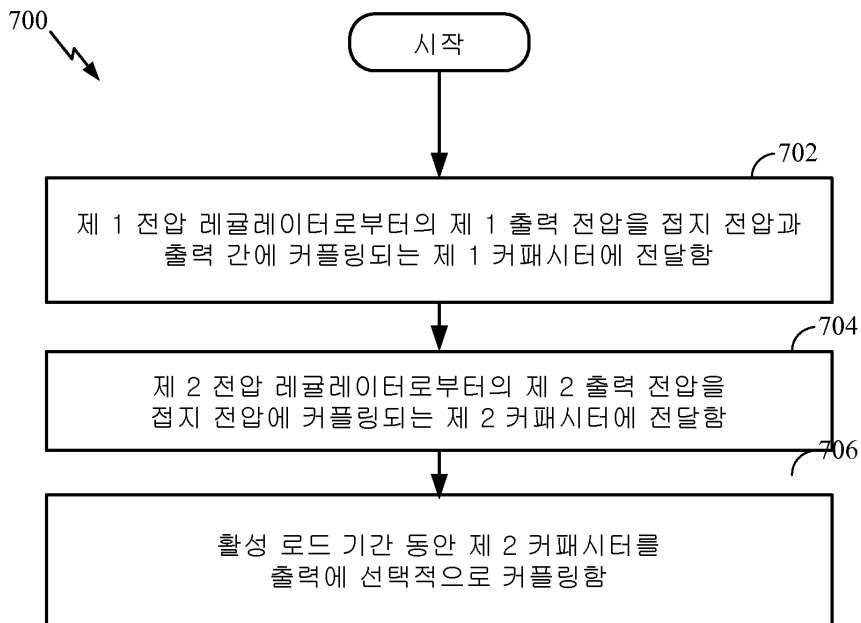
도면8



도면9



도면10





도면11

