

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7660551号
(P7660551)

(45)発行日 令和7年4月11日(2025.4.11)

(24)登録日 令和7年4月3日(2025.4.3)

(51)国際特許分類	F I
H 0 4 N 25/771 (2023.01)	H 0 4 N 25/771
H 0 4 N 25/78 (2023.01)	H 0 4 N 25/78
H 0 4 N 25/57 (2023.01)	H 0 4 N 25/57
H 0 4 N 25/65 (2023.01)	H 0 4 N 25/65

請求項の数 19 (全75頁)

(21)出願番号	特願2022-501736(P2022-501736)	(73)特許権者	520133916 ヌヴォンテクノロジージャパン株式会社 京都府長岡京市神足焼町1番地
(86)(22)出願日	令和3年1月28日(2021.1.28)	(74)代理人	100109210 弁理士 新居 広守
(86)国際出願番号	PCT/JP2021/003103	(74)代理人	100137235 弁理士 寺谷 英作
(87)国際公開番号	WO2021/166584	(74)代理人	100131417 弁理士 道坂 伸一
(87)国際公開日	令和3年8月26日(2021.8.26)	(72)発明者	生熊 誠 日本国京都府長岡京市神足焼町1番地 ヌヴォンテクノロジージャパン株式会社 社内
審査請求日	令和6年1月25日(2024.1.25)	(72)発明者	網川 裕之
(31)優先権主張番号	特願2020-25065(P2020-25065)		
(32)優先日	令和2年2月18日(2020.2.18)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 固体撮像装置、及びそれを用いる撮像装置

(57)【特許請求の範囲】

【請求項1】

画素回路と、
負帰還回路とを備え、
前記画素回路は、
フォトダイオードと、
電荷蓄積部と、
前記フォトダイオードで発生した信号電荷を前記電荷蓄積部に転送する転送トランジスタと、
前記電荷蓄積部の信号電荷に対応する画素信号を出力する増幅トランジスタと、
前記電荷蓄積部をリセットする第1のリセットトランジスタと、
第1の蓄積容量素子と、
前記電荷蓄積部と前記第1の蓄積容量素子との接続を制御する第1のトランジスタとを備え、
前記負帰還回路は、前記増幅トランジスタのリセット出力に応じた帰還信号を前記第1のリセットトランジスタを介して前記電荷蓄積部に負帰還し、
前記第1のトランジスタは、前記第1のリセットトランジスタおよび前記電荷蓄積部との接続点と、前記第1の蓄積容量素子とを接続する
固体撮像装置。

【請求項2】

前記転送トランジスタおよび前記第 1 のトランジスタのゲート電圧は、露光時に、前記フォトダイオードから溢れた信号電荷を前記第 1 の蓄積容量素子に伝送可能なように設定される

請求項 1 に記載の固体撮像装置。

【請求項 3】

前記第 1 のトランジスタは、前記第 1 のリセットトランジスタと前記電荷蓄積部との間に、前記第 1 のリセットトランジスタと直列に接続され、

前記第 1 の蓄積容量素子は、前記第 1 のリセットトランジスタと前記第 1 のトランジスタとの接続点に接続される

請求項 1 に記載の固体撮像装置。

10

【請求項 4】

さらに、前記フォトダイオードで溢れた信号電荷を前記第 1 の蓄積容量素子に伝送するオーバーフロー素子を備える

請求項 1 に記載の固体撮像装置。

【請求項 5】

画素回路と、

負帰還回路とを備え、

前記画素回路は、

フォトダイオードと、

電荷蓄積部と、

前記フォトダイオードで発生した信号電荷を前記電荷蓄積部に転送する転送トランジスタと、

前記電荷蓄積部の信号電荷に対応する画素信号を出力する増幅トランジスタと、

前記電荷蓄積部をリセットする第 1 のリセットトランジスタと、

第 1 の蓄積容量素子と、

前記電荷蓄積部と前記第 1 の蓄積容量素子との接続を制御する第 1 のトランジスタとを備え、

前記負帰還回路は、前記増幅トランジスタのリセット出力に応じた帰還信号を前記第 1 のリセットトランジスタを介して前記電荷蓄積部に負帰還し、

前記第 1 のトランジスタは、前記第 1 のリセットトランジスタと前記電荷蓄積部との間に、前記第 1 のリセットトランジスタと直列に接続され、

前記第 1 の蓄積容量素子は、前記第 1 のリセットトランジスタと前記第 1 のトランジスタとの接続点に接続され、

さらに、

前記第 1 のトランジスタと前記電荷蓄積部との間に直列に挿入された第 2 のトランジスタと、

前記第 1 のトランジスタと前記第 2 のトランジスタとの接続点に接続され、前記第 2 のトランジスタを介して前記電荷蓄積部に接続される第 2 の蓄積容量素子とを備える

固体撮像装置。

【請求項 6】

さらに、

前記第 1 のリセットトランジスタと前記第 1 のトランジスタとの接続点と、前記電荷蓄積部との間に挿入された第 2 のトランジスタと、

前記第 1 のリセットトランジスタと前記第 1 のトランジスタとの前記接続点に接続された第 2 の蓄積容量素子とを備える

請求項 1 に記載の固体撮像装置。

【請求項 7】

前記固体撮像装置は、複数の前記画素回路と、

複数の前記画素回路に対して同時露光を駆動する駆動部と、

複数の前記画素回路を走査することにより前記画素信号を読み出す制御回路とを備える

50

請求項 1 または 5 のいずれか一項に記載の固体撮像装置。

【請求項 8】

画素回路と、

負帰還回路とを備え、

前記画素回路は、

フォトダイオードと、

電荷蓄積部と、

前記フォトダイオードで発生した信号電荷を前記電荷蓄積部に転送する転送トランジスタと、

前記電荷蓄積部の信号電荷に対応する画素信号を出力する増幅トランジスタと、

前記電荷蓄積部をリセットする第 1 のリセットトランジスタと、

第 1 の蓄積容量素子と、

前記電荷蓄積部と前記第 1 の蓄積容量素子との接続を制御する第 1 のトランジスタとを備え、

前記負帰還回路は、前記増幅トランジスタのリセット出力に応じた帰還信号を前記第 1 のリセットトランジスタを介して前記電荷蓄積部に負帰還し、

前記画素回路から、第 1 フレームを構成するための第 1 画素信号と、前記第 1 フレームよりも高い照度用の第 2 フレームを構成するための第 2 画素信号とを読み出す制御回路を備え、

前記第 1 画素信号は、前記フォトダイオードから前記電荷蓄積部に転送された信号電荷に対応し、

前記第 2 画素信号は、前記フォトダイオードから前記電荷蓄積部および前記第 1 の蓄積容量素子に転送および混合された信号電荷に対応し、

前記第 1 画素信号および第 2 画素信号は、1 つの画素回路の前記フォトダイオードで同じ露光期間に発生した信号電荷に基づく

固体撮像装置。

【請求項 9】

前記画素回路から、第 1 フレームを構成するための第 1 画素信号と、前記第 1 フレームよりも高い照度用の第 2 フレームを構成するための第 2 画素信号と、前記第 2 フレームよりも高い照度用の第 3 フレームを構成するための第 3 画素信号とを読み出す制御回路を備え、

前記第 1 画素信号は、前記フォトダイオードから前記電荷蓄積部に転送された信号電荷に対応し、

前記第 2 画素信号は、前記フォトダイオードから前記電荷蓄積部および前記第 1 の蓄積容量素子に転送および混合された信号電荷に対応し、

前記第 3 画素信号は、前記フォトダイオードから前記電荷蓄積部、前記第 1 の蓄積容量素子および前記第 2 の蓄積容量素子に転送および混合された信号電荷に対応し、

前記第 1 画素信号、第 2 画素信号および第 3 画素信号は、1 つの画素回路の前記フォトダイオードで同じ露光期間に発生した信号電荷に基づく

請求項 5 または 6 に記載の固体撮像装置。

【請求項 10】

前記画素回路から、第 1 フレームを構成する第 1 画素信号と、前記第 1 フレームよりも高い照度用の第 2 フレームを構成する第 2 画素信号と、前記第 2 フレームよりも高い照度用の第 3 フレームを構成する第 3 画素信号とを読み出す制御回路を備え、

前記第 1 画素信号は、前記フォトダイオードから前記電荷蓄積部に転送された信号電荷に対応し、

前記第 2 画素信号は、前記フォトダイオードから前記電荷蓄積部および前記第 1 の蓄積容量素子に転送および混合された信号電荷に対応し、

前記第 3 画素信号は、前記フォトダイオードから前記電荷蓄積部、前記第 1 の蓄積容量素子および前記第 2 の蓄積容量素子に転送および混合された信号電荷に対応し、

10

20

30

40

50

前記第 1 画素信号、第 2 画素信号および第 3 画素信号は、1 つの画素回路の前記フォトダイオードで異なる露光期間に発生した信号電荷に基づく請求項 5 または 6 に記載の固体撮像装置。

【請求項 1 1】

画素回路と、

負帰還回路とを備え、

前記画素回路は、

フォトダイオードと、

電荷蓄積部と、

前記フォトダイオードで発生した信号電荷を前記電荷蓄積部に転送する転送トランジスタと、

10

前記電荷蓄積部の信号電荷に対応する画素信号を出力する増幅トランジスタと、

前記電荷蓄積部をリセットする第 1 のリセットトランジスタと、

第 1 の蓄積容量素子と、

前記電荷蓄積部と前記第 1 の蓄積容量素子との接続を制御する第 1 のトランジスタとを備え、

前記負帰還回路は、前記増幅トランジスタのリセット出力に応じた帰還信号を前記第 1 のリセットトランジスタを介して前記電荷蓄積部に負帰還し、

前記第 1 のリセットトランジスタおよび前記第 1 のトランジスタのうち少なくとも第 1 のリセットトランジスタに入力される制御信号は、オン状態からオフ状態に徐々に移行させるスロープ状の電圧波形を有する固体撮像装置。

20

【請求項 1 2】

さらに、複数の前記画素回路のうちの所定の領域に属する画素回路を対象に、リセットノイズレベルを測定する測定部と、

測定結果に基づいてリセットノイズレベルのばらつきを小さくするように前記スロープ状の電圧波形の傾きを決定する決定部と、を備える

請求項 1 1 に記載の固体撮像装置。

【請求項 1 3】

前記測定部は、前記所定の領域に属する画素回路の行毎に、前記電圧波形の傾きを変化させながら前記リセットノイズレベルを測定し、

前記決定部は、前記所定の領域に属する画素回路の行毎の前記ばらつきに基づいて前記電圧波形の最適な傾きを決定する

請求項 1 2 に記載の固体撮像装置。

30

【請求項 1 4】

行列状に配置された複数の前記画素回路の列毎に、または、画素回路毎に前記負帰還回路を備え、

前記負帰還回路は、対応する列に属する前記画素回路の第 1 のリセットトランジスタに、または、対応する前記画素回路の第 1 のリセットトランジスタ R S に前記帰還信号を出力する第 1 フィードバックアンプを備える

請求項 1 ~ 5、8、1 1 のいずれか一項に記載の固体撮像装置。

40

【請求項 1 5】

画素回路と、

負帰還回路とを備え、

前記画素回路は、

フォトダイオードと、

電荷蓄積部と、

前記フォトダイオードで発生した信号電荷を前記電荷蓄積部に転送する転送トランジスタと、

前記電荷蓄積部の信号電荷に対応する画素信号を出力する増幅トランジスタと、

50

前記電荷蓄積部をリセットする第 1 のリセットトランジスタと、
第 1 の蓄積容量素子と、
前記電荷蓄積部と前記第 1 の蓄積容量素子との接続を制御する第 1 のトランジスタとを
備え、

前記負帰還回路は、前記増幅トランジスタのリセット出力に応じた帰還信号を前記第 1
のリセットトランジスタを介して前記電荷蓄積部に負帰還し、

行列状に配置された複数の前記画素回路の列毎に、または、画素回路毎に前記負帰還回
路を備え、

前記負帰還回路は、対応する列に属する前記画素回路の第 1 のリセットトランジスタに
、または、対応する前記画素回路の第 1 のリセットトランジスタ R S に前記帰還信号を出力する第 1 フィードバックアンプを備え、

10

前記負帰還回路は、前記列毎に備えられ、

前記画素回路は、さらに、前記電荷蓄積部をリセットする第 2 のリセットトランジスタを備え、

前記負帰還回路は、さらに、対応する列に属する前記画素回路の第 2 のリセットトランジスタに前記帰還信号を出力する第 2 フィードバックアンプを備える

固体撮像装置。

【請求項 1 6】

前記固体撮像装置は、貼り合わされた第 1 半導体チップと第 2 半導体チップとを含み、

前記第 1 半導体チップは、各画素回路の前記フォトダイオードおよび第 1 の蓄積容量素子を備え、

20

前記第 2 半導体チップは、前記画素回路の各列に対応する、または、各前記画素回路に対応する第 1 フィードバックアンプを備える

請求項 1 4 に記載の固体撮像装置。

【請求項 1 7】

前記負帰還回路は、前記画素回路毎に備えられ、

前記固体撮像装置は、貼り合わされた第 1 半導体チップと第 2 半導体チップとを含み、

前記第 1 半導体チップは、各画素回路の前記フォトダイオードを備え、

前記第 2 半導体チップは、各画素回路に対応する第 1 フィードバックアンプおよび第 1 の蓄積容量素子を備える

30

請求項 1 4 に記載の固体撮像装置。

【請求項 1 8】

前記固体撮像装置は、貼り合わされた第 1 半導体チップと第 2 半導体チップとを含み、

前記第 1 半導体チップは、各画素回路の前記フォトダイオードおよび電荷蓄積部を備え、

前記第 2 半導体チップは、各画素回路の第 1 の蓄積容量素子を備える

請求項 1 4 に記載の固体撮像装置。

【請求項 1 9】

請求項 1 に記載の固体撮像装置を備える撮像装置であって、

前記撮像装置は、輸送機器用途のビューシステム、A D A S (先進運転支援システム) のセンシングシステム、自動運転のセンシングシステムの少なくとも 1 つに対応し、

40

前記撮像装置は、前記輸送機器の前方、サラウンド、サイド、リア、ルームミラーの少なくとも 1 つに搭載される

撮像装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、固体撮像装置、及びそれを用いる撮像装置に関する。

【背景技術】

【0 0 0 2】

特許文献 1 は、リセットノイズを低減する負帰還回路を開示している。

50

【先行技術文献】

【特許文献】

【0003】

【文献】米国特許第6777660号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、従来技術によれば、ダイナミックレンジを拡大し、かつ、SNを改善することが困難であるという問題がある。

【0005】

そこで、本開示では、ダイナミックレンジの拡大とSN改善とを両立する固体撮像装置および撮像装置を提供する。

【課題を解決するための手段】

【0006】

上記課題を解決するため本開示にける固体撮像装置は、画素回路と、負帰還回路とを備え、前記画素回路は、フォトダイオードと、電荷蓄積部と、前記フォトダイオードで発生した信号電荷を前記電荷蓄積部に転送する転送トランジスタと、前記電荷蓄積部の信号電荷に対応する画素信号を出力する増幅トランジスタと、前記電荷蓄積部をリセットする第1のリセットトランジスタと、第1の蓄積容量素子と、前記電荷蓄積部と前記第1の蓄積容量素子との接続を制御する第1のトランジスタとを備え、前記負帰還回路は、前記増幅トランジスタのリセット出力に応じた帰還信号を前記第1のリセットトランジスタを介して前記電荷蓄積部(FD0)に負帰還する。転送トランジスタ(TG)、および、フォトダイオード(PD)と蓄積容量素子Cの間にスイッチ素子を備え、低照度では第1の蓄積容量素子をOFF状態とすることによりCDS(相関二重サンプリング)によって低照度画質を改善し、高照度では第1の蓄積容量素子をON状態とすることにより高照度画質を改善しつつ、負帰還回路によってリセットノイズを低減することができる。

【発明の効果】

【0007】

本開示の固体撮像装置および撮像装置によれば、ダイナミックレンジの拡大とSN改善とを両立することが可能になる。

【図面の簡単な説明】

【0008】

【図1A】図1Aは、本開示の一態様における固体撮像装置の主要部の第1構成例を示す図である。

【図1B】図1Bは、本開示の一態様における固体撮像装置の主要部の第2構成例を示す図である。

【図1C】図1Cは、本開示の一態様における固体撮像装置の主要部の第3構成例を示す図である。

【図2】図2は、実施の形態1Aに係る固体撮像装置の構成例を示すブロック図である。

【図3】図3は、画素アレイ部内の複数の領域を示す図である。

【図4】図4は、画素アレイ部内の複数の領域を示す図である。

【図5】図5は、実施の形態1Aに係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図6A】図6Aは、実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。

【図6B】図6Bは、実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。

【図6C】図6Cは、実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。

【図6D】図6Dは、実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセ

10

20

30

40

50

ンサとしての構成した例を示す図である。

【図 7】図 7 は、実施の形態 1 A における H C G 読み出し動作による固体撮像装置の n 回の露光動作を示すタイムチャートである。

【図 8】図 8 は、実施の形態 1 A における L C G 読み出し動作のタイミング例を示す図である。

【図 9】図 9 は、L C G 読み出し動作における C D S の読み出し順序を示す図である。

【図 10 A】図 10 A は、スロープ信号の波形を示す図である。

【図 10 B】図 10 B は、スロープ期間とリセットノイズレベルとの関係を示す図である。

【図 11】図 11 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

10

【図 12 A】図 12 A は、リセットノイズのばらつき算出単位となる水平走査行を示す図である。

【図 12 B】図 12 B は、水平走査行単位のリセットノイズのばらつき（標準偏差）を示す図である。

【図 13】図 13 は、スロープ信号を生成する処理例を示すフローチャートである。

【図 14】図 14 は、スロープ信号を生成する他の処理例を示すフローチャートである。

【図 15】図 15 は、スロープ信号を生成するさらに他の処理例を示すフローチャートである。

【図 16】図 16 は、W D R の画素内での実施方法の概要を示す図である。

【図 17】図 17 は、低照度フレーム用の H C G 読み出し動作と、高照度フレーム用の L C G 読み出し動作とにおける、F D 電位を表す図である。

20

【図 18 A】図 18 A は、比較例として、負帰還回路を備えない場合の L C G 読み出しにおける被写体照度とゲイン（S N 比）との関係を示す図である。

【図 18 B】図 18 B は、実施の形態 1 A に係る H C G 読み出しにおける被写体照度とゲイン（S N 比）との関係を示す図である。

【図 18 C】図 18 C は、比較例として、負帰還回路を備えない場合の L C G 読み出しにおける被写体照度とゲイン（S N 比）との関係を示す図である。

【図 18 D】図 18 D は、実施の形態 1 A に係る H C G 読み出しにおける被写体照度とゲイン（S N 比）との関係を示す図である。

【図 19】図 19 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

30

【図 20 A】図 20 A は、蓄積容量素子を接続している状態（つまり L C G 読み出し動作）での読出しタイミング例を示す図である。

【図 20 B】図 20 B は、図 20 A の L C G 読み出し動作におけるリセット成分と信号成分の読み出し順序を示す図である。

【図 21】図 21 は、実施の形態 2 A に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 22】図 22 は、実施の形態 2 A に係る蓄積容量素子を接続している状態での L C G 読出し動作のタイミング例を示す図である。

【図 23】図 23 は、実施の形態 2 B に係る蓄積容量素子を接続している状態での読出しタイミング例を示す図である。

40

【図 24】図 24 は、実施の形態 3 A に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 25】図 25 は、実施の形態 3 A に係る蓄積容量素子を接続している状態での L C G 読出し動作のタイミング例を示す図である。

【図 26】図 26 は、実施の形態 3 B に係る蓄積容量素子を接続している状態での L C G 読出し動作のタイミング例を示す図である。

【図 27】図 27 は、実施の形態 4 に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 28 A】図 28 A は、実施の形態 4 での 1 フレームの読出し順を示すタイムチャート

50

である。

【図 28B】図 28B は、図 28A の HCG 読み出しおよび LCG 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。

【図 29】図 29 は、2 フレームを用いた WDR 合成をする信号処理部の構成例を示す図である。

【図 30A】図 30A は、比較例として、負帰還回路を備えない場合の LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 30B】図 30B は、比較例として、負帰還回路を備えない場合の LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 30C】図 30C は、実施の形態 4 に係る LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

10

【図 30D】図 30D は、実施の形態 4 に係る LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 31A】図 31A は、比較例として、負帰還回路を備えない場合の LCG 読み出しにおける被写体照度と信号出力レベル (LSB) との関係を示す図である。

【図 31B】図 31B は、比較例として、負帰還回路を備えない場合の LCG 読み出しにおける被写体照度と信号出力レベル (LSB) との関係を示す図である。

【図 31C】図 31C は、実施の形態 4 に係る LCG 読み出しにおける被写体照度と信号出力レベル (LSB) との関係を示す図である。

【図 31D】図 31D は、実施の形態 4 に係る LCG 読み出しにおける被写体照度と信号出力レベル (LSB) との関係を示す図である。

20

【図 32】図 32 は、実施の形態 5 に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 33A】図 33A は、実施の形態 5 での 1 フレームの読み出し順序を示すタイムチャートである。

【図 33B】図 33B は、図 33A の HCG 読み出しおよび LCG 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。

【図 34A】図 34A は、実施の形態 6 に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 34B】図 34B は、3 フレームを用いた WDR 合成をする信号処理部の構成例を示す図である。

30

【図 35A】図 35A は、実施の形態 6 での 1 フレームの読み出し順序を示すタイムチャートである。

【図 35B】図 35B は、図 35A の HCG 読み出し、MCG 読み出しおよび LCG 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。

【図 36】図 36 は、フォトダイオードと 2 つの蓄積容量素子との電荷の蓄積に関するタイミングの一例を示す図である。

【図 37】図 37 は、WDR の画素内での合成方法の概要を示す説明図である。

【図 38】図 38 は、図 37 の HCG 読み出し、MCG 読み出しおよび LCG 読み出しにおける FD 電位を示す図である。

40

【図 39A】図 39A は、比較例として、負帰還回路を備えない場合の LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 39B】図 39B は、比較例として、負帰還回路を備えない場合の LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 39C】図 39C は、実施の形態 6 に係る LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 39D】図 39D は、実施の形態 6 に係る LCG 読み出しにおける被写体照度とゲイン (SN 比) との関係を示す図である。

【図 40】図 40 は、実施の形態 7 に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

50

【図 4 1 A】図 4 1 A は、実施の形態 7 での 1 フレームの読出し順を示すタイムチャートである。

【図 4 1 B】図 4 1 B は、図 4 1 A の H C G 読み出し、M C G 読み出しおよび L C G 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。

【図 4 2】図 4 2 は、実施の形態 8 に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 4 3 A】図 4 3 A は、実施の形態 8 での 1 フレームの読出し順を示すタイムチャートである。

【図 4 3 B】図 4 3 B は、図 4 3 A の H C G 読み出し、M C G 読み出しおよび L C G 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。

10

【図 4 4】図 4 4 は、フォトダイオードと 2 つの蓄積容量素子との電荷の蓄積に関するタイミングの一例を示す図である。

【図 4 5】図 4 5 は、実施の形態 9 に係る画素回路と負帰還回路とを含む要部の回路例を示す図である。

【図 4 6 A】図 4 6 A は、実施の形態 9 での 1 フレームの読出し順を示すタイムチャートである。

【図 4 6 B】図 4 6 B は、図 4 6 A の H C G 読み出し、M C G 読み出しおよび L C G 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。

【図 4 7】図 4 7 は、実施の形態 10 に係る撮像装置の構成例を示すブロック図である。

【図 4 8】図 4 8 は、実施の形態 10 に係る撮像装置の他の構成例を示すブロック図である。

20

【図 4 9】図 4 9 は、実施の形態 10 に係る撮像装置の自動車への搭載例を示す図である。

【図 5 0】図 5 0 は、実施の形態 10 に係る図 4 9 の搭載例における撮像範囲の一例を示す図である。

【図 5 1 A】図 5 1 A は、特許文献 1 における、フォトダイオードに直接接続されている F D 容量が小さいときの、被写体照度と S N の関係を示す図である。

【図 5 1 B】図 5 1 B は、図 5 1 A よりも F D 容量が大きいときの、被写体照度と S N の関係を示す図である。

【発明を実施するための形態】

【0009】

(本開示の基礎となった知見)

30

本発明者らは、背景技術の欄に記載した固体撮像装置に関し、以下の課題が生じることを見出した。

【0010】

特許文献 1 に開示された固体撮像装置は、フォトダイオードで生じた信号電荷をそのまま浮遊拡散層(以下 F D 容量と呼ぶ)に蓄積し、ソースフォロア回路から出力されたりリセットレベルを、フィードバックアンプとフィードバックラインを介して、リセットトランジスタ R S に入力するフィードバック回路により、リセットノイズを低減する。

【0011】

図 5 1 A は、特許文献 1 における、フォトダイオードに直接接続されている F D 容量が小さいときの、被写体照度と S N (Signal to Noise ratio) の関係を示す図である。横軸は被写体照度を示し、縦軸は S N を示す。min は撮像可能な最低被写体照度を示し、max は最大被写体照度を示す。F D 容量を小さくすれば、最低被写体照度は良くなる(低くなる)が、最大被写体照度は悪くなる(低くなる)ことがわかる(課題 1)。

40

【0012】

図 5 1 B は、逆に、F D 容量が大きいときの、被写体照度と S N の関係を示す図である。F D 容量を大きくすれば、最低被写体照度は悪くなる(高くなる)が、最大被写体照度は良くなる(高くなる)ことがわかる(課題 2)。

【0013】

F D 容量を大きくしても小さくしてもダイナミックレンジを大きく拡大することはでき

50

ない。

【 0 0 1 4 】

また、F D 容量を実質的に拡大または可変にするためにF D 容量に他の容量素子を追加可能にする構成が考えられるが、容量素子を追加すれば、リセットノイズが生じやすいという別の問題が生じる（課題3）。

【 0 0 1 5 】

そこで、本開示では、ダイナミックレンジの拡大とS N改善とを両立する固体撮像装置および撮像装置を提供する。

【 0 0 1 6 】

（本開示の一態様における固体撮像装置の概要）

本開示の一態様における固体撮像装置は、フォトダイオードから溢れた信号電荷を保持するために、オーバーフローゲートとしてのスイッチ素子と蓄積容量素子とを1組とした蓄積回路を、直列に多段（ $m - 1$ ）で構成したオーバーフロー信号電荷用の蓄積回路群を設けている。ここで、フォトダイオードPDに対して、横方向に直列に上記蓄積回路群が並んだ構成と、縦方向に直列に上記蓄積回路群が並んだ構成とがある。

【 0 0 1 7 】

露光期間中に、 $m = 1$ の場合はフォトダイオードPDから溢れた電荷を、蓄積回路の蓄積容量素子で受ける。 $m > 2$ の場合は、さらにこの蓄積容量素子から溢れた電荷を、後段の蓄積回路内の蓄積容量素子で受けるように構成される。

【 0 0 1 8 】

また、蓄積回路内の蓄積容量素子は信号電荷を完全転送できないため、信号のシャッター時とリセット時においてリセットノイズを発生する。ここでリセットノイズとは $k T C$ ノイズを示している。ノイズレベルは電荷量では $(k T C)(C)$ 、または、 $(k T C) / e (e l e)$ 、電圧では $(k T / C)(V)$ で表わされる。このようリセットノイズを抑制するために、本開示の一態様における固体撮像装置は、さらに、リセット信号を負帰還する負帰還回路を有している。

【 0 0 1 9 】

つづいて、本開示の一態様における固体撮像装置の概要について、図1A～図1Cに示す3つの構成例を説明する。

【 0 0 2 0 】

[0 . 1 固体撮像装置の第1構成例]

まず、第1の構成例について説明する。第1の構成例は、上記の蓄積回路を縦方向に2段($m = 2$)接続した構成を示す。

【 0 0 2 1 】

図1Aは、本開示の一態様における固体撮像装置100の主要部の第1構成例を示す図である。

【 0 0 2 2 】

図1Aにおける固体撮像装置100は、画素回路3と、負帰還回路21とを備える。

【 0 0 2 3 】

同図では、行列状に配置された複数の画素回路3の1つを図示してある。画素回路3は、フォトダイオードPD、転送トランジスタTG、電荷蓄積部FD0、増幅トランジスタSF、リセットトランジスタRS、第1の蓄積容量素子C1、第1のトランジスタGC1、第2の蓄積容量素子C2、第2のトランジスタGC2、および選択トランジスタSELを備える。

【 0 0 2 4 】

フォトダイオードPDは、入射光を信号電荷に変換する光電変換素子である。露光時にフォトダイオードPDを溢れた信号電荷は、同図の点線の矢線のように、第1の蓄積容量素子C1に伝送され保持される。さらに第1の蓄積容量素子C1で溢れた信号電荷は、第2の蓄積容量素子C2に伝送され保持される。

【 0 0 2 5 】

10

20

30

40

50

電荷蓄積部 F D 0 は、例えば浮遊拡散層として形成され、フォトダイオード P D で発生した信号電荷を保持する。同図では、電荷蓄積部 F D 0 の容量、または容量素子としての電荷蓄積部 F D 0 を C 0 とする。

【 0 0 2 6 】

増幅トランジスタ S F は、電荷蓄積部 F D 0 の信号電荷に対応する画素信号を、選択トランジスタ S E L を介して垂直信号線 1 9 に出力する。

【 0 0 2 7 】

リセットトランジスタ R S は、電荷蓄積部 F D 0 をリセットする。具体的には、リセットトランジスタ R S は、第 1 のトランジスタ G C 1 および第 2 のトランジスタ G C 2 の制御によって、3 通りのリセットが可能である。すなわち、リセットトランジスタ R S は、(i) 浮遊拡散層 F D 0、第 1 の蓄積容量素子 C 1 および第 2 の蓄積容量素子 C 2 のリセット、(i i) 第 1 の蓄積容量素子 C 1 および第 2 の蓄積容量素子 C 2 のリセット、(i i i) 第 2 の蓄積容量素子 C 2 のリセットが可能である。

【 0 0 2 8 】

第 1 の蓄積容量素子 C 1 は、フォトダイオード P D から溢れた信号電荷を保持する。例えば、第 1 の蓄積容量素子 C 1 は、露光時に、フォトダイオード P D から溢れた信号電荷を、転送トランジスタ T G および第 1 のトランジスタ G C 1 を介して蓄積する。

【 0 0 2 9 】

第 1 のトランジスタ G C 1 は、電荷蓄積部 F D 0 と第 1 の蓄積容量素子 C 1 との接続を制御するトランジスタである。第 1 のトランジスタ G C 1 は、スイッチ素子としてオン状態およびオフ状態をとる。さらに、転送トランジスタ T G および第 1 のトランジスタ G C 1 のゲート電圧は、露光時に、完全なオフ状態でなくてもよく、フォトダイオード P D から溢れた信号電荷を、転送トランジスタ T G から電荷蓄積部 F D 0 および第 1 のトランジスタ G C 1 を介して第 1 の蓄積容量素子 C 1 に伝送可能なように設定される。

【 0 0 3 0 】

第 2 の蓄積容量素子 C 2 は、第 1 の蓄積容量素子 C 1 から溢れた信号電荷を保持する。例えば、第 2 の蓄積容量素子 C 2 は、第 1 の蓄積容量素子 C 1 から溢れた信号電荷を、第 2 のトランジスタ G C 2 を介して蓄積する。

【 0 0 3 1 】

第 2 のトランジスタ G C 2 は、第 1 の蓄積容量素子 C 1 と第 2 の蓄積容量素子 C 2 との接続を制御するゲイン制御用のトランジスタである。第 2 のトランジスタ G C 2 は、スイッチ素子としてオン状態およびオフ状態をとる。さらに、第 2 のトランジスタ G C 2 のゲート電圧は、露光時に、完全なオフ状態でなくてもよく、第 1 の蓄積容量素子 C 1 から溢れた信号電荷を、第 2 のトランジスタ G C 2 を介して第 2 の蓄積容量素子 C 2 に伝送可能なように設定される。

【 0 0 3 2 】

選択トランジスタ S E L は、増幅トランジスタ S F から垂直信号線 1 9 への画素信号を出力するかしないかを選択するスイッチ素子である。画素信号には、リセットレベルと、信号レベルの少なくとも 2 種類ある。

【 0 0 3 3 】

負帰還回路 2 1 は、画素回路 3 の列毎に 1 つ設けられる。あるいは、画素回路 3 毎に設けられる。負帰還回路 2 1 は、垂直信号線 1 9 から増幅トランジスタ S F のリセット出力に応じた帰還信号を、フィードバックライン 2 0 から第 1 のリセットトランジスタ R S を介して電荷蓄積部 F D 0 に負帰還する。具体的には、負帰還回路 2 1 は、フィードバックアンプ F A を有する。フィードバックアンプ F A のマイナス入力端子には、増幅トランジスタ S F のリセット出力が垂直信号線 1 9 を介して入力される。フィードバックアンプ F A のプラス入力端子には、リセットレベルの基準となる基準電圧 V R E F が入力される。フィードバックアンプ F A の出力端子は、基準電圧 V R E F とリセット出力との差分を、フィードバックライン 2 0 を介して第 1 のリセットトランジスタ R S を介して電荷蓄積部 F D 0 に負帰還する。

10

20

30

40

50

【 0 0 3 4 】

図 1 A に示す固体撮像装置 1 0 0 の第 1 構成例では、フォトダイオード P D から溢れた信号電荷を保持するために、スイッチ素子と蓄積容量素子を 1 組とし、直列に多段 (m 1) で構成したオーバーフロー用の蓄積回路群を設けている。図 1 A では m = 2 の例である。第 1 段目の蓄積回路は、第 1 のトランジスタ G C 1 と第 1 の蓄積容量素子 C 1 との組である。第 2 段目の蓄積回路は、第 2 のトランジスタ G C 2 と第 2 の蓄積容量素子 C 2 との組である。なお、転送トランジスタ T G と電荷蓄積部 F D 0 との組は、第 0 段目の蓄積回路とみなしてもよい。蓄積回路群は、リセットノイズの発生源となるが、負帰還回路 2 1 によりリセットされる。これにより、リセットノイズを抑制することができる。

【 0 0 3 5 】

このように構成により、ダイナミックレンジの拡大と S N 改善とを両立することが可能になる。

【 0 0 3 6 】

[0 . 2 固体撮像装置の第 2 構成例]

次に、第 2 の構成例について説明する。第 2 の構成例は、上記の蓄積回路を横方向に 2 段 (m = 2) 接続した構成を示す。

【 0 0 3 7 】

図 1 B は、本開示の一態様における固体撮像装置 1 0 0 の主要部の第 2 構成例を示す図である。図 1 B の第 2 の構成例は、図 1 A の第 1 の構成例と比較して、画素回路 3 内部の回路構成が異なっている。以下では、異なる点を中心に説明する。

【 0 0 3 8 】

画素回路 3 は、図 1 A と比べて、第 1 の蓄積容量素子 C 1 、第 1 のトランジスタ G C 1 、第 2 の蓄積容量素子 C 2 、および第 2 のトランジスタ G C 2 の代わりに、第 1 の蓄積容量素子 C 3 、第 1 のトランジスタ G C 、第 2 の蓄積容量素子 C 4 、および第 2 のトランジスタ T G C が追加された点とが異なっている。

【 0 0 3 9 】

露光時にフォトダイオード P D を溢れた信号電荷は、同図の点線の矢線のように、第 2 の蓄積容量素子 C 4 に伝送され保持される。ここで、フォトダイオード P D と第 2 の蓄積容量素子 C 4 の間には、オーバーフロー素子 O F はないが、ポテンシャル構造により、電荷が本経路で伝送されるようになっている。

【 0 0 4 0 】

リセットトランジスタ R S は、第 1 のトランジスタ G C および第 2 のトランジスタ T G C の制御によって、3 通りのリセットが可能である。すなわち、リセットトランジスタ R S は、(i) 浮遊拡散層 F D 0 、第 1 の蓄積容量素子 C 3 および第 2 の蓄積容量素子 C 4 のリセット、(i i) 第 1 の蓄積容量素子 C 3 および第 2 の蓄積容量素子 C 4 のリセット、(i i i) 第 1 の蓄積容量素子 C 3 のリセットが可能である。

【 0 0 4 1 】

第 1 の蓄積容量素子 C 3 には、転送トランジスタ T G がオン状態において電荷蓄積部 F D 0 で溢れた電荷が、同図の点線の矢線のように、伝送され保持される。

【 0 0 4 2 】

第 1 のトランジスタ G C は、電荷蓄積部 F D 0 と第 1 の蓄積容量素子 C 3 との接続を制御するトランジスタである。第 1 のトランジスタ G C は、スイッチ素子としてオン状態およびオフ状態をとる。

【 0 0 4 3 】

露光時にフォトダイオード P D を溢れた信号電荷は、同図の点線の矢線のように、第 2 の蓄積容量素子 C 4 に伝送され保持される。

【 0 0 4 4 】

第 2 のトランジスタ T G C は、第 1 の蓄積容量素子 C 3 と第 2 の蓄積容量素子 C 4 との接続を制御するゲイン制御用のトランジスタである。第 2 のトランジスタ T G C は、スイッチ素子としてオン状態およびオフ状態をとる。

10

20

30

40

50

【 0 0 4 5 】

図 1 B に示す固体撮像装置 1 0 0 の第 2 構成例では、フォトダイオード P D から溢れた信号電荷を保持するために、スイッチ素子と蓄積容量素子を 1 組とし、直列に多段 (m 1) で構成したオーバーフロー用の蓄積回路群を設けている。図 1 B では m = 2 の例である。第 1 段目の蓄積回路は、第 1 のトランジスタ G C と第 1 の蓄積容量素子 C 3 との組である。第 2 段目の蓄積回路は、第 2 のトランジスタ T G C と第 2 の蓄積容量素子 C 4 との組である。なお、転送トランジスタ T G と電荷蓄積部 F D 0 との組は、第 0 段目の蓄積回路とみなしてもよい。

【 0 0 4 6 】

この第 2 の構成例により、ダイナミックレンジの拡大と S N 改善とを両立することが可能になる。

10

【 0 0 4 7 】

[0 . 3 固体撮像装置の第 3 構成例]

次に、第 3 の構成例について説明する。第 3 の構成例は、上記の蓄積回路を横方向に 2 段 (m = 2) 接続した第 2 の構成例にオーバーフロー素子を追加した構成を示す。

【 0 0 4 8 】

図 1 C は、本開示の一態様における固体撮像装置 1 0 0 の主要部の第 3 構成例を示す図である。図 1 C の第 3 の構成例は、図 1 B の第 2 の構成例と比較して、画素回路 3 に、オーバーフロー素子 O F を追加している点が異なっている。以下、異なる点を中心に説明する。

20

【 0 0 4 9 】

オーバーフロー素子 O F は、フォトダイオード P D から溢れた信号電荷を、転送トランジスタ T G を介して第 2 の蓄積容量素子 C 3 に伝送させないで、オーバーフロー素子 O F を介して第 1 の蓄積容量素子 C 4 に伝送させる。

【 0 0 5 0 】

さらに、第 1 の蓄積容量素子 C 4 を溢れた信号電荷は、第 1 のトランジスタ T G C を介して第 2 の蓄積容量素子 C 3 に伝送される。

【 0 0 5 1 】

図 1 C の第 3 構成例は、点線の矢線が示すように、図 1 B の第 2 構成例と比べて、フォトダイオード P D から溢れた信号電荷が流れる方向は同じである。第 3 構成例では、フォトダイオード P D から溢れた信号電荷が電荷蓄積部 F D 0 を通過しないで蓄積容量 C 4 に蓄積されるので、第 1 構成例よりも暗電流成分を低減することができる。また、第 2 構成例よりも、オーバーフロー素子 O F があるために、オーバーフローのレベルを制御することが可能である。

30

【 0 0 5 2 】

上記の第 1 ~ 第 3 構成例では、低照度フレームを撮像動作、高照度フレームの撮像動作、低照度フレームと高照度フレームとを合成する撮像動作、低照度フレームと中照度フレームと高照度フレームとを合成する撮像動作などを実施する。

【 0 0 5 3 】

ここで低照度フレームとは、例えば、 m 段の蓄積回路を全てオフにした状態で撮像されるフレームをいい、低照度の環境下に適している。高照度フレームは、例えば、 m 段の蓄積回路を全てオンにした状態で撮像されるフレームをいい、高照度の環境下に適している。中照度フレームは、例えば、 m 段の蓄積回路の幾つかをオンにした状態で撮像されるフレームをいい、中照度の環境下に適している。なお、高照度、中照度、低照度は絶対的な照度の意味ではなく、相対的な関係を意味する。

40

【 0 0 5 4 】

例えば、低照度フレームの撮像においては、 m 段の蓄積回路 O F F 状態で撮像することにより、フォトダイオード P D から電荷蓄積部 F D 0 に完全転送された信号電荷を C D S (= 信号成分 - リセット成分) によって読み出される。

【 0 0 5 5 】

50

また、高照度フレームの撮像においては、各蓄積回路内のスイッチ素子の制御電圧に緩やかなスロープ信号を印加することによりON状態からOFF状態に移行させながら、フィードバックアンプFAを介した負帰還によって、蓄積容量素子のリセットノイズを低減することができる。さらに、フォトダイオードPDからの信号と蓄積容量素子からの信号をそれぞれ読み出して合成することも可能である。

【0056】

これによって、さらに、低照度領域において読み出した信号成分と高照度領域において読み出した信号成分とを対応付けて合成する、もしくは、照度に応じて適切なフレームを選択的に読出すことにより、ダイナミックレンジを拡大することが実現可能となる。

【0057】

このような方法によれば、低照度フレームの撮像においては、フォトダイオードPDから電荷蓄積部FD0に転送された信号電荷のみを使用することで、画素内ゲインつまり増幅トランジスタSFによる信号電荷を電圧に変換するゲインを高くでき、増幅トランジスタSFやアナログ回路で発生するノイズに対して、受光量に応じた電圧(画素信号)が大きくすることができる。つまり、暗い被写体に対しては、SN(Signal to Noise ratio)の高い高画質の画像の出力を可能にしている。

【0058】

一方、高照度フレームの撮像においては、m段の蓄積回路を使用して、画素内ゲインを低くすることで、ダイナミックレンジを拡大し、高照度の受光を可能にしている。さらに、負帰還回路21によりSNを改善することができる。つまり、明るい被写体に対しては、被写体に応じた階調を正確に再現して白とびのない画像の出力を可能にしている。

【0059】

そこで、本発明者らは、ダイナミックレンジ拡大とSNを改善する技術として、フォトダイオードPDに蓄積容量素子(C1、C2、C3、C4)を加えて、さらに、スイッチ素子(トランジスタ(GC1、GC2、GC)、蓄積電荷用転送素子(TGC))を備える構成により、ダイナミックレンジ拡大とSN改善を可能にした。さらには、通常は、信号レベルをあげるとSNが悪化するが、信号レベルをあげた場合でもSNの悪化を抑制することができる。

【0060】

さらに、WDR(Wide Dynamic Range)化用の低照度フレームと中照度フレームと高照度フレームの3フレームは完全同一タイミングで完全同一画素により生成可能であるから、偽色や着色やブレは発生しなくなることが可能になる。

【0061】

また、ローリングシャッター方式に加えてグローバルシャッター方式へも拡張できる。これにより、TOF(Time Of Flight)方式の測距装置としても展開できる。

【0062】

また、WDR化用のフレーム数は、蓄積回路の段数mに依存して、2枚や3枚から5枚へも拡張でき、ダイナミックレンジを拡大することができる。

【0063】

また、一般に、高飽和画素を使用することは、非常に困難であるが、本実施の形態により、フォトダイオードPDの少ない容量で、飽和レベルの拡大を図ることができる。蓄積回路内の蓄積容量の拡大には、容量端子間の電圧振幅の拡大、また限られた画素セル内で容量面積を拡大するために、固体撮像装置を構成する半導体チップの3次元化や複数レイヤー化を実施してもよい。

【0064】

例えば、蓄積回路内の蓄積容量素子は、画素を有する半導体チップに配置してもよいし、ロジック回路を有する半導体チップに配置してもよい。また、画素を有する半導体チップに配置した場合でも、蓄積容量素子はメタル層の最上位層で形成してもよいし、最下位層で形成してもよい。

【0065】

10

20

30

40

50

また、蓄積容量素子の配線とシリコン基板の接続するためのコンタクトまたはプラグ部は暗時特性（暗電流、ノイズ、固定ザラ）の発生源になり得る。また、画素チップとロジックチップはT S V接続部やハイブリッド接続部においても暗時特性（暗電流、ノイズ、固定ザラ）の発生源になる。

【0066】

これらノイズが、リセットノイズに重畳した場合には、負帰還回路21によって低減することができ、負帰還回路21がないときに比較して、より低ノイズを実現することができる。

【0067】

以上の概要で説明したように、本開示の一態様に係る固体撮像装置は、画素回路3と、負帰還回路21とを備え、画素回路3は、フォトダイオードPDと、電荷蓄積部FD0と、フォトダイオードPDで発生した信号電荷を電荷蓄積部FD0に転送する転送トランジスタTGと、電荷蓄積部FD0の信号電荷に対応する画素信号を出力する増幅トランジスタSFと、電荷蓄積部FD0をリセットする第1のリセットトランジスタRSと、第1の蓄積容量素子C1/C4と、電荷蓄積部FD0と第1の蓄積容量素子C1/C4との接続を制御する第1のトランジスタGC1/TGCとを備え、負帰還回路21は、増幅トランジスタSFのリセット出力に応じた帰還信号を第1のリセットトランジスタRSを介して電荷蓄積部FD0に負帰還する。

【0068】

これによれば、第1の蓄積容量素子C1またはC4および第1のトランジスタGC1/TGCによる飽和信号電荷量の拡大および切り替えによってダイナミックレンジを拡大することができる。加えて、負帰還回路21によって電荷蓄積部FD0および第1の蓄積容量素子C1またはC4のリセットレベルにリセットできるので、リセット時のkTCノイズを抑制することができ、画質を改善することができる。

【0069】

ここで、転送トランジスタTGおよび第1のトランジスタGC1/TGCのゲート電圧は、露光時に、フォトダイオードPDから溢れた信号電荷を第1の蓄積容量素子C1/C4に伝送可能なように設定されてもよい。

【0070】

これによれば、溢れた信号電荷を利用して、低照度用の画素信号と、高照度用の画素信号とを生成することが可能であり、容易にダイナミックレンジを拡大することができる。

【0071】

ここで、第1のトランジスタGC1は、第1のリセットトランジスタRSと電荷蓄積部FD0との間に、第1のリセットトランジスタRSと直列に接続され、第1の蓄積容量素子C1は、第1のリセットトランジスタRSと第1のトランジスタGC1との接続点に接続されてもよい。

【0072】

これによれば、図1Aの第1構成例で示した蓄積回路を縦方向に少なくとも1段備える構成とすることができる。例えば、低照度フレーム用の画素信号と、高照度フレーム用の画素信号とを選択的に、あるいは、同時に生成することが可能になる。

【0073】

ここで、第1のトランジスタTGCは、第1のリセットトランジスタRSおよび電荷蓄積部FD0との接続点と、第1の蓄積容量素子C4とを接続してもよい。

【0074】

これによれば、図1Cの第2構成例で示した蓄積回路を横方向に少なくとも1段備える構成とすることができる。例えば、低照度フレーム用の画素信号と、高照度フレーム用の画素信号とを選択的に、あるいは、同時に生成することが可能になる。

【0075】

ここで、固体撮像装置は、さらに、フォトダイオードPDで溢れた信号電荷を第1の蓄積容量素子C4に伝送するオーバーフロー素子OFを備えてもよい。

10

20

30

40

50

【 0 0 7 6 】

これによれば、図 1 C の第 3 構成例で示した蓄積回路を横方向に少なくとも 1 段備え、かつ、オーバーフロー素子 OF を備える構成とすることができる。例えば、溢れた信号電荷は、電荷蓄積部 F D 0 を通らずに第 1 の蓄積容量素子に伝送可能なので、暗電流等によるノイズを抑制することができる。

【 0 0 7 7 】

ここで、固体撮像装置は、さらに、第 1 のリセットトランジスタ R S と第 1 のトランジスタ G C 1 との間に直列に挿入された第 2 のトランジスタ G C 2 と、第 1 のリセットトランジスタ R S と第 2 のトランジスタ G C 2 との接続点に接続され、第 1 のトランジスタ G C 1 および第 2 のトランジスタ G C 2 を介して電荷蓄積部 F D 0 に接続される第 2 の蓄積容量素子 C 2 とを備えてもよい。

10

【 0 0 7 8 】

これによれば、図 1 A の第 1 構成例で示した蓄積回路を縦方向に少なくとも 2 段備える構成とすることができる。例えば、低照度フレーム用の画素信号と、中照度フレーム用の画素信号と、高照度フレーム用の画素信号とを選択的に、あるいは、同時に生成することが可能になる。また、低照度用フレームと中照度フレームとを合成して、ダイナミックレンジを拡大することもできる。

【 0 0 7 9 】

ここで、固体撮像装置は、さらに、第 1 のリセットトランジスタ R S と第 1 のトランジスタ T G C との接続点と、電荷蓄積部 F D 0 との間に挿入された第 2 のトランジスタ G C と、第 1 のリセットトランジスタ R S と第 1 のトランジスタ T G C との接続点に接続された第 2 の蓄積容量素子 C 3 とを備えてもよい。

20

【 0 0 8 0 】

これによれば、図 1 B、図 1 C の第 2、第 3 構成例で示した蓄積回路を横方向に少なくとも 2 段備える構成とすることができる。例えば、低照度フレーム用の画素信号と、中照度フレーム用の画素信号と、高照度フレーム用の画素信号とを選択的に、あるいは、同時に生成することが可能になる。また、低照度用フレームと中照度フレームとを合成して、ダイナミックレンジを拡大することもできる。

【 0 0 8 1 】

ここで、固体撮像装置は、複数の画素回路 3 と、複数の画素回路 3 に対して同時露光を駆動する駆動部と、複数の画素回路 3 を走査することにより画素信号を読み出す制御回路とを備えてもよい。

30

【 0 0 8 2 】

これによれば、全画素を同時露光するグローバルシャッターを可能にし、ダイナミックレンジを拡大し、かつ、リセット時の k T C ノイズを抑制することができ、画質を改善することができる。

【 0 0 8 3 】

ここで、固体撮像装置は、画素回路 3 から、第 1 フレームを構成するための第 1 画素信号と、第 1 フレームよりも高い照度用の第 2 フレームを構成するための第 2 画素信号とを読み出す制御回路を備え、第 1 画素信号は、フォトダイオード P D から電荷蓄積部 F D 0 に転送された信号電荷に対応し、第 2 画素信号は、フォトダイオード P D から電荷蓄積部 F D 0 および第 1 の蓄積容量素子 C 1 に転送および混合された信号電荷に対応し、第 1 画素信号および第 2 画素信号は、1 つの画素回路 3 のフォトダイオード P D で同じ露光期間に発生した信号電荷に基づいていてもよい。

40

【 0 0 8 4 】

これによれば、1 フレーム期間内に、低照度用の第 1 フレームと、高照度用の第 2 フレームとを同時に生成することができ、ダイナミックレンジを拡大し、かつ、リセット時の k T C ノイズを抑制することができる。

【 0 0 8 5 】

ここで、固体撮像装置は、画素回路 3 から、第 1 フレームを構成するための第 1 画素信

50

号と、第1フレームよりも高い照度用の第2フレームを構成するための第2画素信号と、第2フレームよりも高い照度用の第3フレームを構成するための第3画素信号とを読み出す制御回路を備え、第1画素信号は、フォトダイオードPDから電荷蓄積部FD0に転送された信号電荷に対応し、第2画素信号は、フォトダイオードPDから電荷蓄積部FD0および第1の蓄積容量素子C1に転送および混合された信号電荷に対応し、第3画素信号は、フォトダイオードPDから電荷蓄積部FD0、第1の蓄積容量素子C1および第2の蓄積容量素子C2に転送および混合された信号電荷に対応し、第1画素信号、第2画素信号および第3画素信号は、1つの画素回路3のフォトダイオードPDで同じ露光期間に発生した信号電荷に基づいていてもよい。

【0086】

これによれば、1フレーム期間内に、低照度用の第1フレームと、中照度用の第2フレームと、高照度用の第3フレームとを同時露光して生成することができ、ダイナミックレンジをさらに拡大し、かつ、リセット時のノイズを抑制することができる。

【0087】

ここで、固体撮像装置は、画素回路3から、第1フレームを構成する第1画素信号と、第1フレームよりも高い照度用の第2フレームを構成する第2画素信号と、第2フレームよりも高い照度用の第3フレームを構成する第3画素信号とを読み出す制御回路を備え、第1画素信号は、フォトダイオードPDから電荷蓄積部FD0に転送された信号電荷に対応し、第2画素信号は、フォトダイオードPDから電荷蓄積部FD0および第1の蓄積容量素子C1に転送および混合された信号電荷に対応し、第3画素信号は、フォトダイオードPDから電荷蓄積部FD0、第1の蓄積容量素子C1および第2の蓄積容量素子C2に転送および混合された信号電荷に対応し、第1画素信号、第2画素信号および第3画素信号は、1つの画素回路3のフォトダイオードPDで異なる露光期間に発生した信号電荷に基づいていてもよい。

【0088】

これによれば、1フレーム期間内に、低照度用の第1フレームと、中照度用の第2フレームと、高照度用の第3フレームとを異なるタイミングで露光して生成することができ、ダイナミックレンジをさらに拡大し、かつ、リセット時のkTCノイズを抑制することができる。

【0089】

ここで、第1のリセットトランジスタRSおよび第1のトランジスタのうち少なくとも第1のリセットトランジスタRSに入力される制御信号は、オン状態からオフ状態に徐々に移行させるスロープ状の電圧波形を有していてもよい。

【0090】

これによれば、負帰還回路21によりリセットにより、リセットノイズの発生をさらに抑制することができる。

【0091】

ここで、固体撮像装置は、さらに、複数の画素回路3のうちの所定の領域に属する画素回路3を対象に、リセットノイズレベルを測定する測定部と、測定結果に基づいてリセットノイズレベルのばらつきを小さくするようにスロープ状の電圧波形の傾きを決定する決定部と、を備えてもよい。

【0092】

これによれば、固体撮像装置の特性に応じて、リセットノイズレベルを抑制することができる。

【0093】

ここで、測定部は、所定の領域に属する画素回路の行毎に、電圧波形の傾きを変化させながらリセットレベルを測定し、決定部は、所定の領域に属する画素回路の行毎のばらつきに基づいて電圧波形の最適な傾きを決定してもよい。

【0094】

これによれば、固体撮像装置の特性が変化しても、リセットノイズレベルを適切に抑制

10

20

30

40

50

することができる。

【0095】

ここで、固体撮像装置は、行列状に配置された複数の画素回路3の列毎に、または、画素回路3毎に負帰還回路21を備え、負帰還回路21は、対応する列に属する画素回路3の第1のリセットトランジスタRSに、または、対応する画素回路3の第1のリセットトランジスタRSに帰還信号を出力する第1フィードバックアンプを備えてもよい。

【0096】

これによれば、負帰還回路21は、画素回路3の列毎に、または、画素回路3毎に備えることができる。

【0097】

ここで、負帰還回路21は、列毎に備えられ、画素回路(3)は、さらに、電荷蓄積部FD0をリセットする第2のリセットトランジスタRS2を備え、負帰還回路21は、さらに、対応する列に属する画素回路3の第2のリセットトランジスタRS2に帰還信号を出力する第2フィードバックアンプを備えてもよい。

【0098】

これによれば、異なる2つの画素行に対して負帰還回路21によるリセットを行うことができる。例えば、1つの行に露光開始時のリセットを実行し、かつ、他の行に読み出し時のリセットを実行することができる。

【0099】

ここで、固体撮像装置は、貼り合わされた第1半導体チップと第2半導体チップとを含み、第1半導体チップは、各画素回路のフォトダイオードPDおよび第1の蓄積容量素子C1/C4を備え、第2半導体チップは、画素回路の各列に対応する、または、各画素回路に対応する第1フィードバックアンプを備えてもよい。

【0100】

これによれば、負帰還回路21および第1の蓄積容量素子C1の配置設計の自由度を高め、列ごとまたは画素毎に負帰還をかけることができるので寄生抵抗、寄生容量を比較的減減することができ、高速化することで高周波ノイズも減減することができ、リセットノイズを減減することができる。

【0101】

ここで、負帰還回路21は、画素回路毎に備えられ、固体撮像装置は、貼り合わされた第1半導体チップと第2半導体チップとを含み、第1半導体チップは、各画素回路のフォトダイオードPDを備え、第2半導体チップは、各画素回路に対応する第1フィードバックアンプおよび第1の蓄積容量素子C1/C4を備えてもよい。

【0102】

これによれば、画素ごとに負帰還がかかり高速化できるので高周波ノイズも減減することができ、リセットノイズを大幅に減減することができる。

【0103】

ここで、固体撮像装置は、貼り合わされた第1半導体チップと第2半導体チップとを含み、第1半導体チップは、各画素回路のフォトダイオードPDおよび電荷蓄積部FD0を備え、第2半導体チップは、各画素回路の第1の蓄積容量素子C1/C4を備えてもよい。

【0104】

これによれば、第1半導体チップでは画素ごとにフォトダイオードPDと蓄積容量素子Cを搭載し、第2半導体チップでは画素ごとに蓄積容量素子を搭載することができ、ダイナミックレンジを大幅に拡大することができる。

【0105】

また、本開示の一態様に係る撮像装置は、上記の固体撮像装置を備える撮像装置であって、撮像装置は、輸送機器用途のビューシステム、ADAS先進運転支援システムのセンシングシステム、自動運転のセンシングシステムの少なくとも1つに対応し、撮像装置は、輸送機器の前方、サラウンド、サイド、リア、ルームミラーの少なくとも1つに搭載される。

10

20

30

40

50

【 0 1 0 6 】

以下、本開示を実施するための形態に係る固体撮像装置を、図面を参照しながら説明する。

【 0 1 0 7 】

(実施の形態 1 A)

まず、本実施の形態に係る固体撮像装置の構成例について説明する。実施の形態 1 A では、図 1 A の第 1 構成例において蓄積回路を縦方向に 1 段備える構成例について詳しく説明する。

【 0 1 0 8 】

[1 A . 1 固体撮像装置 1 0 0 の構成例]

図 2 は、実施の形態 1 A に係る固体撮像装置 1 0 0 の構成例を示すブロック図である。

【 0 1 0 9 】

同図に示す固体撮像装置 1 0 0 は、画素アレイ部 1 0、水平走査回路 1 2、垂直走査回路 1 4、複数の垂直信号線 1 9、タイミング制御部 2 0 0、カラム処理部 2 6、参照信号生成部 2 7、出力回路 2 8、および信号処理部 7 0、8 0 を備える。また、固体撮像装置 1 0 0 は、外部からマスタークロック信号の入力を受ける M C L K 端子、外部との間でコマンドまたはデータを送受信するための D A T A 端子、外部へ映像データを送信するための D 1 端子等を備え、これ以外にも電源電圧、グラウンド電圧が供給される端子類を備える。

【 0 1 1 0 】

画素アレイ部 1 0 は、行列状に配置された複数の画素回路 3 を有する。複数の画素回路 3 は、図 2 では n 行 m 列に配置されている。各画素回路 3 は、高感度画素と蓄積容量素子 (C 1、C 2、C 3、C 4)、オーバーフロー素子 (O F)、ゲイン制御素子 (G C 1、G C 2、G C)、蓄積電荷用転送素子 (T G C)、電荷用転送素子 (T G) を含む。なお、オーバーフロー素子は、オーバーフローゲートとも呼ぶ。

【 0 1 1 1 】

水平走査回路 1 2 は、複数のカラム A D 回路 2 5 内のメモリ 2 5 6 を順に走査することにより、A D 変換された画素信号を、水平信号線を介して信号処理部 7 0 および 8 0 に出力する。この走査は、カラム A D 回路 2 5 の並び順と同じでよい。

【 0 1 1 2 】

垂直走査回路 1 4 は、画素アレイ部 1 0 内の画素回路 3 の行毎に設けられた水平走査線群 (行制御線群とも呼ぶ) 1 5 を行単位に走査する。これにより、垂直走査回路 1 4 は、画素回路 3 を行単位に選択し、選択した行に属する画素回路 3 から画素信号を m 本の垂直信号線 1 9 に同時に出力させる。水平走査線群 1 5 は、画素回路 3 の行と同数設けられる。

【 0 1 1 3 】

図 2 では、n 個の水平走査線群 1 5 (図 2 では V 1、V 2、・・・、V n) が設けられている。水平走査線群 1 5 のそれぞれは、リセット制御線 R S、蓄積電荷用転送制御線 (T G) C、ゲイン制御線 G C 1、G C 2、G C、選択制御線 S E L、オーバーフロー制御線 O F、を含む。

【 0 1 1 4 】

垂直信号線 1 9 は、画素アレイ部 1 0 内の画素回路 3 の列毎に設けられ、選択された行に属する画素回路 3 からの画素信号をカラム A D 回路 2 5 に伝播する。複数の垂直信号線 1 9 は、図 2 では垂直信号線 (H 0、・・・、H m) の m + 1 本からなる。複数の A D C 入力線は、図 2 では A D C 入力線 (A D I N 0、・・・、A D I N m) の m + 1 本からなる。

【 0 1 1 5 】

スロープ信号生成部 3 0 では、画素トランジスタの制御信号スイッチ素子である、少なくともリセット制御線 R S、加えて、蓄積電荷用転送制御線 T G C、ゲイン制御線 G C 1、G C 2、G C、オーバーフロー制御線 O F の制御信号のスロープを決定して、最適なスロープ信号を生成してリセットノイズを低減する。

10

20

30

40

50

【 0 1 1 6 】

垂直走査回路 1 4 にはスロープ信号生成部 3 0 から供給された出力信号を、制御信号群 C N 1 に基づいて、画素の制御信号 (V 1、V 2、・・・、V n) として供給する。

【 0 1 1 7 】

タイミング制御部 2 0 0 は、種々の制御信号群を生成することにより、固体撮像装置 1 0 0 の全体を制御する。種々の制御信号群には、制御信号群 C N 1、C N 2、C N 4、C N 5、C N 8、カウンタクロック信号 C K 0、C K 1 が含まれる。例えば、タイミング制御部 2 0 0 は、端子を介してマスタークロック M C L K を受け取り、種々の内部クロックを生成し水平走査回路 1 2 や垂直走査回路 1 4 などを制御する。

【 0 1 1 8 】

カラム処理部 2 6 は、列毎に設けられたカラム A D 回路 2 5 を備える。各カラム A D 回路 2 5 は、垂直信号線 1 9 からの画素信号を A D 変換する。

【 0 1 1 9 】

カラム A D 回路 2 5 のそれぞれは、フィードバックアンプ F A、電圧比較器 2 5 2、カウンタ部 2 5 4、およびメモリ 2 5 6 を備える。

【 0 1 2 0 】

フィードバックアンプ F A は、垂直信号線 1 9 からのアナログの画素信号と、基準信号生成部 2 9 で生成される基準信号 V R E F と比較し、例えば、基準信号 V R E F が画素信号より大きくなった時に出力信号を画素にフィードバックして画素信号が大きくなるようにして負帰還回路 2 1 を構成する。フィードバックアンプ F A の複数の出力信号線であるフィードバックライン 2 0 は、図 2 では (H 0、・・・、H m) のカラム数と同じの (m + 1) 本、もしくは、その 2 倍の 2 x (m + 1) 本からなる。なお、ここで、シャッターとリセットを同時に行うときは (m + 1) 本、シャッターとリセットを同時に行わないときは 2 x (m + 1) 本となる。

【 0 1 2 1 】

電圧比較器 2 5 2 は、垂直信号線 1 9 からのアナログの画素信号と、参照信号生成部 2 7 で生成される、ランプ波形 (つまり三角波) を含む参照信号 R A M P とを比較し、例えば、前者が後者より大きくなった時に比較結果を示す出力信号を反転する。

【 0 1 2 2 】

カウンタ部 2 5 4 は、参照信号 R A M P 中の三角波の変化開始から電圧比較器 2 5 2 の出力信号が反転するまでの時間をカウントする。反転するまでの時間は、アナログ画素信号の値に応じて定まるので、カウント値はデジタル化された画素信号の値になる。

【 0 1 2 3 】

メモリ 2 5 6 は、カウンタ部 2 5 4 のカウント値つまりデジタルの画素信号を保持する。

【 0 1 2 4 】

参照信号生成部 2 7 は、三角波を含む参照信号 R A M P を生成し、各カラム A D 回路 2 5 内の電圧比較器 2 5 2 のプラス入力端子に参照信号 R A M P を出力する。

【 0 1 2 5 】

出力回路 2 8 は、デジタルの画素信号を映像データ端子 D 1 に出力する。

【 0 1 2 6 】

信号処理部 7 0 は、W D R 合成回路 7 6 を有し、メモリ 7 7、低照度信号生成回路 7 1、中照度信号生成回路 7 2、高照度信号生成回路 7 3、W D R 合成回路 7 6 から構成される。

【 0 1 2 7 】

信号処理部 8 0 は、リセットノイズ検出領域のリセットノイズをノイズ算出回路 8 6 で検出して、ノイズの最適値を最適値保持回路 8 7 に保持する。なお、リセットノイズ検出領域は、例えば、図 3 の O B 領域 A 1 4、もしくは、図 4 のプリ O B 領域 A 1 5 としてもよい。図 3 および図 4 は、画素アレイ部 1 0 内の複数の領域を示す図である。O B 領域 A 1 4 は、光学的黒画素を含む領域である。プリ O B 領域 A 1 5 は、O B 領域のうち、リセットノイズ検出等の特定用途にさだめられた領域である。有効領域 A 1 6 は、撮像により

10

20

30

40

50

画像を形成するための画素回路 3 を含む領域である。そして、信号処理部 80 は、リセットノイズ検出領域での探索が終了しだい、その最適値をタイミング制御回路に送信して、スロープ信号生成部 30 は最適なスロープ電圧で、図 3 では有効領域 A16、図 4 では OB 領域 A14 と有効領域 A16 で信号を読み出す。

【0128】

これにより、信号処理部 70 と信号処理部 80 では、ダイナミックレンジの拡大と SN の改善との両立を図る。

【0129】

なお、垂直走査回路 14、参照信号生成部 27、基準信号生成部 29、スロープ信号生成部 30、フィードバックライン 20 をまとめて駆動部と呼ぶことがある。カラム処理部 26、水平走査回路 12 をまとめて制御部と呼ぶことがある。ノイズ算出回路 86 を測定部と呼ぶことがある。最適値保持回路 87 を決定部と呼ぶことがある。

【0130】

[1A.2 画素回路の構成例]

次に、画素回路 3 の構成例について説明する。

【0131】

図 5 は、実施の形態 1A に係る画素回路 3 と負帰還回路 21 とを含む要部の回路例を示す図である。同図の画素回路 3 は、フォトダイオード PD と、転送トランジスタ TG と、蓄積容量素子 C1 と浮遊拡散層 FD1 と、寄生容量 C0 と浮遊拡散層 FD0 と、リセットトランジスタ RS と、ゲイン制御トランジスタ GC1 と、増幅トランジスタ SF と、選択トランジスタ SEL とを備える。

【0132】

また、水平走査線群 15 は、リセット制御線 RS、読み出し制御線 TG、ゲイン制御線 GC1、選択制御線 SEL、を含む。

【0133】

フォトダイオード PD は、フォトダイオード等の光電変換素子であり、所定の感度で光電変換する、すなわち、受光量に応じた電荷を発生する。

【0134】

また、浮遊拡散層 FD0 に接続される容量 C0 は、フォトダイオード PD から転送される信号電荷（例えば電子）を保持し、保持する信号電荷を電圧に変換し、変換した電圧を増幅トランジスタ SF のゲートに供給する。浮遊拡散層 FD0 の実質的な容量は、浮遊拡散層 FD0 そのものの容量だけでなく、増幅トランジスタ SF のゲート容量、増幅トランジスタ SF のゲート - ドレイン間容量、および、ゲイン制御トランジスタ GC1 がオフのときのゲイン制御トランジスタ GC1 のソース配線の浮遊容量を含む。

【0135】

転送トランジスタ (TG) は、読み出し制御信号 TG に応じてオンおよびオフするスイッチトランジスタである。転送トランジスタ TG は、読み出し制御信号 TG がハイレベルのときに、フォトダイオード PD が光電変換した信号電荷を浮遊拡散層 FD に転送する。

【0136】

蓄積容量素子 C1 には、フォトダイオード PD が光電変換した信号電荷が溢れた場合に、ゲイン制御素子 GC1 の制御電圧を調整することにより転送される。または、予め設定した電位を超えた際に転送される。

【0137】

リセットトランジスタ RS は、リセット制御信号 RS に応じてオンおよびオフするスイッチトランジスタである。リセットトランジスタ RS は、リセット制御信号 RS がハイレベルのときに、ドレインに印加されている電源電圧をリセットレベルとして、ゲイン制御トランジスタ GC1 を介して、浮遊拡散層 FD0 に設定する。つまり、リセットトランジスタ RS は、リセット制御信号 RS がハイレベルのときに、浮遊拡散層 FD0 をリセットレベルにリセットする。

10

20

30

40

50

【0138】

ゲイン制御トランジスタGC1は、ゲイン制御信号GC1に応じて、浮遊拡散層FD0と浮遊拡散層FD1とを電氣的に切断または接続する。これにより、浮遊拡散層FD0における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオードPDから浮遊拡散層FD0への信号電荷の転送において、ゲイン制御トランジスタGC1をオフにすれば浮遊拡散層FD0の変換ゲインをより高くでき、C0となる。逆に、ゲイン制御トランジスタGC1をオンにすれば浮遊拡散層FD0とFD1は接続されて、変換ゲインをより低くでき、C0+C1となる。

【0139】

増幅トランジスタSFは、垂直信号線19に接続されたロード電流源30とペアとともにソースフォロアを構成し、ゲートの電圧つまり浮遊拡散層FD0の電圧をアナログ画素信号として垂直信号線19に出力する。

10

【0140】

選択トランジスタSELは、選択制御信号SELに応じてオンおよびオフするスイッチトランジスタである。選択トランジスタSELは、選択制御信号SELがハイレベルのとき、増幅トランジスタSFのソースと垂直信号線19とを電氣的に接続する。

【0141】

[1A.3 画素回路と負帰還回路の積層BSIによる構成例]

画素セルの微細化が進んだ際には、もしくは、ダイナミックレンジの拡大の際には、フォトダイオードPDの受光側とは反対側の配線層側に、MIM容量やMOS容量を設けて、フォトダイオードの開口面積を大きくすることにより実現できる。トレンチ容量をセル内に設けることも可能である。

20

【0142】

また、固体撮像装置100は、積層裏面照射型イメージセンサとしても構成可能である。

【0143】

図6Aは実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。同図の固体撮像装置は、貼り合わされた第1半導体チップと第2半導体チップとを含む。第1の半導体チップと第2の半導体チップとはそれぞれの配線層側の面で互いに貼り合わされる。図中のPDはフォトダイオードPD、Cは第1の蓄積容量素子C1、ampはフィードバックアンプFAを示す。

30

【0144】

第1の半導体チップは、同図ではトップチップと記され、裏面照射型CMOSイメージセンサとしての固体撮像装置100の主要部を含む。この第1の半導体チップは、各画素回路3のフォトダイオードPDおよび第1の蓄積容量素子C1を備える。

【0145】

第2の半導体チップは、同図ではボトムチップと記され、例えば信号処理部70、80等の主要なロジック回路を含む。この第2半導体チップは、画素回路3の各列に対応するフィードバックアンプFAを備える。

【0146】

このような固体撮像装置100において、積層BSI型CISとしてトップチップに各画素を搭載し、ボトムチップに画素列ごとに対応するフィードバックアンプFAを搭載する。つまり、トップチップでは画素ごとにPDと蓄積容量素子Cを搭載し、ボトムチップでは列ごとにフィードバックアンプを構成することができ、列ごとに負帰還をかけることができるので寄生抵抗・寄生容量を比較的減減することができ、高速化することで高周波ノイズも減減することができ、リセットノイズを減減することができる。トップチップとボトムチップとは、具体的には、図5の接続点A、B、B'を設けてもよい。

40

【0147】

図6Bは実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。積層BSI型CISにして、画素チップ(トップチップ)の各画素を搭載し、ロジックチップ(ボトムチップ)に各画素に対応してフィードバック

50

ンプを搭載する。トップチップでは各画素にフォトダイオードPDと蓄積容量素子Cを搭載し、ボトムチップでは各画素にフィードバックンプを構成することができ、画素ごとに負帰還をかけることができるので寄生抵抗・寄生容量を低減することができ、高速化することで高周波ノイズも低減することができ、リセットノイズを大幅に低減することができる。

【0148】

図6Cは実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。積層BSI型CISにして、画素チップ(トップチップ)の各画素を搭載し、ロジックチップ(ボトムチップ)に画素ごとに対応してフィードバックンプを搭載する。トップチップでは画素ごとにフォトダイオードPDを搭載し、ボトムチップでは画素ごとに蓄積容量素子Cとフィードバックンプを構成することができ、画素ごとに負帰還がかかり高速化できるので高周波ノイズも低減することができ、リセットノイズを大幅に低減することができる。

10

【0149】

図6Dは実施の形態1Aにおける固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。積層BSI型CISにして、画素チップ(トップチップ)の各画素を搭載し、ロジックチップ(ボトムチップ)に各画素に対応してフィードバックンプを搭載する。トップチップでは画素ごとにフォトダイオードPDと蓄積容量素子Cを搭載し、ボトムチップでは画素ごとに蓄積容量素子Cを構成することができ、ダイナミックレンジを大幅に拡大することができる。

20

【0150】

[1A.4 ポリプラグによる特性改善]

次に、固体撮像装置100を図6A~図6Dのような積層裏面照射型イメージセンサとして構成した場合の画素の構成例について説明する。

【0151】

一般に、MIM(Metal Insulator Metal)容量やMOS(Metal Oxide Semiconductor)容量の一端の配線を基板と通常のコンタクトにすると、コンタクト部の形成時にダメージを受け、暗時特性(暗電流、ノイズ、固定ザラ)が課題となる。

【0152】

一方、MIM容量やMOS容量の一端の基板につながる配線をメタル配線ではなくポリシリコン配線を使用したポリプラグとすると、接続部のダメージが低減され暗時特性(暗電流、ノイズ、固定ザラ)を抑制することができる。

30

【0153】

さらに、増幅トランジスタSFのゲート配線の一端の基板につながる配線をメタル配線でなく、ポリシリコン配線を使用したポリプラグ(ポリシリコンコンタクト(n))とすると、接続部のダメージが低減され暗時特性(暗電流、ノイズ、固定ザラ)を抑制することができる。

【0154】

また、容量素子を構成する信号電荷(負電荷)を蓄積するプラグ部の電位(A, B, C)は、GNDに対する電位が高いと暗時特性(暗電流、ノイズ、固定ザラ)が増加する。このため、蓄積容量素子C1の逆側の電位(VC1)は、露光中はGNDと画素電位の中間電位に設定することにより暗時特性を改善することができる。

40

【0155】

[1A.5 HCG読み出し動作例]

次に、図5の固体撮像装置100において、HCG(High Control Gain)読み出し動作について説明する。HCG読み出し動作は、第1のトランジスタGC1をオフ状態として第1の蓄積容量素子C1を用いない撮像動作であり、信号電荷の蓄積に浮遊拡散層FD0のみを用いて増幅トランジスタSFの変換ゲインを高くする。それゆえ、HCG動作は、高感度の撮像動作であり、低照度の環境下での撮像に適している。HC

50

G読み出し動作におけるCDS（相関二重サンプリング）では、アナログ画素信号のリセットレベルを読み出した後に、信号レベルを読み出す。CDSでは、リセットレベルと信号レベルの差分をとる。

【0156】

図7は、実施の形態1AにおけるHCG読み出し動作による、固体撮像装置100のn回の露光動作を示すタイムチャートである。

【0157】

ダウンカウント期間は、増幅トランジスタSFから出力されるアナログ画素信号のうちのリセット成分のレベルをAD変換するための期間である。ダウンカウント期間の開始（三角波の変化開始）から電圧比較器252の出力が反転するまでの時間がカウンタ部254によりダウンカウントされる。このカウント値はアナログ画素信号のリセット成分V_{rst}のAD変換結果そのものである。

【0158】

アップカウント期間は、増幅トランジスタSFから出力される、アナログ画素信号のうちのデータ成分のレベルをAD変換するための期間である。アップカウント期間の開始（三角波の変化開始）から電圧比較器252の出力が反転するまでの時間がカウンタ部によりアップカウントされる。このアップカウントは、アナログ画素信号のうちのデータ成分をデジタル値に変換する。

【0159】

このアップカウントは、リセット成分を示すダウンカウント値を初期値とするので、アップカウント期間の終了時のカウント値は、データ成分からリセット成分を減算するCDS（Correlated Double Sampling：相関二重検出）の結果を表す。つまり、アップカウント期間の終了時のカウント値は、信号成分を表すデジタル値そのものである。このように、カラムAD回路25は、誤差となる各列のクロックスキューやカウンタディレイ等のばらつきを排除して、真の信号成分のみを取り出す、つまり、デジタルCDSを行う。

【0160】

[1A.6 LCG読み出し動作例]

次に、図5の100において、LCG（Low Control Gain）読み出し動作について説明する。LCG読み出し動作は、第1のトランジスタGC1をオン状態として第1の蓄積容量素子C1を用いる撮像動作であり、信号電荷の蓄積に浮遊拡散層FD0と第1の蓄積容量素子C1を共に用いて、増幅トランジスタSFの変換ゲインを低くする。それゆえ、LCG動作は、低感度の撮像動作であり、高照度の環境下での撮像に適している。LCG読み出し動作におけるCDS（相関二重サンプリング）では、信号レベルを読み出した後、フィードバックアンプFAによるリセットレベルを読み出す。つまり、LCG読み出し動作では、信号レベルとリセットレベルの読み出し順序が、HCG読み出し動作と逆である。

【0161】

図8は、実施の形態1AでのLCG読み出し動作における1フレームの読み出し順を示すものである。

【0162】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタGC1のオンおよびオフに応じて高いゲインと低いゲインとに選択的に切り替え可能である。

【0163】

HCG読み出し動作の場合は、図7に示したように、1Hの通常のCDS順序は、HCG（R：リセット成分）HCG（S：信号成分）となる。この遷移は浮遊拡散層FD0の変換ゲインが高い状態でのフォトダイオードPDから浮遊拡散層FD0への信号電荷の読み出しとなる。この遷移は、通常のCDSであるためリセットノイズをキャンセルしてゼロにすることができる。

10

20

30

40

50

【0164】

図9はLCG読み出し動作におけるCD S用の画素信号の読み出し順序を示す図である。LCGの場合は、LCG(S:信号成分) LCG(R:リセット成分)となる。この遷移は浮遊拡散層FD1の変換ゲインが低い状態での蓄積容量素子C0と蓄積容量素子C1から浮遊拡散層FD0への信号電荷の読み出しとなる。

【0165】

この遷移は、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

【0166】

ここで、Long露光、Middle露光、Short露光の用語について定義する。本来、Long露光は露光時間を長くした低照度用、Middle露光は露光時間を中くらいにした中照度用、Short露光は露光時間を短くした高照度用である。本明細書では、全てのフレームで同一の露光時間とした場合には、Long、Middle、Shortの用語は、露光時間の長さの違いを意味するものではなく、Long露光は低照度用、Middle露光は中照度用、Short露光は高照度用の露光であると定義とする。

【0167】

このShort露光(高照度)でのkTCノイズは低照度側であらわれる。例えば図18Bに示している。ここで、kTCノイズは、電荷量では(kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Short露光(高照度)とLong露光(低照度)の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0168】

[1A.7 負帰還回路の構成と動作例]

高照度では蓄積容量素子CをONして負帰還回路21によりリセットノイズの低減しながら最大被写体照度を上げることができる。一般に、リセットトランジスタの制御電圧とゲイン制御素子GC1の制御電圧を急峻にOFFすると、蓄積容量素子(C1)と容量C0にはリセットノイズ(kTCノイズ)が発生してしまう。

【0169】

対策は、フォトダイオードPDと蓄積容量素子(C1)の間にスイッチ素子を設け、このスイッチ素子の一端を、SF素子を介して、垂直信号線を通して、フィードバックアンプの負の入力端に接続し、フィードバックの出力信号であるフィードバックライン20は、スイッチ素子の他端に接続され負帰還を構成する。ここで、スイッチ素子は、リセットトランジスタとゲイン制御素子GC1である。フィードバックアンプの正の入力端子にはDC電圧の基準電圧VREFが接続される。

【0170】

また、第1のトランジスタGC1、転送トランジスタTGおよび第1のリセットトランジスタRSのうち少なくとも第1のリセットトランジスタRSに入力される制御信号は、オン状態からオフ状態に徐々に移行させるスロープ状の電圧波形を有する。以下では、スロープ状の電圧波形を有する信号をスロープ信号と呼ぶ。

【0171】

図10Aは、スロープ信号の波形を示す図である。図10Aに示すようにリセットトランジスタの制御電圧とゲイン制御素子GC1の制御電圧をスロープ信号として緩やかに変化させる。図10Bは、スロープ期間とリセットノイズレベルとの関係を示す図である。図10Bに示すようにリセットノイズは、負帰還がかかりながら、フィードバックアンプの一端の入力電圧が基準電圧VREFになるように漸近していく。両電位がより近くなるにしたがい、FD部の電圧の変化率は小さくなる。両電位が等しくなると、FD部の電位は固定される。

【0172】

そして、最後にこのフィードバックアンプを負帰還回路21から切り離すことにより、動作を完了することができる。

【 0 1 7 3 】

最後に、信号成分からリセット成分を減算することにより、リセットノイズを低減でき、S Nがよい状態で信号を取り出すことができる。

【 0 1 7 4 】

ここで、フィードバックアンプの帯域幅は、画素部の帯域幅より広い方が良く、この場合は、リセットノイズの高周波成分を効率よくキャンセルすることができる。

【 0 1 7 5 】

以上の通り、本実施形態では、ダイナミックレンジの拡大とS N改善とを両立することが可能になる。

【 0 1 7 6 】

図 1 1 はフォトダイオード P D と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングを示す図である。フォトダイオード P D は 1 V 期間 (1 垂直同期期間) を露光し続けて電荷量は Q 0 である。このフォトダイオード P D から溢れた電荷を受ける蓄積容量素子 C 1 は Q 1 信号となる。Q 0 と Q 1 は完全に同一タイミングで露光する。

【 0 1 7 7 】

ローリングシャッター方式では、リセットは行走査によって行ごとに行う。その後、露光をスタートし、露光時間は $T_{Q0} = T_{Q1}$ で表される。次に、フォトダイオードからの電荷の読出しは、蓄積容量素子 C 1 へ行ごとに行う。その後、ローリングシャッター方式で、蓄積容量素子 C 1 の信号電荷は読み出されることになる。

【 0 1 7 8 】

蓄積容量素子 C 1 を接続していない状態での H C G 読出し動作のタイミング例は図 7 と同一である。

【 0 1 7 9 】

蓄積容量素子 C 1 を接続している状態での L C D 読出し動作のタイミング例を図 8 に示す。

【 0 1 8 0 】

まずは、時刻 t_1 から t_2 においてフォトダイオード P D と F D 0、F D 1 をリセットして露光スタートを待つ。そして時刻 t_3 から t_4 においてシャッター動作を行い露光がスタートする。時刻 t_5 において露光時間は終了する。時刻 t_5 から t_6 においてフォトダイオードに蓄積された信号電荷を転送信号 (T G) によって F D 0、F D 1 に転送する。時刻 t_6 から t_7 の間に信号成分は読み出される。次に時刻 t_7 から t_8 の間にリセット動作を行う。時刻 t_8 から t_9 の間にリセット成分は読み出される。

【 0 1 8 1 】

ここで、時刻 t_3 と t_4 のシャッター期間、また、時刻 t_7 と t_8 のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路 2 1 がはたらき、リセット制御信号 R S を緩やかに O F F させることにより、リセットノイズは低減することになる。このときの、このときの、リセットトランジスタ (R S) にはスロープ状の信号を印加する様子を示している。

【 0 1 8 2 】

従来は、フォトダイオード P D と蓄積容量素子 C はあるが転送トランジスタ T G とスイッチ素子がなかったので低照度時と高照度時を選択して切り替えることができなかった。

【 0 1 8 3 】

本実施形態では、低照度時はフォトダイオードに蓄積された信号電荷は転送 T r によって転送され、C D S されて読み出されるのでリセットノイズは完全に除去できる。一方、高照度時は、フォトダイオードに蓄積された信号電荷と蓄積容量素子に蓄積された信号電荷を、スイッチ素子を介して読み出すが、シャッター時とリセット時に負帰還回路 2 1 でリセットノイズを低減させるので、S N は大幅に改善できるようになる。このように、低照度時と高照度時を選択して切り替えることができるようになる。

【 0 1 8 4 】

[1 A . 8 スイッチ素子の制御信号となるスロープ信号の回路例]

10

20

30

40

50

本実施形態は、フォトダイオードPDと転送トランジスタ(TG)と負帰還回路21で構成され、負帰還回路21は、リセットトランジスタとスイッチ素子と蓄積容量素子(C1、C2)と増幅トランジスタSFとフィードバックアンプで構成される。そして、スイッチ素子は、ゲイン制御素子(GC1、GC2、GC)、蓄積電荷用転送素子(TGC)から構成される。また、オーバーフロー素子(OF)も加えられる。

【0185】

これらリセットトランジスタとスイッチ素子の制御信号は、前記の通り、シャッター時と読み出し時に緩やかにスロープ状の信号を印加してOFFすることにより負帰還回路21がうまく動作して、リセットノイズが低減していく。例えば、図10Aはこのスロープ信号をスロープ期間の間に緩やかにOFFさせていく様子を示している。図10Bは、このスロープ期間とリセットノイズのレベルの関係を示したものである。スロープ期間の初期は急激に低下するが、しばらく経過した後にノイズレベルは緩やかに低下していくことがわかる。

10

【0186】

ここでの課題は、スイッチ素子のプロセス・電源電圧・温度によるバラツキである。プロセスのバラツキであれば出荷検査で最適値に固定できる。一方、電源電圧・温度のバラツキは実際の動作時によって変動するため、動作中に補正する必要がある。

【0187】

図2には対策としての回路を示している。スロープ信号生成部30では、DAC回路が内蔵されており、まず、タイミング制御部200から送信されるクロックCK1と制御信号CN5を用いてスロープ信号を生成する。スロープ信号は、リセットノイズ検出領域(図3のOB領域A14、または、図4のプリOB領域A15のノイズ成分を読み出す際に、制御信号CN5によって1Hごとに信号を読み出し、クロックCK1によってそのスロープの傾きが決まるように構成されている。

20

【0188】

図12Aは、リセットノイズのばらつき算出単位となる水平走査行を示す図である。図12Bは、水平走査行単位のリセットノイズのばらつき(標準偏差)を示す図である。リセットノイズ検出領域での読み出し信号は、信号処理部80の中のノイズ算出回路86にて、図12Aに示す1H(つまり1水平走査)ごとに、図12Bの正規分布をとり、ノイズ信号の(標準偏差)を算出し、最適値保持回路87にて、もっとも最適な傾きの設定が保持される。

30

【0189】

ここで最適値は、リセットノイズ検出領域の信号の読出の最小値であるとき、もしくは、前記スロープ状の電圧の傾きが変わった前後で差分が所望値以下であるときの値である。

【0190】

また、スイッチ素子を構成するリセットトランジスタ、オーバーフロー素子OFまたはゲイン制御素子GC1、GC2、蓄積電荷用転送素子TGCのスロープの傾きは、各々の最適値を1Hごとに動作させて順次選択しても良い、もしくは、全ての最適値を1Hごとに動作させて順次選択して、決めてもよい。

【0191】

40

信号処理部80は、所定の領域としてリセットノイズ検出領域に属する画素回路の行毎に、前記電圧波形の傾きを変化させながら前記リセットレベルを測定し、そのばらつき(標準偏差)算出し、所定の領域に属する画素回路の行毎のばらつきに基づいて電圧波形の最適な傾きを決定する。

【0192】

[1A.9 スwitch素子の制御信号となるスロープ信号の動作例]

本実施形態では図3のOB領域A14、または、図4のプリOB領域を使用してスロープ信号を生成する。

【0193】

図13はスロープ信号を生成する処理例を示すフローチャートである。まずは、<S1

50

>で1フレームの先頭行の走査をスタートして、<S 2>でOB領域A 1 4またはプリOB領域A 1 5の信号を読み出す。ここで<S 3>でスロープ信号を初期設定にしてm H目のリセット制御信号を生成する。<S 4>で、図1 2 Bで示すようなこのs H目のリセットノイズの標準偏差を算出する。<S 5>では最適なノイズレベルを探索するアルゴリズムにしたがって、行走査を実施して、この<S 4><S 5>の動作を繰り返し行って、ノイズレベルが最適値となるスロープ信号を選択する。<S 6>では、図3では有効エリアA 1 6、または、図4ではプリOB領域A 1 5の信号を前記選択信号で制御する。ここで、m H目とs H目はアルゴリズムで設定された値である。

【0 1 9 4】

また、図1 4はスロープ信号を生成する他の処理例を示すフローチャートである。まずは、<S 1>で1フレームの先頭行の走査をスタートして、<S 2>でOB領域A 1 4またはプリOB領域A 1 5の信号を読み出す。ここで<S 3>でスロープ信号を初期設定にして1 H目のリセット制御信号を生成する。<S 4>で、図1 2 Bで示すようなこの1 H目のリセットノイズの標準偏差を算出する。<S 5>ではこのスロープ信号を調整して2 H目のリセット制御信号を生成する。<S 6>でスロープ信号を初期設定にして1 H目のリセット制御信号を生成する。このように1 Hごとにリセットノイズの標準偏差を算出していく。<S 7>ではこのスロープ信号を調整してn H目のリセット制御信号を生成する。<S 8>でスロープ信号を初期設定にしてn H目のリセット制御信号を生成する。そして、<S 9>にてリセットノイズの標準偏差が最適値となるスロープを決定する。<S 1 0>では、図3では有効エリアA 1 6、または、図4ではプリOB領域A 1 5の信号を前記選択信号で制御する。

【0 1 9 5】

また、図1 5は、スロープ信号を生成するさらに他の処理例を示すフローチャートである。まずは、<S 1>で1フレームの先頭行の走査をスタートして、<S 2>でOB領域A 1 4またはプリOB領域A 1 5の信号を読み出す。ここで<S 3>でスロープ信号を初期設定にして1 H目のリセット制御信号を生成する。<S 4>で図1 2 Bに示すようなこの1 H目のリセットノイズの標準偏差を算出する。<S 5>ではこのスロープ信号を調整して2 H目のリセット制御信号を生成する。

【0 1 9 6】

<S 6>で2 H目のノイズレベルのを算出し、前行目との差分を算出し、所望値と比較する。差分が所望値以下のときには、その値を最適値とみなして、<S 1 0>では、図3では有効エリア、または、図4ではOB領域の信号を前記選択信号で制御する。

【0 1 9 7】

逆に、差分が所望値以上のときには、この動作を以降はn Hまで繰り返し行う。

【0 1 9 8】

<S 7>ではこのスロープ信号を調整してn H目のリセット制御信号を生成する。

【0 1 9 9】

<S 8>でn H目のノイズレベルのを算出し、前行目との差分を算出し、所望値と比較する。差分が所望値以下のときには、その値を最適値とみなして、<S 1 0>では、図3では有効エリア、または、図4ではOB領域の信号を前記選択信号で制御する。

【0 2 0 0】

逆に、差分が所望値以上のときには、<S 9>ではノイズレベルが所望値に最も近いスロープ信号を選択する。そして、<S 1 0>では、図3では有効エリアA 1 6、または、図4ではプリOB領域A 1 5の信号を前記選択信号で制御する。

【0 2 0 1】

図3ではOB領域A 1 4をリセットノイズ検出領域としている。メリットはチップ面積の拡大を抑制できることである。ただ、OB領域A 1 4のゲインは有効領域A 1 6のゲインと同じ値に設定されるため、ゲインが低いときは精検出度が劣るという課題がある。また、OB領域には大きなリセットノイズが重畳してしまう可能性もある。

【0 2 0 2】

10

20

30

40

50

図4ではプリOB領域A15をリセットノイズ検出領域としている。メリットは常に測定するゲインを一定にした状態でリセットノイズを検出できるので、ゲインを高くして検出すれば、精度はあがり安定して検出できるようになる。

【0203】

[1A.10 ダイナミックレンジの拡大]

本実施の形態の特徴は、WDRの合成は行わず、低照度領域、または、高照度領域を、照度状況に応じて選択して、ダイナミックレンジを拡大するものである。

【0204】

例えば、夜は低照度フレームを使い、昼は高照度フレームを使うなどが考えられる。もしくは、運転走行時のその瞬間での照度に応じて、低照度フレームか高照度フレームかを選択してもよい。

10

【0205】

このとき、Long、Shortの2フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【0206】

図16はWDRの画素内での実施方法の概要を示す図である。図29は、2フレームを用いたWDR合成をする信号処理部70の構成例を示す図である。ただし、本実施形態では合成は実施しないのでWDR合成回路76は搭載する必要はない。WDRとしては、Long露光(低照度)はQ0の信号電荷、Short露光(高照度)は(Q0+Q1)の信号電荷として、WDRを実施する。

20

【0207】

図16の[1][2][3][4]の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1]は電荷蓄積レベルを示す。[2]はFD電位を示す。[3]はAD変換後の値を示す。[4]はSNを示す。

【0208】

図17は、低照度フレーム用のHCG読み出し動作と、高照度フレーム用のLCG読み出し動作とにおける、FD電位を表す図である。以下、HCG読み出しをRead1、LCG読み出しをRead2と記すことがある。

【0209】

図18A~図18Dは、実施の形態1Aに係る被写体照度とゲイン(SN比)との関係を示す図である。図18Aは、比較例として負帰還回路21を備えない場合のLCG読み出しにおける被写体照度とゲイン(SN比)との関係を示す図である。図18Bは、実施の形態1Aに係るHCG読み出しにおける被写体照度とゲイン(SN比)との関係を示す図である。

30

【0210】

図18Cは、比較例として、負帰還回路21を備えない場合のLCG読み出しにおける被写体照度とゲイン(SN比)との関係を示す図である。図18Dは、実施の形態1Aに係るHCG読み出しにおける被写体照度とゲイン(SN比)との関係を示す図である。

【0211】

図18Bと図18Dは、Read1のLongフレーム(つまり低照度フレーム用のHCG読み出し)であり、リセットノイズは発生しないので同等である。

40

【0212】

図18Aと図18Cは、Read2のShortフレーム(つまり高照度フレーム用のLCG読み出し)を示したものであり、図18Aのごとくりセットノイズは発生するが、図18Cのごとくりセットノイズを低減することによって低照度側のSNは良化することがわかる。ダイナミックレンジは、蓄積容量によって、非常に暗い照度(0.1Lux)から非常に明るい照度(10万Lux:太陽光に相当)まで拡大され、ダイナミックレンジは120dB以上であり、フレームのつなぎ部のSNは20dB以上であることがわかる。

【0213】

50

WDRの合成は行わずに、低照度領域、または、高照度領域を、照度状況に応じて選択して、ダイナミックレンジを拡大し、さらに、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

【0214】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジとSNの改善を両立することが可能になる。

【0215】

(実施の形態1B)

実施の形態1Aはローリングシャッター方式の読出しを説明したが、実施の形態1Bはグローバルシャッター方式の読出しにも対応する。

【0216】

グローバルシャッター方式では、ローリングシャッターと比較して、高速動作する物体を撮像した際の歪を抑制することができる。

【0217】

実施の形態1Bにおける固体撮像装置100は、実施の形態1Aと比べて、同じでよいが、主に、垂直走査回路14の駆動がグローバルシャッターにも対応する点が異なっている。以下では、異なる点を中心に説明する。

【0218】

[1B.1 負帰還回路の構成と動作例]

図19はフォトダイオードPDと蓄積容量素子C1の電荷の蓄積に関するタイミングを示す図である。フォトダイオードPDは1V期間(1垂直同期期間)を露光し続けて電荷量はQ0である。このフォトダイオードPDから溢れた電荷を受ける蓄積容量素子C1はQ1信号となる。Q0とQ1は完全に同一タイミングで露光する。

【0219】

グローバルシャッター方式では、グローバルリセットは全画素に対して一括して行う。その後、露光をスタートし、露光時間は $T_{Q0} + Q1$ で表される。次に、フォトダイオードからの電荷の読出しは、蓄積容量素子C1へ一括して行う。その後、ローリングシャッター方式で、蓄積容量素子C1の信号電荷は読み出されることになる。

【0220】

蓄積容量素子C1を接続している状態(つまりLCG読み出し動作)での読出しタイミング例は図20Aである。

【0221】

図20Aを用いて、タイミングを説明する。

【0222】

まずは、時刻t1からt2においてフォトダイオードPDとFD0、FD1をリセットして露光スタートを待つ。そして時刻t2からt3においてグローバルシャッター動作を行い露光がスタートする。時刻t4において露光時間は終了する。時刻t4からt5においてフォトダイオードに蓄積された信号電荷を転送信号(TG)によってFD0、FD1に転送する。時刻t5において、ゲイン制御トランジスタGC1はONすることにより、より多くの信号電荷を受けられるように変換ゲインを低く設定することができる。時刻t5からt6は、ローリングシャッター方式での該当行までの読出しを待っている時間である。そして、該当行になったときに、時刻t6からt7の間に信号成分は読み出される。次に時刻t7からt8の間にリセット動作を行う。時刻t8からt9の間にリセット成分は読み出される。

【0223】

ここで、時刻t2とt3のグローバルのシャッター期間、また、時刻t7とt8のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路21がはたらき、リセット制御信号RSを緩やかにOFFさせることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ(RS)にはスロープ状の信号を印加する様子を示している。

10

20

30

40

50

【 0 2 2 4 】

図 2 0 B は、図 2 0 A の L C G 読み出し動作におけるリセット成分と信号成分の読み出し順序を示す図である。同図のように、L C G 読み出し動作では、信号成分、リセット成分の順に読み出される。

【 0 2 2 5 】

(実施の形態 2 A)

実施の形態 2 A では、図 1 B の第 2 構成例において蓄積回路を横方向に 1 段備える構成例について詳しく説明する。以下では、実施の形態 1 A と異なる点を中心に説明する。

【 0 2 2 6 】

[2 A . 1 画素回路の構成例]

次に、画素回路 3 の構成例について説明する。

【 0 2 2 7 】

図 2 1 は、実施の形態 2 A に係る画素回路 3 と負帰還回路 2 1 とを含む要部の回路例を示す図である。同図の画素回路 3 は、フォトダイオード P D と、転送トランジスタ T G と、蓄積容量素子 C 2 と、蓄積用転送トランジスタ T G C と、浮遊拡散層 F D 0 と、寄生容量 C 0 と、浮遊拡散層 F D 2 と、リセットトランジスタ R S と、増幅トランジスタ S F と、選択トランジスタ S E L とを備える。

【 0 2 2 8 】

また、水平走査線群 1 5 は、リセット制御線 R S 、読み出し制御線 T G 、蓄積用転送トランジスタ制御線 T G C 、選択制御線 S E L 、を含む。

【 0 2 2 9 】

フォトダイオード P D は、フォトダイオード等の光電変換素子であり、所定の感度で光電変換する、すなわち、受光量に応じた電荷を発生する。

【 0 2 3 0 】

また、浮遊拡散層 F D 0 に接続される容量 C 0 は、フォトダイオード P D から転送される信号電荷 (例えば電子) を保持し、保持する信号電荷を電圧に変換し、変換した電圧を増幅トランジスタ S F のゲートに供給する。浮遊拡散層 F D 0 の実質的な容量は、浮遊拡散層 F D 0 そのものの容量だけでなく、増幅トランジスタ S F のゲート容量、増幅トランジスタ S F のゲート - ドレイン間容量の浮遊容量を含む。

【 0 2 3 1 】

転送トランジスタ T G は、読み出し制御信号 T G に応じてオンおよびオフするスイッチトランジスタである。転送トランジスタ T G は、読み出し制御信号 T G がハイレベルのときに、フォトダイオード P D が光電変換した信号電荷を浮遊拡散層 F D に転送する。

【 0 2 3 2 】

蓄積用転送トランジスタ T G C は、読み出し制御信号 T G C に応じてオンおよびオフするスイッチトランジスタである。蓄積用転送トランジスタ T G C は、読み出し制御信号 T G C がハイレベルのときに、蓄積容量素子 C 4 に蓄積された信号電荷を浮遊拡散層 F D 0 に転送する。

【 0 2 3 3 】

蓄積容量素子 C 4 には、フォトダイオード P D が光電変換した信号電荷が溢れた場合に、蓄積用転送トランジスタ T G C の制御電圧 T G C を調整することにより転送される。または、予め設定した電位を超えた際に転送される。

【 0 2 3 4 】

また、蓄積容量素子 C 0 は、浮遊拡散層 F D 0 における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオード P D から浮遊拡散層 F D 0 への信号電荷の転送において、蓄積用転送トランジスタ T G C をオフにすれば浮遊拡散層 F D 0 の変換ゲインをより高くでき、C 0 となる。逆に、蓄積用転送トランジスタ T G C をオンにすれば浮遊拡散層 F D 0 と F D 2 は接続されて、より多くの信号電荷を蓄積できるように変換ゲインを低くでき、C 0 + C 4 となる。

【 0 2 3 5 】

10

20

30

40

50

リセットトランジスタRSは、リセット制御信号RSに応じてオンおよびオフするスイッチトランジスタである。リセットトランジスタRSは、リセット制御信号RSがハイレベルのときに、ドレインに印加されている電源電圧をリセットレベルとして、浮遊拡散層FD0に設定する。つまり、リセットトランジスタRSは、リセット制御信号RSがハイレベルのときに、浮遊拡散層FD0をリセットレベルにリセットする。

【0236】

増幅トランジスタSFは、垂直信号線19に接続されたロード電流源30とペアとともにソースフォロアを構成し、ゲートの電圧つまり浮遊拡散層FD0の電圧をアナログ画素信号として垂直信号線19に出力する。

【0237】

選択トランジスタSELは、選択制御信号SELに応じてオンおよびオフするスイッチトランジスタである。選択トランジスタSELは、選択制御信号SELがハイレベルのとき、増幅トランジスタSFのソースと垂直信号線19とを電気的に接続する。

【0238】

[2A.2 負帰還回路の構成と動作例]

図11に示した、フォトダイオードPDと蓄積容量素子C2の電荷の蓄積に関するタイミングは、実施の形態1Aと同様である。

【0239】

実施の形態2Aに係る蓄積容量素子C4を接続していない状態でのHCG読出し動作のタイミング例は図7と同一である。

【0240】

蓄積容量素子C4を接続している状態でのLCG読出し動作のタイミング例を図22に示す。

【0241】

まずは、時刻t1からt2においてフォトダイオードPDとFD0、FD1をリセットして露光スタートを待つ。そして時刻t3からt4においてシャッター動作を行い露光がスタートする。時刻t5において露光時間は終了する。時刻t5において、蓄積用転送トランジスタTGCはONすることにより、より多くの信号電荷を受けられるように変換ゲインを低く設定することができる。時刻t5からt6においてフォトダイオードに蓄積された信号電荷を転送信号TGによってFD0、FD1に転送する。時刻t6からt7の間に信号成分は読み出される。次に時刻t7かたt8の間にリセット動作を行う。時刻t8からt9の間にリセット成分は読み出される。

【0242】

ここで、時刻t3とt4のシャッター期間、また、時刻t7とt8のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路21がはたらき、リセット制御信号RSと蓄積電荷用転送素子TGCを緩やかにOFFさせることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ(RS)と蓄積電荷用転送素子(TGC)にはスロープ状の信号を印加する様子を実線で示している。もしくは、他の方法として、時刻t3とt4のシャッター期間に、負帰還回路21をはたらかせ、リセット制御信号RSを緩やかOFFさせて、蓄積電荷用転送素子TGCを急峻にOFFさせる様子を破線で示している。このとき、電荷蓄積の法則により、蓄積容量素子C4のリセットノイズは低減しないが、FD0には正負逆方向のリセットノイズが発生していることになる。信号読出(LCG)まではFD部はリセットされないため、このとき、蓄積容量素子C4とFD部のリセットノイズはキャンセルされてゼロとすることができる。

【0243】

(実施の形態2B)

実施の形態2Aはローリングシャッター方式の読出しを説明したが、実施の形態2Bはグローバルシャッター方式の読出しにも対応する。

【0244】

グローバルシャッター方式では、ローリングシャッターと比較して、高速動作する物体

10

20

30

40

50

を撮像した際の歪を抑制することができる。

【 0 2 4 5 】

実施の形態 2 B における固体撮像装置 1 0 0 は、実施の形態 2 A と比べて、同じでよいが、主に、垂直走査回路 1 4 の駆動がグローバルシャッターにも対応する点が異なっている。以下では、異なる点を中心に説明する。

【 0 2 4 6 】

[2 B . 1 負帰還回路の構成と動作例]

図 1 9 に示した、フォトダイオード P D と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングは、実施の形態 1 B と同じである。

【 0 2 4 7 】

実施の形態 2 B に係る蓄積容量素子 C 4 を接続している状態での読出しタイミング例を図 2 3 に示す。

【 0 2 4 8 】

図 2 3 を用いて、タイミングを説明する。

【 0 2 4 9 】

まずは、時刻 t_1 から t_2 においてフォトダイオード P D と F D 0、F D 1 をリセットして露光スタートを待つ。そして時刻 t_2 から t_3 においてグローバルシャッター動作を行い露光がスタートする。時刻 t_4 において露光時間は終了する。時刻 t_4 から t_5 においてフォトダイオードに蓄積された信号電荷を転送信号 T G によって F D 0、F D 2 に転送する。時刻 t_4 において、蓄積用転送トランジスタ T G C は ON することにより、より多くの信号電荷を受けられるように変換ゲインを低く設定することができる。時刻 t_5 から t_6 は、ローリングシャッター方式での該当行までの読出しを待っている時間である。そして、該当行になったときに、時刻 t_6 から t_7 の間に信号成分は読み出される。次に時刻 t_7 から t_8 の間にリセット動作を行う。時刻 t_8 から t_9 の間にリセット成分は読み出される。

【 0 2 5 0 】

ここで、時刻 t_2 と t_3 のグローバルのシャッター期間、また、時刻 t_7 と t_8 のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路 2 1 がはたらき、リセット制御信号 R S と蓄積電荷用転送素子 T G C を緩やかに OFF させることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ (R S) と蓄積電荷用転送素子 (T G C) にはスロープ状の信号を印加する様子を実線で示している。もしくは、他の方法として、時刻 t_2 と t_3 のシャッター期間に、負帰還回路 2 1 をはたらかせ、リセット制御信号 R S を緩やか OFF させて、蓄積電荷用転送素子 T G C を急峻に OFF させる様子を破線で示している。このとき、電荷蓄積の法則により、蓄積容量素子 C 4 のリセットノイズは低減しないが、F D 0 には正負逆方向のリセットノイズが発生していることになる。信号読出 (L C G) までは F D 部はリセットされないため、このとき、蓄積容量素子 C 4 と F D 部のリセットノイズはキャンセルされてゼロとすることができる。

【 0 2 5 1 】

(実施の形態 3 A)

実施の形態 3 A では、図 1 C の第 3 構成例において蓄積回路を横方向に 1 段備える構成例について詳しく説明する。以下では、実施の形態 1 A と異なる点を中心に説明する。

【 0 2 5 2 】

実施の形態 3 A における固体撮像装置 1 0 0 について実施の形態 1 との差分の観点で説明する。固体撮像装置 1 0 0 の構成例については、水平走査線群 1 5 の制御数には違いがあるが、それ以外は同じ構成である。

【 0 2 5 3 】

本実施形態においては、フォトダイオード P D から溢れた電荷は F D 部や表面付近を通らずに直接蓄積容量素子 C 4 に蓄積されるので暗電流成分を低減することができる。

【 0 2 5 4 】

10

20

30

40

50

[3 A . 1 画素回路の構成例]

次に、画素回路 3 の構成例について説明する。

【 0 2 5 5 】

図 2 4 は、実施の形態 3 A に係る画素回路 3 と負帰還回路 2 1 とを含む要部の回路例を示す図である。同図の画素回路 3 は、フォトダイオード (P D) と、転送トランジスタ T G と、オーバーフローゲート O F 1 と、蓄積容量素子 C 4 と、蓄積用転送トランジスタ T G C と、浮遊拡散層 F D 0 と、寄生容量 C 0 と、浮遊拡散層 F D 2 と、リセットトランジスタ R S と、増幅トランジスタ S F と、選択トランジスタ S E L とを備える。

【 0 2 5 6 】

また、水平走査線群 1 5 は、リセット制御線 R S 、読み出し制御線 T G 、オーバーフロー制御線 O F 1 、選択制御線 S E L 、を含む。

10

【 0 2 5 7 】

フォトダイオード P D は、フォトダイオード等の光電変換素子であり、所定の感度で光電変換する、すなわち、受光量に応じた電荷を発生する。

【 0 2 5 8 】

また、浮遊拡散層 F D 0 に接続される容量 C 0 は、フォトダイオード P D から転送される信号電荷 (例えば電子) を保持し、保持する信号電荷を電圧に変換し、変換した電圧を増幅トランジスタ S F のゲートに供給する。浮遊拡散層 F D 0 の実質的な容量は、浮遊拡散層 F D 0 そのものの容量だけでなく、増幅トランジスタ S F のゲート容量、増幅トランジスタ S F のゲート - ドレイン間容量、および、ゲイン制御トランジスタ G C 1 がオフのときのゲイン制御トランジスタ G C 1 のソース配線の浮遊容量を含む。

20

【 0 2 5 9 】

転送トランジスタ T G は、読み出し制御信号 T G に応じてオンおよびオフするスイッチトランジスタである。転送トランジスタ T G は、読み出し制御信号 T G がハイレベルのときに、フォトダイオード P D が光電変換した信号電荷を浮遊拡散層 F D に転送する。

【 0 2 6 0 】

蓄積用転送トランジスタ T G C は、読み出し制御信号 T G C に応じてオンおよびオフするスイッチトランジスタである。転送トランジスタ T G C は、読み出し制御信号 T G C がハイレベルのときに、蓄積容量素子 C 4 に蓄積された信号電荷を浮遊拡散層 F D に転送する。

30

【 0 2 6 1 】

オーバーフローゲート O F は、読み出し制御信号 O F に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲート O F 1 は、読み出し制御信号 O F がハイレベルのときに、フォトダイオード P D が光電変換した信号電荷を、オーバーフローゲート O F を介して、蓄積容量素子 C 4 に転送される。

【 0 2 6 2 】

蓄積容量素子 C 4 には、フォトダイオード P D が光電変換した信号電荷が溢れた場合に、蓄積用転送トランジスタ T G C の制御電圧 T G C を調整することにより転送される。または、予め設定した電位を超えた際に転送される。

【 0 2 6 3 】

また、蓄積容量素子 C 4 は、浮遊拡散層 F D 0 における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオード P D から浮遊拡散層 F D 0 への信号電荷の転送において、蓄積用転送トランジスタ T G C をオフにすれば浮遊拡散層 F D 0 の変換ゲインをより高くでき、C 0 となる。逆に、蓄積用転送トランジスタ T G C をオンにすれば浮遊拡散層 F D 0 と F D 1 は接続されて、より多くの信号電荷を蓄積できるように変換ゲインを低くでき、C 0 + C 4 となる。

40

【 0 2 6 4 】

リセットトランジスタ R S は、リセット制御信号 R S に応じてオンおよびオフするスイッチトランジスタである。リセットトランジスタ R S は、リセット制御信号 R S がハイレベルのときに、ドレインに印加されている電源電圧をリセットレベルとして、浮遊拡

50

散層 F D 0 に設定する。つまり、リセットトランジスタ R S は、リセット制御信号 R S がハイレベルのときに、浮遊拡散層 F D 0 をリセットレベルにリセットする。

【 0 2 6 5 】

増幅トランジスタ S F は、垂直信号線 1 9 に接続されたロード電流源 3 0 とペアとともにソースフォロアを構成し、ゲートの電圧つまり浮遊拡散層 F D 0 の電圧をアナログ画素信号として垂直信号線 1 9 に出力する。

【 0 2 6 6 】

選択トランジスタ S E L は、選択制御信号 S E L に応じてオンおよびオフするスイッチトランジスタである。選択トランジスタ S E L は、選択制御信号 S E L がハイレベルのとき、増幅トランジスタ S F のソースと垂直信号線 1 9 とを電氣的に接続する。

10

【 0 2 6 7 】

[3 A . 2 負帰還回路の構成と動作例]

図 1 1 に示したフォトダイオード P D と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングは、実施の形態 1 A と同じである。

【 0 2 6 8 】

蓄積容量素子 C 4 を接続していない状態での H C G 読出し動作のタイミング例は図 7 と同一である。

【 0 2 6 9 】

蓄積容量素子 C 4 を接続している状態での L C G 読出し動作のタイミング例を図 2 5 に示す。

20

【 0 2 7 0 】

まずは、時刻 t_1 から t_2 においてフォトダイオード P D と F D 0、F D 2 をリセットして露光スタートを待つ。そして時刻 t_3 から t_4 においてシャッター動作を行い露光がスタートする。時刻 t_5 において露光時間は終了する。時刻 t_5 において、蓄積用転送トランジスタ T G C は O N することにより、より多くの信号電荷を受けられるように変換ゲインを低く設定することができる。時刻 t_5 から t_6 においてフォトダイオードに蓄積された信号電荷を転送信号 T G によって F D 0、F D 1 に転送する。時刻 t_6 から t_7 の間に信号成分は読み出される。次に時刻 t_7 から t_8 の間にリセット動作を行う。時刻 t_8 から t_9 の間にリセット成分は読み出される。

【 0 2 7 1 】

ここで、時刻 t_3 と t_4 のシャッター期間、また、時刻 t_7 と t_8 のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路 2 1 がはたらき、リセット制御信号 R S と蓄積電荷用転送素子 T G C を緩やかに O F F させることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ (R S) と蓄積電荷用転送素子 (T G C) にはスロープ状の信号を印加する様子を実線で示している。もしくは、他の方法として、時刻 t_3 と t_4 のシャッター期間に、負帰還回路 2 1 をはたかせ、リセット制御信号 R S を緩やか O F F させて、蓄積電荷用転送素子 T G C を急峻に O F F させる様子を破線で示している。このとき、電荷蓄積の法則により、蓄積容量素子 C 4 のリセットノイズは低減しないが、F D 0 には正負逆方向のリセットノイズが発生することになる。信号読出 (L C G) までは F D 部はリセットされないため、このとき、蓄積容量素子 C 4 と F D 部のリセットノイズはキャンセルされてゼロとすることができる。

30

【 0 2 7 2 】

(実施の形態 3 B)

実施の形態 1 B における固体撮像装置 1 0 0 は、実施の形態 1 A と比べて、同じでよいが、主に、垂直走査回路 1 4 の駆動がグローバルシャッターにも対応する点が異なっている。以下では、異なる点を中心に説明する。

【 0 2 7 3 】

[3 B . 1 負帰還回路の構成と動作例]

図 1 9 に示した、フォトダイオード P D と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングは、実施の形態 1 B と同様である。ただしフォトダイオード P D は 1 V 期間 (1 垂

40

50

直同期期間)を露光し続けて電荷量は Q_0 である。このフォトダイオードPDから溢れた電荷を、オーバーフローゲートOF1を介して受ける蓄積容量素子Cは Q_1 信号となる。 Q_0 と Q_1 は完全に同一タイミングで露光する。

【0274】

グローバルシャッター方式では、グローバルリセットは全画素に対して一括して行う。その後、露光をスタートし、露光時間は $T_{Q_0} + Q_1$ で表される。次に、フォトダイオードからの電荷の転送は、オーバーフローゲートOF1の制御電圧を調整することにより、蓄積容量素子C4へ一括して行う。その後、ローリングシャッター方式で、蓄積用転送トランジスタTGCをONすることにより、蓄積容量素子C2の信号電荷は読み出されることになる。

10

【0275】

実施の形態3Bに係る蓄積容量素子C4を接続している状態でのLCG読出し動作のタイミング例を図26に示す。

【0276】

図26を用いて、タイミングを説明する。

【0277】

まずは、時刻 t_1 から t_2 においてフォトダイオードPDとFD0、FD1をリセットして露光スタートを待つ。そして時刻 t_2 から t_3 においてグローバルシャッター動作を行い露光がスタートする。そして時刻 t_3 から t_4 において光電変換された電荷が蓄積容量素子C4に全て蓄積されるようにオーバーフローゲートをONにしておく。時刻 t_4 において露光時間は終了するので、オーバーフローゲートをOFFにする。時刻 t_6 において、蓄積用転送トランジスタTGCはONすることにより、より多くの信号電荷を受けられるように変換ゲインを低く設定することができる。時刻 t_5 から t_6 は、ローリングシャッター方式での該当行までの読出しを待っている時間である。そして、該当行になったときに、時刻 t_6 から t_7 の間に信号成分は読み出される。次に時刻 t_7 から t_8 の間にリセット動作を行う。時刻 t_8 から t_9 の間にリセット成分は読み出される。

20

【0278】

ここで、時刻 t_2 と t_3 のグローバルのシャッター期間、また、時刻 t_7 と t_8 のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路21がはたらかせ、リセット制御信号RSと蓄積電荷用転送素子TGCを緩やかにOFFさせることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ(RS)と蓄積電荷用転送素子(TGC)にはスロープ状の信号を印加する様子を実線で示している。もしくは、他の方法として、時刻 t_2 と t_3 のシャッター期間に、負帰還回路21をはたらかせ、リセット制御信号RSを緩やかOFFさせて、蓄積電荷用転送素子TGCを急峻にOFFさせる様子を破線で示している。このとき、電荷蓄積の法則により、蓄積容量素子C4のリセットノイズは低減しないが、FD0には正負逆方向のリセットノイズが発生していることになる。信号読出(LCG)まではFD部はリセットされないので、このとき、蓄積容量素子C4とFD部のリセットノイズはキャンセルされてゼロとすることができる。

30

【0279】

(実施の形態4)

実施の形態4における固体撮像装置100について実施の形態1Aとの差分の観点で説明する。固体撮像装置100の構成例については、水平走査線群15の制御数には違いがあるが、それ以外は同じ構成である。

40

【0280】

実施の形態1Aは高照度領域の信号と低照度領域の信号を選択する手段を設けたが、実施の形態4は、1フレーム期間に、高照度フレーム構成用の画素信号と低照度フレーム構成用の画素信号の2種類の画素信号を読み出して、それらを合成する。これにより、ダイナミックレンジを拡大することができる。

【0281】

50

[4 . 1 画素回路の構成例]

次に、画素回路 3 の構成例について説明する。

【 0 2 8 2 】

図 2 7 は、実施の形態 4 に係る画素回路 3 と負帰還回路 2 1 とを含む要部の回路例を示す図である。同図は、実施の形態 3 A の図 2 4 と同等であり、また、図 1 C の第 3 構成例において蓄積回路を横方向に 1 段備える構成例と同等である。以下では、異なる点を中心に説明する。

【 0 2 8 3 】

[4 . 2 本実施形態の読み出し動作例]

図 2 8 A は、実施の形態 4 での 1 フレームの読み出し順を示すタイムチャートである。

10

【 0 2 8 4 】

浮遊拡散層 F D 1 における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタ G C 1 のオンおよびオフに応じて高いゲインと低いゲインとに選択的に切り替え可能である。

【 0 2 8 5 】

1 H の通常の C D S 順序は、H C G の場合は、H C G (R : リセット成分) H C G (S : 信号成分) となる。この遷移は浮遊拡散層 F D 0 の変換ゲインが高い状態でのフォトダイオード P D から浮遊拡散層 F D 0 への信号電荷の読み出しとなる。

【 0 2 8 6 】

この遷移は、通常の C D S であるためリセットノイズをキャンセルしてゼロにすることができる。

20

【 0 2 8 7 】

図 2 8 B は、図 2 8 A の H C G 読み出しおよび L C G 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。同図は 1 H の C D S 順序であり、L C G の場合は、L C G (S : 信号成分) L C G (R : リセット成分) となる。この遷移は浮遊拡散層 F D 1 の変換ゲインが低い状態での蓄積容量素子 C 0 と蓄積容量素子 C 1 から浮遊拡散層 F D 0 への信号電荷の読み出しとなる。

【 0 2 8 8 】

この遷移は、L C G では、D C 的なオフセット (リセットカップリング) は除去することができるが、画素リセットノイズはキャンセルできずに k T C ノイズとして残存することになる。

30

【 0 2 8 9 】

この S h o r t 露光 (高照度) での k T C ノイズは低照度側であらわれる。例えば図 3 0 C に示している。ここで、k T C ノイズは、電荷量では (k T C)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、S h o r t 露光 (高照度) と L o n g 露光で低照度の境界においては、後者の S N を前者の S N よりも十分に良くする必要がある。

【 0 2 9 0 】

[4 . 3 負帰還回路の構成と動作例]

図 1 1 に示した、フォトダイオード P D と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングは、実施の形態 1 A と同様である。

40

【 0 2 9 1 】

図 2 8 A を用いて、タイミングを説明する。

【 0 2 9 2 】

まずは、時刻 t 1 から t 2 においてフォトダイオード P D と F D 0、F D 1 をリセットして露光スタートを待つ。そして時刻 t 3 から t 4 においてシャッター動作を行い露光がスタートする。時刻 t 5 において露光時間は終了する。

【 0 2 9 3 】

H C G では、時刻 t 5 から t 6 の間にリセット動作を行う。時刻 t 8 から t 9 の間にリセット成分は読み出される。次に時刻 t 7 から t 8 においてフォトダイオードに蓄積され

50

た信号電荷を転送信号 T G によって F D 0 に転送する。時刻 t 8 から t 9 の間に信号成分は読み出される。

【 0 2 9 4 】

L C G では、時刻 t 9 から t 1 0 においてフォトダイオードに蓄積された信号電荷を転送信号 T G によって F D 0 に転送する。時刻 t 1 0 から t 1 1 の間に信号成分は読み出される。次に時刻 t 1 1 から t 1 2 の間にリセット動作を行う。時刻 t 1 2 から t 1 3 の間にリセット成分は読み出される。

【 0 2 9 5 】

ここで、時刻 t 3 と t 4 のシャッター期間、また、時刻 t 1 1 と t 1 2 のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路 2 1 がはたらき、リセット制御信号 R S を緩やかに O F F させることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ (R S) にはスロープ状の信号を印加する様子を示している。

10

【 0 2 9 6 】

[4 . 4 ダイナミックレンジの拡大]

本実施の形態の特徴は、W D R を合成する L o n g 、 S h o r t の 2 フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【 0 2 9 7 】

図 1 6 は W D R の画素内での合成方法の概要を示す。図 2 9 は、2 フレームを用いた W D R 合成をする信号処理部の構成例を示す図である。W D R としては、L o n g 露光 (低照度) は Q 0 の信号電荷、S h o r t 露光 (高照度) は (Q 0 + Q 1) の信号電荷として、W D R を合成する。

20

【 0 2 9 8 】

図 1 6 の [1] [2] [3] [4] の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1] は電荷蓄積レベルを示す。[2] は F D 電位を示す。[3] は A D 変換後の値を示す。[4] は S N を示す。

【 0 2 9 9 】

図 1 7 は、低照度フレームを読み出すための 1 回目の R e a d 1 、高照度フレームを読み出すための 2 回目の R e a d 2 の信号電荷量と F D 電位を表す図である。

30

【 0 3 0 0 】

図 3 0 A ~ 図 3 0 D は、実施の形態 4 に係る被写体照度とゲイン (S N 比) との関係を示す図である。

【 0 3 0 1 】

図 3 0 A 、図 3 0 B は、比較例として、負帰還回路 2 1 を備えない場合の L C G 読み出しにおける被写体照度とゲイン (S N 比) との関係を示す図である。図 3 0 A ではアナログゲインが 0 d B であり、図 3 0 B ではアナログゲインが 1 2 d B である。

【 0 3 0 2 】

図 3 0 C 、図 3 0 D は、実施の形態 4 に係る L C G 読み出しにおける被写体照度とゲイン (S N 比) との関係を示す図である。図 3 0 C ではアナログゲインが 0 d B であり、図 3 0 D ではアナログゲインが 1 8 d B である。

40

【 0 3 0 3 】

図 3 0 A は、実際に 1 回目の R e a d 1 を W D R の L o n g フレーム (低照度フレーム) 、2 回目の R e a d 2 を W D R の S h o r t フレーム (高照度フレーム) として合成したものである。フレームのつながり部の S N は 2 0 d B 以上、ダイナミックレンジは 1 2 0 d B 以上である。ダイナミックレンジは、蓄積容量によって、非常に暗い照度 (0 . 1 L u x) から非常に明るい照度 (1 0 万 L u x : 太陽光に相当) まで拡大されている。

【 0 3 0 4 】

信号処理部 7 0 を構成する W D R 合成回路 7 6 の詳細は図 2 9 である。第 1 低照度フレームの画素信号 (L o n g 露光) と第 2 高照度フレームの画素信号 (S h o r t 露光) を

50

合成する。この合成により、ワイドダイナミックレンジ機能（WDR機能）を実現する、つまり、ダイナミックレンジが拡大される。

【0305】

低照度領域でのフレームの画素信号（Long露光）は画素内ゲインが高く設定され、高照度領域のフレームでの画素信号（Short露光）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

【0306】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジとSNの改善を両立することが可能になる。

【0307】

SNと信号出力レベルの対応関係を図30Aと図31A、図30Bと図31B、図30Cと図31C、図30Dと図31Dに示す。

【0308】

図31A、図31Bは、比較例として、負帰還回路21を備えない場合のLCG読み出しにおける被写体照度と信号出力レベル（LSB）との関係を示す図である。図31Aではアナログゲインが0dBであり、図31Bではアナログゲインが12dBである。

【0309】

図31C、図31Dは、実施の形態4に係るLCG読み出しにおける被写体照度と信号出力レベル（LSB）との関係を示す図である。図31Cではアナログゲインが0dBであり、図31Dのアナログゲインが18dBである。

【0310】

この例では列ADCは12bitとした場合のものであり、信号出力レベルは4095LSB（MSB）で制約される。まず低照度領域の信号は低照度フレームが使用され、照度に比例して大きくなり4095LSB（MSB）で制約される。次に、高照度領域の信号は高照度フレームが使用され、照度に比例して大きくなり4095LSB（MSB）で制約され、この値で最大被写体照度は決まる。

【0311】

なお、ここで、ダイナミックレンジとは、最大被写体照度 - 最低被写体照度で表され、最低被写体照度はSN = 1dBで定義されることが多い。

【0312】

つまり、低照度フレームが使用される範囲は、アナログゲインを上げていったとき信号レベルがMSB以下であることである。また高照度フレームが使用される範囲は、アナログゲインを上げていったとき信号レベルがMSB以下であることである。

【0313】

このためゲインを上げたときは信号レベルが上がるので、このMSBに対応する最大被写体照度が低照度側で下がってくる。このときの課題が、低照度フレームと高照度フレームとの境界におけるSN悪化であり、この原因は、高照度フレームでのリセットノイズにともなうものである。

【0314】

本実施の形態では、このリセットノイズを負帰還回路21にて低減させるため、従来技術よりも、ゲインを上げた状態で使用することができる。例えば、対策がないときは図30Bに示すようにアナログゲインは12dBまでしか伸ばすことができなかった。しかし、リセットノイズを低減する対策があるときには、図30Dに示すようにアナログゲインは18dBまで使用することができる。なお、使用の許容値はSN20dB以上としている。

【0315】

（実施の形態5）

実施の形態5における固体撮像装置100について実施の形態1Cとの差分の観点で説明する。固体撮像装置100の構成例については、水平走査線群15の制御数には違いがあるが、それ以外は同じ構成である。

10

20

30

40

50

【 0 3 1 6 】

実施の形態 2 A , 実施形態 3 A では高照度領域の信号と低照度領域の信号を選択する手段を設けたが、実施の形態 5 は高照度領域の信号と低照度領域の信号の 2 フレームを合成する手段を設けているためダイナミックレンジを拡大することができる。

【 0 3 1 7 】

[5 . 1 画素回路の構成例]

次に、画素回路 3 の構成例について説明する。

【 0 3 1 8 】

図 3 2 は、実施の形態 5 に係る画素回路 3 と負帰還回路 2 1 とを含む要部の回路例を示す図である。同図は、実施の形態 1 A の図 5 と同等であり、また、図 1 A の第 1 構成例において蓄積回路を縦方向に 1 段備える構成例と同等である。以下では、異なる点を中心に説明する。

10

【 0 3 1 9 】

[5 . 2 本実施形態の読み出し動作例]

図 3 3 A は、実施の形態 5 での 1 フレームの読み出し順を示すタイムチャートである。

【 0 3 2 0 】

浮遊拡散層 F D 1 における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタ G C 1 のオンおよびオフに応じて高いゲインと低いゲインとに選択的に切り替え可能である。

【 0 3 2 1 】

1 H の通常の C D S 順序は、H C G の場合は、H C G (R : リセット成分) H C G (S : 信号成分) となる。この遷移は浮遊拡散層 F D 0 の変換ゲインが高い状態でのフォトダイオード (P D) から浮遊拡散層 F D 0 への信号電荷の読み出しとなる。

20

【 0 3 2 2 】

この遷移は、通常の C D S であるためリセットノイズをキャンセルしてゼロにすることができる。

【 0 3 2 3 】

図 3 3 B は、図 3 3 A の H C G 読み出しおよび L C G 読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。同図は 1 H の C D S 順序であり、L C G の場合は、L C G (S : 信号成分) L C G (R : リセット成分) となる。この遷移は浮遊拡散層 F D 1 の変換ゲインが低い状態での蓄積容量素子 C 0 と蓄積容量素子 C 4 から浮遊拡散層 F D 0 への信号電荷の読み出しとなる。

30

【 0 3 2 4 】

この遷移は、L C G では、D C 的なオフセット (リセットカップリング) は除去することができるが、画素リセットノイズはキャンセルできずに k T C ノイズとして残存することになる。

【 0 3 2 5 】

この S h o r t 露光 (高照度) での k T C ノイズは低照度側であらわれる。例えば図 3 0 C に示している。ここで、k T C ノイズは、電荷量では (k T C) 、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、S h o r t 露光 (高照度) と L o n g 露光で低照度の境界においては、後者の S N を前者の S N よりも十分に良くする必要がある。

40

【 0 3 2 6 】

[5 . 3 負帰還回路の構成と動作例]

図 1 1 に示した、フォトダイオード P D と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングは、実施の形態 4 と同様である。

【 0 3 2 7 】

図 3 3 A を用いて、タイミングを説明する。

【 0 3 2 8 】

まずは、時刻 t 1 から t 2 においてフォトダイオード P D と F D 0 、 F D 1 をリセット

50

して露光スタートを待つ。そして時刻 t_3 から t_4 においてシャッター動作を行い露光がスタートする。時刻 t_5 において露光時間は終了する。

【0329】

HCGでは、時刻 t_5 から t_6 の間にリセット動作を行う。時刻 t_8 から t_9 の間にリセット成分は読み出される。次に時刻 t_7 から t_8 においてフォトダイオードに蓄積された信号電荷を転送信号TGによってFD0に転送する。時刻 t_8 から t_9 の間に信号成分は読み出される。

【0330】

LCGでは、時刻 t_9 から t_{10} においてフォトダイオードに蓄積された信号電荷を転送信号TGによってFD0に転送する。時刻 t_{10} から t_{11} の間に信号成分は読み出される。次に時刻 t_{11} から t_{12} の間にリセット動作を行う。時刻 t_{12} から t_{13} の間にリセット成分は読み出される。

【0331】

ここで、時刻 t_3 と t_4 のシャッター期間、また、時刻 t_{11} と t_{12} のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路21がはたらき、リセット制御信号RSと蓄積電荷用転送素子TGCを緩やかにOFFさせることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ(RS)と蓄積電荷用転送素子(TGC)にはスロープ状の信号を印加する様子を実線で示している。

【0332】

[5.4 ダイナミックレンジの拡大]

本実施の形態の特徴は、WDRを合成するLong、Shortの2フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【0333】

図16はWDRの画素内での合成方法の概要を示す。図29は、2フレームを用いたWDR合成をする信号処理部の構成例を示す図である。WDRとしては、Long露光(低照度)は Q_0 の信号電荷、Short露光(高照度)は $(Q_0 + Q_1)$ の信号電荷として、WDRを合成する。

【0334】

図16の[1][2][3][4]の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1]は電荷蓄積レベルを示す。[2]はFD電位を示す。[3]はAD変換後の値を示す。[4]はSNを示す。

【0335】

図16は、低照度フレームを読み出すための1回目のRead1、高照度フレームを読み出すための2回目のRead2の信号電荷量とFD電位を表す図である。

【0336】

図30A~図30Dは、実施の形態5に係る被写体照度とゲイン(SN比)との関係を示す図である。

【0337】

図30Aは、実際に1回目のRead1をWDRのLongフレーム(低照度フレーム)、2回目のRead2をWDRのShortフレーム(高照度フレーム)として合成したものである。フレームのつながり部のSNは20dB以上、ダイナミックレンジは120dB以上である。)ダイナミックレンジは、蓄積容量によって、非常に暗い照度(0.1Lux)から非常に明るい照度(10万Lux:太陽光に相当)まで拡大されている。

【0338】

信号処理部70を構成するWDR合成回路76の詳細は図29である。第1低照度フレームの画素信号(Long露光)と第2高照度フレームの画素信号(Short露光)を合成する。この合成により、ワイドダイナミックレンジ機能(WDR機能)を実現する、つまり、ダイナミックレンジが拡大される。

【0339】

10

20

30

40

50

低照度領域でのフレームの画素信号（Long 露光）は画素内ゲインが高く設定され、高照度領域のフレームでの画素信号（Short 露光）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

【0340】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジとSNの改善を両立することが可能になる。

【0341】

本実施例では、このリセットノイズを負帰還回路21にて低減させるため、従来技術よりも、ゲインを上げた状態で使用することができる。例えば、対策がないときは図30Bに示すようにアナログゲインは12dBまでしか伸ばすことができなかった。しかし、リセットノイズを低減する対策があるときには、図30Dに示すようにアナログゲインは18dBまで使用することができる。なお、使用の許容値はSN20dB以上としている。

【0342】

（実施の形態6）

実施の形態6における固体撮像装置100について実施の形態1Aとの差分の観点で説明する。固体撮像装置100の構成例については、画素のゲイン制御トランジスタMCGの追加、水平走査線群15の制御数には違いがあるが、それ以外は同じ構成である。

【0343】

実施の形態1Aは高照度領域の信号と低照度領域の信号を選択する手段を設けたが、実施の形態6は高照度領域の信号と中間照度の信号と低照度領域の信号の3フレームを合成する手段を設けている。このため、各フレームの境界のSNを良好にすることができ、また、リセットノイズ低減の効果によりアナログゲインを高くして使用することができ、低照度特性が良化させることができる。

【0344】

[6.1 画素回路の構成例]

次に、画素回路3の構成例について説明する。

【0345】

図34Aは、実施の形態6に係る画素回路3と負帰還回路21とを含む要部の回路例を示す図である。同図は、図1Aの第1構成例と同等、すなわち、蓄積回路を縦方向に2段階備える構成例と同等である。以下では、異なる点を中心に説明する。

【0346】

[6.2 本実施形態の読み出し動作例]

図35Aは、実施の形態6での1フレームの読み出し順を示すものである。

【0347】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタGC1、GC2のオンおよびオフに応じて高いゲインと中間ゲイン（MCG）と低いゲインとに選択的に切り替え可能である。

【0348】

1Hの通常のCDS順序は、HCGの場合は、HCG（R：リセット成分） HCG（S：信号成分）となる。この遷移は浮遊拡散層FD0の変換ゲインが高い状態でのフォトダイオード（PD）から浮遊拡散層FD0への信号電荷の読み出しとなる。

【0349】

この遷移は、通常のCDSであるためリセットノイズをキャンセルしてゼロにすることができる。

【0350】

図35Bは、図35AのHCG読み出し、MCG読み出しおよびLCG読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。同図は1HのCDS順序であり、HCGの読み出し後は、MCG（S：信号成分） LCGの場合は、LCG（S：信号成分） LCG（R：リセット成分） MCG（R：リセット成分）となる。

【0351】

10

20

30

40

50

中間ゲイン (MCG) ではこの遷移は浮遊拡散層 FD 1 の変換ゲインが低い状態での蓄積容量素子 C 0 と蓄積容量素子 C 1 から浮遊拡散層 FD 0 への信号電荷の読み出しとなる。

【0352】

低ゲイン (LCG) ではこの遷移は浮遊拡散層 FD 2 の変換ゲインが低い状態での蓄積容量素子 C 0 と蓄積容量素子 C 1 と蓄積容量素子 C 2 から浮遊拡散層 FD 0 への信号電荷の読み出しとなる。

【0353】

この遷移は、MCG と LCG では、DC 的なオフセット (リセットカップリング) は除去することができるが、画素リセットノイズはキャンセルできずに kTC ノイズとして残存することになる。

【0354】

この Middle 露光 (中照度) での kTC ノイズは中照度側であられる。例えば図 39A に示している。ここで、kTC ノイズは、電荷量では (kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle 露光 (中照度) と Long 露光で低照度の境界においては、後者の SN を前者の SN よりも十分に良くする必要がある。

【0355】

この Short 露光 (高照度) での kTC ノイズは低照度側であられる。例えば図 39A に示している。ここで、kTC ノイズは、電荷量では (kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle 露光 (中照度) と Long 露光で低照度の境界においては、後者の SN を前者の SN よりも十分に良くする必要がある。

【0356】

[6.3 負帰還回路の構成と動作例]

図 36 はフォトダイオード PD と蓄積容量素子 C 1 の電荷の蓄積に関するタイミングの一例を示したものである。フォトダイオード PD は 1V 期間 (1 垂直同期期間) を露光し続けて電荷量は Q 0 である。このフォトダイオード PD から溢れた電荷を受ける蓄積容量素子 C 1 は Q 1 信号となる。さらに蓄積容量素子 C 1 から溢れた電荷を受ける蓄積容量素子 C 2 は Q 2 信号となる。Q 0 と Q 1 と Q 2 は完全に同一タイミングで露光する。

【0357】

ローリングシャッター方式では、リセットは行走査によって行ごとに行う。その後、露光をスタートし、露光時間は $T_{Q0} = T_{Q1} = T_{Q2}$ で表される。

【0358】

図 35A を用いて、タイミングの一例を説明する。

【0359】

まずは、時刻 t 1 から t 2 においてフォトダイオード PD と FD 0、FD 1、FD 2 をリセットして露光スタートを待つ。そして時刻 t 3 から t 4 においてシャッター動作を行い露光がスタートする。時刻 t 5 において露光時間は終了する。

【0360】

時刻 t 5 から t 6 の間にリセット動作を行う。時刻 t 6 から t 7 の間に HCG のリセット成分は読み出される。次に時刻 t 7 から t 8 においてフォトダイオードに蓄積された信号電荷を転送信号 TG によって FD 0 に転送する。時刻 t 8 から t 9 の間に HCG の信号成分は読み出される。

【0361】

t 9 においてフォトダイオードに蓄積された信号電荷を、転送信号 GC 1 を ON することにより FD 1 に転送する。時刻 t 9 から t 10 においてフォトダイオードに蓄積された信号電荷を転送信号 TG によって FD 1 に転送する。時刻 t 10 から t 11 の間に LCG の信号成分は読み出される。

【0362】

t 11 においてフォトダイオードに蓄積された信号電荷を、転送信号 GC 2 を ON する

10

20

30

40

50

ことによりFD2に転送する。時刻t11からt12においてフォトダイオードに蓄積された信号電荷を転送信号TGによってFD1に転送する。時刻t12からt13の間にLCGの信号成分は読み出される。

【0363】

時刻t13からt14の間にLCGのリセット動作を行う。時刻t14からt15の間にLCGのリセット成分は読み出される。

【0364】

時刻t15において、GC2をOFFする。時刻t15からt16の間にMCGのリセット動作を行う。時刻t16からt17の間にMCGのリセット成分は読み出される。

【0365】

ここで、時刻t3とt4のシャッター期間、時刻t13とt14のリセット期間、時刻t15とt16のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路21がはたらき、リセット制御信号RSとゲイン制御信号GC2を緩やかにOFFさせることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ(RS)とゲイン制御信号(GC2)にはスロープ状の信号を印加する様子を示している。

【0366】

[6.4 ダイナミックレンジの拡大]

本実施の形態の特徴は、WDRを合成するLong、Middle、Shortの3フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【0367】

図37はWDRの画素内での合成方法の概要を示す。図34Bは、3フレームを用いたWDR合成をする信号処理部の構成例を示す図である。WDRとしては、Long露光(低照度)は Q_0 の信号電荷、Middle露光(中照度)は $(Q_0 + Q_1)$ の信号電荷、Short露光(高照度)は $(Q_0 + Q_1 + Q_2)$ の信号電荷として、WDRを合成する。

【0368】

図37の[1][2][3][4]の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1]は電荷蓄積レベルを示す。[2]はFD電位を示す。[3]はAD変換後の値を示す。[4]はSNを示す。

【0369】

図38は、図37のHCG読み出し、MCG読み出しおよびLCG読み出しにおけるFD電位を示す図である。すなわち、低照度フレームを読み出すための1回目のRead1、中照度フレームを読み出すための2回目のRead2、高照度フレームを読み出すための3回目のRead3の信号電荷量とFD電位を表す図である。

【0370】

図39A~図39Dは、実施の形態6に係る被写体照度とゲイン(SN比)との関係を示す図である。

【0371】

図39A、図39Bは、比較例として、負帰還回路21を備えない場合のLCG読み出しにおける被写体照度とゲイン(SN比)との関係を示す図である。図39Aではアナログゲインが0dBであり、図39Bではアナログゲインが24dBである。

【0372】

図39C、図39Dは、実施の形態6に係るLCG読み出しにおける被写体照度とゲイン(SN比)との関係を示す図である。図39Cではアナログゲインが0dBであり、図39Dではアナログゲインが30dBである。

【0373】

図39Aは、実際に1回目のRead1をWDRのLongフレーム(低照度フレーム)、2回目のRead2をWDRのMiddleフレーム(中照度フレーム)3回目のRead3をWDRのShortフレーム(高照度フレーム)として合成したものである。

10

20

30

40

50

フレームのつなぎ部のSNは20dB以上、ダイナミックレンジは120dB以上である。)ダイナミックレンジは、蓄積容量によって、非常に暗い照度(0.1Lux)から非常に明るい照度(10万Lux:太陽光に相当)まで拡大されている。

【0374】

信号処理部70を構成するWDR合成回路76の詳細は図34Bである。第1低照度フレームの画素信号(Long露光)と第2中照度フレームの画素信号(Middle露光)と第3高照度フレームの画素信号(Short露光)を合成する。この合成により、ワイドダイナミックレンジ機能(WDR機能)を実現する、つまり、ダイナミックレンジが拡大される。

【0375】

低照度領域でのフレームの画素信号(Long露光)は画素内ゲインが高く設定され、中照度領域のフレームでの画素信号(Middle露光)は画素内ゲインが中間に設定され、高照度領域のフレームでの画素信号(Short露光)は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

【0376】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジとSNの改善を両立することが可能になる。

【0377】

本実施例では、このリセットノイズを負帰還回路21にて低減させるため、従来技術よりも、ゲインを上げた状態で使用することができる。例えば、対策がないときは図39Bに示すようにアナログゲインは24dBまでしか伸ばすことができなかった。しかし、リセットノイズを低減する対策があるときには、図39Dに示すようにアナログゲインは30dBまで使用することができる。なお、使用の許容値はSN20dB以上としている。

【0378】

(実施の形態7)

実施の形態7における固体撮像装置100について実施の形態3との差分の観点で説明する。固体撮像装置100の構成例については、画素のゲイン制御トランジスタMCGの追加、水平走査線群15の制御数には違いがあるが、それ以外は同じ構成である。

【0379】

実施の形態3Aは高照度領域の信号と低照度領域の信号を選択する手段を設けたが、実施の形態7は高照度領域の信号と中間照度の信号と低照度領域の信号の3フレームを合成する手段を設けている。このため、各フレームの境界のSNを良好にすることができ、また、リセットノイズ低減の効果によりアナログゲインを高くして使用することができ、低照度特性が良化させることができる。

【0380】

[7.1 画素回路の構成例]

次に、画素回路3の構成例について説明する。

【0381】

図40は、実施の形態7に係る画素回路3と負帰還回路21とを含む要部の回路例を示す図である。同図は、図1Cの第3構成例と同等、すなわち、蓄積回路を横方向に2段備える構成例と同等である。以下では、異なる点を中心に説明する。

【0382】

[7.2 本実施形態の読み出し動作例]

図41Aは、実施の形態7での1フレームの読み出し順を示すタイムチャートである。

【0383】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタGC、蓄積用転送トランジスタTGC1のオンおよびオフに応じて高いゲインと中間ゲイン(MCG)と低いゲインとに選択的に切り替え可能である。

【0384】

1Hの通常のCDS順序は、HCGの場合は、HCG(R:リセット成分) HCG(

10

20

30

40

50

S：信号成分）となる。この遷移は浮遊拡散層FD0の変換ゲインが高い状態でのフォトダイオード(PD)から浮遊拡散層FD0への信号電荷の読み出しとなる。

【0385】

この遷移は、通常のCDSであるためリセットノイズをキャンセルしてゼロにすることができる。

【0386】

図41Bは、図41AのHCG読み出し、MCG読み出しおよびLCG読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。同図は1HのCDS順序であり、読み出し順は、MCG(R：リセット成分) HCG(R：リセット成分) HCG(S：信号成分) MCG(S：信号成分) LCG(S：信号成分) LCG(R：リセット成分)となる。

10

【0387】

中間ゲイン(MCG)ではこの遷移は浮遊拡散層FD1の変換ゲインが低い状態での蓄積容量素子C0と蓄積容量素子C3から浮遊拡散層FD0への信号電荷の読み出しとなる。

【0388】

低ゲイン(LCG)ではこの遷移は浮遊拡散層FD2の変換ゲインが低い状態での蓄積容量素子C0と蓄積容量素子C3と蓄積容量素子C4から浮遊拡散層FD0への信号電荷の読み出しとなる。

【0389】

この遷移は、LCGでは、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

20

【0390】

また、このShort露光(高照度)でのkTCノイズは低照度側であらわれる。例えば図18Bに示している。ここで、kTCノイズは、電荷量では(kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle露光(中照度)とLong露光で低照度の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0391】

[7.3 負帰還回路の構成と動作例]

30

図36はフォトダイオードPDと2つの蓄積容量素子C1、C2の電荷の蓄積に関するタイミングの一例を示す図である。フォトダイオードPDは1V期間(1垂直同期期間)を露光し続けて電荷量はQ0である。このフォトダイオードPDから溢れた電荷を受ける蓄積容量素子C1はQ1信号となる。さらに蓄積容量素子C1から溢れた電荷を受ける蓄積容量素子C4はQ2信号となるQ0とQ1とQ2は完全に同一タイミングで露光する。

【0392】

ローリングシャッター方式では、リセットは行走査によって行ごとに行う。その後、露光をスタートし、露光時間は $T_{Q0} = T_{Q1} = T_{Q2}$ で表される。

【0393】

図41Aを用いて、タイミングの一例を説明する。

40

【0394】

まずは、時刻t1からt2においてフォトダイオードPDとFD0、FD1、FD2をリセットして露光スタートを待つ。そして時刻t3からt4においてシャッター動作を行い露光がスタートする。時刻t5において露光時間は終了する。

【0395】

まず時刻t5においてゲイン制御信号GC1をONすることによりによってFD1に転送する。時刻t5からt6の間にリセット動作を行う。時刻t6からt7の間にHCGのリセット成分は読み出される。

【0396】

次に時刻t7からt8の間にリセット動作を行う。時刻t8からt9の間にHCGのリ

50

セット成分は読み出される。

【0397】

次に時刻 t_9 から t_{10} においてフォトダイオードに蓄積された信号電荷を転送信号 TG によって FD_0 に転送する。時刻 t_{10} から t_{11} の間に HCG の信号成分は読み出される。

【0398】

時刻 t_{11} においてフォトダイオードに蓄積された信号電荷を、転送信号 GC_1 を ON することによって FD_1 に転送する。時刻 t_{11} から t_{12} においてフォトダイオードに蓄積された信号電荷を転送信号 TG によって FD_1 に転送する。時刻 t_{12} から t_{13} の間に HCG の信号成分は読み出される。

10

【0399】

時刻 t_{13} においてフォトダイオードに蓄積された信号電荷を、蓄積用転送トランジスタ TGC を ON することにより FD_2 に転送する。時刻 t_{13} から t_{14} において蓄積容量素子 C_2 に蓄積された信号電荷を転送信号 TGC によって FD_2 に転送する。時刻 t_{14} から t_{15} の間に LCG の信号成分は読み出される。

【0400】

時刻 t_{15} から t_{16} の間にリセット動作を行う。時刻 t_{16} から t_{17} の間に MCG のリセット成分は読み出される。

【0401】

時刻 t_{16} において、各トランジスタを OFF する。

20

【0402】

ここで、時刻 t_3 と t_4 のシャッター期間、また、時刻 t_{15} と t_{16} のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路 2_1 がはたらき、リセット制御信号 RS と蓄積電荷用転送素子 TGC を緩やかに OFF させることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ (RS) と蓄積電荷用転送素子 (TGC) にはスロープ状の信号を印加する様子を実線で示している。

【0403】

[7.4 ダイナミックレンジの拡大]

本実施の形態の特徴は、 WDR を合成する $Long$ 、 $Middle$ 、 $Short$ の3フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

30

【0404】

図37は WDR の画素内での合成方法の概要を示す説明図である。図34Bは、3フレームを用いた WDR 合成をする信号処理部の構成例を示す図である。 WDR としては、 $Long$ 露光 (低照度) は Q_0 の信号電荷、 $Middle$ 露光 (中照度) は $(Q_0 + Q_1)$ の信号電荷、 $Short$ 露光 (高照度) は $(Q_0 + Q_1 + Q_2)$ の信号電荷として、 WDR を合成する。

【0405】

図37の [1] [2] [3] [4] の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1] は電荷蓄積レベルを示す。[2] は FD 電位を示す。[3] は AD 変換後の値を示す。[4] は SN を示す。

40

【0406】

図37は、低照度フレームを読み出すための1回目の $Read_1$ 、中照度フレームを読み出すための2回目の $Read_2$ 、高照度フレームを読み出すための3回目の $Read_3$ の信号電荷量と FD 電位を表す図である。

【0407】

図39A ~ 図39Dは、実施の形態7に係る被写体照度とゲイン (SN 比) との関係を示す図である。

【0408】

図39A、図39Bは、比較例として、負帰還回路 2_1 を備えない場合の LCG 読み出

50

しにおける被写体照度とゲイン（SN比）との関係を示す図である。図39Aではアナログゲインが0dBであり、図39Bではアナログゲインが24dBである。

【0409】

図39C、図39Dは、実施の形態6に係るLCG読み出しにおける被写体照度とゲイン（SN比）との関係を示す図である。図39Cではアナログゲインが0dBであり、図39Dではアナログゲインが30dBである。

【0410】

図39Aは、実際に1回目のRead1をWDRのLongフレーム（低照度フレーム）、2回目のRead2をWDRのMiddleフレーム（中照度フレーム）3回目のRead3をWDRのShortフレーム（高照度フレーム）として合成したものである。フレームのつながり部のSNは20dB以上、ダイナミックレンジは120dB以上である。ダイナミックレンジは、蓄積容量によって、非常に暗い照度（0.1Lux）から非常に明るい照度（10万Lux：太陽光に相当）まで拡大されている。

10

【0411】

信号処理部70を構成するWDR合成回路76の詳細は図34Bである。第1低照度フレームの画素信号（Long露光）と第2中照度フレームの画素信号（Middle露光）と第3高照度フレームの画素信号（Short露光）を合成する。この合成により、ワイドダイナミックレンジ機能（WDR機能）を実現する、つまり、ダイナミックレンジが拡大される。

【0412】

低照度領域でのフレームの画素信号（Long露光）は画素内ゲインが高く設定され、中照度領域のフレームでの画素信号（Middle露光）は画素内ゲインが中間に設定され、高照度領域のフレームでの画素信号（Short露光）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

20

【0413】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジとSNの改善を両立することが可能になる。

【0414】

（実施の形態8）

実施の形態6は1V露光あるためリード行とシャッター行が同一の読み出しであったためフィードバックアンプが1つであり、実施の形態8はリード行とシャッター行が同一でないためフィードバックアンプが2つであるときの読み出しである。それぞれ独立に負帰還を構成することができ、1フレーム期間内で露光時間を自由に、しかも複数回設定できる。

30

【0415】

[8.1 画素回路の構成例]

次に、画素回路3の構成例について説明する。

【0416】

図42は、実施の形態8に係る画素回路3と負帰還回路21とを含む要部の回路例を示す図である。同図は、図1Aの第1構成例、または、実施の形態5の図32の構成例に対して、第2のリセットトランジスタRS2と、選択トランジスタSEL2と、電流源と、負帰還回路21aとが追加された点が異なる。

40

【0417】

これによれば、異なる2つの画素行に対して負帰還回路21、21aによる負帰還によるリセットを行うことができる。例えば、1つの行に露光開始時のリセットを実行し、かつ、他の行に読み出し時のリセットを実行することができる。

【0418】

以下異なる点を中心に説明する。

【0419】

[8.2 本実施形態の読み出し動作例]

図43Aは、実施の形態8Aでの1フレームの読み出し順を示すタイムチャートである。

50

【0420】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタGC1、GC2のオンおよびオフに応じて高いゲインと中間ゲイン(MCG)と低いゲイン(LCG)とに選択的に切り替え可能である。

【0421】

1Hの通常のCDS順序は、HCGの場合は、HCG(R:リセット成分) HCG(S:信号成分)となる。この遷移は浮遊拡散層FD0の変換ゲインが高い状態でのフォトダイオードPDから浮遊拡散層FD0への信号電荷の読み出しとなる。この遷移は、通常のCDSであるためリセットノイズをキャンセルしてゼロにすることができる。

【0422】

MCGの場合は、MCG(R:リセット成分) MCG(S:信号成分)となる。この遷移は浮遊拡散層FD0とFD1の変換ゲインが中間の状態でのフォトダイオードPDから浮遊拡散層FD0への信号電荷の読み出しとなる。

【0423】

LCGの場合は、LCG(R:リセット成分) LCG(S:信号成分)となる。この遷移は浮遊拡散層FD0とFD1とFD2の変換ゲインが中間の状態でのフォトダイオードPDから浮遊拡散層FD0への信号電荷の読み出しとなる。この遷移は、通常のCDSではないのでリセットノイズをキャンセルできず、負帰還回路21を使ってリセットノイズを低減する。

【0424】

図43Bは、図43AのHCG読み出し、MCG読み出しおよびLCG読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。同図は1HのCDS順序であり、HCG(R:リセット成分) HCG(S:信号成分) MCG(S:信号成分) MCG(R:リセット成分) LCG(S:信号成分) LCG(R:リセット成分)となる。

【0425】

このMCGとLCGの遷移は、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

【0426】

このMiddle露光(中照度)でのkTCノイズは中照度であらわれる。ここで、kTCノイズは、電荷量では(kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle露光(中照度)とLong露光で低照度の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0427】

このShort露光(高照度)でのkTCノイズは低照度側であらわれる。ここで、kTCノイズは、電荷量では(kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle露光(中照度)とLong露光で低照度の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0428】

[8.3 負帰還回路の構成と動作例]

図44はフォトダイオードPDと蓄積容量素子C1と蓄積容量素子C2の電荷の蓄積に関するタイミングの一例を示したものである。これらPD, C1, C2の蓄積時間を同一にした状態で、1回目の露光時間をT_{Q0}とし、2回目の露光時間をT_{Q1}とし、3回目の露光時間をT_{Q2}とし、T_{Q0} > T_{Q1} > T_{Q2}の関係で連続的に1V期間(1垂直同期期間)を露光する。

【0429】

フォトダイオードPDの電荷はQ₀、蓄積容量素子C1の電荷はQ₁、蓄積容量素子C

10

20

30

40

50

2の電荷は Q_2 とした場合、 T_{Q0} では Q_0 の信号電荷、 T_{Q1} では $Q_0 + Q_1$ の信号電荷、 T_{Q2} では $Q_0 + Q_1 + Q_2$ の信号電荷が蓄積される。

【0430】

ローリングシャッター方式では、リセットは行走査によって行ごとに行う。フォトダイオードからの電荷の読出しは、蓄積容量素子 C_1 、 C_2 へ行ごとに行う。その後、ローリングシャッター方式で、蓄積容量素子 C_1 、 C_2 の信号電荷は読み出されることになる。

【0431】

図43Aを用いて、タイミングの一例を説明する。

【0432】

まずは、時刻 t_1 から t_2 においてフォトダイオードPDとFD0、FD1、FD2をリセットして露光スタートを待つ。そして時刻 t_3 から t_4 においてシャッター動作を行い露光がスタートする。時刻 t_5 において露光時間は終了する。

10

【0433】

時刻 t_5 から t_6 の間にリセット動作を行う。時刻 t_6 から t_7 の間にHCGのリセット成分は読み出される。次に時刻 t_7 から t_8 においてフォトダイオードに蓄積された信号電荷を転送信号(TG)によってFD0に転送する。時刻 t_8 から t_9 の間にHCGの信号成分は読み出される。

【0434】

時刻 t_9 においてフォトダイオードに蓄積された信号電荷を、転送信号GC1をONすることによってFD1に転送する。時刻 t_9 から t_{10} においてフォトダイオードに蓄積された信号電荷を転送信号(TG)によってFD1に転送する。時刻 t_{10} から t_{11} の間にLCGの信号成分は読み出される。

20

【0435】

次は、時刻 t_9 から t_{10} においてフォトダイオードPDとFD0、FD1、FD2をリセットして露光スタートを待つ。そして時刻 t_{11} から t_{12} においてシャッター動作を行い露光がスタートする。時刻 t_{13} において露光時間は終了する。

【0436】

時刻 t_{13} において蓄積容量素子 C_1 に蓄積された信号電荷を、転送信号GC1をONすることによってFD1に転送する。時刻 t_{13} から t_{14} においてフォトダイオードに蓄積された信号電荷と蓄積容量素子 C_1 に蓄積された電荷を転送信号(TG)によってFD1に転送する。時刻 t_{14} から t_{15} の間にLCGの信号成分は読み出される。

30

【0437】

時刻 t_{15} から t_{16} の間にリセット動作を行う。時刻 t_{16} から t_{17} の間にHCGのリセット成分は読み出される。

【0438】

次は、時刻 t_{17} から t_{18} においてフォトダイオードPDとFD0、FD1、FD2をリセットして露光スタートを待つ。そして時刻 t_{19} から t_{20} においてシャッター動作を行い露光がスタートする。時刻 t_{21} において露光時間は終了する。

【0439】

時刻 t_{21} において蓄積容量素子 C_2 に蓄積された信号電荷を、転送信号GC2をONすることによってFD1に転送する。時刻 t_{23} から t_{24} においてフォトダイオードに蓄積された信号電荷と蓄積容量素子 C_1 に蓄積された電荷と蓄積容量素子 C_2 に蓄積された電荷を転送信号(TG)によってFD1に転送する。時刻 t_{22} から t_{23} の間にLCGの信号成分は読み出される。

40

【0440】

時刻 t_{23} から t_{24} の間にリセット動作を行う。時刻 t_{24} から t_{25} の間にHCGのリセット成分は読み出される。

【0441】

ここで、時刻 t_{11} と t_{12} のシャッター期間、時刻 t_{15} と t_{16} のリセット期間、時刻 t_{19} と t_{20} のシャッター期間、時刻 t_{23} と t_{24} のリセット期間にはリセット

50

ノイズが発生する。このため、この期間には負帰還回路 2 1 がはたらき、リセット制御信号 R S とゲイン制御信号 G C 2 を緩やかに O F F させることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ (R S) とゲイン制御信号 (G C 2) にはスロープ状の信号を印加する様子を示している。

【 0 4 4 2 】

[8 . 4 ダイナミックレンジの拡大]

実施形態 1 ~ 7 においては、WDR を合成する L o n g、M i d d l e、S h o r t の 3 フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることであった。

【 0 4 4 3 】

本実施の形態 8 の特徴は、WDR を合成する L o n g、M i d d l e、S h o r t の 3 フレームは、シャッターとリードで 2 つの負帰還回路 2 1、2 1 a を備えるため、独立に時間を変えることができる。このため、例えば、露光時間を短くすることにより D レンジは拡大することができる。

【 0 4 4 4 】

実施の形態 8 に係る被写体照度とゲイン (S N 比) との関係は実施形態 6、7 での図 3 9 A ~ 図 3 9 D に対して、露光時間を可変することにより、ダイナミックレンジを拡大することができる。

【 0 4 4 5 】

P D、C 1、C 2 の蓄積時間を同一にした状態で、例えば、1 回目の露光時間を $T_Q 0$ とし、2 回目の露光時間を $T_Q 1$ とし、3 回目の露光時間を $T_Q 2$ とし、 $T_Q 0 > T_Q 1 > T_Q 2$ の関係で連続的に 1 V 期間 (1 垂直同期期間) を露光する。

【 0 4 4 6 】

このとき、フォトダイオード P D の電荷は $Q 0$ 、蓄積容量素子 C 1 の電荷は $Q 1$ 、蓄積容量素子 C 2 の電荷は $Q 2$ とした場合、 $T_Q 0$ では $Q 0$ の信号電荷、 $T_Q 1$ では $Q 0 + Q 1$ の信号電荷、 $T_Q 2$ では $Q 0 + Q 1 + Q 2$ の信号電荷が蓄積される。

【 0 4 4 7 】

低照度領域でのフレームの画素信号 (L o n g 露光) は画素内ゲイン \times 露光時間が高く設定され、中照度領域のフレームでの画素信号 (M i d d l e 露光) は画素内ゲイン \times 露光時間が中間に設定され、高照度領域のフレームでの画素信号 (S h o r t 露光) は画素内ゲイン \times 露光時間が低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

【 0 4 4 8 】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジと S N の改善を両立することが可能になる。

【 0 4 4 9 】

ここで、例として、3 枚露光の L i n e - b y - L i n e 制御としたが、3 枚以上の露光としても実現できる。

【 0 4 5 0 】

(実施の形態 9)

実施の形態 7 は 1 V 露光あるためリード行とシャッター行が同一の読出しであったためフィードバックアンプが 1 つであり、実施の形態 9 はリード行とシャッター行が同一でないためフィードバックアンプが 2 つであるときの読出しである。それぞれ独立に負帰還を構成することができ、1 フレーム期間内で露光時間を自由に、しかも複数回設定できる。

【 0 4 5 1 】

[9 . 1 画素回路の構成例]

次に、画素回路 3 の構成例について説明する。

【 0 4 5 2 】

図 4 5 は、実施の形態 9 に係る画素回路 3 と負帰還回路 2 1 とを含む要部の回路例を示す図である。同図は、図 1 C の第 3 構成例、または、実施の形態 7 の図 4 0 の構成例に対

10

20

30

40

50

して、第2のリセットトランジスタRS2と、選択トランジスタSEL2と、電流源と、負帰還回路21aとが追加された点が異なる。

【0453】

これによれば、異なる2つの画素行に対して負帰還回路21、21aによるリセットを行うことができる。例えば、1つの行に露光開始時のリセットを実行し、かつ、他の行に読み出し時のリセットを実行することができる。

【0454】

[9.2 本実施形態の読み出し動作例]

図46Aは、実施の形態9での1フレームの読み出し順を示すタイムチャートである。

【0455】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタGC1、蓄積用転送トランジスタ(TG)Cのオンおよびオフに応じて高いゲインと中間ゲイン(MCG)と低いゲインとに選択的に切り替え可能である。

【0456】

1Hの通常のCDS順序は、HCGの場合は、HCG(R:リセット成分) HCG(S:信号成分)となる。この遷移は浮遊拡散層FD0の変換ゲインが高い状態でのフォトダイオードPDから浮遊拡散層FD0への信号電荷の読み出しとなる。この遷移は、通常のCDSであるためリセットノイズをキャンセルしてゼロにすることができる。

【0457】

MCGの場合は、MCG(R:リセット成分) MCG(S:信号成分)となる。この遷移は浮遊拡散層FD0とFD1の変換ゲインが中間の状態でのフォトダイオード(PD)から浮遊拡散層FD0への信号電荷の読み出しとなる。

【0458】

LCGの場合は、LCG(R:リセット成分) LCG(S:信号成分)となる。この遷移は浮遊拡散層FD0とFD1とFD2の変換ゲインが中間の状態でのフォトダイオードPDから浮遊拡散層FD0への信号電荷の読み出しとなる。この遷移は、通常のCDSではないのでリセットノイズをキャンセルできず、負帰還回路を使ってリセットノイズを低減する。

【0459】

図46Bは、図46AのHCG読み出し、MCG読み出しおよびLCG読み出しにおけるリセット成分と信号成分の読み出し順序を示す図である。同図は、は1HのCDS順序であり、HCG(R:リセット成分) HCG(S:信号成分) MCG(S:信号成分) MCG(R:リセット成分) LCG(S:信号成分) LCG(R:リセット成分)となる。

【0460】

このMCGとLCGの遷移は、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

【0461】

このMiddle露光(中照度)でのkTCノイズは中照度であらわれる。ここで、kTCノイズは、電荷量では(kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle露光(中照度)とLong露光で低照度の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0462】

このShort露光(高照度)でのkTCノイズは低照度側であらわれる。ここで、kTCノイズは、電荷量では(kTC)、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Middle露光(中照度)とLong露光で低照度の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

10

20

30

40

50

【 0 4 6 3 】

[9 . 3 負帰還回路の構成と動作例]

図 4 4 はフォトダイオード P D と蓄積容量素子 C 1 と蓄積容量素子 C 2 の電荷の蓄積に関するタイミングの一例を示す図である。これら P D , C 1 , C 2 の蓄積時間を同一にした状態で、1 回目の露光時間を $T_Q 0$ とし、2 回目の露光時間を $T_Q 1$ とし、3 回目の露光時間を $T_Q 2$ とし、 $T_Q 0 > T_Q 1 > T_Q 2$ の関係で連続的に 1 V 期間 (1 垂直同期期間) を露光する。

【 0 4 6 4 】

フォトダイオード P D の電荷は $Q 0$ 、蓄積容量素子 C 3 の電荷は $Q 1$ 、蓄積容量素子 C 4 の電荷は $Q 2$ とした場合、 $T_Q 0$ では $Q 0$ の信号電荷、 $T_Q 1$ では $Q 0 + Q 1$ の信号電荷、 $T_Q 2$ では $Q 0 + Q 1 + Q 2$ の信号電荷が蓄積される。

10

【 0 4 6 5 】

図 4 6 A を用いて、タイミングの一例を説明する。

【 0 4 6 6 】

まずは、時刻 $t 1$ から $t 2$ においてフォトダイオード P D と F D 0、F D 1、F D 2 をリセットして露光スタートを待つ。そして時刻 $t 3$ から $t 4$ においてシャッター動作を行い露光がスタートする。時刻 $t 5$ において露光時間は終了する。

【 0 4 6 7 】

時刻 $t 5$ から $t 6$ の間にリセット動作を行う。時刻 $t 6$ から $t 7$ の間に H C G のリセット成分は読み出される。次に時刻 $t 7$ から $t 8$ においてフォトダイオードに蓄積された信号電荷を転送信号 (T G) によって F D 0 に転送する。時刻 $t 8$ から $t 9$ の間に H C G の信号成分は読み出される。

20

【 0 4 6 8 】

時刻 $t 9$ においてフォトダイオードに蓄積された信号電荷を、転送信号 G C 1 を O N することによって F D 1 に転送する。時刻 $t 9$ から $t 1 0$ においてフォトダイオードに蓄積された信号電荷を転送信号 (T G) によって F D 1 に転送する。時刻 $t 1 0$ から $t 1 1$ の間に L C G の信号成分は読み出される。

【 0 4 6 9 】

次は、時刻 $t 9$ から $t 1 0$ においてフォトダイオード P D と F D 0、F D 1、F D 2 をリセットして露光スタートを待つ。そして時刻 $t 1 1$ から $t 1 2$ においてシャッター動作を行い露光がスタートする。時刻 $t 1 3$ において露光時間は終了する。

30

【 0 4 7 0 】

時刻 $t 1 3$ において蓄積容量素子 C 1 に蓄積された信号電荷を、転送信号 G C 1 を O N することによって F D 1 に転送する。時刻 $t 1 3$ から $t 1 4$ においてフォトダイオードに蓄積された信号電荷と蓄積容量素子 C 1 に蓄積された電荷を転送信号 (T G) によって F D 1 に転送する。時刻 $t 1 4$ から $t 1 5$ の間に L C G の信号成分は読み出される。

【 0 4 7 1 】

時刻 $t 1 5$ から $t 1 6$ の間にリセット動作を行う。時刻 $t 1 6$ から $t 1 7$ の間に H C G のリセット成分は読み出される。

【 0 4 7 2 】

次は、時刻 $t 1 7$ から $t 1 8$ においてフォトダイオード P D と F D 0、F D 1、F D 2 をリセットして露光スタートを待つ。そして時刻 $t 1 9$ から $t 2 0$ においてシャッター動作を行い露光がスタートする。時刻 $t 2 1$ において露光時間は終了する。

40

【 0 4 7 3 】

時刻 $t 2 1$ において蓄積容量素子 C 4 に蓄積された信号電荷を蓄積用転送トランジスタ (T G) C を O N することによりによって F D 1 に転送する。時刻 $t 2 3$ から $t 2 4$ においてフォトダイオードに蓄積された信号電荷と蓄積容量素子 C 1 に蓄積された電荷と蓄積容量素子 C 2 に蓄積された電荷を転送信号 (T G) と蓄積用転送トランジスタ (T G) C によって F D 1 に転送する。時刻 $t 2 2$ から $t 2 3$ の間に L C G の信号成分は読み出される。

50

【0474】

時刻 t_{23} から t_{24} の間にリセット動作を行う。時刻 t_{24} から t_{25} の間に HCG のリセット成分は読み出される。

【0475】

ここで、時刻 t_{11} と t_{12} のシャッター期間、また、時刻 t_{15} と t_{16} のリセット期間にはリセットノイズが発生する。また、時刻 t_{19} と t_{20} のシャッター期間、また、時刻 t_{23} と t_{24} のリセット期間にはリセットノイズが発生する。このため、この期間には負帰還回路 21 がはたらき、リセット制御信号 RS と蓄積電荷用転送素子 TGC を緩やかに OFF させることにより、リセットノイズは低減することになる。このときの、リセットトランジスタ (RS) と蓄積電荷用転送素子 (TGC) にはスロープ状の信号を印加する様子を実線で示している。もしくは、他の方法として、時刻 t_{11} と t_{12} のシャッター期間、時刻 t_{19} と t_{20} のシャッター期間に、負帰還回路 21 をはたらかせ、リセット制御信号 RS を緩やか OFF させて、蓄積電荷用転送素子 TGC を急峻に OFF させる様子を破線で示している。このとき、電荷蓄積の法則により、蓄積容量素子 C4 のリセットノイズは低減しないが、FD0 には正負逆方向のリセットノイズが発生していることになる。信号読出 (LCG) までは FD 部はリセットされないため、このとき、蓄積容量素子 C4 と FD 部のリセットノイズはキャンセルされてゼロとすることができる。

10

【0476】

[9.4 ダイナミックレンジの拡大]

実施形態 1 ~ 7 においては、WDR を合成する Long、Middle、Short の 3 フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることであった。

20

【0477】

本実施の形態 9 の特徴は、WDR を合成する Long、Middle、Short の 3 フレームは、シャッターとリードで 2 つの負帰還回路 21 を備えるため、独立に時間を変えることができる。このため、例えば、露光時間を短くすることにより Dレンジは拡大することができる。

【0478】

実施の形態 9 に係る被写体照度とゲイン (SN 比) との関係は実施形態 6、7 での図 39A ~ 図 39D に対して、露光時間を可変することにより、ダイナミックレンジを拡大することができる。

30

【0479】

PD, C1, C2 の蓄積時間を同一にした状態で、例えば、1 回目の露光時間を T_{Q0} とし、2 回目の露光時間を T_{Q1} とし、3 回目の露光時間を T_{Q2} とし、 $T_{Q0} > T_{Q1} > T_{Q2}$ の関係で連続的に 1 V 期間 (1 垂直同期期間) を露光する。

【0480】

このとき、フォトダイオード PD の電荷は Q_0 、蓄積容量素子 C3 の電荷は Q_1 、蓄積容量素子 C4 の電荷は Q_2 とした場合、 T_{Q0} では Q_0 の信号電荷、 T_{Q1} では $Q_0 + Q_1$ の信号電荷、 T_{Q2} では $Q_0 + Q_1 + Q_2$ の信号電荷が蓄積される。

【0481】

低照度領域でのフレームの画素信号 (Long 露光) は画素内ゲイン \times 露光時間が高く設定され、中照度領域のフレームでの画素信号 (Middle 露光) は画素内ゲイン \times 露光時間が中間に設定され、高照度領域のフレームでの画素信号 (Short 露光) は画素内ゲイン \times 露光時間が低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

40

【0482】

このように、本実施の形態により、蓄積容量素子のリセットノイズを低減した状態で、ダイナミックレンジと SN の改善を両立することが可能になる。

【0483】

ここで、例として、3 枚露光の Line-by-Line 制御としたが、3 枚以上の露

50

光としても実現できる。

【0484】

(実施の形態10)

以下、図面を参照しながら、実施の形態10に係る撮像装置について説明する。なお、本実施の形態に備わる撮像装置は、上述した実施の形態1～9に係る固体撮像装置100を1つ以上備える。以下、詳細を説明する。

【0485】

図47のビューシステムは、実施の形態10に係る撮像装置の構成例を示すブロック図である。同図の撮像装置は、CIS(CMOS Image Sensor)91、ISP(Image Signal Processor)92およびモニタ9を備え、例えば、デジタルカメラやスマートフォンのカメラである。CIS91は、各実施の形態に示した固体撮像装置100である。ISP92は、CIS91からの画像信号を受けて、画像の拡大、縮小、圧縮符号化、復号化等々の画像処理を行う。モニタ93は、撮像時のユーザ確認用のモニタである。

10

【0486】

なお、CIS91とISP92とは、1チップのSoC(System on Chip)90であってもよいし、別チップであってもよい。CIS91とISP92とが別チップある場合、信号処理部70は、CIS91に備えられてもよいし、CIS92に備えられてもよい。また、信号処理部70の一部は回路ではなくソフトウェアにより実現してもよい。

20

【0487】

また、図48のADAS(先進運転支援システム)や自動運転でのセンシングシステムは、実施の形態10に係る撮像装置の他の構成例を示すブロック図である。同図の撮像装置は、CIS(CMOS Image Sensor)91、ISP(Image Signal Processor)92、センサー94、センサーECU(Electronic Control Unit)95、警告部96、および制御部97を備え、例えば、自動車に搭載されるカメラシステムである。CIS91とISP92とは、信号処理部70と同様である。センサー94は、例えば、測距用のレーダ(radar)センサー、測距用のライダー(Lidar: Light Detection and Ranging)センサーである。

30

【0488】

センサーECU95は、ISP92、センサー94からの信号を受けた、警告部96および制御部97を制御する。警告部96は、例えば、自動車のインストルメントパネル内の各種の状態表示灯や警告灯等である。制御部97は、例えば、自動車のステアリングやブレーキ等を動かすアクチュエーター等を制御する。

【0489】

なお、図2の撮像装置は、ビューシステムではモニタに接続され、ADAS(Advanced Driver Assistance System: 先進運転支援システム)や自動運転などのセンシングシステムに対応し、前記センシングシステムではセンサーECUを介して、警告または制御(ステアリング、ブレーキなど)を実施するようにしてもよい。

40

【0490】

図49は、実施の形態10に係る撮像装置の自動車M1への搭載例を示す図である。図50は、実施の形態10に係る図49の搭載例における撮像範囲の一例を示す図である。

【0491】

図49では、例えば図2の撮像装置が複数の取り付け箇所C1～C9のそれぞれに取り付けられる。取り付け箇所C1は、自動車M1の前方部分である。取り付け箇所C2は、自動車M1の車体左側部分である。取り付け箇所C3は、自動車M1の車体右側部分である。取り付け箇所C4は、左側ドアミラーである。取り付け箇所C5は、右側ドアミラーである。取り付け箇所C6は、ルームミラーである。取り付け箇所C7は、自動車M1の後方中央部分である。取り付け箇所C8は、自動車M1の後方左側部分である。取り付け

50

箇所C 9は、自動車M 1の後方右側部分である。

【0492】

また、図50に示す、撮像範囲S 1～S 9は、取り付け箇所C 1～C 9の撮像カメラに対応している。

【0493】

図49、図50に示すように、ビュー用カメラやセンシング用カメラとしての撮像装置は、撮像の対象範囲に応じて、輸送機器(車両、自動車)の前方、サラウンド、サイド、リア、インテリジェントリアを取り付け位置にすることが出来る。

【0494】

以上のように、実施の形態10における撮像装置は、上記の図47または図48の撮像装置を備え、ビューシステム、ADAS(先進運転支援システム)のセンシングシステム、および、自動運転のセンシングシステムのいずれか1つのシステムを構成する。

10

【0495】

ここで、前記撮像装置は、前記輸送機器の前方、左サイド、右サイド、ルームミラーの1つ以上に搭載されてもよい。

【0496】

また、撮像装置は、上記の固体撮像装置100を備える撮像装置であって、輸送機器用途のビューシステム、ADAS(先進運転支援システム)のセンシングシステム、自動運転のセンシングシステムの少なくとも1つに対応し、前記撮像装置は、前記輸送機器の前方、サラウンド、サイド、リア、ルームミラーの少なくとも1つに搭載される。

20

【0497】

(その他の実施の形態)

以上、本開示の固体撮像装置、及びそれを用いる撮像装置について、上記実施の形態に基づいて説明してきたが、本開示の固体撮像装置、及びそれを用いる撮像装置は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせる別の実施の形態や、上記実施の形態に対して本開示の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本開示の固体撮像装置、及びそれを用いる撮像装置を内蔵した各種機器も本発明に含まれる。

【産業上の利用可能性】

【0498】

本開示は、固体撮像装置および撮像装置に利用可能である。

30

【符号の説明】

【0499】

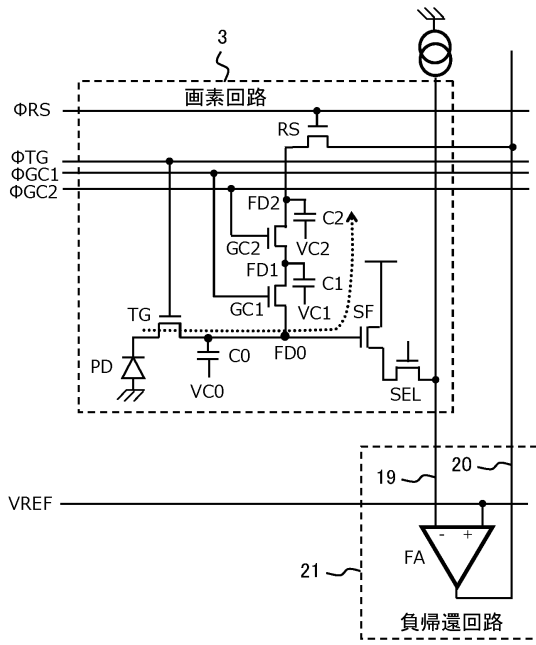
- 3 画素回路
- 21 負帰還回路
- C 1、C 4 第1の蓄積容量素子
- C 2、C 3 第2の蓄積容量素子
- G C 1、T G C 第1のトランジスタ
- G C、G C 2 第2のトランジスタ
- F A 第1フィードバックアンプ
- F A 2 第2フィードバックアンプ
- F D 0 電荷蓄積部
- O F オーバーフロー素子
- P D フォトダイオード
- R S 第1のリセットトランジスタ
- R S 2 第2のリセットトランジスタ
- S F 増幅トランジスタ
- T G 転送トランジスタ

40

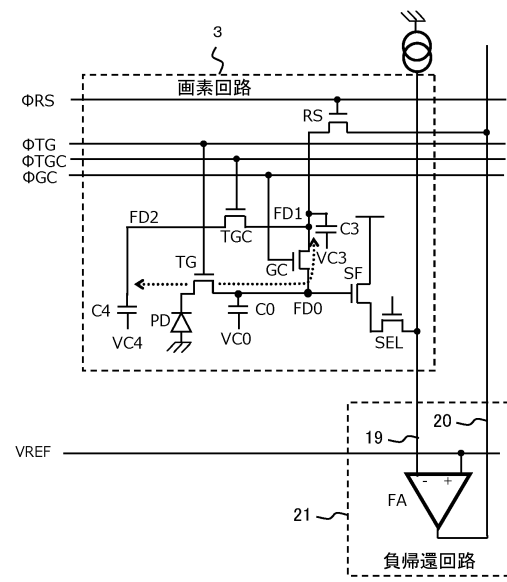
50

【図面】

【図 1 A】



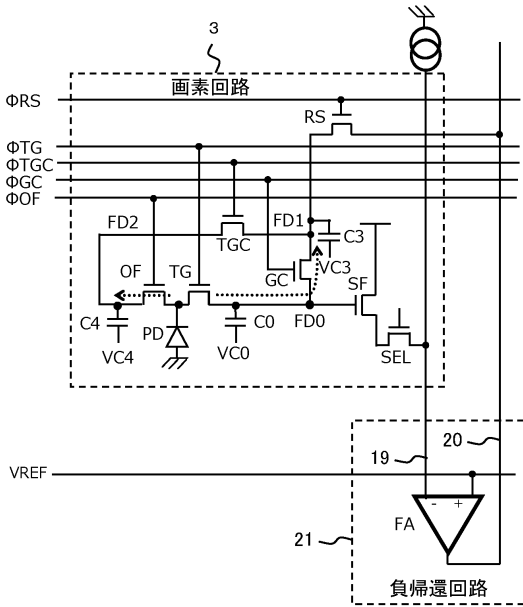
【図 1 B】



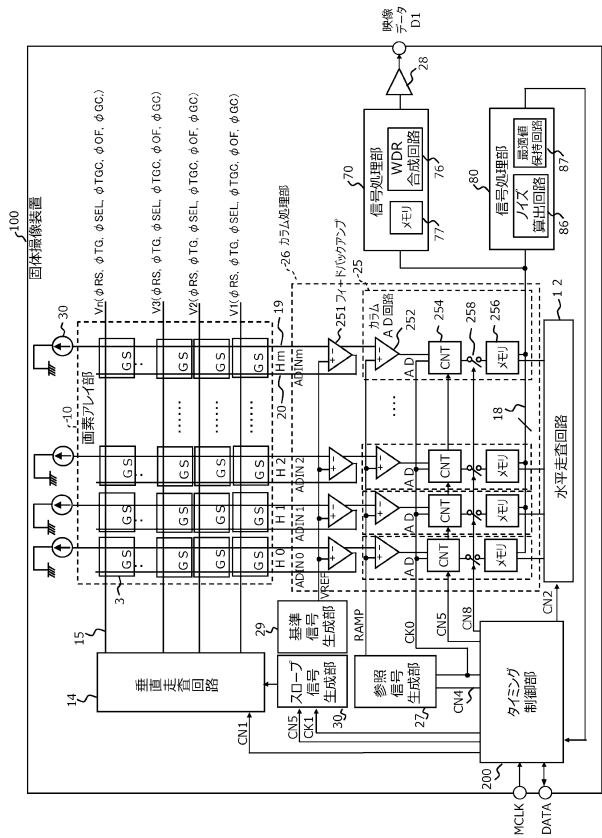
10

20

【図 1 C】



【図 2】

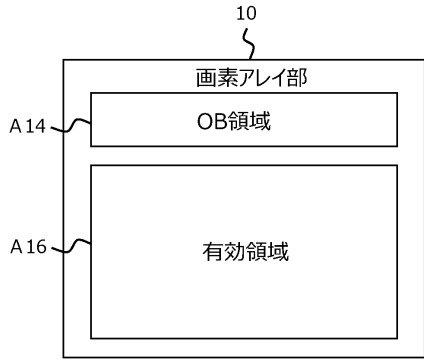


30

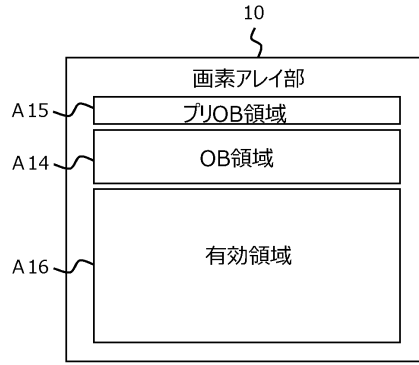
40

50

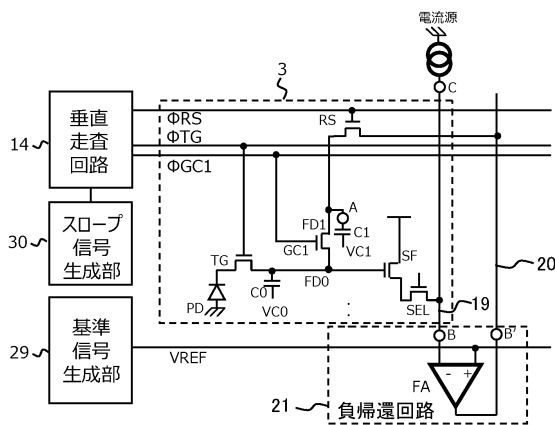
【図 3】



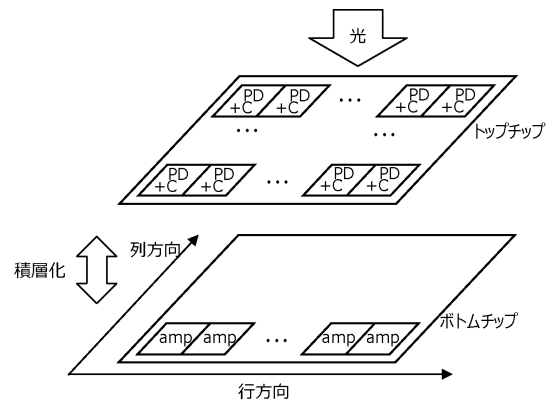
【図 4】



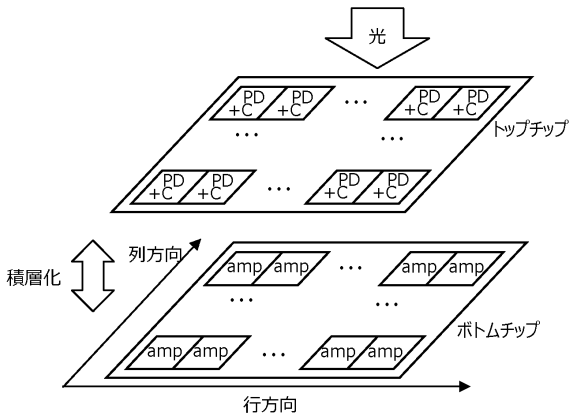
【図 5】



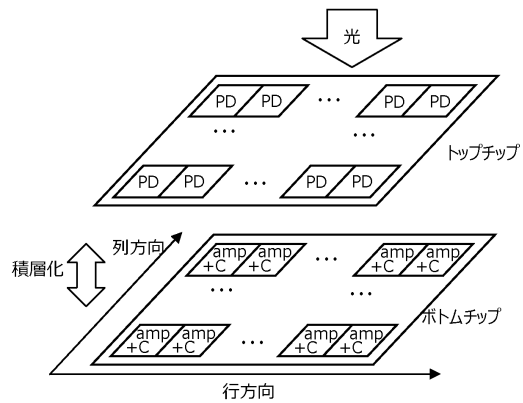
【図 6 A】



【図 6 B】



【図 6 C】



10

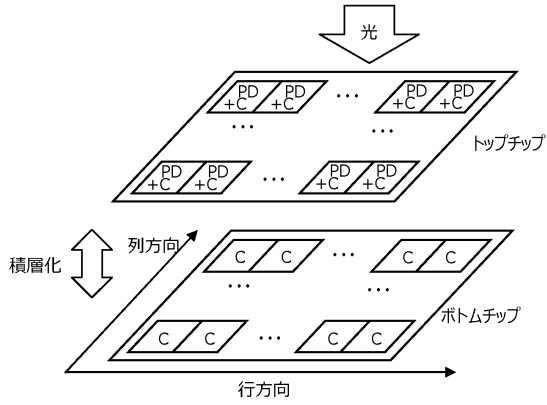
20

30

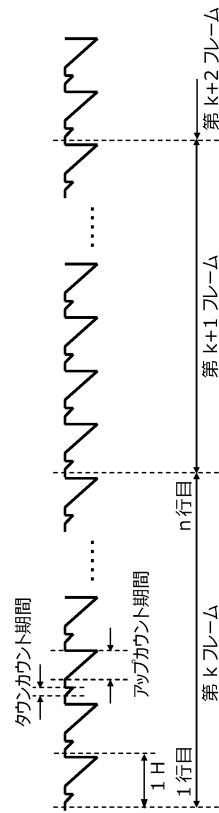
40

50

【図 6 D】



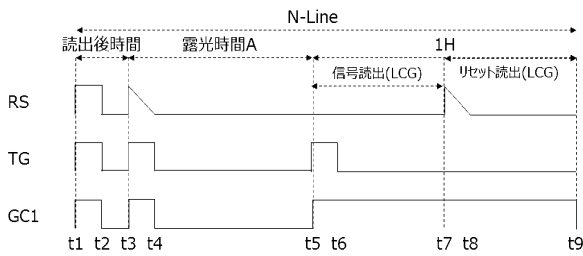
【図 7】



10

20

【図 8】



【図 9】

	LCG読出し
リセット成分 (ダウンカウント)	(2)
信号成分 (アップカウント)	(1)
リセットノイズ	シャッター時とリセット読出し時に発生 →ノイズキャンセル回路で低減(RS)

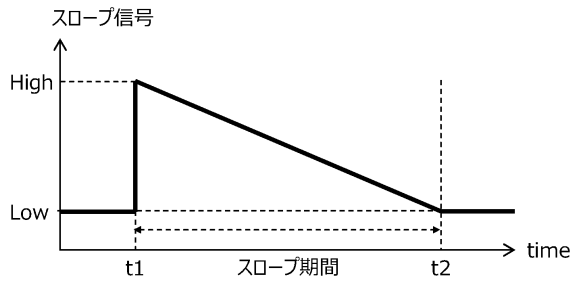
リセット成分と信号成分の読出し順序(1)→(2)

30

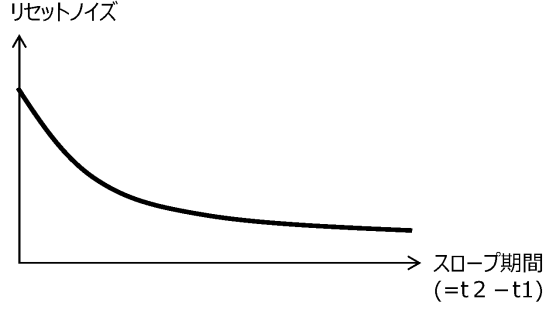
40

50

【図10A】

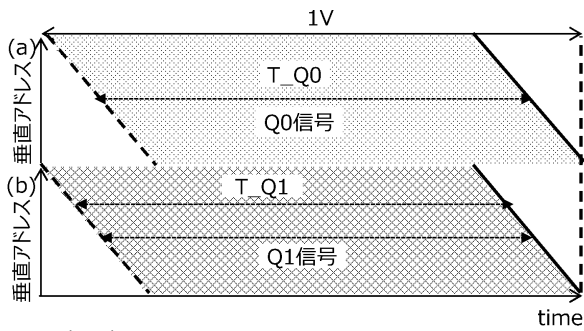


【図10B】



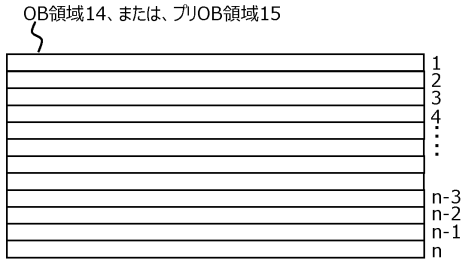
10

【図11】



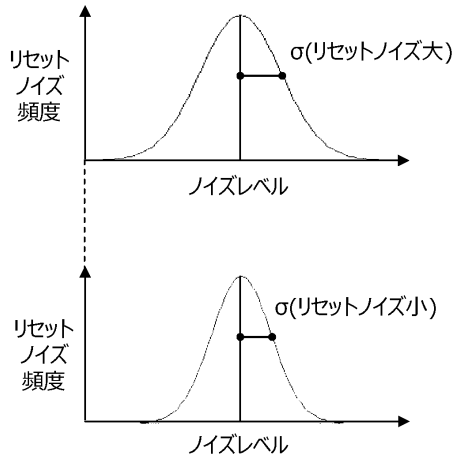
高照度を前提
 (a)電荷Q0の露光タイミング、(b)電荷Q1の露光タイミング
 また、破線はシャッタータイミング、実線は読出しタイミング

【図12A】

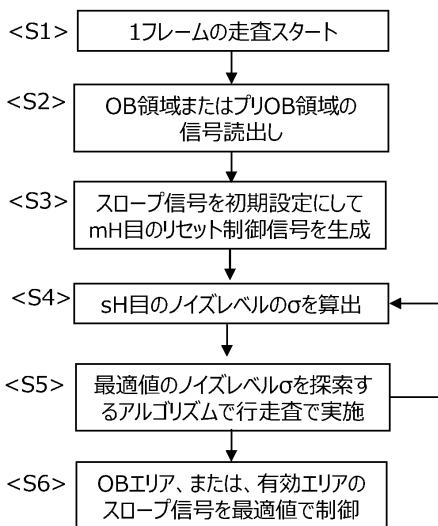


20

【図12B】



【図13】

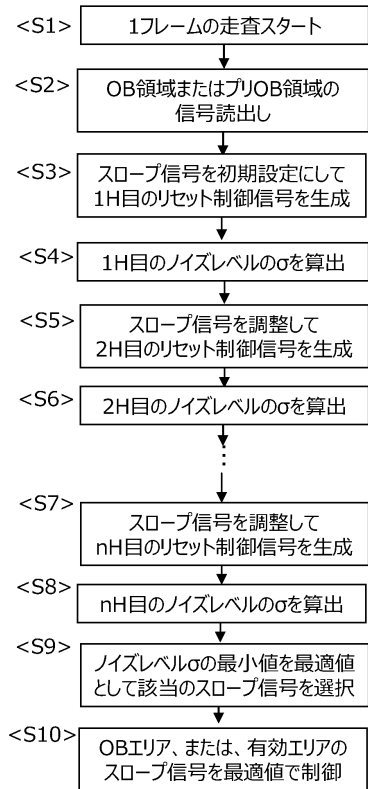


30

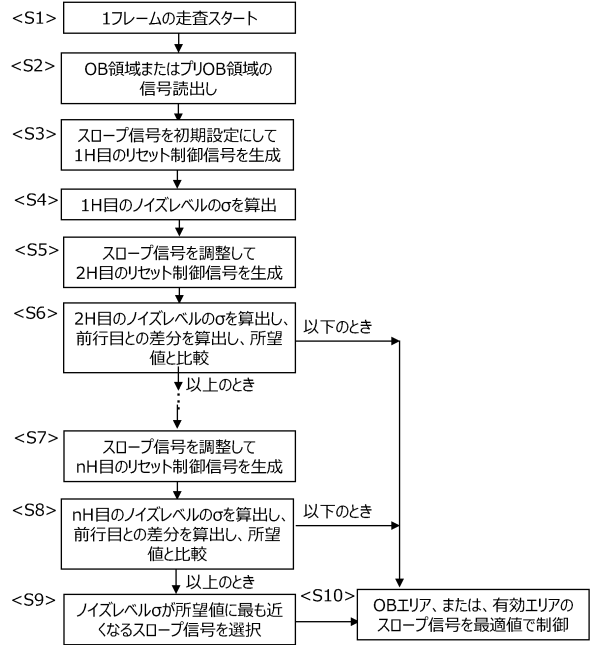
40

50

【 図 1 4 】



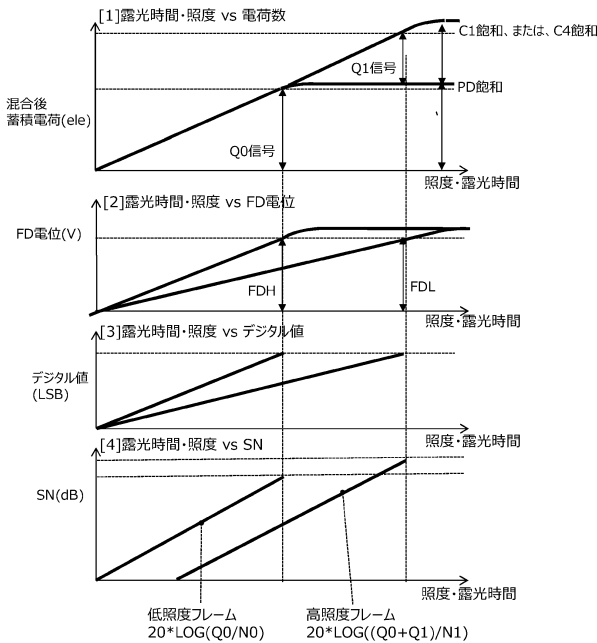
【 図 1 5 】



10

20

【 図 1 6 】



【 図 1 7 】

	高照度フレーム		低照度フレーム	
	LCG読出し時 $C1 < N >$		HCG読出し時 $PD < N >$	
単位	電荷 (ele)	FD電位 (V)	総電荷 (ele)	FD電位 (V)
	$Q1$	$Q1/C1$ または $Q1/C4$	$Q0$	$Q0/C0$
	$Q0+Q1$	$(Q0+Q1)/(C0+C1)$ または $(Q0+Q1)/(C0+C4)$	$Q0$	$Q0/C0$
	$ADM = ADC \times FD電位$		$ADH = ADC \times FD電位$	

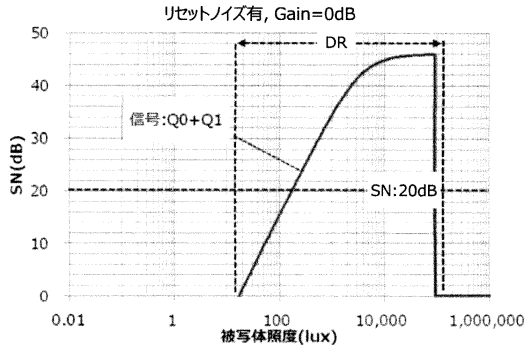
ADC: 量子化単位 (LSB/mV)

30

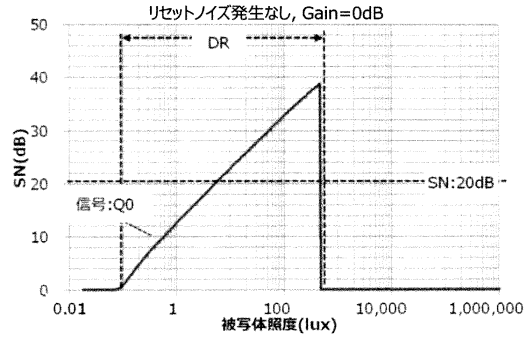
40

50

【図 18 A】

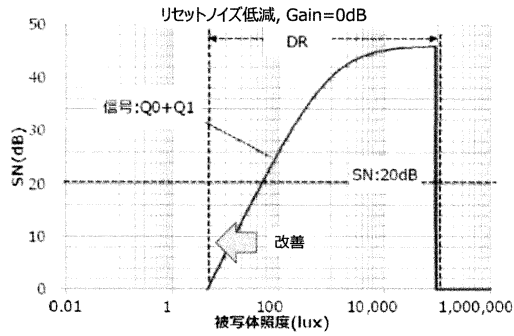


【図 18 B】

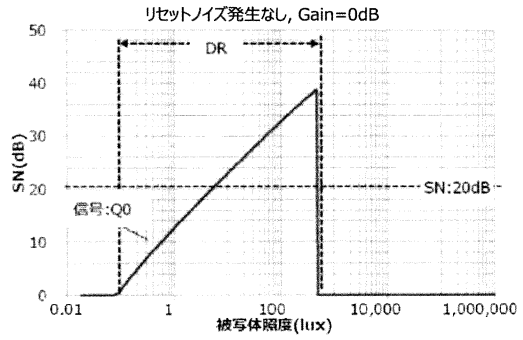


10

【図 18 C】

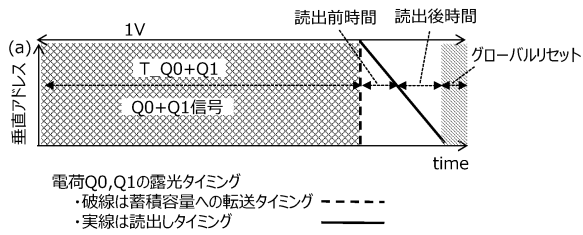


【図 18 D】

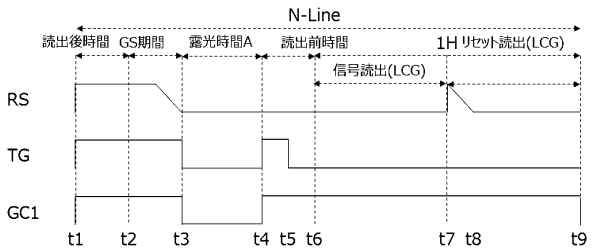


20

【図 19】



【図 20 A】



30

40

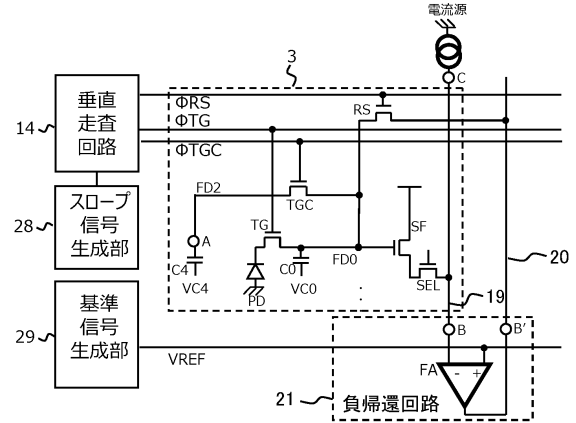
50

【図20B】

	LCG読出し
リセット成分 (ダウンカウント)	(2)
信号成分 (アップカウント)	(1)
リセットノイズ	シャッター時とリセット読出し時に発生 →ノイズキャンセル回路で低減(RS)

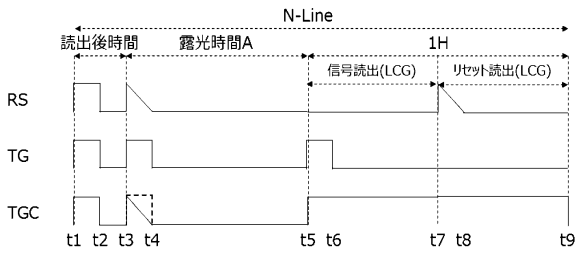
リセット成分と信号成分の読出し順序(1)→(2)

【図21】

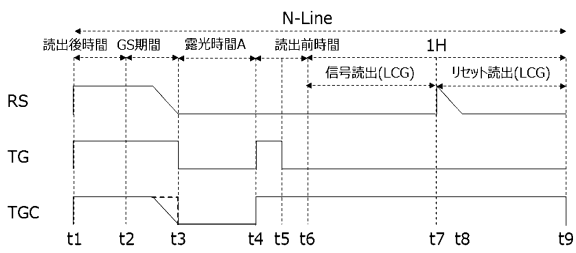


10

【図22】

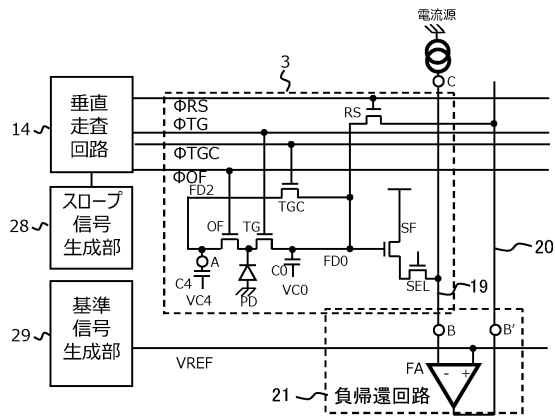


【図23】

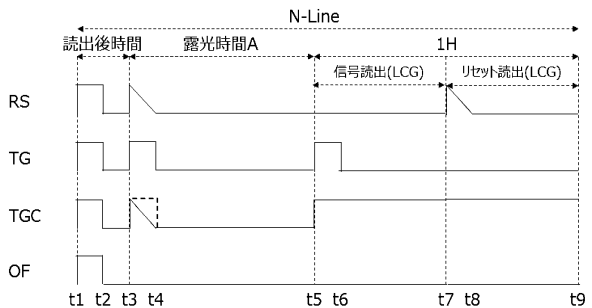


20

【図24】



【図25】

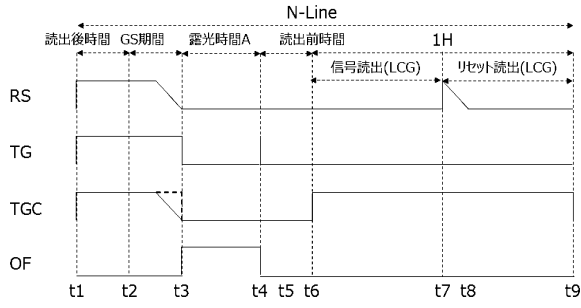


30

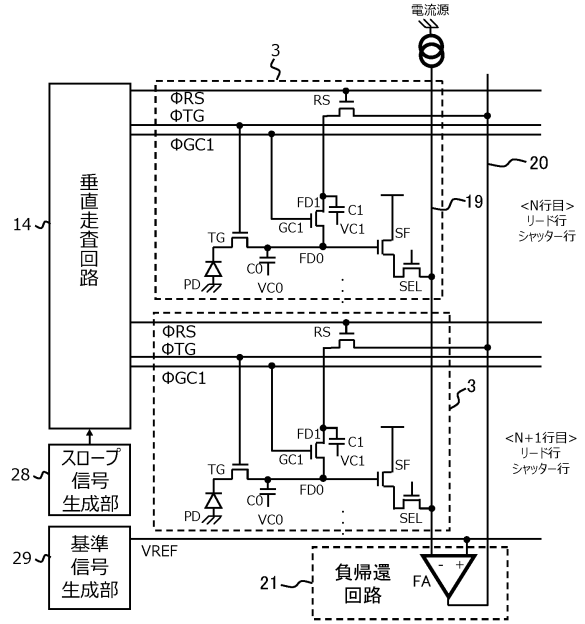
40

50

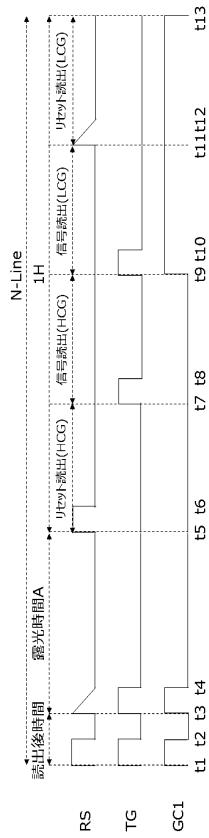
【図 2 6】



【図 2 7】



【図 2 8 A】



【図 2 8 B】

	リセット成分 (ダウンカウンタ)	リセット成分 (アップカウンタ)	リセットノイズ
リセット成分と信号成分の読出し順序(1)→(2)→(3)→(4)	HCG読出し (1)	CDSでキャンセル (2)→(3)→(4)	シャッター時とリセット読出し時に発生 →ノイズキャンセル回路で低減(RS)
LCG読出し (4)	(3)		

10

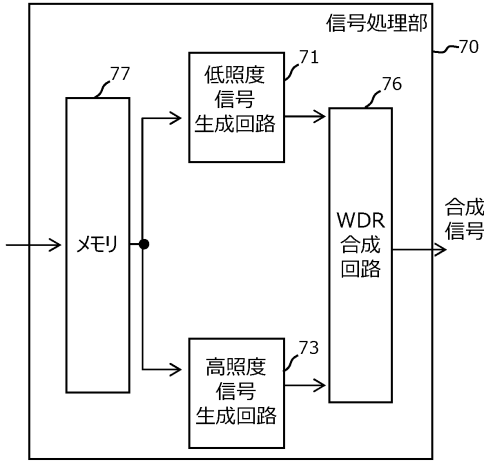
20

30

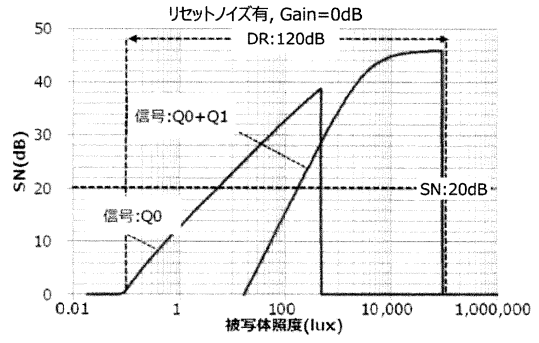
40

50

【図 2 9】

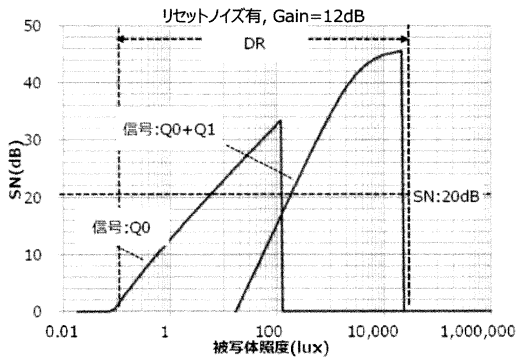


【図 3 0 A】

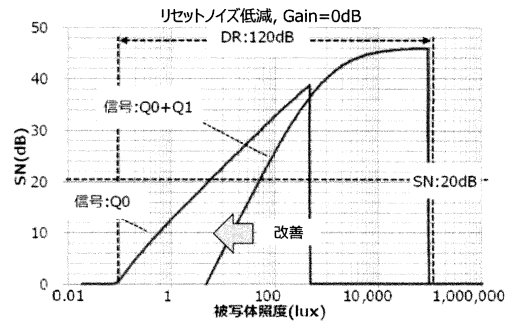


10

【図 3 0 B】

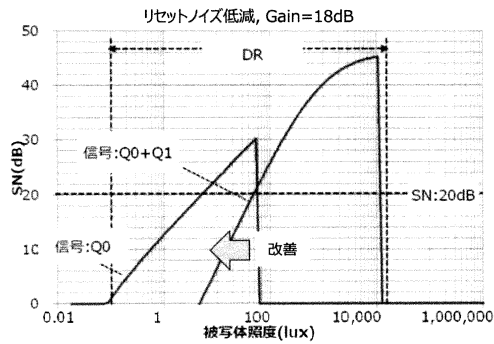


【図 3 0 C】

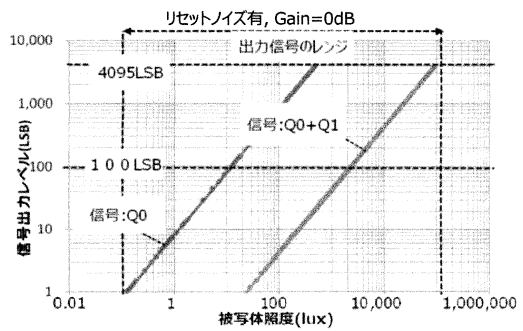


20

【図 3 0 D】



【図 3 1 A】

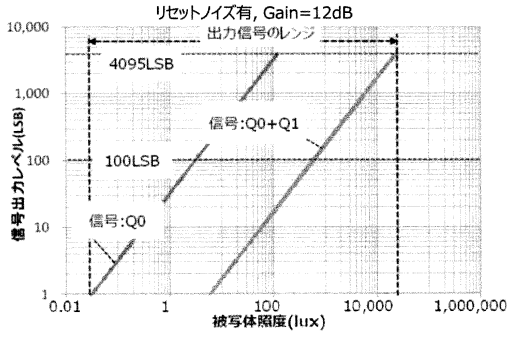


30

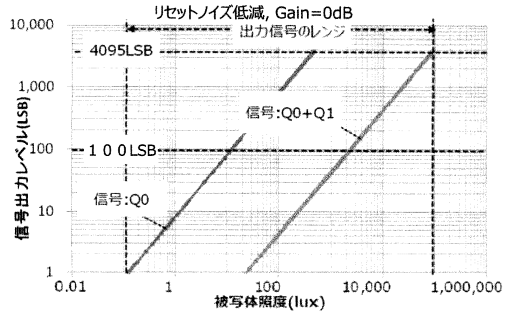
40

50

【図31B】

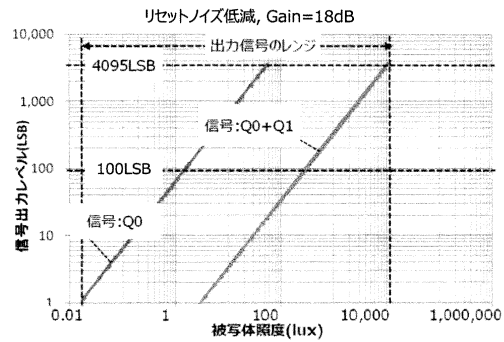


【図31C】

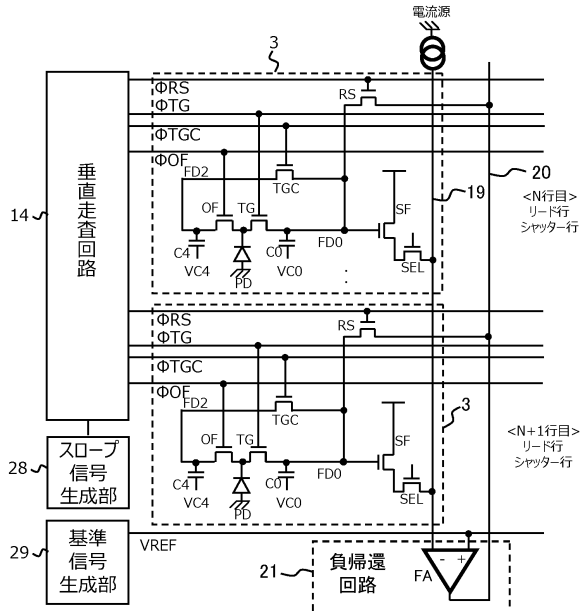


10

【図31D】



【図32】



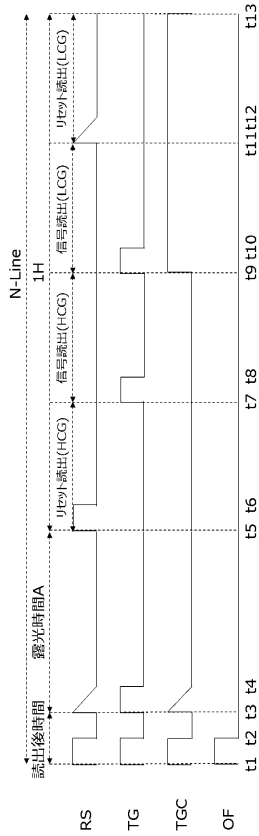
20

30

40

50

【図 3 3 A】



【図 3 3 B】

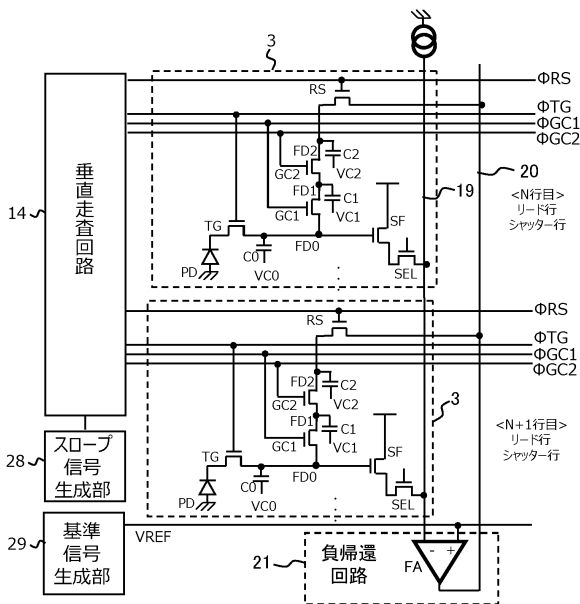
リセット成分 (ダウンカウント)	HCG読出し (1)	LCG読出し (4)
信号成分 (アップカウント)	(2)	(3)
リセットノイズ	CDSでキャンセル →(1)→(2)→(3)→(4)	シャッター時とリセット読出し時に発生 →ノイズキャンセル回路で低減(RS, TGC)

リセット成分と信号成分の読出し順序(1)→(2)→(3)→(4)

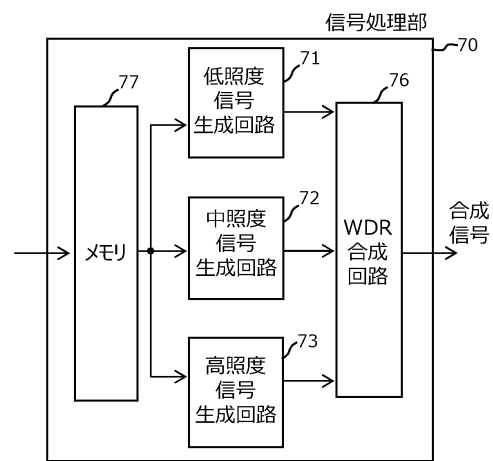
10

20

【図 3 4 A】



【図 3 4 B】



30

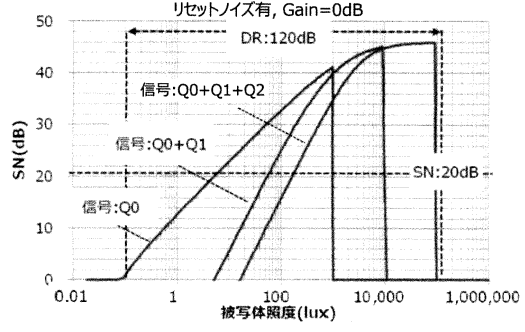
40

50

【図 3 8】

	高照度フレーム	中照度フレーム	低照度フレーム	単位
高照度フレーム	LCG 露出し時 $C2 < N$	MCG 露出し時 $C1 < N$	HCG 露出し時 $PD < N$	電荷(ele)
	Q2	Q1	Q0	FD 電位 (V)
	Q2/C2 または、Q2/C4	Q1/C1 または、Q1/C3	Q0/C0	総電荷(ele)
	Q0+Q1+Q2	Q0+Q1	Q0	FD 電位 (V)
	$(Q0+Q1+Q2)/(C0+C1+C2)$ または、 $(Q0+Q1+Q2)/(C0+C3+C4)$	$(Q0+Q1)/(C0+C1)$ または、 $(Q0+Q1)/(C0+C3)$	Q0/C0	LSB
	ADL = ADC x FD 電位	ADM = ADC x FD 電位	ADH = ADC x FD 電位	ADC: 量子化単位 (LSB/mV)

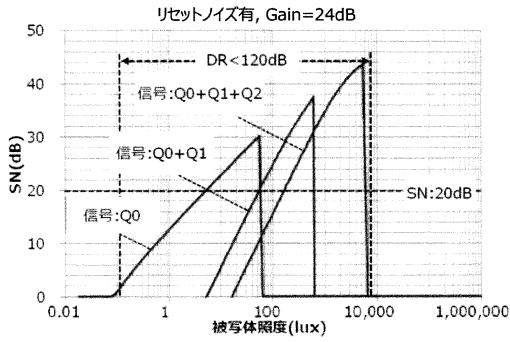
【図 3 9 A】



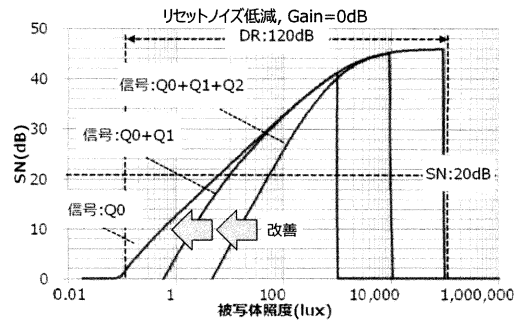
10

20

【図 3 9 B】



【図 3 9 C】

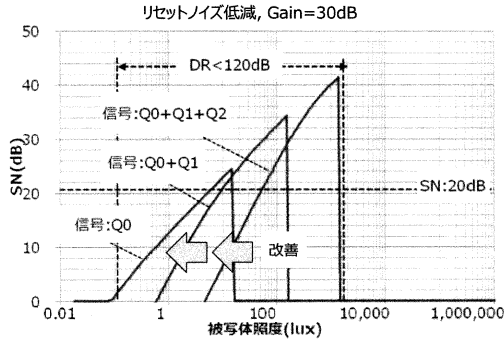


30

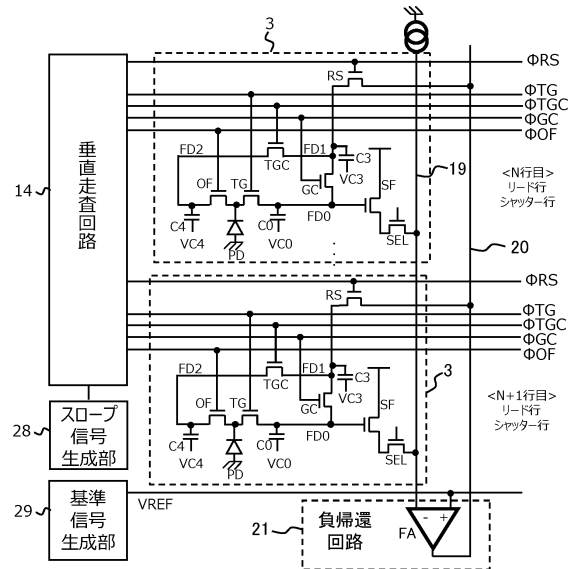
40

50

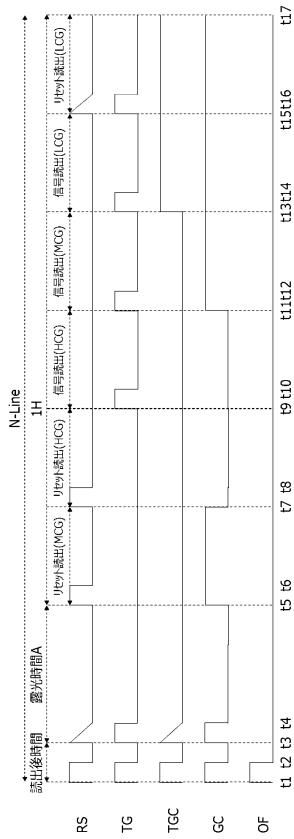
【図 39 D】



【図 40】



【図 41 A】



【図 41 B】

リセット成分 (タウカウンタ)	HCG読出し (2)	MCG読出し (1)	LCG読出し (6)
信号成分 (アップカウンタ)	(3)	(4)	(5)
リセットノイズ	CDSでキャンセル	CDSでキャンセル	シャッター時とリセット読出し時に発生 →ノイズキャンセル回路で低減(RS, TGC)

リセット成分と信号成分の読出し順序(1)→(2)→(3)→(4)→(5)→(6)

10

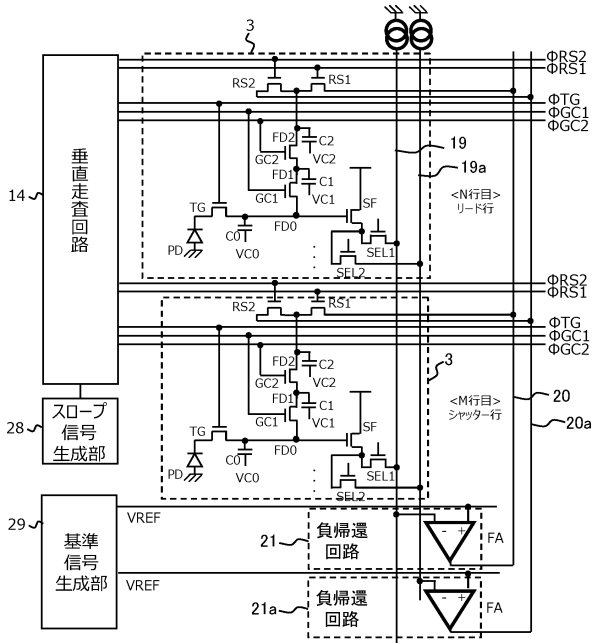
20

30

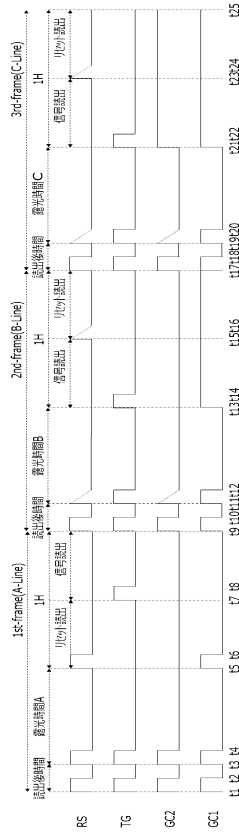
40

50

【図42】



【図43A】



10

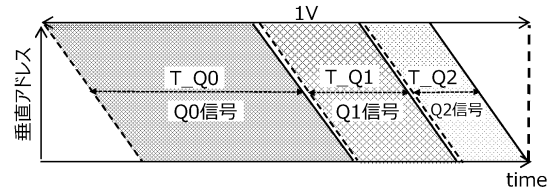
20

【図43B】

	HCG読出し	MCG読出し	LCG読出し
リセット成分 (ダウンカウンタ)	(1)	(4)	(6)
信号成分 (アップカウンタ)	(2)	(3)	(5)
リセットノイズ	CDSでキャンセル	シャッター時とリセット読出し時に発生 →ノイズキャンセリング回路で低減(RS, GC2)	

リセット成分と信号成分の読出し順序(1)→(2)→(5)→(6)

【図44】



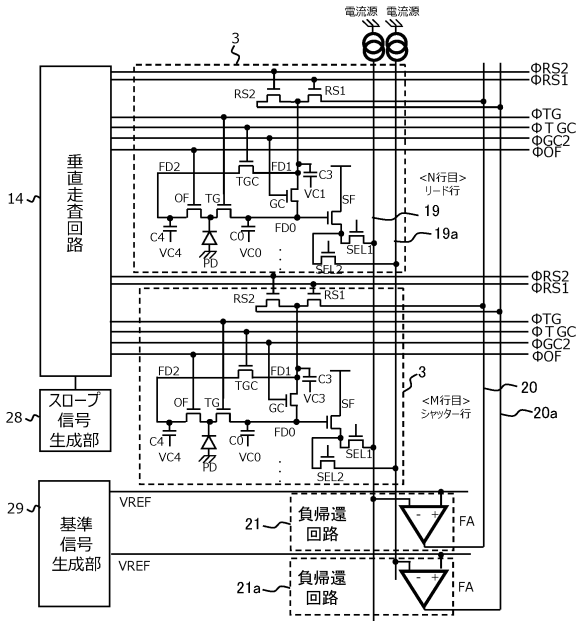
電荷Q0,Q1,Q2,Q3,Q4の露光タイミング
また、破線はシャッタータイミング、実線は読出しタイミング

30

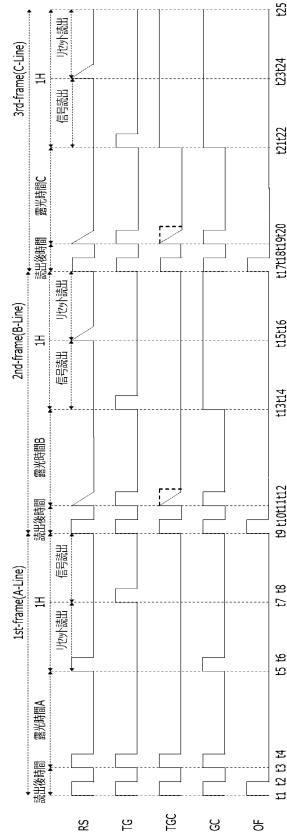
40

50

【図 4 5】



【図 4 6 A】



10

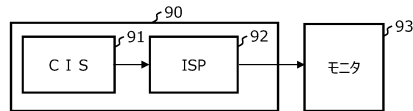
20

【図 4 6 B】

リセット成分 (リセット成分) 信号成分 (リセット成分)	HCG読出し (1) (2)	MCG読出し (4) (3)	LCG読出し (6) (5)
リセットノイズ	CDSでキャンセル	シャッター時とリセット時に発生 →ノイズキャンセル回路で低減(RS,TGC)	

リセット成分と信号成分の読出し順序(1)→(2)→(3)→(4)→(5)→(6)

【図 4 7】

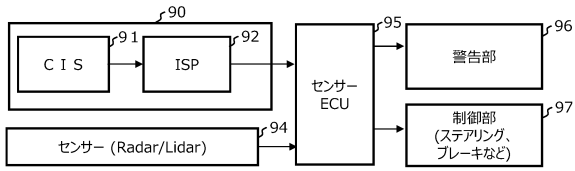


30

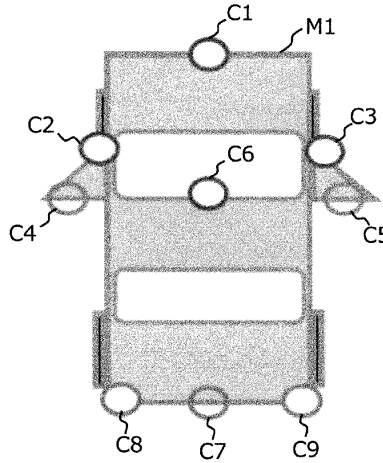
40

50

【図48】

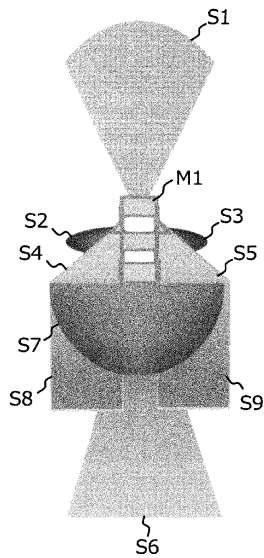


【図49】

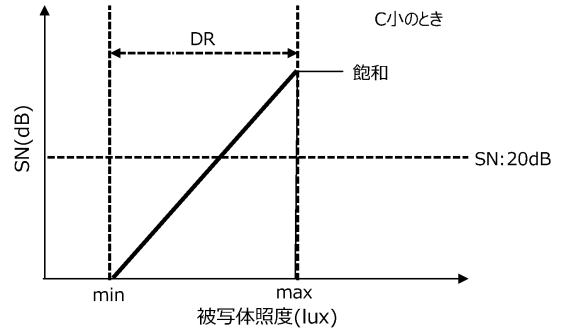


10

【図50】



【図51A】




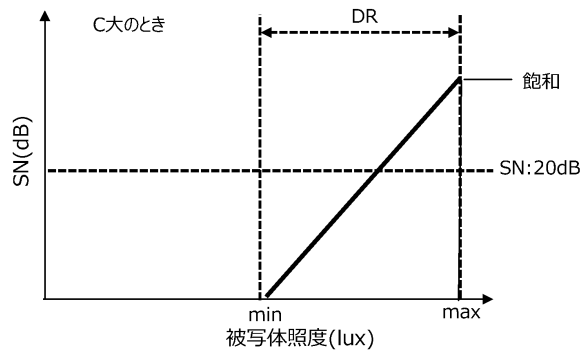
20

30

40

50

【 5 1 B】



10

20

30

40

50

フロントページの続き

日本国京都府長岡京市神足焼町1番地 ヌヴォトンテクノロジージャパン株式会社内
(72)発明者 阿部 豊

日本国京都府長岡京市神足焼町1番地 ヌヴォトンテクノロジージャパン株式会社内

審査官 堀井 康司

(56)参考文献 特開2018-117347(JP,A)
特開2020-025264(JP,A)
特開2020-017987(JP,A)
特開2017-046333(JP,A)
登録実用新案第3201514(JP,U)

(58)調査した分野 (Int.Cl., DB名)
H04N 5/30-5/33
H04N 23/11
H04N 23/20-23/30
H04N 25/00
H04N 25/20-25/61
H04N 25/615-25/79