(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 8 月 4 日 (04.08.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/160631 A1

(51) 国际专利分类号:
G11C 11/406 (2006.01)

(21) 国际申请号: PCT/CN2021/109273

(22) 国际申请日: 2021 年 7 月 29 日 (29.07.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110128762.X 2021年1月29日 (29.01.2021) CN

(71) 申请人: 长鑫存储技术有限公司 (**CHANGXIN MEMORY TECHNOLOGIES, INC.**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(72) 发明人: 谷银川 (**GU, Yinchuan**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。 刘格言 (**LIU, Geyan**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(74) 代理人: 北京中政联科专利代理事务所 (普通合伙) (**BEIJING LINKAW PATENT ATTORNEY LAW FIRM**); 中国北京市昌平区北清路TBD云集中心2号楼B座502, Beijing 102209 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) **Title:** REFRESH CIRCUIT AND MEMORY

(54) 发明名称: 刷新电路及存储器

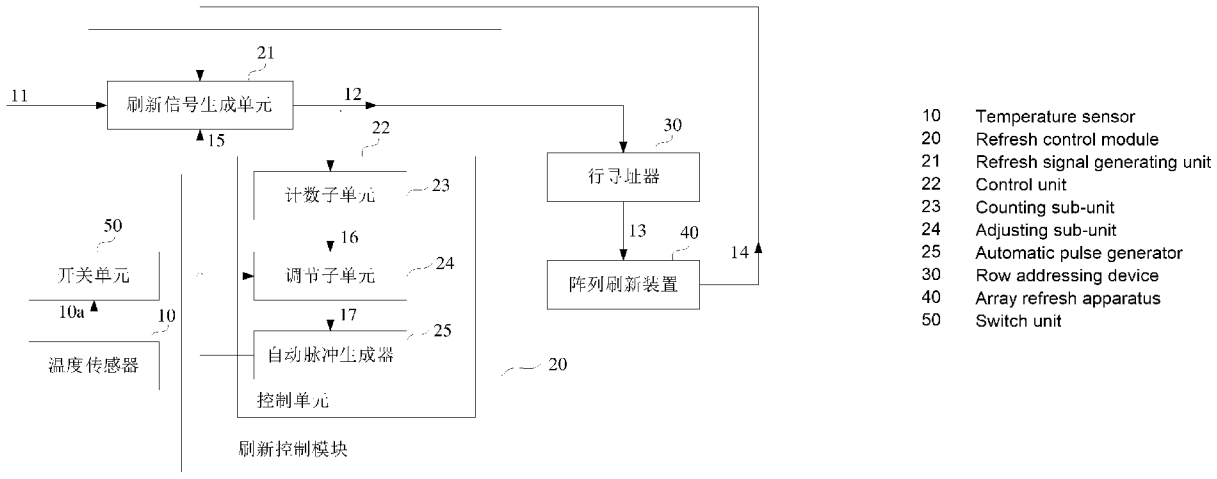


图 1

(57) **Abstract:** Embodiments of the present application provide a refresh circuit and a memory, the refresh circuit comprising: a refresh control module, which is used for receiving a refresh command so as to output row address refresh signals, wherein every time a refresh command is received, a preset number of row address refresh signals is outputted, and the refresh control module being further used for receiving temperature signals so as to adjust the preset number, the higher the temperature represented by the temperature signals, the greater the adjusted preset number; a row addressing device, which is used for receiving the row address refresh signals and outputting a single row address to be refreshed; and an array refresh apparatus, which is used for performing a single row refresh operation according to the single row address, and outputting single row refresh end signals after the single row refresh is finished. The embodiments of the present application help to reduce refresh current consumption.

WO 2022/160631 A1

[见续页]

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：本申请实施例提供一种刷新电路及存储器，刷新电路包括：刷新控制模块，用于接收刷新命令，以输出行地址刷新信号，每接收一所述刷新命令，输出预设值次数的所述行地址刷新信号；还用于接收温度信号，以调整所述预设值，所述温度信号表征的温度越高，调整后的所述预设值越大；行寻址器，用于接收所述行地址刷新信号，并输出待刷新的单行地址；阵列刷新装置，用于根据所述单行地址进行单行刷新操作，且在单行刷新结束后输出单行刷新结束信号。本申请实施例有利于减少刷新电流的消耗。

刷新电路及存储器

交叉引用

本申请基于申请号为 202110128762.X、申请日为 2021 年 01 月 29 日的中国专利申请提出，并要求该中国专利申请的优先权，该中国专利申请的全部内容在此引入本申请作为参考。

技术领域

本申请实施例涉及半导体领域，特别涉及一种刷新电路及存储器。

背景技术

为了保存易失性存储器中的数据，需要定期对易失性存储器进行刷新操作，刷新操作需要在数据保持时间内完成所有行的刷新。易失性存储器的数据保持时间与芯片温度有关，高温下，数据保持时间较短，低温下，数据保持时间较长。

传统技术会以满足中高温为标准，根据中高温环境下的数据保持时间，发送相应时间间隔的刷新命令，每个刷新命令下刷新固定的行数。因此，在常温或低温下，对应的较长的数据保持时间内所有行地址会提前刷完，但是刷新命令还会按照固定的时间间隔发送，此时会再从第 0 行开始刷新，但是在数据保持时间内，这部分就是多余的刷新，浪费了电流。

发明内容

本申请实施例提供一种刷新电路及存储器，有利于减少刷新电流的消耗。

为解决上述问题，本申请实施例提供一种刷新电路，包括：刷新控

制模块，用于接收刷新命令，以输出行地址刷新信号，每接收一所述刷新命令，输出预设值次数的所述行地址刷新信号；还用于接收温度信号，以调整所述预设值，所述温度信号表征的温度越高，调整后的所述预设值越大；行寻址器，用于接收所述行地址刷新信号，并输出待刷新的单行地址；阵列刷新装置，用于根据所述单行地址进行单行刷新操作，且在单行刷新结束后输出单行刷新结束信号。

相应地，本申请实施例还提供一种存储器，包括上述任一项所述的刷新电路。

与现有技术相比，本申请实施例提供的技术方案具有以下优点：

上述技术方案中，根据温度信号调整预设值，使得高温条件下的每一刷新命令对应的刷新行数较多，低温条件下每一刷新命令对应的刷新行数较少；在相邻刷新命令的时间间隔不变的情况下，高温环境中，在较短的数据保持时间内，每个刷新命令下刷新的行数较多，有利于保证完成所有行地址的刷新；低温环境中，在较长的数据保持时间内，每个刷新命令下刷新的行数较少，有利于避免提前完成所有行的刷新而进行重复刷新，从而减少刷新电流的浪费，以及减小每一刷新命令对应的刷新电流。

另外，通过将相邻温度信号对应的刷新行数的差值限定在较小范围内，有利于更为精密地调整刷新命令在不同温度条件下对应的刷新行数，减少刷新电流的浪费。

附图说明

一个或多个实施例通过与之对应的附图中的图片进行示例性说明，

这些示例性说明并不构成对实施例的限定，附图中具有相同参考数字标号的元件表示为类似的元件，除非有特别申明，附图中的图不构成比例限制。

图 1 和图 2 为本申请实施例提供的刷新电路的结构示意图；

图 3 为本申请实施例提供的刷新电路的信号发生时序图。

具体实施方式

为使本申请实施例的目的、技术方案和优点更加清楚，下面将结合附图对本申请的各实施例进行详细的阐述。然而，本领域的普通技术人员可以理解，在本申请各实施例中，为了使读者更好地理解本申请而提出了许多技术细节。但是，即使没有这些技术细节和基于以下各实施例的种种变化和修改，也可以实现本申请所要求保护的技术方案。

参考图 1，刷新电路包括：刷新控制模块 20，用于接收刷新命令 11，以输出行地址刷新信号 12，每接收一刷新命令 11，输出预设值次数的行地址刷新信号 12；还用于接收温度信号 10a，以调整预设值，温度信号 10a 表征的温度越高，调整后的预设值越大；行寻址器 30，用于接收行地址刷新信号 12，并输出待刷新的单行地址 13；阵列刷新装置 40，用于根据单行地址 13 进行单行刷新操作，且在单行刷新结束后输出单行刷新结束信号 14。

行寻址器 30 每接收到一个行地址刷新信号 12，输出一个待刷新的单行地址 13，单行地址 13 对应到阵列刷新装置 40 里的阵列的每一行，每接收一个行地址刷新信号 12，单行地址 13 包含的地址信息递增 1，即按照第 0 行、第 1 行、第 2 行的顺序进行逐次递增，直至发送完所有

行地址；相应地，阵列刷新装置 40 根据接收到的单行地址 13 进行逐行刷新，当行寻址器 30 发送完所有行地址，阵列刷新装置 40 相应地完成所有行的刷新。需要说明的是，在行寻址器 30 发送完所有行地址之后，若继续接收到行地址刷新信号 12，则重新按照第 0 行、第 1 行、第 2 行…的顺序发送所有行地址。

本实施例中，刷新控制模块 20 包括：控制单元 22，用于接收行地址刷新信号 12，输出重置信号 15，还用于对行地址刷新信号 12 进行计数，当计数值等于调整后的预设值时，输出重置信号 15；刷新信号生成单元 21，用于接收刷新命令 11、重置信号 15 以及单行刷新结束信号 14，输出行地址刷新信号 12；当接收到刷新命令 11 时，输出行地址刷新信号 12；在接收到单行刷新结束信号 14 时，检测重置信号 15，若未接收到重置信号 15，输出行地址刷新信号 12，若接收到重置信号 15，中止输出行地址刷新信号 12。

进一步地，控制单元 22 包括：计数子单元 23，用于接收行地址刷新信号 12，并对接收到的行地址刷新信号 12 进行计数，输出计数值 16；调节子单元 24，用于接收温度信号 10a 和计数值 16，输出激励信号 17，且用于根据温度信号 10a 调整预设值，当计数值 16 等于调整后的预设值时，输出激励信号 17；自动脉冲生成器 25，用于接收激励信号 17 并输出重置信号 15。

参考图 1 和图 2，本实施例中，计数子单元 23 包括由多个 D 触发器串联组成的异步二进制加法计数器，调节子单元 24 包括或门和多个与门，与门的至少一输入端连接异步二进制加法计数器的输入端，与门的

输出端连接到或门的输入端，或门的输出端作为调节子单元 24 的输出端，至少一与门的所有输入端连接异步二进制加法计数器的计数端，当计数端的电平表征默认数值时，至少一与门输出高电平；至少另一与门的一个输入端接收温度信号 10a，且计数端的电平表征第一数值时，至少另一与门输出高电平，第一数值小于默认数值。

其中，构成异步二进制加法计数器的 D 触发器的数量与单一刷新命令 11 对应的最大刷新行数有关，最大刷新行数越大，D 触发器的数量越多，最大刷新行数越小，D 触发器的数量越少。具体地，n 个 D 触发器的最大计数值为 2^n-1，最大计数值需要大于等于最大刷新行数。例如最大刷新行数为 7 时，D 触发器的数量最少为 3 个。

D 触发器具有数据输入端 D、时钟输入端 CK、第一数据输出端 Q、第二数据输出端 QB 以及复位端 RST，其中，第一数据输出端 Q 与第二数据输出端 QB 互补。以下以 3 个 D 触发器为例，详细说明异步二进制加法计数器的工作原理和连接方式：

异步二进制加法计数器（以下简称“计数器”）包括作为低位的第一 D 触发器 231、作为次高位的第二 D 触发器 232 和作为高位的第三 D 触发器 233，每一 D 触发器的第二数据输出端 QB 与数据输入端 D 连接，且与下一级 D 触发器的时钟输入端 CK 连接，每一 D 触发器的第一数据输出端 Q 作为计数端，复位端 RST 在接收到重置信号 15 之后复位电平，即表征 0。其中，第一 D 触发器 231 的时钟输入端 CK 用于接收行地址刷新信号 12，第一 D 触发器 231 具有第一计数端 Q1；第二 D 触发器 232 具有第二计数端 Q2；第三 D 触发器 233 具有第三计数端 Q3。

当D触发器表征1时，相应的计数端呈高电平，当相对低位的D触发器记录的数据达到2时，需要向下一级相对高位的D触发器进位，此时，相对低位的D触发器复位，表征0，相对高位的D触发器进位，表征1，即构成二进制的满2进1。

具体地，当计数器未接收第一行地址刷新信号 12 时，处于初始状态，计数值 Q3Q2Q1=000，每接收到一个行地址刷新信号 12，计数值递增一次，即计数值 Q3Q2Q1 按照 000、001、010、011、100、101、110、111 的顺序进行递增，上述计数值 Q3Q2Q1 换算为十进制分别代表 0、1、2、3、4、5、6、7；当计数器受到重置信号之后，计数值 Q3Q2Q1 复位到 000 的初始状态。

此外，与门的数量与接收的温度信号10a的个数有关。由于不同温度信号 10a 表征的温度区间不同，调节子单元 24 根据温度信号 10a 调整得到的刷新行数预设值也不同，因此，n 个温度信号 10a 对应 n 个调整后的预设值。本实施例中，每一调整后的预设值对应一与门，n 个温度信号需要 n+1 个与门，与门最少为 2 个。

本实施例中，与门的输入端的数量小于等于计数子单元 23 中 D 触发器的数量。由于 D 触发器的数量决定计数子单元 23 的最大计数值，因此，可通过增加D触发器的数量，扩大不同温度条件下的预设值的可选范围，从而在极端温度条件下，实现所有行地址的及时刷新，以及减少刷新电流的浪费。

以下将通过具体示例举例说明调节子单元 24 的结构以及调节子单元 24 与计数子单元 23 的连接关系。在该具体示例中，调节子单元 24

用于接收第一温度信号T1、第二温度信号T2以及第三温度信号T3，第一温度信号 T1 表征当前温度小于等于第一温度且大于第二温度，第二温度信号 T2 表征当前温度小于等于第二温度且大于第三温度，第三温度信号T3表征当前温度小于等于第三温度。

相应地，在当前温度大于第一温度时，每一刷新命令 11 对应的刷新行数为7行,即默认数值为7;在第一温度信号T1表征的温度区间内，每一刷新命令11对应的刷新行数为6行；在第二温度信号T2表征的温度区间内，每一刷新命令 11 对应的刷新行数为 5 行；在第三温度信号T3表征的温度区间内，每一刷新命令11对应的刷新行数为3行。

为实现上述具体示例，本申请实施例提供的调节子单元 24 包括四个与门，与门的输入端的数量等于D触发器的数量。具体地：

调节子单元24包括第一与门241、第二与门242、第三与门243、第四与门244以及或门245，第一与门241的第一输入端241a与第一计数端Q1连接，第二输入端241b与第二计数端Q2连接，第三输入端241c与第三计数端Q3连接；第二与门242的第一输入端242a用于接收第一温度信号T1，第二输入端242b与第二计数端Q2连接，第三输入端242c与第三计数端Q3连接；第三与门243的第一输入端243a与第一计数端Q1连接，第二输入端243b用于接收第二温度信号T2，第三计数端243c与第三计数端Q3连接；第四与门244的第一输入端244a与第一计数端Q1连接，第二输入端244b与第二计数端Q2连接，第三输入端244c用于接收第三温度信号T3。

当调节子单元24没有接收到温度信号10a时，第二与门242的第

一输入端 242a、第三与门 243 的第二输入端 243b 以及第四与门 244 的第三输入端 244c 始终呈低电平，第二与门 242、第三与门 243 以及第四与门 244 的输出端始终呈低电平，此时，只有第一计数端 Q1、第二计数端 Q2 以及第三计数端 Q3 的电平都呈高电平，即计数子单元 23 的计数值 16 为 7 时，第一与门 241 的第一输入端 241a、第二输入端 241b 以及第三输入端 241c 才能都接收到高电平，第一与门 241 才能输出高电平信号，或门 245 才能输出高电平信号，作为自动脉冲生成器 25 的激励信号 17。自动脉冲生成器 25 在接收到激励信号 17 之后生成重置信号 15，重置信号 15 一方面使得计数器恢复到初始状态，即 Q3Q2Q1=000，另一方面使得刷新信号生成单元 21 中止输出行地址刷新信号 12。

相应地，当调节子单元 24 接收到第一温度信号 T1 时，第二与门 242 的第一输入端 242a 呈高电平，此时，当第二计数端 Q2 和第三计数端 Q3 的电平都呈高电平，即计数子单元 23 的计数值 16 为 6 时，第二与门 242 就可以输出高电平信号，以使或门 245 向自动脉冲生成器 25 发送高电平有效的激励信号 17。

同理地，当第三与门 243 的第二输入端 243b 接收到第二温度信号 T2，且第一计数端 Q1 和第三计数端 Q3 的电平都呈高电平，即计数子单元 23 的计数值 16 为 5 时，或门 245 就向自动脉冲生成器 25 发送激励信号 17；当第四与门 244 的第三输入端 244c 接收到第三温度信号 T3，且第一计数端 Q1 和第二计数端 Q2 的电平都呈高电平，即计数子单元 23 的计数值 16 为 3 时，或门 245 就向自动脉冲生成器 25 发送激励信号 17。

总的来说，计数子单元 23 对行地址刷新信号 12 进行计数，当计数

值达到与温度信号 10a 对应的预设值后，自动脉冲生成器 25 就产生重置信号 15，以使得刷新信号生成单元 21 中止输出行地址刷新信号 12。由于温度越低预设值越小，因此随着温度降低，每一个刷新命令 11 下输出的行地址刷新信号 12 越少，单一刷新命令 11 对应的刷新行数越少。如此，可减少相对较长的数据保持时间内的总刷新行数，减少刷新电流的浪费。

本实施例中，第一温度信号 T1 表征当前温度小于等于 85℃且大于 45℃，第二温度信号 T2 表征当前温度小于等于 45℃且大于 0℃，第三温度信号 T3 表征当前温度小于等于 0℃。

本实施例中，可每隔一个固定的温度区间设置一个温度信号，即第一温度信号 T1 表征的温度区间极差与第二温度信号 T2 表征的温度区间极差相等。

其中，第一温度信号 T1 表征的温度区间极差可以为 20℃～50℃，例如为 30℃、35℃、40℃或 45℃。如此，有利于保证不同温度信号对应的数据保持时间存在一定差别，达到需要对预设值进行加一或减一的程度；另外，有利于避免不同温度信号对应的数据保持时间差值过大，从而保证所有行地址都能在数据保持时间内完成刷新，以及避免浪费刷新电流。

此外，相邻温度信号对应的预设值的差值可以为 1～3 行，例如 2 行。通过将差值限定在较小范围内，有利于更为精密地调整刷新命令 11 在不同温度条件下对应的预设值，减少刷新电流的浪费。

关于不同功能结构之间的特定信号的有效方式，本申请并不进行特

别限定，特定信号既可以是高电平有效或低电平有效，也可以是上升沿有效或下降沿有效。本实施例中，刷新命令 11 为高电平有效的脉冲信号，单行刷新结束信号 14 为高电平有效的脉冲信号，重置信号 15 为高电平有效的脉冲信号。

本实施例中，刷新信号生成单元 21 包括：第一或非门 21a，用于接收刷新命令 11 和单行刷新结束信号 14；刷新窗口生成单元 21b，用于接收刷新命令 11、单行刷新结束信号 14 以及重置信号 15，输出刷新窗口信号 18；当接收到刷新命令 11 时，输出刷新窗口信号 18；用于在接收到单行刷新结束信号 14 时，检测重置信号 15，若未接收到重置信号 15，持续输出刷新窗口信号 18，若接收到重置信号 15，中止输出刷新窗口信号 18；第二或非门 21c，用于接收第一或非门 21a 的输出信号和刷新窗口信号 18，输出行地址刷新信号 12。

其中，刷新窗口信号 18 低电平有效的窗口信号，刷新窗口信号 18 的持续时长用于表征每一刷新命令 11 对应的可用于发送行地址刷新信号 12 的时长。

本实施例中，刷新电路还包括：开关单元 50，开关单元 50 导通时，刷新控制模块 20 中的调节子单元 24 可根据温度信号 10a 调整预设值，开关单元 50 断开时，与门中接收温度信号 10a 的输入端处于低电平，与门输出低电平，预设值为默认数值。默认数值的大小取决于第一与门 241 的输入端数量、计数器包含的 D 触发器的数量、以及第一与门 241 和计数器的连接关系。

具体地，本实施例中，默认数值为 7；此外，开关单元 50 包括熔丝

单元，刷新控制模块 20 可通过熔丝单元接收温度信号 10a。

进一步地，刷新电路还包括温度传感器 10，用于检测目标芯片的温度并输出温度信号 10a。也就是说，刷新电路根据目标芯片的温度调整每一刷新命令 11 对应的刷新行数。

以下将以调节子单元 24 接收到第三温度信号 T3，调整后的预设值为 3 作为示例，结合图 3 提供的刷新电路的信号发生时序图说明刷新电路的运行原理。需要说明的是，图 3 中带有箭头的虚线指的是信号发生的因果关系，箭头起点为因，终点为果。具体地：

第一信号发生过程：接收到高电平有效的刷新命令 11 时，第一或非门 21a 输出端变为低电平，刷新窗口生成单元 21b 输出低电平有效的刷新窗口信号 18，第二或非门 21c 输出端变为高电平，即刷新信号生成单元 21 输出高电平有效的行地址刷新信号 12；

第二信号发生过程：行寻址器 30 和计数子单元 23 分别接收行地址刷新信号 12，计数子单元 23 输出的计数值 16 为 1，行寻址器 30 将第一个待刷新的单行地址 13 发送给阵列刷新装置 40，阵列刷新装置 40 根据单行地址 13 进行刷新操作。刷新操作包括行激活窗口和预充电窗口，行激活窗口为高电平有效的窗口信号，行激活窗口信号出现代表单行刷新操作开始，行激活窗口的持续时长需要大于行寻址时间，保证行寻址可有效完成，预充电窗口为高电平有效的窗口信号，预充电窗口结束代表单行刷新结束，预充电窗口的时长需要大于预充电时间，保证预充电有效完成。

第三信号发生过程：阵列刷新装置 40 完成单行地址 13 的单行刷新

操作之后，输出单行刷新结束信号 14。刷新窗口生成单元 21b 在接收到单行刷新结束信号 14 之后，检测重置信号 15，由于此时计数值 16 为 1，还未到达 3，因此重置信号 15 尚未发出，刷新窗口生成单元 21b 继续输出低电平有效的刷新窗口信号 18；同时，由于单行刷新结束信号 14 为高电平有效的脉冲信号，因此第一或非门 21a 在接收到单行刷新结束信号 14 时输出低电平。如此，第二或非门 21c 可输出第二个行地址刷新信号 12，重复第二信号发生过程，此时，计数值 16 由 1 变为 2。

第四信号发生过程：在刷新信号生成单元 21 输出第三个行地址刷新信号 12 之后，计数值 16 由 2 变为 3，第四与门 244 的三个输入端都为高电平，第四与门 244 输出高电平，或门 245 输出激励信号 17；自动脉冲生成器 25 在激励信号 17 的激励作用下生成重置信号 15，每一 D 触发器的复位端 RST 接收重置信号 15，电平复位至低电平，表征数值 0，此时，计数值 16 由 3 复位为 0；同时，刷新窗口生成单元 21b 接收到重置信号 15。

第五信号发生过程：阵列刷新装置 40 根据第三个行地址刷新信号 12 对应的单行地址 13 完成单行刷新动作之后，输出第三个单行刷新结束信号 14；刷新窗口生成单元 21b 在接收到单行刷新结束信号 14 之后，检测重置信号 15，由于此时自动脉冲生成器 25 已发送重置信号 15，因此，刷新窗口生成单元 21b 的刷新窗口信号 18 中止，刷新窗口生成单元 21b 的输出端电平由低电平变为高电平，第二或非门 21c 输出端变为低电平，即中止输出行地址刷新信号 12，从而实现每一刷新命令 11 对应的刷新行数为 3。

需要说明的是，自动脉冲生成器 25 输出的重置信号 15 的持续时长应当大于行寻址器 30 的行寻址时间以及阵列刷新装置 40 的单行刷新时间，保证刷新窗口生成单元 21b 在接收到第三个单行刷新结束信号 14 时，重置信号 15 依旧持续，从而有效中止行地址刷新信号 12 的输出。

上述时序图仅以一个刷新命令 11 作为示例，当刷新窗口生成单元 21b 再次接收到刷新命令 11 时，可再次输出刷新窗口信号 18，刷新电路重复上述信号发生过程。

需要补充的是，如果在刷新命令 11 对应的刷新期间内，调节子单元 24 接收到了其他温度信号 10a 或者不再接收到其他温度信号 10a，从而导致刷新命令 11 对应的刷新行数的预设值增加，此时，只要自动脉冲生成器 25 还未生成重置信号 15，刷新电路根据增加后的预设值进行行地址刷新；相反的，如果在刷新命令 11 对应的刷新期间内，刷新命令 11 对应的刷新行数的预设值减小，则看当前计数值 16 是否大于等于减小后的预设值，若大于等于，则中止输出行地址刷新信号 12，若小于，则根据减小后的预设值进行单行地址刷新。

本实施例中，根据温度信号调整预设值，使得高温条件下的每一刷新命令对应的刷新行数较多，低温条件下每一刷新命令对应的刷新行数较少；在相邻刷新命令的时间间隔不变的情况下，高温环境中，在较短的数据保持时间内，每个刷新命令下刷新的行数较多，有利于保证完成所有行地址的刷新；低温环境中，在较长的数据保持时间内，每个刷新命令下刷新的行数较少，有利于避免提前完成所有行的刷新而进行重复刷新，从而减少刷新电流的浪费，以及减小每一刷新命令对应的刷新电

流。

相应地，本申请实施例还提供一种存储器，包含上述任一项刷新电路。如此，有利于降低存储器刷新过程中的电流浪费。

本领域的普通技术人员可以理解，上述各实施方式是实现本申请的具体实施例，而在实际应用中，可以在形式上和细节上对其作各种改变，而不偏离本申请的精神和范围。任何本领域技术人员，在不脱离本申请的精神和范围内，均可作各自更动与修改，因此本申请的保护范围应当以权利要求限定的范围为准。

权 利 要 求

1. 一种刷新电路，包括：

刷新控制模块，用于接收刷新命令，以输出行地址刷新信号，每接收一所述刷新命令，输出预设值次数的所述行地址刷新信号；还用于接收温度信号，以调整所述预设值，所述温度信号表征的温度越高，调整后的所述预设值越大；

行寻址器，用于接收所述行地址刷新信号，并输出待刷新的单行地址；

阵列刷新装置，用于根据所述单行地址进行单行刷新操作，且在单行刷新结束后输出单行刷新结束信号。

2. 根据权利要求 1 所述的刷新电路，其中，所述刷新控制模块包括：

控制单元，用于接收所述行地址刷新信号，输出重置信号；还用于对所述行地址刷新信号进行计数，当计数值等于调整后的所述预设值时，输出所述重置信号；

刷新信号生成单元，用于接收所述刷新命令、所述重置信号以及所述单行刷新结束信号，输出所述行地址刷新信号；当接收到所述刷新命令时，输出所述行地址刷新信号；在接收到所述单行刷新结束信号时，检测所述重置信号，若未接收到所述重置信号，输出所述行地址刷新信号，若接收到所述重置信号，中止输出所述行地址刷新信号。

3. 根据权利要求 2 所述的刷新电路，其中，所述控制单元包括：

计数子单元，用于接收所述行地址刷新信号，并对接收到的所述行地址刷新信号进行计数，输出所述计数值；

调节子单元，用于接收所述温度信号和所述计数值，输出激励信号；用于根据所述温度信号调整所述预设值，当所述计数值等于调整后的所述预设值时，输出所述激励信号；

自动脉冲生成器，用于接收所述激励信号并输出所述重置信号。

4. 根据权利要求 3 所述的刷新电路，其中，所述计数子单元包括由多个 D 触发器串联组成的异步二进制加法计数器，所述调节子单元包括或门和多个与门，所述与门的至少一输入端连接所述异步二进制加法计

数器的计数端，所述与门的输出端连接所述或门的输入端，所述或门的输出端作为所述调节子单元的输出端；

至少一所述与门的所有输入端连接所述计数端，当所述计数端的电平表征默认数值时，至少一所述与门输出高电平；

至少另一所述与门的一个输入端接收所述温度信号，且所述计数端的电平表征第一数值时，至少另一所述与门输出高电平，所述第一数值小于所述默认数值。

5. 根据权利要求 4 所述的刷新电路，其中，所述异步二进制加法计数器包括作为低位的第一计数端、作为次高位的第二计数端以及作为高位的第三计数端；所述调节子单元包括第一与门、第二与门、第三与门以及第四与门；

所述第一与门的第一输入端与所述第一计数端连接，第二输入端与所述第二计数端连接，第三输入端与所述第三计数端连接；

所述第二与门的第一输入端用于接收第一温度信号，第二输入端与所述第二计数端连接，第三输入端与所述第三计数端连接；

所述第三与门的第一输入端与所述第一计数端连接，第二输入端用于接收第二温度信号，第三输入端与所述第三计数端连接；

所述第四与门的第一输入端与所述第一计数端连接，第二输入端与所述第二计数端连接，第三输入端用于接收第三温度信号；

其中，所述第三温度信号表征当前温度小于等于第三温度，所述第二温度信号表征当前温度小于等于第二温度且大于所述第三温度，所述第一温度信号表征当前温度小于等于第一温度且大于所述第二温度。

6. 根据权利要求 5 所述的刷新电路，其中，所述第一温度信号表征的温度区间极差与所述第二温度信号表征的温度区间极差相等。

7. 根据权利要求 6 所述的刷新电路，其中，所述第一温度信号表征的温度区间极差为 20℃～50℃。

8. 根据权利要求 5 所述的刷新电路，其中，相邻所述温度信号对应的所述预设值不同，差值为 1～3 行。

9. 根据权利要求 2 所述的刷新电路，其中，所述刷新信号生成单元包括：

第一或非门，用于接收所述刷新命令和所述单行刷新结束信号；

刷新窗口生成单元，用于接收所述刷新命令、所述单行刷新结束信号以及所述重置信号，输出刷新窗口信号；当接收到所述刷新命令时，输出所述刷新窗口信号；用于在接收到所述单行刷新结束信号时，检测所述重置信号，若未接收到所述重置信号，输出所述刷新窗口信号，若接收到所述重置信号，中止输出所述刷新窗口信号；

第二或非门，用于接收所述第一或非门的输出信号和所述刷新窗口信号，输出所述行地址刷新信号。

10. 根据权利要求 2 所述的刷新电路，其中，所述刷新命令为高电平有效的脉冲信号，所述单行刷新结束信号为高电平有效的脉冲信号；所述刷新窗口信号为低电平有效的窗口信号。

11. 根据权利要求 10 所述的刷新电路，其中，所述重置信号为高电平有效的脉冲信号。

12. 根据权利要求 1 所述的刷新电路，其中，还包括：开关单元，所述开关单元导通时，所述刷新控制模块可根据所述温度信号调整所述预设值，所述开关单元断开时，所述预设值为默认数值。

13. 根据权利要求 12 所述的刷新电路，其中，所述开关单元包括熔丝单元，所述刷新控制模块通过所述熔丝单元接收所述温度信号。

14. 根据权利要求 1 所述的刷新电路，其中，还包括：温度传感器，用于检测目标芯片的温度并输出所述温度信号。

15. 一种存储器，包含权利要求 1 至 14 中任一项所述的刷新电路。

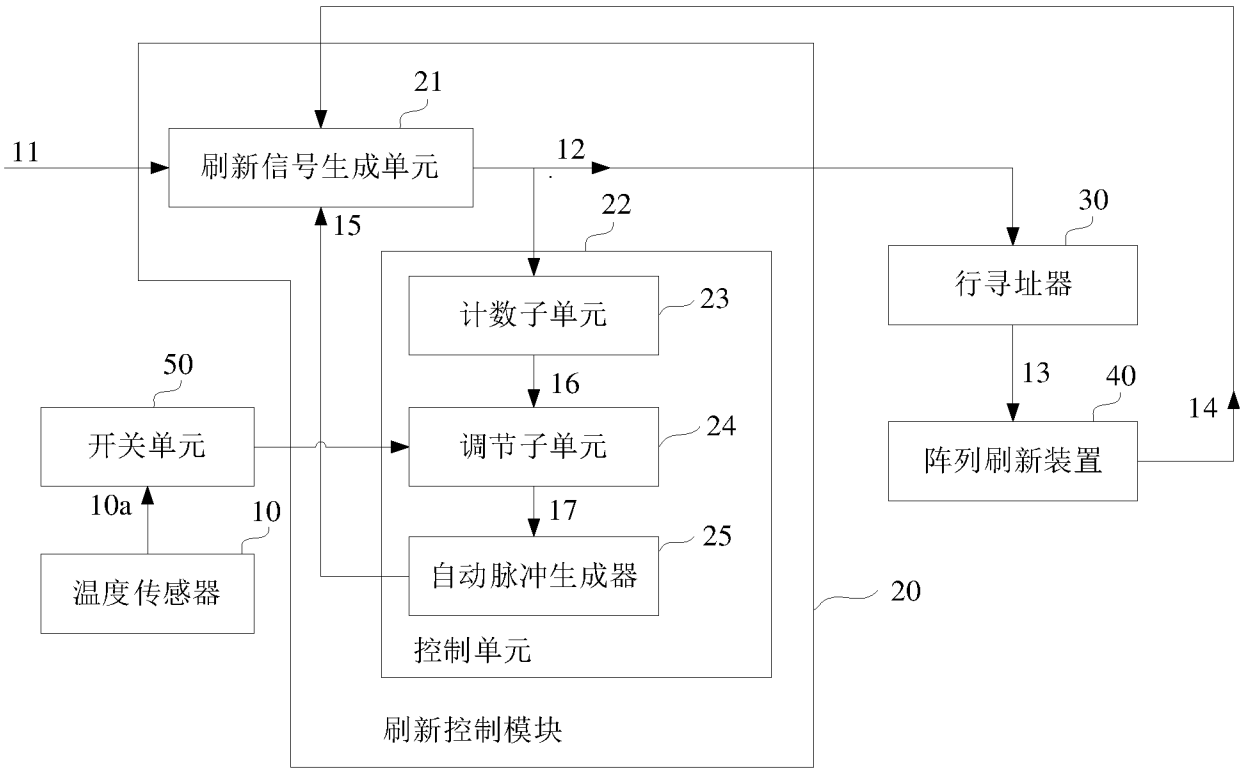

21
11
刷新信号生成单元
12
22
30
15
计数子单元
23
行寻址器
50
16
13
40
14
开关单元
调节子单元
24
阵列刷新装置
10a
17
10
25
温度传感器
自动脉冲生成器
20
控制单元
刷新控制模块

图 1

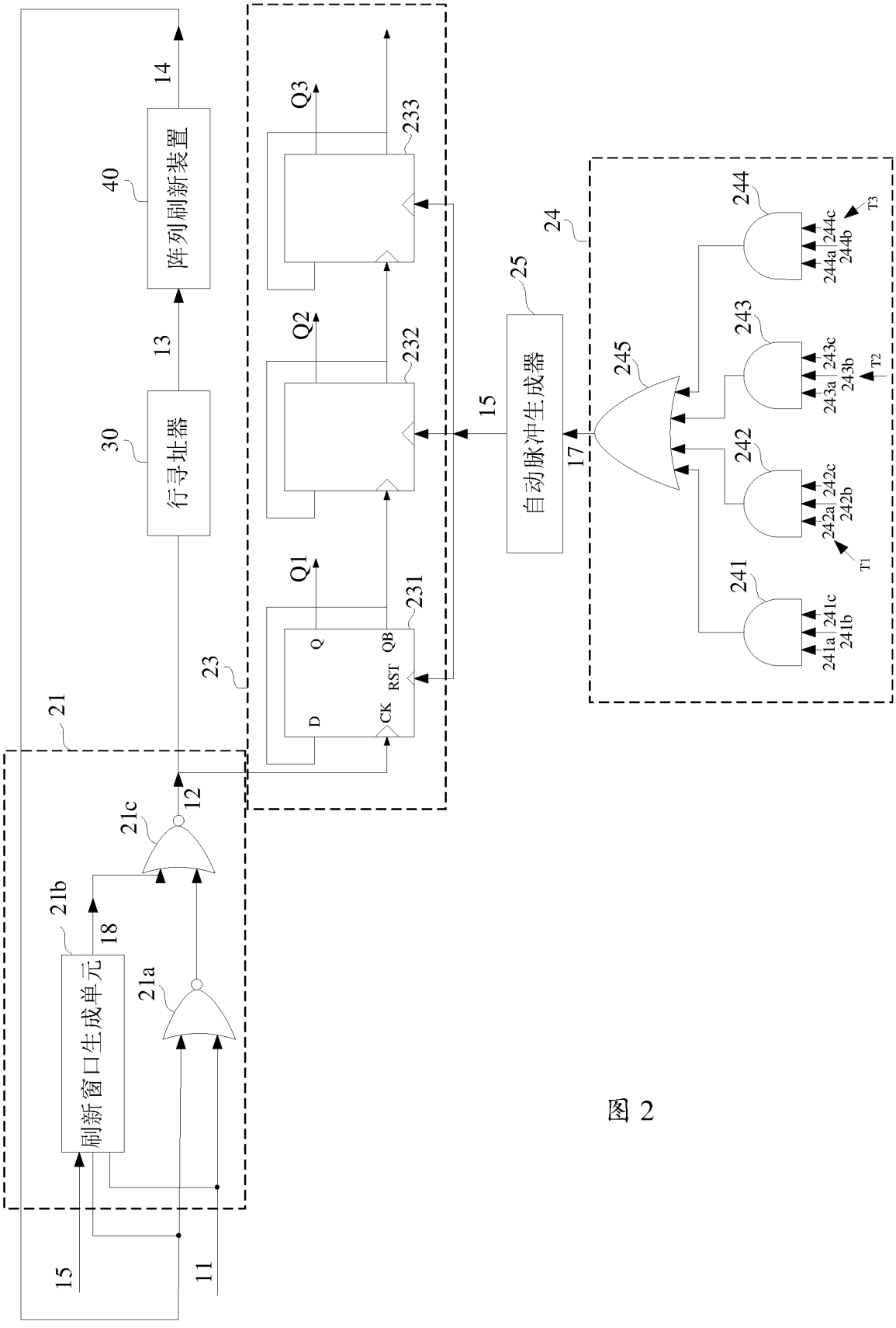

刷新窗口生成单元
行寻址器
阵列刷新装置
自动脉冲生成器
21
21a
21b
21c
23
24
25
30
40
11
12
13
14
15
17
18
231
232
233
241
242
243
244
245
Q1
Q2
Q3
D
Q
CK
RST
QB
T1
T2
T3

图 2

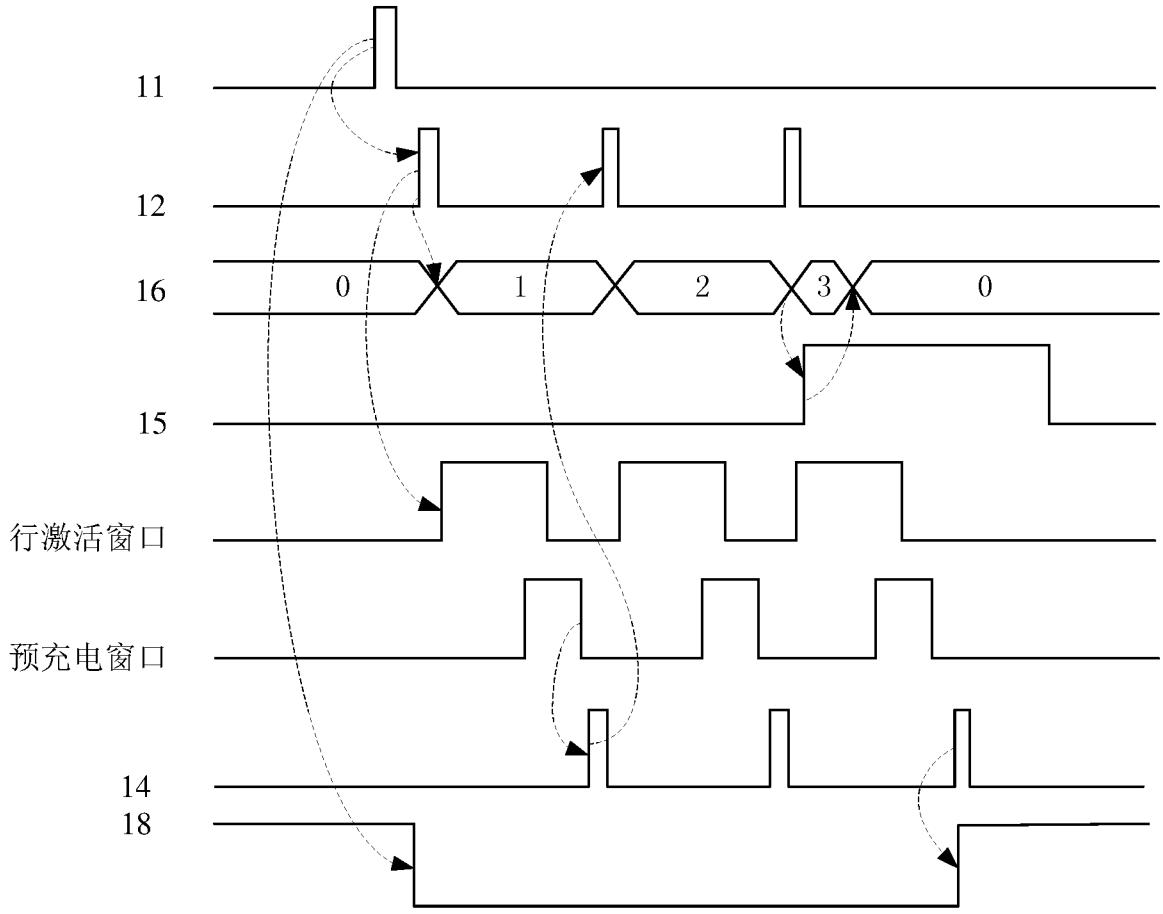


图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/109273

A. CLASSIFICATION OF SUBJECT MATTER

G11C 11/406(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: DRAM, dynamic, memory, refresh+, temperature, row, address+, word, line, 动态随机存取存储器, 刷新, 温度, 行, 地址, 字线, 字符线

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107578792 A (SAMSUNG ELECTRONICS CO., LTD.) 12 January 2018 (2018-01-12) description, paragraphs [0033]-[0057], [0089]-[0094], figures 1-2, 8	1, 14-15
A	CN 109949844 A (SAMSUNG ELECTRONICS CO., LTD.) 28 June 2019 (2019-06-28) entire document	1-15
A	CN 103578526 A (SAMSUNG ELECTRONICS CO., LTD.) 12 February 2014 (2014-02-12) entire document	1-15
A	US 2012170396 A1 (HYNIX SEMICONDUCTOR INC.) 05 July 2012 (2012-07-05) entire document	1-15
A	US 2012039133 A1 (ELPIDA MEMORY, INC.) 16 February 2012 (2012-02-16) entire document	1-15

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
27 September 2021	**26 October 2021**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2021/109273

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107578792	A	12 January 2018	US	2016180921	A1	23 June 2016
				CN	107578792	B	18 August 2020
				US	2015221362	A1	06 August 2015
				KR	101975029	B1	23 August 2019
				US	9490004	B2	08 November 2016
				CN	103426468	B	03 November 2017
				JP	2013242958	A	05 December 2013
				CN	103426468	A	04 December 2013
				US	9030905	B2	12 May 2015
				US	2013308405	A1	21 November 2013
				US	9311987	B2	12 April 2016
				KR	20130128687	A	27 November 2013
				JP	6043680	B2	14 December 2016
CN	109949844	A	28 June 2019	US	10665273	B2	26 May 2020
				KR	20190074588	A	28 June 2019
				US	2019189194	A1	20 June 2019
CN	103578526	A	12 February 2014	US	9275717	B2	01 March 2016
				CN	103578526	B	02 February 2018
				KR	20140016004	A	07 February 2014
				US	2014029367	A1	30 January 2014
				KR	101974108	B1	23 August 2019
US	2012170396	A1	05 July 2012	KR	20120075983	A	09 July 2012
				US	8787104	B2	22 July 2014
US	2012039133	A1	16 February 2012	JP	2012038399	A	23 February 2012
				US	8547759	B2	01 October 2013

国际检索报告

国际申请号
PCT/CN2021/109273

A. 主题的分类

G11C 11/406(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G11C

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

WPI, EPODOC, CNPAT, CNKI: DRAM, dynamic, memory, refresh+, temperature, row, address+, word, line, 动态随机存取存储器，刷新，温度，行，地址，字线，字符线

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 107578792 A (三星电子株式会社) 2018年 1月 12日 (2018-01-12) 说明书第[0033]-[0057]，[0089]-[0094]段、附图1-2，8	1，14-15
A	CN 109949844 A (三星电子株式会社) 2019年 6月 28日 (2019-06-28) 全文	1-15
A	CN 103578526 A (三星电子株式会社) 2014年 2月 12日 (2014-02-12) 全文	1-15
A	US 2012170396 A1 (HYNIX SEMICONDUCTOR INC.) 2012年 7月 5日 (2012-07-05) 全文	1-15
A	US 2012039133 A1 (ELPIDA MEMORY, INC.) 2012年 2月 16日 (2012-02-16) 全文	1-15

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：
“A” 认为不特别相关的表示了现有技术一般状态的文件
“E” 在国际申请日的当天或之后公布的在先申请或专利
“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）
“O” 涉及口头公开、使用、展览或其他方式公开的文件
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件
“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件
“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性
“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性
“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 9月 27日	2021年 10月 26日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 李元 电话号码 86-(10)-53961205

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2021/109273

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107578792	A	2018年 1月 12日	US	2016180921	A1	2016年 6月 23日
				CN	107578792	B	2020年 8月 18日
				US	2015221362	A1	2015年 8月 6日
				KR	101975029	B1	2019年 8月 23日
				US	9490004	B2	2016年 11月 8日
				CN	103426468	B	2017年 11月 3日
				JP	2013242958	A	2013年 12月 5日
				CN	103426468	A	2013年 12月 4日
				US	9030905	B2	2015年 5月 12日
				US	2013308405	A1	2013年 11月 21日
				US	9311987	B2	2016年 4月 12日
				KR	20130128687	A	2013年 11月 27日
				JP	6043680	B2	2016年 12月 14日
CN	109949844	A	2019年 6月 28日	US	10665273	B2	2020年 5月 26日
				KR	20190074588	A	2019年 6月 28日
				US	2019189194	A1	2019年 6月 20日
CN	103578526	A	2014年 2月 12日	US	9275717	B2	2016年 3月 1日
				CN	103578526	B	2018年 2月 2日
				KR	20140016004	A	2014年 2月 7日
				US	2014029367	A1	2014年 1月 30日
				KR	101974108	B1	2019年 8月 23日
US	2012170396	A1	2012年 7月 5日	KR	20120075983	A	2012年 7月 9日
				US	8787104	B2	2014年 7月 22日
US	2012039133	A1	2012年 2月 16日	JP	2012038399	A	2012年 2月 23日
				US	8547759	B2	2013年 10月 1日