

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年12月2日 (02.12.2004)

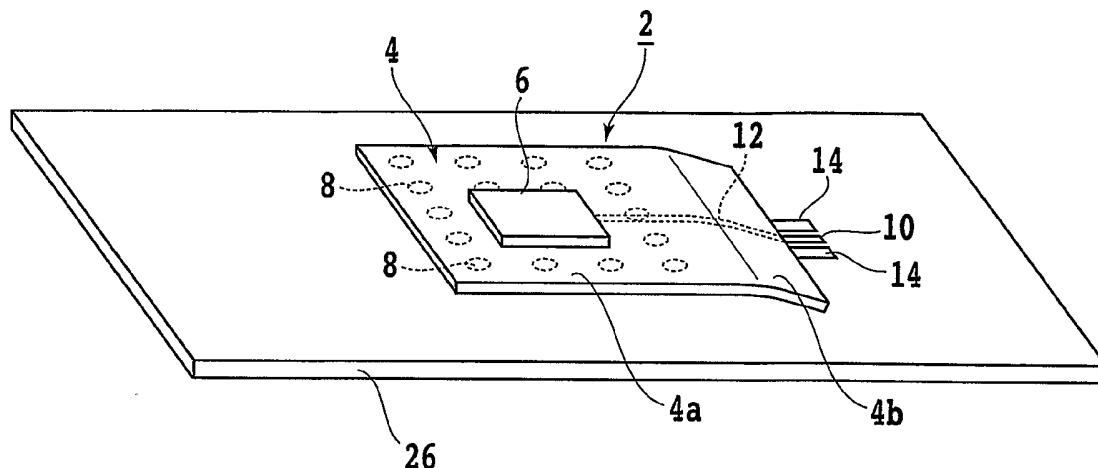
PCT

(10) 国際公開番号
WO 2004/105128 A1

- (51) 国際特許分類: **H01L 23/12** (IKEUCHI, Tadashi) [JP/JP]; 〒211-8588 神奈川県 川崎市 中原区上小田中 4丁目 1番 1号 富士通株式会社 社内 Kanagawa (JP).
 - (21) 国際出願番号: PCT/JP2003/006259
 - (22) 国際出願日: 2003年5月20日 (20.05.2003)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県 川崎市 中原区上小田中 4丁目 1番 1号 Kanagawa (JP).
 - (72) 発明者; および
 - (75) 発明者/出願人 (米国についてのみ): 池内 公
 - (74) 代理人: 松本 昂 (MATSUMOTO, Takashi); 〒107-0052 東京都 港区 赤坂三丁目 2番 2号 アマンド赤坂ビル 9階 松本国際特許事務所 Tokyo (JP).
 - (81) 指定国 (国内): JP, US.
- 添付公開書類:
— 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR PACKAGE

(54) 発明の名称: 半導体パッケージ



(57) Abstract: A semiconductor package, comprising a flexible tape having a mounting portion and an extension portion, a plurality of array-shaped connection electrodes installed in the mounting portion of the flexible tape, a semiconductor chip mounted on the mounting portion of the flexible tape, electrodes for high-speed signal formed at the tip of the extension portion of the flexible tape, and a transfer path provided on the flexible tape for connecting the semiconductor chip to the electrodes for high-speed signal, wherein a stiffener is mounted on the mounting portion of the flexible tape.

(57) 要約: 半導体パッケージであって、実装部分及び延長部分を有するフレキシブルテープと、フレキシブルテープの実装部分に設けられた複数のアレイ状接続電極と、フレキシブルテープの実装部分に搭載された半導体チップを含んでいる。半導体パッケージは更に、フレキシブルテープの延長部分の先端に形成された高速信号用電極と、半導体チップと高速信号用電極を接続するフレキシブルテープに設けられた伝送線路を含んでいる。フレキシブルテープの実装部分にはスティフナが搭載されている。

WO 2004/105128 A1

明 細 書

半 導 体 パ ッ ケ ー ジ

技 術 分 野

本発明は高速信号用入出力端子を有する半導体パッケージに関する。

背 景 技 術

従来的高速信号用入出力端子を有する半導体パッケージとして、パッケージの一部にコネクタを取り付けることによって、高速信号を劣化なしに伝送可能な半導体パッケージが知られている。しかし、このようにパッケージの一部にコネクタを取り付けた半導体パッケージでは、コネクタを取り付けるための構造が複雑となりコストアップの要因となっていた。また、コネクタを取り付ける必要性からパッケージの小型化が困難であるという問題があった。

特開 2000-232197 は高速信号電極の回りをグランド電極で取り囲んだ構成を有する半導体パッケージを開示している。高速信号電極の回りをグランド電極で取り囲むことによって、高速信号接続部のインダクタンスを低減し、高速信号の劣化の少ないパッケージを実現している。この公開公報に記載された半導体パッケージでは、高速信号接続部のインダクタンスの低減はできるものの完全に 0 にすることはできず、20 GHz 以上の信号伝送時には信号劣化を引き起こすという問題がある。また、ソルダーボールから構成されたボール・グリッド・アレイ (BGA) のボール径を小さくすることによっても接続部のインダクタンスは低減可能であるが、この場合には半導体パッケージをプリント配線板に実装するときの機械的な信頼性低下が問題となる。

特許文献 1

特開 2000-232197 号公報

特許文献 2

特開平 10-270600 号公報

発明の開示

よって、本発明の目的は、20GHz以上の高周波信号に対しても劣化が少なく、且つ、安価で信頼性の高い高周波用半導体パッケージを提供することである。

本発明の一側面によると、実装部分及び延長部分を有するフレキシブルテープと、該フレキシブルテープの前記実装部分に設けられた複数のアレイ状接続電極と、前記フレキシブルテープの前記実装部分に搭載された半導体チップと、前記フレキシブルテープの前記延長部分の先端に形成された高速信号用電極と、前記半導体チップと前記高速信号用電極を接続する前記フレキシブルテープに設けられた伝送線路と、を具備したことを特徴とする半導体パッケージが提供される。

好ましくは、半導体パッケージはフレキシブルテープの実装部分に搭載されたスティフナを更に含んでいる。スティフナはセラミック又は樹脂から形成される。好ましくは、半導体パッケージはスティフナ上に搭載された放熱フィンを更に含んでいる。

好ましくは、半導体パッケージは高速信号用電極を間に挟んでフレキシブルテープの延長部分の先端に形成された一対のグランド電極を更に含んでいる。フレキシブルテープは伝送線路の両側に第1グランドパターンを有しており、各グランド電極は第1グランドパターンに接続されている。好ましくは、フレキシブルテープは伝送線路が形成された面と反対側の面の少なくとも伝送線路及び第1グランドパターンに対応する部分に第2グランドパターンを有している。

半導体チップはフレキシブルテープの実装部分にフリップチップボンディングされている。代替案として、半導体チップはフレキシブルテープの実装部分にTAB接続されている。

フレキシブルテープに形成されたアレイ状接続電極とプリント配線板はボールグリッドアレイにより接続される。好ましくは、プリント配線板は伝送線路とインピーダンス整合された配線パターンと、グランドパターンを有しており、高速信号用電極は配線パターンに接続され、グランド電極はプリント配線板のグランドパターンに接続される。

図面の簡単な説明

図 1 はプリント配線板上に実装された本発明第 1 実施形態の半導体パッケージの斜視図；

図 2 はプリント配線板上に実装された本発明第 2 実施形態の半導体パッケージの斜視図；

図 3 はスティフナ及び放熱フィンを搭載した状態の第 1 実施形態の半導体パッケージの断面図；

図 4 は図 3 に類似しており、放熱フィンが半導体チップに直接接触している第 1 実施形態の断面図；

図 5 は第 2 実施形態の高速信号用電極及びグランド電極と、プリント配線板の配線パターン及びグランドパターンとの接続の様子を示す平面図；

図 6 は半導体チップとフレキシブルテープが T A B 接続された本発明第 3 実施形態の半導体パッケージの断面図；

図 7 は高速信号用電極が形成された面の裏面にグランドパターンを有する実施形態の一部断面図；

図 8 は図 5 に類似しており、図 7 に示した実施形態の高速信号用電極及びグランド電極と、プリント配線板の配線パターン及びグランドパターンとの接続の様子を示す平面図；

図 9 はフレキシブルテープの延長部分にコネクタを接続した実施形態の一部断面正面図；

図 10 はフレキシブルテープの延長部分に高周波デバイスを接続した実施形態の一部断面正面図；

図 11 はフレキシブルテープの延長部分に接続された高周波部品がプリント配線板と段差を有する実施形態の一部断面正面図である。

発明を実施するための最良の形態

図 1 を参照すると、プリント配線板 26 上に実装された本発明第 1 実施形態の半導体パッケージ 2 の斜視図が示されている。符号 4 は例えばポリイミドから形成されたフレキシブルテープであり、約 50 μ m 程度の厚さを有している。フレキシブルテープ 4 は実装部分 4a と延長部分 4b を有している。フレキシブルテ

ープ４の実装部分４a上には半導体チップ６が実装されており、更にその裏面には複数のアレイ状接続電極８が形成されている。フレキシブルテープ４の延長部分４bの先端には高速信号用電極１０と、この高速信号用電極１０を挟み込む一對のグランド電極１４が形成されている。半導体チップ６と高速信号用電極１４はフレキシブルテープ４に形成された伝送線路１２により接続されている。

図３はスティフナ１８及び放熱フィン２２を搭載した状態の第１実施形態の半導体パッケージ２の断面図を示している。半導体チップ６は接続部のインダクタンスの少ない複数の半田ボール１６を使用したフリップチップボンディングによりフレキシブルテープ４の実装部４a上に実装されている。フレキシブルテープ４の実装部分４a上には、例えば放熱特性のよいセラミックから形成されたスティフナ（硬直剤）１８が搭載され、接着剤により固着されている。符号２０はスティフナ１８を半導体チップ６に固着する接着剤を示している。スティフナ１８上には、例えばアルミニウムから形成された放熱フィン２２が搭載され、接着剤により固着されている。アレイ状に配置された各接続電極８に対応して半田ボールからなるボールグリッドアレイ（ＢＧＡ）２４が設けられている。

図４は図３に示した第１実施形態のスティフナ１８の変形例を示している。この実施形態では、放熱フィン２２が直接半導体チップ６に接触している。よって、半導体チップ６の発熱は主に放熱フィン２２を介して放熱されるため、スティフナ１８をセラミックに比較して放熱特性が劣る樹脂から形成することができる。半導体パッケージ２の半導体チップ６はボールグリッドアレイ２４によりプリント配線板２６の配線パターンに接続されると共に、伝送線路１２及び高速信号用電極１０を介してプリント配線板２６の配線パターンに接続される。

本実施形態によれば、高速信号のプリント配線板２６への接続を半導体パッケージの基材としてのフレキシブルテープ４の延長部４b上に設けた伝送線路１２経由で行うことで、劣化の少ない高速信号の接続を実現している。テープ延長部４bはプリント配線板２６から浮いているので、温度変化等により生ずるストレスを變形することにより吸収することができる。テープ延長部４bについては、パッケージの複数辺からテープ延長部を引き出し、それぞれの延長部に高速信号用の伝送線路を形成するようによい。

図2はプリント配線板26上に実装された本発明第2実施形態の半導体パッケージ2Aの斜視図を示している。本実施形態では、フレキシブルテープ4の延長部分4b'は実装部分4aの幅よりも狭い幅を有している。このように、延長部分4b'の幅をパッケージの一辺より狭くすることによって、テープ曲げに対する許容範囲が広がり、半導体パッケージ2Aのプリント配線板26への実装時に生じる機械的ストレスを解放することができ、機械的衝撃に対する信頼度の高い実装を実現することができる。

図5は図2に示した第2実施形態のテープ延長部分4b'とプリント配線板26との接続の様子を示している。テープ延長部分4b'の伝送線路12の両側にはグラウンドパターン13が形成されており、これらのグラウンドパターン13はグラウンド電極14にそれぞれ接続されている。高速信号用電極10は伝送線路12とインピーダンス整合されたプリント配線板26の配線パターン28に接続され、各グラウンド電極14はプリント配線板26のグラウンドパターン30にそれぞれ接続される。このように、テープ延長部分4b'とプリント配線板26との接続を、高速信号用電極10の両側にグラウンド電極14を配置したコプレーナ線路形態で実現しているため、高速信号の劣化要因であるグラウンドの不連続性を防止し、高速信号の劣化を抑制することができる。図5は1本の信号線の形態であるが、複数本の信号線についても同様の形態で接続できる。図1に示した第1実施形態でも、フレキシブルテープ4の延長部分4bとプリント配線板26との接続は、同様なコプレーナ接続を行っている。

図6は本発明第3実施形態の半導体パッケージ2Bの断面図を示している。本実施形態では、半導体チップ6とフレキシブルテープ4の配線パターンとは、テープ上の配線パターンをそのまま半導体チップ6に接続するテープ・オートメィティッド・ボンディング(TAB)32により接続されている。これにより、接続部のインダクタンスを最小にすることができ、安価で劣化の少ない接続を実現可能である。

図7を参照すると、フレキシブルテープ4の延長部分4b'は伝送線路12が形成された面と反対側の面にグラウンドパターン34を有している。伝送線路12の両側には、図8に示すように一対のグラウンドパターン13が形成されており、

これらのグランドパターン 13 はそれぞれグランド電極 14 を介してプリント配線板 26 のグランドパターン 30 に接続されている。伝送線路 12 の背面に形成されたグランドパターン 34 は、少なくとも伝送線路 12 及び一对のグランドパターン 13 に対応する位置に形成されている。このように、テープ延長部分 4b の伝送線路 12 にグラunded・コプレーナ線路を採用し、伝送線路 12 及びその両脇のグランドパターン 13 をそれぞれ高速信号用電極 10 及びグランド電極 14 を介してプリント配線板 26 の配線パターン 28 及びグランドパターン 30 に接続することによって、高速信号について劣化の少ない接続を実現することができる。

図 9 を参照すると、金属ブロック 36 上にプリント配線板 26 が搭載されており、金属ブロック 36 に形成した穴 37 中に挿入されたコネクタ 38 の端子 40 が伝送線路 12 に接続されている。この実施形態によれば、機械的衝撃に対する信頼性が高く、高速信号について劣化の少ない外部接続を実現することができる。

図 10 を参照すると、金属ブロック 36A 上にプリント配線板 26 及び高周波デバイス 42 が搭載されており、テープ延長部分 4b の伝送線路 12 と高周波デバイス 42 の信号電極 44 とはボンディングワイヤ 48 で接続され、延長部分 4b のグランドパターン 34 と高周波デバイス 42 のグランド電極 46 とは金属ブロック 36A を介して接続されている。高周波デバイス 42 に変えて、光デバイスを同様に接続するようにしてもよい。このように、半導体パッケージと高周波デバイス 42 又は光デバイスを直接接続することによって、機械的衝撃に対する信頼性が高く、高速信号について劣化の少ない接続を実現することができる。

図 11 を参照すると、金属ブロック 36B は段差 37 を有しており、プリント配線板 26 が搭載された位置より上部に高周波デバイス 42 が金属ブロック 36B 上に搭載されている。このように延長部分 4b がフレキシブルテープから形成されているため、段差のある接続も容易に達成することができ、実装面積を低減することができる。

産業上の利用可能性

本発明では、高速信号は伝送線路 12 及び高速信号用電極 10 を介してプリン

ト配線板 26 の配線パターンに接続し、低速信号はボールグリッドアレイ 24 を介してプリント配線板 26 の配線パターンに接続する。この構成により、高周波信号についてはインピーダンス的に不連続箇所がなく、伝送線路経由でプリント配線板の配線パターンと接続することができ、高速信号の劣化を最小限に抑えることができる。

高速信号以外の接続については、プリント配線板への搭載が容易なボールグリッドアレイ用のアレイ状接続電極 8 を有することによって、半導体パッケージの低コスト化が可能である。また、半導体パッケージの基材としてフレキシブルテープを使用することによって、高速用電極、アレイ状電極の接続部への機械的なストレスが解放され、実装時の機械的な信頼性について確保することができる。

請求の範囲

1. 実装部分及び延長部分を有するフレキシブルテープと、
該フレキシブルテープの前記実装部分に設けられた複数のアレイ状接続電極と、
前記フレキシブルテープの前記実装部分に搭載された半導体チップと、
前記フレキシブルテープの前記延長部分の先端に形成された高速信号用電極と、
前記半導体チップと前記高速信号用電極を接続する前記フレキシブルテープに
設けられた伝送線路と、
を具備したことを特徴とする半導体パッケージ。
2. 前記フレキシブルテープの前記実装部分に搭載されたスティフナを更に具
備した請求項 1 記載の半導体パッケージ。
3. 前記スティフナはセラミックから形成されており、前記フレキシブルテー
プの前記実装部分に接着されている請求項 2 記載の半導体パッケージ。
4. 前記スティフナは樹脂から形成されており、前記フレキシブルテープの前
記実装部分に接着されている請求項 2 記載の半導体パッケージ。
5. 前記延長部分は前記実装部分の幅より狭い幅を有している請求項 1 記載の
半導体パッケージ。
6. 前記高速信号用電極を間に挟んで前記フレキシブルテープの前記延長部分
の先端に形成された一対のグランド電極を更に具備した請求項 2 記載の半導体パ
ッケージ。
7. 前記フレキシブルテープは前記伝送線路の両側に第 1 グランドパターンを
有しており、前記各グランド電極は該第 1 グランドパターンに接続されている請
求項 6 記載の半導体パッケージ。
8. 前記フレキシブルテープは前記伝送線路が形成された面と反対側の面の少
なくとも前記伝送線路及び前記第 1 グランドパターンに対応する部分に第 2 グラ
ンドパターンを有している請求項 7 記載の半導体パッケージ。
9. 前記半導体チップは前記フレキシブルテープの実装部分にフリップチップ
ボンディングされている請求項 2 記載の半導体パッケージ。
10. 前記半導体チップは前記フレキシブルテープの前記実装部分に T A B 接

続されている請求項 2 記載の半導体パッケージ。

- 1 1. 前記フレキシブルテープが実装されるプリント配線板を更に具備し、
前記複数のアレイ状接続電極と前記プリント配線板はボールグリッドアレイにより接続されている請求項 6 記載の半導体パッケージ。
- 1 2. 前記プリント配線板は前記伝送線路とインピーダンス整合された配線パターンと、グランドパターンを有しており、前記高速信号用電極は前記配線パターンに接続され、前記グランド電極は前記グランドパターンに接続されている請求項 1 1 記載の半導体パッケージ。
- 1 3. 前記高速信号用電極に接続されたコネクタを更に具備した請求項 1 1 記載の半導体パッケージ。
- 1 4. 高速信号用電極に接続された高周波部品を更に具備した請求項 1 1 記載の半導体パッケージ。
- 1 5. 前記プリント配線板及び前記高周波部品が搭載される金属ブロックを更に具備し、
該金属ブロックは該金属ブロック上に搭載された前記高周波部品の高さが前記プリント配線板より高くなるような段差を有している請求項 1 4 記載の半導体パッケージ。
- 1 6. 前記スティフナ上に搭載された放熱フィンを更に具備した請求項 2 記載の半導体パッケージ。

FIG. 1

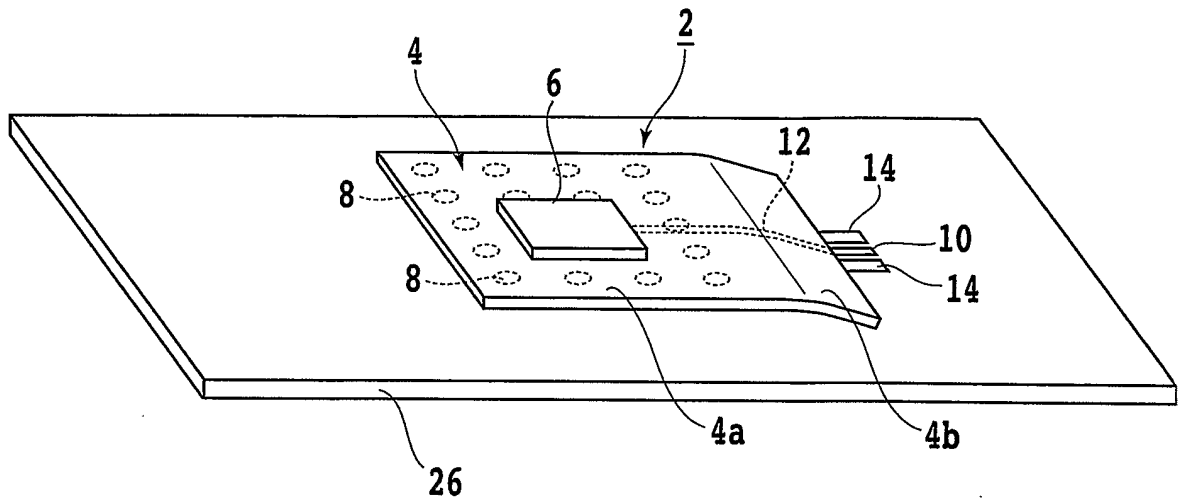


FIG. 2

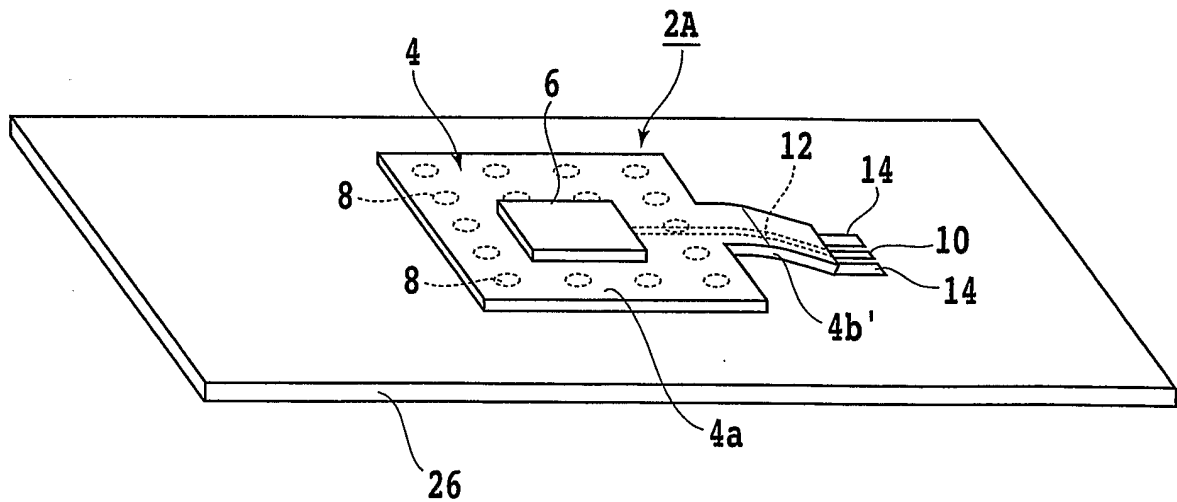


FIG. 3

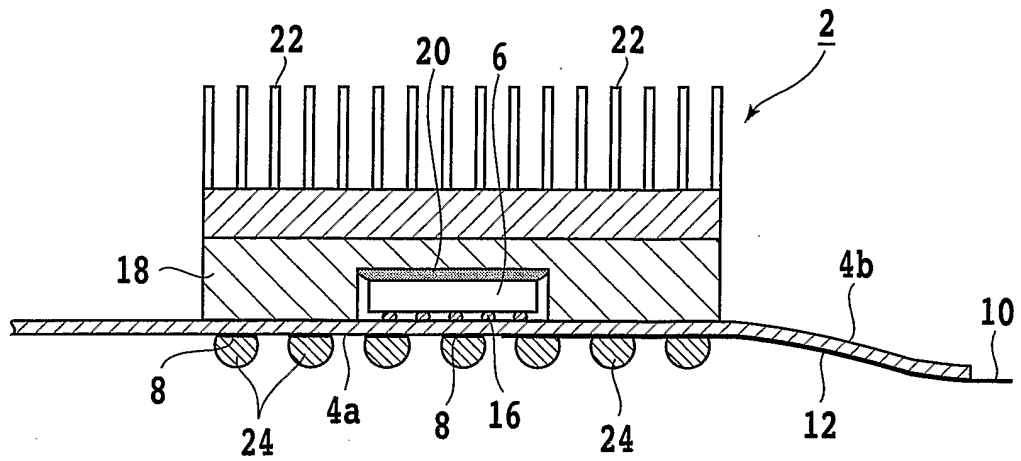


FIG. 4

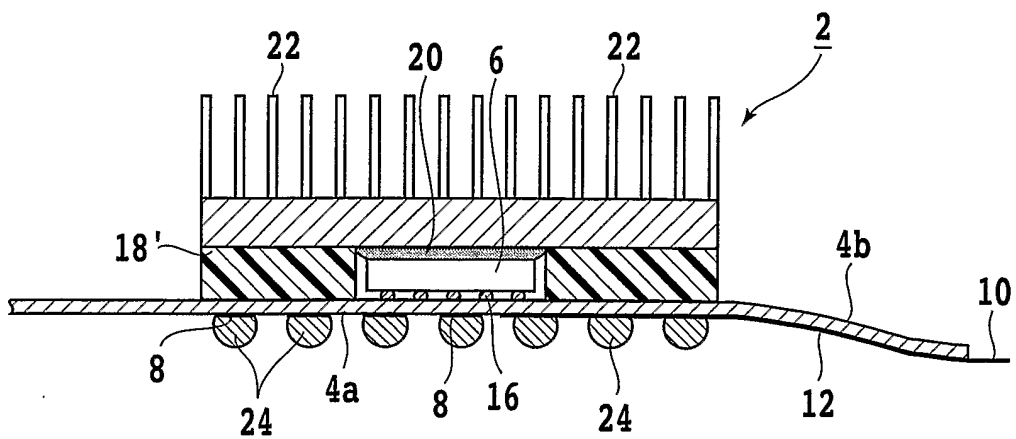


FIG. 5

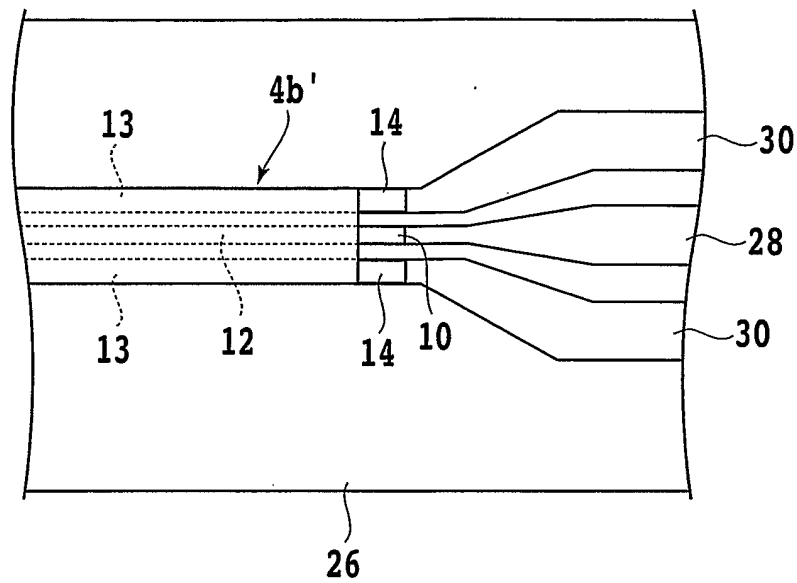


FIG. 6

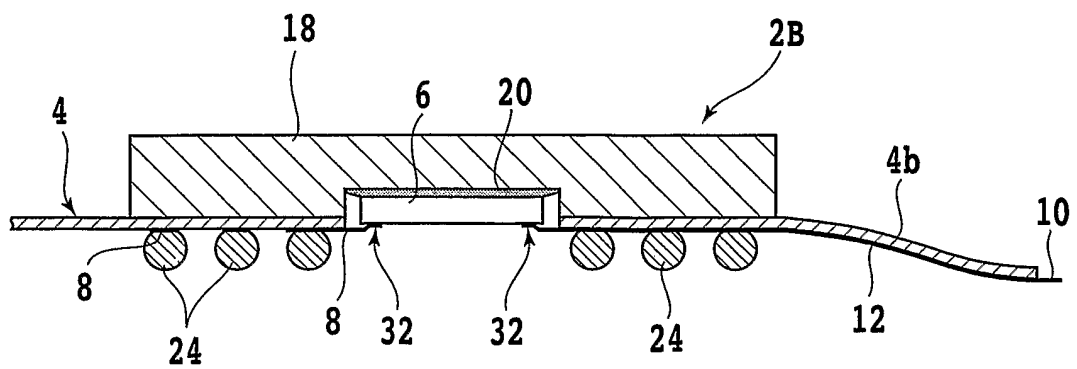


FIG. 7

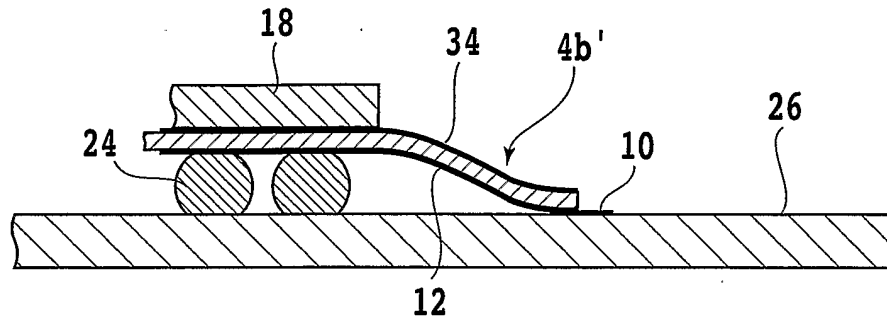


FIG. 8

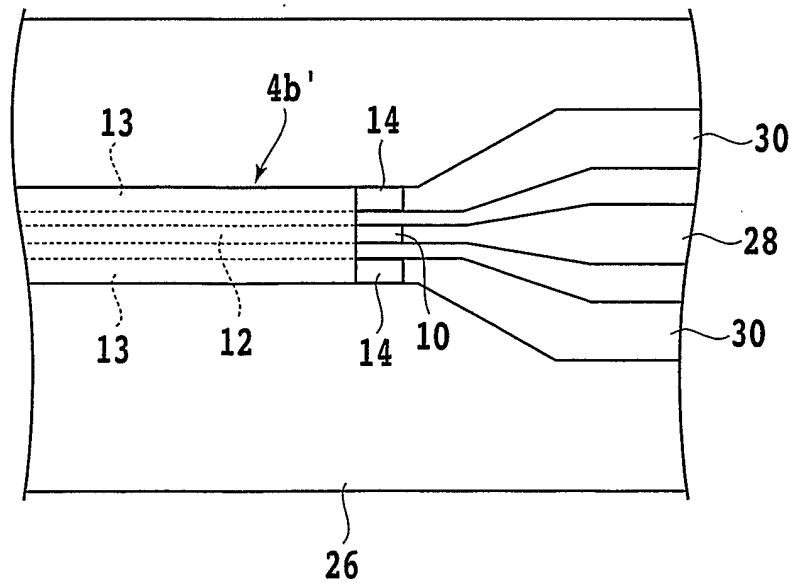


FIG. 9

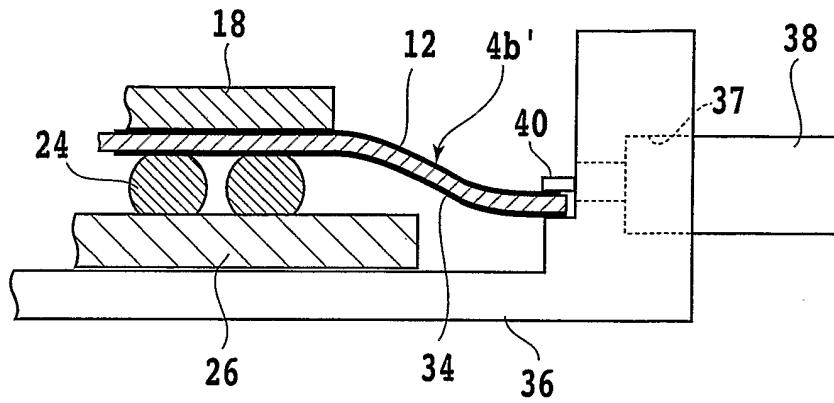


FIG. 10

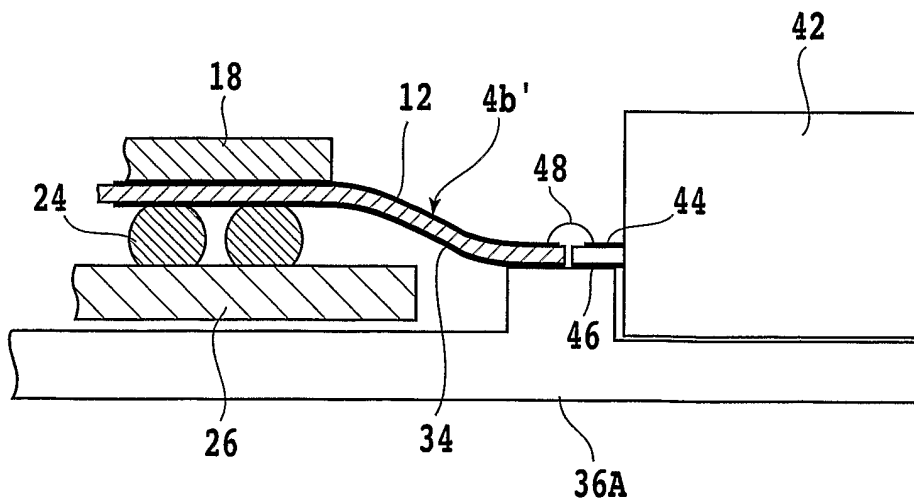
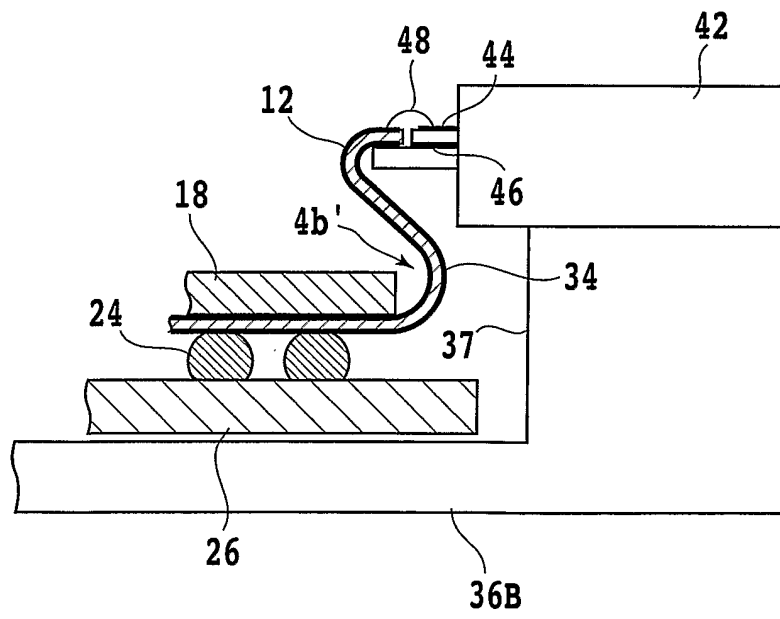


FIG. 11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06259

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L23/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L21/60, 23/12-23/15

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|---|-----------------------|
| Y | JP 09-82877 A (Dainippon Printing Co., Ltd.), 28 March, 1997 (28.03.97), Fig. 1 (Family: none) | 1-5, 9, 10, 16 |
| Y | US 5767528 A (Fujitsu Ltd.), 16 June, 1998 (16.06.98), Fig. 3 & JP 09-232368 A Fig. 1 | 1-5, 9, 10, 16 |
| A | JP 2000-243870 A (NEC Corp.), 08 September, 2000 (08.09.00), Figs. 1 to 4 (Family: none) | 1-16 |

Further documents are listed in the continuation of Box C. See patent family annex.

| | |
|---|--|
| * Special categories of cited documents: | "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention |
| "A" document defining the general state of the art which is not considered to be of particular relevance | "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone |
| "E" earlier document but published on or after the international filing date | "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | "&" document member of the same patent family |
| "O" document referring to an oral disclosure, use, exhibition or other means | |
| "P" document published prior to the international filing date but later than the priority date claimed | |

Date of the actual completion of the international search
05 August, 2003 (05.08.03)

Date of mailing of the international search report
19 August, 2003 (19.08.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06259

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|---|-----------------------|
| A | JP 2001-77236 A (Casio Computer Co., Ltd.), 23 March, 2001 (23.03.01), Fig. 1 (Family: none) | 1-16 |
| A | JP 09-181215 A (Hitachi, Ltd.), 11 July, 1997 (11.07.97), Full text (Family: none) | 1-16 |

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L 23/12

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L 21/60, 23/12-23/15

最小限資料以外の資料で調査を行った分野に含まれるもの

- 日本国実用新案公報 1922-1996年
- 日本国公開実用新案公報 1971-2003年
- 日本国登録実用新案公報 1994-2003年
- 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
|-----------------|---|-------------------|
| Y | JP 09-82877 A (大日本印刷株式会社) 1997.03.28, 図1 (ファミリーなし) | 1-5, 9, 10, 16 |
| Y | US 5767528 A (Fujitsu Ltd.) 1998.06.16, FIG. 3 & JP 09-232368 A, 図1 | 1-5, 9, 10, 16 |
| A | JP 2000-243870 A (日本電気株式会社) 2000.09.08, 図1-図4 (ファミリーなし) | 1-16 |

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

- の日の後に公表された文献
- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日

05.08.03

国際調査報告の発送日 19.08.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
酒井 英夫



4R 9631

電話番号 03-3581-1101 内線 3469

| C (続き) . 関連すると認められる文献 | | |
|-----------------------|--|------------------|
| 引用文献の カテゴリ* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
| A | JP 2001-77236 A (カシオ計算機株式会社) 2001.03.23, 図1 (ファミリーなし) | 1-16 |
| A | JP 09-181215 A (株式会社日立製作所) 1997.07.11, 全文 (ファミリーなし) | 1-16 |