



## (12) 发明专利

(10) 授权公告号 CN 102771194 B

(45) 授权公告日 2015. 12. 02

(21) 申请号 201180006694. 4

H01L 21/205(2006. 01)

(22) 申请日 2011. 01. 11

(56) 对比文件

(30) 优先权数据

12/691, 695 2010. 01. 21 US

US 2003/0197175 A1, 2003. 10. 23,

US 2003/0197175 A1, 2003. 10. 23,

US 2006/0171848 A1, 2006. 08. 03,

US 6830650 B2, 2004. 12. 14,

CN 1647252 A, 2005. 07. 27,

JP 特开平 5-94898 A, 1993. 04. 16,

CN 101320675 A, 2008. 12. 10,

US 2004/0028837 A1, 2004. 02. 12,

(85) PCT国际申请进入国家阶段日

2012. 07. 20

(86) PCT国际申请的申请数据

PCT/US2011/020872 2011. 01. 11

(87) PCT国际申请的公布数据

W02011/090850 EN 2011. 07. 28

审查员 刘时雄

(73) 专利权人 克拉-坦科股份有限公司

地址 美国加利福尼亚州

(72) 发明人 E·詹森 M·孙

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 姬利永

(51) Int. Cl.

H05H 1/46(2006. 01)

G01N 27/60(2006. 01)

权利要求书3页 说明书8页 附图4页

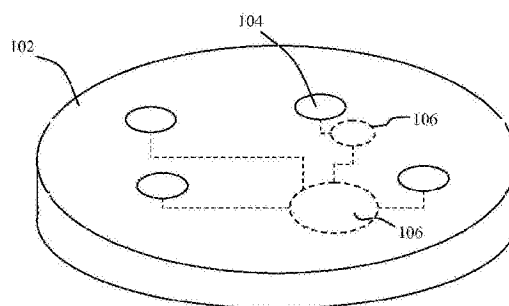
(54) 发明名称

用于等离子体腔的工艺条件感测设备

(57) 摘要

用于测量用来处理工件的等离子体腔中的等离子体工艺参数的感测设备可以包括衬底以及嵌入在衬底中的一个或多个传感器。衬底可以具有由与在等离子体腔中被等离子体处理的工件实质上相同的材料制成的表面。每个传感器可以包括由与衬底表面实质上相同的材料制成的收集器部分。收集器部分包括与衬底的表面水平的表面。传感器电子设备嵌入到衬底中且耦合到收集器部分。当衬底表面暴露于等离子体时,可以借助于(多个)传感器测量从等离子体得到的一个或多个信号。

100



1. 一种用于测量用来处理工件的等离子体腔中的等离子体工艺参数的感测设备,所述感测设备包括:

衬底,所述衬底包括第一层和第二层,其中所述第一层由与在所述等离子体腔中被等离子体处理的工件实质上相同的材料制成;

夹在所述第一层和所述第二层之间的一个或多个传感器,其中每个传感器包括由与所述第一层实质上相同的材料制成的收集器部分,其中所述收集器部分包括与所述第一层的上表面共面的上表面;以及

传感器电子设备,嵌入到所述第二层且耦合到所述收集器部分。

2. 如权利要求 1 所述的设备,进一步包括在所述收集器部分和所述衬底之间的直流(DC)连接。

3. 如权利要求 1 所述的设备,其特征在于,在所述第一层中形成腔,且所述收集器部分被设置在所述腔中并与所述第一层电绝缘。

4. 如权利要求 1 所述的设备,其特征在于,所述第一层和所述第二层由导电材料或半导体材料制成,其中所述传感器电子设备与所述第一层和所述第二层电绝缘。

5. 如权利要求 1 所述的设备,其特征在于,所述衬底表面和所述收集器部分由所述第一层形成,其中所述收集器部分与所述第一层的剩余部分电绝缘。

6. 如权利要求 1 所述的设备,其特征在于,所述衬底在包括直径在 100mm 和 450mm 之间的硅晶片的一层或多层中制成,且所述感测设备具有 0.3mm 到 10mm 的厚度。

7. 如权利要求 1 所述的感测设备,其特征在于,所述衬底由与半导体晶片、光刻掩膜衬底或平板显示器衬底实质上相同的材料制成。

8. 如权利要求 7 所述的感测设备,其特征在于,所述衬底的表面包括光阻顶层。

9. 如权利要求 1 所述的感测设备,其特征在于,所述衬底包括夹在形成所述收集器部分的电阻层和导电层之间的电绝缘层。

10. 如权利要求 9 所述的感测设备,进一步包括在所述电阻层的下侧形成的一个或多个导电传感器触点。

11. 如权利要求 10 所述的感测设备,其特征在于,所述电子设备包括电耦合到所述一个或多个导电传感器触点的 DC 传感器电子设备。

12. 如权利要求 10 所述的感测设备,其特征在于,所述电子设备包括电耦合到所述一个或多个导电传感器触点的 AC 传感器电子设备。

13. 如权利要求 10 所述的感测设备,其特征在于,所述电子设备夹在所述导电层和另一导电层之间,且电耦合到所述一个或多个导电传感器触点。

14. 如权利要求 1 所述的感测设备,其特征在于,所述衬底的上表面是平面,且具有与标准工艺衬底实质上相同的轮廓。

15. 如权利要求 1 所述的感测设备,其特征在于,每个传感器包括成对收集器部分,且其中所述收集器部分和传感器电子设备被配置成操作为双差分朗缪尔探测器或三差分朗缪尔探测器。

16. 如权利要求 1 所述的感测设备,其特征在于,所述电子设备包括信号调节电子电路和信号处理电子电路。

17. 如权利要求 16 所述的感测设备,其特征在于,在聚酰亚胺柔性衬底上形成所述电

路。

18. 如权利要求 16 所述的感测设备,其特征在于,直接在所述衬底或所述衬底的层上形成所述电路。

19. 如权利要求 1 所述的感测设备,其特征在于,每一传感器的所述电子设备包括本地数字处理器。

20. 如权利要求 19 所述的感测设备,进一步包括耦合到每个本地数字处理器的集中式通信单元或处理器。

21. 如权利要求 1 所述的感测设备,进一步包括所述收集器部分的表面上的材料,其中所述材料改变在所述收集器部分和所述等离子体之间的相互作用。

22. 一种用于测量用来处理工件的等离子体腔中的等离子体工艺参数的方法,所述方法包括:

将感测设备的第一层的顶衬底表面暴露于所述等离子体腔中的等离子体,其中所述第一层由与在所述等离子体腔中被等离子体处理的工件实质上相同的材料制成;以及

测量从所述等离子体到嵌入在所述第一层中的一个或多个传感器所得到的一个或多个信号,其中每个传感器包括由与所述第一层表面实质上相同的材料制成的收集器部分以及其中每个传感器包括传感器电子设备,其中所述收集器部分包括与所述第一层的上表面共面的上表面,

其中,所述传感器电子设备嵌入在所述感测设备的第二层中,且耦合到所述收集器部分。

23. 如权利要求 22 所述的方法,其特征在于,所述一个或多个测量包括位移电流。

24. 如权利要求 23 所述的方法,其特征在于,所述一个或多个测量包括 DC 电流或电压。

25. 如权利要求 22 所述的方法,其特征在于,所述一个或多个测量包括一个或多个朗缪尔探测器测量。

26. 如权利要求 25 所述的方法,其特征在于,所述一个或多个朗缪尔探测器测量包括一个或多个双差分或三差分朗缪尔探测器测量。

27. 如权利要求 26 所述的方法,其特征在于,所述一个或多个朗缪尔探测器测量包括多个时分复用的差分朗缪尔探测器测量。

28. 如权利要求 22 所述的方法,其特征在于,测量所述一个或多个信号包括将激励施加到给定的收集器部分并在一个或多个不同的收集器部分处测量信号。

29. 如权利要求 22 所述的方法,其特征在于,所述收集器部分包括暴露于所述等离子体的第一层的整个表面。

30. 如权利要求 29 所述的方法,其特征在于,所述第一层包括形成所述收集器部分的电阻层,且其中测量所述一个或多个信号包括测量在所述电阻层上两个位置之间的电压差。

31. 如权利要求 30 所述的方法,其特征在于,测量所述一个或多个信号包括将激励施加到在第一位置处耦合到不暴露于所述等离子体的所述电阻层一侧的触点,并测量在一个或多个其他位置处耦合到不暴露于所述等离子体的所述电阻层一侧的一个或多个其他触点处信号。

32. 如权利要求 22 所述的方法,其特征在于,被设置在所述收集器部分的表面上的材

料改变在所述收集器部分和所述等离子体之间的相互作用。

## 用于等离子体腔的工艺条件感测设备

### 发明领域

[0001] 本发明一般涉及等离子体处理系统,且尤其涉及用于在等离子体处理系统中进行等离子体性质的现场测量的装置。

### [0002] 发明背景

[0003] 等离子体工艺经常被用来修改或处理诸如半导体晶片、平板显示器衬底和光刻掩膜等的工件的表面。在等离子体工艺内的条件被设计为产生离子、反应化学物质(自由基)和高能中性物质的复杂混合物。然后,这些材料的相互作用在工件的表面上产生所期望的效果。例如,等离子体工艺被用来从半导体晶片的表面蚀刻材料,以便形成复杂的电子元件和电路。小心地控制等离子体工艺内的条件以便产生所期望的蚀刻方向性和选择性。

[0004] 由具体的等离子体产生的表面改性对等离子体内的许多基本参数敏感。这些参数包括诸如以下的变量:化学浓度(分压)、温度(表面相和气相两者)和电学参数(离子通量、离子能量分布函数)。通常可以使用诸如质量流量控制器(MFC)和伺服驱动的节流阀等的外部致动器来容易地控制许多这些参数(例如气体浓度和压强)。常常可以经由安装在工艺工具上的传感器系统(例如热电偶和光学发射光谱仪(OES))观察或测量其他重要参数(例如温度和自由基浓度)。更加难以直接地控制或监视诸如离子通量和离子能量等的最后一组重要参数。

[0005] 美国公开 No. 2005-0151544 公开了带有用于进行等离子体性质的现场测量的诊断装置的等离子体处理系统。该诊断装置通常包括被放置在等离子体处理腔内的非侵入性传感器阵列、用于激励传感器的电路以及用于记录和传输传感器测量以便监视或控制等离子体工艺的装置。在一种形式中,传感器是测量 I-V 特性、进入到或通过晶片的位移 RF 流和由在表面上堆积的电子(其可以用来确定晶片上的电荷)引起的自偏置的动态脉冲化双浮动朗缪尔探测器。

[0006] 由于离子和电子的不同通量率(由它们的非常不同的质量引起)而形成晶片电荷。晶片充电可以引起设备损坏。在基于离子和基于等离子体的 IC 处理设备中处理晶片期间通常用来表征晶片充电的一类工具包括表征充电瞬变的 I-V 关系的基于 EEPROM 的峰电位传感器和电流传感器。晶体管的栅极耦合到晶片上的天线结构。设备测量累积电荷,而不是与时间相关地测量电荷。此外,必须将晶片取出等离子体腔外以便读取电荷测量值。

[0007] 美国公开 No. 2006-0249729 公开了使用三电容器堆栈来测量晶片表面处的视在交流电(AC)(apparent alternating current)的传感器晶片。这种整流(检测)设备具有最小偏置要求且对感兴趣范围具有强的频率相关性。该测量是纯 AC,且由聚酰亚胺衬底形成的中心电容器是产生要测量的 AC 电势的分路阻抗。传感器以混乱方式响应于等离子体腔中的许多电参数,且不能够具体与任何一个参数相关。这使得难以在遇到问题时找到正确的“旋钮”来对腔进行调谐。

[0008] 另外,许多现有技术的传感器晶片包括在晶片上的模块,该模块容纳传感器阵列的电子设备。这一模块可以在等离子体中引起严重扰动,或者可以是放电损坏点,且也可以是污染物的来源。

[0009] 现有技术的传感器晶片的另一问题是阵列中的传感器盘和在这些盘和关联电子设备之间的电连接常常由沉积在晶片表面上的金属迹线(例如铝)制成。暴露于等离子体(例如氩等离子体)最终会腐蚀晶片表面上的铝。在一些传感器晶片中,晶片的整个表面由聚酰亚胺覆盖,以便保护迹线和传感器盘。然而,在某些等离子体环境中,聚酰亚胺涂覆层可能寿命非常短,且也可能是污染物的来源。另外,在许多工艺步骤中强烈避免使用诸如铜之类的某些金属。

[0010] 本发明的各实施例发生在这一上下文内。

[0011] 附图简述

[0012] 在阅读下列的详细描述和参考附图之后,本发明实施例的目的和优点变得显而易见,附图中:

[0013] 图 1 是示出根据本发明实施例的晶片的透视示意图,该晶片具有用于感测设备的栓。

[0014] 图 2A 是根据本发明实施例的感测设备的截面图。

[0015] 图 2B 是根据本发明的替代实施例的感测设备的截面图。

[0016] 图 2C 是图 2A- 图 2B 中示出的感测设备的等效电学图。

[0017] 图 3 是根据本发明实施例的感测设备的俯视图。

[0018] 图 4A 是示出根据本发明实施例的跨等离子体测量设备表面的电流测量的透视视图。

[0019] 图 4B 是图 4A 所示设备的等效电路的组合截面电学示意图。

[0020] 图 4C 是图 4B 所示设备的等效电路图。

## 具体实施方式

[0021] 尽管出于阐释的目的,下列详细描述包含许多具体的细节,但本领域技术人员将明白,下列细节的许多变化和替换落在本发明的范围内。因此,在对要求保护的发明不失普遍性且不施加限制的情况下,给出下文描述的本发明的示例性实施例。

[0022] 根据本发明的一个实施例,等离子体感测设备可以包括嵌入晶片衬底的表面且对等离子体外层(sheath)直接可见的传感器和电子设备。晶片衬底的表面和感测设备中暴露于等离子体的部分都可以由通常被一类等离子体处理的材料制成,其中该设备被设计为感测该类等离子体。作为示例,在一些实施例中,传感器中的一个或多个的分路阻抗可以由与晶片衬底的材料实质上相同且也对等离子体外层直接可见的材料的“嵌片(slug)”形成。如本文所使用,术语“实质上相同的材料”表示一种材料与另一材料即便在物理上不相同,在化学上也是相似的。例如,如果晶片衬底和嵌片都由单晶硅制成但具有不同的晶体取向,则衬底和嵌片材料可以实质上相同。替代地,如果衬底由单晶硅制成且嵌片由多晶硅制成,则衬底和嵌片材料可以实质上相同。术语“实质上相同”也包括两种材料的化学成分的微变化,例如,由于不同但以另外方式可接受的不纯度级别。

[0023] 以此方式形成分路阻抗为等离子体提供了耐久的和非污染的表面,且也可以提供到衬底表面的 DC 连接。因此,可以测量表面 DC 电势。当 DC 偏置同时施加在传感器上时,这种结构可以给出有价值的信息,例如表面电荷、自偏置、负载线特性或 I-V 特性。

[0024] 图 1 是包括衬底 102 和用作传感器的收集器的若干嵌片 104 的感测设备 100 的透

视图。衬底 102 和嵌片 104 可以由相同的材料制成。作为示例而非限制,衬底 102 和嵌片 104 都可以由硅或与运行设备 100 所处的处理环境中的处理条件兼容的任何其他导电材料或半导体材料制成。作为示例而非限制,衬底可以包括直径在 100mm 和 450mm 之间的硅晶片。感测设备 100 可以具有 0.3mm 到 10mm 的总厚度。

[0025] 衬底 102 和嵌片 104 可以提供向等离子体呈现的耐久且非污染的表面。例如,如果由感测设备诊断的等离子体按照惯例用于处理例如硅晶片上的蚀刻或沉积,衬底和作为传感器一部分的收集器盘可以由硅制成,以使得等离子体“看到”硅表面。在一些实现中,如果期望将电介质表面呈现给等离子体,等离子体兼容的聚合物涂层(诸如光阻)可以覆盖晶片衬底的表面。许多等离子体工艺腔被设计为处理覆盖有光阻的衬底。因此,除了由设备 100 诊断的等离子体工艺和在其中进行这种等离子体工艺的腔的设计中已经考虑的那些污染物危害之外,光阻在衬底 102 和嵌片 104 的表面上出现不会引起附加的污染物危害。由衬底 102 和嵌片 104 的表面暴露于等离子体而导致的等离子体腔的污染可以通过在腔内产品衬底的正常处理之后所使用的任何常规工艺来整顿。例如,在将设备 100 用于诊断用来蚀刻覆盖有图案化光阻的硅衬底的腔中的等离子体之后,该腔可以通过在这种等离子体蚀刻之后通常用来清洁此类腔的常规工艺来清洁。

[0026] 嵌片 104 可以电耦合到位于衬底 102 表面之下的传感器电子设备 106。出于处理传感器信号的目的,在衬底 102 的表面下可能存在多于一个的传感器电子设备 106。作为示例,嵌片可以充当用于感测来自等离子体的电子或离子或能量辐射的通量的收集器盘。在一些实现中,衬底 102 和嵌片 104 可以提供从传感器电子设备到表面的 DC 连接。这样的配置可以用来测量表面 DC 电势。这样的结构也可以用来获得有价值的信息,例如表面电荷和自偏置。在一些实现中,AC 信号检测可以由温度补偿、DC 偏置的高频二极管桥电路执行。这种方法可以消除与现有技术方法相关联的差的线性度和低功率电平、频率效应以及温度漂移的缺点。

[0027] 在一些实施例中,电子设备 106 可以在一个传感器嵌片 104 处施加激励电压,并在一个或多个不同的嵌片处测量信号,以便测量等离子体阻抗。

[0028] 根据本发明的一些实施例,有源电路和电源可以嵌入到类似于在图 1 所示设备的层中和/或在层之间,由此在这种组件周围有效地形成法拉第笼(Faraday cage)。作为示例而非限制,图 2A-图 2B 是示出感测设备 200A 和 200B 的不同实现的截面图。作为示例而非限制,感测设备 200A 和 200B 可以用来测量电学参数,诸如自偏置电压、饱和电流、电荷和构建在具有工艺化学物质的工艺腔中且在宽范围的 RF 和微波频率上的高等离子体功率下积累的聚合物等。

[0029] 如图 2A 中所示出,感测设备 200A 包括分别由绝缘层 212 分开的第一层 202 和第二层 204,绝缘层 212 可以是氧化物或其他电介质层。第一层 202 可以由与通常由一类等离子体处理的产品晶片相同的材料制成,其中设备 200A 被设计为感测这类等离子体。在设备 200A 中,可以在第一层 202 的表面处形成腔 216。由与第一层 202 传感器相同的材料制成的栓(plug)可以被放置在腔 216 中,且栓 206 的上表面与第一层 202 的上表面共面。栓 206 的下侧可以具有适用于制成欧姆接触连接的金属涂层 222。作为示例,金属涂层可以扩散到硅中,且因而不创建到硅的二极管结。金属涂层 222 的合适材料的示例包括铂和钯。如果执行丝焊,则也可以使用铝。因此,设备 200 的上表面可以做成平面,且具有与在设备 200A

所设计应用的一类腔中处理的标准产品衬底实质上相同的轮廓。电介质层 220 (例如, 聚酰亚胺) 可以被沉积在硅栓 206 和第一层 202 之间以提供电隔离。电介质层 220 也可以形成分路电容, 分路电容可以用来测量可以冲击由栓 206 形成的传感器表面的 RF 电流。

[0030] 栓 206 可以暴露于等离子体, 且通过从可以被检测为原始信号 (例如以电流或电压的形式) 的等离子体收集原始通量 (例如以电子或离子的形式的电荷) 来充当信号收集器。替代地, 栓 206 可以经受来自等离子体的能量光子形式的辐射。为了检测这样的光子, 栓 206 可以由在暴露于这样的光子时电学性质发生变化的半导体材料制成。栓 206 可以耦合到合适的传感器电子设备 205。信号收集器 (诸如栓 206) 和传感器电子设备 205 的组合在本文中有时被称为传感器。取决于电子设备的性质, 传感器可以用来检测 AC 或 DC 信号。

[0031] 合适的传感器电子设备 205 的示例包括信号调节电子设备和信号处理电子设备。另外, 电子设备可以包括电源 (诸如电池), 电源可以用来将偏置电压施加到栓 206。如本文所使用, 信号调节包括但不限于原始信号的滤波、噪声抑制或放大, 使其更适于分析。信号调节组件的示例包括但不限于整流器、振荡器或放大器。信号处理是指信号的分析, 例如, 使用模拟电路或数字电路。信号处理可以包括但不限于模 - 数转换、运算和 / 或逻辑运算、傅立叶变换或其他数学变换、谱分析等等。信号处理组件的示例包括但不限于微处理器或专用集成电路 (ASIC)。作为示例而非限制, 电子设备 205 可以包括产生耦合到处理电子设备的 DC 信号的数据采集 (DAQ) 电子设备。

[0032] 栓 206 可以电连接到电子设备 205, 例如, 通过可以嵌入在第二硅层 204 或绝缘层 212 中的 (例如柔性电路 208 形式) 的电路。在这样的情况中, 各组件 (例如, 组成电子设备 205 的晶体管、电阻器、电容器、逻辑设备等等) 可以由在聚酰亚胺柔性衬底上图案化的导电 (例如, 铜) 迹线连接。替代地, 例如使用标准半导体工艺技术, 可以直接在第二层 204 或绝缘层 212 的表面形成组成传感器电子设备 205 和关联电路的电子组件。例如, 通过耦合到柔性电路 208 的欧姆触点 214, 电子设备 205 可以电连接到第一层 202。也可以在第一层 202 和第二层 204 之间形成欧姆触点 214。欧姆触点 214 可以将电连接提供给衬底 204 和衬底 206, 例如, 借助于如上所述的合适金属化层 222。此外, 欧姆触点 214 可以扩大为本质上创建覆盖硅层 202 和 204 的大部分可用面积的触点。

[0033] 应注意, 多个嵌片 206 可以用来提供可以耦合到适当传感器电子设备的多个收集器。可以以许多不同的方式配置收集器和传感器电子设备, 以便测量等离子体参数。例如, 借助于适当的电子设备和附加电路, 多对收集器和相应的传感器电子设备可以被配置为操作为双差分朗缪尔探测器。在这样的配置中, 传感器电子设备可以在两个收集器之间施加偏置电压并测量到两个收集器的电流。通过改变偏置电压, 可以从 I-V 曲线确定离子饱和电流和电子温度。此外, 通过简化控制电路, 三差分朗缪尔探测器操作或者以时分配置操作的差分朗缪尔探测器是可能的。

[0034] 带有适当电路的三差分探测器可以以最小处理提供响应。在三探测器配置中, 借助于在两个收集器之间的固定电压 ( $V_+ - V_-$ ), 两个收集器可以被偏置为正和负, 同时允许第三收集器上的电压浮动到等离子体浮电势  $V_{fl}$ 。如果与电子温度 (即,  $e(V_+ - V_-) \gg k_B T_e$ , 其中  $e$  是电子的电荷, 且  $k_B$  是波尔兹曼常数) 相比较偏置电压足够大, 则可以预期负偏置的收集器抽取离子饱和电流, 类似于浮动电势  $V_{fl}$ , 离子饱和电流可以被直接测量。如果偏置的收集器配置是浮动的, 则到正偏置的收集器的电流与负偏置的收集器抽取的离子饱和电流在

幅度上大致相等,且可以预期浮动收集器实际上不抽取电流。

[0035] 在这些条件下,电子温度大致与所测量的电压成比例,如下所示:

[0036]  $(V_+ - V_{fl}) = \ln 2 (k_B T_e / e)$ 。

[0037] 三探测器数据的更复杂分析可以考虑诸如不完全饱和度、非饱和度、不等面积等的因素。三探测器也可以对称、不对称或高度不对称地依赖于预期探测器操作所处的区域。三探测器具有简单的偏置电子设备(不要求偏置电压的扫描)、简单的数据分析、优良的时间分辨率和对电势起伏(无论是由 RF 源施加的起伏或固有的起伏)不敏感的优点。缺点是它们要求三个探测器区域,这可能不能在所有情况中实现。

[0038] 替代地,通过时分复用,可以设定四偏置电压条件,且用来借助于双朗缪尔探测器导出电子温度  $T_e$  和离子密度  $n_i$ 。也可以类似地估计离子饱和电流  $I_{sat}$ 。结果非常类似于三探测器,但仅使用两个探测器区域。

[0039] 除了硅栓 206 类似于第一层 202 被放置在绝缘层 212 上之外,图 2B 中示出的感测设备 200B 类似于图 2A 中描述的感测设备 200A。作为示例而非限制,可以由绝缘体上硅(SOI)晶片制成栓,其中绝缘体被放置在两层硅之间。通过有选择地蚀刻两个硅层中的一个,栓 206 可以与该层的剩余部分电学上分离。栓还可以由附加的绝缘材料 217 与硅层绝缘。通过由与第一层 202 相同的初始材料制成栓 206,可以使得栓 206 的表面与第一层 202 的剩余部分的表面几乎完全齐平。此外,可以确保第一层 202 和栓 206 具有几乎相同的材料性质。

[0040] 应注意,在设备 200A 和 200B 中,可以使得第一层 202 和第二层 204 充分导电(例如,通过适当的掺杂)以使得它们形成法拉第笼,法拉第笼适用于保护电子设备 204 在等离子体工艺环境内操作期间免受电磁干扰。

[0041] 图 2C 是图 2A-图 2B 所示感测设备的等效电路的电学原理图。如图 2A-图 2B 中所示,作为在等离子体腔中发生的聚合反应的结果,聚合物层 218 可以构建在第一层 202 的表面。这样的聚合在许多类型的等离子体处理中经常发生。聚合层 218 可以影响用设备 200A、200B 进行的测量。

[0042] 在一些实施例中,可以修改收集器部分的表面(例如栓 206),例如通过将三维图案蚀刻到该表面或通过有意地用诸如光阻和 / 或金属等的一种或多种材料 219 对它进行涂步,以便改变在收集器和等离子体之间的相互作用。作为示例而非限制,材料 219 可以沉积或以另外方式形成图案,例如,网格或一系列条带。材料 219 可以不同于构成栓 206 主体的材料。

[0043] 具体地,如图 2C 所示,聚合物层 218 可以充当可变电容器  $C_1$ 。同时参见图 2A 和图 2C,由于带有硅栓 206 的聚合物层作为上部板,且电子设备、第一硅层 202 和第二硅层 204 和欧姆触点 214 形成电容器的下部板,可以将测量电容器  $C_2$  成为与可变电容器  $C_1$  串联。聚酰亚胺层 220 可以充当在测量电容器  $C_2$  的两个板之间的隔离材料。电容器  $C_2$  可以连接到电源 B,例如电池。如果跨测量电容器  $C_2$  的各板添加开关 SW,则在衬底的表面积累的电子率可以通过以下方式来测量:通过闭合开关来短路测量电容器  $C_2$  的各板,且然后在断开开关时测量电压改变。

[0044] 图 3 是根据本发明实施例的感测设备 300 的俯视图。如图 3 所示,感测设备 300 包括带有若干传感器 304 的衬底 302,传感器 304 可以类似于图 2A-图 2B 中所描述的感测设

备 200A 和 200B。具体地,每一传感器 304 可以包括由与衬底 302 的表面相同的材料制成的收集器 306。收集器的表面可以与衬底 302 的表面齐平。收集器 306 可以通过传感器 304 耦合到本地传感器电子设备 305,该设备 305 可以嵌入到衬底 302 中。收集器 306 可以包括诸如图案化薄膜叠层、微电机表面特征之类的特征或者简单地包括金属薄膜(诸如铝层)。另外,感测设备 300 可以包括耦合到每一个传感器 304 和收集器 306 (如果有的话)的集中式处理和 / 或通信电子设备单元 308。集中式电子设备 308 可以提供用于将数据从传感器 304 离开设备 300 传送并存储到远程接收器的集中式组件。电子设备也可以提供用于从外部发射器接收数据并将该数据中继到一个或多个所选择的个体传感器 304 的集中式组件。电子设备 308 可以包括无线或有线收发器单元,无线或有线收发器单元将数据转换成可以无线传输(例如通过电磁感应或辐射)的信号。替代地,电子设备 308 可以在诸如信号电缆或光纤链路等的介质上传送信号。

[0045] 合适的传感器电子设备 305 的示例包括信号调节电子设备和信号处理电子设备。此外,电子设备可以包括电源,诸如电池,电源可以用来将偏置电压施加到传感器 304 和收集器 306。如上所述,信号调节包括但不限于原始信号的滤波、噪声抑制或放大,以使其更适于分析。信号调节组件的示例包括但不限于整流器、振荡器或放大器。信号处理是指对信号的分析,例如,使用模拟电路或数字电路。信号处理可以包括但不限于模 - 数转换、运算和 / 或逻辑运算、傅立叶变换或其他数学变换、谱分析等等。信号处理组件的示例包括但不限于微处理器或专用集成电路(ASIC)。

[0046] 作为示例而非限制,电子设备 305 可以包括与其关联的传感器 304 专用的本地处理器单元。通过在每一传感器 304 处使用本地处理器单元,可以分散处理来自传感器 304 和收集器 306 的原始信号的一部分负担。以此方式,可以使得处理负担随设备 300 上的传感器数量缩放,而无需向集中式电子设备 308 增加处理容量。例如,除了整流、放大和 A/D 转换之外,传感器电子设备 305 还可以对原始数据执行某些数字信号滤波功能且然后将所得到的经滤波数据传送给集中式电子设备。这释放了集中式电子设备上的处理资源用于整理来自不同的传感器 304 的经滤波数据。

[0047] 应注意,本发明的各实施例包含许多不同的配置,其中传感器设备可以包括可以由与产品衬底相同的材料形成的收集器。这些实施例包括其中收集器盘包括传感器设备的整个连续表面的版本。作为示例而非限制,可以将硅衬底的单个连续表面用作收集器盘。通过测量在衬底表面上的不同位置之间的电压差,确定积累的表面电荷的差异是可能的。

[0048] 图 4A 是示出根据本发明的替代实施例的等离子体感测设备 400 的示意性透视图。在设备 400 中,收集器由衬底 402 制成,其中衬底 402 由与经受工艺腔中等离子体 401 的产品衬底中所使用的材料相同或相似的电阻材料制成。衬底 402 可以具有平坦上表面,该平坦上表面具有与工艺腔中处理的产品衬底实质上相同的轮廓。如果电荷在衬底 402 的表面上不均匀地积累,则表面电流  $I_s$  可以流过衬底 401 的表面。如图 4A 中所示,可以测量在衬底 402 表面上不同位置 A 和 B 之间的电压。如果衬底材料具有足够大的薄层电阻(sheet resistance),则表面电流  $I_s$  可以用作跨越衬底表面的电荷失衡的度量。具体地,可以从电流确定在点 A 和 B 之间的电压,这取决于衬底材料 402 的薄层电阻率和在两个点之间的电荷失衡。

[0049] 图 4B 是感测设备 400 的组合等效电路示意图和截面图。感测设备 400 通常包括

上半导体衬底 402 和下半导体衬底 404。在一些实施例中,中间半导体衬底 416 可以被夹在上衬底和下衬底之间。为方便起见,有时简单地将衬底 402、404、416 称为上衬底、中间衬底和下衬底。作为示例,上衬底 402 可以是掺杂了 P- 以使其为电阻性的第一硅层 402,且底部衬底 404 可以是掺杂了 P+ 以使其导电的第二硅层。绝缘层 428 被夹在上衬底 402 和下衬底 404 之间。在图 4 所示的示例中,绝缘层 428 更具体地被夹在上衬底 402 和中间衬底 416 之间。绝缘层 428 可以相对较厚,例如,厚度为 25 微米或更多。存在形成绝缘层 428 的许多方式。例如,可以将氧化物植入到硅晶片中。替代地,可以在硅晶片的表面上生长氧化物,且可以在氧化物上生长或沉积多晶硅(polysilicon)。另外,可以在两个硅晶片之间层压聚合物层。

[0050] 类似地,可以在衬底 404 和衬底 416 之间形成绝缘层 430。

[0051] 合适的电子设备 418 可以放置在下衬底 404 中所形成的腔体中。每一电子设备单元可以通过在下衬底 404 上形成或嵌入到其中的相应图案化金属化层或图案化柔性电路 408 来电耦合到相应的传感器触点 403。电子设备可以被配置为在传感器位置 403 测量直流(DC)或交流(AC)电学量,诸如电压、电流、电荷、电容等等。并且,电子设备 418 可以以 DC 电平或 AC 波形激励一个或多个传感器触点 403 和 / 或参考触点 405,并同时在其他传感器触点位置 403 和 / 或参考触点 405 处测量 AC 和 DC 参数,以确定多个等离子体参数。作为示例,电子设备 418 可以在一个传感器触点 403 处施加激励电压,并在一个或多个不同的传感器触点和 / 或参考触点 405 处测量信号,以便测量等离子体阻抗。替代地,可以将激励电压施加到参考触点 405,且可以在传感器触点 403 处测量信号。

[0052] 如图 4B 可见,通过将传感器的收集器部分形成为上半导体层 402 的整体部分,可以将它们嵌入到衬底中。作为示例,通过在传感器触点 403 和参考触点 405 的区域中、在上半导体层 402 的下侧上需要传感器的位置中沉积导电材料,诸如铂、钽或铝等,可以形成一个或多个传感器触点。导电材料可以扩散到上半导体层 402 中,从而创建欧姆连接。由于上半导体层 402 的垂直尺度远小于水平尺度,其影响是上层 402 的底部处的金属传感器触点 403 被镜像到上表面成为虚拟传感器 420。以类似的方式,中央参考触点 405 的影响被镜像为虚拟传感器 422。出现在上表面处的任何电压将迁移到底部表面,且因而可以由适当的电子设备 418 感测和驱动。在中心位置处的参考触点 405 可以经由电子模块 418 中的电子开关连接到中间衬底 416。到衬底 416 的这种欧姆触点可以有效地提供中间衬底 416 和下衬底 404 的 DC 参考电势。这种 DC 参考是重要的,例如在借助于电子设备 418 测量 DC 电压时,但是在测量 AC 电压时可以关闭。

[0053] 在一些实施例中,例如,通过将三维图案蚀刻到表面或通过有意地用材料 419 (诸如光阻和 / 或金属)的对它们进行涂覆,可以修改一个或多个收集器部分的表面的一个或多个部分,例如,上层 402 的上表面的所选部分,以便改变在收集器和等离子体之间的相互作用。材料 419 可以沉积或以另外方式形成图案,例如,网格或一系列条带。该材料可以不同于构成上层 402 的主体的材料。

[0054] 电子设备 418 可以感测在中心位置处在传感器触点 403 和参考触点 405 之间流过上衬底 402 的表面电流  $I_s$ ,由此提供在上层 402 的表面上积累的自偏置和电荷的量度。可以测量由于上层 402 的薄层电阻和在不同传感器触点 403 之间和 / 或在传感器触点 403 和参考触点 405 之间流动的表面电流  $I_s$  引起的电压差。在图 4C 中,衬底的薄层电阻由标记

为  $R_{sub}$  的电阻器表示。通过在设备 400 内不同位置处放置若干这种传感器触点并且感测在中央参考触点 405 的像 422 和传感器触点 403 的每个像 420 之间的表面电流,可以实时测量上部硅层 402 的表面上电荷失衡。电压或电荷测量值可以被转换成数字数据并被存储在中央电子设备单元(未示出)中,以供稍后传送给外部的接收器,而无需从等离子体腔移除设备 400。

[0055] 中间衬底 416 和下衬底 404 也可以充当用于屏蔽电子设备 418 和关联的金属化层 408 的法拉第笼。作为示例,中间衬底 416 和下衬底 404 可以通过触点 426 和 413 和 / 或欧姆触点 432 相互欧姆连接,触点 426、413 可以采用以类似于以上所描述的方式创建的金属化区域的形式。此外,上衬底 402 与绝缘层 428 和基底衬底 416 一起,可以充当分布式电容器。这一电容可以充当测试负载以通过在每一感测点生成的 RF 电压来感测 RF 电流。这样的电压的幅度可以由电子设备 418 整流和测量。图示地,分布电容的局部部分等效于图 2C 所示的电容器  $C_2$ 。图 4C 中,在传感器触点 403 之间的等效电容被标记为  $C$  和  $C'$ 。图 4C 中,在参考触点 405 和等离子体之间的等效电容被标记为  $C''$ 。由电子设备 418 在传感器触点 403 处测量的信号的 DC 部分与电荷分布相关。传感器触点 403 和参考触点 405 也可以由所施加的 AC 或 DC 电压激励,以便测量诸如离子饱和电流、电子温度和等离子体阻抗等的参数。

[0056] 如图 2A 和图 2B 中所示出的实施例,借助于图案化的薄膜叠层构建的收集器区域 424 可以放置在衬底 402 的第一表面上以改变衬底 402 对等离子体的电学响应。

[0057] 本发明的多个实施例提供用于测量等离子体的离子和电子特性以及可选地用于测量晶片生产系统中的表面充电的工具。测量晶片生产系统中的这些量的能力可以提供对等离子体处理表面参数的附加了解。并且,表面相关的拓扑可以完全改变感测位置的行为,且可以利用这种现象来以较高的灵敏度和较宽的动态范围测量诸如聚合物再沉积、离子角和电荷损害等的参数。本发明的多个实施例可以帮助更容易地标识影响等离子体腔性能的关键元素,且随后调整相关的参数以便优化性能。

[0058] 尽管以上是对本发明优选实施例的完整描述,但可能使用各种替代、修改和等效方案。因此,本发明的范围不应参考以上描述来确定,而是参考所附权利要求及其等效方案的完全范围来确定。无论是否优选,任何特征都可以与无论是否优选的任何其他特征组合。在以下权利要求中,除非另行明确说明,否则不定冠词“一(a, an)”是指一个或多个冠词后的项目的量。除非在给定权利要求中使用短语“用于……的装置”来明确叙述功能性限定(means-plus-function limitations),否则所附权利要求不应被解释为包括这样的限定。



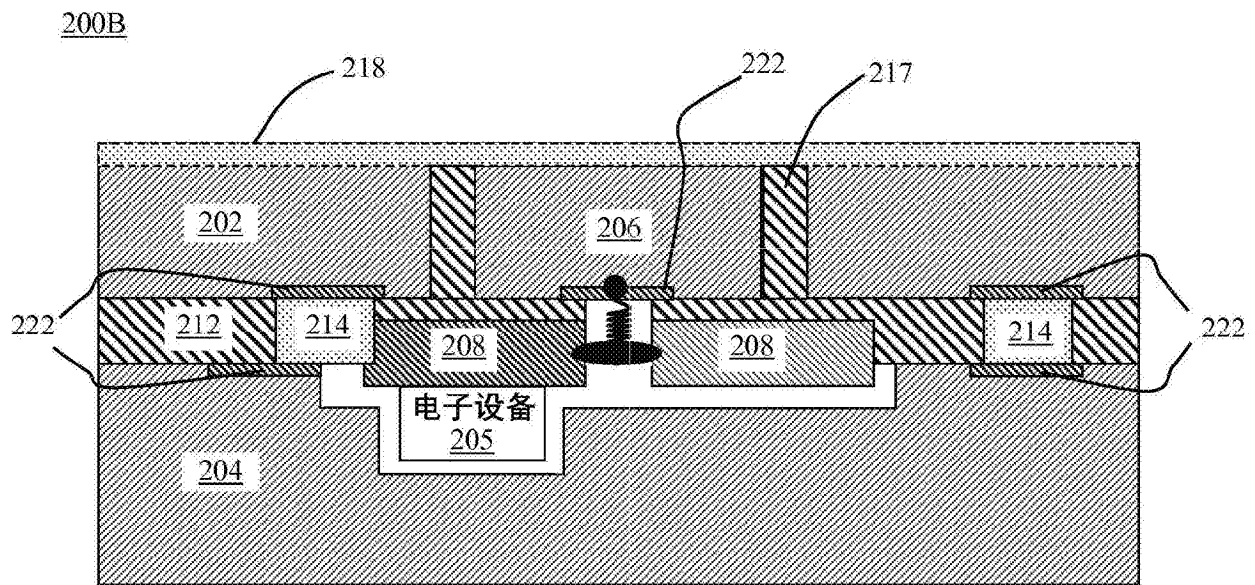


图 2B

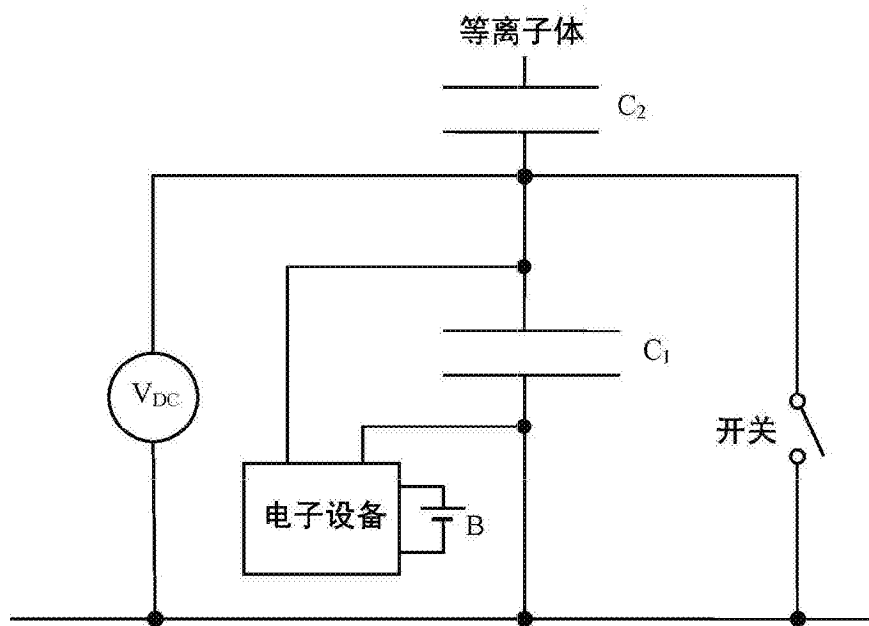


图 2C

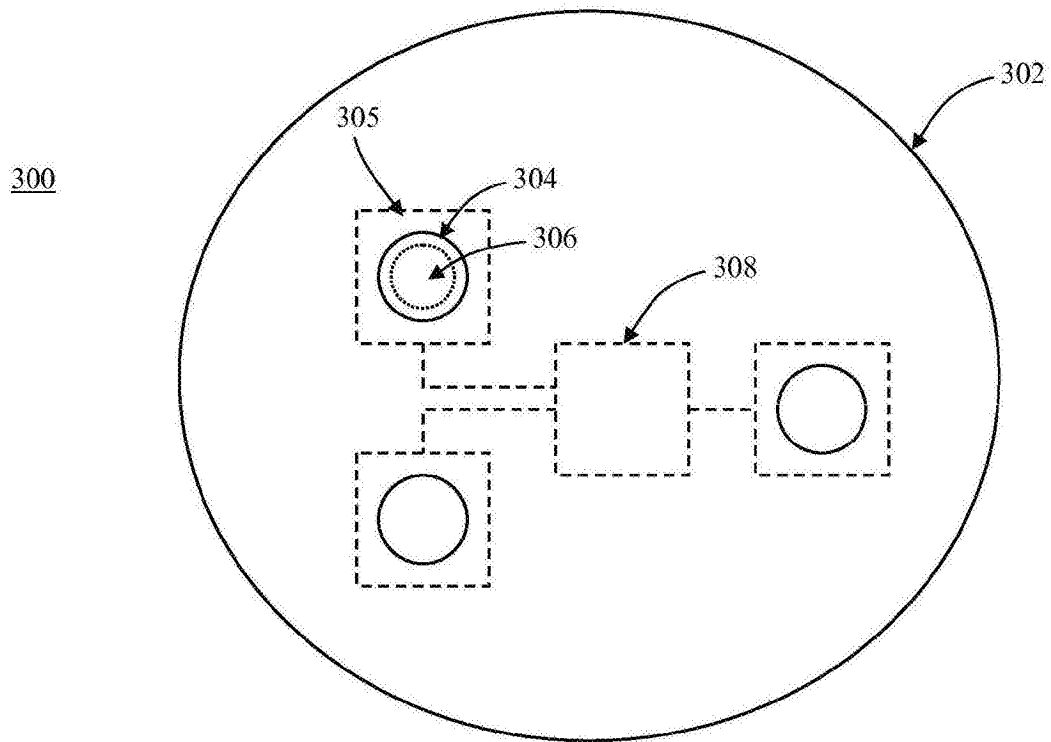


图 3

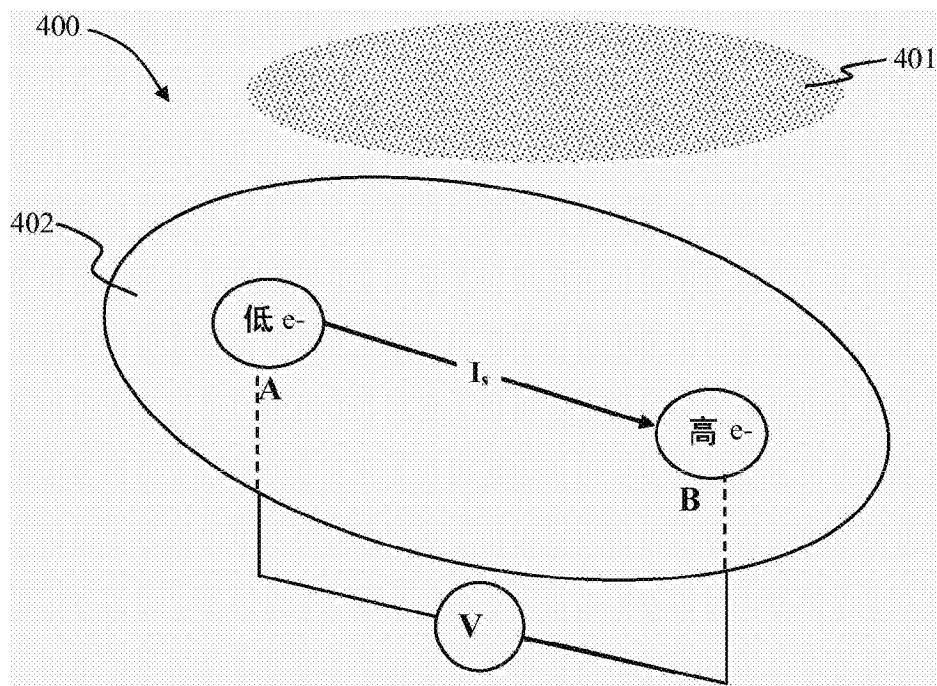


图 4A

