

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成23年2月3日(2011.2.3)

【公開番号】特開2009-146062(P2009-146062A)

【公開日】平成21年7月2日(2009.7.2)

【年通号数】公開・登録公報2009-026

【出願番号】特願2007-321265(P2007-321265)

【国際特許分類】

G 06 F 12/16 (2006.01)

【F I】

G 06 F 12/16 3 1 0 J

【手続補正書】

【提出日】平成22年12月10日(2010.12.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の記憶手段と、

前記複数の記憶手段の各々へ同一のデータを書き込む際に各記憶手段へのデータの書き込みを予め定められた時間ずつずらして開始させる書き手段であって、特定の記憶手段への前記同一のデータの書き込みが終了する前に他の記憶手段への前記同一のデータの書き込みを開始させる書き手段と、

前記複数の記憶手段の各々に書き込まれた前記同一のデータを読み出す読出手段と、

前記複数の記憶手段の各々から前記読出手段が読み出した前記同一のデータのうち2つのデータの組み合わせを全ての組み合わせについて選択し、選択した各組み合わせの2つのデータが一致しているか否かをビット単位で判定する判定手段と、

前記全ての組み合わせのうち少なくとも1つの組み合わせが一致していると前記判定手段により判定される場合は該一致した組み合わせのデータを正常なデータとして推定する第1データ推定手段と、

前記組み合わせの全てが不一致であると前記判定手段により判定される場合は不一致となるビット数の最も多い組み合わせの2つのデータのうち、先に前記書き手段により書き込まれたデータの上位から所定ビット数分のデータと、後に前記書き手段により書き込まれたデータの下位から前記所定ビット数分のデータとに基づいて正常なデータを推定する第2データ推定手段と

を備えることを特徴とする情報処理装置。

【請求項2】

前記第2データ推定手段は、前記上位から所定ビット数分のデータと、前記下位から前記所定ビット数分のデータから予測データを生成し、該予測データが前記不一致となるビット数の最も少ない組み合わせの2つのデータと一致している場合に、該予測データを正常なデータとして推定することを特徴とする請求項1に記載の情報処理装置。

【請求項3】

前記上位から前記所定ビット数分のデータは、不一致となるビットのうち最下位のビットよりも上位ビットのデータであり、

前記下位から前記所定ビット数分のデータは、不一致となるビットのうち最上位のビットよりも下位ビットのデータであることを特徴とする請求項1又は2に記載の情報処理装

置。

【請求項 4】

前記予め定められた時間とは、データがN（Nは自然数）ビットである場合に、前記記憶手段に対してN/2+1ビット分の書き込みに要する時間であることを特徴とする請求項1乃至3の何れか1項に記載の情報処理装置。

【請求項 5】

前記第1データ推定手段又は前記第2データ推定手段により推定された前記正常なデータを前記書き込手段によって再び各記憶手段に書き込ませることによりデータを修復する修復手段をさらに備えることを特徴とする請求項1乃至4の何れか1項に記載の情報処理装置。

【請求項 6】

複数の記憶手段を備える情報処理装置の制御方法であって、

前記複数の記憶手段の各々へ同一のデータを書き込む際に各記憶手段へのデータの書き込みを予め定められた時間ずつずらして開始させる書き込ステップであって特定の記憶手段への前記同一のデータの書き込みが終了する前に他の記憶手段への前記同一のデータの書き込みを開始させる書き込ステップと、

前記複数の記憶手段の各々に書き込まれた前記同一のデータを読み出す読み出ステップと、

前記複数の記憶手段の各々から読み出した前記同一のデータのうち2つのデータの組み合わせを全ての組み合わせについて選択し、選択した各組み合わせの2つのデータが一致しているか否かをビット単位で判定する判定ステップと、

前記全ての組み合わせのうち少なくとも1つの組み合わせが一致していると前記判定ステップにて判定される場合は該一致した組み合わせのデータを正常なデータとして推定する第1データ推定ステップと、

前記組み合わせの全てが不一致であると前記判定ステップにて判定される場合は不一致となるビット数の最も多い組み合わせの2つのデータのうち、先に前記書き込ステップにて書き込まれたデータの上位から所定ビット数分のデータと、後に前記書き込ステップにて書き込まれたデータの下位から前記所定ビット数分のデータとに基づいて正常なデータを推定する第2データ推定ステップと

を実行することを特徴とする情報処理装置の制御方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明は、例えば、情報処理装置として実現できる。複数の記憶手段と、複数の記憶手段の各々へ同一のデータを書き込む際に各記憶手段へのデータの書き込みを予め定められた時間ずつずらして開始させる書き込手段であって、特定の記憶手段への同一のデータの書き込みが終了する前に他の記憶手段への同一のデータの書き込みを開始させる書き込手段と、複数の記憶手段の各々に書き込まれた同一のデータを読み出す読み出手段と、複数の記憶手段の各々から読み出手段が読み出した同一のデータのうち2つのデータの組み合わせを全ての組み合わせについて選択し、選択した各組み合わせの2つのデータが一致しているか否かをビット単位で判定する判定手段と、全ての組み合わせのうち少なくとも1つの組み合わせが一致していると判定手段により判定される場合は一致した組み合わせのデータを正常なデータとして推定する第1データ推定手段と、組み合わせの全てが不一致であると判定手段により判定される場合は不一致となるビット数の最も多い組み合わせの2つのデータのうち、先に書き込手段により書き込まれたデータの上位から所定ビット数分のデータと、後に書き込手段により書き込まれたデータの下位から所定ビット数分のデータとに基づいて正常なデータを推定する第2データ推定手段とを備えることを特徴とする。

【手続補正3】**【補正対象書類名】**明細書**【補正対象項目名】**0011**【補正方法】**変更**【補正の内容】****【0011】**

また、本発明は、例えば、複数の記憶手段を備える情報処理装置の制御方法として実現できる。方法は、複数の記憶手段の各々へ同一のデータを書き込む際に各記憶手段へのデータの書き込みを予め定められた時間ずつずらして開始させる書き込ステップであって特定の記憶手段への同一のデータの書き込みが終了する前に他の記憶手段への同一のデータの書き込みを開始させる書き込ステップと、複数の記憶手段の各々に書き込まれた同一のデータを読み出す読み出ステップと、複数の記憶手段の各々から読み出した同一のデータのうち2つのデータの組み合わせを全ての組み合わせについて選択し、選択した各組み合わせの2つのデータが一致しているか否かをビット単位で判定する判定ステップと、全ての組み合わせのうち少なくとも1つの組み合わせが一致していると判定ステップにて判定される場合は一致した組み合わせのデータを正常なデータとして推定する第1データ推定ステップと、組み合わせの全てが不一致であると判定ステップにて判定される場合は不一致となるビット数の最も多い組み合わせの2つのデータのうち、先に書き込ステップにて書き込まれたデータの上位から所定ビット数分のデータと、後に書き込ステップにて書き込まれたデータの下位から所定ビット数分のデータとに基づいて正常なデータを推定する第2データ推定ステップとを実行することを特徴とする。