

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03G 3/30 (2006.01)

H04B 1/04 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200910145435.4

[43] 公开日 2009年10月14日

[11] 公开号 CN 101557206A

[22] 申请日 2001.3.2

[21] 申请号 200910145435.4

分案原申请号 01808125.8

[30] 优先权

[32] 2000.3.4 [33] US [31] 09/519,734

[71] 申请人 高通股份有限公司

地址 美国加利福尼亚州

[72] 发明人 S·尤尼斯 E·希米奇

T·威尔伯恩 张海涛

D·菲利波维奇 R·考夫曼

林明宇

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 钱慰民

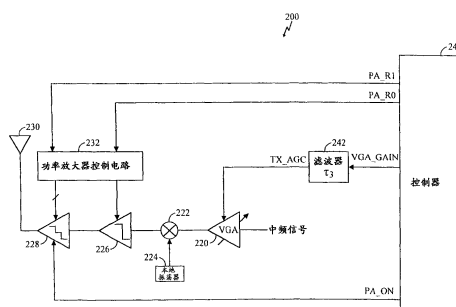
权利要求书 5 页 说明书 31 页 附图 25 页

## [54] 发明名称

通信系统的发射机结构

## [57] 摘要

本发明涉及用于通信系统的发射机结构，该结构具有比常规发射机结构改进性能。所述改进包括下列的组合：对控制信号的较快的响应时间、提高的线性度、降低的干扰、减少的功率消耗、较低的电路复杂程度以及较低成本。对于蜂窝网应用，这些改进可引起增加的系统容量、较小的电话机大小、增加的通话和待机时间以及较大的产品接受程度。提供电路以加速控制信号的响应时间。把发射信号通路中的各种元件的控制回路集成在一起。增益控制机构允许对输出发射功率电平的精确调整。提供控制机构，以当不需要时切断功率放大器或整个发射信号通路。控制所述发射信号通路中的各种元件的增益，以降低输出发射功率中的瞬变，并还确保所述瞬变是向下的。



1. 一种用于调整发射机中电路元件的增益的设备，该设备包括：  
时间响应调整电路，用于输入信号并产生经调整的信号，其中所述输入信号包括所述电路元件的增益设置值，而所述经调整的信号包括所述增益设置值与过激脉冲，所述过激脉冲对应于所述增益设置值中的变化；和  
调制器，用于接收所述经调整的信号并产生调制器输出信号，其中所述调制器输出信号包括对应于所述经调整的信号的高值和低值序列。
2. 如权利要求 1 所述的设备，其特征在于，所述调制器是 $\Sigma$ - $\Delta$ 调制器。
3. 如权利要求 1 所述的设备，其特征在于，还包括低通滤波器，用于对所述调制器输出信号滤波。
4. 如权利要求 1 所述的设备，其特征在于，所述过激脉冲具有可编程的持续时间。
5. 如权利要求 1 所述的设备，其特征在于，所述电路元件是可变增益放大器。
6. 一种用于调整发射机中电路元件的增益的设备，所述设备包括时间响应调整电路，而所述时间响应调整电路包括：  
增益元件，用于接收所述电路元件的增益设置值，并用缩放因子缩放所述增益设置值；  
延迟元件，用于接收所述增益设置值，并用一时延延迟所述增益设置值；  
和  
加法器，用于接收所述增益元件和所述延迟元件的输出信号，并将所述输出信号相加，以产生经调整的信号；  
所述设备还包括调制器，所述调制器与所述时间响应调整电路耦合，用于

接收所述经调整的信号并产生调制器信号。

7. 如权利要求 6 所述的设备，其特征在于，还包括滤波器，其与所述调制器耦合，用于接收所述调制器信号，并产生模拟信号用于调整所述发射机中电路元件的增益。

8. 如权利要求 6 所述的设备，其特征在于，所述调制器是 $\Sigma$ - $\Delta$ 调制器，而所述 $\Sigma$ - $\Delta$ 调制器包括加法器和寄存器，所述加法器将所述经调整的信号与所述寄存器输出的最低有效位相加，所述寄存器存储所述加法器的输出，所述调制器提供存储在所述寄存器中的最高有效位，以产生高值和低值序列。

9. 如权利要求 8 所述的设备，其特征在于，所述输出寄存器的最低有效位包括除所述最高有效位的所有位。

10. 一种发射机电路元件，该元件具有由模拟控制信号构造的可调整增益，所述控制信号从经调整的信号中导出，而所述经调整的信号包括所述电路元件的增益设置信号与过激脉冲信号的和，所述过激脉冲信号对应于所述增益设置信号中的变化。

11. 如权利要求 10 所述的发射机电路元件，其特征在于，所述经调整的信号还经 $\Sigma$ - $\Delta$ 调制器调制，产生经调制的信号，所述经调制的信号包括对应于所述经调整的信号的高值和低值序列，所述模拟控制信号从所述经调制的信号中导出。

12. 如权利要求 11 所述的发射机电路元件，其特征在于，用低通滤波器对所述经调制的信号滤波。

13. 一种用于调整发射机中电路元件的增益的方法，所述方法包括：  
接收输入信号，所述输入信号包括所述电路元件的增益设置值；

产生经调整的信号，所述经调整的信号包括所述增益设置值与过激脉冲的和，所述过激脉冲对应于所述增益设置值中的变化；

从所述经调整的信号产生调制器输出信号，所述调制器输出信号包括对应于所述经调整的信号的高值和低值序列。

14. 一种用于调整发射机中电路单元的增益的方法，所述方法包括：  
接收所述电路单元的增益设置值，并用缩放因子缩放所述增益设置值；  
用一时延延迟所述增益设置值；  
将所述增益设置值与所述经延迟的增益设置值相加，产生经调整的信号；  
从所述经调整的信号产生调制器信号。

15. 一种在信号发射期间控制发射机输出功率中的瞬变的方法，其中所述发射机包括具有第一时间响应的第一元件和具有第二时间响应的第二元件，所述第一时间响应快于所述第二时间响应，所述方法包括以下步骤：

接收第一命令，以调整所述第一元件的增益；  
接收第二命令，以调整所述第二元件的增益；  
将所述第一命令延迟一特定时间段；  
根据所述第二命令调整所述第二增益元件的增益；和  
根据所述经延迟的第一命令，调整所述第一增益元件的增益。

16. 如权利要求 15 所述的方法，其特征在于，还包括：

确定所述发射机所要求的发射功率输出电平；  
如果所要求的发射功率输出电平低于一特定阈值，则旁路所述第一元件；  
如果所要求的发射功率输出电平超过所述特定阈值，则在发射之前预定的预热期对所述第一元件加电。

17. 如权利要求 16 所述的方法，其特征在于，还包括：

如果所要求的发射功率输出电平低于一特定阈值，则对所述第一元件断电。

18. 如权利要求 16 所述的方法，其特征在于，用于对所述第一元件加电的所述步骤在对应于所发射的编码符号的边界时刻执行。

19. 如权利要求 16 所述的方法，其特征在于，用于对所述第一元件旁路的所述步骤在对应于所发射的编码符号的边界时刻执行。

20. 如权利要求 15 所述的方法，其特征在于，所述第一命令指示增加所述第一元件的增益，所述第二命令指示降低所述第二元件的增益。

21. 如权利要求 15 所述的方法，其特征在于，所述第一元件是所述发射机中的功率放大器或功放驱动器。

22. 如权利要求 15 所述的方法，其特征在于，所述第二元件是发射路径中的可变增益元件。

23. 如权利要求 15 所述的方法，其特征在于，所述特定时间段是通过输入控制值可编程的。

24. 一种在信号发射期间控制发射机输出功率中的瞬变的方法，其中所述发射机包括具有第一时间响应的第一元件和具有第二时间响应的第二增益元件，所述第一时间响应快于所述第二时间响应，所述设备包括用于将第一命令相对第二命令延迟的延迟电路，所述第一命令增加所述第一元件的增益，并且所述第二命令降低第二元件的增益。

25. 如权利要求 24 所述的设备，其特征在于，所述延迟电路将一命令延迟一特定时间段，所述特定时间段是通过输入控制值可编程的。

26. 如权利要求 24 所述的设备，其特征在于，所述设备还包括控制电路，

---

如果所要求的发射功率输出电平低于一阈值，则所述控制电路产生信号，以旁路所述第一元件或对所述第一元件断电，如果所要求的发射功率输出电平超过所述阈值，则所述控制电路在数据发射之前的预热期对所述第一元件加电。

27. 如权利要求 24 所述的设备，其特征在于，所述设备还包括信号发生器，如果在所述发射信号路径中存在数据发射，则所述信号发生器生成一信号，以对所述发射机中所述各元件断电，并且在所述发射信号路径中进行数据发射之前的预热期对所述发射机中的所述元件加电。

## 通信系统的发射机结构

本申请是申请号为 200410056373.7、申请日为 2001 年 3 月 2 日、发明名称为“通信系统的发射机结构”的发明专利申请的分案申请,而所述发明专利申请又是申请号为 01808125.8、申请日为 2001 年 3 月 2 日、发明名称为“通信系统的发射机结构”的另一发明专利申请的分案申请。

### 技术领域

本发明涉及通信系统中的电子电路,尤其涉及提供改进性能的发射机结构。

### 背景技术

各种设计考虑使高性能发射机的设计成为有挑战性的。对于许多应用,要求高性能以满足系统规格。可以由发射信号通路的线性度、控制发射功率的宽动态范围以及其它特性来描述高性能的特征。而且,对于诸如蜂窝网通信系统的某些应用来说,由于蜂窝网电话机的可携带的本质,功率消耗是很重要的考虑因素。对于许多集成于大量生产的用户产品中的发射机设计来说,成本也是主要考虑因素。高性能、低功率消耗以及低成本一般是互相矛盾的设计考虑。

这些各种设计考虑影响诸如蜂窝网电话机的用户产品的性能和可接受程度。蜂窝网通信系统的例子包括码分多址(CDMA)、时分多址(TDMA)以及模拟调频(FM)通信系统。在名为“SPREAD SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM USING SATELLITE OR TERRESTRIAL REPEATERS”的美国专利号 4,901,307 以及名为“SYSTEM AND METHOD FOR GENERATING WAVEFORMS IN A CDMA CELLULAR TELEPHONE SYSTEM”的美国专利号 5,103,459 中揭示了 CDMA 通信系统,两者皆被转让给本发明的受让人,并在此引用作为参考。还由“TIA/EIA/IS-95-A Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System”和

“TIA/EIA/IS-95-B Mobile Station-Base Station Compatibility Standard for Wideband Spread Spectrum Cellular System”定义了CDMA通信系统，两者在此被引用作为参考。

在CDMA通信系统中，发射机中的非线性产生表现为互调失真并降低系统性能。为了降低非线性，把发射信号通路中的元件设计成在它们的线性范围内工作，结果消耗了大量功率。要求宽动态范围以充分地控制输出发射功率。在CDMA系统中，调整发射功率电平以提供所要求的系统性能（即某一误码率）、对其它元件的低干扰以及降低的功率消耗。发射机的低功率消耗允许使用常转化成较小型电话机的较小型的电池。由于电话机的可携带特性，较小型是非常想要的。发射机的低功率消耗对于规定的电池大小进一步提供了增加的通话和待机时间。

如所能看出的那样，提供高性能、低功率消耗以及低成本的发射机结构是非常合乎需要的。

## 发明内容

本发明提供控制通信系统的发射机的操作，以提供比常规发射机改进的性能的控制器电路。所述改进包括下面的组合：对控制信号的快速响应时间、输出功率调整中改进的线性度、降低的干扰、降低的功率消耗、较低的电路复杂程度以及较低成本。对于蜂窝网应用，这些改进将导致增加的系统容量、较小的电话机尺寸、增加的通话和待机时间以及较大的产品的公众接受度。

本发明的一方面提供了包括可变增益元件、功率放大部分以及控制器电路的通信系统中的发射机。所述可变增益元件具有覆盖某一增益范围的可变增益。所述功率放大部分耦合至所述可变增益元件并包括若干离散增益设置值，其中所述增益设置值之一是旁路设置值。所述控制器电路提供所述可变增益元件和所述功率放大部分的的控制信号。更新所述可变增益元件以及所述功率放大部分的增益，以在某种意义上降低输出发射功率中的瞬变现象并提供所述输出发射功率电平的线性调整。还例如通过当不需要时使一个或多个部分断电，控制所述可变增益元件和所述功率放大部分以降低功率消耗。

本发明的另一方面提供一种用于调整发射机中的电路元件的增益的方法



和装置。根据该方法和装置，接收包括对电路元件的增益设置值的增益控制信号。然后产生对应于所述增益设置值中的变化的过激脉冲。对所述过激脉冲和所述增益设置值求和，以产生经调整的控制信号，对该信号滤波以产生经滤波的控制信号。然后根据所述经滤波的控制信号调整所述电路元件的增益。所述过激脉冲可具有与所述增益设置值中的变化幅度相关联的幅度并还可具有可编程的持续时间。

本发明的另一方面提供一种用于调整具有第1增益元件和第2增益元件的发射机中的信号增益的方法和装置。所述第1增益元件响应第1更新时钟，而所述第2增益元件响应第2更新时钟。所述第1和第2更新时钟是异步的。根据该方法和装置，分别确定了所述第1和第2增益元件的第1和第2增益转移特性。根据所述第1和第2增益转移特性产生增益补偿表。在正常操作期间，分别接收所述第1和第2增益元件的第1和第2增益设置值。根据所述第1增益设置值，用某一增益偏移值调整所述第2增益设置值。然后从所述增益补偿表中接收对应于所述经调整的第2增益设置值的线性化的增益设置值。分别用所述第1和线性化的增益设置值调整所述第1和第2增益元件。

本发明的另一方面提供一种用于调整具有第1增益元件和第2增益元件的发射机中的信号增益的方法和装置。所述第1增益元件响应第1更新时钟，而所述第2增益元件响应第2更新时钟。所述第2更新时钟比所述第1更新时钟快，并且所述第1和第2更新时钟是异步的。根据该方法和装置，分别为所述第1和第2增益元件接收第1和第2增益设置值。然后产生分别代表所述第1和第2增益设置值的第1和第2增益控制信号。所述第1和第2增益控制信号分别与所述第1和第2更新时钟对准。检测所述第1增益元件的增益设置值中的变化。如果检测到所述增益设置值中的变化，所述第2增益控制信号就对准所述第1更新时钟；而如果检测到所述增益设置值中无变化，所述第2增益控制信号就对准所述第2更新时钟。分别用所述对准的第1和第2增益控制信号调整所述第1和第2增益元件的增益。

本发明的另一方面提供了一种用于提供发射机的输出功率电平的线性调整的方法和装置。所述发射机包括具有若干离散增益设置的元件以及具有连续可变增益设置的元件。根据该方法和装置，对每个离散增益设置值确定所述发

射机的增益转移函数。对于所述离散增益设置的每一个，根据所确定的增益转移函数产生增益补偿表。接收具有离散增益设置的元件的第1增益设置值。所述第1增益设置值标识所述离散增益设置之一。还接收具有离散增益设置的元件的第2增益设置值。对应于由所述第1增益设置值标识的离散增益设置，从所述增益补偿表中取回经补偿的增益设置值。用所述第1增益设置值调整具有离散增益设置的元件的增益，而用经补偿的增益设置值调整具有可变增益设置的元件的增益。

本发明的另一方面提供了一种用于在信号发射期间控制发射机的输出功率中的瞬变现象的方法和装置。所述发射机包括具有第1时间响应的第1增益元件和具有第2时间响应的第2增益元件。所述第1时间响应比所述第2时间响应快。根据该方法和装置，接收第1和第2命令来分别调整所述第1和第2元件的增益。由某一时间周期延迟所述第1命令。分别用所述经延迟的第1命令和所述第2命令调整所述第1和第2增益元件的增益。选择某一时间周期来减少由于所述第1和第2元件的增益调整而造成的发射机的输出功率电平的增加。在一个实施例中，当检测到所述第1元件的增益中的增加时，延迟所述第1命令。

本发明的另一方面提供了一种用于在信号发射期间控制发射机中的功率放大器的方法和装置。根据该方法和装置，首先确定所要求的输出发射功率电平。如果所要求的输出发射功率电平低于某一阈值之下，就旁路所述功率放大器并使之断电。如果所要求的输出发射功率电平超过所述某一门限，就对所述功率放大器加电达至少预热时间，并然后选择使用。当不使用时可使所述功率放大器断电。可以在对应于所发射的编码符号的边界处不时地进行对所述功率放大器的选择以及旁路/断电，以使系统性能中的降低程度减至最小。类似地，当不使用时可以使发射信号通路（如发射射频（RF）和中频（IF）通路）以及偏置电路断电。

当参考下面的说明、权利要求以及附图时，本发明的上述的以及其它方面将变得更清楚。

#### 附图说明

图 1 示出了通信系统的发射机的实施例的框图；

图 2 示出了提供优于图 1 中的发射机的优点的发射机的实施例的框图；

图 3 示出对图 2 中的发射机产生控制信号的控制器的实施例的框图；

图 4 示出了包括接口电路的实施例的增益控制机构的一部分的图；

图 5 示出了所述接口电路的详细实施例的图；

图 6 示出了增益补偿电路的实施例的框图；

图 7A 是功放驱动器 (driver-PA) 和可变增益放大器 (VGA) 的控制信号的时序图；

图 7B 示出了产生 driver-PA 和 VGA 的控制信号的实施例的框图；

图 7C 和 7D 分别示出了定时同步电路中的比较器和逻辑电路的实施例的框图；

图 8A 和 8B 分别示出了具有多个增益设置和一个旁路设置的高效率功率放大器 (HEPA) 和功率放大电路的实施例的框图；

图 8C 示出了具有多个增益设置而无旁路设置的功率放大器 (PA) 的实施例的图；

图 9A 示出了诸如 VGA、驱动器 (driver) 或 PA 的典型电路的增益转移函数曲线 (或曲线)。

图 9B 和 9C 是分别示出具有 2 个增益状态的电路元件的功率迟滞现象以及功率和定时迟滞现象的曲线；

图 9D 和 9E 是分别示出具有 4 个增益状态的电路元件的功率迟滞现象以及功率和定时迟滞现象的曲线；

图 10A 和 10B 分别示出了对于向下和向上增益阶跃变化, 由于 driver-PA 和 VGA 的响应时间中的失配造成的输出发射功率中的瞬变现象的曲线；

图 10C 和 10D 示出了对于两个不同的时间延迟, 由于 (故意引入的) driver-PA 和 VGA 的控制信号在时间对准中的失配造成的输出发射功率中的瞬变现象的曲线；

图 10E 示出了延迟 driver-PA 的控制信号以当切换所述 driver-PA 的增益时能控制输出发射功率中的瞬变现象的电路的实施例的框图；

图 11A 和 11B 示出了根据本发明的一方面用于控制 PA 和发射链路的信号

的时序图；

图 11C 示出了产生控制信号 PA\_ON 来使所述 PA 通电或断电的电路的实施例的图；

图 11D 示出了产生控制信号 PA\_R[1:0]的电路的实施例的图。

## 具体实施方式

### 发射机结构

图 1 示出了通信系统的发射机 100 的实施例的框图。图 1 中所示的发射机可用于各种应用，包括蜂窝网电话机、高清晰度电视机（HDTV）、有线电视机以及其它。在发射通路中，中频（IF）信号由可变增益放大器（VGA）120 放大，由混频器 122 用来自本地振荡器（LO）124 的正弦信号上变频成射频（RF），由驱动器（driver）126 放大，并由驱动天线 130 的功率放大器（PA）128 缓冲。根据所要求的线性度，driver 126 和功率放大器 128 通过由控制信号 PA\_R1 控制的开关 132 耦合至高供电电源（VDD\_high）或低供电电源（VDD\_low）。发射机 100 的发射链路包括发射信号通路（即从混频器 122 至天线 130）中的元件，但不支持诸如本地振荡器 124 的电路。所述发射链路包括混频器 122、driver 126 和 PA 128。

在图 1 所示的实施例中，当由控制信号 PA\_ON 启用时，PA 128 提供固定增益（如 29dB），并且根据控制信号 PA\_R0 的状态，driver 126 提供第 1 或第 2 增益（如分别是 26dB 或 -2dB）。VGA 120 提供足够的增益控制以覆盖系统规格所要求的动态范围（如 85dB）。控制器 140 产生启动 PA 128 的控制信号，设置 driver 126 的增益、控制 PA 128 和 driver 126 的偏置并设置 VGA 120 的增益。

要求发射机 100 满足各种系统规格。对于 CDMA 应用，要求发射机以直到规定量的非线性工作并提供规定的动态范围。通过以高发射功率电平向 driver 126 和 PA 128 提供高电源供电（VDD\_high）以及通过为 driver 126 选择适当的增益（如高增益），部分地降低非线性性。虽然 driver 126 可在两个增益设置之一操作，但是由于下述原因由 VGA 120 提供所要求的动态范围。

在图 1 所示的发射机结构中，由具有一更新速率的机构控制 driver 126 和 PA 128，而由具有第 2 更新速率的另一机构控制 VGA 120。一般地，通过对高功率驱动级旁路或断电，实现 driver 126 的低增益状态。当 driver 126 改变增益状态时，常发生增益短时脉冲波形干扰以及不想要的且不可预测的相位偏移。这些不利影响降低了系统的性能。结果，以低速率切换 driver 126 的增益，以降低有害影响。相反，所述 VGA 120 的增益控制机构具有一般比 driver 126 的快的更新速率。所述较快更新速率用于迅速地调整发射信号通路的增益，以响应工作条件中的迅速变化。

在 CDMA 通信系统中，所述功放驱动器 (driver-PA) 控制机构的更新时钟和所述 VGA 控制机构的更新时钟是频率锁定的，但可以不是（并且通常不是）相位锁定的。实质上可把这些更新时钟看作是异步的。由于如下所述的系统设计考虑，所述 driver-PA 的更新时钟来源于在其中有发射机的单元（如用户单元）的调制器，而所述 VGA 控制机构的更新时钟来源于解调器。

控制 driver 126 和 PA 128 的机构一般具有比控制 VGA 120 的机构快的响应时间。如图 1 中所示，driver 126 和 PA 128 的控制信号 (PA\_R0 和 PA\_R1) 本质上是数字的并具有（相对）较快的转变时间。相反，VGA 120 的控制信号 VGA\_GAIN 由具有某一时间响应 $\tau_1$ 的低通滤波器 142 滤波。把滤波器 142 的带宽设计成较窄，以如系统规格所要求的那样将增益控制信号 TX\_AGC 上的波纹幅度降至特定值。窄带宽导致对控制信号 VGA\_GAIN 中的阶跃变化的（相对）较长的响应时间（如 $\tau_1 \cong 330$  微秒）。

由于上述理由（即不同的更新速率、异步的更新时钟以及不同的响应时间）中的至少一些原因，把所述 driver-PA 控制机构和所述 VGA 控制机构典型地设计成彼此独立地工作。然而，为了在当 driver 126 的增益从低增益设置切换到高增益设置时保持近似恒定的输出发射功率电平，并且反之亦然，就耦合所述两个控制机构。当在增益设置间切换 driver 126 的增益时，在所述发射链路中引入了突然的增益阶跃，这将导致输出发射功率电平中的变化。为了补偿该增益阶跃，用偏移增益调整 VGA 120 的增益，以在切换 driver 126 之前或之后提供近似相似的整个发射信号通路增益。例如，如果将 driver 126 从 -2dB 增益切换到 +26dB 增益，在近似同一时刻将 VGA 的增益减少 28dB 以补偿所述

driver 增益变化。VGA 120 的响应时间应该精密地匹配 driver 126 的响应时间。如果切换了 driver 126 的增益而没有适当地调整 VGA 120 的增益（即由于较慢的响应时间），则发生增益瞬变现象，这导致在输出发射功率中的对应的瞬变现象。所述功率瞬变现象能导致发射机的性能的降低。

图 1 示出了同步所述 2 个控制机构以当切换所述 driver 时减少增益瞬变现象的实现。低通滤波器 142 耦合至控制器 140，并接收及滤波可变控制信号 VGA\_GAIN，以产生提供给加法放大器 148 的模拟电压。driver 126 的控制信号 PA\_R0 耦合并控制开关 144，所述开关耦合于低通滤波器 146 和加法放大器 148 之间。滤波器 146 耦合至控制器 140，并接收及滤波恒定的控制信号 OS\_GAIN，以产生提供给加法放大器 148 的恒定模拟电压。然后放大器 148 对接收到的电压求和，以产生 VGA 控制信号 TX\_AGC。

从而，当切换 driver 126 的增益时，对应的固定增益补偿电压（即经滤波的 OS\_GAIN）提供给 VGA 120。所述增益补偿电压以相反的方向调整 VGA 120 的增益以保持近似恒定的整个发射信号通路增益。放大器 148 的响应时间是可忽略的，并且 driver 126 的响应时间接近控制信号 PA\_R0 中的变化。由于相对于 driver 126 的快响应时间（一般可忽略）来说，滤波器 142 的响应时间（大约 330 微秒）太慢，在滤波器 142 前不用数字的方法添加所述增益补偿电压（即在控制器 140 中）。

由于若干原因，图 1 中所示的发射机结构不是最佳的。首先，由于 driver 126 和 VGA 120 的增益控制机构的独立操作，整个动态范围要求（如 85dB）就施加在 VGA 120 上。该宽动态范围要求导致复杂的以及功率消耗的 VGA 设计。其次，当切换 driver 126 时为保持近似恒定的输出发射功率电平而需要的额外元件（如，外部的一开关 144、滤波器 146 以及加法放大器 148；以及内部的一用于信号 OS\_GAIN 的 D/A 转换的额外的 PDM）将增加发射硬件复杂程度和成本。

图 1 中所示的发射机结构还不能满足某些系统要求。例如，TIA/EIA/IS-98-A 要求发射机的平均输出功率电平要在接收有效功率控制比特之后的少于 500 微秒内处于最终值的 0.3dB 之内。要求具有快速建立时间的宽带功率控制机构来满足该规定。接收并确定功率控制比特的有效性所需的处

理时间差不多是 400 微秒，仅给发射机留下 100 微秒时间来响应所检测到的有效功率控制比特。如果滤波器 142 的响应时间大于 100 微秒（在典型设计中大约是 330 微秒），则很难（如果不是不可能的）满足该规定。

如所能看出的那样，各种设计考虑和系统要求将速率和精确性要求施加于所述发射链路的增益控制机构上。

图 2 示出了提供优于图 1 中的发射机 100 的发射机 200 的实施例的框图。在发射通路中，中频（IF）信号由 VGA 220 放大，由混频器 222 用来自本地振荡器 224 的正弦信号上变频成射频，由 driver226 放大，并由驱动天线 230 的 PA 228 缓冲。driver226 和 PA 228 耦合至 PA 控制电路 232，该电路接收来自控制器 240 的控制信号 PA\_R0 和 PA\_R1。发射机 200 的发射链路包括 VGA 220、混频器 222、driver226 以及 PA 228。还可把 PA 控制电路 232 实现于控制器 240 之中。在图 2 所示的详细实施例中，PA 228 具有 3 个增益设置而 driver226 具有 2 个增益设置。所述 PA 增益设置包括低增益、高增益以及旁路，而所述 driver 增益设置包括低增益和高增益。控制器 240 产生启动 PA 228 的控制信号，设置 driver226 和 PA 228 的增益，控制 driver226 和 PA 228 的偏置并设置 VGA 220 的增益。把 VGA 增益控制信号 CGA\_GAIN 提供给滤波器 242，所述滤波器对所述信号进行滤波以产生提供给 VGA 200 的增益控制信号 TX\_AGC。

发射机 200 包括下面的特点和优点。首先，如下所述，把增益元件（VGA 220、driver260 以及 PA 228）的增益控制机构集成在一起以提供改进的性能。部分地通过为所述 VGA 增益控制信号提供较快响应时间的电路使所述控制机构集成。

其次，动态范围要求分布于发射链路中的增益元件中。使用集成的增益控制机构，可以潜在地使用 PA 228 的 3 个增益设置和 driver226 的 2 个增益设置，以提供某些所要求的动态范围，从而降低了对 VGA 220 的动态范围要求。例如，可以分布 85dB 的动态范围要求（图 1 中的 VGA 120 提供的），使得 driver226 和 PA 228 提供 55dB 动态范围，而 VGA 提供剩余 30dB 的动态范围。用较低的动态范围要求，可以把 VGA 220 设计成更加功率有效，从而降低功率消耗，并还可在 RF 上实现（这将在直接上变频发射机结构所需）。

下面进一步描述了基于图 2 的发射机结构中的改进的额外的好处和优点。

图3示出对图2中的发射机200产生控制信号的控制器240的实施例的框图。在控制器240中，自动增益控制（AGC）信号被提供给对该控制信号进行滤波的环路滤波器310。把上/下命令提供给闭环功率控制电路312，该电路产生阶跃增益值以响应所接收的上/下命令。把来自环路滤波器310的输出和来自功率控制电路312的输出提供给加法器314并组合。然后把来自加法器314的组合信号提供给功率限制器316，限制信号以防止来自发射机200的过度发射。把来自所述限制器316的受限信号提供给加法器318，该加法器还接收来自增益补偿电路320的增益补偿信号。加法器318将所述两个输入信号相加，以产生提供给增益线性化电路330的增益信号。增益线性化电路330产生经补偿的（即“线性化的”）控制信号，该信号是用于解决发射链路中的增益元件的非线性的。把所述经补偿的控制信号提供给产生所述控制信号VGA\_GAIN的接口电路350。PA\_RANGE控制电路360接收指示发射机的操作方式的控制输入、想要的工作特性以及TX\_AGC值。然后，作为响应，控制电路360控制增益线性化电路330的工作并产生控制信号PA\_R0、PA\_R1和PA\_ON。定时同步电路340将所述VGA控制信号与driver-PA控制信号同步。下面进一步详细描述了控制器240中的每个元件的操作。

### 具有快速响应时间的增益控制机构

具有快速响应时间的增益控制机构提供了若干优点。首先，由于有快速响应时间，可以用数字的方法产生VGA的控制信号和VGA的增益补偿信号（即由于所述driver-PA的增益的切换）并将它们组合以形成单个组合的VGA增益控制信号。对于图1中所示的发射机结构，对于所述driver-PA的增益中的每个可能变化，将要求额外的PDM、额外的一组开关144和滤波器146以及运算放大器加法电路148以产生并耦合某一增益补偿信号。从而，如果所述driver-PA包括4个可能的增益设置，需要3组PDM、开关和滤波器以及运算放大器加法电路，以产生对应于driver-PA中从driver-PA额定增益变化的3个可能变化的3个补偿信号。所述额外的开关、滤波器以及运算放大器加法电路增加了发射机硬件复杂程度。此外，对于4个可能的增益设置，当前可用的控制器140不能提供额外的所要求的PDM。



根据本发明的一方面，所述 VGA 的增益补偿信号（即由于所述 driver-PA 增益中的变化）以数字方式产生并以数字方式与 VGA 的增益控制信号相加，以产生 VGA 的单个全部增益控制信号。作为结果，仅需要一个 PDM 和一个外部的低通滤波器，以产生所述 VGA 增益控制信号。然而，如上所述，driver226 和 PA 228 对其控制信号中的变化的时间响应可以相对较快。VGA 的增益补偿信号应具有近似相似的时间响应，以使发射信号通路中的增益瞬变现象降至最低。这可以通过设计具有宽带宽以提供近似匹配 driver226 和 PA 228 的响应时间的低通滤波器 242 来实现。在详细实施例中，滤波器 242 具有大约为 10 微秒的 70% 的建立时间，这使得发射机能符合 IS-98A 要求。

增加滤波器 242 的时间常数增加了控制信号 TX\_AGC 上的波纹幅度。在典型实现中，所述控制信号 VGA\_GAIN 是包括高和低值序列的脉冲密度调制 (PDM) 信号。有滤波器 242 对所述高和低值进行滤波以获得平均化的值。对应于该平均化值的模拟控制信号驱动所述 VGA。所述高和低值在所述模拟控制信号中产生降低发射机性能的波纹。为了降低波纹幅度，可进行额外的滤波（即通过降低滤波器带宽）。所述额外的滤波虽然降低了波纹幅度，但是相对地减慢了响应时间。

图 4 示出了包括接口电路 350 的实施例的增益控制机构的一部分的图。接口电路提供了改进的时间响应而保持（或降低）所述波纹幅度。把来自增益线性化电路 330 的经补偿的控制信号提供给接口电路 350 中的时间响应调整电路 412。如下面将描述的那样，电路 412 产生具有经调整的时间响应的“经调整的”控制信号。把所述经调整的信号提供给产生调制器信号的  $\Sigma$ - $\Delta$  调制器 414。所述调制器信号包括对应于所述经调整的控制信号中的值的波形序列。滤波器 242 对所述调制器信号接收并滤波以提供所述 VGA 控制信号 TX\_AGC。

图 5 示出了所述接口电路 350 的详细实施例的图。接口电路 350 包括时间响应调整电路 412 以及一阶  $\Sigma$ - $\Delta$  调制器 414。所述经补偿的控制信号  $x[n]$  提供给时间响应调整电路 412，该电路产生经调整的控制信号  $y[n]$ 。在一个实施例中，所述经调整的控制信号包括对提供较快或修改的响应时间的经补偿的控制信号的修正。

在时间响应调整电路 412 中，把信号  $x[n]$  提供给增益元件 520 和延迟元件

522。增益元件 520 以可以是固定的或可编程的缩放因子 ( $A_v$ ) 缩放信号  $x[n]$ 。在详细实施例中, 所述缩放因子是 2。延迟元件 522 以也可以是固定的或可编程的时间间隔延迟信号  $x[n]$ 。所述缩放因子和所述延迟量取决于在其中使用接口电路 350 的特定应用的要求。把来自增益元件 520 的经缩放的信号和来自延迟元件 522 的经延迟的信号提供给加法器 524, 该加法器从所述经缩放的信号中减去所述经延迟的信号。在一个实施例中, 加法器 524 是饱和加法器, 将其输出限制到落在后面的  $\Sigma$ - $\Delta$  调制器 414 的输入范围内的  $N$  比特值。把来自加法器 524 的信号  $y[n]$  提供给  $\Sigma$ - $\Delta$  调制器 414。

在  $\Sigma$ - $\Delta$  调制器 414 中, 把信号  $y[n]$  提供给加法器 530, 该加法器用来自寄存器 532 的  $N$  个最低有效比特 (LSB) 加信号  $y[n]$ 。把加法器 530 的  $(N+1)$  比特输出提供给寄存器 532 并由其存储。来自寄存器 532 的最高有效比特包括提供给滤波器 242 的经量化的调制器信号  $k[n]$ 。如图 5 中的实施例所示, 延迟元件 522 和寄存器 532 用相同的时钟信号 (SYS CLK) 计时, 虽然这不是必需的条件。

滤波器 242 将来自调制器 414 的调制器信号滤波以产生模拟控制信号 TX\_AGC。在图 5 中所示的详细实施例中, 滤波器 242 是包括两个电阻器和两个电容器的二阶低通滤波器。

为了提高所述控制信号 TX\_AGC 的响应时间, 把时间响应调整电路 412 设计成产生辅助滤波器 242 的响应的过激脉冲。例如, 当把增益元件 520 的增益设置成 2 ( $A_v=2$ ) 时, 电路 412 产生具有等于所述信号  $x[n]$  中的变化的幅度的过激脉冲。根据  $x[n]$  的值和  $x[n]$  中变化的幅度, 在某些情况下所述过激脉冲的幅度可以较小。每个过激脉冲具有由所述延迟元件确定的  $M \cdot T_s$  的持续时间。

$\Sigma$ - $\Delta$  调制器 414 提供调制器信号  $k[n]$ , 该信号包括对应于其输入处的经调整控制信号  $y[n]$  的信号的高和低值序列 (即输出波形序列)。  $\Sigma$ - $\Delta$  调制器 414 在输出波形之中均匀地分布高值间的间隔, 以提供比常规脉宽调制 (PWM) 以及常规 PDM 改进的稳态波纹性能。此特性导致较小的波纹幅度, 因为滤波器 242 中的电容器对每组高和低值进行充电和放电具有相同的时间量。分析指出用 9 比特分辨率 ( $N=9$ ),  $\Sigma$ - $\Delta$  调制器 414 能将峰-峰波纹幅度的糟糕情况降低到  $1/3$  或更小些。这些波纹性能中的改进可用于换取较快的响应时间。特别地, 通过

增加 3 倍所述低通滤波器的带宽，对于相同波纹幅度可获得响应时间的 3 倍提高。

一阶低通滤波器典型地用于对来自所述调制器的调制器信号  $k[n]$  进行滤波。可以用单个电阻器和单个电容器实现所述一阶滤波器。虽然一阶滤波器导致较少的元件数，但是对于某些应用所述响应时间和波纹性能不令人满意。

对于具有两个极点的二阶滤波器，滤波器的频率响应在第 1 和第 2 极点的频率间以  $1/f$  衰减，并在所述第 2 极点的频率之后以  $1/f^2$  衰减。通过选择两个极点的频率低于波纹分量（即  $f_{p1}$  和  $f_{p2} < f_{\text{波纹}}$ ），所述波纹以 40dB/10 倍的斜率衰减，这比用一阶滤波器获得的 20dB/10 倍的斜率快。然后波纹中的改进可以换取滤波器的响应时间中的提高。换句话说，为了满足特定的波纹要求，所述二阶滤波器的极点可以增加到比一阶滤波器的极点高，从而导致较快的响应时间而不牺牲波纹性能。

所述波纹性能是调制器类型（如常规 PDM、 $\Sigma$ - $\Delta$  调制器等等）、所述低通滤波器的带宽以及调制器时钟的速率的函数。可示出，加速所述  $\Sigma$ - $\Delta$  调制器的时钟频率导致波纹量的对应减少。然后通过增加模拟滤波器的带宽，波纹性能中的改进可用于换取较快的响应时间。

在相关专利申请序列号 19622-2 中进一步详细描述了电路 412、 $\Sigma$ - $\Delta$  调制器 414 以及滤波器 242 的实现和操作。

### 发射链路的集成的增益控制机构

用提供快速响应时间用于控制 VGA 增益的电路，driver226 和 PA 228 的增益控制机构可与 VGA 220 的增益控制机构集成在一起。在一个实现中，以额定的方式由控制信号 PA\_R0 和 PA\_R1 控制 driver226 和 PA 228 的增益。当改变 driver226 或 PA 228 或两者的增益时，从 VGA 控制信号中以数字方式减去对应于所述 driver-PA 增益中的变化的增益补偿值。然后对整个 VGA 控制信号进行滤波并提供给 VGA 220。

在图 2 所示的实施例中，driver226 包括 2 个增益设置，而 PA 228 包括 3 个增益设置。可以组合这些增益设置以形成 3 至 6 个 driver-PA 增益设置。在详细实施例中，组合这些元素以形成由表 1 定义的 4 个增益设置。

表 1-driver 和 PA 的增益状态

driver-PA 增益状态	输出发射 功率范围	末级前置 放大器 增益设置	PA 增益设置	末级前置 放大器-PA 增益
0	-52dBm 至 -17dBm	低增益	被旁路	0dB
1	-32dBm 至 +3dBm	高增益	被旁路	20dB
2	-14dBm 至 +21dBm	高增益	低增益	38dB
3	+5dBm 至 +28dBm	高增益	高增益	56dB

当改变所述 driver-PA 增益时，相应地补偿 VGA 220 的增益，以说明 driver-PA 增益中的变化，以在所述 driver-PA 增益变化前后保持近似相同的发射功率电平。例如，当所述 driver-PA 增益从增益状态 1 改变到增益状态 2 时，所述 driver-PA 增益增加了大约 18dB。从而，把以 18dB 减少所述 VGA 的增益的增益补偿值加到所述 VGA 控制信号。在改变所述 driver-PA 的增益的大约同一时刻，调整所述 VGA 增益，使得所述输出发射功率中的瞬变现象最小。

图 6 示出了增益补偿电路的实施例的框图。把 4 个增益补偿值提供给多路复用器 (MUX) 612，一个增益补偿值对应于所述 driver-PA 增益状态的每一个。可以把这些增益补偿值存储于存储器（如 RAM、ROM、闪存或其它存储器技术）、一组寄存器、控制器或其它电路中。MUX 612 还接收控制信号 PA\_RANGE\_STATE[1:0]，该控制信号选择所述增益补偿值之一来提供给加法器 318。然后加法器 318 从 VGA 增益值中减去所选择的增益补偿值，以提供所述整体 VGA 增益值。

对于所述 driver 和 PA 的 4 个增益状态，仅需要 3 个增益补偿值（来自额定增益值）。从而可降低 MUX 612 的复杂程度。然而，用 4 个增益补偿值的实现，其中一个增益补偿值对应于所述 driver-PA 增益状态的每一个，允许发射机设计中更大的灵活性并还避免了数据通路的饱和。

如上面所指示出的那样，对于 CDMA 通信系统，典型地使用一个更新时钟产生 driver226 和 PA 228 的控制信号，而使用另一更新时钟产生 VGA 220 的控制信号。这两个时钟典型的是频率锁定的，而一般不是相位锁定的。对于发

射增益控制机构来说，由于需要对齐所述 driver-PA 和 VGA 的控制信号以降低输出发射功率中的瞬变现象，所述两个时钟之间相位差异实质上是有问题的。

在顺应 IS-95-A 的 CDMA 通信系统中，贯穿 Walsh 码元的传输过程中发生从用户单元到基站的数据传输。在用户单元中，产生、编码数据比特，并将之分组为每组 6 个编码数据比特的组。每组用于指出一个 Walsh 码元的表。每个 Walsh 码元是 64 比特并具有 208 微秒的持续时间，即导致 4.8kHz 的 Walsh 码元速率。对所述 Walsh 码元进行调制并将其发送到所述基站。在基站处，接收并解调经发送的信号。通常在每个 Walsh 码元周期上进行相干解调，而在多个 Walsh 码元上进行非相干解调。对于相干解调，所接收的信号的相位信息对解调性能有很大影响。

在详细实施例中，由于所述 driver 或所述 PA 的增益的切换易于在输出发射信号中产生瞬时相位波动和间断，故把所述 driver 和 PA 的切换限制到所述 Walsh 码元的边界，以将性能降低减至最小。通过将所述 driver 和 PA 的增益的切换与所述 Walsh 码元的边界对齐，输出发射功率中的瞬变现象出现在所述码元的边界处，并且减少了系统性能降低的程度。该设计选择导致以 4.8kHz 的 Walsh 码元速率切换所述 driver 和 PA。

对于增益状态间的切换来说 4.8kHz 更新速率一般是足够的，但是对于 VGA 增益控制来说是典型不够的。一般需要较快的更新速率使 VGA 能够迅速地调整输出发射功率电平，以响应工作条件中的急剧变化。在详细实现中，VGA 的更新速率是 38.4kHz。在详细实现中，所述 driver-PA 增益设置电路的更新时钟是源自于用户单元中的发射部分中的调制器的 4.8kHz 时钟，而所述 VGA 增益设置电路的更新时钟是源自于用户单元的接收部分中的解调器的 38.4kHz 时钟。

对于顺应 IS-95-A 的通信系统，在接收帧边界和发送帧边界间的定时延迟上施加了 10 微秒的要求。该延迟典型地比用户单元的处理延迟短。从而，在接收所接收的帧之前，预先进行发射机中的某些处理。所述发射机定时与接收机定时动态相关，导致发射机和接收机间的异步定时。这导致源自于发射机定时的 driver-PA 控制信号与源自于接收机定时的 VGA 控制信号之间的异步定时。

如下所述，为了提供集成化的增益控制机构，当有必要时（即当所述 driver-PA 改变增益设置时）同步所述 driver-PA 和 VGA 的控制信号。

图 7A 是 driver-PA 和 VGA 的控制信号的时序图。可注意到 driver-PA 的 4.8kHz 更新时钟没有与 VGA 的 38.4kHz 更新时钟对齐。在时刻  $t_1$  处，当前和先前的增益状态是相同的（即皆处于增益状态 00 处），并且以 38.4kHz 时钟的额定方式的控制值更新接口电路 350 的输入。在时刻  $t_2$  处，当前和先前的增益状态是不同的（即从增益状态 00 改变到增益状态 01），并且用使用 4.8kHz 时钟的控制值更新接口电路 350 的输入。产生中间控制信号 SAME 和 ALIGN 来辅助将 VGA 控制值对齐到适当的更新时钟。在一个实施例中，如果所述 SAME 控制信号是低，即指示出 driver-PA 状态中的改变，则在 4.8kHz 的前沿之前和之后，所述 ALIGN 控制信号阻止接口电路 350 的更新达一个 38.4kHz 时钟周期。这确保了接口电路 350 不对 VGA 产生大的驱动不足或过激控制信号，以响应增益状态中的变化，并确保所述 PDM 滤波器有足够的时间对大的增益阶跃进行滤波。如果所述 SAME 控制信号是高，即指示出在所述 driver-PA 状态中无变化，则以正常的方式更新接口电路 350 的输入。根据图 7A 的顶部示出的“早期”版本的 4.8kHz 时钟（标明为 4.8kHz\_E）产生所述控制信号 SAME 和 ALIGN。在图 7A 的底部示出的控制信号 LOAD\_EN1 说明了接口电路 350 的输入的更新时间。

图 7B 示出了产生 driver-PA 和 VGA 的控制信号的实施例的框图。所述增益状态由 PA\_RANGE 控制电路 360 确定（即根据控制输入以及 TX\_AGC 值）并被提供给定同步电路 340 中的比较器 722。比较器还接收时钟信号 SYS\_CLK 以及所述 4.8kHz\_E 时钟，将当前增益状态与 driver-PA 前一增益状态比较，并产生指示 driver-PA 增益状态中是否发生变化的所述 SAME 和 ALIGN 控制信号。把所述 SAME 和 ALIGN 控制信号提供给逻辑电路 724，所述逻辑电路对增益线性化电路 330 和接口电路 350 产生载入允许信号。载入允许信号 LOAD\_EN0 用于锁存增益线性化电路 330 的输出（该输出是接口电路 350 的输入），而载入允许信号 LOAD\_EN1 用于启用接口电路 350 中的延迟元件 522。所述信号 LOAD\_EN0 和 LOAD\_EN1 确保在同一时刻更新/启用到接口电路 350 以及接口电路 350 中的延迟元件 522 的输入。如图 7A 所示，所述载入允许信号 LOAD\_EN1 包括启动脉冲，所述启动脉冲在正常工作期间对齐到 38.4kHz 时钟，而当在 driver-PA 增

益状态中发生变化时，它对齐到 4.8kHz 时钟。系统时钟 SYS CLK（或具有相似相位的时钟）锁存接口电路 350 的输出 VGA\_GAIN 以及控制电路 360 的输出 PA\_R0、PA\_R1 和 PA\_ON，以将这些控制信号的相位对齐。

图 7C 示出了比较器 722 的实施例的框图。在比较器 722 中，把 PA\_RANGE\_STATE 信号提供给寄存器 732 的数据输入以及比较器 734 和 736 的 A 输入。用时钟信号 SYS CLK 对寄存器 732 计时，而用所述 4.8kHz\_E 时钟启用寄存器 732，并且把寄存器 732 的输出提供给比较器 734 和 736 的 B 输入。寄存器 732 保持 driver-PA 的前一增益状态值。比较器 734 和 736 每一个比较 A（即当前 driver-PA 增益状态）和 B（即 driver-PA 前一增益状态）输入值。然后比较器 734 和 736 分别产生 SAME 和 BIGGER 控制信号。

分别把 4.8kHz 时钟和 4.8kHz\_E 时钟提供给延迟元件 742 和 744。延迟元件 742 提供一个 38.4kHz 时钟周期的延迟，而延迟元件 744 提供延迟（ $t_{\text{PROC}}$ ）以说明在 VGA 控制值的计算中的处理延迟（即包括增益线性化电路 330 的处理延迟）。4.8kHz 时钟和 4.8kHz\_E 时钟之间的延迟是 2 个 38.4kHz 时钟周期，这对于 VGA 增益线性化块来说是足够的时间，以用适当的 driver-PA 补偿（贯穿 TX\_AGC 块的最大处理延迟）得到更新，使得在某一时刻（如 Walsh 码元边界）所述 VGA 和 driver-PA 增益都将准备好。因为所述 4.8kHz 时钟和 38.4kHz 时钟是频率锁定的（即源于公用共系统时钟），即使它们不是相位锁定的（即源于使用不同的机构）也能产生所述 4.8kHz 时钟和 38.4kHz 时钟之间的延迟。把来自延迟元件 724 和 744 的经延迟的时钟分别提供给锁存器 746 的 R 和 S 输入。把锁存器 746 的输出提供给“或”门 748 的一个输入，并把来自延迟元件 742 的所述经延迟的 4.8kHz 时钟提供给所述“或”门 748 的另一输入。“或”门 748 的输出构成 ALIGN 信号。

图 7D 分别示出了逻辑电路 724 的实施例的框图。在逻辑电路 724 中，把所述 4.8kHz 时钟和所述 ALIGN 以及 SAME 信号提供给“或”门 752 的输入。“或”门 752 的输出构成所述载入允许信号 LOAD\_EN0。把所述 4.8kHz 时钟和所述 SAME 信号分别提供给“与”门 754 的非反相输入和反相输入。把所述 ALIGN 和 SAME 信号分别提供给“或”门 754。把早期的 38.4kHz 时钟和“或”门 756 的输出提供给“与”门 758 的输入。把“与”门 754 和 756 的输出提供给“或”门 760

的输入。“或”门 760 的输出构成所述载入允许信号 LOAD\_EN1。

### 发射链路的分布的动态范围

利用集成的增益控制机构，可以把发射机的动态范围要求分布于所述发射链路中的各个增益元件中。在图 2 中的发射机 200 的详细实施例中，driver226 和 PA 228 提供了大约 55dB 的所要求的动态范围，而 VGA 220 提供了剩下的 30dB 的所要求的动态范围。所要求的动态范围的不同分布是可能的并处于本发明的范围之内。

图 8A 示出了具有多个增益设置和一个旁路设置的高效率功率放大器

(HEPA) 800 的实施例的框图。HEPA 800 可以代替图 2 中驱动器 226 和 PA 228 的组合。在 HEPA 800 中把 RF 信号提供给开关 812 的输入。开关 812 的一个输出耦合至放大器 814 的输入，而开关 812 的另一输出耦合至开关 816 的输入。开关 816 的一个输出耦合至旁路通路 818 的一端，而开关 816 的另一输出耦合至衰减器 820 的一端。衰减器 820 的另一端以及旁路通路 818 耦合至开关 822 的两个输入。开关 822 的输出以及放大器 814 的输出耦合至开关 824 的两个输入。开关 824 的输出构成 HEPA 800 的射频输出。在图 8A 所示的详细实施例中，放大器 814 包括低增益状态和高增益状态。

开关 816 和 822 由控制信号 SW0 控制，而开关 812 和 824 由另一控制信号 SW1 控制。放大器 814 的增益由控制信号 PA\_GAIN 控制。还可由控制信号 PA\_ON 使放大器 814 通电或断电。可由 PA 控制电路 232(见图 2)从两个控制信号 PA\_R0 和 PA\_R1 中产生控制信号 SW0、SW1 以及 PA\_GAIN。

表 2-HEPA 的增益状态

HEPA 增益状态	输出发射 功率范围	衰减器 设置	放大器 设置	HEPA 增益
0	-52dBm 至 -17dBm	导通	被旁路	0dB
1	-32dBm 至 +3dBm	被旁路	被旁路	20dB
2	-14dBm 至 +21dBm	被旁路	低增益	38dB
3	+5dBm 至 +28dBm	被旁路	高增益	56dB



HEPA 提供了若干优点。首先 HEPA 为发射通路提供了所要求的动态范围的一部分，从而降低了 VGA 的动态范围要求。由于较低动态范围要求，可将 VGA 设计成消耗较少功率并占据较少的管芯区域 (die area)。典型地通过用大电流偏置所述放大器或提供多个增益级或两者，实现高动态范围。通过降低动态范围要求，可以减少偏置电流或可消除一个或多个放大器级。

降低 VGA 的动态范围要求还允许发射机结构中的进一步改进。参考图 2，通过图 2 中未示出的先前的上变频级将输入到 VGA 220 的中频信号从基带上变频到中频频率。然后通过用混频器 222 实现的第 2 上变频级将该中频信号上变频到射频。在某些发射机设计中，用单个直接上变频级将基带信号直接上变频到射频频率是有利的。所述直接上变频结构可以降低发射机电路的复杂程度，这可引起减少的电路规模 and 成本。所述直接上变频结构还可提供改进的性能。对于直接上变频结构，在射频频率上实现 VGA。在射频频率上设计 VGA 能提供整个动态范围要求 (如 85dB)，但这可能极其困难。因此，所述直接上变频结构可以以 VGA 的动态范围要求中的降低为前提。

图 8B 示出了具有多个增益设置和一个旁路设置的功率放大电路 840 的实施例的图。PA 电路 840 代替了图 2 中的 PA 228。在 PA 电路 840 中，把来自 driver226 的射频信号提供给开关 842 的输入。开关 842 的一个输出耦合至 PA 844 的输入，而开关 842 的另一输出耦合至旁路通路 846 的一端。旁路通路 846 的另一端耦合至开关 848 的一个输入，而 PA 844 的输出耦合至开关 848 的另一输入。开关 848 的输出构成了 PA 电路 840 的射频输出。PA 电路 840 和 driver226 结合以提供直到 4 个增益设置。

开关 842 和 848 由控制信号 SW1 控制，而 PA 844 的偏置由另一控制信号 SW0 通过开关 850 控制。可由 PA 控制电路 232 (见图 2) 从两个控制信号 PA\_R0 和 PA\_R1 中产生控制信号 SW0 和 SW1。

图 8C 示出了具有多个增益设置而无旁路设置的 PA 860 的实施例的图。PA 860 代替了图 2 中的 PA 228。PA 860 和 driver246 可结合以提供直到 4 个增益设置。这种实现可比图 8A 和 8B 的实现较不复杂，并在某些应用中是较佳的。控制信号 PA\_R0 和 PA\_R1 可由图 2 中的控制器 240 产生。

## 发射功率的线性化

在 CDMA 通信系统中，在与基站的通信期间调整用户单元（如蜂窝网电话机）的发射功率电平。在反向链路上，每个发射用户单元作为对网络中的其它用户单元的干扰。反向链路容量受到用户单元从小区中的其它发射用户单元受到的全部干扰的限制。

为了使干扰最小并使反向链路容量最大，每个用户单元的发射功率由 2 个功率控制回路控制。第 1 功率控制回路调整用户单元的发射功率，使得在基站接收到的信号的信号质量（由每比特能量与噪声加干扰的比  $E_b/(N_o+I_o)$  测量）保持在恒定水平。把该水平称为  $E_b/(N_o+I_o)$  设置点。第 2 功率控制回路调整所述设置点，使得保持所想要的性能水平（由帧差错速率（FER）测量）。所述第 1 功率控制回路常被称为反向链路闭环功率控制回路，而所述第 2 功率控制回路常被称为反向链路外部功率控制回路。在转让给本发明的受让人并在此引用作为参考的名为“Method and Apparatus for Controlling Transmission Power in a CDMA Cellular Mobile Telephone System”的美国专利号 5,056,109 中，揭示了反向链路的功率控制机构。

在反向链路闭环功率控制回路中，基站测量所接收到的来自每个用户单元的  $E_b/(N_o+I_o)$ ，并将测量值与阈值比较。如果所述经测量的  $E_b/(N_o+I_o)$  低于所述阈值，该基站向该用户单元发送 1 比特命令（也称为功率控制比特），指导该用户站以某一量（如对于顺应 IS-95-A 的 CDMA 通信系统来说是 1dB）增加其发射功率。另一方面，如果所述经测量的  $E_b/(N_o+I_o)$  在所述阈值之上，该基站向该用户单元发送 1 比特命令，指导该用户站以某一量（对于顺应 IS-95-A 的系统来说也是 1dB）降低其发射功率。一旦接收该 1 比特命令，所述用户单元的闭环功率控制机构相应地向上或向下调整其输出发射功率电平。

TIA/EIA/IS-95-B 要求在有效功率控制比特的接收之后，用户单元的平均输出发射功率对于一个功率控制组中的 1dB 步长在最终值的  $\pm 0.5$ dB 范围内。需要精确的增益设置机构来满足此规范。并且，由于每个发射用户单元对其它用户单元造成干扰，对于改进的系统性能和增加的系统容量来说输出发射功率电平的精确控制是有利的。

图 9A 示出了具有代表性的电路元件（如 VGA、driver 或 PA）的增益转移

函数曲线（或曲线）910 图。在区域 912 周围的低输出功率电平处，电路元件易于具有线性增益。如果所述电路元件是 AB 类，在区域 910 周围的中点功率电平处，所述电路元件易于提供（相对）较高的增益。在区域 914 周围的高输出功率电平处，所述电路元件的增益降低。从而在中点输出功率电平处可扩大所述电路元件的增益，而在较高输出功率电平处可压缩所述电路元件的增益。使用增益线性化机构以考虑到输出发射功率的线性控制（即如 IS-95-A 规范所要求的 1dB 增量的线性控制）。

所述增益线性化机构的一个实现是通过增益校准表的使用。为了将某一电路元件线性化，首先对该电路元件测量增益转移曲线。然后根据所测量的增益转移曲线产生增益校准表。所述增益校准表包含校准曲线，所述校准曲线是所测量的增益转移曲线的逆曲线。校准曲线与增益转移曲线的组合是近似线性的。所述增益校准表提供设置所述增益元件的输出增益控制值，使得所述增益随输入到所述校准表的输入线性变化。

所述输出发射功率是发射信号通路中所有元件的函数。为了允许对输出发射功率的线性控制，以发射信号通路中的所有元件的非线性性来产生并考虑增益校准表。

图 9B 是示出具有 2 个增益状态的电路元件（如图 2 中示出的 driver226）的功率迟滞现象曲线。提供功率迟滞典型地用于防止增益设置间的急速反转。例如，当所述输出发射功率电平超过上升阈值（如 -4dBm）时，可以把所述 driver 从低增益设置切换到高增益设置，但不切回到所述低增益状态除非所述输出发射功率电平下降到下落阈值（如 -8dBm）之下。当所述输出发射功率电平在所述上升和下落阈值之间（如 -4dBm 和 -8dBm 之间）时，不改变 driver 的增益。所述上升和下落阈值间的范围构成功率迟滞，防止由于输出发射功率电平中的正常变化而造成的 driver 增益的反转。对于图 1 和 2 中所示的发射机，对于低输出发射功率电平所述 driver-PA 在低增益设置工作，而对于高输出发射功率电平来说在高增益设置工作。

为简单起见，根据对信号通路的所测量的增益转移曲线，对整个发射信号通路产生一个增益校准表。例如，为了测量图 1 中的发射信号通路的增益转移曲线，把所述 driver-PA 设置到一个增益设置（如低增益），所述 VGA 控制信

号（如 VGA\_GAIN）从低增益步进到高增益，并且当所述 VGA 控制信号阶跃时测量所述输出发射功率。经测量的输出发射功率用于确定所述发射信号通路的增益转移曲线。当所述输出发射功率电平穿过所述上升和下落阈值间的中点（如 -6dBm）时，把所述 driver-PA 设置到另一增益设置（如高增益），调整 OS\_GAIN（如图 1 中所示）直到全部发射输出功率返回到最后的值，并且所述处理继续。然后从所测量的增益转移曲线产生增益校准表。所述增益校准表将所述发射信号通路“线性化”并提供 VGA 的控制值，使得所述输出发射功率电平随输入到所述校准表的输入线性变化。把 OS\_GAIN 的最终值作为固定增益阶跃。

用一个增益校准表来覆盖所述 driver-PA 的 2 个状态，典型地在所述上升和下落阈值间的中点（如 -6dBm 处）处进行增益阶跃 OS\_GAIN 的校准。如图 9B 所示，在所述上升和下落阈值之间的迟滞区域中，通过以下两个设置之一可获得相同的输出发射功率电平：（1）所述 driver-PA 处于低增益设置而 VGA 高增益，或（2）所述 driver-PA 处于高增益设置而 VGA 低增益。在靠近所述下落门限（下落 1）的点 922 处，用所述 driver-PA 处于低增益设置而 VGA 高增益来进行校准。然而，在实际发射期间，发射机可能在点 924 处的迟滞区域中，以所述 driver-PA 处于高增益设置而 VGA 低增益工作。该工作条件没有被校准并且从校准表中的可用数据推断点 924 处的 VGA 增益。然而，由于增益扩展以及发射信号通路中的电路元件的压缩（如图 9A 所示）造成的非线性性可造成线性响应的偏离。结果，所推断出的 VGA 增益（如在点 924 处）偏离所述线性响应。该偏离对于所述上升和下落门限点是很严重的（即远离测量所述增益阶跃 OS\_GAIN 之处），并可超过所要求的线性性（如 IS-98-B 所要求的  $\pm 0.5\text{dB}$ ）。例如，所述偏离可导致输出发射功率电平超过线性化的输出发射功率电平 1dB，从而超出了 IS-98-B 规范的范围。

此外，在利用暂时迟滞的设计中，在多个增益状态处，即使在所述上升和下落门限间的功率迟滞之外，也可获得特定的输出发射功率电平。这可使偏离线性响应更为严重，并致使不能实行（不可能）仅用一个校准表来线性化到所要求的线性性。为了更好地理解该现象，给出了作为支持定时迟滞的思想的简要回顾。

在某些 CDMA 实现中，由于系统性能考虑，使用慢速率时钟切换所述

driver-PA 增益状态。此外，仅在某一时间延迟迟滞才可切换所述 driver-PA 增益状态。例如，在一个系统实现中，当检测到改变到新的 driver-PA 增益状态的请求时，启动定时器。在所述计时器期满时，如果所述对改变到新增益状态的请求持续（或如果接收到新的请求以改变到与前一请求相同增益方向的另一增益状态），那么就改变增益状态。该延迟周期模仿了暂时迟滞，阻止了由于工作条件中的急剧波动而造成的增益状态中的迅速变化（即增益状态间切换）。

图 9C 是示出具有 2 个 driver-PA 增益状态的电路元件的功率迟滞现象，外加仅在向下转换上实现的定时迟滞（即仅当从较高 driver-PA 增益状态向较低状态转换时给出计时器）的曲线图。如图 9C 中所说明的那样，根据计时器持续时间以及所接收的功率电平中的变化，有效地转移所述下落阈值并且所述下落阈值可取任何低于原始下落阈值的置。在该情况下，通过如前所述的两个设置之一可获得相同的功率——一个是用低 driver-PA 增益设置和高 VGA 增益设置，而另一个是用高 driver-PA 增益设置和低 VGA 增益设置。所述高 driver-PA 增益设置和低 VGA 增益可用于原始上升和下落阈值间的迟滞区域，并还可用于任何所要求的小于原始下落阈值的发射输出功率。用 driver-PA 处于低增益设置可获得图 9C 中在点 930 至点 933 处的发射链路的校准。然而，在实际发射期间，由于定时迟滞，用高 driver-PA 增益设置，发射机可工作在点 940、941、942 或 943 处，该工作条件未被校准。实际响应将很可能偏离所想要的线性响应，从而不可能保证 IS-98 标准所要求的线性性。

图 9D 是示出具有 4 个增益状态的发射机的迟滞现象的曲线。每个增益状态与上升和下落门限有关，以提供类似于上述对于两个增益状态的曲线的功率迟滞。

图 9E 说明了添加仅在向下转换上实现的定时迟滞的影响。随着增益状态的数量增加，对线性响应的可累积并变得更严重。如果在多个增益状态可获得特定的输出发射功率电平，所述偏离是尤其严重的。例如，可以通过两个增益状态（如图 9D 中所示的例子所述，在功率迟滞区域之中）以及通过所有允许的增益状态（如图 9E 中在点 950、952、954 以及 956 处所说明的那样，在定时迟滞区域中）获得特定的输出发射功率电平。

根据本发明的一方面，在发射机中为发射信号通路产生多个校准表，其中每个增益状态一个校准表。从对增益状态测量的增益转移曲线中确定每个增益状态的校准表。通过将所述 driver-PA 设置到某一增益状态，在整个可能的 VGA 增益调整范围（如图 2 的 VGA 220 的增益范围）中进行步进操作，随可调增益元件（如 VGA）的增益的改变测量输出发射功率电平，并然后对 driver-PA 每个增益状态重复处理来确定所述增益转移曲线。

例如，对于具有 4 个增益状态的图 2 中的发射机，通过将 driver-PA 设置到增益状态 00，贯穿整个 VGA 的增益范围变化，并随 VGA 增益的改变测量输出发射功率来测量第 1 增益转移曲线。通过将所述 driver-PA 设置到增益状态 01，在 VGA 的增益范围中进行步进操作，并测量输出发射功率来测量第 2 增益转移曲线。通过分别将所述 driver-PA 设置到 10 和 11，并重复相同的测量过程，来测量第 3 和第 4 曲线。然后使用这 4 条增益转移曲线得出 4 个单独的校准表。

对每个增益状态使用校准表提供了若干优点。首先，对于发射机的所有增益状态，即使当所述输出发射功率电平落在功率迟滞区域内，也能精确并线性地控制所述输出发射功率电平。由于以对所有的增益状态测量并存储了 VGA 的整个增益调整范围，线性功率控制是可实现的。例如，假设发射机设计具有 4 个增益状态并且 VGA 具有 85dB 的动态范围。为了在所述 driver-PA 4 个增益状态中的任一状态处，将所述输出发射功率电平设置到某一电平（如 -20dBm），访问适当的校准表来取回对 driver-PA 该特定状态提供所想要的输出发射功率电平的 VGA 增益控制值。

即使在有定时迟滞的情况下，多个校准表的使用进一步允许对输出发射功率电平的精确和线性的控制。即使在有定时迟滞的情况下，通过在整个输出发射功率范围上对每个可能的 driver-PA 增益状态校准发射链路响应，多个校准表的使用（如每个 driver-PA 增益状态一个）允许发射机满足上述的 IS-98-B 规范。

如上所述，以相对于 VGA 的更新速率（如 38.4kHz）较慢的更新速率（如 4.8kHz）切换所述 driver-PA。在所述时间延迟周期期间，通过调整 VGA 的增益将所述输出发射功率调整到适当的功率电平。在所述时间延迟周期期满时，所请求的新的增益状态可以是不同于当前增益状态的若干状态。通过对

driver-PA 每个增益状态使用一个校准表并允许单独地校准每个增益状态，即使当在多个 driver-PA 增益范围（如图 9E 中的点 950、952、954 以及 956）处可实现状态间的转换，也可以对任何增益状态间的转换精确地设置输出发射功率电平。根据所选择的 driver-PA 增益状态，从 4 个表之一取回适当的线性化值。例如，如果所述 driver-PA 增益状态是“0”，用表#1 线性化所述输出功率（如点 950），如果所述 driver-PA 增益状态是“1”，用表#2 线性化所述输出功率（如点 952），如果所述 driver-PA 增益状态是“2”，用表#3 线性化所述输出功率（如点 954），或者如果所述 driver-PA 增益状态是“3”，用表#4 线性化所述输出功率（如点 956）。

在一个实施例中，用查表实现所述增益线性化机构。每个查表映射输入增益控制值以对应提供线性输出发射功率电平的 VGA 增益控制值。例如，对于具有 10 比特输入分辨率和 9 比特输出分辨率的校准表，使用具有 1024 乘 512 个项的表。所述表可以实现为 ROM、RAM、闪存或其它存储器技术。

### 输出发射功率瞬变

driver-PA 的增益中的变化和 VGA 的补偿增益中的变化应同时发生，以将输出发射功率中的瞬变（或短时脉冲波形干扰）降至最低。所述 VGA 的增益控制信号 TX\_AGC 在提供给 VGA 之前由低通滤波器滤波。一不同的控制机构响应所述控制信号 PA\_R0 和 PA\_R1 来调整所述 driver-PA 增益。把所述低通滤波器的响应时间设计成近似于 driver-PA 的控制机构的响应时间。然而，这是不能确保的，并且当切换 driver-PA 的增益时，两个响应时间之间的差异可造成瞬变现象或短时脉冲波形干扰。所述短时脉冲波形干扰是可以是严重的，并可接近所述 driver-PA 的增益中的变化的幅度（如+20dB 或更多短时脉冲波形干扰）。

图 10A 和 10B 分别示出了对于向下和向上增益阶跃变化，由于 driver-PA 和 VGA 的响应时间中的失配造成的输出发射功率中的瞬变现象的曲线。如图 10A 所示所述 driver-PA 的响应时间比所述 VGA 的响应时间快。从而，当所述 driver-PA 增益降低时，所述输出发射功率减小并在所述 VGA 增益到达其最终值的很短时间之后返回到额定值。在图 10B 中，当所述 driver-PA 从低切换到高增益时，响应时间中的相同的失配造成输出发射功率中向上的短时脉冲波形

干扰。

输出发射功率中的瞬变可降低系统性能。由于 CDMA 通信系统的容量是受干扰限制的，用户单元的输出发射功率中的向上短时脉冲波形干扰引起对其它用户单元额外的干扰，并降低小区的容量。此外，当用户单元正发射时，由于寄生发射，向上短时脉冲波形干扰可造成 CDMA 波形不能满足 IS-98-A 规范。

根据本发明的一方面，控制所述 driver-PA 和 VGA 的增益，使得输出发射功率中的瞬变是向下的（如图 10A 所示），而不是向上的（如图 10B 所示），以减少干扰并使 CDMA 波形能符合 IS-98-A 规范。所述瞬变的持续时间保持足够短。为了确保所述瞬变是向下的，提供电路以当改变到较高增益状态时，延迟所述 driver-PA 增益的切换。

图 10C 和 10D 示出了对于两个不同的时间延迟，由于（故意引入的）driver-PA 和 VGA 的控制信号在时间对准中的失配造成的输出发射功率中的瞬变现象的曲线。在图 10C 中，driver-PA 的控制信号以时间延迟  $t_{d1}$  延迟，该延迟比 VGA 的控制信号的响应时间短。从而，输出发射功率向下转移直到切换了 driver-PA 的增益为止。然后所述输出发射功率向上形成短时脉冲波形，（也许）超过额定的输出功率电平，并然后向下转移。在图 10D 中，driver-PA 的控制信号以时间延迟  $t_{d2}$  延迟，该延迟近似等于 VGA 的控制信号的响应时间。从而，输出发射功率向下转移直到切换了 driver-PA 的增益为止，在此时刻所述输出发射功率返回到其额定值。如图 10C 和 10D 所示，对于 driver-PA 控制信号中的不同延迟量获得不同的瞬变响应。在一个实施例中，对于向下的 driver-PA 增益阶跃，不调整 driver-PA 和 VGA 的控制信号的定时（即所述信号以额定方式对齐）。

图 10E 示出了延迟 driver-PA 的控制信号以当切换所述 driver-PA 的增益时能控制输出发射功率中的瞬变现象的电路的实施例的框图。如上所述，使用 4.8kHz 时钟更新 driver-PA 的控制信号。在 PA\_RANGE 控制电路 360 中，把 4.8kHz 时钟提供给延迟元件 1012 的输入以及 MUX 1014 的输入。把延迟元件 1012 的输出提供给 MUX 1014 的另一个输入。把控制信号 BIGGER 提供给 MUX 1014 的控制输入。所述控制信号 BIGGER 由图 7B 和 7C 所示的电路产生，并且当所述 driver-PA 改变到较高增益状态时产生。MUX 1014 的输出是锁存器 770 的启



动信号。锁存器 770 提供 driver-PA 的控制信号 PA\_R0 和 PA\_R1。当所述控制信号 BIGGER 是高时，指示出到较高 driver-PA 增益状态的变化，把经延迟的 4.8kHz 时钟提供给锁存器 770 的启动输入，从而延迟了 driver-PA 控制信号中的转移。延迟元件 1012 提供的时间延迟可由延迟控制信号控制。在详细实施例中，延迟元件 1012 提供 26 微秒、13 微秒以及 6.5 微秒的可编程的延迟。延迟元件 1012 还可用于说明归因于图 4 所示的时间响应调整电路的 VGA 控制信号的不同响应时间。根据发射机和系统要求的特定实现，还可使用其它延迟值。

### 功率保存

为了将干扰最小化并保存功率，每个用户单元根据用户会话中的话音活动性级别以不同的比特速率发射。在用户单元中，当用户活跃地讲话时，可变速率话音声码器以全速率提供话音数据，而在无声周期期间（如暂停）以低速率提供。在转让给本发明的受让人并在此引用作为参考的，名为“Variable Rate Vocoder”的，美国专利号 5,414,796 中描述了可变速率声码器。当用户降低话音活动性或停止讲话时，CDMA 通信系统通过发射较少比特，从而使用较少功率并降低干扰，来增加反向链路容量。

在反向链路上，通过在话音活动性低的周期期间的一小部分时间中关闭发射机来降低干扰。根据 IS-95-A 标准，在某一称为“功率控制组”时间增量（如 1.25 毫秒）中打开或关闭发射机。如果在该时间增量期间发射数据，就认为功率控制组是“有效的”。

根据本发明的一方面，除了当无发射发生时在功率控制组期间关断 PA 的电源之外，提供控制机构以：（1）当无必要提供所要求的输出发射功率电平时，即使在“有效”功率控制组期间，也使 PA 断电，或（2）当电话机没有发射时关断发射链路的整个信号通路以及相关的偏置电路，或者（1）和（2）。已经发现在某些情况期间（如在低输出发射功率电平），可以由单独的 driver 提供发射期间所要求的输出发射功率电平。在这些情况下，可以旁路并关断所述 PA 以保存功率。还发现在某些其它情况下（如在无发射发生的功率控制组期间），可以关断整个发射信号通路来提供更多的功率保存。所述功率保持尤其在移动用户单元中是有利的，并且有利地增加待机和通话时间。

在使用 PA（即提供 RF 信号）之前，典型地要使它们通电，预热达某一预热时间并稳定在适当的偏置上。不能正当地预热所述 PA，导致能降低系统性能的输出发射功率中的瞬变。根据某一 PA 设计，所述预热时间可以从 150 微秒到 500 微秒（或更多）变化。

图 11A 和 11B 示出了根据本发明的实施例的用于控制 PA 和发射链路的信号的时序图。控制信号 TX\_OUT 指示出有效功率控制组，或用户单元发射数据的时间。如上所述，每个功率控制组具有特定的周期（如对于顺应 IS-95-A 的系统来说是 1.25 毫秒）。所述控制信号 TX\_OUT 取决于如用户的话音活动性。控制信号 PA\_INTERNAL\_STATE1 指示出要求 PA 的功率增益的时间。已经发现在某一输出发射功率电平之下，由于单独的 driver 能提供所要求的功率电平，可旁路并关闭所述 PA。所述控制信号 PA\_INTERNAL\_STATE1 取决于如用户单元的工作条件。依次使用所述控制信号 PA\_INTERNAL\_STATE1 来得出控制信号 PA\_POWERUP 和 PA\_R1。所述控制信号 PA\_POWERUP 指示出在发射期间（包括预热时间）何时需要开启 PA，以及所述控制信号 PA\_R1 指示出何时要使用经预热的 PA。

参考图 8A 和 8B，这些 PA 结构允许通过将输入射频信号经旁路通路切换到输出来旁路所述 PA。旁路所述 PA 的开关的控制信号 SW0 和 SW1 还控制所述 PA 的增益，并可源自于识别所述 driver-PA 增益状态的控制信号 PA\_R0 和 PA\_R1。例如，在图 8A 和 8B 中所示的结构中，控制信号 PA\_R1 与所述开关控制信号 SW1 相关（并且在图 8A 中所示的结构中，控制信号 PA\_R0 与开关控制信号 SW0 相关）。控制信号 PA\_WARMUP 用于产生控制所述 PA 通电和断电的信号 PA\_ON。

当要求高输出发射功率电平时，把所述 driver-PA 典型地设置到高增益。参考图 9D，当输出发射功率电平增加时，所述 driver-PA 提供更多增益。对于表 1 中示出的详细实施例，对于增益状态 10 和 11，使所述 PA 通电并处于使用中，所述增益状态对应于两个最高的 driver-PA 增益设置。

在一个实施例中，如图 11C 中所示以及如图 11A 和 11B 的时序图所说明的那样，使 PA 通电或断电的控制信号 PA\_ON 源自于 PA\_ON\_old 和 PA\_POWERUP 控制信号。所述控制信号 PA\_ON\_old 在“无效”功率控制组期间控制 PA 的通电/断电，而所述控制信号 PA\_POWERUP 在“有效”功率控制组期间控制 PA 的通电

/断电。在一个实施例中，在有效功率控制组期间（当发射机正在发射数据时）以及当需要所述 PA 来提供所要求的功率电平时，所述 PA 通电。从而当所述控制信号 PA\_ON\_old 和 PA\_POWERUP 都发生时，发生控制信号 PA\_ON。然而，在 PA 输入处的射频信号到达之前（如在时刻  $t_A$  和  $t_C$ ），所述控制信号 PA\_ON 声明了特定的时间量 ( $t_{PA\_WARM\_UP}$ )。根据特定 PA 设计的要求，所述 PA 预热时间 ( $t_{PA\_WARM\_UP}$ ) 是可编程的。当不需要时（如在时刻  $t_B$  和  $t_D$ ），可以立即使所述 PA 断电而不会降低系统性能。

在一个实施例中，在有效功率控制组期间接通所述发射信号通路和所述偏置电路，而当发生无数据发射时就将它们切断。从而当声明了控制信号 TX\_OUT 时，声明控制信号 TX\_ON。然而，在发射信号通路的输入处的信号到达之前（如在时刻  $t_A$  和  $t_C$ ），所述控制信号 TX\_ON 声明了特定的时间量 ( $t_{TX\_WARM\_UP}$ )。根据特定发射信号通路设计的要求，链路的预热时间 ( $t_{TX\_WARM\_UP}$ ) 也是可编程的。同样地，所述链路的预热时间 ( $t_{TX\_WARM\_UP}$ ) 可以类似于或不同于所述 PA 的预热时间 ( $t_{PA\_WARM\_UP}$ )。参考图 2 中所示的发射机结构，所述控制信号 TX\_ON 可用于切断 VGA 220、混频器 222 以及 driver 226。

图 11C 示出了产生控制信号 PA\_ON 来使所述 PA 通电或断电的电路的实施例的图。把控制信号 PA\_R1 和 PA\_INTERNAL\_STATE1 分别提供给“与”门 1112 的反相输入和非反相输入。把控制信号 PA\_POWERUP 的前一值 PA\_POWERUP[n-1] 提供给“与”门 1112 的另一反相输入。“与”门 1112 的输出是指示出需要预热所述 PA 的信号，并把它提供给延迟元件 1114 的输入。延迟元件 1114 以由控制输入 PA\_WARMUP 指示的某一延迟延迟该信号。延迟元件 1114 的输出是对应于所要求的 PA 预热时间的脉冲，并把它提供给“或”门 1118 的输入。把控制信号 PA\_INTERNAL\_STATE1 提供给“或”门 1118 的另一输入，当所述 PA 变得被要求时，声明所述控制信号。把“或”门 1118 的输出提供给锁存器 1122 的数据输入，所述锁存器将该控制信号与发射信号通路的其它控制信号同步。锁存器 1122 的输出构成控制信号 PA\_POWERUP。然后对所述控制信号 PA\_POWERUP 和 PA\_ON\_old 求“与”以提供所述控制信号 PA\_ON。

可以以与产生控制信号 PA\_ON\_old 类似的方式产生所述控制信号 TX\_ON。

图 11D 示出了产生控制信号 PA\_R[1:0] 的电路的实施例的图。把控制信号

PA\_R[1:3]\_RISE 和 PA\_R[1:3]\_FALL、前一控制信号 PA\_RANGE\_STATE[1:0]以及 TX\_AGC\_VALUE 提供给优先编码器（有迟滞）1140，所述编码器提供一组控制信号。这些信号由触发器 1142 用 4.8kHz\_E 时钟锁存，以提供控制信号 PA\_INTERNAL\_STATE[1:0]。把所述控制信号 PA\_INTERNAL\_STATE[1:0]和 PA\_R[1:0]提供给 MUX 1144，所述 MUX 1144 根据控制信号 WARMING 选择所述控制信号之一。MUX 1144 的输出由触发器 1146 以 4.8kHz 时钟锁存，以提供所述控制信号 PA\_R[1:0]。

总之，当所要求的发射功率指示出对 PA 范围状态从旁路（如 00、01）到非旁路（如 10、11）的改变的需要时，或等价地当 PA\_INTERNAL\_STATE1 从 0 转移到 1 并且 PA\_POWERUP 是 0 时，在下一 4.8kHz 时钟处声明 PA\_POWERUP。PA\_POWERUP 保持为高达至少 PA\_WARMUP 周期的持续时间（软件可编程）（即当图 11C 中的信号 WARMING 是高时），使得在使用前预热 PA。只要 PA\_INTERNAL1 为高或只要 PA 处于使用中，PA\_POWERUP 保持为高。这说明于图 11C 中。

图 11D 说明了只要 WARMING 是高（即所述 PA 正在预热），即使 PA\_INTERNAL\_STATE[1:0]指示到非旁路状态（10、11）的改变，真正的内部状态 PA\_RANGE\_STATE[1:0]以及引脚 PA\_R[1:0]将保持前一旁路 PA 状态(00、01)。这确保了当 PA 未预热前将不使用它。在所述（软件可编程的）PA\_WARMUP 时间到期时，信号 WARMING 转移到低，指示出 PA 已预热并准备好使用。然后图 11D 中的 MUX 1144 允许新的非旁路状态（10、11）扩散到真正的 PA 内部状态 PA\_INTERNAL\_STATE[1:0]以及引脚 PA\_R[1:0]，指示出现在可使用该 PA。然后关闭图 8A 和 8B 中 PA 周围的开关 SW1（即 PA\_R1 是高），经预热的 PA 现在处于使用中，并且从所述 VGA 增益中减去适当的增益阶跃。如图 6 中所示，PA\_RANGE\_STATE[1:0]控制从 VGA 中减去适当增益阶跃 GAIN\_OFFSET[0-3]。只要工作条件指示出非旁路 PA 状态（10、11），即只要 PA\_INTERNAL1 是高，所述 PA 仍然处于使用中。

在图 11A 中示出的实施例中，当关闭所述发射机时（如无数据发射的周期）以及当在发射期间不需要 PA 时（如当要求低输出发射功率电平时），切断所述 PA 的电源。

给出了较佳实施例的先前说明，使本领域中的任何普通技术人员能够制造

---

或使用本发明。对于本领域中的普通技术人员来说，这些实施例的各种修正是显而易见的，并且这里定义的一般原则可适用于其它实施例，而不使用创造能力。从而，本发明不限于这里示出的实施例，而是要将最宽泛的范围符合在此揭示的原理和新颖特点。

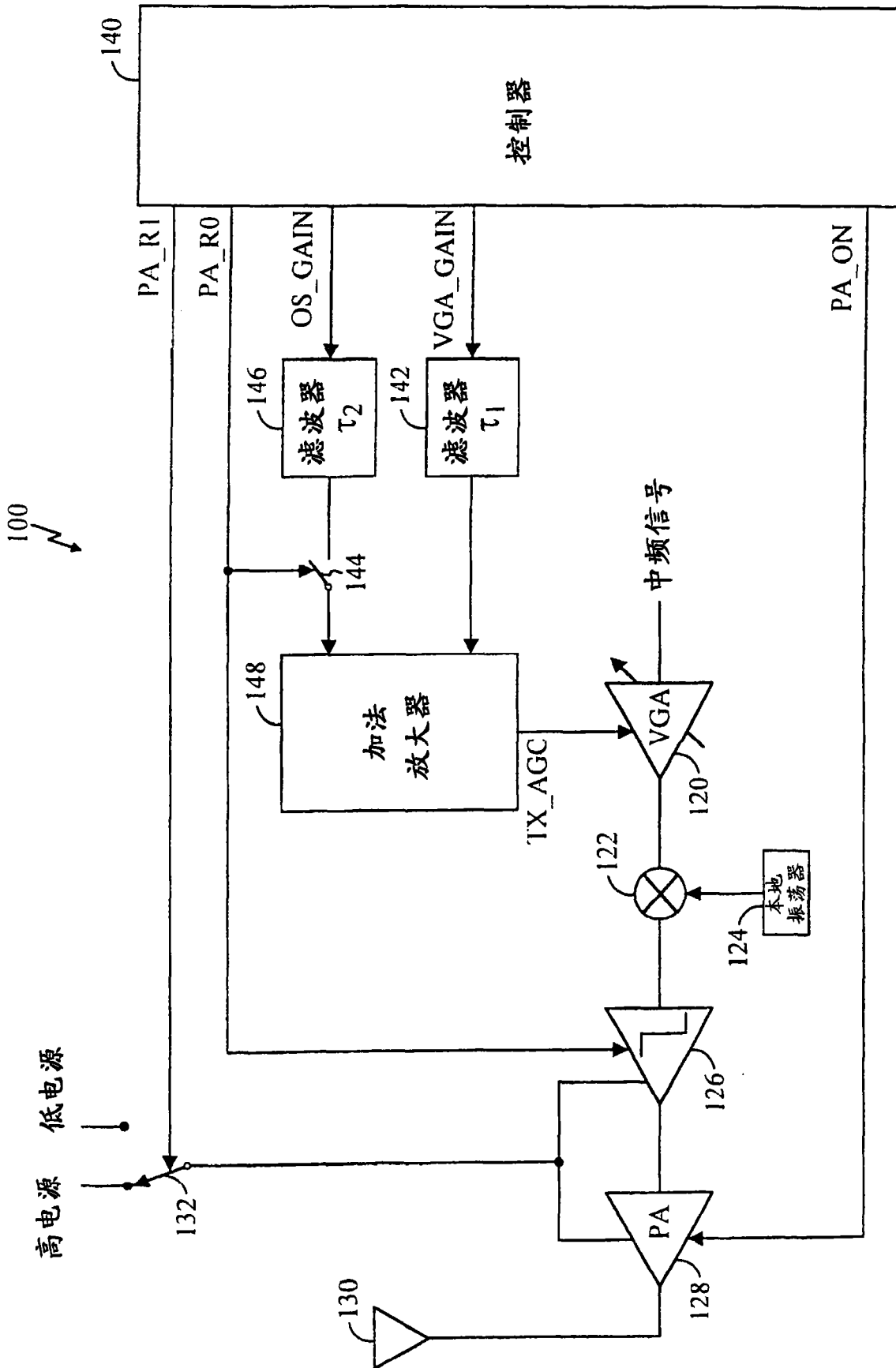


图 1

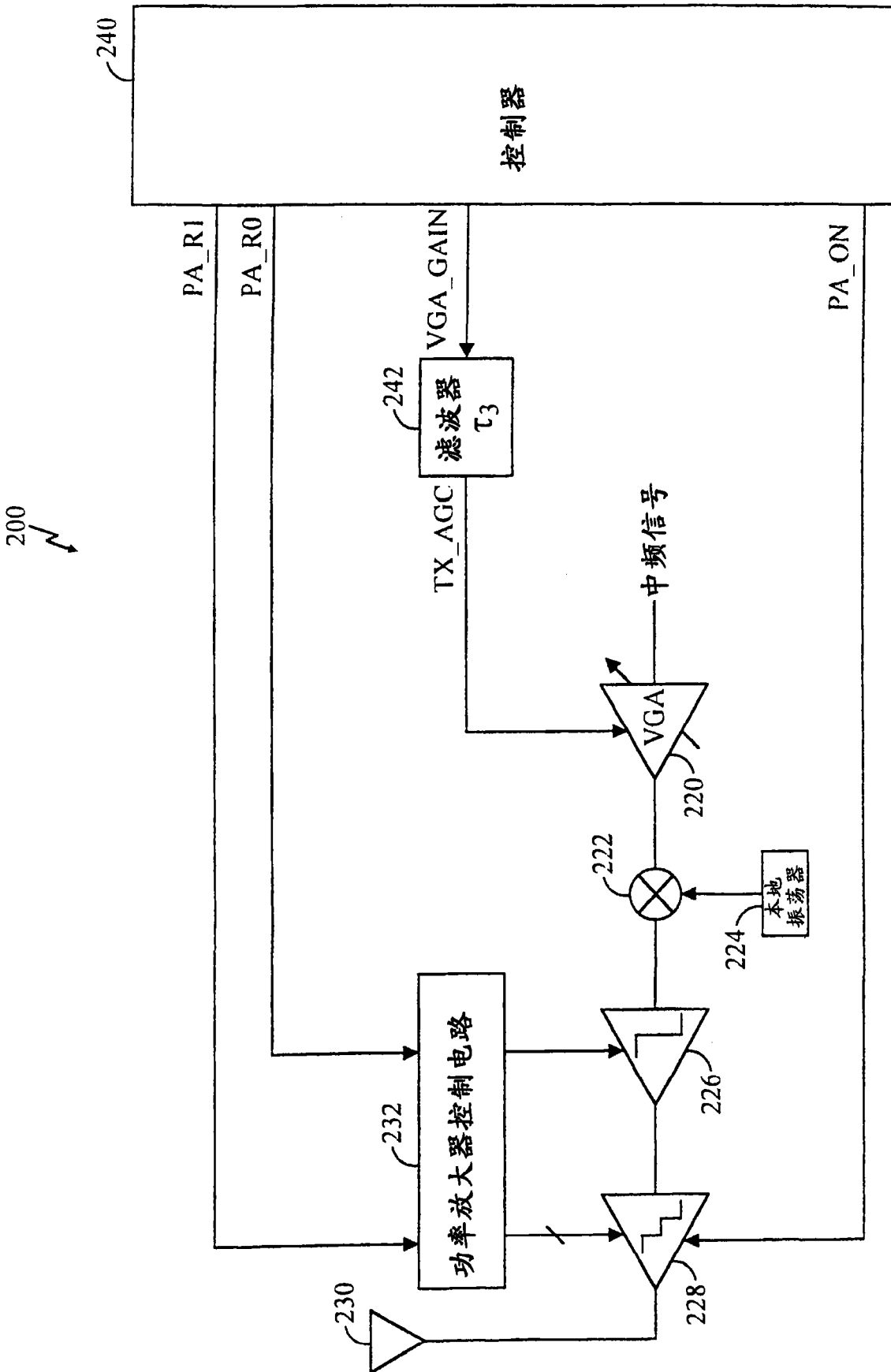


图 2

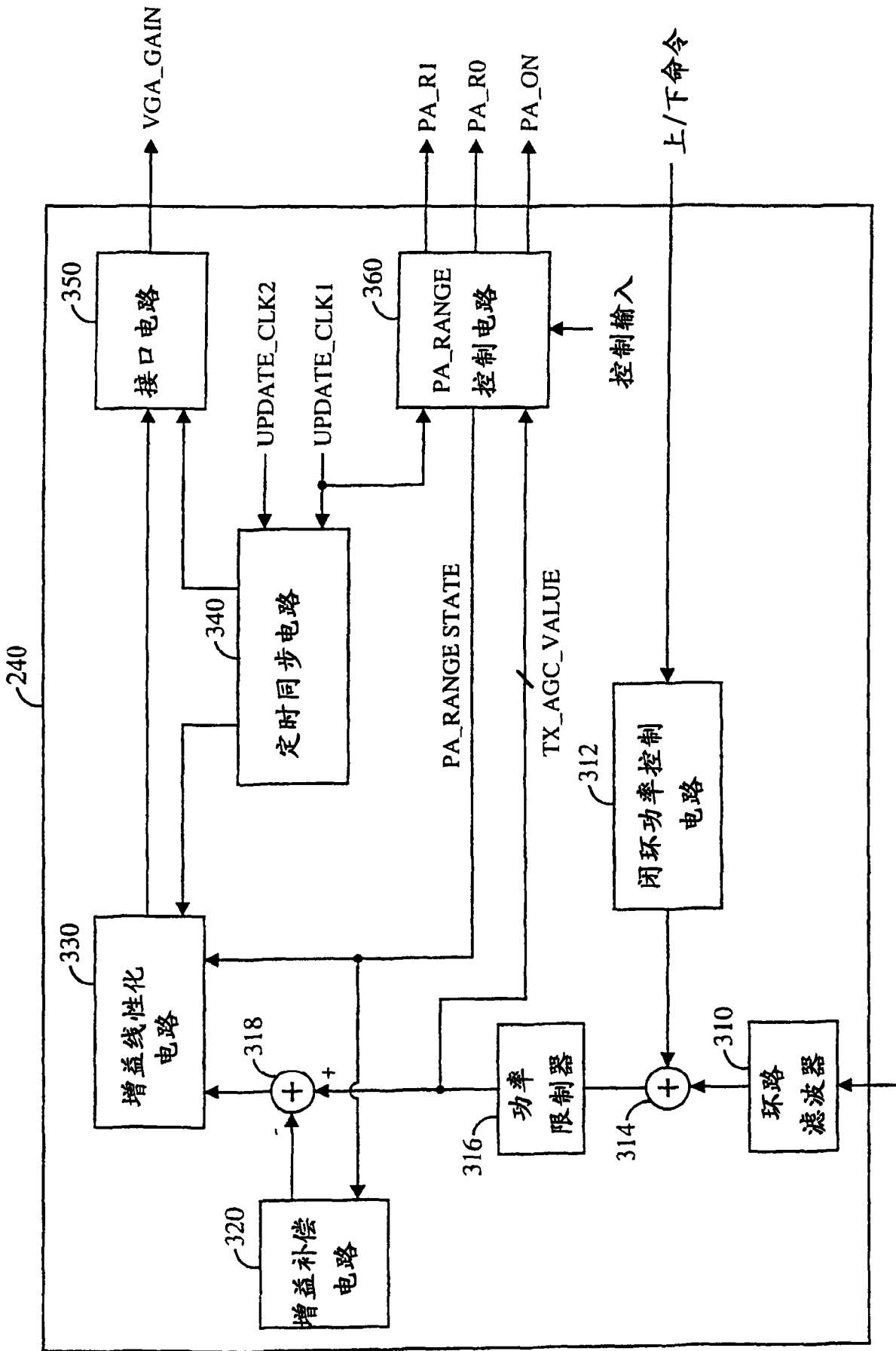


图 3



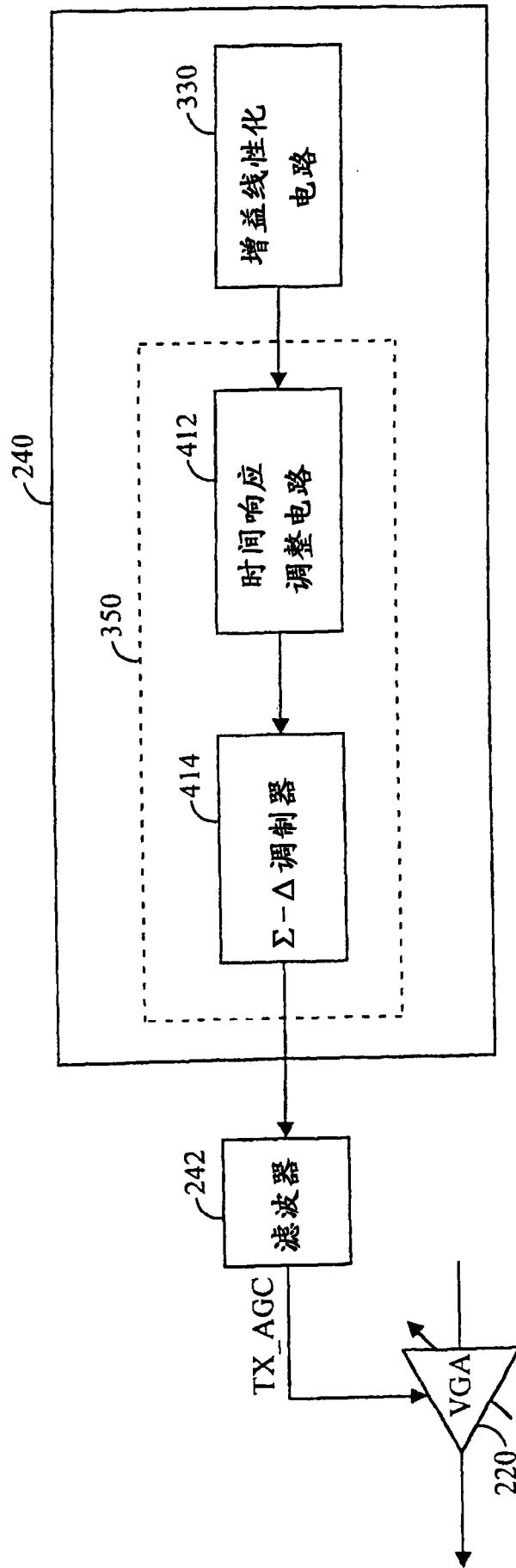


图 4

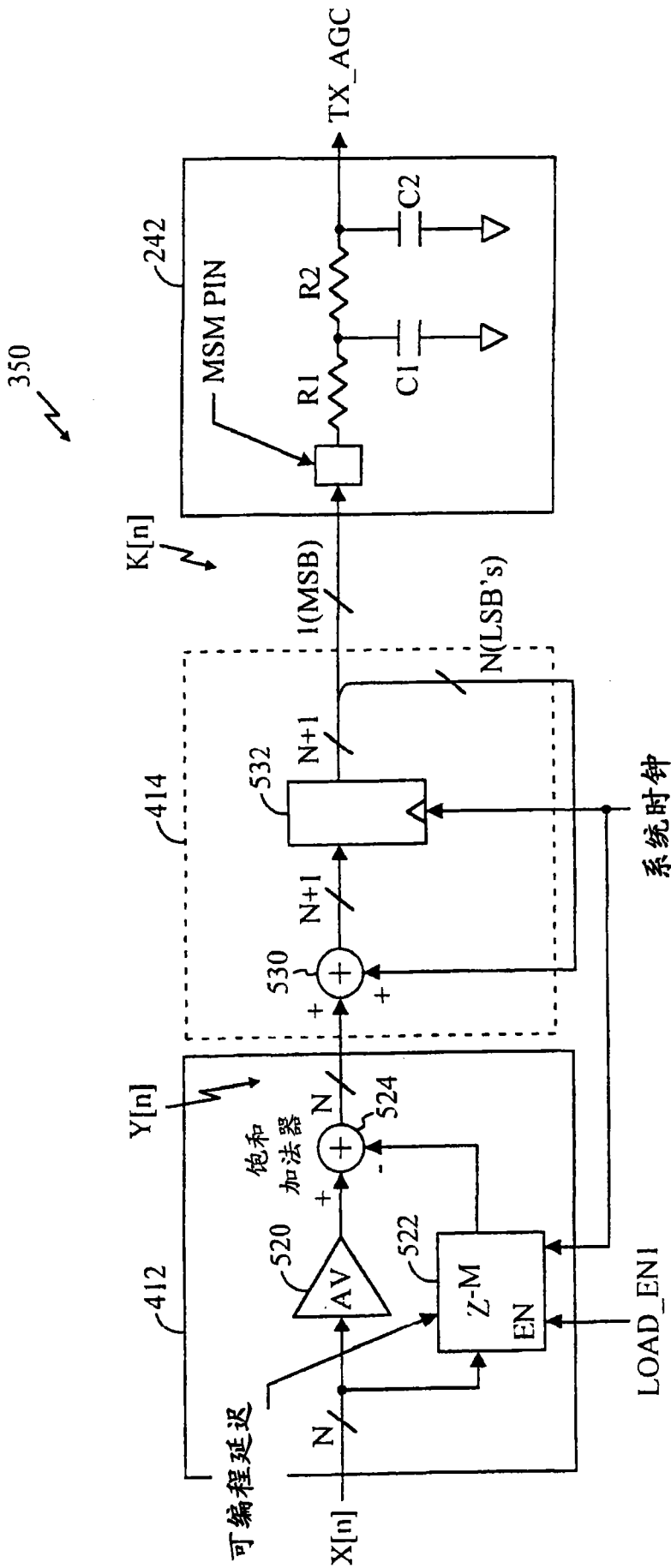


图 5

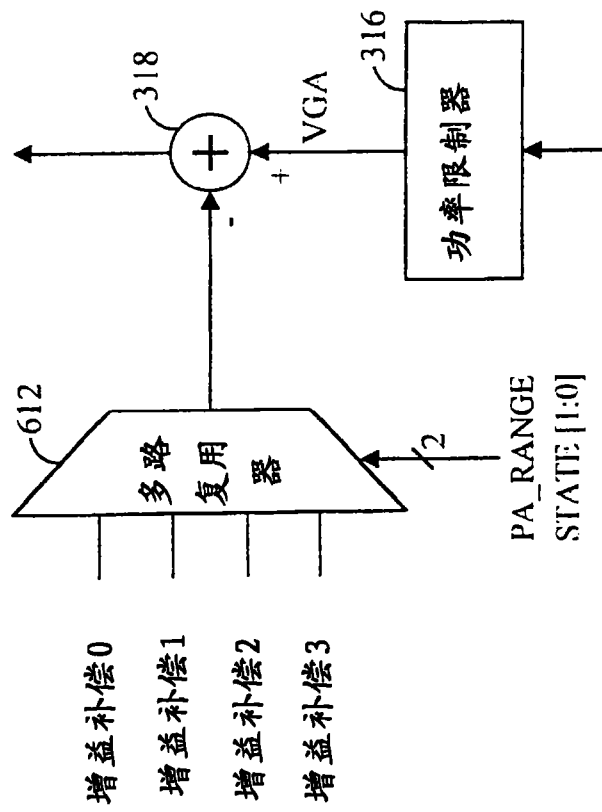


图 6

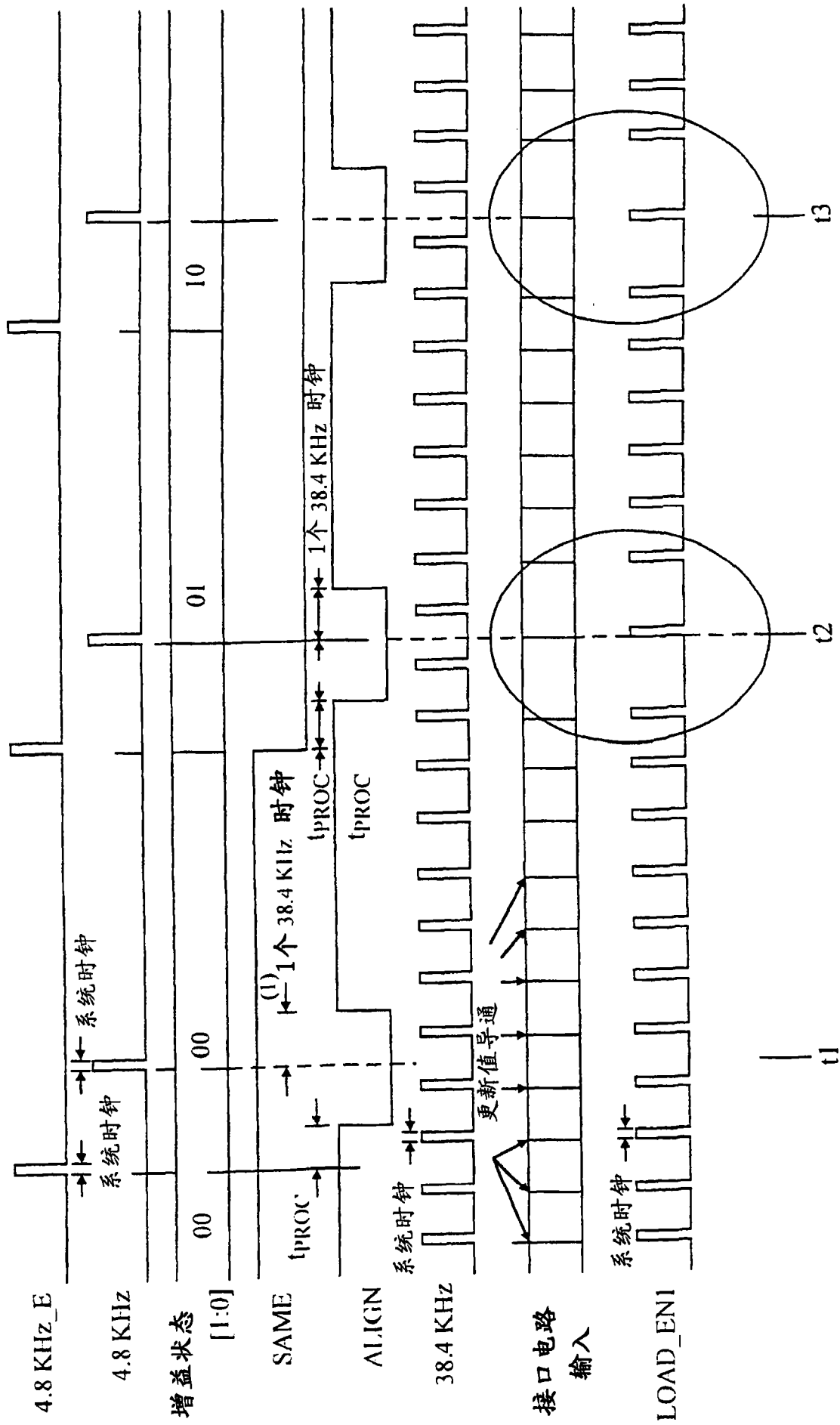


图 7A

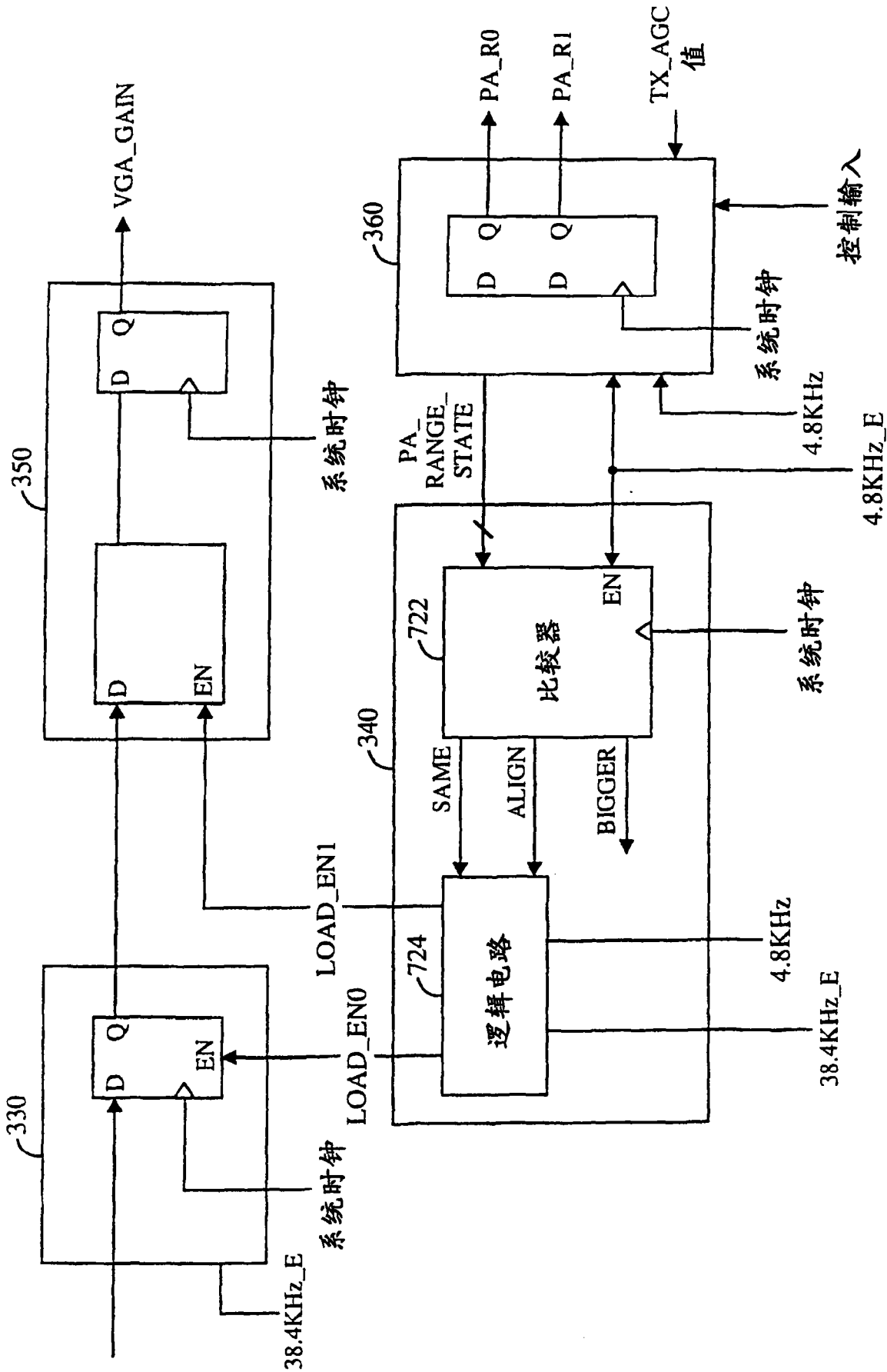


图 7B

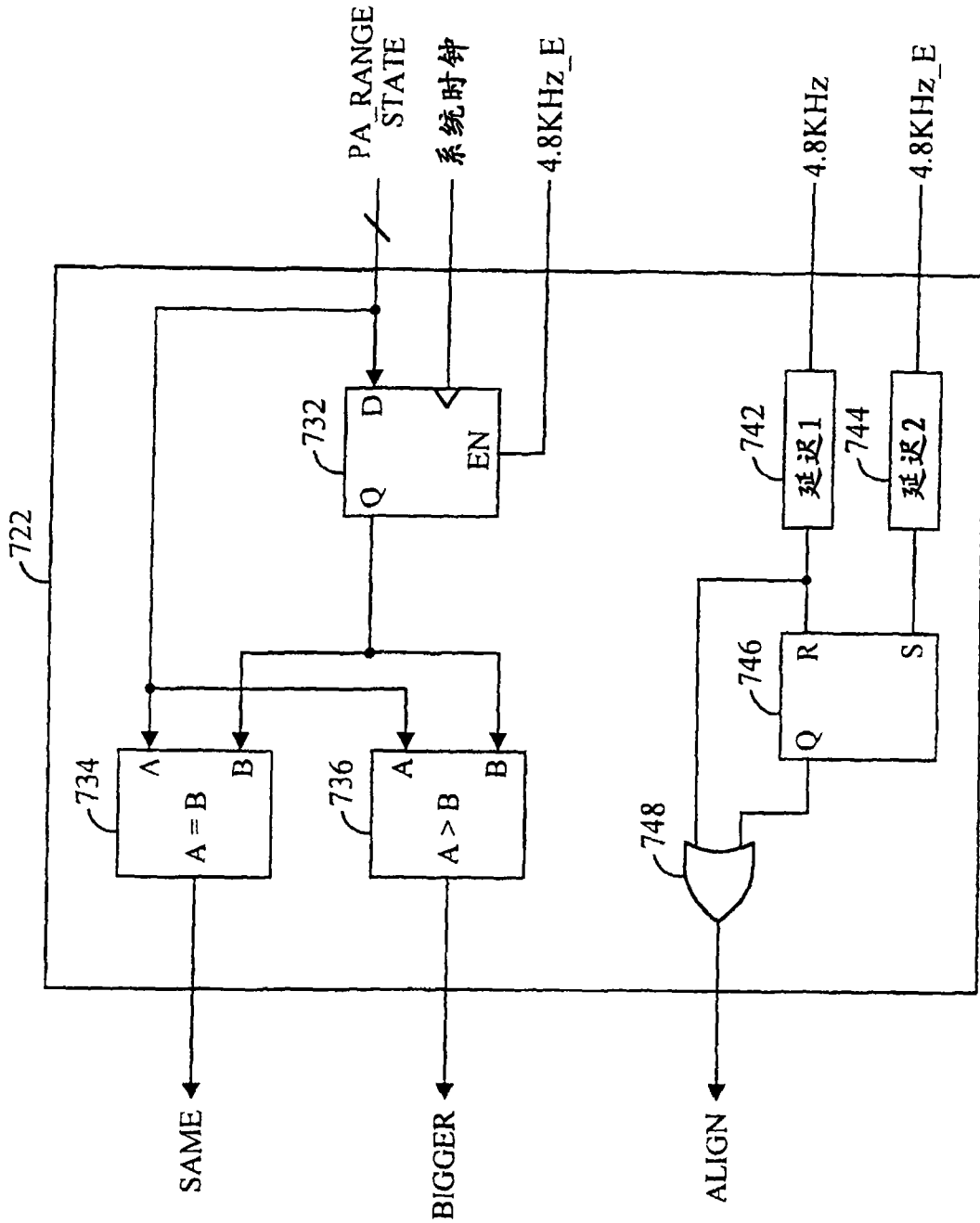


图 7C

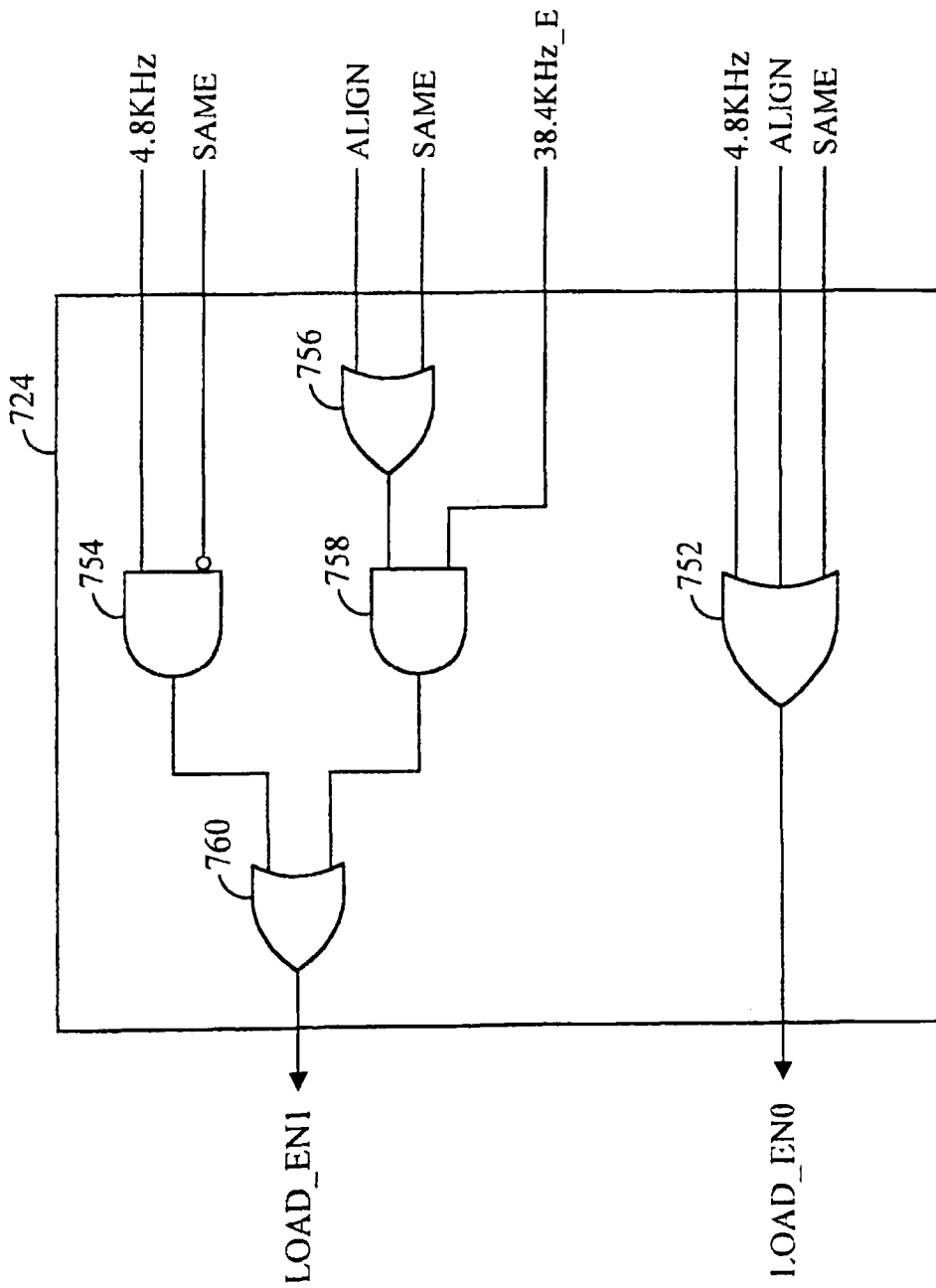


图 7D

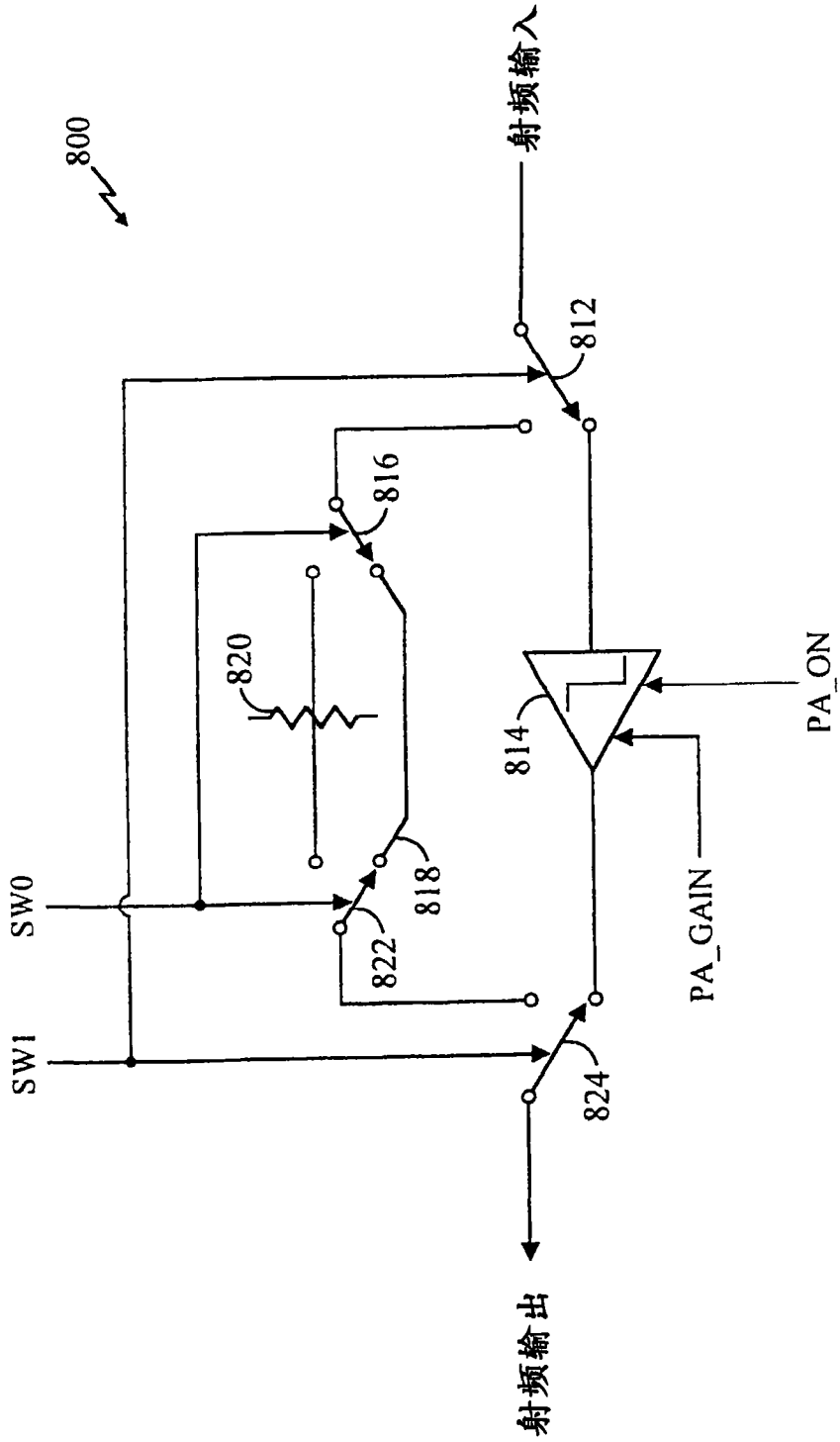


图 8A



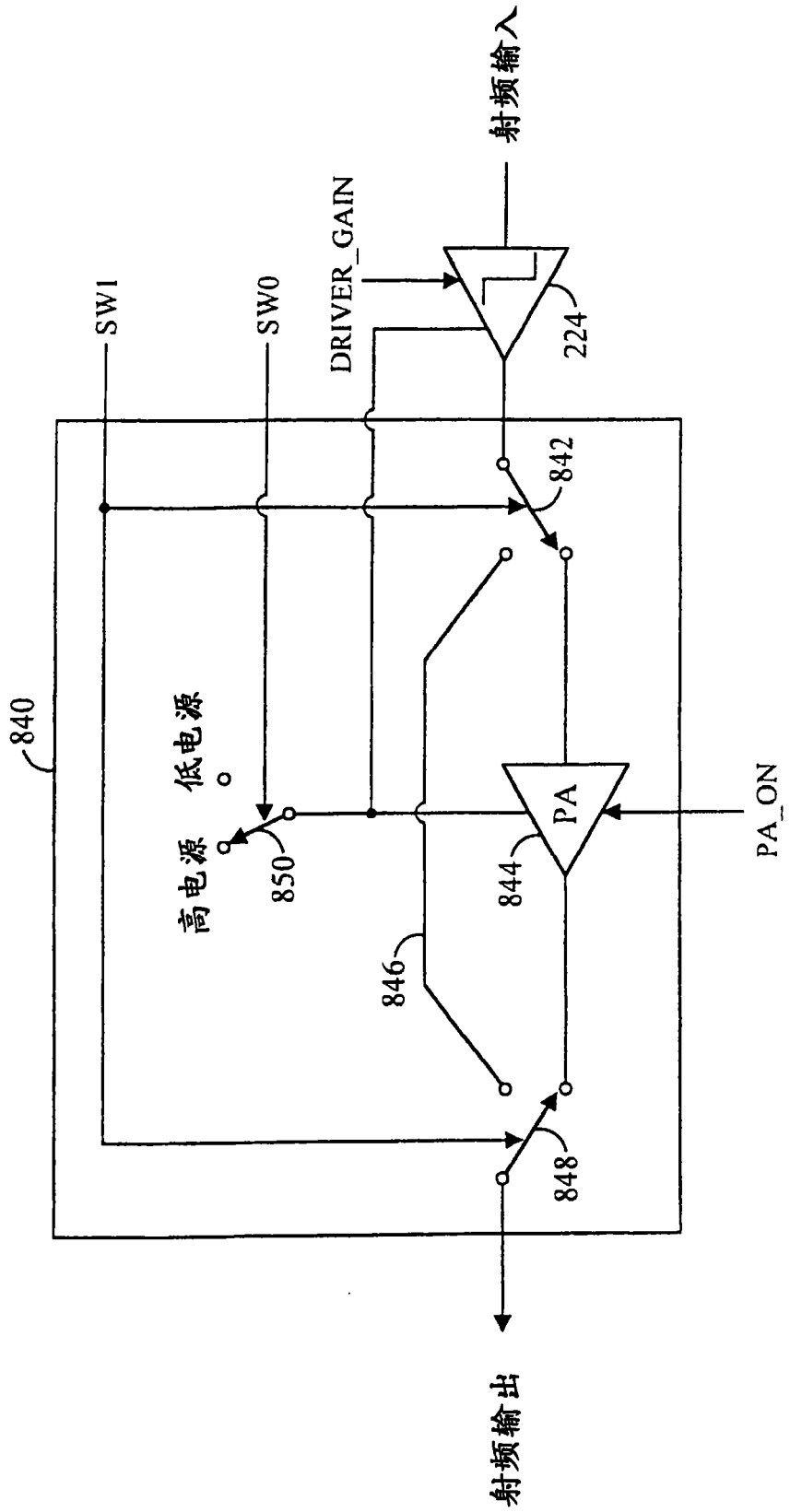


图 8B

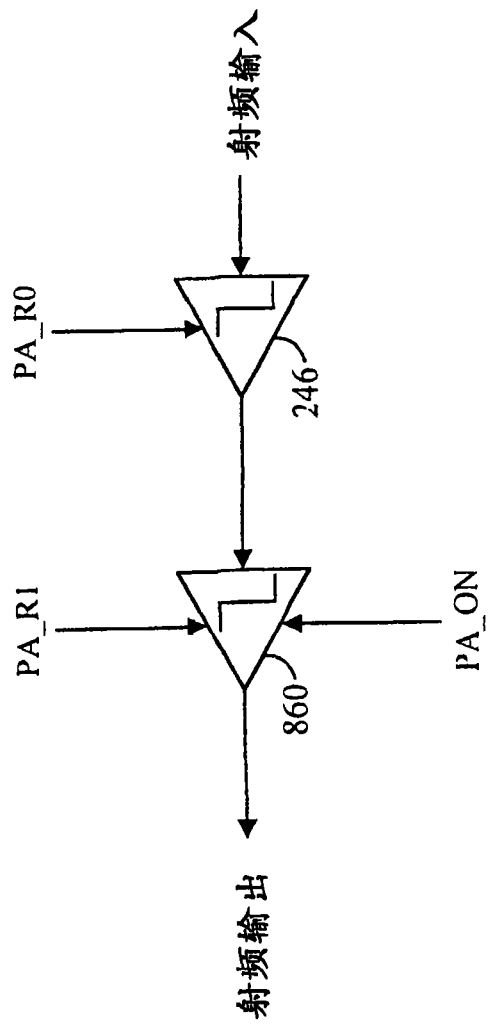


图 8C

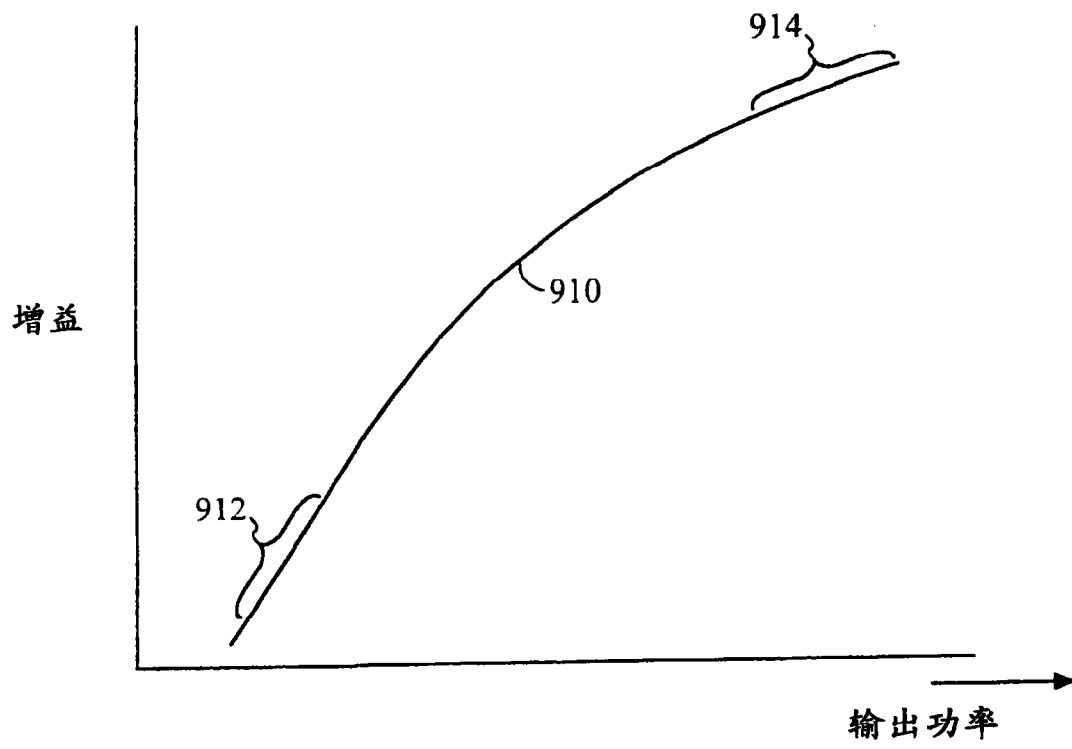


图 9A

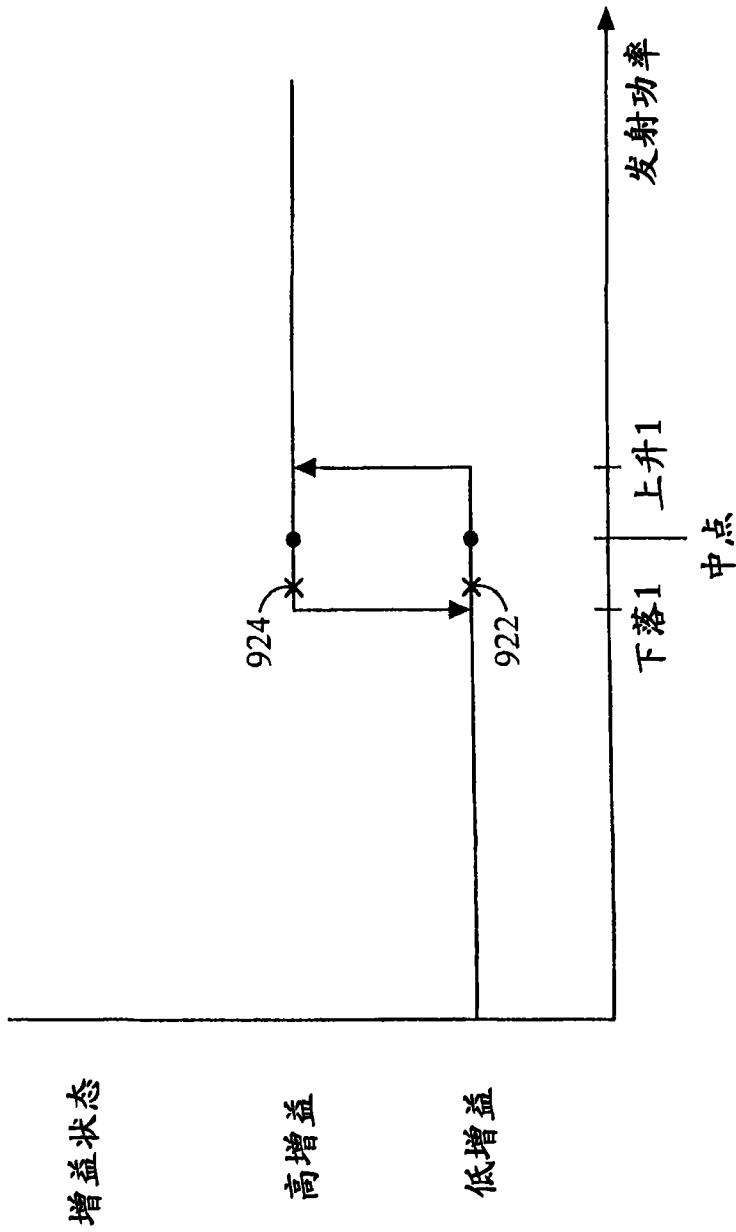


图 9B

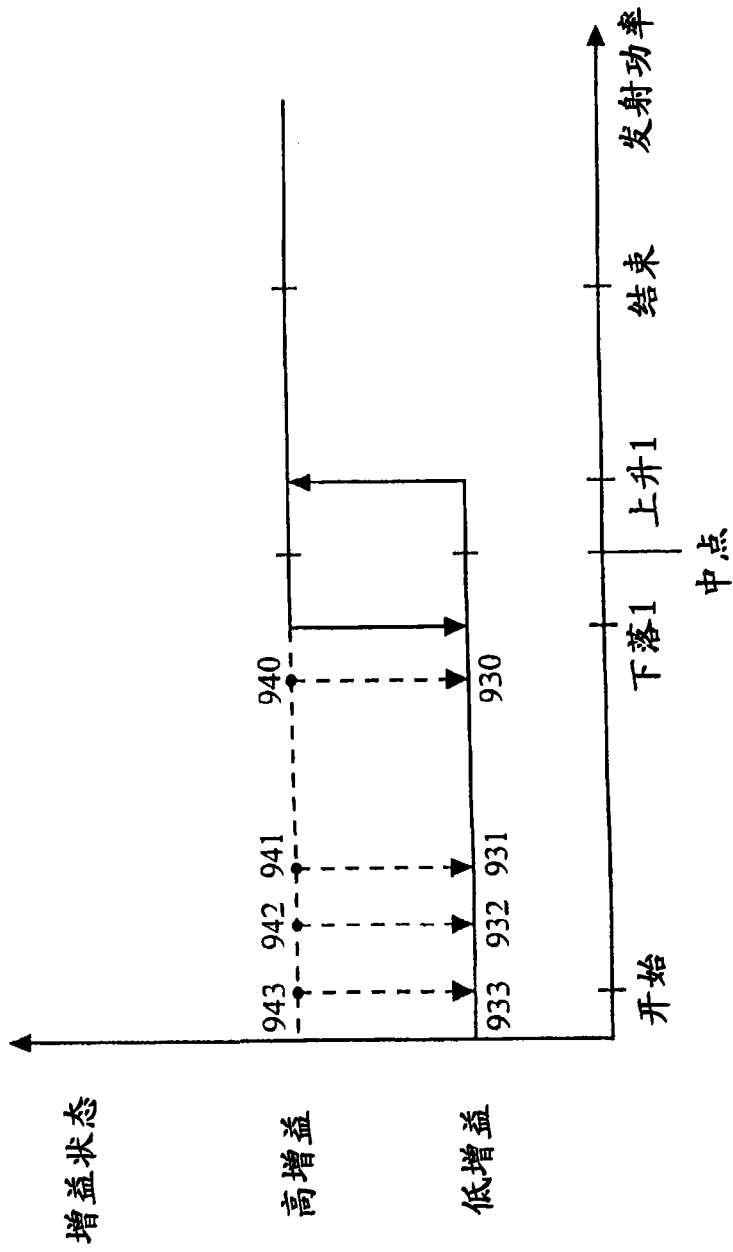


图 9C

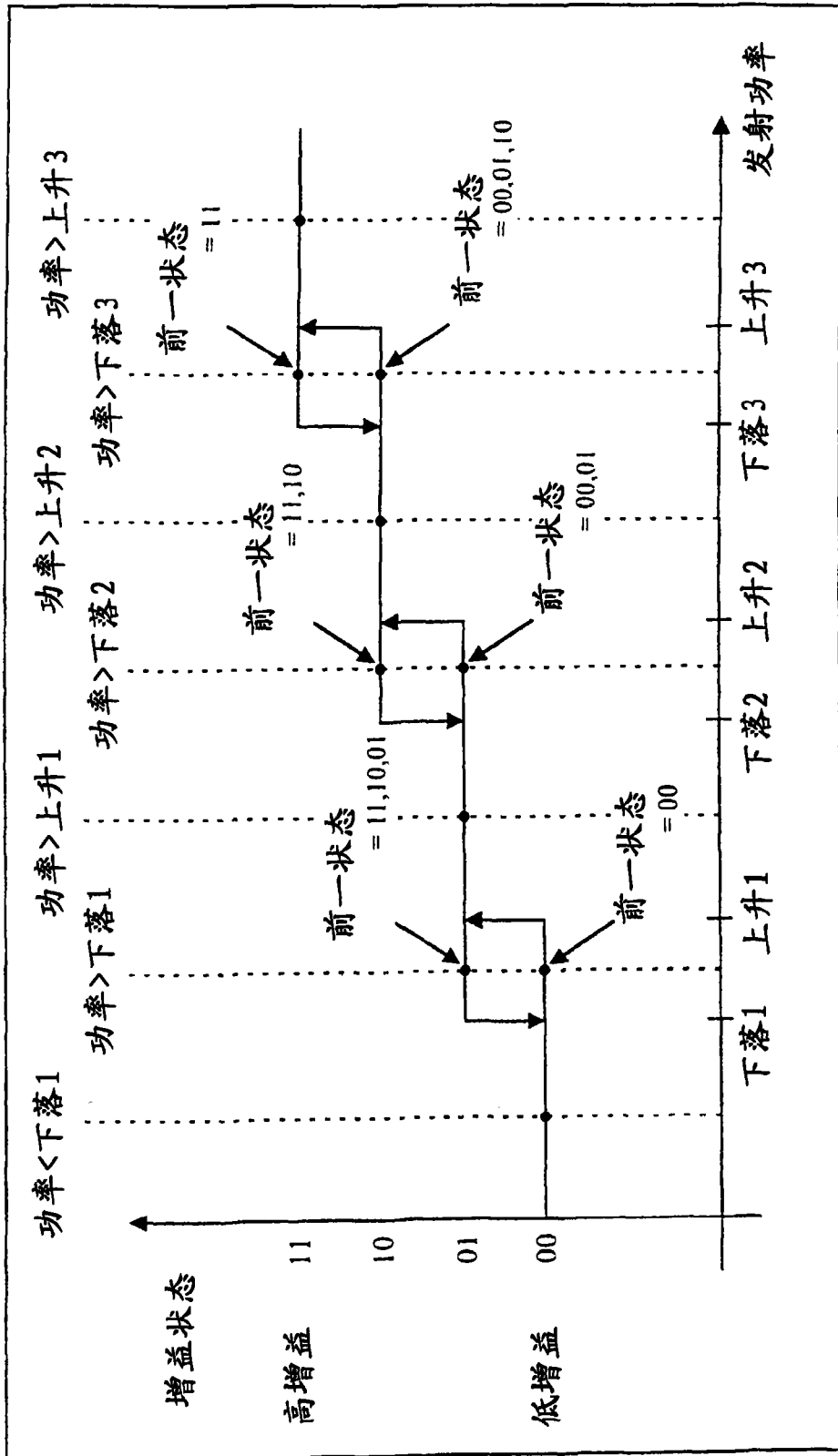


图 9D

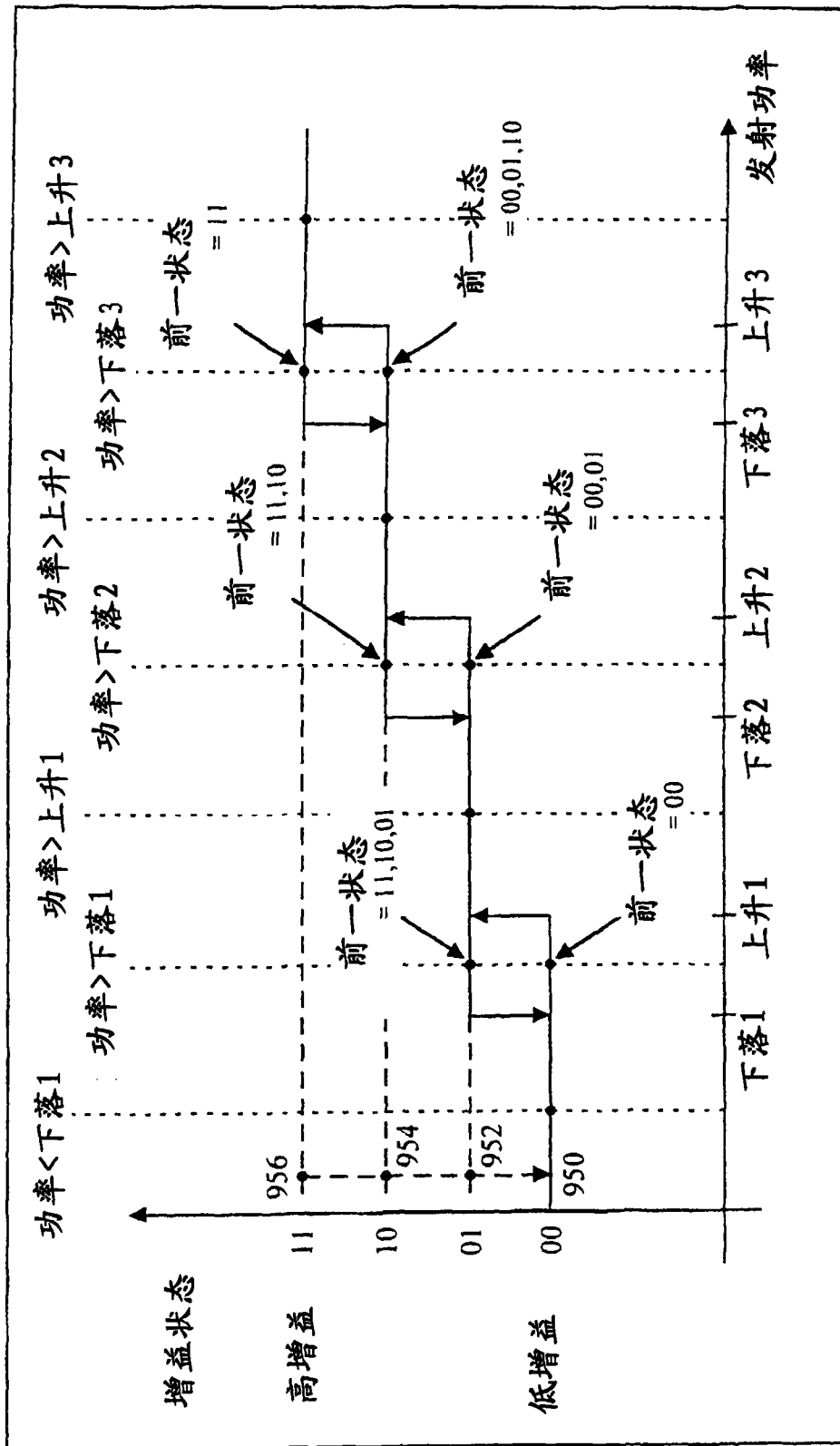


图 9E

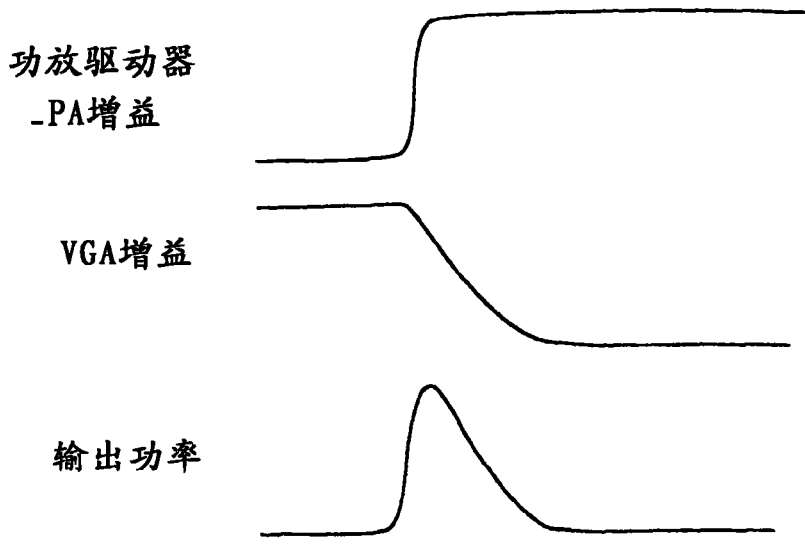


图 10B

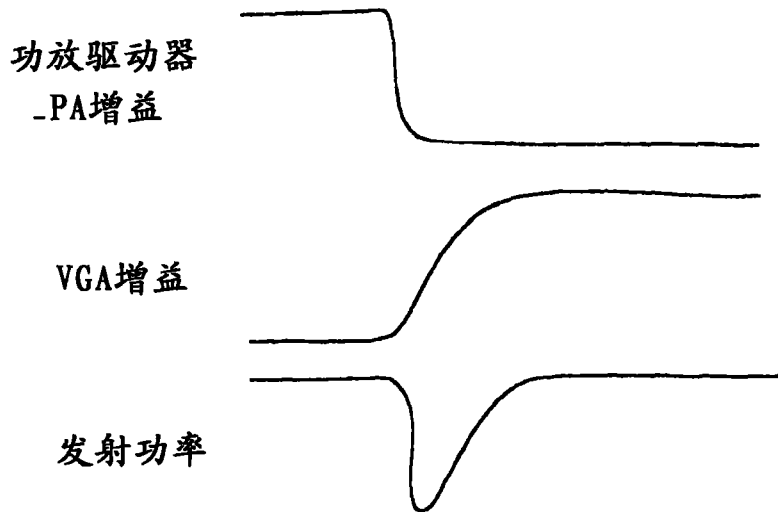


图 10A



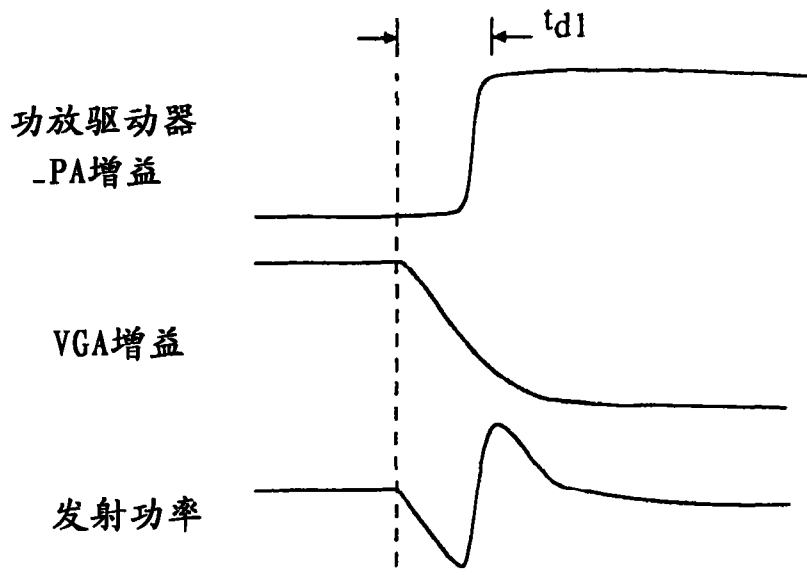


图 10C

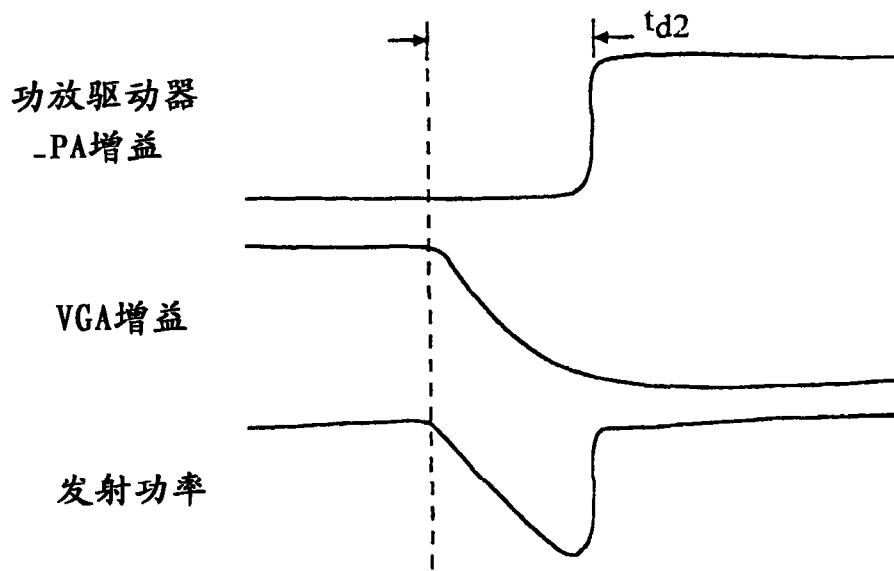


图 10D

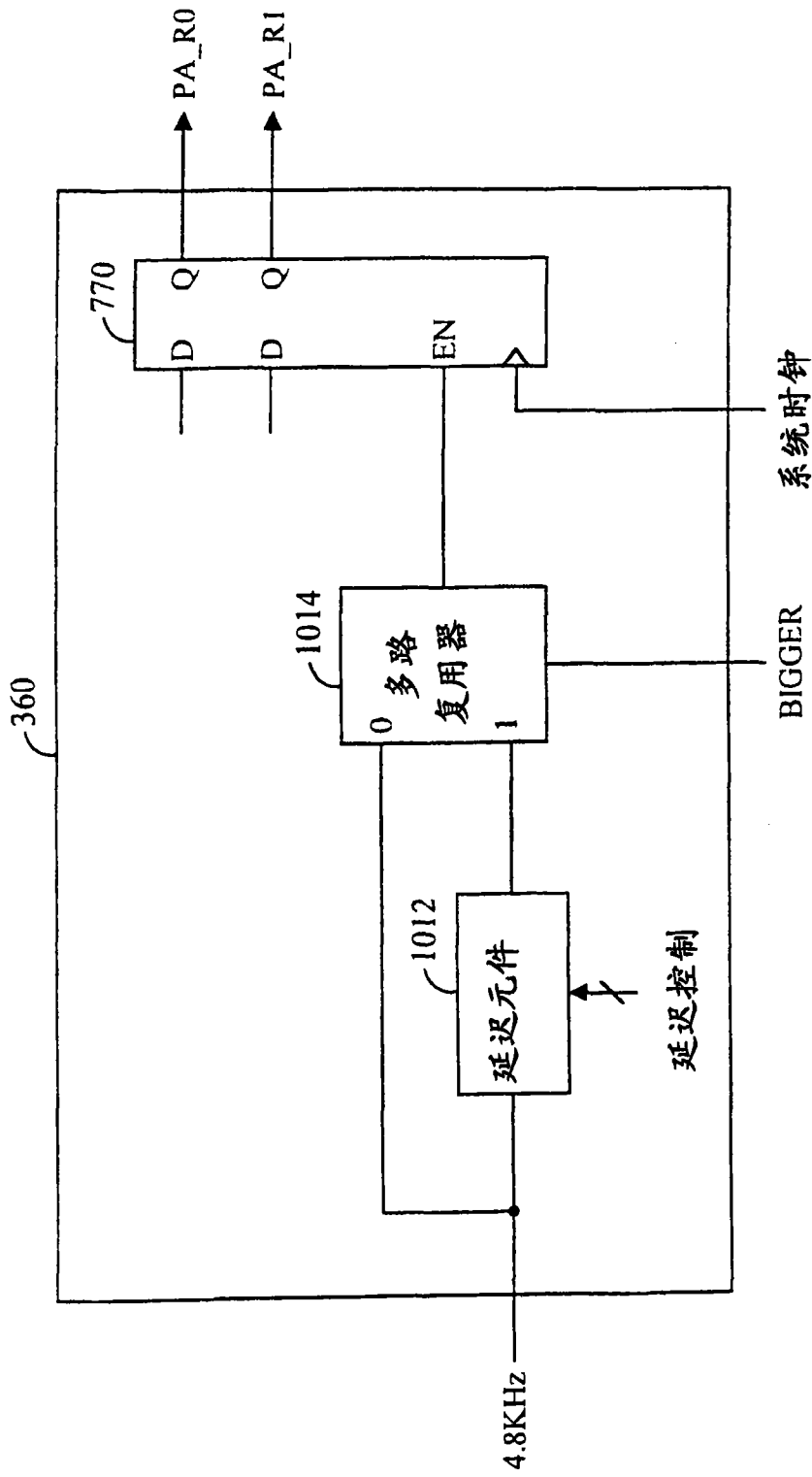


图 10E

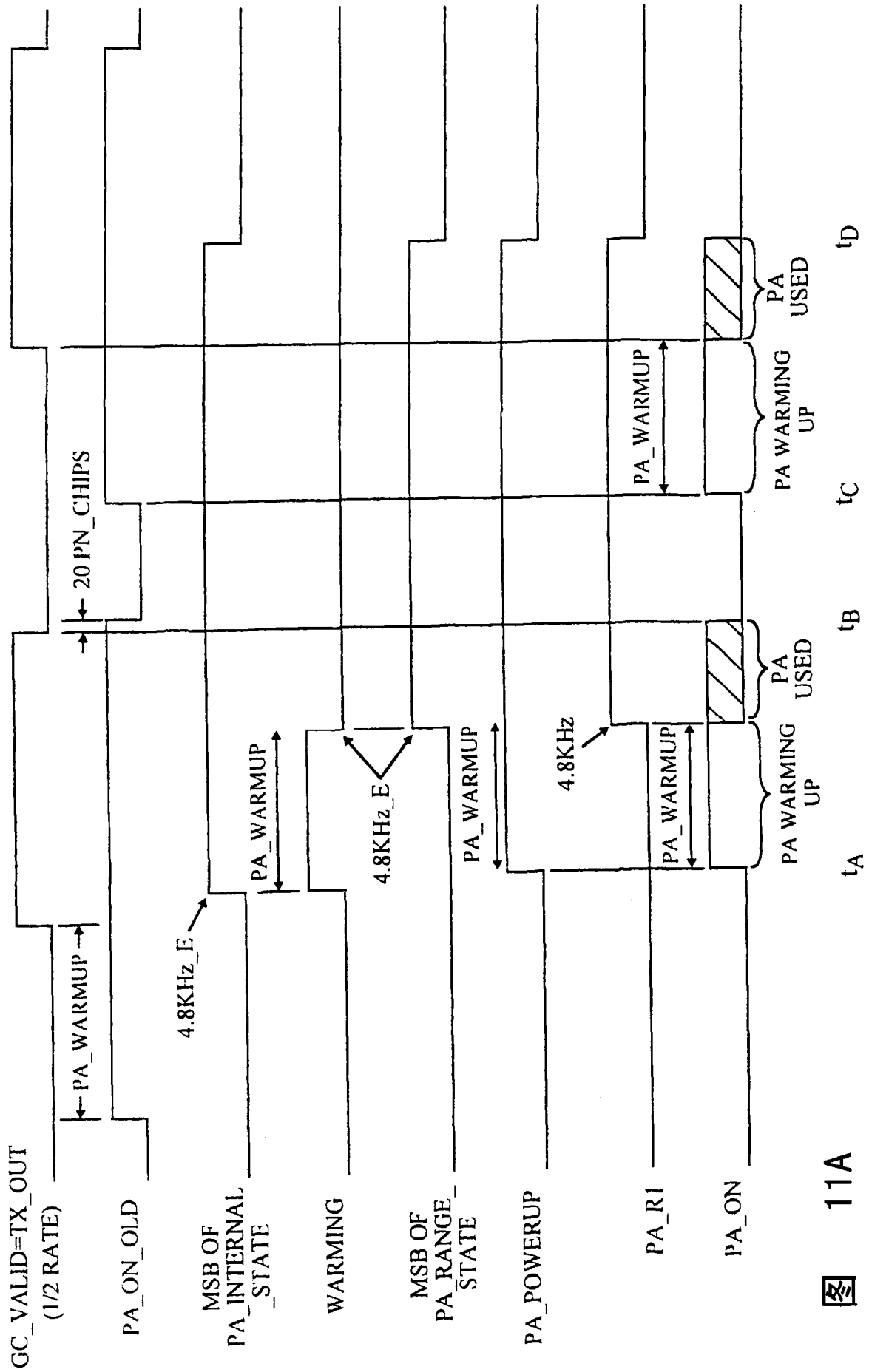


图 11A

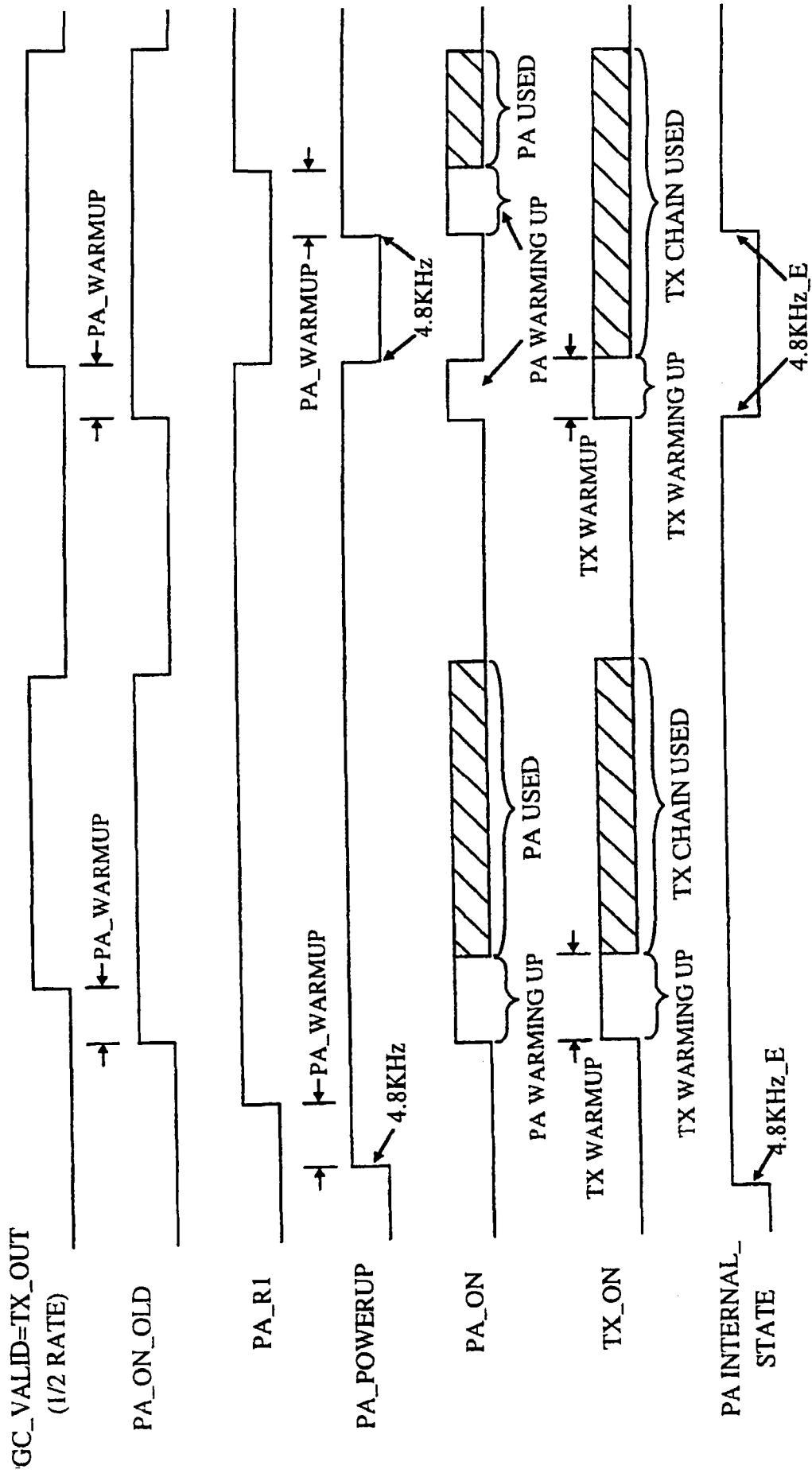


图 11B

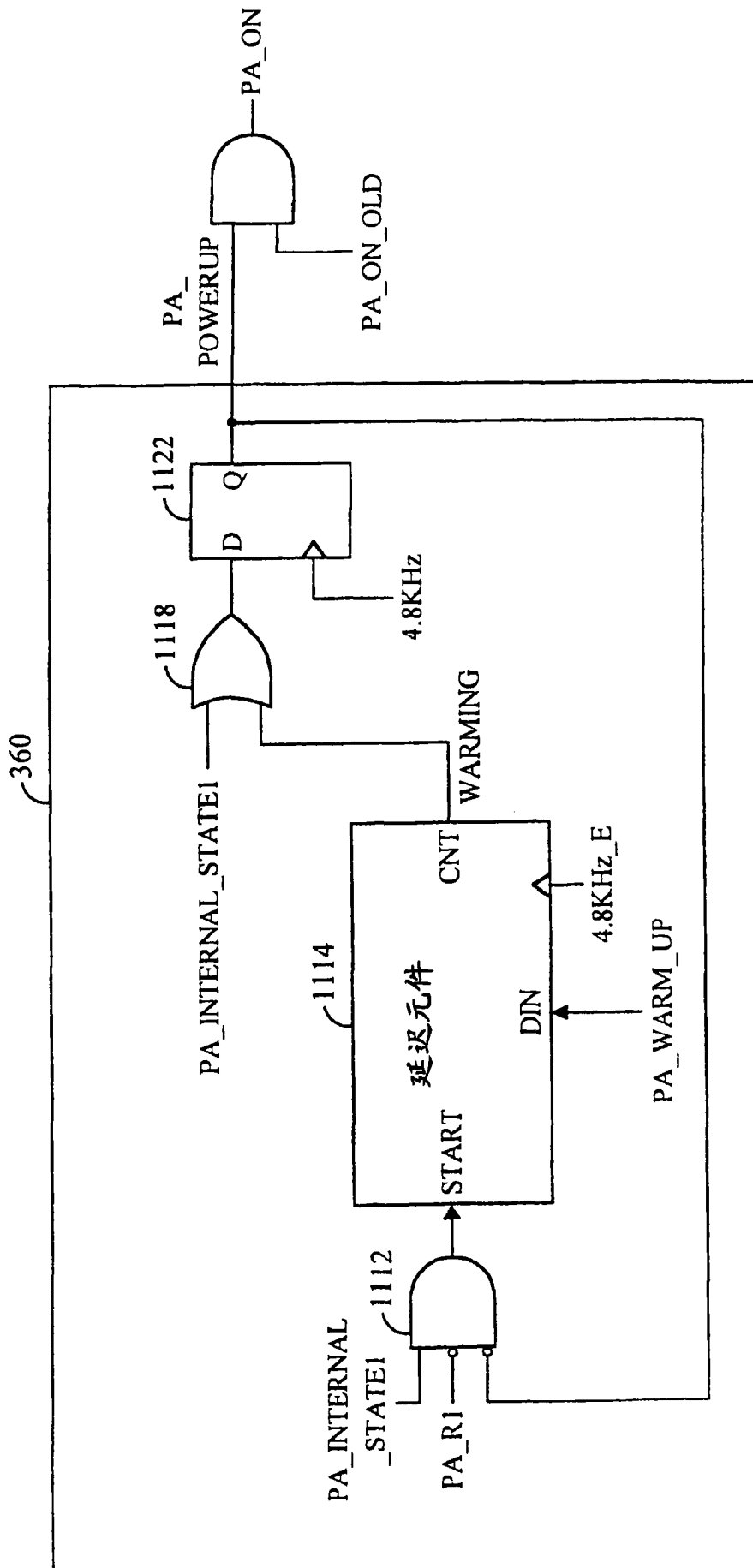


图 11C

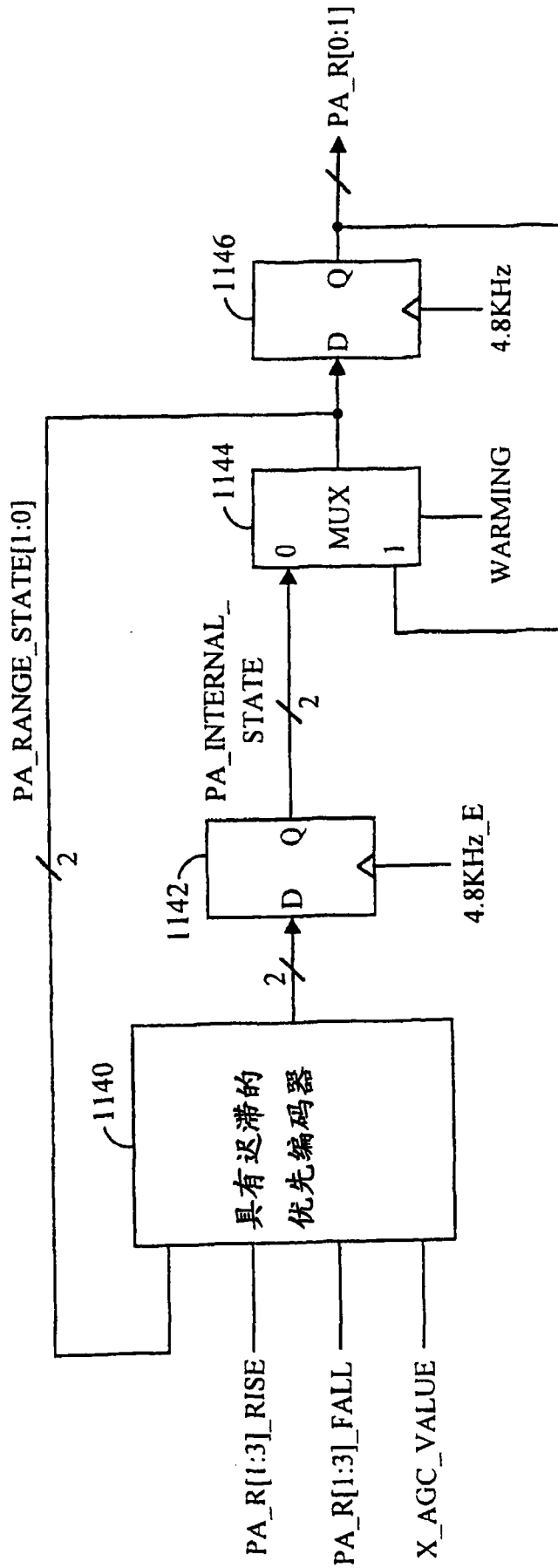


图 11D