



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 215 644

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 12 05 80
(21) PV 3291-80

(11) (B 1)

(51) Int. Cl.³ G 05 B 19/33

(40) Zveřejněno 29 05 81
(45) Vydáno 15 10 84

(75)

Autor vynálezu FÁRKA JOSEF ing.,
SYNEK PAVEL ing., PŘÍBRAM

(54) Zapojení k ovládání analogového akčního členu

Zapojení k ovládání analogového akčního členu pro použití v regulačních obvodech ve spojitosti s číslicovým řídicím počítačem. Účelem vynálezu je zvýšení přesnosti regulace a zlepšení dynamických vlastností zapojení, zejména odstranění nežádoucího kmitání výstupní analogové hodnoty kolem její rovnovážné polohy. Tohoto účinku se dosáhne takto /viz např. obr.1/: Na výstup číslicově-analogového převodníku je připojen jeden vstup analogových hodnot, jehož druhý vstup je připojen na výstup alespoň jedné analogové paměti. Její oba vstupy jsou napojeny na příslušné výstupy a spínacího obvodu, jehož vstup je spojen s výstupem komparátoru analogových hodnot. Výstup analogové paměti je spojen se vstupem analogového akčního členu. Kromě uvedených znaků předmětu vynálezu existují ještě další jeho doplňky, jako například vypínač zařazený mezi výstup komparátoru analogových hodnot a vstup spínacího obvodu.

Vynález se týká zapojení k ovládní analogového akčního členu a je určeno, zejména pro regulační obvody s číslicovým řídicím počítačem. Toto zapojení obsahuje číslicově-analogický převodník, komparátor analogových hodnot, spínací obvod a analogovou paměť.

Dosud známá zapojení tohoto druhu používají analogovou paměť zařazenou mezi řídicí počítač a analogový akční člen. Výstup této analogové paměti je trvale připojen na vstup analogového akčního členu i při výpadku počítače. Nastavení analogové paměti se provede v přírůstkovém algoritmu podle výsledku výpočtu změny žádané akční veličiny, přičemž předchozí akční veličina je přitom buď uložena v paměti řídicího počítače a nebo se musí získat z výstupu analogové paměti pomocí separátního analogově-číslcového převodu.

Jiné známé zapojení využívá také analogové paměti trvale připojené jak na analogový akční člen tak i na vstup analogově-číslcového převodníku, který nepřetržitě převádí vystupující analogové hodnoty číslicové a ty pak vysílá do řídicího počítače. V něm se tato hodnota porovnává se žádanou akční veličinou. Podle získaného výsledku je pak spuštěn nastavovací řídicí impuls a tím je v daném směru přestavován obsah analogové paměti.

Řešení tohoto typu jsou mimo jiné málo přesná a tato nepřesnost se průběhem času zhoršuje, neboť již po několika regulačních krocích se chyby hromadí. Kromě toho není možné převést do počítače informaci o stavu analogové paměti v takových případech, když by například ručním zásahem byl změněn stav na jejím výstupu. Jiné již známé řešení odstraňuje částečně tuto závadu tím, že zařazuje zpětnovazebně analogově-číslcový převodník.

Přesnost funkce zapojení závisí i na typu použitého převodníku. Tak zvaný "rychlý převodník" je obvykle málo přesný a snižuje tak i přesnost celého zapojení, ovšem za cenu jeho dynamických vlastností, někdy až natolik, že se vyvolá zcela nežádoucí kmitání výstupní analogové hodnoty kolem její rovnovážné polohy.

Uvedené nevýhody jsou podstatně zmenšeny zapojením podle vynálezu, jehož podstata spočívá v tom, že na výstup číslicově-analogového převodníku je připojen jeden vstup komparátoru analogových hodnot. Druhý vstup tohoto komparátoru je připojen na výstup alespoň jedné analogové paměti, jejíž oba vstupy jsou napojeny na příslušné výstupy spínacího obvodu, jehož vstup je spojen s výstupem komparátoru analogových hodnot. Výstup analogové paměti je přitom spojen se vstupem analogového akčního členu. Další zdokonalení zapojení podle vynálezu spočívá v tom, že mezi výstupem komparátoru analogových hodnot a vstupem spínacího obvodu je vřazen vypínač, přitom výstup komparátoru analogových hodnot je spojen s přídatným vstupem číslicového řídicího počítače.

V případě, že zapojení podle vynálezu je ještě rozšířeno alespoň o jeden výběrový obvod, pak vstupy tohoto výběrového obvodu jsou napojeny na výstupy spínacího obvodu a jeho výstupy (54, 56) jsou připojeny na výstupy (61, 63) alespoň jedné analogové paměti (60).

Popis funkce zapojení podle vynálezu s uvedením jeho výhod bude proveden v souvislosti s nakreslenými příklady jeho provedení a to na základním schématu na obr. 1, dále pak se zařazeným vypínačem na obr. 2 a jednak s doplňujícím výběrovým obvodem na obr. 3.

Na obr. 1 je výchozí číslicový řídicí počítač 10 svým výstupem 12 připojen na vstup 21 číslicově -analogového převodníku 20, v němž údaje na jeho vstup 21 v číslicové formě přicházející jsou převedeny do analogového tvaru. V tomto analogovém tvaru pak odcházejí

z jeho výstupu 22 na první vstup 31 komparátoru 30 analogových hodnot. Na jeho druhý vstup 33 je v analogovém tvaru přivedena výstupní hodnota z výstupu 62 analogové paměti 60. Výsledek porovnání obou těchto analogových hodnot se objeví na výstupu 32 komparátoru 30 a převádí se na vstup 41 spínacího obvodu 40. V něm získaný výsledek spínací operace přechází z jeho výstupu 42 a 44 přes vstupy 61 a 62 do analogové paměti 60. Její výstup 62 je nejen zpětně zapojen s jedním vstupem 33 komparátoru 30, ale hlavně se vstupem 71 analogového akčního členu 70. Ten je závěrem celého zapojení a převádí hodnoty z číslicového řídicího počítače 10 analogového tvaru.

Zapojení podle obr. 2 liší se pouze ve dvou podrobnostech : Jednak je do přenosové cesty mezi komparátor 30 analogových hodnot a spínací obvod 40 zařazen vypínač 100, jednak je výstup 32 komparátoru 30 zpětnovazebně spojen s přídavným vstupem 11 číslicového řídicího počítače 10. Tato zpětná vazba umožňuje převádět číslicový výsledek komparace analogových hodnot zpět do číslicového řídicího počítače 10 a tím i korigovat hodnoty vycházející z jeho výstupu 12.

Zapojení podle obr.3 se jednak ve svém úseku od číslicového řídicího počítače 10 shoduje s předcházejícím zapojením podle obr. 2, jednak je rozšířeno takto: Za spínacím obvodem 40 je zařazen rozšířený výběrový obvod 50, na který navazuje několik analogových pamětí 60, resp. 80 resp. "n". Jejich výstupy 62, resp. 82 atd. navazují jednak přímo na vstupy 71, resp. 91 atd. analogových akčních členů 70, resp. 90, resp. "n", jednak zpětnovazebně na skupinu vstupů 57, resp. 59 atd. výběrového obvodu 50.

Tento výběrový obvod 50 může podstatně zasahovat do prováděných výkonů : Kromě funkcionálně nezbytného jeho zpětnovazebního spojení s druhým vstupem 33 komparátoru 30 může na svém přídavném vstupu 53 respektovat i hodnoty z přídavného výstupu 14 číslicového řídicího počítače 10.

Zapojení podle vynálezu nepotřebuje žádných speciálních součástí a lze ho použít i ve složitých případech. Přesnost docilovaná zapojením podle vynálezu je vysoká, aniž by bylo nutné používat nějakých přídavných opatření. Je jednoduché a proto také je provozně spolehlivé i za ztížených podmínek.

P Ř E D M Ě T V Y N Á L E Z U

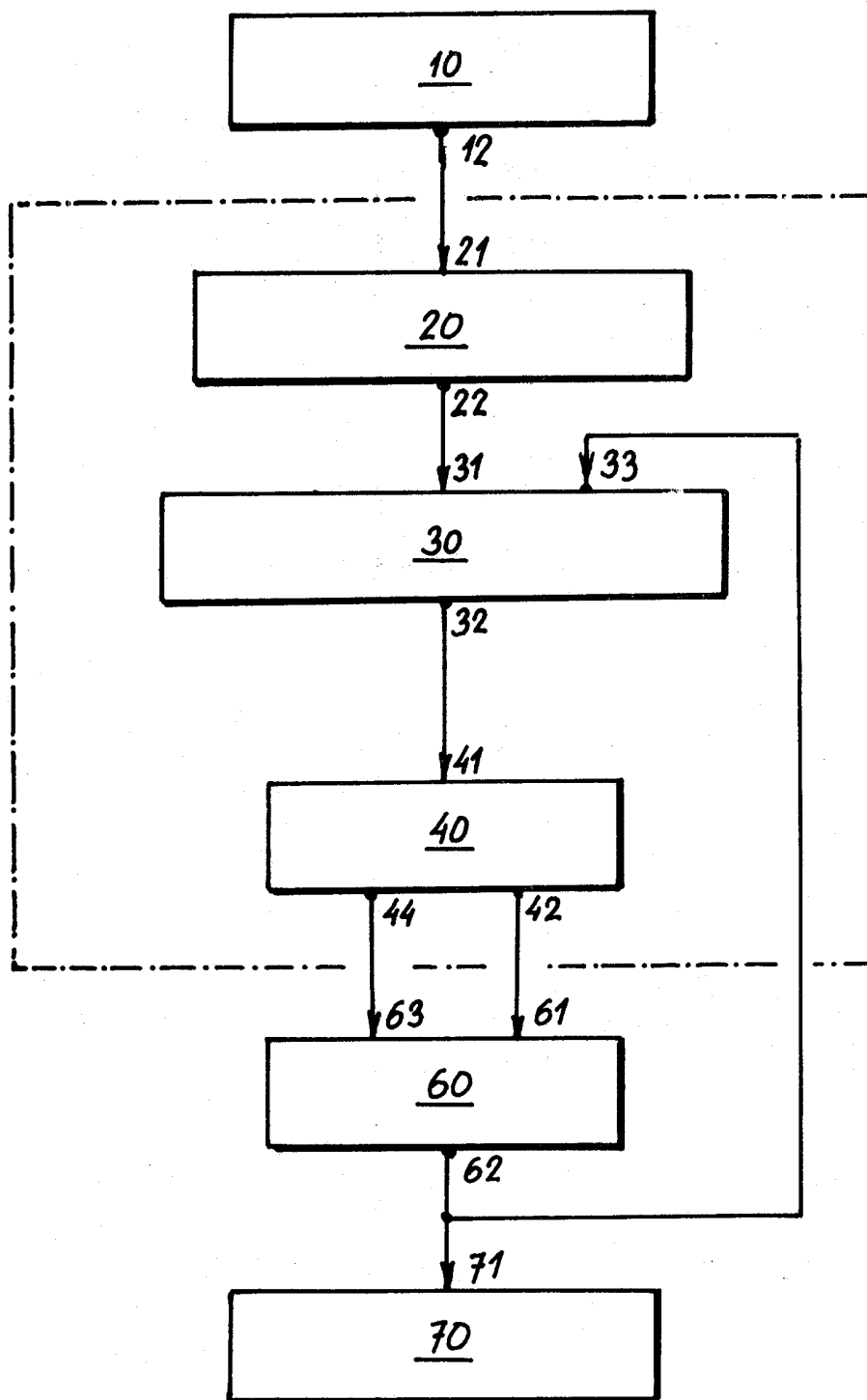
1. Zapojení k ovládání analogového akčního členu, určené zejména pro regulační obvody s číslicovým řídicím počítačem, které obsahuje číslicově -analogový převodník, komparátor analogových hodnot, spínací obvod a analogovou paměť, vyznačující se tím, že na výstup /22/ číslicově-analogového převodníku /20/ je připojen jeden vstup /31/ komparátoru /30/ analogových hodnot, jehož druhý vstup /33/ je připojen na výstup /62/ alespoň jedné analogové paměti /60/, jejíž oba vstupy /61, 63/ jsou napojeny na příslušné výstupy /42, 44/ spínacího obvodu /40/, jehož vstup /41/ je spojen s výstupem /32/ komparátoru /30/ analogových hodnot a konečně výstup /62/ analogové paměti /60/ je spojen se vstupem /71/ analogového akčního členu /70/.
2. Zapojení podle bodu 1, vyznačující se tím, že mezi výstup /32/ komparátoru /30/ analogových hodnot a vstup /41/ spínacího obvodu /40/ je vřazen vypínač /100/, přičemž výstup /32/

komparátoru /30/ analogových hodnot je spojen s přídavným vstupem /11/ číslicového řídicího počítače /10/.

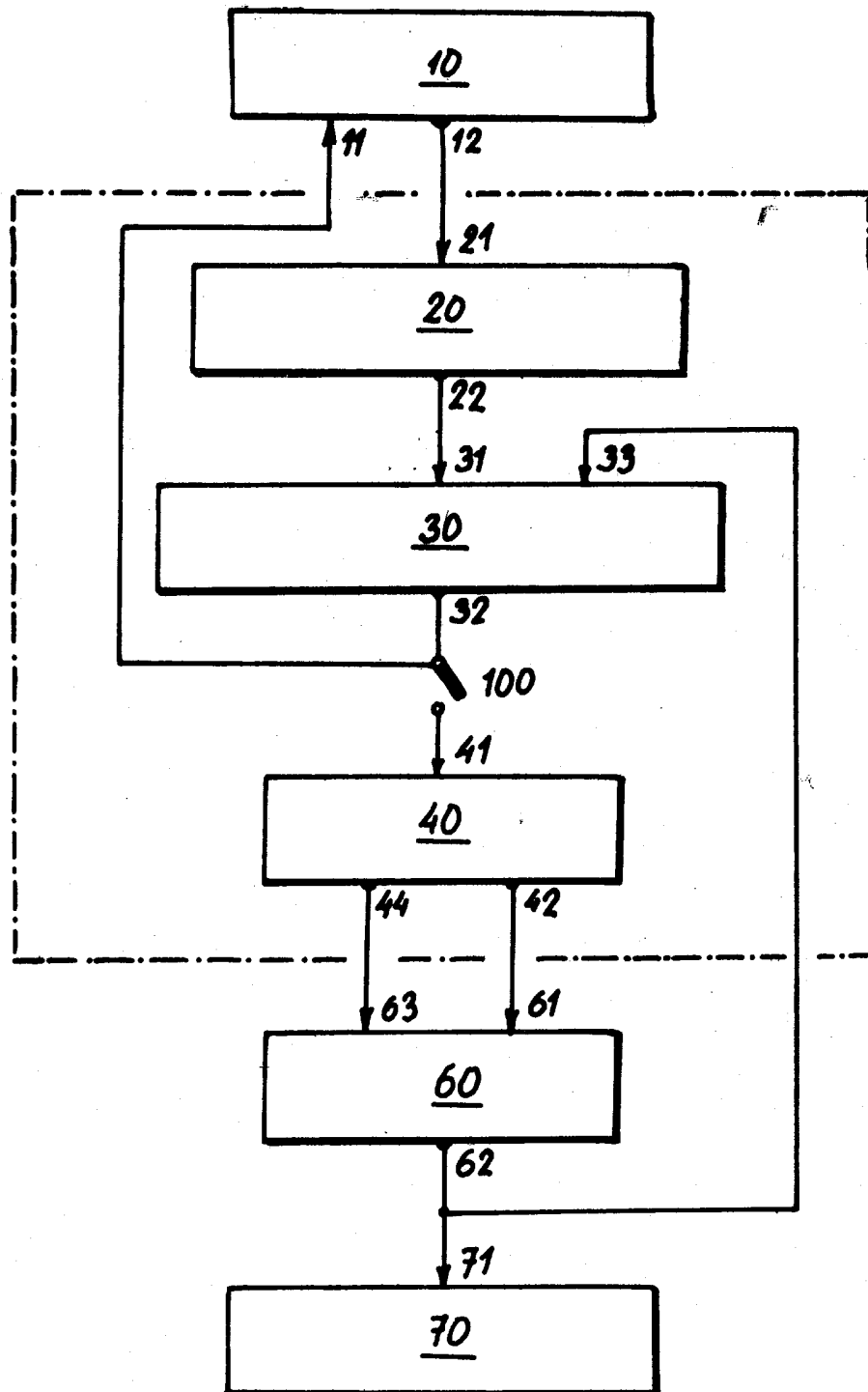
3. Zapojení podle bodu 1, rozšířené o výběrový obvod, vyznačující se tím, že vstupy /51, 53/ výběrového obvodu /50/ jsou napojeny na výstupy /42,44/ spínacího obvodu /40/ a jeho výstupy /54,56/ na výstupy /61, 63/ alespoň jedné analogové paměti /60/.
4. Zapojení podle bodu 1, vyznačující se tím, že přídavný výstup /14/ číslicového řídicího počítače /10/ je spojen s dodatkovým vstupem /55/ výběrového obvodu /50/.
5. Zapojení podle bodu 1, vyznačující se tím, že zpětnovazební výstup /52/ výběrového obvodu /50/ je spojen se zpětnovazebním vstupem /33/ komparátoru /30/ analogových hodnot.

3 výkresy

Obr. 1



Obr. 2



Obr. 3

