

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4981804号
(P4981804)

(45) 発行日 平成24年7月25日 (2012. 7. 25)

(24) 登録日 平成24年4月27日 (2012. 4. 27)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G09G 3/20 (2006.01)	G09G 3/20 611A
G02F 1/133 (2006.01)	G09G 3/20 612U
	G09G 3/20 641E
	G09G 3/20 641P
	請求項の数 18 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2008-530085 (P2008-530085)
 (86) (22) 出願日 平成18年8月28日 (2006. 8. 28)
 (65) 公表番号 特表2009-508162 (P2009-508162A)
 (43) 公表日 平成21年2月26日 (2009. 2. 26)
 (86) 国際出願番号 PCT/US2006/033483
 (87) 国際公開番号 W02007/030350
 (87) 国際公開日 平成19年3月15日 (2007. 3. 15)
 審査請求日 平成21年4月10日 (2009. 4. 10)
 (31) 優先権主張番号 11/220, 674
 (32) 優先日 平成17年9月8日 (2005. 9. 8)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 503447036
 サムスン エレクトロニクス カンパニー
 リミテッド
 大韓民国キョンギード, スウォン-シ, ヨ
 ントン-ク, マエタン-ドン 416
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 フリードマン バーナード
 アメリカ合衆国 カリフォルニア州 ワト
 ソンヴィル サンクレストウェイ 482
 審査官 中村 直行

最終頁に続く

(54) 【発明の名称】 ディスプレイ駆動回路、ディスプレイ駆動方法及びディスプレイ

(57) 【特許請求の範囲】

【請求項1】

各フレームが n フィールドのビデオデータからなるビデオデータを複数フレーム分保持するメモリと、

前記複数のフレームのビデオデータのうち第 2 フレームに含まれる n フィールドのビデオデータのうち第 1 フィールドのビデオデータを使用して、前記複数のフレームのビデオデータのうち第 1 フレームに含まれる前記 n フィールドのビデオデータのうち第 1 フィールドのビデオデータを補正する補正回路と、

前記補正回路で補正された前記複数のフレームのビデオデータのうち前記第 1 フレームに含まれる前記 n フィールドのビデオデータのうち前記第 1 フィールドで補正されたビデオデータを駆動するドライバと、
 を備え、

前記第 2 フレームの第 1 フィールドに表示される色相タイプは、前記第 1 フレームの第 1 フィールドに表示される色相タイプと同一であることを特徴とするディスプレイ駆動回路。

【請求項2】

前記補正回路は、前記複数のフレームのビデオデータのうち前記第 2 フレームに含まれる前記 n フィールドのビデオデータのうち前記第 2 フィールドのビデオデータを使用して、前記複数のフレームのビデオデータのうち前記第 1 フレームに含まれる前記 n フィールドのビデオデータのうち第 2 フィールドのビデオデータを補正する回路をさらに備え、

前記ドライバは、前記補正回路で補正された前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第2フィールドで補正されたビデオデータを駆動することを特徴とする請求項1に記載のディスプレイ駆動回路。

【請求項3】

前記補正回路は、前記複数のフレームのビデオデータのうち前記第2フレームに含まれる前記nフィールドのビデオデータのうち第3フィールドのビデオデータを使用して、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち第3フィールドのビデオデータを補正する回路をさらに備え、

前記ドライバは、前記補正回路で補正された前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第3フィールドで補正されたビデオデータを駆動することを特徴とする請求項2に記載のディスプレイ駆動回路。

10

【請求項4】

前記補正回路は、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第2フィールドの前記ビデオデータと並行して、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第1フィールドの前記ビデオデータを補正することを特徴とする請求項2に記載のディスプレイ駆動回路。

【請求項5】

前記補正回路は、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第3フィールドの前記ビデオデータと、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第2フィールドの前記ビデオデータと並行して、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第1フィールドの前記ビデオデータを補正することを特徴とする請求項3に記載のディスプレイ駆動回路。

20

【請求項6】

前記メモリは、各フレームがnフィールドのビデオデータからなるビデオデータを少なくとも3フレーム分保持することを特徴とする請求項1に記載のディスプレイ駆動回路。

30

【請求項7】

前記各フィールドのビデオデータを表示させた後、ゼロ透過状態になるように前記駆動回路によって液晶ディスプレイをリセットする回路をさらに備えることを特徴とする請求項1に記載のディスプレイ駆動回路。

【請求項8】

各フレームがnフィールドのビデオデータからなるビデオデータを少なくとも1つのメモリに複数フレーム分保持し、

前記複数のフレームのビデオデータのうち第2フレームに含まれるnフィールドのビデオデータのうち第1フィールドのビデオデータを使用して、前記複数のフレームのビデオデータのうち第1フレームに含まれる前記nフィールドのビデオデータのうち第1フィールドのビデオデータを補正し、

40

前記ビデオデータを補正した後、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第1フィールドで補正されたビデオデータを駆動し、

前記第2フレームの第1フィールドに表示される色相タイプは、前記第1フレームの第1フィールドに表示される色相タイプと同一であることを特徴とするディスプレイ駆動方法。

【請求項9】

前記複数のフレームのビデオデータのうち前記第2フレームに含まれる前記nフィールドのビデオデータのうち前記第2フィールドのビデオデータを使用して、前記複数のフレ

50

ームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち第2フィールドのビデオデータを補正し、

前記ビデオデータを補正した後、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第2フィールドで補正されたビデオデータを駆動することを特徴とする請求項8に記載のディスプレイ駆動方法。

【請求項10】

前記複数のフレームのビデオデータのうち前記第2フレームに含まれる前記nフィールドのビデオデータのうち第3フィールドのビデオデータを使用して、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち第3フィールドのビデオデータを補正し、

10

前記ビデオデータを補正した後、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第3フィールドで補正されたビデオデータを駆動することを特徴とする請求項9に記載のディスプレイ駆動方法。

【請求項11】

前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第1フィールドの前記ビデオデータを補正することと、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第2フィールドのビデオデータを補正することを並行して行うことを特徴とする請求項9に記載のディスプレイ駆動方法。

【請求項12】

20

前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第3フィールドのビデオデータを補正することと、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち第2フィールドのビデオデータと、前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第1フィールドのビデオデータを補正することを並行して行うことを特徴とする請求項11に記載のディスプレイ駆動方法。

【請求項13】

前記ビデオデータを前記メモリに保持する際に、各フレームがnフィールドのビデオデータからなるビデオデータを少なくとも3フレーム分を保持することを特徴とする請求項8に記載のディスプレイ駆動方法。

30

【請求項14】

前記各フィールドのビデオデータを表示させた後、ゼロ透過状態になるように駆動ステップによって液晶ディスプレイをリセットすることを特徴とする請求項8に記載のディスプレイ駆動方法。

【請求項15】

スクリーンと、

各フレームがnフィールドのビデオデータからなるビデオデータを複数フレーム分保持するメモリと、

前記複数のフレームのビデオデータのうち第2フレームに含まれる前記nフィールドのビデオデータのうち第1フィールドのビデオデータを使用して、前記複数のフレームのビデオデータのうち第1フレームに含まれる前記nフィールドのビデオデータのうち第1フィールドのビデオデータを補正するための補正回路と、

40

前記補正回路で補正された前記複数のフレームのビデオデータのうち前記第1フレームに含まれる前記nフィールドのビデオデータのうち前記第1フィールドで補正されたビデオデータを前記スクリーンへ送信するドライバと、
を備え、

前記第2フレームの第1フィールドに表示される色相タイプは、前記第1フレームの第1フィールドに表示される色相タイプと同一であることを特徴とするディスプレイ。

【請求項16】

50

前記スクリーンはテレビスクリーンを備えることを特徴とする請求項 15 に記載のディスプレイ。

【請求項 17】

前記スクリーンはコンピュータ・モニタを備えることを特徴とする請求項 15 に記載のディスプレイ。

【請求項 18】

前記スクリーンはアクティブマトリクス液晶ディスプレイを備えることを特徴とする請求項 15 に記載の前記ディスプレイ。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、ディスプレイ装置のカラーフィールドを補正するためのマルチフィールド駆動方法及びマルチフィールド駆動システムと、フィールド・シーケンシャル液晶ディスプレイを基にしたディスプレイシステムに関する。

【背景技術】

【0002】

従来のカラー表示用の液晶ディスプレイ (LCD) では、独立して駆動され、且つ、視聴者の肉眼で混色させるのに十分に小さい、“赤、緑、青 (R, G, B)” からなる 3 色のサブピクセルが使用される。画像を含むデータは、テレビ仕様の場合、60 ヘルツ (Hz) の転送レートで送信される。この場合、画像データの各フレームは、16.67 ミリ秒 (ms) 毎に表示される。各フレームは、フレーム中に画素 (ピクセル) 全体が含まれる。カラー表示には、画素毎に 3 つのサブピクセルが存在する。フレーム毎の画素数は、画像の解像度で決定される。解像度は、画素マトリクス中の行方向及び列方向の数で決定される。ディスプレイに使用する典型的な解像度として、以下に標準的なものを示す。

20

VGA = 640 × 480 = 307,200 pixels = 921,000 sub-pixels

XGA = 1024 × 628 = 786,432 pixels = 2,359,296 sub-pixels

WXGA = 1366 × 768 = 1,049,088 pixels = 3,147,264 sub-pixels

30

SXGA = 1280 × 1024 = 1,310,720 pixels = 3,932,160 sub-pixels

【特許文献 1】米国特許番号第 5,337,068 号

【特許文献 2】米国特許番号第 6,567,063 号

【発明の開示】

【発明が解決しようとする課題】

【0003】

アクティブ・マトリクス液晶ディスプレイ (AMLCD) では、サブピクセル毎に薄膜トランジスタ (TFT) が必要であった。AMLCD では、ディスプレイを照明するためのバックライトと、カラーサブピクセル毎に正確に配列されたカラーフィルタが使用される。その画像は、サブピクセル毎に対応付けられた液晶分子の配列方向を電圧制御することによって形成される。ある方法で直交偏光素子を用いる制御では、液晶分子のオン/オフ・バルブ効果とともに、液晶分子の中間配列によって階調表現を実現する。図 1 (A) は、1 ピクセル毎に 3 つの TFT を使用する AMLCD の一部を示す図である。図 1 (B) は、1 フレーム中に 6 つの TFT が照明された図 1 (A) の AMLCD の一部を示す図である。

40

【0004】

1940 年代後半、CBS 研究所は、白黒テレビにおいて、カラーフレーム画像のシーケンスに同期して回転するカラーフィルタの回転体を CRT の前面に用いていた。この CBS 研究所社の試みは、テレビスクリーンの内面にカラー点状蛍光体を蒸着することを達

50

成したRCA社により座を奪われた。このRCA社による成果は、CBS研究所の方法から回転ノイズをなくした。

【0005】

特許文献1では、カラー蛍光灯を交互に配置したバックライトを切り替えて使用することを開示している。その他のバックライトとして、冷陰極管及ELはスイッチング速度の要件にマッチする光源として注目される。しかしながら、このシステムは、ビデオ画像における動きぼけを回避するために十分に速い応答時間の液晶材料を利用することに依存する。この液晶材料の応答時間は、5.5msとして指定されることがあるが、次に示すように4.4msがより正確な要件である。一つの特定される設計要素は、液晶ディスプレイのプレートに対するセルギャップを4ミクロンとすることである。

10

【0006】

特許文献2では、セルギャップを2ミクロンまで小さくし、従来の4ミクロン技術を超える4つの要素により応答時間を短縮する。また、特許文献2では、液晶材料の粘性を低下させて応答時間を短縮するため、ディスプレイを加熱する。5.5msの応答時間を達成するため、バックライトのオン/オフをスイッチングする第3の技術も使用される。そのバックライトは、5.5ms期間の一部でオフされ、そのオフ期間に、液晶分子を不透明な状態にする電圧が印加される。このような方法により、中間階調(gray-to-gray)の遷移に関連したより長い応答時間が短縮される。しかしながら、このセルギャップを必要とする構造は、特に大型テレビディスプレイでは、その構造を達成させることが困難かつ高価であり、また、ディスプレイを加熱することは、潜在的に不利である。

20

【0007】

その他の様々な技術が、ディスプレイを駆動する取り組みについて提案している。例えば、(1)K. Nakaniishi等、「マルチメディア・アプリケーションのためのフィードフォワード駆動(FFD)技術を用いた高速応答15-1n.XGATFT液晶ディスプレイ(Fast Response 15-1n. XGA TFT-LCD with Feedforward Driving (FFD) Technology for Multimedia Applications)」SID 2001 DIGEST, pp. 488-491、(2)Richard I. McCartney、「晶表示パネル・タイミングコントローラに組み込まれる液晶ディスプレイ応答時間補正機能(A Liquid Crystal Display Response Time Compensation Feature Integrated into an LCD Panel Timing Controller)」SID DIGEST 2003, pp. 1350-1353、(3)Kazuo Sekiya, Hajime Nakamura、「TNモード液晶ディスプレイのオーバードライブ方式-容量予測を用いた再帰システム(Overdrive Method for TN-mode LCDs-Recursive System with Capacitance Prediction)」SID DIGEST, 2001, pp. 114-117、(4)K. Kawabe, T. Furuhashi、「動画品質を向上させる新しいTFT液晶ディスプレイの駆動方法(New TFT-LCD Driving Method for Improved Moving Picture Quality)」SID DIGEST, 2001, pp. 998-1001、(5)Baek-woon Lee等、「1フレームに対する中間階調応答の短縮:動的容量補正(Reducing Gray-level Response to one frame: Dynamic Capacitance Compensation)」SID DIGEST, 2001, pp. 1260-1263、(6)Haruhiko Okumura等、「フルHD液晶テレビに適用可能な先進適応型オーバードライブ方法(Advanced Level Adaptive Overdrive(ALAO) Method Applicable to Full HD-LCTVs)」SID DIGEST, 2002, pp. 68-71、(7)Seung-Woo等、「液晶ディスプレイモニタにおける動画ぼけを除去するための改善技術:進化したDCC(Improved Technology for Motion Artifact Elimination in LCD Monitors: Advanced DCC)」SID DIGEST, 2005, pp. 1496-1499、(8)H. Nakamura等、「新しい高視野角動画液晶ディスプレイ(A Novel Wide-Viewing-Angle Motion-Picture LCD)」SID DIGEST, 1998, pp. 143-146等の参照文献に提案されている。これら参照文献の内容は、その全体を参照することにより、本明細書中に加えられる。

30

40

【課題を解決するための手段】

50

【0008】

本発明は、フィールド毎に処理前のフィールド（すなわち、赤フィールド、青フィールド、及び、緑フィールド）を利用してディスプレイ（例えば、AMLCD）の画像表現を改善するディスプレイ駆動回路及びディスプレイ駆動方法を提供する。

【発明の効果】

【0009】

本発明の一実施形態によれば、フィールド毎に処理前のフィールド（すなわち、赤フィールド、青フィールド、及び、緑フィールド）を利用してディスプレイ（例えば、AMLCD）の画像表現を改善することができる。

【発明を実施するための最良の形態】

10

【0010】

本出願は、2005年9月8日出願の米国特許出願番号第11/220,674号を優先権主張の基礎とし、その全内容は本出願の内容に含まれる。以下、図面を参照して本発明の実施形態を詳細に説明する。但し、本発明は多くの異なる態様で実施することが可能であり、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0011】

米国特許第5,986,647号（本発明の発明者であるフェルドマンによる出願、以下、先願という）では、対応する画素を表示するため、画素情報の前処理について開示している。この前処理は、1フレーム未満、1フレーム期間、又は複数フレームについて、画素毎に実行することが可能である。しかしながら、先願の技術は、以下に記載する構造と組み合わせることで更に改善することが可能である。先願の内容を参照することにより、本明細書中に加えらる。

20

【0012】

本発明によれば、画素毎に赤・青・緑のサブピクセルを分離して利用するよりも、各画素は赤・青・緑のバックライトと共同して単独の薄膜トランジスタ素子を使用することを図2(A)、図3(A)及び図4(A)に示している。これらのバックライトは、図2(B)、図3(B)及び図4(B)に示すように、フレーム毎に対応するカラー画像に同期してオン/オフが切り替えられる。その構造と連動して、「フィールド・シーケンシャル・アドレッシング(Field Sequential Addressing:FSA)」と称される特定のアドレッシング技術は、以下の利点のうち1つ以上を達成するために利用される。

30

1. 画素数とTFT数を3つの要素により削減する。
2. 必要なドライバの数を3つの要素により削減する。
3. カラーフィルタの必要性を排除し、その結果として輝度を増加し、電力消費量を低減する。

4. より高い解像度に対する能力を高める。

5. ディスプレイの歩留りを改善する。

6. ディスプレイのコストを削減する。

【0013】

本発明によれば、表示フレーム用のデータはコンピュータメモリに格納され、画素データは画素毎に解析される。そして、視聴者への表示に際しては、将来のフレームに対して駆動されてどのように表示されるかを予想して修正するように、格納されたフレームデータが可能な変調又は調整値を計算することができるように十分に長く遅延される。この処理は、関連する時間要素による表示に対し実行可能である。その遅延時間は、視聴者によって検出できない程度に十分短く、デジタル・コンピュータが必須の解析を達成し、画素毎に遅延フレームに修正処置を適用するために十分高速である。本発明によれば、この技術は、液晶ディスプレイのビデオ表示に対する動画ぼけを補正する処理に適用することが可能である。

40

【0014】

画素毎の全遷移期間は、中間階調(gray-to-gray)の遷移期間として示すことができ、白と黒の各遷移期間は中間階調の遷移期間に単に属する2つの期間である。適切な画像再

50

生には、中間階調 (gray-to-gray) の表現が必要である。液晶分子の不活発さと、液晶分子の向きを変化させるために必要な電圧に起因して、隣接する画素の中間階調の遷移期間は、より遠く離れた画素の中間階調の遷移期間 (極端に言えば、黒から白への遷移、又は白から黒への遷移) よりも遅くなる。その結果、動画応答時間 (MPRT) を削減するために共通して採用される技術は「黒ライト点滅 (Black light blinking)」と呼ばれている。黒ライトを点滅する構成では、各フィールド間に、液晶分子の配列をゼロ透過状態 (光を透過する透明状態、又は、黒：光を透過しない不透明状態) にリセットする。この黒ライト点滅では、一時的にバックライトの透過を阻止するが、ユーザは、その点滅に気付かない。黒から灰色への遷移期間 (black-to-gray) は、白から灰色への遷移期間 (white-to-gray) よりも速いため、黒が参照用を選択される。全体として、動画応答時間 (MPRT) は、この黒ライト点滅技術を使うことにより速くなる。この黒ライト点滅技術は、フィールド・シーケンシャル・アドレッシング (FSA) アプリケーション用に採用できる。しかしながら、以下の先行する手順で明らかのように、ある色の任意の画素の中間階調が他の色の同一画素の中間階調に関連しないため、黒ライト点滅は必要とされない。全体として、これは、点滅するバックライトを使用することなくより速い動画応答時間 (MPRT) をもたらすことができる。液晶の配列及び機構についての全てのモード、すなわち TN (Twisted Nematic)、IPS (In Plane Switching)、MVA (Multi-domain Vertical Alignment)、PVA (Patterned Vertical Alignment)、及びOCB (Optical Compensated Bend) といった様式は、同様に動画ぼけの問題を抱える。動画応答時間 (MPRT) を短縮するために用いる方法は何であっても、先行するあるフレームで達成される応答時間の短縮は、より正確で効果的な補正が適用される先行する複数のフレームにおいて応答時間がさらに短縮できることは、注目すべきである。この複数の方法論の目的は、フィールドシーケンシャル・アドレッシングがうまく採用されるように、4.4ms未滿の動画応答時間 (MPRT) を達成するのに必要な複数の先行するサイクル n を適用することである。

【0015】

フィールドシーケンシャル・アドレッシングを採用する場合は、異なる先行処理が必要である。各色用の現行フレームを、以下のように指定するものとする。

${}^1 I_1$, ${}^b I_1$, ${}^g I_1$ (r 、 b 、及び g は、 I_1 番目のフレームに対する赤・青・緑の色データを表す)

【0016】

次の手順では、データを解析するために先行する複数のフレームを調査し、 I_1 番目のフレームに対して補正を適用する。解析するデータは、以下のように n 個のシーケンシャル・フレームについて記録される。

${}^r I_1$, ${}^b I_1$, ${}^g I_1$, ${}^r I_2$, ${}^b I_2$, ${}^g I_2$, \dots , ${}^r I_n$, ${}^b I_n$, ${}^g I_n$
 r 、 b 、 g は任意のシーケンスであり、任意のいかなる色も等価である。

【0017】

${}^r I_1$ フレームに適用する補正は、 ${}^r I_2$, \dots , ${}^r I_n$ フレームからのデータの解析により決定される。 ${}^b I_1$ フレームに適用される補正は、 ${}^b I_2$, \dots , ${}^b I_n$ フレームからのデータの解析により適用される。 ${}^g I_1$ フレームに適用される補正は、 ${}^g I_2$, \dots , ${}^g I_n$ フレームからのデータの解析により適用される。

【0018】

赤・青・緑のサブピクセルに対して補正電圧を並列に印加して同程度の補正を達成するためには同容量のメモリ空間が必要であることに注目すべきである。その補正電圧の印加する速度は3倍速いため、遅延時間も同程度である。データがシーケンシャルに記録されることは、ある色から他の色へ中間階調 (gray-to-gray) を遷移させる結果となる。

【0019】

本発明の一実施の形態では、図5に示すように、単一回路で構成した補正回路1は、ビデオデータの各フィールドに対して補正を行う。他の実施の形態では、図6に示すように、複数の回路で構成した補正回路11~13は、ビデオデータの各フィールドに対して並

10

20

30

40

50

列に補正を実行するように動作する。

【0020】

本発明は、また、同時に2フレームのみを使用して補正を実行することに限定するわけではない。本発明の一実施の形態では、少なくとも3フレーム分のデータがフィールド毎に比較される。このような実施の形態では、単一回路で構成した補正回路1は、図5に示すように、フレーム I_i 、 I_{i+1} 、 I_{i+2} 内のフィールドについて繰り返し補正を実行する。他の実施の形態では、複数の回路で構成した補正回路11~13は、例えばフレーム I_i 、 I_{i+1} のフィールドに対してあるレベルで補正を実行する回路や、フレーム I_{i+1} 、 I_{i+2} のフィールドに対してあるレベルで補正を実行する回路等、各回路が対応したレベルで補正を実行する。さらに、図7に示すように、多重並列化して実装した複数の回路を含む補正回路21~23は、各フィールドに対して並行して補正を実行する機能と、複数の回路が各レベルに対して並行して補正を実行する機能とを有する。

10

【0021】

補正回路は、多数の異なる技術を使用して実装することができる。そのような技術の1つは、使用されるフレーム数の容量を有するルックアップ・テーブルを持つことである。2つのフレームを使用する場合、第1フレームの画素のカラー値と第2フレームの画素のカラー値とは、第1インデックスと第2インデックスとしてルックアップ・テーブル内に索引を作成する。例えば、各色が256階調の値をとると、ルックアップ・テーブルは 256×256 となり、ルックアップ・テーブルに格納された値は、一組のインデックスに対応する補正值となる。補正が対称となる実施例(すなわち、全てのフレーム i 、 j に対応するルックアップ・テーブルが $table(i, j) = table(j, i)$ であり、 i と j は、そのルックアップ・テーブルのインデックスである)では、ルックアップ・テーブルのサイズは縮小可能である。

20

【0022】

補正が対称でない実施例では、そのシステムは、一方向の遷移よりも他方向に遷移しやすい遷移期間が存在することを利用することができる。例えば、階調が60から20に遷移する場合よりも20から60へ遷移する場合にそれほど補正を必要としない場合、テーブル(20, 60)に対するルックアップ・テーブル内の補正值は、テーブル(60, 20)に対するルックアップ・テーブル内の補正值と同じにならない。

【0023】

様々なフィールドでは、単一のルックアップ・テーブルを共有してもよいし、フィールド固有のルックアップ・テーブルを含んでもよい。

30

【0024】

また、他の実施の形態として、補正回路には、フレーム数を超える画素値を平均化する簡単な平均化回路を含めてもよい。

【0025】

本発明は、AMLCDに関連したディスプレイ駆動回路について開示したが、現存する非発光型ディスプレイ、又は、将来開発される非発光型ディスプレイについても適用可能である。

【0026】

本発明は、ハードウェア、又は、ハードウェアとソフトウェアの組み合わせを使用して達成してもよい。例えば、ASIC、FPGA、組み込みプロセッサ、汎用プロセッサ等を含む実施の形態は、本明細書で使用される回路要素の範囲に全て含まれる。

40

【図面の簡単な説明】

【0027】

【図1】(A)は1画素あたり3つのTFTを利用するAMLCDの一部を示す図、(B)は1フレーム中に6つのTFTが照明された(A)のAMLCDの一部を示す図である。

。

【図2】(A)は画素要素の後ろに赤のバックライトを含むAMLCDの一部を示す図、(B)は2つのTFTのみにより赤のバックライトからの赤光をユーザに届かせる(A)

50

の A M L C D の一部を示す図である。

【図3】(A)は画素要素の後ろに緑のバックライトも含む図2(A)の A M L C D の一部を示す図、(B)は2つの T F T のみにより緑のバックライトからの緑光をユーザに届かせる(A)の A M L C D の一部を示す図である。

【図4】(A)は画素要素の後ろに青のバックライトも含む図2(A)の A M L C D の一部を示す図、(B)は2つの T F T のみにより青のバックライトからの青光をユーザに届かせる(A)の A M L C D の一部を示す図である。

【図5】複数フレームのデータの全てのフィールドに対して、ビデオデータのフィールド毎に補正を実行する補正回路を単独回路で構成した例を示す図である。

【図6】複数フレームのデータの各フィールドに対して、ビデオデータの特定フィールドに補正を実行する補正回路を並列回路で構成した例を示す図である。

【図7】複数フレームのデータの各フィールド及び各レベルに対して、ビデオデータの特定フィールドに補正を実行する補正回路を並列回路で構成した例を示す図である。

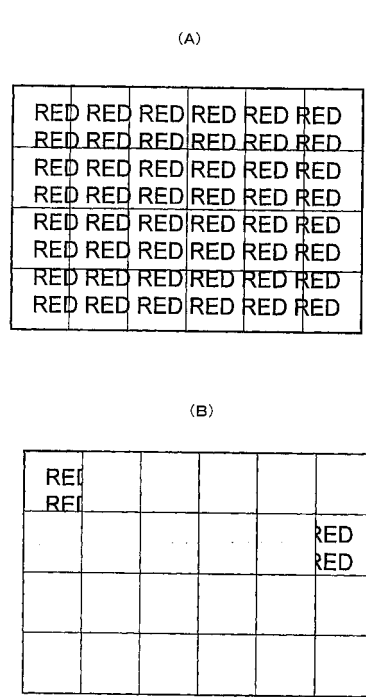
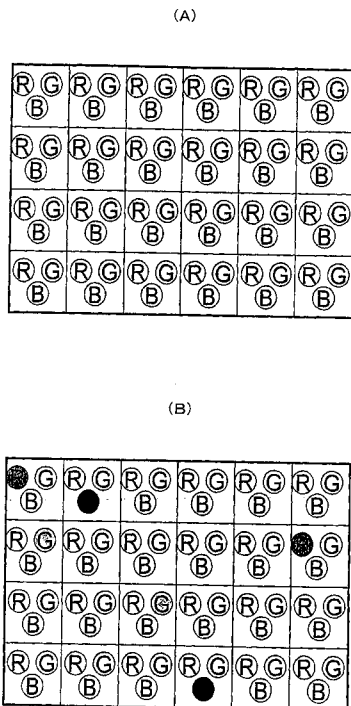
【符号の説明】

【0028】

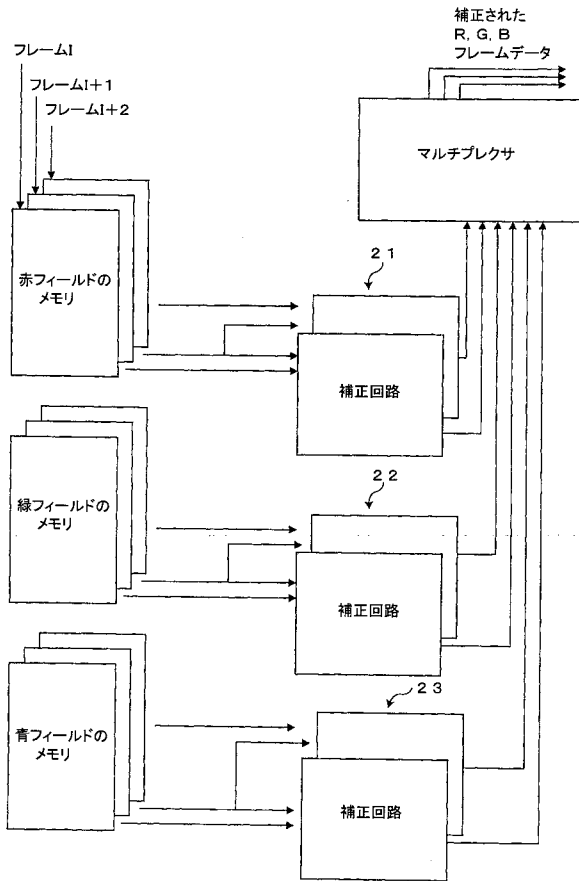
- 1、11 ~ 13、21 ~ 23 補正回路

【図1】

【図2】



【図7】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/20	6 3 1 D
G 0 9 G	3/20	6 3 2 F
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 6 0 V
G 0 9 G	3/20	6 2 1 F
G 0 2 F	1/133	5 1 0
G 0 2 F	1/133	5 3 5
G 0 2 F	1/133	5 5 0

(56)参考文献 特開2002-328664(JP,A)
特開2004-062147(JP,A)
特開2002-032049(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00 - 5/42
G02F 1/133