

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H05K 13/04

H05K 3/30



[12] 发明专利说明书

[21] ZL 专利号 96123898.4

[43] 授权公告日 2003 年 4 月 2 日

[11] 授权公告号 CN 1104836C

[22] 申请日 1996. 12. 29 [21] 申请号 96123898.4

[30] 优先权

[32] 1995. 12. 29 [33] US [31] 580882

[71] 专利权人 康帕克电脑公司

地址 美国得克萨斯州

[72] 发明人 A·S·达格利什 P·D·廷德尔

审查员 浦柏明

[74] 专利代理机构 中国专利代理(香港)有限公司

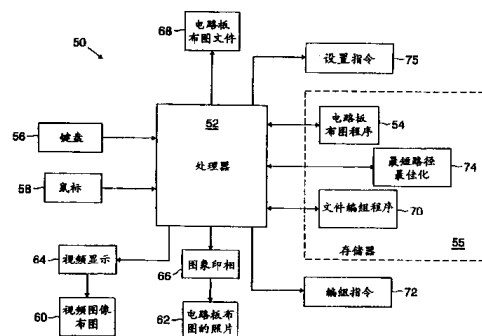
代理人 王忠忠 邹光新

权利要求书 4 页 说明书 8 页 附图 13 页

[54] 发明名称 元件设置

[57] 摘要

将要放置到电路板上的元件编成元件组，每组元件包括两种以上的元件，并扩大放置路径，使每组中的任何元件都能沿放置路径放到电路板的任何位置，由此自动控制元件在电路板上的放置。



ISSN 1008-4274

1. 一种在电路板上设置元件的自动控制方法，包括：
在电路板上选定多个区域，在各个区域中要设置包括两种或以上元件的同组元件，以及
5 在所述组内各种元件的位置点之间划出一个放置路径，以能在沿放置路径的相应的元件位置点依次设置那些元件。
2. 按权利要求 1 的方法，其特征是，还包括依次把元件设置在电路板上沿放置路径的所述元件位置点。
- 10 3. 按权利要求 1 的方法，其特征是，该组元件包括两种在电路板的多个位置上要紧靠设置的元件。
4. 按权利要求 3 的方法，其特征是，该组元件还包括第三种元件，该第三种元件要在接近在电路板上几个位置的该其它两种元件中的至少一种元件设置。
- 15 5. 按权利要求 4 的方法，其特征是，该组包括两种元件，这两种元件比其它任何两种元件同时出现的区域数多。
6. 按权利要求 1 至 4 任一项的方法，其特征是，选定区域包括重叠区域。
7. 按权利要求 1 至 5 任一项的方法，其特征是，各个选定区域
20 包括用栅格确定的方块。
8. 按权利要求 1 至 5 任一项的方法，其特征是，通过实质上计算该组中的各种全部元件放到电路板所需的最短路径而扩大放置路径。
9. 按权利要求 1 的方法，其特征是，还包括给要放到电路板上
25 多个区域的各个区域中的另三种元件编补充组，以及
对各个补充组，扩大在该补充组的另种元件中的各个元件位置点之间的相应放置路径。
10. 按权利要求 9 的方法，其特征是，补充组的放置路径从在前组放置路径的结束点开始。
- 30 11. 一种在印刷电路板上设置元件的控制装置，包括：
元件编组器，编出一个包含要设置在电路板上多个选定的元件位置点的两种或以上元件的组，以及

路径发生器，扩大在选定元件位置点之间的放置路径，使组内各种元件可以在电路板上沿放置路径的元件位置点设置；

以及元件设置装置，用来在电路板上沿放置路径的所需元件位置点依次设置元件。

5 12. 按权利要求 11 的装置，其特征是，元件编组器对每三个要设置在电路板上的附加种元件编成补充组，其中，路径发生器扩大在该补充组的三个附加种元件内的各种元件的元件位置点之间的另一放置路径。

10 13. 按权利要求 12 的装置，其特征是，路径发生器限定各补充组的另一放置路径从在前一组放置路径的结束点开始。

14. 按权利要求 12 的装置，其特征是，路径发生器实质上计算该组中的各种全部元件依次放到电路板上的所需元件位置点所需的最短路径。

15. 一种在电路板上设置元件的自动控制装置，包括：

15 元件编组器，将电路板分成几块由栅格规定的方块，确定各方块中同时出现的要放到电路板上的元件的种类，选两种同时出现的方块数比其它任何两种元件出现的方块数多的元件，选第三种元件，它与该其它两种元件中的一种元件同时出现的方块数多于其它任何两种元件同时出现的方块数，将该 3 选定种元件编成第 1 元件组，
20 以及将每三种剩余的元件编成补充组，和

路径发生器，实质上计算第 1 组内全部元件放置在电路板上所需的最短路径，和计算在前一组放置路径的结束点开始、各补充组内全部元件放到电路板上所需的最短路径，。

16. 一种将元件放置到电路板上的系统，包括：

25 放置机，被设计成按电路板上多个区域的组而放置元件，各组包含至少两种元件，以及

控制器，控制放置机的操作，使所述各组中给定一组的各种元件依次放到电路板上预定元件位置点，然后所述各组中另一组的各种元件依次放到电路板上预定元件位置点。

30 17. 按权利要求 16 的系统，其特征是，控制器控制放置机的操作，使所述各组中给定一组内的全部各种元件在所述各组中另一组的任何元件放置之前放置。

18. 一种将元件放到电路板上的系统，包括：
元件盘，它拥有要放到电路板上的元件，
放置机，被设计成从元件盘提取元件并将元件放到电路板上，
定位盘，被设计成用来固定电路板并对放置元件的电路板定位，
5 至少一个控制器，控制放置机和定位盘的操作，其中，
按每一组包括至少两种元件的分组方式将元件存储在元件盘
中，
放置机能从元件盘的一组中提取任何种元件，而不使速度显著
降低，以及
10 控制器操作放置机和定位盘，使得所述各组中的全部各种元件
在电路板上预定元件位置点按预定次序在另一组的任何一个元件放
置到电路板之前放置。
19. 按权利要求 18 的系统，其特征是，控制器还操作放置机和
定位盘，使得各组中的各种元件在沿着按一组内任何种元件沿路径
15 的任何位置放置的放置路径的元件位置点放置。
20. 按权利要求 16 至 19 任一项的系统，其特征是，控制器还操
作放置机和定位盘，使各组中的各种元件按最佳化的最短路径放置
到电路板上。
21. 按权利要求 16 的系统，其特征是，各组中包括的元件的种
20 类用在电路板上的多个区域相互接近的不同种元件出现的频率确
定。
22. 按权利要求 21 的系统，其特征是，所述各组中的一组包括
相互接近的在电路板上的多个区域出现频率最高的两种元件。
23. 按权利要求 22 的装置，其特征是，所述的一组还包括第三
25 种元件。
24. 按权利要求 18 的系统，其特征是，所述各组中包括的元件
的种类用在电路板上预定区域内不同种元件同时出现的频率确定。
25. 按权利要求 16 ~ 21 和 23 ~ 26 任一项的系统，其特征是，各
组包括至少 3 种元件。
- 30 26. 按权利要求 16 ~ 19 和 23 ~ 26 任一项的系统，其特征是，放
置机包括转盘机。
27. 按权利要求 16 ~ 19 和 23 ~ 26 任一项的系统，其特征是，元

件盘包括安装在相应的载带卷盘上的各种元件。

28. 按权利要求 16~19 和 23~26 任一项的系统, 其特征是, 定位盘包括 X - Y 工作台。

元 件 设 置

本发明涉及元件设置。

通常，电子设备制造商的目的是尽可能迅速而有效地运转生产线；因而，制造商在电子组件的设计和制造中广泛采用自动化。例如，用“提取和设置”机械典型地装配印刷电路板，这些机械自动选取要设置于电路板上的元件，使元件与电路板适当对准，并将元件放在电路板上。用这些机器制造印刷电路板比用手工快得多。

参见图1 A，工业上常用的提取和设置系统之一是旋转转盘系统20，如由Fuji制造公司生产并销售的CP-系列机械。转盘系统20中，转盘22用吸臂24从元件表28取出元件26并将其放在安装在X-Y工作台32上的电路板30上。转盘22有几个吸臂24，因此，它可以从元件表28取出一个元件同时将另一个元件放到电路板30上。

参见图1 B，元件表28夹持其上安装有元件26的载带36的卷盘34。转动吸臂24提取元件时，元件28转动卷盘34使下一个元件露出。元件表28按X方向移动，因此，当一个卷盘上的元件被系统20完全放置后，元件表28可移动下一个卷盘就位。

X，Y-工作台32按X-，Y-，和Z-方向移动印刷电路板使其处于适当位置，以接收元件。大多数情况下，为了在转盘22有最大转速时使X-Y工作台32在X-Y-和Z方向的移动和元件表28的X-方向移动达到最小，采用了综合最佳化算法。用常规的最佳化算法处理如单体的每类元件。尽管大多数转盘机能从3个相邻元件卷盘34中的任意一个提取元件而不会明显减小放置速度。在用最佳化算法编制的放置程序指令下一个以上的控制器33控制转盘22，元件表28和x-y工作台32。

参见图2，“最短路径最佳化”算法通用于元件设置。典型的最短路径算法确定印刷电路板38上的各类元件P，Q，元件按序放置使其放置路径减至最小。通常按在电路板38上出现最多的元件类P开始计算，然后转到下一个最通用的元件类Q。从比较通用的元件类P的放置路径40的末端42开始计

算通用性较低的元件类Q的最短径。

一个方案中,发明特征是自动控制元件在电路板上的设置。将要放置的电路板上的两种以上的元件构成一组,并扩大放置路径,在这一组元件中的任何元件均能沿设置路径放在电路板的任何位置上。

本发明实施例有以下特征中的一个以上的特征。将电路板上许多位置上的最接近的位置上的两种元件编成一组,并规定每组包括两种元件。每组元件也可以包括第3种,但是,该第3种元件的位置必须最接近放在电路板几个位置上的其它两种元件中的至少一种。在电路板上可以规定几个区域,并规定元件组包括同时出现在许多区域的多种元件。元件组可以包括两种元件,这两种元件比其他任何两种元件出现的电路板的区域数多。电路板上的区域可以重叠,每个区可用栅线划定。

可用计算一组内所有元件放在电路板上所需的最短路径来扩大放置路径。要放置在电路板上的每三种元件可以编成一个补充组,每个补充组的放置路径可以扩大。从前一组放置路径结束处开始计算各补充组的放置路径。各组中的元件按相应的放置路径放到电路板上。

另一方案中,发明的特征是,确定多种元件放置在电路板预定位置上的放置顺序的确定方法。将元件编成组,每组至少包含两种元件。将给定的一组元件放到电路板上,然后,将另一组元件放到电路板上。

本发明实施例有以下特征中的一个以上的特征。放置另一组元件之前放置一组元件中的全部元件。依次放置一组元件,使元件组中的任一种元件能依次处于任一位置。由放置一组元件所需的最短路径能确定一组元件的放置顺序。用相互接近的不同种类的元件出现的频率确定各组中包含的元件种类。一组元件可以包括相互邻近的出现频率最多的两种元件,一组也可以包括3种元件。按在预定放置区中不同种类的元件同时出现的频率高低来对元件编组。每组元件可包括3种元件。

另一方案中,发明的特征是,按规定的元件放置顺序将多种元件放置在电路板上预定位置中的放置方法。属于第1组的至少包括两种元件的多个元件按顺序放置。同样放置属于至少有两种不同元件的至少是一个补充组的元件。

另一方案中,发明的特征是,元件放在电路板上用的系统。该系统包括放置机和控制器,放置机按至少包括两种元件的元件组放置元件,控制器控制放置

机的工作，如放置给定的一组元件在电路板上，然后再放置另一组元件。

本发明实施例包括以下特征中的一个以上的特征。放置机可以是转盘机。转盘机也包括存放元件的元件工作台，使各组中的元件占据元件工作台中相邻的位置。

发明的优点是包括以下优点中的一个以上的优点。元件放置时印刷电路板的位移能减小。因而减小了先放置的元件振松的机会。使元件放到电路板上所需的时间减少5%以上，因而生产效率较高。

本发明的其它特征和优点通过以下的说明书和权利要求书将变得更清楚。

图1 A 是元件放置机的顶视图。

图1 B 是元件载带卷盘的透视图。

图2 和3 是印刷电路板顶视图。

图4 是计算机系统方框图。

图5 是元件编组程序流程图。

图6 是有印刷电路板上的元件目录和数量的表。

图7 是分成栅格的印刷电路板的顶视图。

图8 是有图7 中每个栅格块的元件目录和数量的表。

图9 是有图7 中每个栅格块的元件对目录的图表。

图1 0 是有图9 所示元件对的栅格数的工作盘。

图1 1 是有元件组目录的表。

图1 2 是元件表中编组的元件卷盘的顶视图。

图1 3 是最短路径最佳化程序流程图。

图1 4 A 是元件放置顺序表。

图1 4 B 是按图1 4 A 所示顺序放置的元件的电路板。

图1 5 是分成有重叠栅格的印刷电路板的部分顶视图。

参见图3，印刷电路板7 6 可包括多种不同的元件A，B，C，D，E，F 和G。电路板7 6 可包括电子元件，如电阻器，电容器，电感器，信息处理器，存储器件，逻辑电路，它还可包括机械元件，如开关和连接件。有些类元件，如A 类元件在电路板7 6 上频繁出现，而另一些元件，如C 类元件不是频繁出现。电路板的某些区域，如区域7 8 装载大量元件，而另一些区域则不是，如区域8 0。

参见图4，用计算机50设计印刷电路板的“布图”，即元件在印刷电路板上的放置路径图，并将元件组成“同时”放置在电路板上的组。为设计电路板布图，计算机处理器52用储存于存储器55中的电路板布图程序54。典型的布图程序54是相互作用的程序，它允许用户通过输入装置如键盘56或鼠标58将信息供给处理器52。处理器可输出信息，如视频图像60或布图的照片62通过输出装置如视频显示器64或图像印相机66输出。布图程序54还产生电路板布图文件68，它可以储存在任何固定存储介质或便携式存储介质上（未画出）。电路板布图文件68能识别电路板上包括的各个元件和相应的元件种类。布图文件68还识别各元件所在的位置，按元件重心相对于电路板上的参考点（原点）的X-Y坐标，如图3中电路板的左下角82，来确定元件位置。

元件编组程序70也储存在存储器55中，用储存在电路板布图文件68中的信息识别要包括在电路板上的元件种类，并确定各类元件的质量和位置。按这些确定的信息，编组程序70将元件编成“同时”放置的元件组并产生一组编组指令72。编组指令将一组中的全部元件作为单一元件类。

存储器55中最短路径最佳化程序74用编组指令72计算各元件组的最短放置路径。因为，编组程序将一组中的全部元件识别为单一元件类，最佳化程序计算整个组的元件的最短路径，而不是计算构成这一组的各单个元件类的最短路径。最短路径佳化结果存于放置指令文件75中，例如图1A的控制器33利用它控制电路板上的元件放置。

参见图5，元件编组程序开始在84，提取电路板布图文件，并对它进行分析，以在86产生各种元件的种类和数量的目录。图6是包含图3的电路板用的元件种类和数量的工作盘。随后，在88程序分割将电路板分成栅格（图7）和在90产生栅格（图8）中每个方块内的元件种类和数量的目录。之后，在92程序产生各栅格方块（图9）中元件对的目录，它用来在94计算包含各元件对（图10）的栅格方块数。然后，在96将元件种类编制成用于“同时”放置的组（图10），并计算每组中元件的最短放置路径，以及各未编组的（单个）元件类的最短放置路径。编组程序用的图码包含在附加的附录中。

参见图7，编组程序用电路板布图文件中的信息确定电路板76的尺寸并将它分成栅格。分别沿X轴和Y轴建立栅线 X_1 、 X_2 、 X_3 、 X_4 和 Y_1 ，

Y_2 、 Y_3 ，将电路板76分成相等大小的矩形区100（栅格方块）。线之间间隔距离相等，该距离最好是20mm。因此，10cm×8cm的电路板76分成约20个栅格方块100（5×4）。

参见图8，编组程序确定落入各栅格方块100中的A-G类元件的种类，并计算各方块中出现的A-G类元件各种元件有多少数量。因此，程序分别执行各元件的重心（未表示）的X、Y坐标与栅线 X_1 、 X_2 、 X_3 、 X_4 和 Y_1 、 Y_2 、 Y_3 的X坐标或Y坐标的“小于或等于”对比。那些重心的X坐标小于或等于 X_1 线的X值的Y坐标小于或等于线 Y_1 的Y值的元件落入栅格方块1-1中。同样，那些重心的X值大于 X_4 的值和Y值大于 Y_3 值的元件落入栅格方块5-4中。由于程序执行“小于或等于功能”，因此，那些重心在栅线上的元件落入最左边或下边的栅格方块。

例如，认为栅格方块2-3完全包括一种B类元件，一种E类元件、和一种G类元件，但部分包括第二种E类元件和A、C、D、F类元件。由于C类元件的重心清楚地位于栅格方块2-3中，编组程序列出3C类元件作该方块的元件数。同样，列出D类元件数，部分位于4个方块（2-3，3-3，2-4，3-4）中的F类元件的位置不清楚。但由于F类元件的重心104位于 X_2 线上和 Y_3 线下它也落入方块2-3中。A类元件的重心（未画出）和第2种E类元件的重心在方块2-3之外，所以程序不将这些元件列为方块2-3的元件数。因此，方块2-3包括除A类之外的各类元件的一个元件。

参见图9，编组程序列出并计算3各方块100中的元件后，它确定并列出各方块中出现的元件对。例如，方块1-1中包含一种A类元件和两种E类元件，因此，程序列出元件对A-E作方块1-1中仅有的元件对。由于方块2-3中包括除A类元件的各类元件，程序列出该方块中除A类元件外的各种元件对。

参见图10，之后，编组程序列出电路板上出现的元件对106和其中出现各元件对的方块数108。表的顶部是元件对最常出现的（A-E，9个方块）元件对出现最少的方块（A-C、C-D、C-E、C-F、各一次）列于表下边。

再参阅图11，编组程序采用了元件对的表(图10)，把元件组织成三类元件的组110。程序选取构成出现最多的元件对（A-E）的两种元件建立第1元件组

1 1 2。若两个以上的元件对出现同样的次数，而且比其它元件对出现的次数多，程序选择包括电路板上元件总数最多的元件对。例如，在栅格方块中元件对A-E和A-D出现同样的次数(图1 0)，由于电路板包括5 2个A类和B类元件，它多于3 9个A类和D类元件，因此，程序应选A-E元件对(图6)。

之后，程序选出预先选出的两种元件A、E中出现次数最多的一种元件而编成第1元件组1 1 2。由于元件B、D和F与所选的A、E中的一种出现的频率相同(图1 0)，程序必须用四种可能的彼此无关的方法选择第3种元件。首先，程序可选择电路板(图6)上出现次数最多的元件类。第2若程序必须选择两种元件中与第1元件对中相同元件配对的元件，程序可选除第1对元件外，其它的出现次数最多的元件对，因此，若第1对选择A-E对，A-B和A-D对是留下的出现次数最多的元件对，然后，程序选择与E类元件出现最多的元件类B或D。第3，若程序必须选出两种元件中每一种与第1对的不同元件配对的元件，程序可选与第1对元件中出现次数最多的元件配对的元件。因此，若第1对元件选A-E对，程序必须在A-D和E-F对中选择，程序可确定A和E类元件是出现次数最多的元件类，并分别选相应的元件D或F类。第4，程序可简单选择在表中首先出现的元件对。

若程序首先选第3元件，它选D类元件，因为，电路板中包括的D类元件比其它任何剩余的元件都多(图6)。因此，第1元件组包括A、D、和E类元件。

第1元件组1 1 2编好后，程序处理包括所选3种元件A、D、E中任何一种的所有元件对，并重复处理剩余的元件对(B-F, F-G, B-C, C-G, C-F)、至剩下的元件少于3种为止。没编组的元件(单类元件)单独处理。图3所示电路板7 6中。第2组元件1 1 4包括B, F和G类元件。C类元件没编组，因此作为单类元件1 1 6处理。

编组程序还可以产生电路板上出现的每组元件1 1 8的总元件数。第1元件组1 1 2(A、D、E类)包括电路板上9 1个元件中的6 4个，第2组元件1 1 4, (B、F、G类)包括2 5个元件，单类元件1 1 6(C类)包括2个。

参见图1 2，一旦元件类已编组，每组相应的元件卷盘1 2 0便一边挨一边地放入元件表1 2 2中。固定有第1组元件(A、D、E类)的卷盘1 2 4首先放入表中，然后放第2组元件(B、F、G类)的卷盘1 2 6和单类(C

类) 元件的卷盘1 2 8。每组元件中, 包括出现频率最多的元件的卷盘放在该组中其它两种元件卷盘之间。因此, 在第1组1 2 4 和第2组1 2 6 中中心卷盘分别是A类元件卷盘1 3 0 和F类元件卷盘1 3 2。

参见图1 3, 最短路径最佳化程序用编组指令(图4) 用编组程序计算各个元件组的最短放置路径来建立。最佳化程序首先确定1 3 4 第1组中全部元件的位置(编组指令作为单体处理), 并计算这些元件放置的最短路径。之后, 程序决定1 3 8 第2组元件的位置, 并计算第2组元件的最短放置路径。之后, 最佳化程序重复1 4 2 全部剩余的元件组的最短放置路径计算。当程序到达第1单类元件时, 它确定1 4 4 该类元件的所有元件的位置, 并计算1 4 6 这些元件放置的最短路径。程序重复1 4 8 该处理, 直到无剩余元件为止。

参见图1 4 A 和1 4 B, 最短路径最佳化程序产生一个确定在电路板164 上放置元件的顺序的顺序表1 6 2。顺序表1 6 2 用它在放置顺序中的顺序数1 6 6 识别各个要放制电路板上的元件, 和它在电路板1 6 4 上的位置1 6 8, 它的类型1 7 0, 和它编进的组1 7 2。例如, 要放在电路板1 6 4 上在 $X = 10\text{ mm}$, $Y = 10\text{ mm}$ 的第1元件1 7 4 是D类元件, 最后一个放在 $X = 25\text{ mm}$, $Y = 40\text{ mm}$ 的元件1 7 6 是C类元件。图1 4 B 中所示的按顺序表1 6 2 的元件间的放置路径如箭头所指。

顺序表1 6 2 中顺序1 7 8, 1 8 0 控制元件组中的元件放置。按第1顺序1 7 8 将I组元件(A、D和E类元件)全部放在电路板1 6 4 上, 按第2顺序1 8 0 放置II组全部元件(B, F, 和Q类元件)。如顺序表1 6 2 所示, 第1顺序1 7 8 在第2顺序1 8 0 开始之前完成。全部编组元件放置后, 放置单类元件1 7 6 (C类)。

而且, 一旦算出各元件组的最短放置路径, 放置路径的结束点就可以相互协调, 以确定各元件组的放置顺序。例如, 图1 4 A 和1 4 B 中, I组的结束点(4 0, 1 0) 与II组的结束点(3 5, 2 0) 离得最近。同样, I 结的结束点(1 0, 1 0) 与单类元件的结束点(2 5, 4 0) 靠得最近。因此, 能按以下顺序: 单类, I组, II组放置元件。按该顺序, 应首先顺序放C类元件, 在位置2 至1 8 顺序放I组元件, 在位置1 9 至2 7 顺序放II组元件。用结束点匹配时, 一组中的元件放置顺序也可以倒过来, 使组内元件放置路径的结束点与相邻组的放置结束点匹配。

有多个放置机的系统中也能用编组程序和最短路径最佳化算法。这些系统中，大量元件组分配在几个放置机中，使各部放置机的循环时间平衡。

参见图15，另一实施例中，编组程序确保位置最近的元件总是算成元件对，以改善元件编组。图7的栅格中，元件154和156不能算成一对，尽管它们属于不同的类，而且位置接近，但它们处在栅线 X_1 的对边上，因而它们不能落入同一栅格方块中。但是，有重叠栅的元件，若它们的位置很接近，必然落入相同栅格方块中。

用电路板150的右边缘158和栅线 X_1' 沿X轴和用栅线 Y_{2a} 和 Y_{2b} 沿Y轴确定方块1-2。设定栅线 X_1' 的位置超出原栅线 X_1 的位置的小距离最好是2mm。用栅线 X_{2a} 和 X_{2b} 沿X轴和栅线 Y_{2a} 和 Y_{2b} 沿Y轴确定栅格方块2-2。栅线 X_{2b} 的位置离原栅线 X_1 的位置的左边约2mm。因此，栅格方块1-2和2-2的重量距离约4mm。足够使元件154，156中的至少一个落入两个栅格方块中，因而保证使元件154，156作为一对处理。

若两个元件154，156均处于重叠区160中，元件154、156将作为两个方块1-2和2-2中的一对元件处理。为防止元件154，156构成双倍的元件对的栅格数，编组程序必须分析重叠栅格方块1-2和2-2中关于由元件154和156构成的元件对的附加产生。若方块1-2或2-2中包括附加产生的元件对，若两个方块均有，那么，重叠区160中存在的元件对将不影响栅格计数。但是，若方块1-2或2-2中均不包括附加产生的元件对，则编组程序必须从栅格数中减去1。

其它实施例也属于要求保护的范畴。例如，元件组可以包括两类元件而不是3类。元件放置机能从4个以上的相邻元件中提取而不降低性能。元件组可包括4种以上的元件。此外，可用除最短路径计法以外的最佳化计算法。

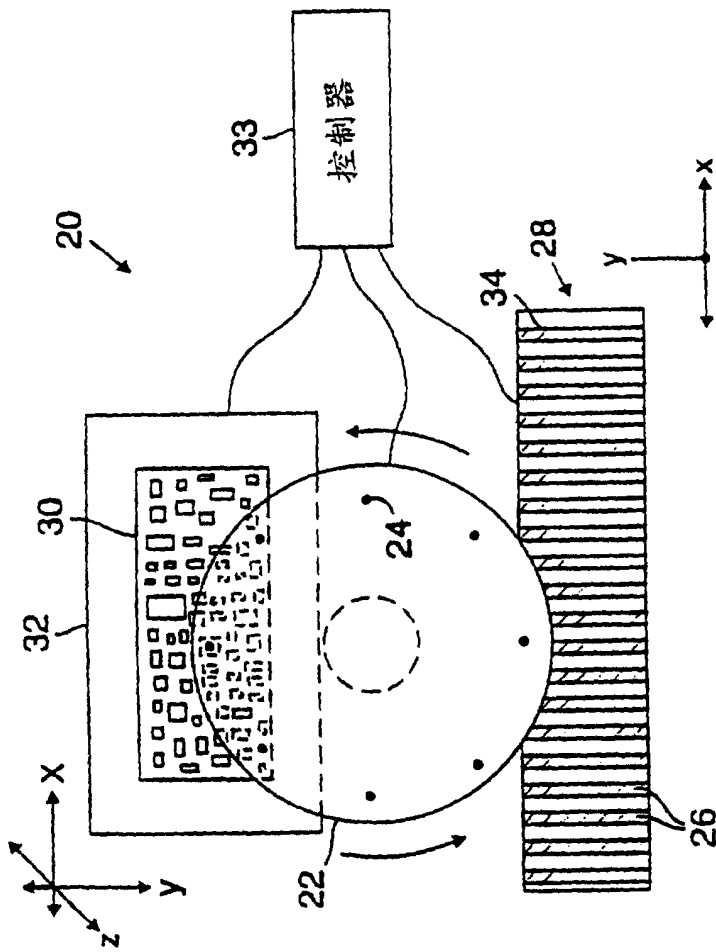


图 1A

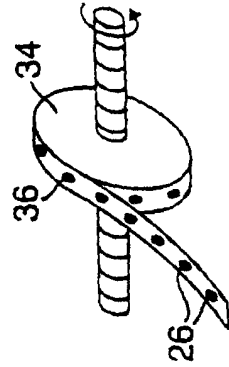


图 1B

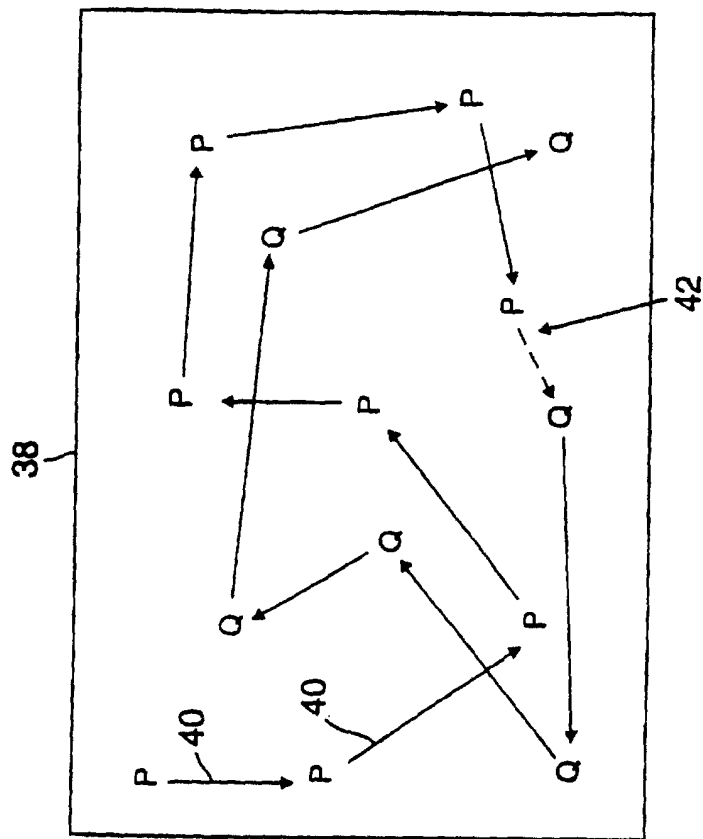


图 2

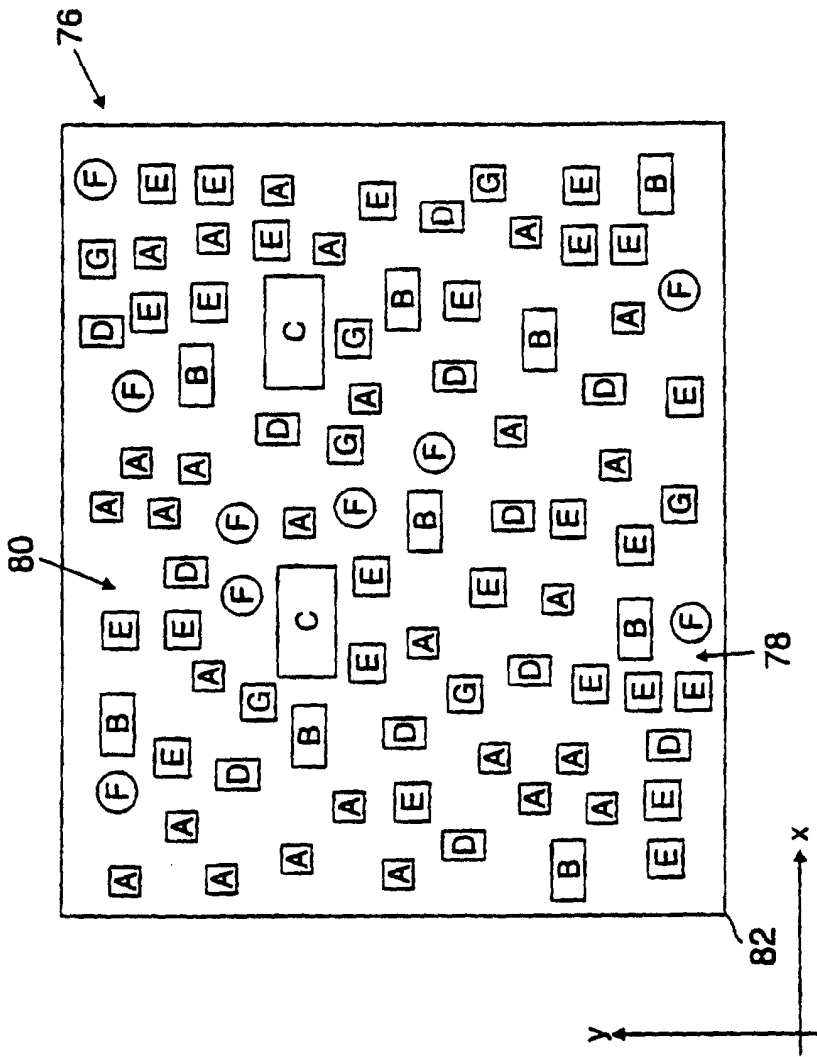


图 3

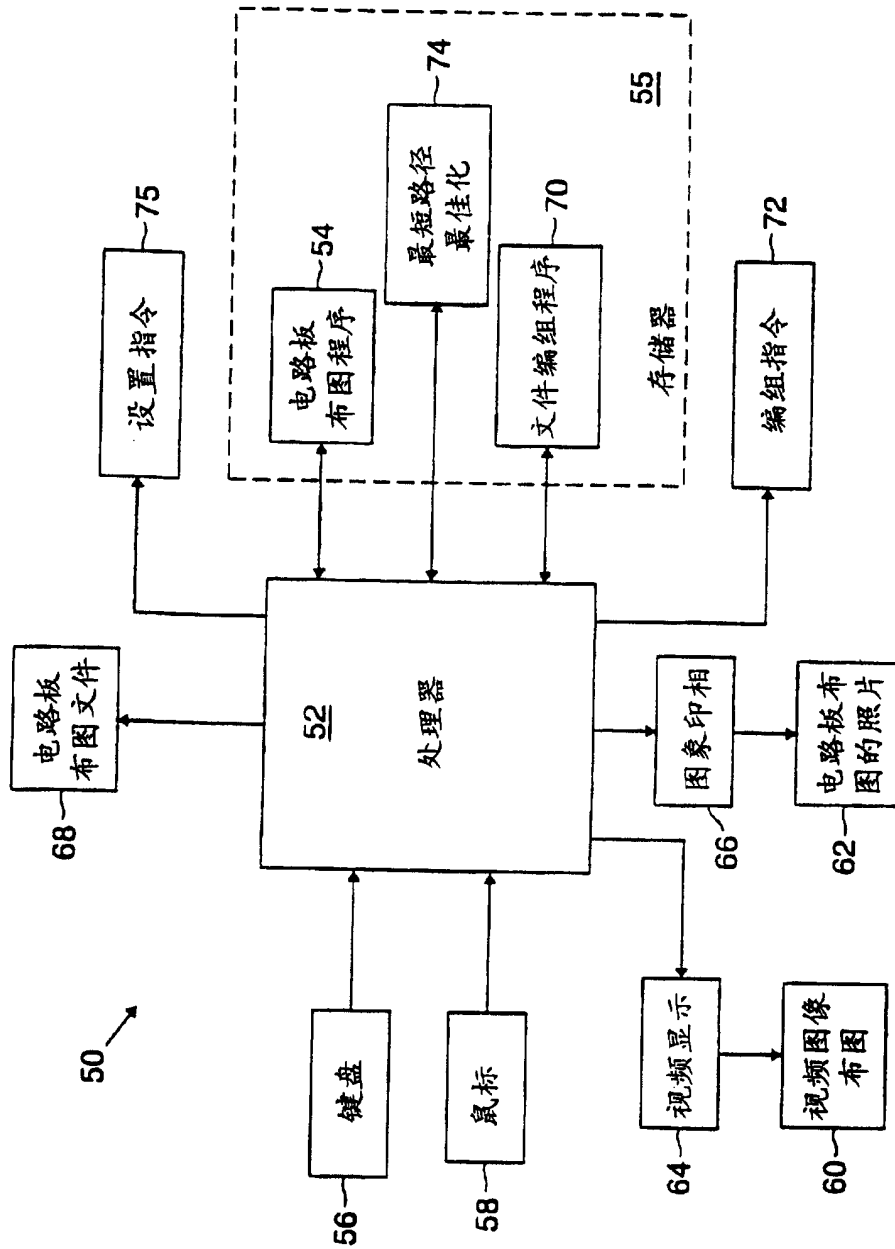


图 4

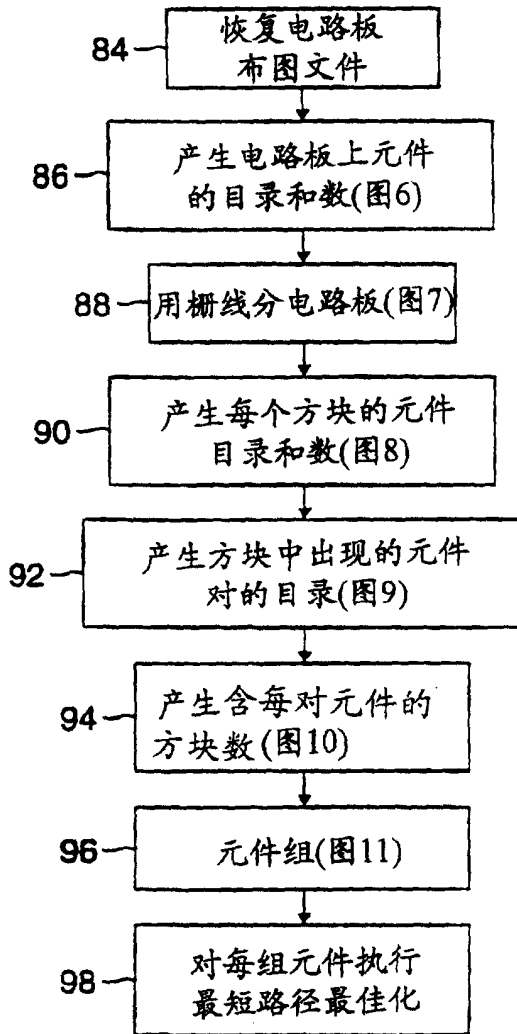


图 5

元件种类	元件数
A	27
E	25
D	12
B	9
F	9
G	7
C	2

图 6

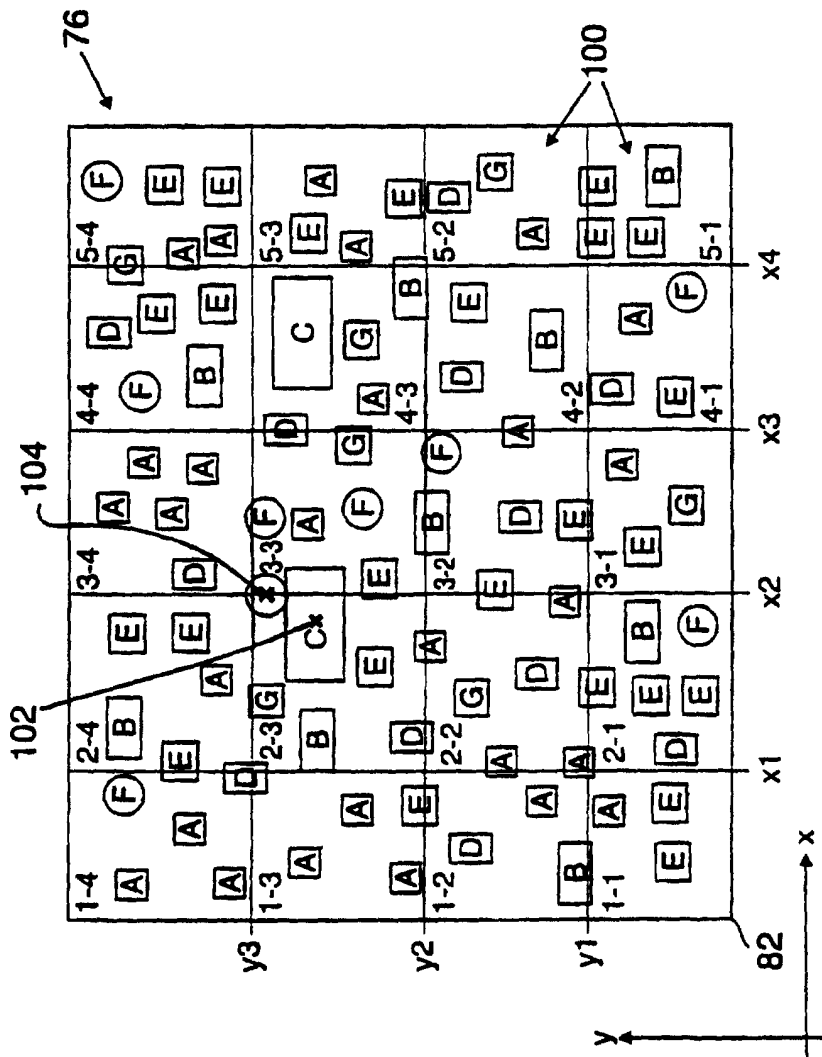


图 7

		栅格块																			
		1-1	2-1	3-1	4-1	5-1	1-2	2-2	3-2	4-2	5-2	1-3	2-3	3-3	4-3	5-3	1-4	2-4	3-4	4-4	5-4
A	1	0	1	1	0	1	4	1	0	1	3	0	1	1	2	3	1	4	0	2	
E	2	3	1	1	3	0	0	2	1	0	1	1	1	1	0	2	0	3	0	2	2
D	0	1	0	1	0	1	1	1	1	1	0	1	1	0	0	1	0	1	1	0	
B	0	1	0	0	1	1	0	1	1	0	0	1	0	1	0	1	0	1	0	1	0
F	0	1	0	1	0	0	0	1	0	0	0	1	2	0	0	1	0	0	1	1	
G	0	0	1	0	0	0	1	0	0	1	0	1	1	1	0	0	0	0	1	0	
C	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	0	0	

图 8

1-4	A-D A-F D-F	2-4	A-E A-B B-E	3-4	A-D	4-4	B-D D-E B-E D-F B-F D-G B-G E-F E-G F-G	5-4	A-E A-F E-F
1-3	A-E	2-3	B-C B-G D-F B-D C-D D-G B-E C-E E-F B-F C-F E-G C-G F-G D-E	3-3	A-D D-E A-E D-F A-F D-G A-G E-F E-G F-G	4-3	A-B B-C A-C B-G A-G C-G	5-3	A-E
1-2	A-B A-D B-D	2-2	A-D A-G D-G	3-2	A-B A-F A-D B-D A-E B-E E-F B-F D-E D-F	4-2	B-D B-E D-E	5-2	A-D A-G D-G
1-1	A-E	2-1	B-D D-E B-E D-F B-F E-F	3-1	A-E A-G E-G	4-1	A-D D-E A-E D-F A-F E-F	5-1	B-E

76 →

↙ 100 ↘

图 9

对	数	对	数
A-E	9	B-F	4
A-D	7	E-G	4
B-E	7	B-G	3
D-E	7	F-G	3
D-F	7	B-C	2
E-F	7	C-G	2
B-D	6	A-C	1
A-F	5	C-D	1
A-G	5	C-E	1
D-G	5	C-F	1
A-B	4		

图 10

组	元件总数
AED	64
BFG	25
C	2

图 11

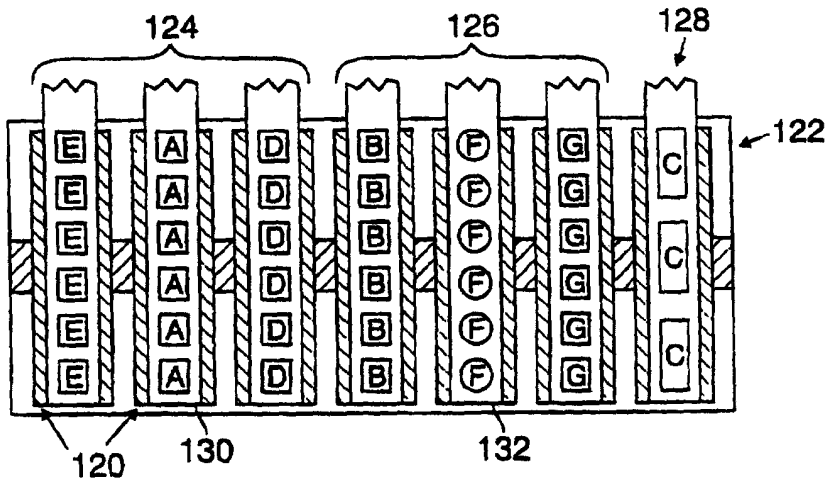


图 12

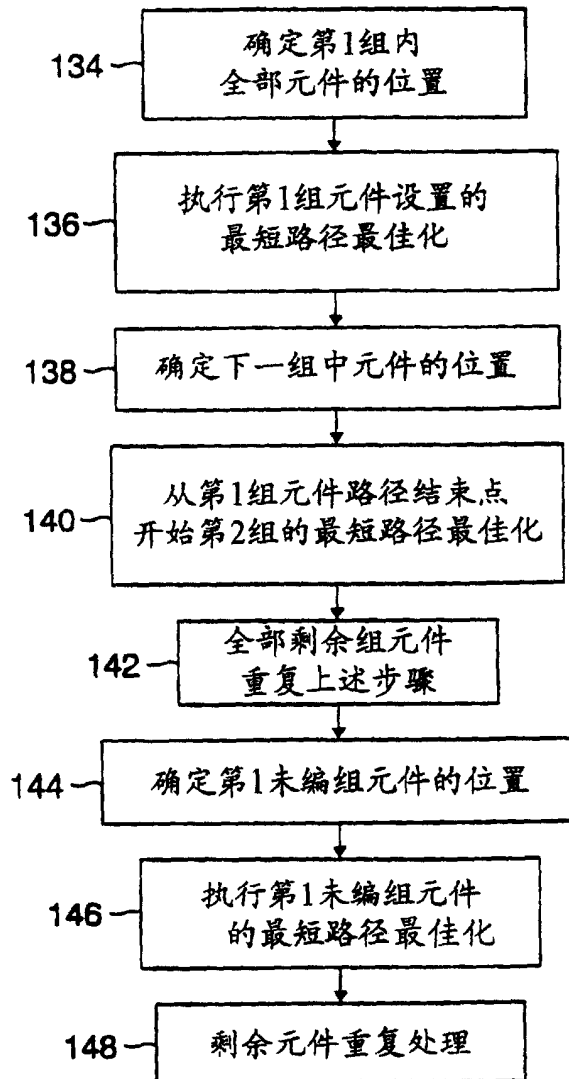


图 13

序号	位置	种类	组	序号	位置	种类	组
1	10, 10	D	I	17	40, 10	D	I
2	10, 20	E	I	18	35, 20	B	II
3	15, 25	A	I	19	20, 30	F	II
4	10, 40	D	I	20	15, 20	G	II
5	10, 50	E	I	21	10, 30	G	II
6	15, 45	A	I	22	50, 40	B	II
7	30, 50	A	I	23	40, 40	F	II
8	40, 45	E	I	24	25, 45	B	II
9	55, 50	A	I	25	60, 10	F	II
10	60, 40	E	I	26	65, 20	G	II
11	60, 30	D	I	27	25, 40	C	单个
12	50, 20	A	I				
13	45, 25	E	I				
14	30, 35	A	I				
15	25, 25	E	I				
16	25, 10	A	I				

图 14A

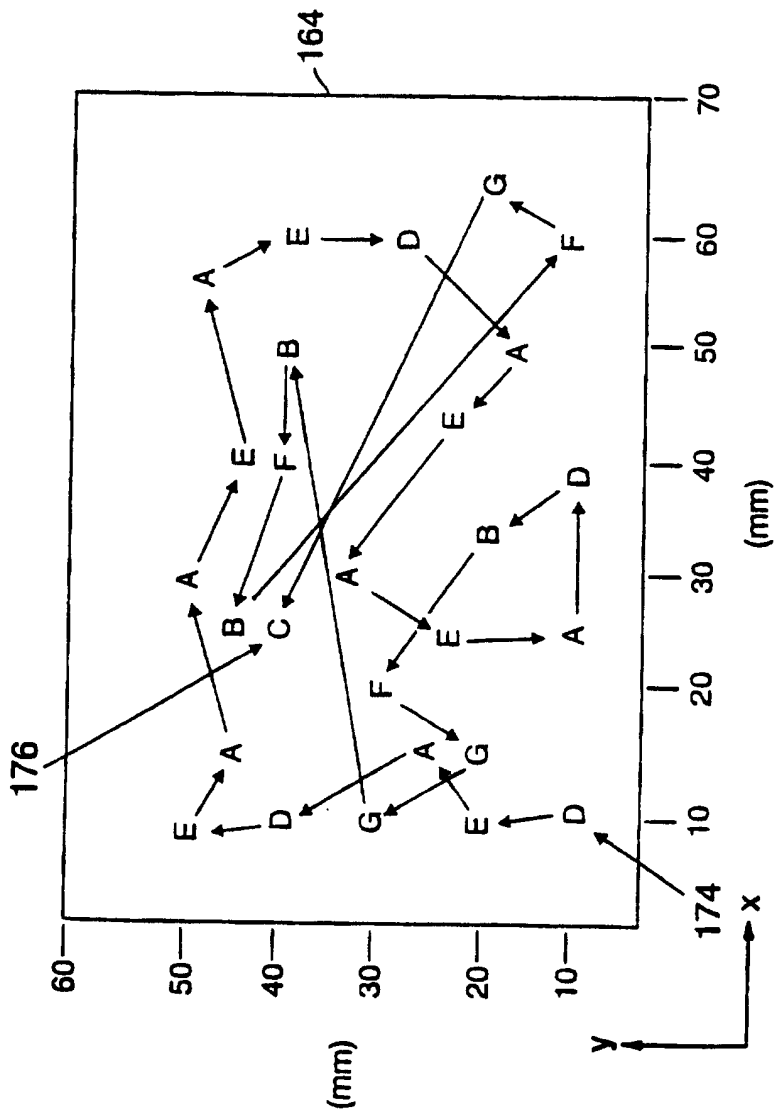


图 14B

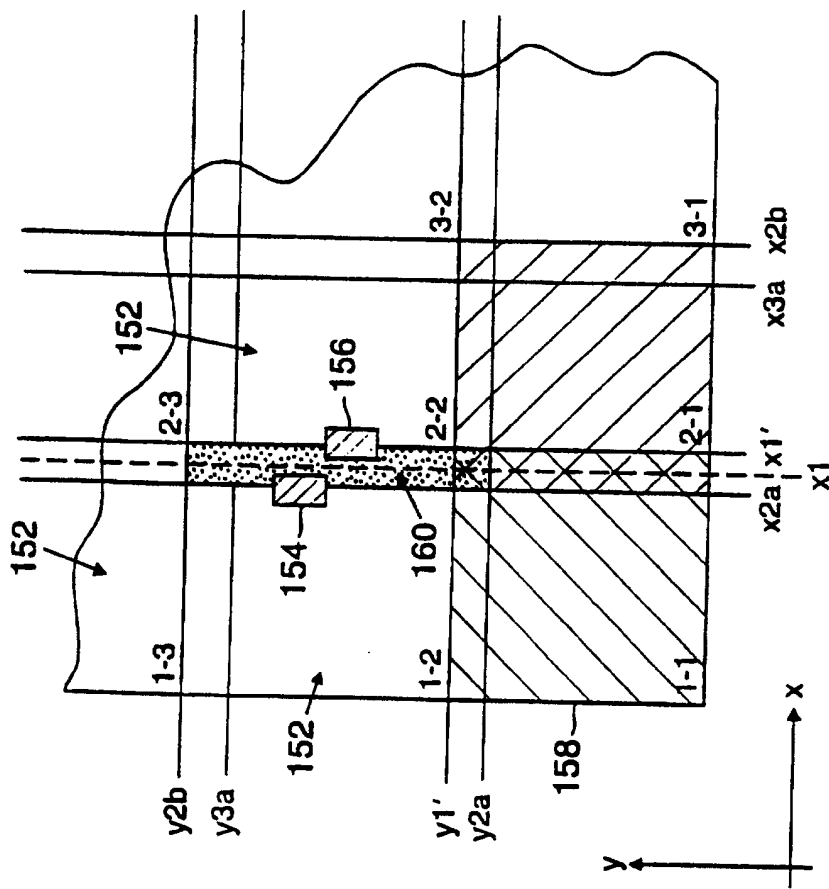


图 15