

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 17 年 6 月 30 日 (2005.6.30)

【公開番号】特開 2001-144213 (P2001-144213A)

【公開日】平成 13 年 5 月 25 日 (2001.5.25)

【出願番号】特願 平 11-325159

【国際特許分類第 7 版】

H 0 1 L 23/12

H 0 1 L 21/304

H 0 1 L 21/56

H 0 1 L 21/301

H 0 1 L 21/60

H 0 1 L 23/29

H 0 1 L 23/31

【F I】

H 0 1 L 23/12 L

H 0 1 L 21/304 6 0 1 Z

H 0 1 L 21/304 6 2 1 B

H 0 1 L 21/304 6 2 2 X

H 0 1 L 21/56 E

H 0 1 L 21/78 A

H 0 1 L 21/92 6 0 2 F

H 0 1 L 21/92 6 0 4 B

H 0 1 L 21/92 6 0 4 S

H 0 1 L 21/92 6 0 4 E

H 0 1 L 23/30 D

【手続補正書】

【提出日】平成 16 年 10 月 13 日 (2004.10.13)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

(a) 分割領域によって区画された複数のチップ形成領域を有する半導体ウエハであって、前記複数のチップ形成領域の各々が複数の半導体素子と複数のボンディングパッドとを有する半導体ウエハを準備する工程、

(b) 前記チップ形成領域の各々の複数のボンディングパッドに電氣的に接続された導体部を形成する工程、

(c) 前記分割領域に溝部を形成する工程、

(d) 前記溝部内を含む前記半導体ウエハの主面上に封止用絶縁膜を形成する工程、

(e) 前記半導体ウエハを前記溝部に沿って切断することにより、前記導体部が形成され、前記封止用絶縁膜の一部が側面に形成された複数の半導体チップを形成する工程、を含むことを特徴とする半導体装置の製造方法。

【請求項 2】

(a) 分割領域によって区画された複数のチップ形成領域を有する半導体ウエハであって、前記複数のチップ形成領域の各々が複数の半導体素子と複数のボンディングパッドと

を有する半導体ウエハを準備する工程、

(b) 前記チップ形成領域の各々の複数のボンディングパッドに電氣的に接続された導体部を形成する工程、

(c) 前記分割領域に溝部を形成する工程、

(d) 前記溝部内を含む前記半導体ウエハの主面上に封止用絶縁膜を形成する工程、

(e) 前記半導体ウエハの裏面を研磨し、前記溝部内に形成した封止用絶縁膜を前記溝部の底面から前記半導体ウエハの裏面に露出させる工程、

(f) 前記半導体ウエハを前記溝部に沿って切断することにより、前記導体部が形成され、前記封止用絶縁膜の一部が側面に形成された複数の半導体チップを形成する工程、を含むことを特徴とする半導体装置の製造方法。

【請求項3】

請求項1または2記載の半導体装置の製造方法であって、前記複数の半導体チップを形成する前に前記半導体ウエハの主面上の端子位置に半田バンプを電氣的に接続する工程を含むことを特徴とする半導体装置の製造方法。

【請求項4】

半導体チップの主面上に複数の半導体素子が形成された半導体装置であって、前記半導体チップの上面および側面が封止用絶縁膜で覆われ、下面には前記半導体チップの底面が露出する構造を有することを特徴とする半導体装置。

【請求項5】

請求項4記載の半導体装置であって、前記半導体チップの側面の一部または全面が封止用絶縁膜で覆われた構造を有することを特徴とする半導体装置。

【請求項6】

請求項4または5記載の半導体装置であって、前記半導体チップは封止用絶縁膜で覆われた後、下面が研磨された構造を有することを特徴とする半導体装置。

【請求項7】

(a) 分割領域によって区画された複数のチップ形成領域を有する半導体ウエハであって、前記複数のチップ形成領域の各々が複数の半導体素子と複数のボンディングパッドとを有する半導体ウエハを準備する工程、

(b) 前記チップ形成領域の各々の複数のボンディングパッドに接続される配線層を形成する工程、

(c) 前記配線層にメタルポストを形成する工程、

(d) 前記半導体ウエハの主面上に前記メタルポストの上面が露出するように封止用絶縁膜を形成する工程、

(e) 前記露出したメタルポスト上面に半田バンプを形成する工程、

(f) 前記半導体ウエハを切断することにより、複数の半導体チップを形成する工程、を含むことを特徴とする半導体装置の製造方法。