

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5259784号

(P5259784)

(45) 発行日 平成25年8月7日(2013.8.7)

(24) 登録日 平成25年5月2日(2013.5.2)

(51) Int.Cl.

F I

G 0 6 F 9/50 (2006.01)

G 0 6 F 9/46 4 6 5 A

請求項の数 9 (全 17 頁)

(21) 出願番号	特願2011-161936 (P2011-161936)	(73) 特許権者	000003078
(22) 出願日	平成23年7月25日(2011.7.25)		株式会社東芝
(62) 分割の表示	特願2007-117382 (P2007-117382)		東京都港区芝浦一丁目1番1号
の分割		(74) 代理人	100108855
原出願日	平成19年4月26日(2007.4.26)		弁理士 蔵田 昌俊
(65) 公開番号	特開2011-210282 (P2011-210282A)	(74) 代理人	100159651
(43) 公開日	平成23年10月20日(2011.10.20)		弁理士 高倉 成男
審査請求日	平成23年8月1日(2011.8.1)	(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 情報処理装置およびプログラム実行制御方法

(57) 【特許請求の範囲】

【請求項1】

第1の命令セットを有し、圧縮符号化された動画像データをデコードするデコード処理を実行可能な第1のプロセッサと、

前記第1の命令セットとは異なる第2の命令セットを有し、前記第1のプロセッサよりも前記デコード処理を高速に実行するように構成される第2のプロセッサと、

前記第2の命令セットを用いて記述され前記デコード処理を前記第2のプロセッサに実行させるための第1のプログラムモジュール、および前記第1の命令セットを用いて記述され前記デコード処理を前記第1のプロセッサに実行させるための第2のプログラムモジュールを含み、圧縮符号化された動画像データを再生する動画再生処理を実行するためのプログラムを格納する記憶部と、

前記プログラムによって前記動画再生処理を実行する場合、情報処理装置が前記情報処理装置内に設けられたバッテリーまたは外部電源のどちらによって駆動されているかを判別する手段と、

前記情報処理装置が前記外部電源によって駆動されている場合、前記第1のプログラムモジュールを前記第2のプロセッサに割り当てることによって前記デコード処理を前記第2のプロセッサに実行させ、前記情報処理装置が前記バッテリーによって駆動されている場合、前記第2のプログラムモジュールを前記第1のプロセッサに割り当てることによって前記デコード処理を前記第1のプロセッサに実行させる制御手段とを具備することを特徴とする情報処理装置。

【請求項 2】

前記制御手段は、前記情報処理装置が前記バッテリーによって駆動されている場合、前記第 2 のプロセッサを動作状態から前記動作状態よりも電力消費の少ない状態に移行させることを特徴とする請求項 1 記載の情報処理装置。

【請求項 3】

前記プログラムは、前記第 1 の命令セットを用いて記述され、前記デコード処理によってデコードされた動画データに対して施すべき所定の映像処理を前記第 1 のプロセッサに実行させる第 3 のプログラムモジュールをさらに含み、

前記制御手段は、前記情報処理装置が前記外部電源によって駆動されている場合、前記第 1 のプログラムモジュールを前記第 2 のプロセッサに割り当てることによって前記デコード処理を前記第 2 のプロセッサに実行させると共に前記第 3 のプログラムモジュールを前記第 1 のプロセッサに割り当てることによって前記映像処理を前記第 1 のプロセッサに実行させ、前記情報処理装置が前記バッテリーによって駆動されている場合、前記第 2 のプログラムモジュールを前記第 1 のプロセッサに割り当てることによって前記デコード処理を前記第 1 のプロセッサに実行させると共に前記第 1 のプロセッサによって実行すべき前記映像処理の中の少なくとも一部の処理を省略することを特徴とする請求項 1 記載の情報処理装置。

【請求項 4】

前記第 1 のプロセッサは、表示装置に表示されるべき画面を形成する映像信号を生成するグラフィクス処理プロセッサであり、

前記第 2 のプロセッサは、動画データストリームを処理するように構成されたメディア処理プロセッサであることを特徴とする請求項 1 記載の情報処理装置。

【請求項 5】

第 1 の命令セットを有し、汎用処理、ベクトル演算を含むグラフィクス演算処理、および圧縮符号化された動画データをデコードするデコード処理を実行可能なメインプロセッサと、

第 2 の命令セットを有し、前記グラフィクス演算処理および前記デコード処理を実行可能であり、且つ前記メインプロセッサよりも前記グラフィクス演算処理および前記デコード処理を高速に実行するように構成された第 1 のサブプロセッサと、

第 3 の命令セットを有し、前記グラフィクス演算処理および前記デコード処理を実行可能であり、且つ前記第 1 のサブプロセッサよりも前記デコード処理を高速に実行するように構成され、且つ前記第 1 のサブプロセッサよりも前記グラフィクス演算処理の処理性能が低い第 2 のサブプロセッサと、

前記第 3 の命令セットを用いて記述され圧縮符号化された動画データをデコードするためのデコード処理を前記第 2 のサブプロセッサに実行させるための第 1 のプログラムモジュールと、前記第 2 の命令セットを用いて記述され前記デコード処理を前記第 1 のサブプロセッサに実行させるための第 2 のプログラムモジュールと、前記第 2 の命令セットを用いて記述され前記デコード処理によってデコードされた動画データに対して施すべき所定の映像処理を前記第 1 のサブプロセッサに実行させる第 3 のプログラムモジュールと、前記第 1 の命令セットを用いて記述された制御用プログラムモジュールとを含み、圧縮符号化された動画データを再生する動画再生処理を実行するためのプログラムを格納する記憶部と、

前記プログラムによって前記動画再生処理を実行する場合、情報処理装置が前記情報処理装置内に設けられたバッテリーまたは外部電源のどちらによって駆動されているかを判別する手段と、

前記制御用プログラムモジュールを前記メインプロセッサに実行させることによって前記第 1 乃至第 3 のプログラムモジュールの実行を制御する制御手段であって、前記情報処理装置が前記外部電源によって駆動されている場合には、前記第 1 のプログラムモジュールを前記第 2 のサブプロセッサに割り当てると共に、前記第 3 のプログラムモジュールを前記第 1 のサブプロセッサに割り当て、前記情報処理装置が前記バッテリーによって駆動さ

10

20

30

40

50

れている場合には、前記第2のプログラムモジュールを前記第1のサブプロセッサに割り当てると共に、前記第2および第3のプログラムモジュールを前記第1のサブプロセッサに割り当て、且つ前記第2のサブプロセッサを動作状態から前記動作状態よりも電力消費の少ない状態に移行させる制御手段とを具備することを特徴とする情報処理装置。

【請求項6】

前記制御手段は、前記情報処理装置が前記バッテリーによって駆動されている場合には、前記第1のサブプロセッサによって実行すべき前記映像処理の中の少なくとも一部の処理を省略することを特徴とする請求項5記載の情報処理装置。

【請求項7】

第1の命令セットを有し、圧縮符号化された動画像データをデコードするデコード処理を実行可能な第1のプロセッサと、前記第1の命令セットとは異なる第2の命令セットを有し、前記第1のプロセッサよりも前記デコード処理を高速に実行するように構成される第2のプロセッサとを有する情報処理装置におけるプログラムの実行を制御するプログラム実行制御方法であって、

10

前記第2の命令セットを用いて記述され前記デコード処理を前記第2のプロセッサに実行させるための第1のプログラムモジュール、および前記第1の命令セットを用いて記述され前記デコード処理を前記第1のプロセッサに実行させるための第2のプログラムモジュールを含み、圧縮符号化された動画像データを再生する動画再生処理を実行するためのプログラムを入力するステップと、

前記プログラムによって前記動画再生処理を実行する場合、情報処理装置が前記情報処理装置内に設けられたバッテリーまたは外部電源のどちらによって駆動されているかを判別するステップと、

20

前記情報処理装置が前記外部電源によって駆動されている場合、前記第1のプログラムモジュールを前記第2のプロセッサに割り当てることによって前記デコード処理を前記第2のプロセッサに実行させ、前記情報処理装置が前記バッテリーによって駆動されている場合、前記第2のプログラムモジュールを前記第1のプロセッサに割り当てることによって前記デコード処理を前記第1のプロセッサに実行させる制御ステップとを具備することを特徴とするプログラム実行制御方法。

【請求項8】

前記制御ステップは、前記情報処理装置が前記バッテリーによって駆動されている場合、前記第2のプロセッサを動作状態から前記動作状態よりも電力消費の少ない状態に移行させることを特徴とする請求項7記載のプログラム実行制御方法。

30

【請求項9】

前記プログラムは、前記第1の命令セットを用いて記述され、前記デコード処理によってデコードされた動画像データに対して施すべき所定の映像処理を前記第1のプロセッサに実行させる第3のプログラムモジュールをさらに含み、

前記制御ステップは、前記情報処理装置が前記外部電源によって駆動されている場合、前記第1のプログラムモジュールを前記第2のプロセッサに割り当てることによって前記デコード処理を前記第2のプロセッサに実行させると共に前記第3のプログラムモジュールを前記第1のプロセッサに割り当てることによって前記映像処理を前記第1のプロセッサに実行させ、前記情報処理装置が前記バッテリーによって駆動されている場合、前記第2のプログラムモジュールを前記第1のプロセッサに割り当てることによって前記デコード処理を前記第1のプロセッサに実行させると共に前記第1のプロセッサによって実行すべき前記映像処理の中の少なくとも一部の処理を省略することを特徴とする請求項8記載のプログラム実行制御方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明はパーソナルコンピュータのような情報処理装置および同情報処理装置におけるプログラムの実行を制御するプログラム実行制御方法に関する。

50

【背景技術】

【0002】

近年、バッテリー駆動可能なパーソナルコンピュータが開発されている。この種のパーソナルコンピュータにおいては、電力消費の低減を図るためのパワーマネジメント技術が利用されている。

【0003】

また、最近では、パーソナルコンピュータにおいては、動画データのようなマルチメディアデータをリアルタイムに処理する必要性等から、処理性能の向上が求められている。このため、パーソナルコンピュータにおいても、マルチプロセッサシステム構成の採用が進められている。

10

【0004】

特許文献1には、複数のCPUを含むマルチプロセッサシステムにおいて、多くの処理能力を必要としない場合に、一つまたは複数のCPUを停止またはサスペンドすることにより、システムが必要とする処理能力を満たした上でシステム全体の消費電力を削減する技術が開示されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平11-202988号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0006】

しかし、特許文献1の技術はシステムが多くの処理能力を必要としない場合に省電力効果を得るという仕組みであり、システムが多くの処理能力を必要としている場合には何等省電力効果を得ることはできない。

【0007】

また、特許文献1のシステムは、複数のCPUが同一のアーキテクチャを有するものである場合を前提としており、互いに種類の異なる複数のプロセッサを含むヘテロジニアスマルチプロセッサシステムについては何等考慮されていない。

【0008】

30

ヘテロジニアスマルチプロセッサシステムにおいては、個々のプロセッサが担当すべき主たる役割が予め決められており、ある特定種の処理は、その処理性能に優れたプロセッサにのみ割り当てられる。また、通常、各プロセッサが有する命令セットの種類も異なる。このため、ある命令セットを用いて記述された処理は、その命令セットに対応するプロセッサでしか実行することができない。

【0009】

したがって、あるプロセッサの動作を単純に停止させると、そのプロセッサがサポートする命令セットを用いて記述された処理はもはや実行することが出来なくなってしまう。よって、あるプロセッサがサポートする命令セットを用いて記述された処理の実行が必要な場合には、たとえシステムの電力消費量を低減させることが必要な状況下においても、当該プロセッサを実際上停止することはできない。

40

【0010】

また、同一種の処理の量が多い場合には、それら処理の記述に用いられた命令セットをサポートする特定のプロセッサにのみ負荷が集中してしまう。この場合、例えば、動画データの再生処理のようなリアルタイム性が要求される処理を正常に実行することが出来なくなる可能性もある。

【0011】

本発明は上述の事情を考慮してなされたものであり、互いに種類の異なる複数のプロセッサを含むシステムにおける省電力化やシステム処理効率の向上を実現することが可能な情報処理装置およびプログラム実行制御方法を提供することを目的とする。

50

【課題を解決するための手段】

【0012】

上述の課題を解決するため、本発明の情報処理装置は、第1の命令セットを有し、圧縮符号化された動画像データをデコードするデコード処理を実行可能な第1のプロセッサと、前記第1の命令セットとは異なる第2の命令セットを有し、前記第1のプロセッサよりも前記デコード処理を高速に実行するように構成される第2のプロセッサと、前記第2の命令セットを用いて記述され前記デコード処理を前記第2のプロセッサに実行させるための第1のプログラムモジュール、および前記第1の命令セットを用いて記述され前記デコード処理を前記第1のプロセッサに実行させるための第2のプログラムモジュールを含み、圧縮符号化された動画像データを再生する動画再生処理を実行するためのプログラムを格納する記憶部と、前記プログラムによって前記動画再生処理を実行する場合、情報処理装置が前記情報処理装置内に設けられたバッテリまたは外部電源のどちらによって駆動されているかを判別する手段と、前記情報処理装置が前記外部電源によって駆動されている場合、前記第1のプログラムモジュールを前記第2のプロセッサに割り当てることによって前記デコード処理を前記第2のプロセッサに実行させ、前記情報処理装置が前記バッテリによって駆動されている場合、前記第2のプログラムモジュールを前記第1のプロセッサに割り当てることによって前記デコード処理を前記第1のプロセッサに実行させる制御手段とを具備することを特徴とする。

10

【0013】

また、本発明の情報処理装置は、第1の命令セットを有し、汎用処理、ベクトル演算を含むグラフィクス演算処理、および圧縮符号化された動画像データをデコードするデコード処理を実行可能なメインプロセッサと、第2の命令セットを有し、前記グラフィクス演算処理および前記デコード処理を実行可能であり、且つ前記メインプロセッサよりも前記グラフィクス演算処理および前記デコード処理を高速に実行するように構成された第1のサブプロセッサと、第3の命令セットを有し、前記グラフィクス演算処理および前記デコード処理を実行可能であり、且つ前記第1のサブプロセッサよりも前記デコード処理を高速に実行するように構成され、且つ前記第1のサブプロセッサよりも前記グラフィクス演算処理の処理性能が低い第2のサブプロセッサと、前記第3の命令セットを用いて記述され圧縮符号化された動画像データをデコードするためのデコード処理を前記第2のサブプロセッサに実行させるための第1のプログラムモジュールと、前記第2の命令セットを用いて記述され前記デコード処理を前記第1のサブプロセッサに実行させるための第2のプログラムモジュールと、前記第2の命令セットを用いて記述され前記デコード処理によってデコードされた動画像データに対して施すべき所定の映像処理を前記第1のサブプロセッサに実行させる第3のプログラムモジュールと、前記第1の命令セットを用いて記述された制御用プログラムモジュールとを含み、圧縮符号化された動画像データを再生する動画再生処理を実行するためのプログラムを格納する記憶部と、前記プログラムによって前記動画再生処理を実行する場合、情報処理装置が前記情報処理装置内に設けられたバッテリまたは外部電源のどちらによって駆動されているかを判別する手段と、前記制御用プログラムモジュールを前記メインプロセッサに実行させることによって前記第1乃至第3のプログラムモジュールの実行を制御する制御手段であって、前記情報処理装置が前記外部電源によって駆動されている場合には、前記第1のプログラムモジュールを前記第2のサブプロセッサに割り当てると共に、前記第3のプログラムモジュールを前記第1のサブプロセッサに割り当て、前記情報処理装置が前記バッテリによって駆動されている場合には、前記第2のプログラムモジュールを前記第1のサブプロセッサに割り当てると共に、前記第2および第3のプログラムモジュールを前記第1のサブプロセッサに割り当て、且つ前記第2のサブプロセッサを動作状態から前記動作状態よりも電力消費の少ない状態に移行させる制御手段とを具備することを特徴とする。

20

30

40

【発明の効果】

【0014】

本発明によれば、互いに種類の異なる複数のプロセッサを含むシステムにおける省電力

50

化やシステム処理効率の向上を実現することが可能となる。

【図面の簡単な説明】

【0015】

【図1】本発明の一実施形態に係るコンピュータの概観を示す斜視図。

【図2】図1のコンピュータのシステム構成の例を示すブロック図。

【図3】図1のコンピュータで実行されるAVアプリケーションプログラムの機能構成の例を示す図。

【図4】図1のコンピュータのシステム構成の他の例を示すブロック図。

【図5】図1のコンピュータに設けられた各プロセッサの特徴を説明するための図。

【図6】図1のコンピュータに各プロセッサに対する処理の割り当ての例を示す図。

【図7】図1のコンピュータに各プロセッサに対する処理の割り当ての別の例を示す図。

【図8】図1のコンピュータによって実行される動画再生処理の手順を示すフローチャート。

【図9】図1のコンピュータにおけるソフトウェアとハードウェアとの関係の例を示す図。

。

【図10】図1のコンピュータのさらに他のシステム構成の例を示す図。

【図11】図10のシステムに適用される動画再生処理の手順を示すフローチャート。

【発明を実施するための形態】

【0016】

以下、図面を参照して、本発明の実施形態を説明する。

まず、図1および図2を参照して、本発明の一実施形態に係る情報処理装置の構成について説明する。この情報処理装置は、例えば、バッテリー駆動可能なノートブック型の携帯型パーソナルコンピュータ10として実現されている。

【0017】

図1はコンピュータ10のディスプレイユニットを開いた状態における斜視図である。本コンピュータ10は、コンピュータ本体11と、ディスプレイユニット12とから構成されている。ディスプレイユニット12には、LCD (Liquid Crystal Display) 17から構成される表示装置が組み込まれている。

【0018】

ディスプレイユニット12は、コンピュータ本体11に対して、コンピュータ本体11の上面が露出される開放位置と上面がディスプレイユニット12によって覆われる閉塞位置との間を回動自在に取り付けられている。コンピュータ本体11はバッテリーが取り外し自在に装着可能な薄い箱形の筐体を有している。

【0019】

コンピュータ本体11の上面にはキーボード13、本コンピュータ10をパワーオン／オフするためのパワーボタンスイッチ14、およびタッチパッド15などが配置されている。

。

【0020】

次に、図2を参照して、本コンピュータ10のシステム構成について説明する。

【0021】

本コンピュータ10は、図2に示されているように、CPU111、ノースブリッジ114、システムメモリ（主メモリと称されることもある）115、グラフィックスプロセッシングユニット（GPU）116、サウスブリッジ117、BIOS-ROM120、ハードディスクドライブ（HDD）121、光ディスクドライブ（ODD）122、メディアプロセッシングユニット（MPU）123、ローカルメモリ124、TVチューナ125、エンベデッドコントローラ／キーボードコントローラIC（EC／KBC）140、および電源回路141等を備えている。

【0022】

このように、本コンピュータ10は、CPU111、GPU116、およびMPU123という3つの異なる種類のプロセッサが設けられたヘテロジニアスマルチプロセッサシ

10

20

30

40

50

システムである。CPU 111、GPU 116、およびMPU 123は互いに異なる命令セットを有しており、またCPU 111、GPU 116、およびMPU 123それぞれのアーキテクチャも互いに異なっている。

【0023】

CPU 111は本コンピュータ10の動作を制御するために設けられたプロセッサ（メインプロセッサ）であり、HDD 121からシステムメモリ 115にロードされる、オペレーティングシステムおよび各種アプリケーションプログラムを実行する。本コンピュータ10においては、システムメモリ 115にロードされて実行されるアプリケーションプログラムの一つとして、AVアプリケーションプログラム 101が予めHDD 121のような記憶部にインストールされている。このAVアプリケーションプログラム 101は、
10 放送番組データの再生・録画処理、およびDVDタイトルのような動画データデータの再生等を実行するためのプログラムである。

【0024】

CPU 111は汎用のプロセッサとして機能し、ベクトル演算のような特別な演算処理ではなく、通常のアプリケーション／オペレーティングシステムの処理のような制御処理を主として実行する。また、CPU 111は、BIOS-ROM 120に格納されたBIOS（Basic Input Output System）も実行する。BIOSはハードウェア制御のためのプログラムである。このBIOSは、本コンピュータ10の各種システム状態を管理する機能も有している。

【0025】

ノースブリッジ 114はCPU 111のローカルバスとサウスブリッジ 117との間を接続するブリッジデバイスである。ノースブリッジ 114には、主メモリ 115をアクセス制御するメモリコントローラも内蔵されている。また、ノースブリッジ 114には、PCI Expressバスなどを介してGPU 116にも接続されている。

【0026】

GPU 116は、グラフィクス演算機能を有しており、本コンピュータ10のディスプレイモニタとして使用されるLCD 17等の表示装置に表示されるべき画面を形成する映像信号を生成するグラフィクス処理プロセッサ（サブプロセッサ）である。GPU 116は、汎用プロセッサであるCPU 111とは異なる命令セットを有しており、ベクトル演算を含む2次元または3次元のグラフィクス演算処理をCPU 111よりも高速に実行することが出来る。また、GPU 116は、表示装置に表示されるべき映像の画質を改善するための画質改善処理（例えば、平滑化のためのフィルタリング処理、白／黒伸張処理、インターレース／プログレッシブ変換処理、スケーリング処理、LCDオーバードライブ処理、等）、圧縮符号化された動画データをデコードするデコード処理、動画データを圧縮符号化するエンコード処理、等も実行することができる。GPU 116にベクトル演算・画質改善・動画デコード・動画エンコードなどの処理を実行させるためには、GPU 116の命令セットを用いて記述された専用のプログラムモジュール（バイナリコード）が必要となる。ビデオメモリ（VRAM） 116AはGPU 116の作業メモリとして用いられる。

【0027】

サウスブリッジ 117は、ハードディスクドライブ（HDD） 121および光ディスクドライブ（ODD） 122を制御するためのIDE（Integrated Drive Electronics）コントローラやSerial ATAコントローラを内蔵している。また、サウスブリッジ 117には、MPU 123およびTVチューナ 125が接続されている。

【0028】

MPU 123は、主に動画デコード・動画エンコードなどを処理するプロセッサ（サブプロセッサ）であり、CPU 111およびGPU 116それぞれとは異なる命令セットを有している。MPU 123は、動画データストリームを処理するための演算処理（動画デコード・動画エンコードなど）をCPU 111およびGPU 116よりも高速に実行するように構成されている。ローカルメモリ 124はMPU 123の作業用メモリとして用
50

いられる。MPU 123に動画像データストリームを処理するための演算処理を実行させるためには、MPU 123の命令セットを用いて記述された専用のプログラムモジュール（バイナリコード）が必要となる。

【0029】

TVチューナ125は、放送信号によって放送される放送番組データを受信する。TVチューナ125は、アナログ放送信号によって放送される放送番組データを受信するアナログTVチューナ、または地上波デジタル放送信号によって放送される放送番組データを受信するデジタルTVチューナから構成されている。

【0030】

エンベデッドコントローラ／キーボードコントローラIC（EC/KBC）140は、電力管理のためのエンベデッドコントローラと、キーボード（KB）13およびタッチパッド15を制御するためのキーボードコントローラとが集積された1チップマイクロコンピュータである。EC/KBC 140には、本コンピュータ10が電源オフされた状態においても、電源回路141から常に動作電源が供給される。

10

【0031】

このEC/KBC 140は、ユーザによるパワーボタンスイッチ14の操作に応じて本コンピュータ10をパワーオン／パワーオフする機能を有している。本コンピュータ10のパワーオン／パワーオフの制御は、EC/KBC 140と電源回路141との共同動作によって実行される。電源回路141は、コンピュータ本体11に装着されたバッテリー142からの電力、またはコンピュータ本体11に外部電源として接続されるACアダプタ143からの電力を用いて、各コンポーネントへの動作電源を生成する。

20

【0032】

本コンピュータ10は、バッテリー142によって駆動されるバッテリー駆動モードと、外部電源によって駆動されるACアダプタ駆動モード（または単にAC駆動モードと云う）との両モードを有している。ACアダプタ143が本コンピュータ10に接続されている場合つまり外部電源が本コンピュータ10に供給されている場合には、電源回路141はACアダプタ143からの電力を用いて動作電源を生成し、これによって本コンピュータ10はACアダプタ駆動モードで動作する。一方、ACアダプタ143が本コンピュータ10に接続されていない場合つまり外部電源が本コンピュータ10に供給されていない場合には、電源回路141はバッテリー142からの電力を用いて動作電源を生成し、これによって本コンピュータ10はバッテリー駆動モードで動作する。

30

【0033】

EC/KBC 140には、本コンピュータ10がバッテリー駆動モード／ACアダプタ駆動モードのどちらのモードで現在動作しているかを示すステータスデータを格納するレジスタが設けられており、OSおよびアプリケーションプログラムから当該ステータスデータを参照することが可能である。

【0034】

通常、バッテリー駆動時は、ACアダプタ駆動時と比較して、放電容量の制限によりシステム全体の消費電力を低い状態に維持する必要がある。たとえば、ACアダプタ駆動時には100%の性能で動作させられても、バッテリー駆動時には70%の性能に抑えることが必要とされる。このため、本コンピュータ10においては、バッテリー駆動モードにおいては、複数のプロセッサの内の一つ、例えば、MPU 123を、その通常動作状態よりも電力消費の少ない状態（スリープ状態）に設定する機能が設けられている。スリープ状態はMPU 123が動作停止されている状態であり、MPU 123は命令／処理を実行しない。この場合、MPU 123に割り当てられるべき、例えば動画像デコード処理のような処理は、別のプロセッサ、例えば、GPU 116によって実行される。

40

【0035】

これを実現するため、AVアプリケーションプログラム101には、MPU 123に所定の演算処理を含む処理（デコード処理等）を実行させるための第1のプログラムモジュールと、同一の処理をGPU 116に実行させるための第2のプログラムモジュールとが

50

含まれている。第1のプログラムモジュールはMPU123の命令セットを用いて記述されており、また第2のプログラムモジュールはGPU116の命令セットを用いて記述されている。AVアプリケーションプログラム101は、第1のプログラムモジュールをMPU123に割り当てることによって動画像デコード処理等をMPU123に実行させるモード（第1モード）と、第2のプログラムモジュールをGPU116に割り当てることによって動画像デコード処理等をGPU116に実行させるモード（第2モード）とを有しており、これら2つのモードを選択的に切り替えることができる。これにより、ACアダプタ駆動モードにおいては第1モードを選択して、動画像デコード処理等をMPU123に実行させることにより、システム性能を最大限に活用でき、またバッテリ駆動モードにおいては第2モードを選択して、動画像デコード処理等をGPU116に実行させることにより、リアルタイム処理が必要な動画像再生処理に破綻を来すことなく、MPU123を動作停止させて省電力化を図ることが可能となる。

10

【0036】

次に、図3を参照して、AVアプリケーションプログラム101の具体的な機能構成の例について説明する。

【0037】

AVアプリケーションプログラム101は、デコード用プログラムモジュール201、デコード用プログラムモジュール202、画質改善用プログラムモジュール203、制御用プログラムモジュール204、およびエンコード用プログラムモジュール205等を備えている。

20

【0038】

デコード用プログラムモジュール201は、MPU123に動画像デコード処理を実行させるためのプログラムモジュール（タスク）であり、MPU123がサポートする命令セットを用いて記述されている。デコード用プログラムモジュール202は、GPU116に動画像デコード処理を実行させるためのプログラムモジュール（タスク）であり、GPU116がサポートする命令セットを用いて記述されている。

【0039】

画質改善用プログラムモジュール203は、動画像デコード処理によってデコードされた動画像データに施すべき映像処理としての画質改善処理をGPU116に実行させるためのプログラムモジュールであり、GPU116がサポートする命令セットを用いて記述されている。

30

【0040】

制御用プログラムモジュール204は、AVアプリケーションプログラム101の振る舞い、すなわち動画像デコード処理および画質改善処理等の処理の制御をCPU111に実行させるためのプログラムモジュールであり、GPU116がサポートする命令セットを用いて記述されている。この制御用プログラムモジュール204は、システムステータスデータ等に応じて、AVアプリケーションプログラム101を実行するためのモードを、デコード用プログラムモジュール201をMPU123に割り当てる第1モードと、デコード用プログラムモジュール202をGPU116に割り当てる第2モードとの間で切り替えることが出来る。

40

【0041】

エンコード用プログラムモジュール205は、MPU123に動画像データを圧縮符号化するための動画像エンコード処理を実行させるためのプログラムモジュール（タスク）であり、MPU123がサポートする命令セットを用いて記述されている。

【0042】

例えば、放送番組データを再生しながら録画する場合のように、動画像デコード処理と動画像エンコード処理を同時に実行する必要がある場合においては、もし動画像デコード処理と動画像エンコード処理の双方をMPU123に割り当てると、MPU123に負荷が集中し、これによって録画・再生処理をリアルタイムに実行できなくなる場合がある。このため、動画像デコード処理と動画像エンコード処理を同時に実行する必要がある場合

50

においては、制御用プログラムモジュール204は、デコード用プログラムモジュール201をMPU123に割り当てる代わりに、デコード用プログラムモジュール202をGPU116に割り当てる。これにより、録画・再生処理をリアルタイムに実行することが可能となる。

【0043】

図4には、本コンピュータ10のシステム構成の他の例が示されている。

【0044】

図4においては、CPU111、GPU116、およびMPU123が1チップ上に集積形成されたヘテロジニアスマルチコアプロセッサ100が設けられている。CPU111、GPU116、およびMPU123はそれぞれコアとして実現されている。ヘテロジニアスマルチコアプロセッサ100にはメモリインタフェース301も内蔵されており、CPU111、GPU116、およびMPU123はメモリインタフェース301を介してシステムメモリ115をアクセスする。

10

【0045】

図4の構成においても、バッテリー駆動時においては、例えば、MPU123へのクロック信号の供給を停止したり、MPU123への動作電源の供給を停止すること等により、MPU123を動作停止させることができる。

【0046】

次に、図5を参照して、3つのプロセッサ、つまりCPU111、GPU116、およびMPU123それぞれの特徴について説明する。

20

【0047】

上述したように、CPU111は汎用プロセッサであるので、OSや通常アプリケーションのような汎用処理については高速に実行することができるが、ベクトル演算、動画像デコード、動画像エンコードの処理速度は低速であり、また画質改善処理は実際上実行することはできない。

【0048】

またGPU116は、ベクトル演算、画質改善処理については高速に実行することができ、また動画像デコード、動画像エンコードも処理可能であるが、高い柔軟性が必要とされる汎用処理については実際上実行することはできない。

【0049】

30

またMPU123は、動画像デコード、動画像エンコードについてはCPU111およびGPU116よりも高速に実行することができ、またベクトル演算、画質改善処理についてはMPU123よりも処理速度は低いものの処理可能であるが、高い柔軟性が必要とされる汎用処理については実際上実行することはできない。

【0050】

図6は、本コンピュータ10の電源接続状態に応じた各プロセッサの動作を示している。

【0051】

ACアダプタ駆動時には、システムは100%の性能を使用することができるため、MPU123を動作させることができる。このため、動画再生処理を行う場合には、TVアプリケーションプログラム101は、デコード用プログラムモジュール201をMPU123に割り当てることによって動画デコード処理をMPU123に処理させ、画質改善用プログラムモジュール203をGPU116に割り当てることによって画質改善処理をGPU116に処理させる。これにより、好適な画質で動画を再生させることが可能になる。

40

【0052】

一方、バッテリー駆動時には、バッテリー容量の制限によりMPU123を動作させることは困難である。また、動画デコード処理はリアルタイムでの処理が必要であり、CPU111に処理させるとコマ落ちなどの不具合が発生する。このため、TVアプリケーションプログラム101は、デコード用プログラムモジュール202をGPU116に割り当て

50

ることによって動画デコード処理をGPU116に処理させると共に、GPU116によって実行すべき画質改善処理の中の少なくとも一部の処理を省略する。このように、ACアダプタ駆動時にはMPU123で行っていた処理を、バッテリー駆動時にはGPU116に振り分け、且つGPU116によって実行すべき画質改善処理の中の少なくとも一部の処理を省略することにより、画質は劣るもののリアルタイム処理を維持することが可能となる。

【0053】

図7は、動画を再生する場合、および動画の再生・録画を同時に実行する場合それぞれに対応する各プロセッサの動作を示している。

【0054】

たとえばACアダプタ起動時であっても、各プロセッサの処理性能には限界がある。このため、動画の再生と録画を同時にリアルタイムに行うことができない場合がある。動画再生のみを行う場合には、動画デコード処理はMPU123によって実行されるが、録画と同時に再生を行う場合には、動画デコード処理（再生）はGPU116に処理させ、動画エンコード処理（録画）はMPU123に処理させる。また、GPU116によって処理すべき画質改善処理の中の少なくとも一部の処理は省略する。これにより、画質は劣るものの録画・再生のリアルタイム処理を実行することが可能となる。

【0055】

また、バッテリー駆動時においては、動画の再生と録画を同時にリアルタイムに行うことはできないので、例えば放送銀組等の録画を優先させる場合には、動画エンコード処理（録画）をMPU123に実行させ、動画再生処理、つまり動画デコード処理および画質改善処理については中止される。

【0056】

次に、図8のフローチャートを参照して、AVアプリケーションプログラム101によって実行される動画再生処理の手順を説明する。

【0057】

動画再生処理を実行する場合、まず、CPU111によってAVアプリケーションプログラム101がHDD121から入力され、システムメモリ115にロードされる。そして、CPU111は、AVアプリケーションプログラム101の制御用プログラムモジュール204を実行する。

【0058】

制御用プログラムモジュール204は、まず、EC/KBC140内のレジスタを参照して、本コンピュータ10がACアダプタ駆動モードおよびバッテリー駆動モードのどちらで動作しているかを判別する（ステップS101）。

【0059】

ACアダプタ駆動モードである場合には、制御用プログラムモジュール204は、MPU123用のデコードプログラムであるデコード用プログラムモジュール201をコールして、そのデコード用プログラムモジュール201を例えばOSを介してMPU123に割り当てることにより、動画デコード処理をMPU123に実行させる（ステップS102）。ステップS102では、例えば、CPU111またはMPU123によって、システムメモリ115上のデコード用プログラムモジュール201がMPU123のローカルメモリ124に転送され、そして、MPU123によってデコード用プログラムモジュール201が実行される。

【0060】

そして、制御用プログラムモジュール204は、画質改善用プログラムモジュール203をコールして、その画質改善用プログラムモジュール203を例えばOSを介してGPU116に割り当てることにより、デコードされた動画像データに施すべき映像処理である画質改善処理をGPU116に実行させる（ステップS103）。ステップS103では、例えば、CPU111またはMPU123によって、システムメモリ115上の画質改善用プログラムモジュール203がGPU116またはVRAM116Aに転送され、

10

20

30

40

50

そして、GPU 116によって画質改善用プログラムモジュール203が実行される。

【0061】

これにより、MPU 123とGPU 116との共同動作により、動画再生処理が実行される（ステップS107）。

【0062】

一方、バッテリー駆動モードである場合には、制御用プログラムモジュール204は、例えば、BIOSまたはOSと共同して、MPU 123をスリープ状態に設定する（ステップS104）。制御用プログラムモジュール204は、GPU 116用のデコードプログラムであるデコード用プログラムモジュール202をコールして、そのデコード用プログラムモジュール202を例えばOSを介してGPU 116に割り当てることにより、動画デコード処理をGPU 116に実行させる（ステップS105）。ステップS105では、例えば、CPU 111またはMPU 123によって、システムメモリ115上のデコード用プログラムモジュール202がGPU 116またはVRAM 116Aに転送され、そして、GPU 116によってデコード用プログラムモジュール202が実行される。

10

【0063】

そして、制御用プログラムモジュール204は、画質改善用プログラムモジュール203をコールして、その画質改善用プログラムモジュール203を例えばOSを介してGPU 116に割り当てることにより、デコードされた動画像データに施すべき映像処理である画質改善処理をGPU 116に実行させる（ステップS106）。この場合、例えば制御用プログラムモジュール204の制御の下、画質改善処理内の少なくとも一部の処理の実行は必要に応じて省略される。このような省略は、例えば、画質改善用プログラムモジュール203内に特定の処理をスキップさせる機能を持たせること等によって実行することが出来る。もちろん、制御用プログラムモジュール204の制御の下、画質改善処理全ての機能を無効化してもよい。

20

【0064】

このようにして、GPU 116によって動画再生処理が実行される（ステップS107）。

【0065】

動画再生処理中にACアダプタの着脱のような電源ソースの切替が発生すると、例えば、EC/KBC 140からCPU 111にシステム管理割り込み信号SMIが発行される。この割り込み信号SMIの発生に応答して、BIOSは電源ソースの切替が発生したことを制御用プログラムモジュール204に通知する。この通知に응答して、制御用プログラムモジュール204は電源ソースの切替の有無を判定する。電源ソースの切替が発生したならば（ステップS108のYES）、制御用プログラムモジュール204は、ステップS101の処理に戻り、現在の電源モードがACアダプタ駆動モードおよびバッテリー駆動モードのいずれであるかを判別し、そして、その判別結果に応じて、デコード処理を実行すべきプロセッサをGPU 116とMPU 123との間で切り替えると共に、必要に応じて画質改善処理の内容を変更する。

30

【0066】

図9には、ソフトウェアとハードウェアとの関係の例が示されている。

40

【0067】

AVアプリケーションプログラム101は、OSを介して、または直接に、GPU 116、MPU 123、およびEC/KBC 140等にアクセスすることができる。また、AVアプリケーションプログラム101はBIOSとのインタフェースも有しており、BIOSから現在の電源モードのような様々なシステム情報を取得することができる。

【0068】

図10は、本コンピュータ10のシステム構成の他の例が示されている。

【0069】

図10においては、MPU 123およびローカルメモリ124は、コンピュータ本体11が取り外し自在に装着可能な拡張ユニットであるドッキングステーション20内に設け

50

られている。コンピュータ本体 11 がドッキングステーション 20 に装着された状態においては、MPU 123 およびローカルメモリ 124 をコンピュータ 10 のハードウェアリソースとして使用することが出来、またドッキングステーション 20 に接続された AC アダプタ 143 から供給される電力によって、コンピュータ 10 は AC 駆動モードで動作する。

【0070】

この構成においては、ドッキングの有無に応じて、各プロセッサに割り当てる処理の内容が変更される。

【0071】

以下、図 11 のフローチャートを参照して、図 10 のシステム構成に適用される動画再生処理の手順を説明する。

10

【0072】

AV アプリケーションプログラム 101 の制御用プログラムモジュール 204 は、まず、BIOS 等との通信によって、本コンピュータ 10 にドッキングステーション 20 が接続されているか否かを判別する（ステップ S201）。

【0073】

ドッキングステーション 20 が接続されている場合には、制御用プログラムモジュール 204 は、MPU 123 用のデコードプログラムであるデコード用プログラムモジュール 201 をコールして、そのデコード用プログラムモジュール 201 を例えば OS を介して MPU 123 に割り当てることにより、動画デコード処理を MPU 123 に実行させる（ステップ S202）。そして、制御用プログラムモジュール 204 は、画質改善用プログラムモジュール 203 をコールして、その画質改善用プログラムモジュール 203 を例えば OS を介して GPU 116 に割り当てることにより、デコードされた動画像データに施すべき映像処理である画質改善処理を GPU 116 に実行させる（ステップ S203）。これにより、MPU 123 と GPU 116 との共同動作により、動画再生処理が実行される（ステップ S206）。

20

【0074】

一方、ドッキングステーション 20 が接続されていない場合には、制御用プログラムモジュール 204 は、GPU 116 用のデコードプログラムであるデコード用プログラムモジュール 202 をコールして、そのデコード用プログラムモジュール 202 を例えば OS を介して GPU 116 に割り当てることにより、動画デコード処理を GPU 116 に実行させる（ステップ S204）。そして、制御用プログラムモジュール 204 は、画質改善用プログラムモジュール 203 をコールして、その画質改善用プログラムモジュール 203 を例えば OS を介して GPU 116 に割り当てることにより、デコードされた動画像データに施すべき映像処理である画質改善処理を GPU 116 に実行させる（ステップ S205）。この場合、例えば制御用プログラムモジュール 204 の制御の下、画質改善処理内の少なくとも一部の処理の実行は必要に応じて省略される。もちろん、画質改善処理全ての機能を無効化してもよい。このようにして、GPU 116 によって動画再生処理が実行される（ステップ S206）。

30

【0075】

動画再生処理中にドッキングステーション 20 の着脱のようなドッキング状態の変化が発生すると、例えば、EC/KBC 140 から CPU 111 にシステム管理割り込み信号 SMI が発行される。この割り込み信号 SMI の発生にตอบสนองして、BIOS はドッキング状態の変化が発生したことを制御用プログラムモジュール 204 に通知する。この通知にตอบสนองして、制御用プログラムモジュール 204 は、ドッキング状態の変化の有無を判別する。ドッキング状態の変化が発生したならば（ステップ S207 の YES）、制御用プログラムモジュール 204 は、ステップ S201 の処理に戻り、現在のドッキング状態を判別し、そして、その判別結果に応じて、デコード処理を実行すべきプロセッサを GPU 116 と MPU 123 との間で切り替えると共に、必要に応じて画質改善処理の内容を変更する。

40

50

【0076】

以上のように、本実施形態においては、電源ソース、MPUの有無、およびMPUの負荷のような各種システム状態に応じて、動画像デコード処理等の特定の処理をGPU116とMPU123とに選択的に割り当てて実行させることが出来る。よって、MPU123を動作停止させた状態でも動画像データの再生処理を正常に実行することが可能となり、システムの省電力化を実現できる。さらに、動画像デコード処理をGPU116に実行させる場合には、デコードされた動画像データに施すべき映像処理の一部または全てを省略してGPU116の負荷を低減させることで、GPU116の性能を動画像デコード処理に集中させることができ、コマ落ちの発生等を防止することができる。

【0077】

10

また、動画像の録画と再生を同時に実行する場合には、動画像デコード処理を実行すべはプロセッサをMPU123からGPU116に変更すると共に、MPU123に動画像エンコード処理を実行させることで、MPU123の負荷の増大を防止することが可能となり、システム全体としてのシステム処理効率の向上を図ることが可能となる。

【0078】

なお、本実施形態では、デコード処理をMPU123またはGPU116に選択的に実行させる場合を説明したが、デコード処理に限らず、GPUとMPUとで演算処理性能の異なる処理であれば、当該処理をMPU123またはGPU116に選択的に実行させることにより、同様の効果を得ることができる。

【0079】

20

また、本発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に構成要素を適宜組み合わせてもよい。

【符号の説明】

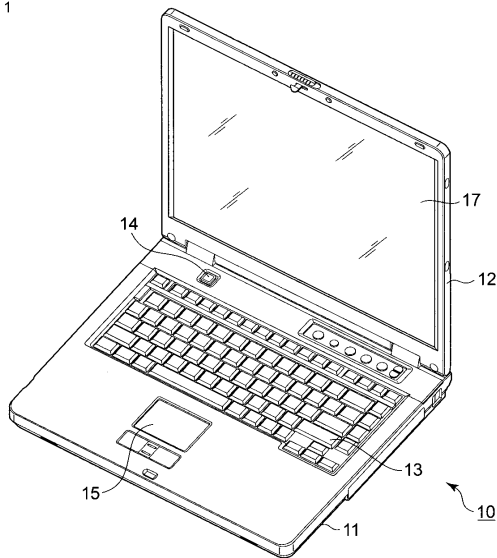
【0080】

10…コンピュータ、111…CPU、116…GPU、123…MPU、201、202…デコード用プログラムモジュール、203…画質改善用プログラムモジュール、204…制御用プログラムモジュール。

30

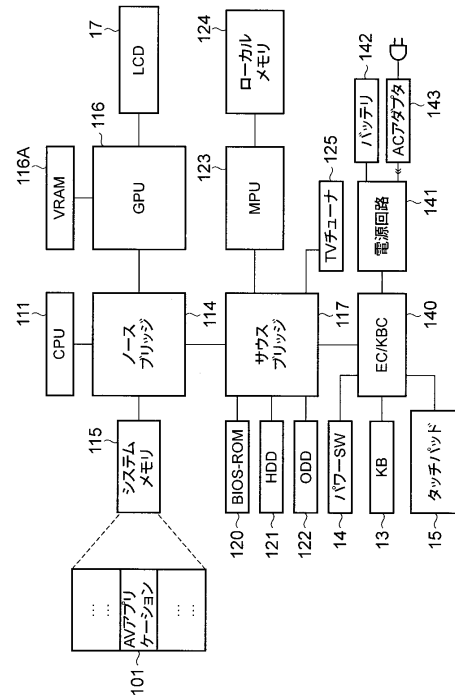
【図 1】

図 1



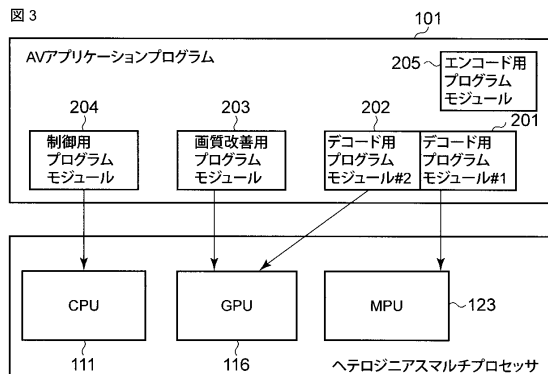
【図 2】

図 2



【図 3】

図 3



【図 5】

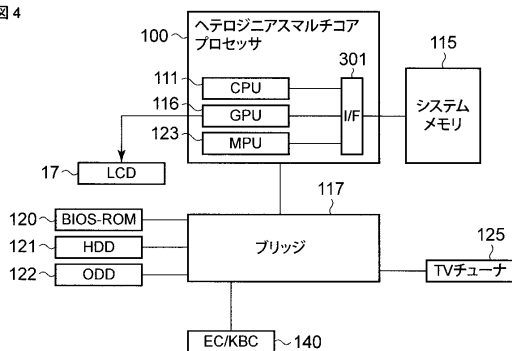
図 5

	CPU	GPU	MPU
汎用処理	◎	×	×
ベクトル演算	△	◎	○
画質改善	×	◎	○
動画デコード	△	○	◎
動画エンコード	△	○	◎

◎ : 高速に処理可能
 ○ : 処理可能
 △ : 処理可能だが低速
 × : 処理できない

【図 4】

図 4



【図 6】

図 6

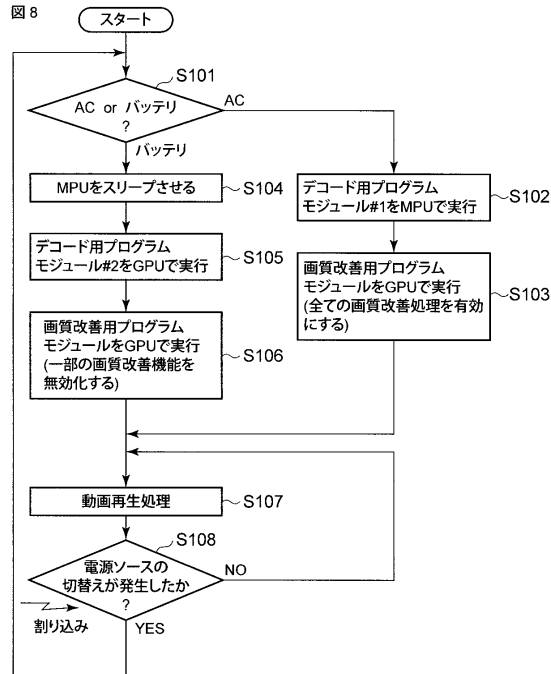
	AC駆動時	バッテリー駆動時
動画デコード処理	MPUで処理する	GPUで処理する
画像改善処理	GPUで処理する	画質改善機能を無効にする

【図 7】

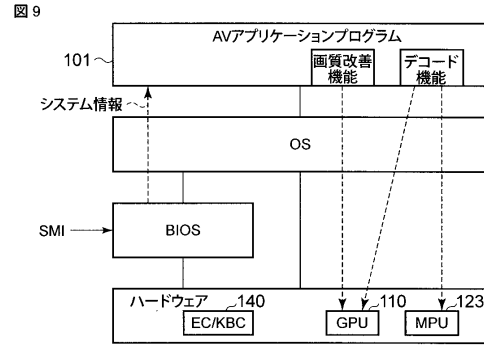
図 7

	AC駆動時		バッテリー駆動時
	再生のみ	録画・再生同時処理	録画・再生同時処理
動画デコード処理	MPUで処理する	GPUで処理する	STOP
動画エンコード処理	—	MPUで処理する	MPUで処理
画像改善処理	GPUで処理する	—	STOP

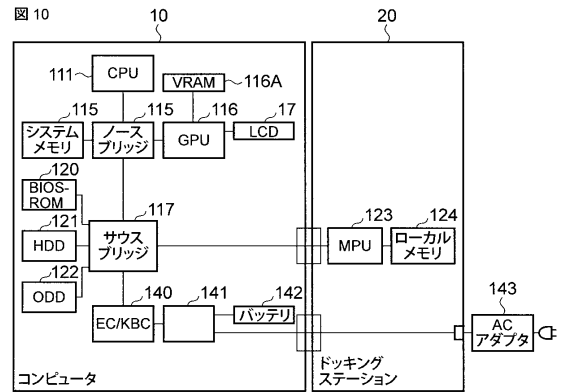
【図 8】



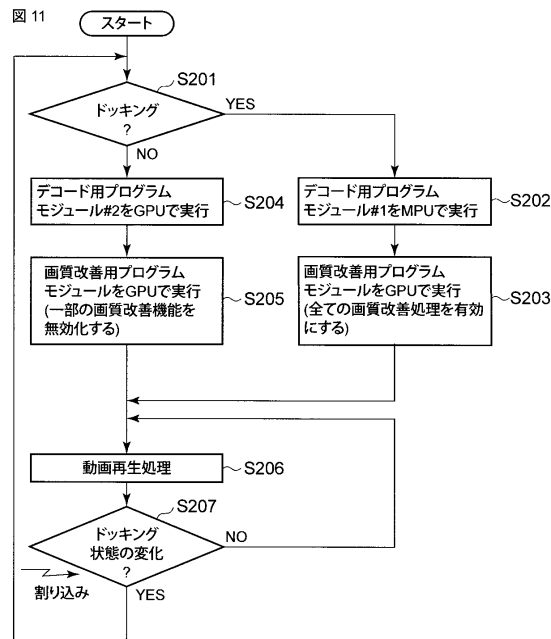
【図 9】



【図 10】



【図 11】



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (72)発明者 園部 創
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 渡辺 玄
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 西田 剛
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 桑原 和義
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 鈴木 修治

- (56)参考文献 特開平09-138716 (JP, A)
特開2006-155187 (JP, A)
特開2004-171234 (JP, A)
特開2007-013315 (JP, A)
特開2004-078604 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G06F 9/46-9/54
G06F 1/32