

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4950883号
(P4950883)

(45) 発行日 平成24年6月13日(2012.6.13)

(24) 登録日 平成24年3月16日(2012.3.16)

(51) Int.Cl.

F I

HO 1 L 31/10 (2006.01)
 HO 1 L 21/316 (2006.01)
 HO 1 L 21/318 (2006.01)
 HO 1 L 21/205 (2006.01)
 HO 1 L 21/306 (2006.01)

HO 1 L 31/10 A
 HO 1 L 21/316 X
 HO 1 L 21/318 B
 HO 1 L 21/318 C
 HO 1 L 21/205

請求項の数 23 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2007-522996 (P2007-522996)
 (86) (22) 出願日 平成17年7月25日 (2005.7.25)
 (65) 公表番号 特表2008-508700 (P2008-508700A)
 (43) 公表日 平成20年3月21日 (2008.3.21)
 (86) 国際出願番号 PCT/EP2005/008075
 (87) 国際公開番号 W02006/013034
 (87) 国際公開日 平成18年2月9日 (2006.2.9)
 審査請求日 平成19年6月29日 (2007.6.29)
 (31) 優先権主張番号 102004037191.1
 (32) 優先日 平成16年7月30日 (2004.7.30)
 (33) 優先権主張国 ドイツ (DE)

(73) 特許権者 594102418
 フ라운ホーファー・ゲゼルシャフト ツ
 ル フェルデルング デル アンゲヴァン
 テン フォルシュング エー ファウ
 Fraunhofer-Gesellsc
 haft zur Foerderung
 der angewandten Fo
 rschung e. V.
 ドイツ連邦共和国 ミュンヘン ハンザシ
 ュトラーセ 27 ツェー
 Hansastrasse 27c, D
 -80686 Muenchen, Ge
 rmany
 (74) 代理人 100061815
 弁理士 矢野 敏雄

最終頁に続く

(54) 【発明の名称】 パッシベーション層を備えた半導体素子および該半導体素子の製造方法

(57) 【特許請求の範囲】

【請求項 1】

$A l_x G a_y I n_{1-x-y} A s_z S b_{1-z}$ の活性半導体領域を少なくとも 1 つ備え、ここでパラメータ x , y , z は、バンドギャップが $350 meV$ よりも小さくなるよう選定されている半導体素子において、

前記活性半導体領域にメサ構造を有しており、該メサ構造の少なくとも 1 つの側面に、少なくとも部分的に $A l_n G a_{1-n} A s_m S b_{1-m}$ を含有するパッシベーション層が設けられており、ここでパラメータ n は $0.5 \sim 0.85$ の範囲から選択され、パラメータ m は $0 \sim 1$ の範囲から選択されることを特徴とする、半導体素子。

【請求項 2】

請求項 1 記載の半導体素子において、

前記活性半導体領域には、 $I n A s$ ならびに $G a_y I n_{1-y} S b$ を含有し約 $2 nm \sim$ 約 $10 nm$ の層厚をもつ個別層が含まれていることを特徴とする半導体素子。

【請求項 3】

請求項 1 または 2 記載の半導体素子において、

前記パラメータ m は $0 \sim 0.15$ の範囲から選択されていることを特徴とする半導体素子。

【請求項 4】

請求項 3 記載の半導体素子において、

前記パラメータ m は 0.07 であることを特徴とする半導体素子。

【請求項 5】

請求項 1 から 4 のいずれか 1 項記載の半導体素子において、
前記パッシベーション層は p 形ドーピングまたは n 形ドーピングされていることを特徴とする半導体素子。

【請求項 6】

請求項 5 記載の半導体素子において、
前記パッシベーション層はベリリウムまたはテルルによってドーピングされていることを特徴とする半導体素子。

【請求項 7】

請求項 1 から 6 のいずれか 1 項記載の半導体素子において、
バイポーラ半導体素子を有することを特徴とする半導体素子。

10

【請求項 8】

請求項 7 記載の半導体素子において、
バイポーラホトダイオードを有することを特徴とする半導体素子。

【請求項 9】

請求項 1 から 8 のいずれか 1 項記載の半導体素子において、
前記パッシベーション層の上に少なくとも部分的に酸化保護層が設けられていることを特徴とする半導体素子。

【請求項 10】

請求項 9 記載の半導体素子において、
前記酸化保護層は Si_pN_q および／または SiO_2 および／または SiO_pN_q を有することを特徴とする半導体素子。

20

【請求項 11】

請求項 1 から 10 のいずれか 1 項記載の半導体素子において、
メサ構造における少なくとも 1 つの側面は (010) 方位、(0-10) 方位、(100) 方位または (-100) 方位にあることを特徴とする半導体素子。

【請求項 12】

請求項 1 から 11 のいずれか 1 項記載の半導体素子において、
前記パッシベーション層により覆われていない面領域に金属コンタクトが設けられていることを特徴とする半導体素子。

30

【請求項 13】

半導体素子の製造方法において、
 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{As}_z\text{Sb}_{1-z}$ の活性半導体領域を少なくとも 1 つ形成し、ここでパラメータ x , y , z は、バンドギャップが 350meV よりも小さくなるよう選定されている、ステップと、

該活性半導体領域にメサ構造を形成するステップと、

$\text{Al}_n\text{Ga}_{1-n}\text{As}_m\text{Sb}_{1-m}$ を含有するパッシベーション層を、該メサ構造における少なくとも 1 つの側面に形成するステップを有しており、ここでパラメータ n を $0.5 \sim 0.85$ の範囲から選択し、パラメータ m を $0 \sim 1$ の範囲から選択することを特徴とする、

40

半導体素子の製造方法。

【請求項 14】

請求項 13 記載の方法において、
前記活性半導体領域を、約 2nm ～約 10nm の厚さであり InAs を含有する少なくとも 1 つの層から形成し、該活性半導体層の上に、約 2nm ～約 10nm の厚さであり $\text{Ga}_y\text{In}_{1-y}\text{Sb}$ を含有する少なくとも 1 つの層を設けることを特徴とする方法。

【請求項 15】

請求項 13 または 14 記載の方法において、
前記パラメータ m を $0 \sim 0.15$ の範囲から選択することを特徴とする方法。

【請求項 16】

50

請求項 1 3 から 1 5 のいずれか 1 項記載の方法において、
前記パッシベーション層にドーパントを加えることを特徴とする半導体素子。

【請求項 1 7】

請求項 1 3 から 1 6 のいずれか 1 項記載の方法において、
前記活性半導体領域とは反対側の前記パッシベーション層の面に酸化保護層を設けることを特徴とする方法。

【請求項 1 8】

請求項 1 3 から 1 7 のいずれか 1 項記載の方法において、
前記活性半導体領域および／または前記パッシベーション層を分子線エピタキシにより形成することを特徴とする方法。

10

【請求項 1 9】

請求項 1 3 から 1 8 のいずれか 1 項記載の方法において、
前記メサ構造をホトリソグラフィにより形成することを特徴とする半導体素子。

【請求項 2 0】

請求項 1 3 から 1 9 のいずれか 1 項記載の方法において、
前記パッシベーション層を形成する前に、前記活性半導体領域の表面を熱脱着によりクリーニングすることを特徴とする方法。

【請求項 2 1】

請求項 2 0 記載の方法において、
約 500°C ～約 620°C の温度で前記熱による脱着を行うことを特徴とする方法。

20

【請求項 2 2】

請求項 2 0 または 2 1 記載の方法において、
前記熱脱着をアンチモン安定化と同時に行うことを特徴とする方法。

【請求項 2 3】

請求項 1 3 から 2 2 のいずれか 1 項記載の方法において、
前記半導体層に赤外線ホトダイオードアレイをもたせることを特徴とする方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パッシベーション層を備えた半導体素子および該半導体素子の製造方法に関する。ここでパッシベーションとは、電気特性が周囲の雰囲気依存しないようプレーナ型素子または構造成形された素子を被層することである。

30

【0002】

半導体の表面は、半導体の電気特性を著しく変えてしまう周期的な格子の妨害を成している。この場合、吸着物の化学吸着または物理吸着により変形する可能性のある表面状態が形成されることになる。その結果、表面特性をさらに決定する広がりおよび特徴をもつ空間電荷領域が生じる。これにより素子の活性領域におけるフェルミ準位に影響が及ぼされ、たとえば空気湿度といった周囲雰囲気および／またはプロセス化学と電気特性との依存性が生じることになる。表面状態の変化の結果、半導体素子のノイズレベルを高める表面漏れ電流が生じる。活性素子の導電率たとえば狭いバンドギャップを有する材料から成る活性素子（たとえば赤外線ホトダイオードなど）の導電率は、実質的にノイズ寄与量に左右される。したがって、たとえば表面漏れ電流を持続的に抑圧するために、および素子表面の電気特性を安定化するために、効果的な不活性化すなわちパッシベーションが不可欠である。

40

【0003】

ケイ素またはゲルマニウムといった元素半導体および III-V 族化合物半導体をベースとした素子は、従来技術によれば絶縁材料から成る層の被着によって不活性化される。そのための一般的な材料は、 SiO_2 、 Si_xN_y または SiO_xN_y である。これらの材料は、様々なデポジットプロセスたとえば低圧化学気相蒸着 Low Pressure Chemical Vapor Deposition (LPCVD)、プラズマ支援化学蒸着 Plasma Enhanced Chemical Vapor Deposition

50

n (PECVD)、あるいはスパッタリングなどによって被着される。

【0004】

従来技術によれば、たとえばテルル化カドミウム水銀 (MCT) のようなバンドギャップの狭い半導体素子を、たとえばCdTeのようなバンドギャップの広い材料によって不活性化することができる。これによれば不活性化すなわちパッシベーションの効果は、広いバンドギャップ ($E_g = 1.6 \text{ eV}$) をもつ半導体CdTeといっそう狭いバンドギャップ ($E_g < 350 \text{ meV}$) をもつ素子のダイオード材料との組み合わせに基づくものである。この場合、ダイオードの領域において実効バンドギャップが広がることになる。その結果、個々の少数キャリアがダイオードの周縁領域において希薄になり、それに伴い表面漏れ電流が減少する。MCTを製造ならびに加工処理するための方法およびプロセスは煩雑であり、エラーが生じやすく、コストもかかる。

10

【0005】

従来技術によればバンドギャップの狭い半導体素子を、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{As}_z\text{Sb}_{1-z}$ という合金をベースに製造することもできる。パラメータ x 、 y 、 z に依存させて、 350 meV よりも僅かなバンドギャップを生じさせることができる。

【0006】

たとえば、 $2 \text{ nm} \sim 10 \text{ nm}$ の厚さをもつ InAs および $\text{Ga}_{1-x}\text{In}_x\text{Sb}$ の個別層のような異なる2つの合金のヘテロ構造および超格子構造を用いて、バンドギャップの狭い素子を製造することができる。とはいうものの、この種の素子のパッシベーションは簡単には行えない。

20

【0007】

したがって本発明の課題は、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{As}_z\text{Sb}_{1-z}$ を含むバンドギャップの狭い半導体素子の不活性化方法を提供することにある。

【0008】

本発明によればこの課題は、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{As}_z\text{Sb}_{1-z}$ を含有し、ここでパラメータ x 、 y 、 z は、バンドギャップが 350 meV よりも小さくなるよう選定されている半導体素子において、メサ形構造を有しており、該メサ形構造の少なくとも1つの側面に、少なくとも部分的に $\text{Al}_n\text{Ga}_{1-n}\text{As}_m\text{Sb}_{1-m}$ を含有するパッシベーション層が設けられており、ここでパラメータ n は $0.4 \sim 1$ の範囲から選択され、パラメータ m は $0 \sim 1$ の範囲から選択されることにより解決される。

30

【0009】

さらに上記の課題は、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{As}_z\text{Sb}_{1-z}$ を含有し 350 meV よりも小さいバンドギャップを有する材料から成る少なくとも1つの活性半導体領域を形成するステップと、該活性半導体領域にメサ形構造を形成するステップと、 $\text{Al}_n\text{Ga}_{1-n}\text{As}_m\text{Sb}_{1-m}$ を含有するパッシベーション層を、前記活性半導体領域の表面に形成するステップを有しており、ここでパラメータ n を $0.4 \sim 1$ の範囲から選択し、パラメータ m を $0 \sim 1$ の範囲から選択することを特徴とする、半導体素子の製造方法により解決される。

【0010】

まだ完全に占有されている最上位のバンド (荷電子帯) とその上に位置する伝導帯との間に、量子メカニズムに従い許容電子状態のないエネルギー領域が存在する。この領域をバンドギャップと称する。様々な適用分野をもつ半導体素子のために、それぞれ異なるバンドギャップが必要とされる。

40

【0011】

活性半導体領域の製造はたとえば、001方位をもつGaSb基板またはGaSb緩衝層におけるエピタキシャル成長による堆積によって行うことができる。当業者に周知であるのは、活性半導体領域の製造にあたりパラメータ x 、 y 、 z を変化させることで格子定数ならびにバンドギャップを要求する適用事例に合わせて設定することである。小さいバンドギャップおよび 60 meV までの最小のバンドギャップを達成する目的で、当業者はたとえば超格子も考慮に入れることになり、これはたとえば InAs 、 GaSb 、 InSb 、 AlSb およびそれらの混合の相ないしは混合の列 (Mischreihe) から成る。たとえば

50

当業者は、 $2\text{ nm} \sim 10\text{ nm}$ の厚さをもち InAs および $\text{Ga}_{1-x}\text{In}_x\text{Sb}$ の個別層から成る超格子を考慮することになる。

【0012】

できるかぎり僅かな欠陥しか生じないようにし高い固着作用をもたせかつ僅かな機械的応力でパッシベーション層を成長させることができるようにするために有利であるのは、パッシベーション層の材料が半導体素子の材料とほぼ等しい格子定数をもつようにすることである。パラメータ m を変化させることによって、 $\text{Al}_n\text{Ga}_{1-n}\text{As}_m\text{Sb}_{1-m}$ 合金中の As 含有量を調整することができ、その格子定数を整合させることができる。当然ながら当業者は、ベース材料にできるかぎり良好に整合するよう As 含有量を選定することになる。たとえばこの場合、当業者は約0～約0.15の範囲を考慮することになる。

10

【0013】

パラメータ n は化合物中の Al 含有量を表す。本発明による層の不活性作用が生じるのは、パラメータ n を約0.4～1の範囲から選択したときである。殊に有利であるのは、約0.5～約0.85までの範囲である。 Al 含有量が少なすぎると、パッシベーション層の作用は不十分である。 Al 含有量の増加によって、 $\text{Al}_n\text{Ga}_{1-n}\text{As}_m\text{Sb}_{1-m}$ 合金のバンドギャップが大きくなり、ひいては不活性作用すなわちパッシベーション効果が大きくなる。ただし Al の割合が高すぎると、パッシベーション層において酸化に起因する加速された変質が引き起こされる。

【0014】

層の材料を所期のように p 形または n 形でドーピングすることにより、パッシベーション層をさらに最適化することができる。この措置によって、素子の活性領域とパッシベーション層の界面におけるフェルミ準位に作用を及ぼすことができる。たとえばベリリウムまたはテルルによるドーピングによって、表面漏れ電流に対し所期のように作用を及ぼすことができる。適用分野、半導体材料ならびにパッシベーション層の組成に応じて、ドーパントの種類および量を当業者が選定することになるのは自明である。

20

【0015】

殊に有利であるのは、本発明によるパッシベーション層をたとえば約 $60\text{ meV} \sim 300\text{ meV}$ のバンドギャップをもつバイポーラホットダイオードに適用することである。このようなコンポーネントの導電性は、表面漏れ電流によってきわめて本質的に決定される。パッシベーション層によって、この表面電流をコントロールすることができ、ないしは最低限に抑えることができる。

30

【0016】

本発明によるパッシベーション層はプレーナ形素子にも構造成形された素子にも等しく適しているとはいえ、メサ形に構造成形された素子に殊に適したものである。メサ形構造はウェハ表面から突出した構造であり、たとえば卓状の山形（メサ）であって、表面および隣接する側面に平坦な扁平部分を有する構造である。

【0017】

この場合、メサ形構造を円形または角形とすることができる。たとえばメサ構造に正方形の底面をもたせることができる。殊に有利であるのは、隣接する側面が結晶の本来の劈開面に対し約 45 度の配向をもつことである。したがって1つのメサ形構造における両方の側面は結晶学的に十分等価であって、エッチングプロセスにおいて等しくエッチングされ、かつ等しくエピタキシャル成長が行われる。

40

【0018】

メサ形構造における体積と表面との比はプレーナ形素子よりも悪いので、このようなケースでは表面漏れ電流は殊に大きな影響を及ぼし、表面のパッシベーションすなわち不活性化はこのようなケースにおいては殊に大きな意味をもつ。

【0019】

パッシベーション層を酸化から保護する目的で本発明のさらに別の実施形態によれば、パッシベーション層の上に少なくとも部分的に酸化保護層が設けられる。このような保護層として適しているのは基本的に、酸化作用のある化合物を通過させないあらゆる材料で

50

あって、それらは約10nm～約2μmまでの厚さをもつ薄膜としてデポジット可能ないしは析出可能なものである。酸化保護層によって、たとえば空気酸素または素子の処理に使用される酸化作用のある化合物によりパッシベーション層に及ぼされる影響が抑えられる。これによって素子の長期間安定性が要求どおりに高められる。

【0020】

有利には、この種の酸化保護層は Si_pN_q および／または SiO_2 および／または SiO_pN_q を有しており、したがって高抵抗層が形成され、これ自体は化学的に十分に不活性である。

【0021】

その際、当業者によく知られているのは、たとえば接触接続のために、意図する面領域をパッシベーション層および／または酸化保護層から除くようにすれば、それらの個所に金属また合金から成るコンタクトを簡単なやり方で設けることができる点である。これはまえもって定められた面領域において形成時にマスクングすることによって、あるいはパッシベーション層および／または酸化保護層をあとから除去することによって行われる。除去に適しているのはたとえばエッチング法である。その際に有利であるのは、パッシベーション層を除去するために酸化保護層をエッチマスクとしても利用できることである。

【0022】

活性半導体領域およびパッシベーション層を形成する手法として適しているのはエピタキシであり、殊に分子線エピタキシである。これによれば、格子が整合された単結晶の層を堆積させることが可能となる。適切なプロセス制御により、広い範囲で層の組成に影響を及ぼすことができる。

【0023】

第1の択一的な製造方法によれば、ウェハを堆積装置の真空状態から取り出すことなく、パッシベーション層を活性半導体層のすぐ後で設けることができる。

【0024】

ただし第2の択一的な製造方法によれば、活性半導体層の堆積後にそれをたとえば慣用のホトリソグラフィ法によりパターンニングないしは構造形成することも可能である。このケースでは、リソグラフィプロセスの残留物が湿式化学的におよび／または乾式化学的に除去される。

【0025】

有利には、活性半導体領域表面がエッチング後、真空状態での熱による脱着によりクリーニングされる。これにより表面に存在する吸着物と酸化層が取り除かれ、次のプロセスステップに向けてウェハ表面が前処理される。パッシベーション層の固着は、このようにしてクリーニングされた表面上できわめて良好になる。しかも素子のフェルミ準位は酸化物によっても影響が及ぼされない。酸化物の脱着は、たとえば約500°C～約620°Cの温度において行われる。

【0026】

本発明による方法の1つの有利な実施形態によれば、活性半導体層表面からの脱着によるこの層のSb含有量の減少は、熱による酸化物脱着中に素子をエフェュージョンセルの分子線に晒すことによって回避される。このようにして、素子の $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{As}_z\text{Sb}_{1-z}$ 層におけるV族の原子の脱着に対し反作用が及ぼされる。Sb分子線が垂直ではない入射方向で供給されると、メサ形に構造形成された領域はウェハの位置と幾何学的配置に応じて部分的なシェーディングに晒され、つまり部分的に遮蔽されてしまう。したがって、ウェハを回転させるのが有利である。このようにして保持されるウェハ上に、 $\text{Al}_n\text{Ga}_{1-n}\text{As}_m\text{Sb}_{1-m}$ を含有するパッシベーション層および場合によっては酸化保護層が取り付けられる。

【0027】

次に、実施例および図面を参照しながら本発明について詳しく説明する。

【0028】

図1には、メサ構造素子の層列が略示されている。

【0029】

図2には、プレーナ処理された素子の層列が略示されている。

【0030】

図3には、赤外線ホトダイオードの表面漏れ電流と $Al_nGa_{1-n}As_mSb_{1-m}$ のパッシベーション層の品質との関係を示すグラフが描かれている。

【0031】

図4には、表面漏れ電流と $Al_nGa_{1-n}As_mSb_{1-m}$ パッシベーション層のドーピングとの関係を示すグラフが描かれている。

【0032】

一例として、ここでは赤外線ホトダイオードの製造について説明する。

10

【0033】

第1のプロセスステップにおいて、pn接合部2をもつ検出器構造が分子線エピタキシ法(MBE)によって面全体にわたり(001)方位のGaSb基板1にデポジットされる。

【0034】

次に慣用のリソグラフィ法によって、パターンニングされたホトレジストマスクがウェハ表面上に生成される。矩形のメサ3の配向は、(100)方位もしくは(010)方位で行われ、したがって本来の結晶劈開面に対し45度の角度で行われる。半導体へのレジストパターンの転移は、湿式化学エッチングまたは乾式化学エッチングによって行われる。

【0035】

20

ついで、ホトレジストマスクおよび場合によっては生じているエッチング残留物が複数のプロセスステップにおいて除去される。これには以下のクリーニングステップならびにエッチングステップが含まれる：

- ・溶剤（アセトン、イソプロパノール）を用いた洗浄
- ・水性の NH_4F 溶剤を用いた処理ならびに脱イオン水(DI水)を用いた洗浄
- ・脱イオン水洗浄を用いたHClクリーニング
- ・酸素プラズマ処理
- ・脱イオン水洗浄を用いたクエン酸エッチング
- ・脱イオン水洗浄を用いたHClクリーニング

レジストマスクおよびエッチング残留物が完全に除去された後、メサ構造化されたウェハが再び分子線エピタキシ装置に送り込まれる。表面における吸着物(水)を除去するためにウェハを加熱した後、メサ上および側縁上の酸化層が熱により脱着される。この酸化物脱着はアンチモン安定化により行われる。シェーディング作用を回避する目的で、このプロセスステップにおいてウェハを回転させる。酸化物の脱着はほぼ500°C付近の温度で始まる。ウェハの温度は徐々に540°Cまで高められる。その際、この温度はパイロメータによって測定される。この温度においてウェハは5分間、既述のアンチモン安定化の作用を受け続け、その目的は表面に存在する酸化層をできるかぎり完全に脱着させることにある。

30

【0036】

ついで530°Cの温度でほぼ5分間、約150nmの厚さの $Al_{0.5}Ga_{0.5}As_{0.93}Sb_{0.07}$ パッシベーション層4をエピタキシャル成長させる。
 $Al_{0.5}Ga_{0.5}As_{0.93}Sb_{0.07}$ 層を酸化から保護する目的で、ウェハはパッシベーション層4の成長後、MBE装置から取り出され、200nmの厚さの窒化ケイ素層5が酸化保護層として設けられる。

40

【0037】

コンタクト領域を露出させる目的で、窒化ケイ素層がエッチマスクとして用いられる。接触接続のために設けられる領域における $Al_{0.5}Ga_{0.5}As_{0.93}Sb_{0.07}$ 層の除去は、アルコール溶剤におけるHClおよび H_2O_2 を用いた湿式化学エッチング法ならびにそれに続く脱イオン水を用いた洗浄によって行われる。その後、準備された表面に機械的なコンタクト6が取り付けられる。

50

【0038】

図3に示されているように、パッシベーション層の品質は表面漏れ電流に対しダイレクトに影響を及ぼす。この場合、漏れ電流の尺度として、それぞれ異なるジオメトリに関する微分抵抗の逆数 $(R_0 A)^{-1}$ が周囲と面積の比 (U/A) を表す軸上に書き込まれている。ここで R_0 は、 $U = 0 \text{ V}$ における素子の電流-電圧特性曲線の導関数 du/dI である。周囲の長さや面積は $p-n$ 接合の位置で決まる。周囲と面積の比の上昇に伴う $(R_0 A)^{-1}$ の増加 (●) は、発生した表面漏れ電流に起因するものである。本発明による $Al_nGa_{1-n}As_mSb_{1-m}$ パッシベーション層によってこの漏れ電流をファクタ1000よりも多く低減することができ、その結果、漏れ電流は測定技術的にもはや捕捉不可能な程度となる。これにより漏れ電流は比 U/A には左右されなくなる (△)。

10

【0039】

表面漏れ電流は、 $p-n$ 接合領域におけるフェルミ準位の位置により影響が及ぼされる。パッシベーション層の付加的なドーピングがフェルミ準位のポジションに影響を及ぼす可能性があるため、パッシベーション層のドーピングによっても表面漏れ電流に作用を及ぼすことができる。図4には、様々な赤外線ホトダイオードに関する漏れ電流の尺度として、微分抵抗の逆数 $(R_0 A)^{-1}$ がそれぞれ異なるパッシベーション層のドーピングとともに描かれている。一例としてここでは、ベリリウムドーピングによる漏れ電流の望ましくない上昇について示されている。当業者であれば、表面漏れ電流をいっそう減少させる目的で、素子およびパッシベーション層の精確な組成に従い最適なドーパントおよびその濃度を見出すのは自明である。

20

【図面の簡単な説明】

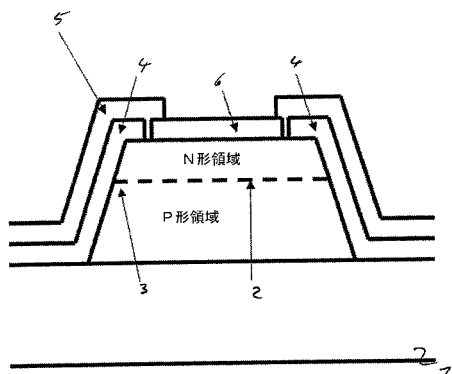
【0040】

【図1】メサ構造素子の層列を示す概略図

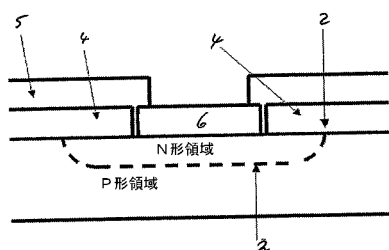
【図2】プレーナ処理された素子の層列を示す概略図

【図3】赤外線ホトダイオードの表面漏れ電流と $Al_nGa_{1-n}As_mSb_{1-m}$ のパッシベーション層の品質との関係を示すグラフ【図4】表面漏れ電流と $Al_nGa_{1-n}As_mSb_{1-m}$ パッシベーション層のドーピングとの関係を示すグラフ

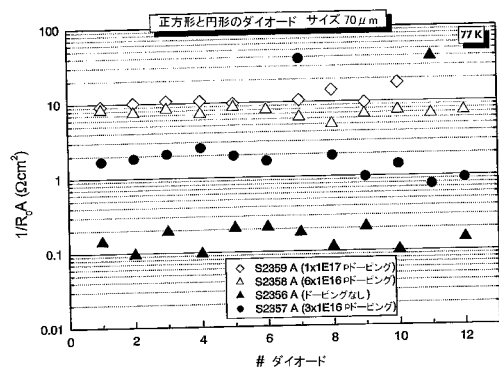
【図 1】



【図 2】



【図 4】



【図 3】

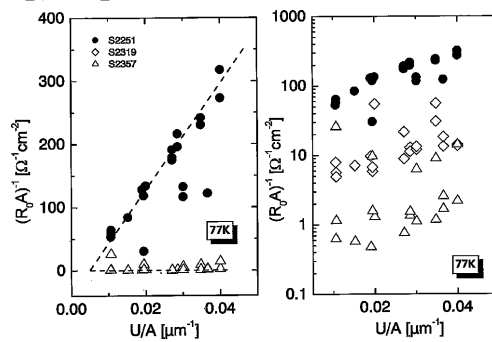


Fig. 3

フロントページの続き

(51)Int.Cl. F I
C 2 3 C 14/28 (2006.01) H 0 1 L 21/306 B
H 0 1 L 21/306 S
C 2 3 C 14/28

(74)代理人 100099483

弁理士 久野 琢也

(74)代理人 100114890

弁理士 アインゼル・フェリックス＝ラインハルト

(72)発明者 フランク フックス

ドイツ連邦共和国 デンツリンゲン アム ロッセレ 5

(72)発明者 ローベルト レーム

ドイツ連邦共和国 エッテンハイム バッハシュトラーク 2

(72)発明者 マルティン ヴァルター

ドイツ連邦共和国 マルヒ レープシュトゥールヴェーク 27

審査官 森江 健蔵

(56)参考文献 特開平02-303073 (JP, A)

米国特許出願公開第2003/0211642 (US, A1)

国際公開第2004/059038 (WO, A1)

特開平11-274167 (JP, A)

英国特許出願公開第02133928 (GB, A)

米国特許出願公開第2002/0084468 (US, A1)

(58)調査した分野(Int.Cl., DB名)

H01L 31/00~31/20