



(12) 发明专利

(10) 授权公告号 CN 101841239 B

(45) 授权公告日 2012. 07. 04

(21) 申请号 201010144523. 5

US 2007/0057649 A1, 2007. 03. 15, 全文.

(22) 申请日 2010. 04. 12

CN 2798407 Y, 2006. 07. 19, 全文.

(73) 专利权人 无锡中星微电子有限公司

审查员 汤珺

地址 214028 江苏省无锡市新区长江路
21-1 号国家集成电路设计园(创源大厦)610

(72) 发明人 杨喆 董贤辉 王钊

(74) 专利代理机构 无锡互维知识产权代理有限公司 32236

代理人 戴薇

(51) Int. Cl.

H02M 3/155(2006. 01)

H02M 1/36(2007. 01)

(56) 对比文件

US 2009/0146633 A1, 2009. 06. 11, 全文.

CN 1534853 A, 2004. 10. 06, 全文.

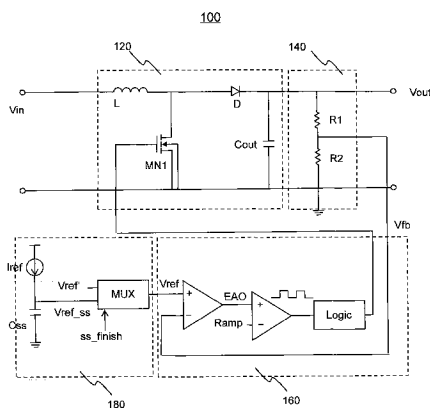
权利要求书 2 页 说明书 6 页 附图 5 页

(54) 发明名称

升压 DC/DC 转换器及其内的逻辑控制电路

(57) 摘要

本发明揭露了一种应用在升压 DC/DC 转换器的逻辑控制电路,用于调整升压 DC/DC 转换器中的脉宽调制信号,其包括:判断电路,用于判断所述脉宽调制信号是否到达最大占空比;计数电路,用于对所述脉宽调制信号达到最大占空比的次数进行计数,如果脉宽调制信号连续达到最大占空比的次数达到预定值后发出调整信号;控制电路,根据所述调整信号调整一个周期的脉宽调制信号为最小占空比或者 0。通过本发明的逻辑控制电路,可以帮助升压 DC/DC 转换器有效地软启动,避免输出电压和输入电流的过冲,尽快地达到正常工作状态。



1. 一种升压 DC/DC 转换器,其包括:

包括有功率开关的升压输出电路,用于在功率开关的导通和关断控制下将一输入电压进行升压以得到一输出电压;

电压反馈电路,用于采样输出电压得到一反馈电压;

误差放大器,用于将参考电压和反馈电压的误差进行放大以生成误差放大电压;

脉宽调制比较器,用于将误差放大电压与三角波信号进行比较以生成脉宽调制信号;

逻辑控制电路,用于对脉宽调制信号进行逻辑控制,并用逻辑控制后的脉宽调制信号去控制所述功率开关的导通和关断,其特征在于,所述升压 DC/DC 转换器还包括有软启动电路,所述软启动电路包括电容、对电容进行充电的电流源以及选择电路,所述选择电路在所述电容电压小于一标准参考电压时选择所述电容电压作为所述参考电压,在所述电容电压大于或等于所述标准参考电压时选择所述标准参考电压作为所述参考电压,

所述逻辑控制电路包括有:

判断电路,用于判断所述脉宽调制比较器生成的脉宽调制信号是否到达最大占空比;

计数电路,用于对所述脉宽调制比较器生成的脉宽调制信号达到最大占空比的次数进行计数,如果该脉宽调制信号连续达到最大占空比的次数达到预定值后,则发出调整信号;

控制电路,根据所述调整信号调整一个周期的所述脉宽调制比较器生成的脉宽调制信号的占空比为最小占空比或者 0。

2. 根据权利要求 1 所述的升压 DC/DC 转换器,其特征在于:所述逻辑控制电路中的判断电路包括一个 D 触发器,所述 D 触发器的 D 引脚接所述脉宽调制比较器生成的脉宽调制信号,CP 引脚接最大占空比信号,当所述脉宽调制比较器生成的脉宽调制信号达到最大占空比时,所述 D 触发器通过 QB 引脚输出低电平。

3. 根据权利要求 2 所述的升压 DC/DC 转换器,其特征在于:所述逻辑控制电路中的判断电路还包括一个或非门,所述或非门的一个输入是所述 D 触发器 QB 引脚的输出信号,另一个输入是软启动信号,软启动结束后,所述软启动信号为高电平,所述或非门的输出信号就是所述判断电路的输出信号。

4. 根据权利要求 3 所述的升压 DC/DC 转换器,其特征在于:所述逻辑控制电路中的计数电路包括一个计数器,所述计数器的 R 引脚接收所述判断电路的输出信号,在所述判断电路判断所述脉宽调制比较器生成的脉宽调制信号到达最大占空比时,所述计数器进行计数,如果计数结果达到所述预定值后,则所述计数器的 Q 引脚输出高电平,所述计数器的 Q 引脚输出信号就是所述计数电路的输出信号。

5. 根据权利要求 1 至 4 任一所述的升压 DC/DC 转换器,其特征在于:所述逻辑控制电路中的控制电路包括延时器、非门、与门和 RS 触发器,所述延时器和非门互相并联,所述延时器和非门的输入信号是所述计数电路的输出信号,所述延时器和非门的输出信号是所述与门的输入信号,所述与门的输出信号是所述 RS 触发器的 R 引脚的输入信号,所述 RS 触发器的 S 引脚输入信号是所述脉宽调制比较器生成的脉宽调制信号,所述 RS 触发器的 NQ 引脚输出信号就是所述控制电路的输出信号。

6. 一种升压 DC/DC 转换器的逻辑控制电路,用于调整升压 DC/DC 转换器中的脉宽调制信号,其特征在于,其包括:

判断电路,用于判断所述脉宽调制信号是否到达最大占空比;

计数电路,用于对所述脉宽调制信号达到最大占空比的次数进行计数,如果脉宽调制信号连续达到最大占空比的次数达到预定值后,则发出调整信号;

控制电路,根据所述调整信号调整一个周期的脉宽调制信号的占空比为最小占空比或者 0。

7. 根据权利要求 6 所述的逻辑控制电路,其特征在于:所述判断电路包括一个 D 触发器,所述 D 触发器的 D 引脚接所述脉宽调制信号,CP 引脚接最大占空比信号,当该脉宽调制信号达到最大占空比时,所述 D 触发器通过 QB 引脚输出低电平。

8. 根据权利要求 7 所述的逻辑控制电路,其特征在于:所述判断电路还包括一个或非门,所述或非门的一个输入是所述 D 触发器 QB 引脚的输出信号,另一个输入是软启动信号,软启动结束后,所述软启动信号为高电平,所述或非门的输出信号就是所述判断电路的输出信号。

9. 根据权利要求 8 所述的逻辑控制电路,其特征在于:所述计数电路包括一个计数器,所述计数器的 R 引脚接收所述判断电路的输出信号,在所述判断电路判断所述脉宽调制信号到达最大占空比时,所述计数器进行计数,如果计数结果超过预定值后,则所述计数器的 Q 引脚输出高电平,所述计数器的 Q 引脚输出信号就是所述计数电路的输出信号。

10. 根据权利要求 6 至 9 任一所述的逻辑控制电路,其特征在于:所述逻辑控制电路中的控制电路包括延时器、非门、与门和 RS 触发器,所述延时器和非门互相并联,所述延时器和非门的输入信号是所述计数电路的输出信号,所述延时器和非门的输出信号是所述与门的输入信号,所述与门的输出信号是所述 RS 触发器的 R 引脚的输入信号,所述 RS 触发器的 S 引脚输入信号是所述脉宽调制信号,所述 RS 触发器的 NQ 引脚输出信号就是所述控制电路的输出信号。

升压 DC/DC 转换器及其内的逻辑控制电路

【技术领域】

[0001] 本发明涉及升压 DC/DC 转换器领域,特别是关于升压 DC/DC 转换器的有效软启动方案。

【背景技术】

[0002] 升压直流-直流转换器(Boost DC/DC Converter)是一种常见的、应用广泛的电源管理电路。图 1 示出了一种升压 DC/DC 转换器的电路示意图。请参考图 1 所示,所述升压 DC/DC 转换器 100 包括有升压输出模块 120、电压反馈模块 140 和控制电路模块 160。

[0003] 所述升压输出模块 120 包括电感 L、二极管 D、NMOS 晶体管 MN1 和电容 Cout,电感 L 的一端连接输入电压 Vin,另一端与二极管 D 的阳极相连,二极管 D 的阴极与电容 Cout 的一端相连,二极管 D 和电容 Cout 的中间节点电压作为输出电压 Vout,所述 NMOS 晶体管 MN1 的栅极作为升压输出模块的控制端接收控制电路模块 160 的脉宽调制信号(PWM),所述 NMOS 管 MN1 的漏极与电感 L 和二极管的中间节点相连,所述 NMOS 管 MN1 的源极和电容 C 的另一端与地相连。所述晶体管 MN1 是功率开关管,当功率开关管 MN1 导通时,电感电流以 $dI_L/dt = V_{in}/L$ 的速率线性增加,电能转换成磁能形式存储在电感 L 中。此时,由于二极管 D 承受反向电压处于截止状态,负载由输出电容 Cout 放电来提供能量;当功率开关管 MN1 断开时,由于电感电流不能突变,线圈 L 中的磁场将改变 L 两端的电压极性,二极管 D 正向导通,电感电流以 $dI_L/dt = (V_{out}-V_{in})/L$ 的速率线性下降和电源一起给负载和 Cout 供电,此时供电的电压为电源 Vin 与电感电压之和,即起到了升压的作用。

[0004] 所述电压反馈电路 140 包括串联在输出电压和地之间的电阻 R1 和 R2,所述电阻 R1 和 R2 组成了一个分压电压,从而采样所述输出电压 Vout 以得到反馈电压 Vfb。所述控制电路模块 160 包括有误差放大器 EA、脉宽调制比较器 PWM_CMP 和逻辑控制电路 LOGIC。所述误差放大器用来将参考电压 Vref 和反馈电压 Vfb 进行误差放大以生成误差放大电压 V_{EA0} 。所述脉宽调制比较器 PWM_CMP 用来将误差放大电压 V_{EA0} 与三角波信号 RAMP 进行比较以生成脉宽调制信号 PWM。所述逻辑控制电路用于对脉宽调制信号 PWM 进行逻辑控制,并用逻辑控制后的脉宽调制信号 NPWM 去控制所述功率开关 MN1 的导通和关断,所述逻辑控制包括设置最大占空比和最小占空比等控制逻辑,最大占空比会决定功率开关 MN1 的最大导通时间,最小占空比会决定功率开关 MN1 的最小导通时间。

[0005] 在设置好参考电压 Vref 和输出反馈电阻 R1 和 R2 后,系统环路就会通过误差放大器 EA 和 PWM 比较器产生一定占空比(Duty cycle)的脉宽调制信号使输出电压达到设定值:

$$[0006] \quad V_{out} = V_{ref} \cdot \frac{R1 + R2}{R2}。$$

[0007] 但是在实际使用中,系统启动时会出现浪涌电流和输出电压过冲,因此,软启动电路 180 被广泛应用在各种 DC/DC 转换器中。请参照图 1 所示,所述软启动电路 180 包括电容 C_{ss}、对电容 C_{ss} 进行充电的电流源 Iref 以及选择电路 MUX,所述选择电路 MUX 在启动过

程中即启动结束信号 SS_finish 无效时,选择电容电压 Vref_ss 作为误差放大器 EA 的参考电压 Vref,由于电容电压 Vref_ss 是线性增加的,可以帮助引导系统正常启动,在启动结束即启动结束信号 SS_finish 有效时,选择标准参考电压 Vref' 作为误差放大器 EA 的参考电压 Vref。

[0008] 然而,即使采用了所述软启动电路 180,现有技术中的升压 DC/DC 转换电路在启动时仍然会存在一些问题。由于升压 DC/DC 转换器的特点在于电感电流 IL 并不都流向输出,即功率开关管 MN1 导通电感电流充电时,输出电压 Vout 却在降低,此时输出端负载由 Cout 供电,使得即使占空比 (Dutycycle) 很大时,输出电压 Vout 却可能在下降。因而在启动过程时,如果反馈电压 Vfb 与参考电压 Vref 的差值很大,则脉宽调制信号的占空比 Duty_cycle 就会非常大,那么每个周期向输出提供的电荷量就很少,即使当电感电流 IL 很大时,也不能使输出电压 Vout 快速有效地升高。

[0009] 举例来说,假使反馈电压 Vfb 的上升速度比参考电压 Vref 的上升速度小很多,那么脉宽调制信号的占空比很快就到达了最大占空比 Dmax,电感电流 IL 也很快升到电流限 (Ilim, current limit),此时即使输出为空载,每个周期 Vout 上升的电压 ΔV_{out} 为:

$$[0010] \quad \Delta V_{out} = \frac{I_{lim} \cdot (1 - D_{max}) \cdot T_{sw}}{C_{out}}$$

[0011] 其中 Tsw 为晶体管 MN1 的开关周期,在典型值 Ilim = 2A, Dmax = 95%, Tsw = 1us, Cout = 47uF 的条件下,每个周期 Vout 上升的电压 $\Delta V_{out} = 2mV$,分配到 Vfb 的电压升就更小了:

$$[0012] \quad \Delta V_{fb} = \frac{R2}{R1 + R2} \cdot \Delta V_{out}$$

[0013] Vfb 上升的电压若小于 Vref_ss,则会使 V_{EAO} 升得更高,保持在最大占空比,从而恶性循环,使得输出电压上升速度很慢,并且启动结束时电感电流上积聚巨大的电流,输出电压 Vout 也会过冲 (overshoot)。

[0014] 图 2 示出图 1 所示的具有软启动电路的现有升压 DC/DC 转换器在启动过程各电路参数的波形示意图,其中启动过程大致分为两个阶段,开始工作到 A 阶段和 A 到 B 阶段,在开始工作到 A 阶段时,参考电压 Vref 和反馈电压 Vfb 差距不大,即输出电压的上升速度能匹配上电容电压 Vref_ss 的上升速度,V_{EAO} 的值较小,电感电流 IL 比较小,在 A-B 阶段 (B 点以后 ss_finish = 1,软启动结束) 时,参考电压 Vref 和反馈电压 Vfb 差距逐渐增大,即输出电压的上升速度已经赶不上电容电压 Vref_ss 的上升速度,V_{EAO} 逐渐增大,电感电流 IL 很快增大到电流限 Ilim,并维持在电流限附近。

[0015] 虽然将电容电压 Vref_ss 的上升速度调慢有利于 DC/DC 转换器的启动,但是这样就需要增大电容 C_{ss} 的电容值,从而会占用更大的芯片面积,而且很难找到一个固定的电容电压 Vref_ss 的上升速度来满足各种不同输入输出的条件和不同负载的条件。

[0016] 因此,有必要提出一种更优地的方案来解决 DC/DC 转换器在启动过程中遇到的上述问题。

【发明内容】

[0017] 本部分的目的在于概述本发明的实施例的一些方面以及简要介绍一些较佳实施例。在本部分以及本申请的说明书摘要和发明名称中可能会做些简化或省略以避免使本部

分、说明书摘要和发明名称的目的模糊,而这种简化或省略不能用于限制本发明的范围。

[0018] 本发明的一个目的在于提供一种升压 DC/DC 转换器,其可以动态调整其内的脉宽调制信号的占空比以利于升压 DC/DC 转换器的正常启动。

[0019] 本发明的另一个目的在于提供一种应用于升压 DC/DC 转换器的逻辑控制电路,其可以动态调整脉宽调制信号的占空比以利于升压 DC/DC 转换器的正常启动。

[0020] 为了达到本发明的目的,根据本发明的一个方面,本发明提供一种升压 DC/DC 转换器,其包括:包括有功率开关的升压输出电路,用于在功率开关的导通和关断控制下将一输入电压进行升压以得到一输出电压;电压反馈电路,用于采样输出电压得到一反馈电压;误差放大器,用于将参考电压和反馈电压的误差进行放大以生成误差放大电压;脉宽调制比较器,用于将误差放大电压与三角波信号进行比较以生成脉宽调制信号;

[0021] 逻辑控制电路,用于对脉宽调制信号进行逻辑控制,并用逻辑控制后的脉宽调制信号去控制所述功率开关的导通和关断,特别地,所述升压 DC/DC 转换器还包括有软启动电路,所述软启动电路包括电容、对电容进行充电的电流源以及选择电路,所述选择电路在所述电容电压小于一标准参考电压时选择所述电容电压作为所述参考电压,在所述电容电压大于或等于所述标准参考电压时选择所述标准参考电压作为所述参考电压,

[0022] 所述逻辑控制电路包括有:判断电路,用于判断所述脉宽调制信号是否到达最大占空比;计数电路,用于对所述脉宽调制信号达到最大占空比的次数进行计数,如果脉宽调制信号连续达到最大占空比的次数达到预定值后发出调整信号;控制电路,根据所述调整信号调整一个周期的脉宽调制信号的占空比为最小占空比或者 0。

[0023] 进一步地,所述逻辑控制电路中的判断电路包括一个 D 触发器,所述 D 触发器的 D 引脚接脉宽调制信号,CP 引脚接最大占空比信号,当脉宽调制信号达到最大占空比时,所述 D 触发器通过 QB 引脚输出低电平。

[0024] 进一步地,所述逻辑控制电路中的判断电路还包括一个或非门,所述或非门的一个输入是所述 D 触发器 QB 引脚的输出信号,另一个输入是软启动信号,软启动结束后,所述软启动信号为高电平,所述或非门的输出信号就是所述判断电路的输出信号。

[0025] 进一步地,所述逻辑控制电路中的计数电路包括一个计数器,所述计数器的 R 引脚接收所述判断电路的输出信号,在所述判断电路判断所述脉宽调制信号到达最大占空比时,所述计数器进行计数,如果计数结果达到所述预定值后所述计数器的 Q 引脚输出高电平,所述计数器的 Q 引脚输出信号就是所述计数电路的输出信号。

[0026] 进一步地,所述逻辑控制电路中的控制电路包括延时器、非门、与门和 RS 触发器,所述延时器和非门互相并联,所述延时器和非门的输入信号是所述计数电路的输出信号,所述延时器和非门的输出信号是所述与门的输入信号,所述与门的输出信号是所述 RS 触发器的 R 引脚的输入信号,所述 RS 触发器的 S 引脚输入信号是脉宽调制信号,所述 RS 触发器的 NQ 引脚输出信号就是所述控制电路的输出信号。

[0027] 根据本发明的另一个方面,本发明提供一种升压 DC/DC 转换器的逻辑控制电路,用于调整升压 DC/DC 转换器中的脉宽调制信号,其包括:判断电路,用于判断所述脉宽调制信号是否到达最大占空比;计数电路,用于对所述脉宽调制信号达到最大占空比的次数进行计数,如果脉宽调制信号连续达到最大占空比的次数达到预定值后发出调整信号;控制电路,根据所述调整信号调整一个周期的脉宽调制信号的占空比为最小占空比或者 0。

[0028] 进一步地,所述判断电路包括一个D触发器,所述D触发器的D引脚接脉宽调制信号,CP引脚接最大占空比信号,当脉宽调制信号达到最大占空比时,所述D触发器通过QB引脚输出低电平。

[0029] 进一步地,所述判断电路还包括一个或非门,所述或非门的一个输入是所述D触发器QB引脚的输出信号,另一个输入是软启动信号,软启动结束后,所述软启动信号为高电平,所述或非门的输出信号就是所述判断电路的输出信号。

[0030] 进一步地,所述计数电路包括一个计数器,所述计数器的R引脚接收所述判断电路的输出信号,在所述判断电路判断所述脉宽调制信号到达最大占空比时,所述计数器进行计数,如果计数结果超过预定值后所述计数器的Q引脚输出高电平,所述计数器的Q引脚输出信号就是所述计数电路的输出信号。

[0031] 进一步地,所述控制电路包括延时器、非门、与门和RS触发器,所述延时器和非门互相并联,所述延时器和非门的输入信号是所述计数电路的输出信号,所述延时器和非门的输出信号是所述与门的输入信号,所述与门的输出信号是所述RS触发器的R引脚的输入信号,所述RS触发器的S引脚输入信号是脉宽调制信号,所述RS触发器的NQ引脚输出信号就是所述控制电路的输出信号。

[0032] 与现有技术相比,在本发明中通过逻辑控制电路动态地调整脉宽调制信号的占空比,使输入电流充分传给输出,让输出电压有效迅速地升高,避免电感上积累过大的电流。

【附图说明】

[0033] 结合参考附图及接下来的详细描述,本发明将更容易理解,其中同样的附图标记对应同样的结构部件,其中:

[0034] 图1示出了一种升压DC/DC转换器的电路示意图;

[0035] 图2示出图1所示的具有软启动电路的现有升压DC/DC转换器在启动过程各电路参数的波形示意图;

[0036] 图3示出了本发明中的逻辑控制电路在一个实施例中的功能方框图;

[0037] 图4示出了本发明中的逻辑控制电路在另一个实施例中的功能方框图;和

[0038] 图5示出了采用了本发明中的逻辑控制电路后的升压DC/DC转换器在启动过程中的各电路参数的波形示意图。

【具体实施方式】

[0039] 本发明的详细描述主要通过程序、步骤、逻辑块、过程或其他象征性的描述来直接或间接地模拟本发明技术方案的运作。为透彻的理解本发明,在接下来的描述中陈述了很多特定细节。而在没有这些特定细节时,本发明则可能仍可实现。所属领域内的技术人员使用此处的这些描述和陈述向所属领域内的其他技术人员有效的介绍他们的工作本质。换句话说,为避免混淆本发明的目的,由于熟知的方法、程序、成分和电路已经很容易理解,因此它们并未被详细描述。

[0040] 此处所称的“一个实施例”或“实施例”是指可包含于本发明至少一个实现方式中的特定特征、结构或特性。在本说明书中不同地方出现的“在一个实施例中”并非均指同一个实施例,也不是单独的或选择性的与其他实施例互相排斥的实施例。此外,表示一个或多个

个实施例的方法、流程图或功能框图中的模块顺序并非固定的指代任何特定顺序,也不构成对本发明的限制。

[0041] 为了在启动过程中将升压 DC/DC 转换器的电感电流充分传递给输出,让输出电压有效迅速地升高,加快启动过程,避免电感上积累过大的电流,需要在启动过程中动态的控制调整脉宽调制信号的占空比。因此,本发明也提出如图 1 所示的升压 DC/DC 转换器,具体结构请参见背景技术对升压 DC/DC 转换器 100 的相关描述,与现有技术不同之处在于,本发明中的逻辑控制电路 LOGIC 内增加了动态调整脉宽调制信号的占空比的相关逻辑。

[0042] 图 3 示出了本发明中的逻辑控制电路 300 在一个实施例中的功能方框图,所述逻辑控制电路 300 可以应用于图 1 示出的升压 DC/DC 转换器 100 中,以实现启动过程中的脉宽调制信号的动态调整控制。为了突出重点,所述逻辑控制电路 300 仅示出了与动态调整所述脉宽调制信号相关的控制逻辑。所述逻辑控制电路 300 包括判断电路 320、计数电路 340 和控制电路 360。

[0043] 所述判断电路 320 判断脉宽调制信号是否达到最大占空比,并将比较结果通知所述计数电路 340。所述计数电路 340 在脉宽调制信号达到最大占空比时开始进行计数,在脉宽调制信号未达到最大占空比时对计数进行清零,并在计数值达到预定值后发出调整信号。所述计数值表示脉宽调制信号连续达到最大占空比的次数,所述预定值可以根据需要随意设定,比如 2、3、4、5 以及其他自然数,所述计数值达到预定值则表示脉宽调制信号在最大占空比上已经持续了足够多的时间,需要对脉宽调制信号进行动态调整了。所述控制电路 360 根据所述调整信号调整一个周期的脉宽调制信号的占空比为最小占空比或者 0,这样就可以关断功率开关管 MN1 一个周期或使功率开关管 MN1 以最小占空比工作一个周期,从而让电感 L 上积累的电流充分释放给输出,使输出电压快速升高,加快启动过程,并且可以避免电感 L 上积聚太大的电流。

[0044] 图 4 示出了本发明的逻辑控制电路 400 在另一个实施例的电路示意图,所述逻辑控制电路 400 可以应用于图 1 示出的升压 DC/DC 转换器 100 中,以实现启动过程中的脉宽调制信号的动态调整控制。请参看图 4 所示,所述逻辑控制电路 400 包括判断电路 420、计数电路 440 和控制电路 460。

[0045] 所述判断电路 420 包括一个 D 触发器,所述 D 触发器的 D 引脚接脉宽调制信号 PWM, CP 引脚接最大占空比脉冲信号,由于 D 触发器的时钟脉冲上升沿触发性质 (CP 引脚的输入为时钟脉冲),如果所述脉宽调制信号达到了最大占空比,所述 D 触发器的 QB 引脚输出信号 Dmax_lim 就为低电平。在一个实施例中,所述判断电路 420 还可以包括一个或非门,其一个输入信号是 D 触发器的输出信号 Dmax_lim 和另一个输入接启动结束信号 SS_finish (当软启动结束时 SS_finish = 1),这样在升压 DC/DC 转换器 100 的启动结束前 (SS_finish = 0),本发明的逻辑控制电路 400 才正常起到动态调整占空比的作用。所述或非门可以是三输入的。

[0046] 所述计数电路 440 包括一个计数器,所述计数器的 D 引脚接 VDD,其引脚连接所述判断电路 420 的或非门的输出信号,其引脚 CP 接正常的时钟信号,所述计数器的 Q 引脚输出将作为所述计数电路 440 的输出信号 pwm_sync,所述计数器的 QB (CLR) 引脚连接所述判断电路 420 的三输入或非门的一个输入。在一个实施例中,所述计数电路 440 的引脚 R 为 0 时,计数器输出正常的时钟信号,在引脚 R 为 1 时开始计数,当记够预定值 N (比如 2、3、4、

5 或其他自然数)后,即所述脉宽调制信号连续 N 次达到最大占空比后,计数电路 440 的输出信号 pwm_sync 在一个周期内一直持续为高。

[0047] 所述控制电路 460 包括延时器、非门、与门和 RS 触发器,所述延时器和非门互相并联,所述延时器和非门的输入信号是所述计数电路 440 的输出信号 pwm_sync ,所述延时器和非门的输出信号是所述与门的输入信号,所述与门的输出信号是所述 RS 触发器的 R 引脚的输入信号 MIN_pwm ,所述 RS 触发器的引脚 S 的输入信号是脉宽调制信号 PWM,当计数电路 440 的输出信号 pwm_sync 在一个周期内一直为高时,信号 MIN_pwm 在一个周期就都为低电平,所述 RS 触发器 NQ 引脚输出的脉宽调制信号在这个周期的占空比就会保持为 0,从而得到了经过调整后的脉宽调制信号 NPWM。

[0048] 采用了本发明中的逻辑控制电路后的升压 DC/DC 转换器在启动过程中 ($SS_finish = 0$ 时),如果脉宽调制信号 PWM 的占空比连续 N 个周期都达到最大占空比,则会让功率开关管 MN1 关断或最小导通一个周期,以让电感 L 上积聚的电流在一个完整周期内泄放到输出,让输出电压尽快升高,之后随着输出反馈电压上升也加快,误差放大信号 EAO 也不会太高,电感电流 L 也不会积累太大,使系统正常快速启动。

[0049] 图 5 示出了采用了本发明中的逻辑控制电路后的升压 DC/DC 转换器在启动过程中的各电路参数的波形示意图。请参考图 5,启动过程同样大致分为两个阶段,开始工作到 A 阶段和 A 到 B 阶段,在开始工作到 A 阶段时,与图 2 中的启动过程类似,在 A 到 B 阶段时,相对于图 2 中的 B 阶段来说,参考电压 V_{ref} 和反馈电压 V_{fb} 差距不大,即输出电压的上升速度能匹配上电容电压 V_{ref_ss} 的上升速度, V_{EAO} 的值较小,电感电流 I_L 相对较小,启动速度更为迅速。

[0050] 上述说明已经充分揭露了本发明的具体实施方式。需要指出的是,熟悉该领域的技术人员对本发明的具体实施方式所做的任何改动均不脱离本发明的权利要求书的范围。相应地,本发明的权利要求的范围也并不仅仅局限于所述具体实施方式。

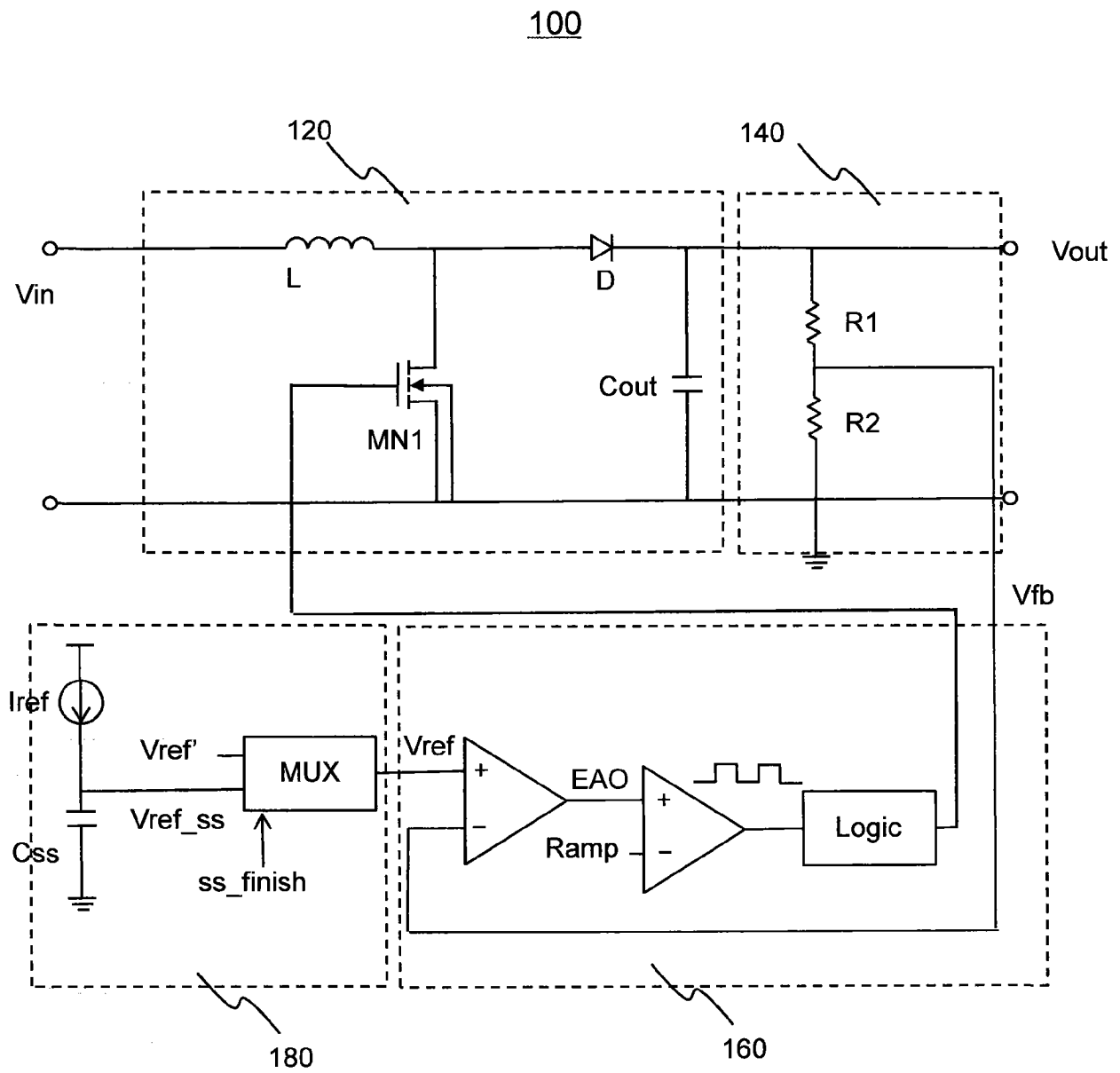


图 1

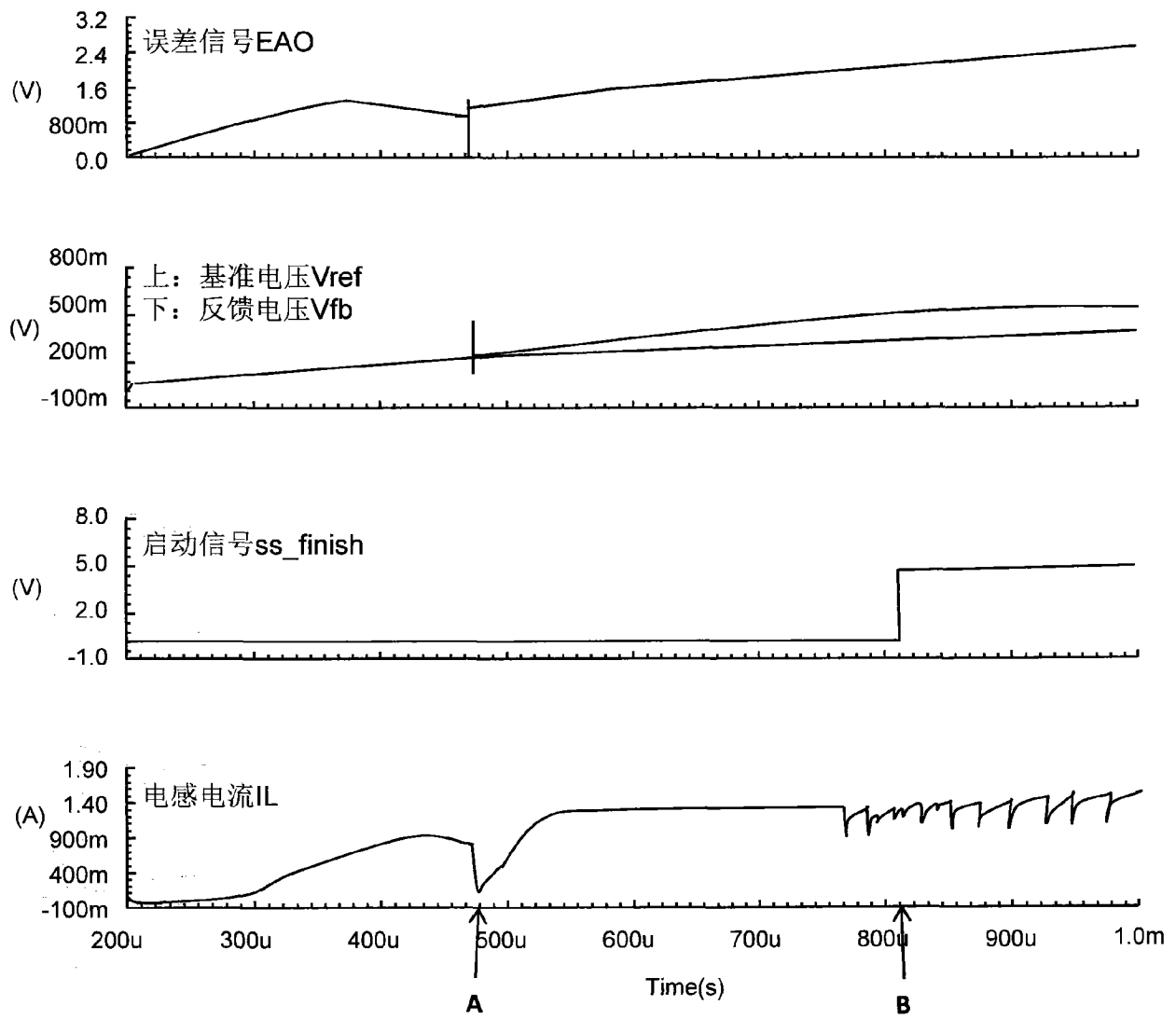


图 2

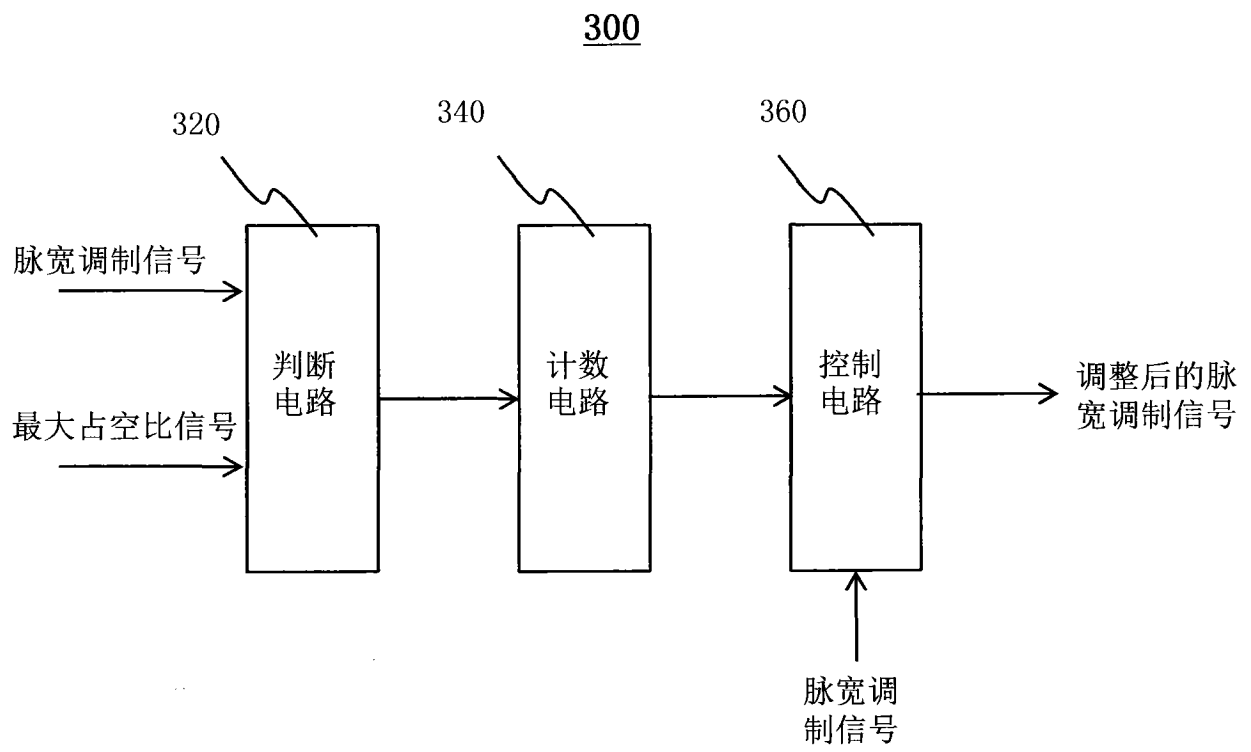


图 3

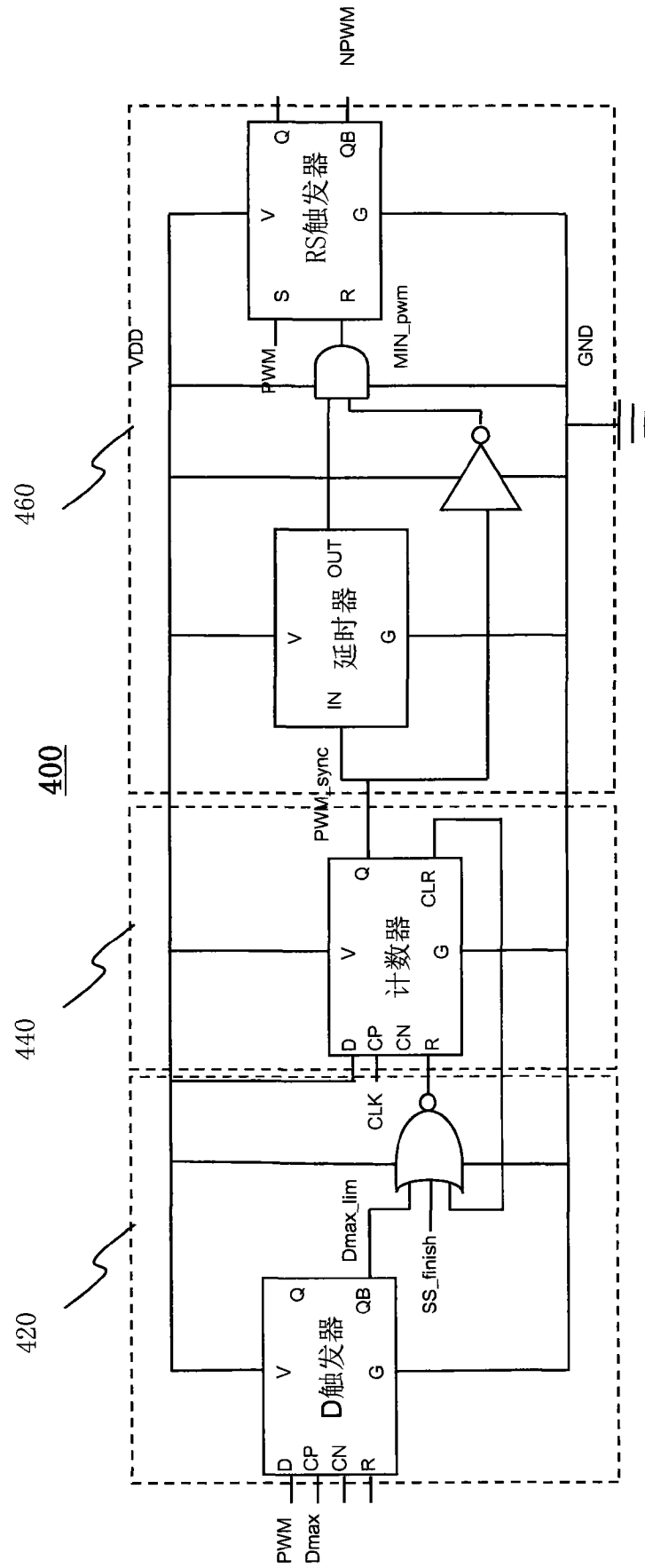


图 4

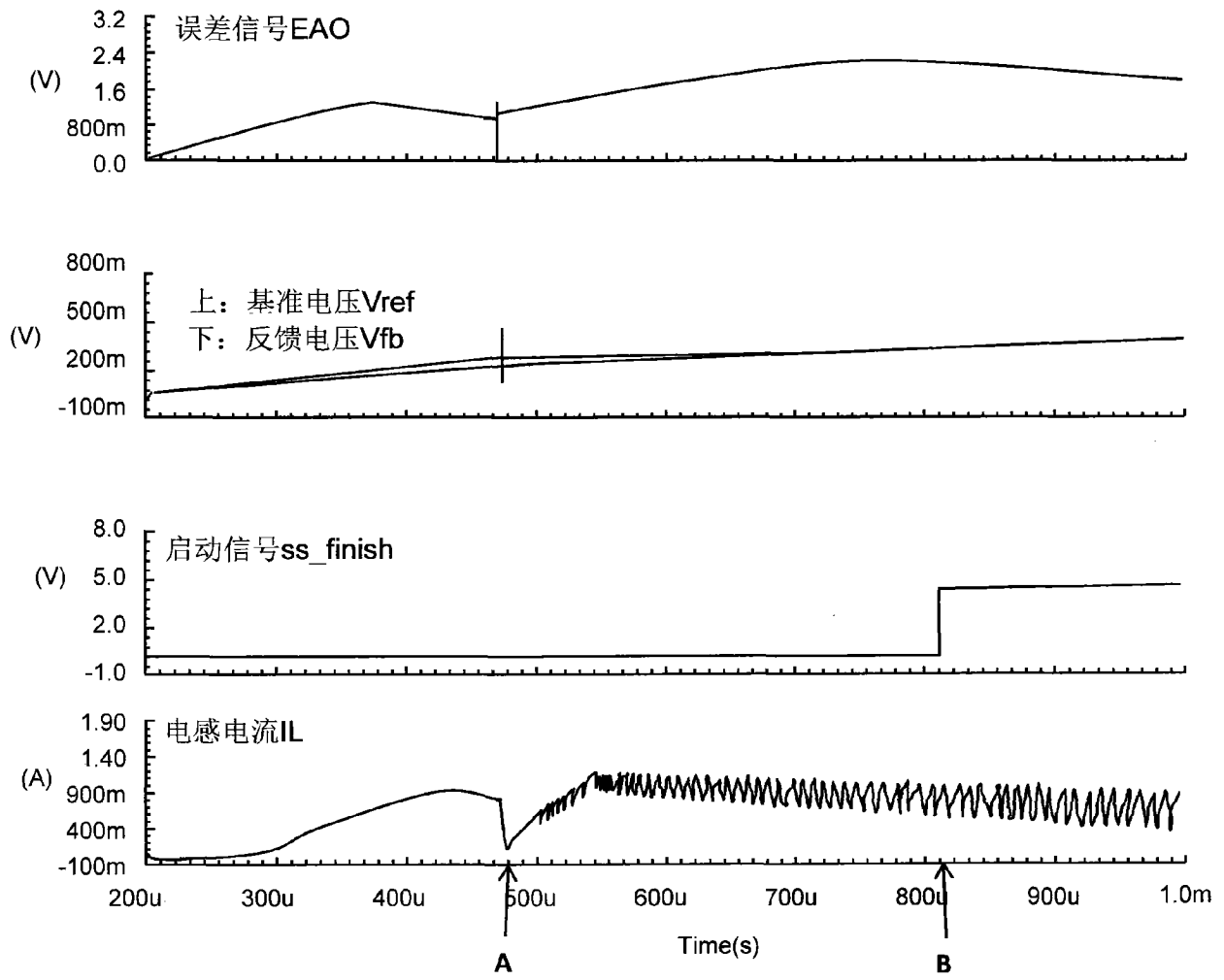


图 5