

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3670122号
(P3670122)

(45) 発行日 平成17年7月13日(2005.7.13)

(24) 登録日 平成17年4月22日(2005.4.22)

(51) Int.Cl.⁷

F I

H O 1 L 29/74

H O 1 L 29/74

D

H O 1 L 21/322

H O 1 L 21/322

L

H O 1 L 21/332

H O 1 L 29/74

E

H O 1 L 29/74 3 O 1

請求項の数 12 (全 8 頁)

(21) 出願番号 特願平9-279847
 (22) 出願日 平成9年9月26日(1997.9.26)
 (65) 公開番号 特開平10-112539
 (43) 公開日 平成10年4月28日(1998.4.28)
 審査請求日 平成13年4月20日(2001.4.20)
 (31) 優先権主張番号 19640311.1
 (32) 優先日 平成8年9月30日(1996.9.30)
 (33) 優先権主張国 ドイツ(DE)

(73) 特許権者 390041531
 オイベック、オイロペイツシエ、ゲゼルシ
 ヤフト、フユア、ライスツングスハルブラ
 イター、ミット、ベシユレンクテル、ハフ
 ツング、ウント、コンパニ、コマンデイー
 ト、ゲゼルシヤフト
 EUPEC EUROPAEISCHE
 GESELLSCHAFT FUER L
 EISTUNGSHALBLEITER
 MIT BESCHRANKTER HA
 FTUNG + COMPANY・KOM
 MADITGESELLSCHAFT
 ドイツ連邦共和国ウルシュタインベレッケ
 (番地なし)

最終頁に続く

(54) 【発明の名称】 横方向抵抗を備えた半導体デバイス

(57) 【特許請求の範囲】

【請求項 1】

少なくとも1つの組み込まれた横方向抵抗(6)を備えた半導体基板(1)からなり、この横方向抵抗(6)が抵抗領域(7)のドーピング濃度により生じ、この抵抗領域(7)が半導体基板(1)の表面から導入したドーパントにより形成されており、この抵抗領域(7)が特定されたドーピング濃度を持っている半導体デバイスにおいて、横方向抵抗(6)の範囲にこの横方向抵抗(6)の温度依存性を減少させる散乱中心(11)が設けられていることを特徴とする半導体デバイス。

【請求項 2】

散乱中心(11)が高エネルギー粒子を照射することによって結晶格子に形成された半導体結晶の欠陥であることを特徴とする請求項1記載の半導体デバイス。

【請求項 3】

半導体結晶の欠陥が半導体基板(1)を α 粒子及び/又は陽子及び/又は電子で照射することによって作られることを特徴とする請求項2記載の半導体デバイス。

【請求項 4】

半導体結晶の欠陥が半導体基板(1)を酸素イオン及び/又はシリコンイオンで照射することによって作られることを特徴とする請求項2又は3記載の半導体デバイス。

【請求項 5】

半導体結晶の欠陥がフレンケル欠陥及び/又はショットキー欠陥及び/又は酸素の原子空孔錯体及び/又は二重空孔であることを特徴とする請求項2乃至4の1つに記載の半導体

10

20

デバイス。

【請求項 6】

半導体デバイスが少なくとも 1 つのゲート (G)、カソード (K) 及びアノード (A) を含むサイリスタであることを特徴とする請求項 1 乃至 5 の 1 つに記載の半導体デバイス。

【請求項 7】

サイリスタが多段に形成され、少なくとも 1 つの主サイリスタ (HT) と少なくとも 1 つの補助サイリスタ (HT1 - HT5) とを含むことを特徴とする請求項 6 記載の半導体デバイス。

【請求項 8】

サイリスタがリングサイリスタ或いはリング状のサイリスタであり、表面の平面内のサイリスタ構造が円形に、円環状に或いは多角形状に形成されていることを特徴とする請求項 6 又は 7 記載の半導体デバイス。 10

【請求項 9】

半導体デバイスの中央に電圧設定破断個所 (BOD) が設けられていることを特徴とする請求項 1 乃至 8 の 1 つに記載の半導体デバイス。

【請求項 10】

サイリスタの縁部に縁部構造を作る切り欠きが設けられていることを特徴とする請求項 1 乃至 9 の 1 つに記載の半導体デバイス。

【請求項 11】

横方向抵抗 (6) が 2 つの補助サイリスタ (HT1 - HT5) の間及び / 又は 1 つの補助サイリスタ (HT1 - HT5) と主サイリスタ (HT) との間にあることを特徴とする請求項 6 又は 10 記載の半導体デバイス。 20

【請求項 12】

抵抗領域 (7) に散乱中心 (11) を作るために次の工程、即ち、横方向抵抗 (6) を持つ半導体デバイスのカソード側をマスクし、抵抗領域 (7) 以外の領域をマスク (MA) によって覆い、半導体デバイスをカソード側から高エネルギー粒子で照射し、次いで散乱中心 (11) を安定化するために半導体基板 (1) を熱処理する工程を順次実施することを特徴とする請求項 1 乃至 11 の 1 つに記載の横方向抵抗を備えた半導体デバイスの製造方法。

【発明の詳細な説明】 30

【0001】

【発明の属する技術分野】

この発明は、少なくとも 1 つの組み込まれた横方向抵抗を備えた半導体基板からなり、その横方向抵抗が抵抗領域におけるドーピング濃度により生じ、この抵抗領域が半導体基板の表面から近づき得る領域に存在し、この抵抗領域が特定されたドーピング濃度を持っている半導体デバイス及びその製造方法に関する。

【0002】

【従来の技術】

横方向抵抗は電力用半導体デバイスにおいては重要な役割をしている。通常、横方向抵抗は電力用サイリスタの中に組み込まれ、サイリスタの投入の際の電流上昇速度を制限する。電流制限器としてのこのような横方向抵抗なしでは半導体デバイスは破壊されるおそれがある。 40

【0003】

1981 年 11 月 30 日から 1981 年 12 月 3 日にかけてロンドンにおいて開催された I E E E 国際会議「AC 及び DC 変換のためのサイリスタ並びに可変及び静止機器 (Thyristors and variable and static equipment for AC and DC Transmission)」における会議資料から、特にその中に含まれる G E 社のテンブル (V.A.K.Temple) の論文「電力システムのための光点弧サイリスタ (Advanced light triggered thyristors for electric power systems)」、特に 90 頁図 7 及び 91 頁図 10 からこの種の半導体デバイス及びその製造方法が公知である。特に、この半導体デバイスは増幅ゲート構造を備えた電力用サイ 50

リスタである。このサイリスタにおいては特定された横方向抵抗が、先ず p 形ベースを拡散により形成し、次に実現されるべき抵抗の位置において前記 p 形ベースを薄くエッチングすることにより作られる。

【 0 0 0 4 】

ヨーロッパ特許第 0 4 7 2 8 8 0 号明細書にも同様に冒頭に挙げた型の半導体デバイスが開示されている。ここには、横方向抵抗の抵抗領域がこれを取り囲む層よりも特定して低いドーピング濃度を持っているサイリスタが開示されている。通常、半導体デバイスに組み込まれる抵抗はドーピング原子、例えばホウ素或いはアルミニウムの拡散もしくは注入によって作られる。抵抗値の制御はドーピング原子をイオン注入より導入する場合には、例えば配量を選択することにより行われる。ドーピング原子が拡散により導入される場合には、例えばその抵抗を目的に合わせて設定するためにドーピング層を構造的にエッチングするのが適している。このような方法はヨーロッパ特許第 0 4 7 2 8 8 0 号明細書に詳しく記載されている。これにより、再現性の良い抵抗値を持った横方向抵抗を作ることが可能である。

10

【 0 0 0 5 】

特に、特殊なドーピング工程で実現された横方向抵抗は電流通流の間にジュール熱によって部分的に著しく加熱される。これによって横方向抵抗の抵抗値は、フォノン数が温度と共に増加し、従ってフォノンにおける散乱が増大するので上がる。抵抗が上がることによって再び散逸等も増加する。抵抗値と温度のこの相反する揺れ動きは強い負荷時に半導体デバイスの破壊をもたらす。

20

【 0 0 0 6 】

【 発明が解決しようとする課題 】

この発明の課題は、前記の種類の半導体デバイスを、その横方向抵抗がデバイスの使用温度範囲において温度に殆ど無関係でありかつ最少のプロセス技術費用で再現性良く半導体デバイスに組み込むことができるように改良することにある。

【 0 0 0 7 】

【 課題を解決するための手段 】

この課題はこの発明により請求項 1 の特徴事項により解決される。ここには、横方向抵抗を備え、この横方向抵抗の領域に横方向抵抗の温度依存性を減少させる散乱中心を持つ半導体デバイスが開示されている。この抵抗は同心的に配置され、例えば 2 mm の広がりを持つ。

30

【 0 0 0 8 】

散乱中心の構成は請求項 2 乃至 4 に記載されている。散乱中心はその場合主として非ドーピング性の高エネルギー粒子、例えば α 粒子、陽子或いは電子を照射することにより作られる欠陥からなる。結晶を非常に強く傷つけることが望まれるときは、半導体基板は例えば酸素イオン、シリコンイオン或いは同様の粒子のような比較的重い粒子で照射することもできる。照射源としては高エネルギーイオン注入装置がそれらの粒子を簡単に加速することができるので良好に使用される。しかしまた例えば中性子のような無電荷の粒子を照射に使用することも可能である。

【 0 0 0 9 】

請求項 5 では欠陥がフレンケル欠陥及び / 又はショットキー欠陥として特徴づけられる。これらの欠陥は、原子空孔として作用する結晶格子の点欠陥である。フレンケル欠陥は、これに属する原子が空孔の近くの格子間位置に存在する空孔である。空孔に属する原子が表面に移動すると、ショットキー欠陥が生ずる。しかしまた例えば酸素空孔錯体或いは二重空孔のような他の欠陥も考えられる。

40

【 0 0 1 0 】

請求項 6 はサイリスタとしての半導体デバイスを対象とする。このサイリスタは少なくとも 1 つのゲート電極、エミッタ電極及びアノードを含む。特に大きな開閉電流を持つサイリスタにおいては組み込まれた横方向抵抗は電流制限器として非常に重要な役割をなし、デバイスの破壊を阻止する。

50

【0011】

請求項7は多段サイリスタを対象とする。いわゆる増幅ゲート構造を備えたサイリスタは少なくとも1つの主サイリスタと少なくとも1つの補助サイリスタとの並列接続からなる。増幅ゲート構造を備えた多段サイリスタは、例えば光点弧サイリスタの場合のように、特にサイリスタの一次点弧範囲における点弧電流が小さい場合に有効である。光パルスは例えばレーザー或いはレーザーダイオードによって作られる。

【0012】

サイリスタの形状は請求項8に記載されている。このサイリスタは、好ましくは、リングサイリスタ或いはリング状のサイリスタである。これによりサイリスタの均一な電流通流及び比較的高い開閉出力を得ることができる。

10

【0013】

請求項9による実施態様においては半導体デバイスは、好ましいことに、半導体デバイスの中央部に電圧設定破断箇所を備えている。この箇所はアノード側のベース領域とカソード側のベース領域との間のpn接合の屈曲として形成され、半導体デバイスの過電圧保護の作用をする。

【0014】

請求項10による実施態様においては、半導体デバイスの縁部に切り欠きが設けられる。これらの切り欠きは縁部構造を特定し、これにより半導体デバイスの縁部における早過ぎる電圧破壊が生ずることが回避される。

【0015】

請求項11による実施態様においては、横方向抵抗は主及び補助サイリスタの各々の間に設けられる。また複数の横方向抵抗を設けることも可能である。

20

【0016】

請求項12はこの発明による半導体デバイスの優れた製造方法を対象とする。横方向抵抗の抵抗値をでき上がったデバイスにおいて調整できることにより、好ましいことに、抵抗が低すぎるときは横方向抵抗を再度照射することにより調整することができる。

【0017】

半導体デバイスに組み込まれた横方向抵抗の温度依存性を小さくするために、ここに記載された方法は、フォノンにおける自由キャリアの散乱の影響を減少させることを指向している。

30

【0018】

一般的に抵抗は比抵抗 ρ によって生ずる。その場合 ρ は、 μ を自由キャリアの移動度とすると、 $1/\mu$ に直比例する。自由キャリアの移動度 μ は非常に純粋な半導体においては主としてフォノンとの衝突によって制限され、欠陥の多い半導体の場合にはまた格子欠陥との衝突によって制限される。この場合、衝突プロセスの発生までの相関的平均時間はフォノンにおける散乱の発生までの相関的平均時間と欠陥位置における散乱の発生までの相関的平均時間との和である。

【0019】

このような認識からこの発明は、半導体デバイスの使用温度範囲において自由キャリアが格子欠陥（格子欠陥の密度はフォノンとは異なり温度依存性はない）と衝突する分が自由キャリアがフォノンと衝突する分をできるだけ越えるように、抵抗領域における半導体結晶を目的に合わせて著しく傷つけるという考え方に基づく。

40

【0020】

横方向抵抗の範囲においてこのように制御して欠陥を形成することは、例えば抵抗領域を高エネルギー粒子で上述のように照射することにより実現される。

【0021】

【実施例】

以下にこの発明を図面に示された実施例を参照して詳しく説明する。この場合この発明による横方向抵抗構造の実施例として多段サイリスタを挙げる。

【0022】

50

図 1 はこの発明による横方向抵抗と増幅ゲート構造とを備えたサイリスタの部分断面図を示す。

【 0 0 2 3 】

半導体基板 1、例えばシリコン板は弱 n^- 形にドーピングされた内部領域 2 を含んでいる。カソード側には p 形にドーピングされたベース領域 3 が接している。ベース領域 3 には多数の n^+ 形にドーピングされたエミッタ領域 4、12 が埋め込まれている。これらのエミッタ領域はこの実施例では補助サイリスタ HT 1 ~ HT 5 の補助エミッタ領域 4 であり、主サイリスタ HT の主エミッタ領域 12 である。補助サイリスタ HT 1 ~ HT 5 の補助エミッタ領域 4 はそれぞれ 1 つの補助エミッタ電極 9 に接触している。さらに補助エミッタ電極 9 はその外側でベース領域 3 にも接触している。主サイリスタ HT の主エミッタ領域 12 は主エミッタ電極 13 を介してカソード端子 K に接続されている。その他にベース領域 3 はサイリスタの中央部分においてゲート金属 10 に接触している。ゲート金属 10 はサイリスタのゲート電極 G に接続されている。アノード側では内部領域 2 に p^+ 形にドーピングされたアノード側エミッタ領域 5 が接している。アノード側エミッタ領域 5 は通常の金属電極 8 の上に大面積で接触している。この金属電極 8 はアノード端子 A を形成している。

10

【 0 0 2 4 】

ベース領域 3 には横方向抵抗 6 を含む埋め込み領域 7 が設けられている。この埋め込み領域 7 は半導体基板 1 の表面に境を接している。埋め込み領域 7 には正確に規定されたドーパント量が、例えばイオン注入により導入されている。以下ではこの埋め込み領域を抵抗領域 7 と称する。抵抗領域 7 のドーピング濃度は横方向抵抗 6 の抵抗値を決定する。

20

【 0 0 2 5 】

さらに抵抗領域 7 には散乱中心 11 が配置されている。散乱中心 11 は半導体の結晶格子に例えば非ドーピング性の高エネルギー粒子を照射することにより作られる欠陥である。これらの粒子は例えば α 粒子或いは陽子である。結晶を非常に強く傷つけることが必要であるときは、半導体基板は比較的重い例えば酸素イオン或いはシリコンイオンのような粒子で照射することができる。或いはまた例えば中性子のような中性の粒子を照射に使用することもできる。照射源としては高エネルギーイオン注入装置が使われる。これらの照射により結晶格子には例えば、フレンケル欠陥或いはショットキー欠陥のような点欠陥が形成される。フレンケル欠陥は、これに属する原子が空孔の近くの格子間位置に存在する空孔である。1 つの空孔に属する原子が表面に移動すると、ショットキー欠陥が生ずる。しかしまた照射によって、例えば酸素の空孔錯体或いは二重空孔のような他の欠陥を作ること

30

【 0 0 2 6 】

それ故、横方向抵抗 6 の抵抗値は抵抗領域におけるドーピング濃度及び散乱中心 11 の濃度によって定まる。

【 0 0 2 7 】

図 1 のサイリスタはリング状に構成されている。この場合 $R = 0$ はサイリスタの中心部であり、 $R = 8 \text{ mm}$ は増幅ゲート構造の端部を表す。図 1 においては分かり易くするためにサイリスタの断面の右側だけが示されている。このサイリスタは増幅ゲート構造の 5 個のリング状補助サイリスタ HT 1 ~ HT 5 と、この補助サイリスタ HT 1 ~ HT 5 をリング状に取り囲んで配置されている 1 個の主サイリスタ HT とからなる。この実施例では抵抗領域 7 は第三と第四の補助サイリスタ HT 3 と HT 4 との間に配置されている。サイリスタの中央部には、その他に、ベース領域 3 に接触しているゲート電極 G が配置されている。サイリスタの中央部においてベース領域 3 は電圧設定破断個所 BOD を備えている。この電圧設定破断個所 BOD は内部領域 2 とベース領域 3 との間の $p-n$ 接合の屈曲部として形成されており、半導体デバイスを過電圧から保護する。さらにサイリスタの縁部範囲には表面の近くに縁部構造を形成するリング状の切り欠きが設けられている（但し図 1 には示されていない）。この縁部構造により、表面洩れ電流が半導体デバイスの縁部を介して流れるのが阻止される。

40

【 0 0 2 8 】

50

横方向抵抗は次の機能を持つ。即ちゲート端子GにカソードKに対して正の電圧が加わると、先ず補助サイリスタHT1～HT3が点弧し、その後横方向抵抗6を介して補助サイリスタHT4、HT5が、最後に主サイリスタHTが点弧する。横方向抵抗6は従って電流制限作用を持ち、点弧の際に半導体デバイスを破壊に至らしめるような余りに大きな電流が一度に流されることを阻止する。

【0029】

点弧電流が小さい場合には多段増幅ゲート段が利用される。このような多段増幅ゲート構造を持つ多段サイリスタは複数のサイリスタの並列接続からなる。第一のサイリスタが例えばゲート電圧もしくは光パルスによって点弧されると、そのアノード電流は次に続くサイリスタを点弧させる。このようにして順次増幅ゲート構造の全てのサイリスタが点弧される。

10

【0030】

増幅ゲート構造の個々の段に、即ちそれぞれ各2つの補助サイリスタHT1～HT5間に、並びに補助サイリスタHT5と主サイリスタHTとの間に適当な横方向抵抗6を設けることも有効である。

【0031】

増幅ゲート構造を持つサイリスタにおける抵抗値は例えば20～50Ωの間の大きさに変動する。この抵抗は保護抵抗として働き、一次点弧範囲における電流上昇を制限するように作用する。

【0032】

以下に抵抗領域7に散乱中心11を作るのに適した方法を提示する。

20

【0033】

仕上がり状態に処理された半導体デバイスがそのカソード側をマスクされる。サイリスタの横方向抵抗は比較的大きく設定されているから、マスクMAとしては例えば抵抗領域7以外の表面領域を覆う例えば3mm厚に構造化された金属遮蔽板が使われる。半導体基板1はカソード側に高エネルギー粒子が照射される。これにより結晶格子には欠陥が形成され、これが散乱中心11として作用する。散乱中心として作用する格子欠陥の深さ分布は例えば照射エネルギーを選択することにより制御される。特に縦方向に比較的大きな広がり例えば80μmの深さを持つ抵抗構造においては、異なる照射エネルギーで何回も照射することにより抵抗領域7に散乱中心11を均一に分布させることができる。

30

【0034】

安定性の理由から照射後に熱処理を行うことが薦められる。その場合半導体基板は220から270で10数時間(例えば15時間)熱処理される。

【0035】

照射に代わって非ドーピング性の原子を局所的に拡散することも可能である。

【0036】

横方向抵抗6の抵抗値は照射によって必然的に高められる。これに対応してそのためには自由キャリアの濃度も所望の抵抗値を得るために同様に高める必要がある。このためには抵抗領域7におけるドーピング濃度を上げることが必要である。

【0037】

特定された温度依存性のある横方向抵抗6を作る方法は光により点弧可能なサイリスタ並びにゲート電極で制御されるサイリスタに適用可能である。しかし場合によっては他の半導体デバイスを製造する際にも適用可能である。このことは過電圧保護手段(BOD構造)を組み込んだサイリスタにおいて特に重要である。

40

【0038】

この発明による方法を適用した場合のその他の重要な利点は、横方向抵抗6の最終的な抵抗値が出来上がったデバイスにおいて調整できることである。例えば最初の照射後に抵抗測定により抵抗値が充分に大きくないことが判明した場合には、抵抗はさらに照射を行うことによって簡単に調整することができる。

【図面の簡単な説明】

50

【図 1】この発明による横方向抵抗と増幅ゲート構造とを備えたサイリスタの部分断面図。

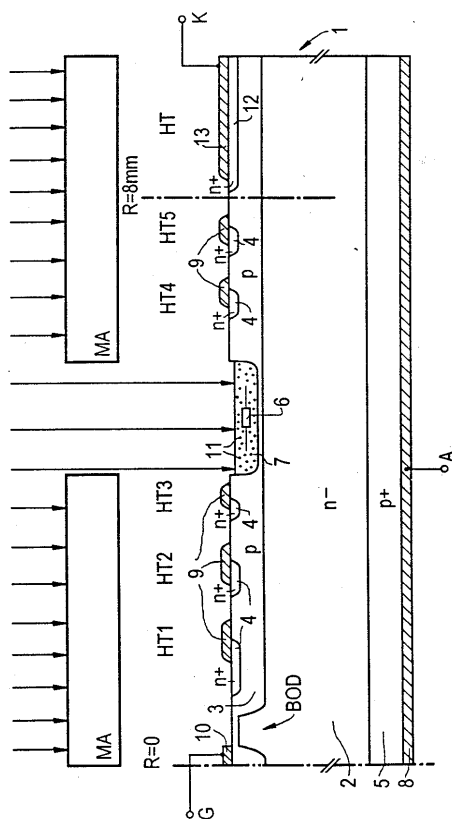
【符号の説明】

- 1 半導体基板
- 2 内部領域
- 3 ベース領域
- 4 カソード側補助エミッタ領域
- 5 アノード側エミッタ領域
- 6 横方向抵抗
- 7 抵抗領域
- 8 アノード金属電極
- 9 補助エミッタ電極
- 10 ゲート金属電極
- 11 散乱中心
- 12 カソード側主エミッタ領域
- 13 主エミッタ電極
- A アノード
- G ゲート
- K カソード
- BOD 電圧設定破断個所
- MA マスク
- HT1 ~ HT5 補助サイリスタ
- HT 主サイリスタ

10

20

【図 1】



フロントページの続き

(74)復代理人 100075166

弁理士 山口 巖

(72)発明者 ハンス - ヨアヒム シュルツエ

ドイツ連邦共和国 8 5 5 2 1 オットーブルン オットーシュトラッセ 6 0 エフ

審査官 小野田 誠

(58)調査した分野(Int.Cl.⁷, D B 名)

H01L 29/74

H01L 21/322