

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02010/038478

発行日 平成24年3月1日(2012.3.1)

(43) 国際公開日 平成22年4月8日(2010.4.8)

(51) Int.Cl.		F I	テーマコード (参考)			
H01Q	15/14	(2006.01)	H01Q	15/14	Z	5E321
H01P	11/00	(2006.01)	H01P	11/00	N	5E346
H05K	9/00	(2006.01)	H05K	9/00	R	5J020
H05K	3/46	(2006.01)	H05K	3/46	Q	
			H05K	3/46	N	

審査請求 未請求 予備審査請求 未請求 (全 27 頁)

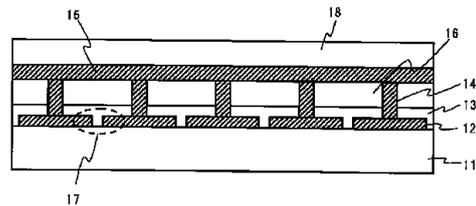
出願番号	特願2010-531761 (P2010-531761)	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(21) 国際出願番号	PCT/JP2009/005110	(74) 代理人	100103894 弁理士 冢入 健
(22) 国際出願日	平成21年10月2日(2009.10.2)	(72) 発明者	竹村 浩一 東京都港区芝五丁目7番1号 日本電気株式会社内
(31) 優先権主張番号	特願2008-256970 (P2008-256970)	(72) 発明者	安道 徳昭 東京都港区芝五丁目7番1号 日本電気株式会社内
(32) 優先日	平成20年10月2日(2008.10.2)	(72) 発明者	塚越 常雄 東京都港区芝五丁目7番1号 日本電気株式会社内
(33) 優先権主張国	日本国(JP)	Fターム(参考)	5E321 AA17 AA32 BB24 GG05 最終頁に続く

(54) 【発明の名称】 電磁バンドギャップ構造、これを備える素子、基板、モジュール、半導体装置及びこれらの製造方法

(57) 【要約】

表面実装や基板内蔵が可能な、小型で薄型の電磁バンドギャップ構造を提供する。本発明の一態様に係る電磁バンドギャップ構造は、絶縁性基板と、前記絶縁性基板上に規則的に配列した複数の導体小片と、隣り合う前記導体小片間を埋めるように形成された誘電体層と、前記誘電体層上に設けられた層間絶縁層と、前記層間絶縁層上に設けられ、前記導体小片の各々と前記層間絶縁層を貫通する導体で接続された導体プレーンとを備えるものである。

【図2】



【特許請求の範囲】

【請求項 1】

絶縁性基板と、
前記絶縁性基板上に規則的に配列した複数の導体小片と、
隣り合う前記導体小片間を埋めるように形成された誘電体層と、
前記誘電体層上に設けられた層間絶縁層と、
前記層間絶縁層上に設けられ、前記導体小片の各々と前記層間絶縁層を貫通する導体で
接続された導体プレーンとを備える電磁バンドギャップ構造。

【請求項 2】

前記複数の導体小片は、前記絶縁性基板上に形成された第 1 の導体小片と、前記第 1 の
導体小片上に形成された第 2 導体小片とを含み、
前記誘電体層は、前記第 1 の導体小片と前記第 2 の導体小片との間に形成されているこ
とを特徴とする、請求項 1 に記載の電磁バンドギャップ構造。

10

【請求項 3】

前記第 1 の導体小片と前記第 2 の導体小片との間隔が $1 \mu\text{m}$ 以下であることを特徴とす
る、請求項 2 に記載の電磁バンドギャップ構造。

【請求項 4】

前記誘電体層は、同一面内にある隣り合う前記導体小片間及びその近傍にのみ堆積され
ていることを特徴とする、請求項 1 に記載の電磁バンドギャップ構造。

【請求項 5】

前記絶縁性基板が、ガラス、アルミナ、サファイア、石英から選ばれた材料であることを
特徴とする、請求項 1 ~ 4 のいずれか 1 項に記載の電磁バンドギャップ構造。

20

【請求項 6】

前記絶縁性基板は、前記誘電体層であり、
前記複数の導体小片は、前記絶縁性基板に埋め込まれていることを特徴とする、請求項
1 に記載の電磁バンドギャップ構造。

【請求項 7】

前記導体小片が、前記絶縁性基板側から Ti 、 Ta 、 Cr 或いはこれらの窒化物から選
ばれた少なくとも 1 以上の層から構成される中間層と、前記中間層の上層側に Pt 、 Pd
、 Ru 、 Ir から選ばれた少なくとも 1 以上の層の積層構造であることを特徴とする、請
求項 1 ~ 6 のいずれか 1 項に記載の電磁バンドギャップ構造。

30

【請求項 8】

前記誘電体層が、 Mg 、 Al 、 Si 、 Ti 、 Ta 、 Hf 、 Zr の酸化物の少なくとも 1
以上を主たる成分とすることを特徴とする、請求項 1 ~ 7 のいずれか 1 項に記載の電磁バ
ンドギャップ構造。

【請求項 9】

前記誘電体層が、化学式 ABO_3 、或いは $\text{A}_2\text{B}_2\text{O}_7$ で表される複合酸化物のいずれ
かを基本構造とした材料を主たる成分とすることを特徴とする、請求項 1 ~ 7 のいずれか
1 項に記載の電磁バンドギャップ構造。

【請求項 10】

請求項 1 ~ 9 のいずれか 1 項に記載の電磁バンドギャップ構造と、
前記導体プレーンの一部に設けられた外部接続端子とを備えるフィルタ素子。

40

【請求項 11】

請求項 1 ~ 9 のいずれか 1 項に記載の電磁バンドギャップ構造と、
前記導体プレーンの一部と接続された給電線とを備えるアンテナ素子。

【請求項 12】

プリント基板と、
前記プリント基板に埋め込まれた請求項 1 ~ 9 のいずれか 1 項に記載の電磁バンドギャ
ップ構造、請求項 10 に記載のフィルタ素子及び請求項 11 に記載のアンテナ素子の少な
くともいずれか 1 つを備える素子内蔵基板。

50

- 【請求項 13】
請求項 12 に記載の素子内蔵基板と、
前記素子内蔵基板上に実装された 2 以上の半導体装置とを備えるマルチチップモジュール。
- 【請求項 14】
請求項 1 ~ 9 のいずれか 1 項に記載の電磁バンドギャップ構造と、
前記電磁バンドギャップ構造内に実装された 1 以上の半導体素子とを備える半導体装置。
- 【請求項 15】
請求項 14 に記載の半導体装置と、
前記半導体装置に実装された 2 以上の半導体素子と、
前記半導体素子に設けられ、別のプリント配線基板と接続する端子とを備えるマルチチップモジュール。 10
- 【請求項 16】
絶縁性基板上に規則的に複数の導体小片を形成し、
隣り合う前記導体小片間を埋めるように誘電体層を形成し、
前記誘電体層上に層間絶縁層を形成し、
前記層間絶縁層上に、前記導体小片の各々と接続される導体プレーンを形成する電磁バンドギャップ構造の製造方法。
- 【請求項 17】
前記誘電体層を形成した後に、同一面内にある隣り合う前記導体小片間及びその近傍に
以外の誘電体層を除去する請求項 16 に記載の電磁バンドギャップ構造の製造方法。 20
- 【請求項 18】
前記誘電体層を形成する工程において、同一面内にある隣り合う導体小片間及びその近
傍以外の部分をマスクして前記誘電体層を堆積させることを特徴とする請求項 16 に記載
の電磁バンドギャップ構造の製造方法。
- 【請求項 19】
前記複数の導体小片として、第 1 の導体小片と、前記第 1 の導体小片上に第 2 導体小片
を形成し、
前記第 1 の導体小片と前記第 2 の導体小片との間に前記誘電体層を形成する請求項 16 30
に記載の電磁バンドギャップ構造の製造方法。
- 【請求項 20】
前記誘電体層の厚さを $1 \mu\text{m}$ 以下とすることを特徴とする、請求項 19 に記載の電磁バ
ンドギャップ構造の製造方法。
- 【請求項 21】
前記絶縁性基板は、前記誘電体層であり、
前記複数の導体小片を前記絶縁性基板に埋め込むことにより、隣り合う前記導体小片間
に前記誘電体層を形成することを特徴とする、請求項 16 に記載の電磁バンドギャップ構
造の製造方法。
- 【請求項 22】
前記導体小片の形成工程では、
前記絶縁性基板側から Ti、Ta、Cr 或いはこれらの窒化物から選ばれた少なくとも
1 以上の層から構成される中間層を形成し、
前記中間層の上層側に Pt、Pd、Ru、Ir から選ばれた少なくとも 1 以上の層を積
層することを特徴とする、請求項 16 ~ 19 のいずれか 1 項に記載の電磁バンドギャップ
構造の製造方法。 40
- 【請求項 23】
前記誘電体層が、Mg、Al、Si、Ta、Hf、Zr の酸化物及び窒化物の少なくと
も 1 以上を主たる成分とすることを特徴とする、請求項 16 ~ 22 のいずれか 1 項に記載
の電磁バンドギャップ構造の製造方法。 50

【請求項 24】

前記誘電体層が、化学式 ABO_3 、或いは $A_2B_2O_7$ で表される複合酸化物のいずれかを基本構造とした材料を主たる成分とすることを特徴とする、請求項 16 ~ 22 のいずれか 1 項に記載の電磁バンドギャップ構造の製造方法。

【請求項 25】

前記誘電体層は、スパッタ法、CVD法、ゾルゲル法、エアロゾルデポジション法で堆積されることを特徴とする、請求項 16 ~ 24 のいずれか 1 項に記載の電磁バンドギャップ構造の製造方法。

【請求項 26】

前記絶縁性基板が、ガラス、アルミナ、サファイア、石英から選ばれた材料であることを特徴とする、請求項 16 ~ 25 のいずれか 1 項に記載の電磁バンドギャップ構造の製造方法。

10

【請求項 27】

前記複数の導体小片、誘電体層、層間絶縁層、導体プレーンの積層構造を形成した後に、前記絶縁性基板を薄化することを特徴とする、請求項 16 ~ 26 のいずれか 1 項に記載の電磁バンドギャップ構造の製造方法。

【請求項 28】

前記絶縁性基板が、ガラス、アルミナ、サファイア、石英、シリコン、GaAs、ステンレス、Cu、Ni、W、Moから選ばれた板状基材の表面に、ポリイミド樹脂を塗布した構造であり、

20

前記複数の導体小片、誘電体層、層間絶縁層、導体プレーンの積層構造を形成した後、前記板状基材を除去することを特徴とする請求項 16 ~ 25 のいずれか 1 項に記載の電磁バンドギャップ構造の製造方法。

【請求項 29】

請求項 16 ~ 28 のいずれか 1 項に記載の製造方法により、絶縁性基板上に電磁バンドギャップ構造を形成し、

前記絶縁性基板上に前記電磁バンドギャップ構造を有する構造体の全体の厚さが $300\ \mu\text{m}$ 以下となるように、前記絶縁性基板を薄化或いは除去し、

前記薄化された前記構造体をプリント基板に埋め込む素子内蔵基板、マルチチップモジュール、或いは半導体装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、特定の周波数帯においてバンドギャップを有する電磁バンドギャップ（以下、EBG）構造、フィルタ素子、アンテナ素子、素子内蔵基板、マルチチップモジュール、半導体装置、及びこれらの製造方法に関する。

【背景技術】

【0002】

EBG構造は、誘電体または導体が2次元的或いは3次元的に規則的に配列し、特定周波数帯の電磁波の伝播を抑制または大きく減衰させるようなバンドギャップとよばれる周波数領域を形成する構造である。近年、そのEBG構造の特徴を利用した、アンテナやノイズフィルタなどが提案されている。

40

【0003】

具体的なEBG構造として、特許文献1、特許文献2、特許文献3、特許文献4、非特許文献1には、導体プレーン上に、多角形平板状の導体小片と導体柱により構成される画鋐状の導体要素が周期的に配置され、各導体要素が導体プレーンへ接続された構造が開示されている。導体小片間のキャパシタンス（C）と導体要素と導体プレーンから構成されるインダクタンス（L）とが2次元的に配列した分布定数回路とみなせる。このようなEBG構造は、 $1/LC$ 近傍の周波数帯にバンドギャップを形成することが知られており、導体要素の形状や配列を適切に設計することにより、所望の周波数帯の電磁波の伝播を

50

抑制する機能を発現させることができる。

【0004】

また、特許文献1、特許文献2、非特許文献1では、隣接する導体小片間のギャップをキャパシタンス要素とする構造だけではなく、導体小片を2層に配置してその2層の導体小片の重なりをキャパシタンス要素として利用した構造や、異なる導体小片の層間に高誘電率層を充填した構造が開示されている。これらのEBG構造は、金属シート上に誘電体シート、導体小片を積層して作製されている。

【0005】

このようなEBG構造を、携帯電話やデジタル家電、情報機器などへ適用分野を拡大するためには、高密度実装可能な小型化が必須となる。また、バンドギャップの周波数帯を
10
広範囲に制御できることが望まれる。EBG構造のバンドギャップが発現する周波数は上記の共振周波数で表されるので、キャパシタンスに着目すると、キャパシタンスが大きいほど低周波側で発現する。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特表2002-510886号公報

【特許文献2】特表2005-538629号公報

【特許文献3】米国特許第6,262,495B1号明細書

【特許文献4】米国特許第6,483,481B1号明細書
20

【非特許文献】

【0007】

【非特許文献1】D. Sievenpiper et al., "IEEE Trans. Microwave Theory and Techniques", vol. 47, 1999, p.2059

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、上述のEBG構造は、シート積層を基本とするプリント基板プロセスや、それら積層材料で作製される場合、導体小片の大きさが数mm、EBG構造全体で数cmのサイズが必要となる。
30

【0009】

キャパシタンス要素のキャパシタンスを増加させる、或いは単位面積当たりのキャパシタンスを増加させて小型化するためには、電極間隔を小さくすることや、電極間の誘電体として誘電率が高い材料を用いることが考えられる。しかし、単独で取り扱えるシートを積層する方法では、シートの厚さは数10 μ m以上必要となる。

【0010】

さらに、高誘電率材料としては、金属酸化物では比誘電率が数10以上の材料が知られているが、単独で取り扱えるシート状にして積層するためには、比誘電率が小さな樹脂に分散させた複合物としなければならず実効的な比誘電率はせいぜい20~30である。例えば、平行平板電極を想定してもそこに生じるキャパシタンスは、これらの材料では1m²あたりせいぜい数pFである。
40

【0011】

このような高誘電率材料を樹脂と混合せずプリント基板へ直接形成する場合には、堆積と反応・焼成を同時に行うような薄膜形成プロセスが考えられる。しかし、堆積するプリント基板の導体や樹脂の耐熱性が低いためにプロセス温度はせいぜい200程度に制限される。このため、欠陥が多く含まれ、比誘電率が小さく絶縁性が悪い状態しかえられない。

【0012】

本発明は、このような事情を背景としてなされたものであり、本発明の目的は、小型・薄型化が可能な特定の周波数帯においてバンドギャップを有するEBG構造、このEBG
50

構造を用いたフィルタ素子、アンテナ素子、素子内蔵基板、半導体装置、マルチチップモジュール及びこれらの製造方法を提供することである。

【課題を解決するための手段】

【0013】

本発明の一態様に係る電磁バンドギャップ構造は、絶縁性基板と、前記絶縁性基板上に規則的に配列した複数の導体小片と、隣り合う前記導体小片間を埋めるように形成された誘電体層と、前記誘電体層上に設けられた層間絶縁層と、前記層間絶縁層上に設けられ、前記導体小片の各々と前記層間絶縁層を貫通する導体で接続された導体プレーンとを備えるものである。

【0014】

本発明の他の態様に係る電磁バンドギャップ構造の製造方法は、絶縁性基板上に規則的に複数の導体小片を形成し、隣り合う前記導体小片間を埋めるように誘電体層を形成し、前記誘電体層上に層間絶縁層を形成し、前記層間絶縁層上に、前記導体小片の各々と接続される導体プレーンを形成する。

【発明の効果】

【0015】

本発明によれば、小型・薄型化が可能な特定の周波数帯においてバンドギャップを有するEBG構造、このEBG構造を用いたフィルタ素子、アンテナ素子、素子内蔵基板、半導体装置、マルチチップモジュール及びこれらの製造方法を提供することができる。

【図面の簡単な説明】

【0016】

【図1】実施の形態1に係るEBG構造を示す斜視図である。

【図2】実施の形態1に係るEBG構造を示す断面図である。

【図3A】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図3B】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図3C】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図3D】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図3E】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図3F】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図3G】実施の形態1に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図4】実施の形態1に係るEBG構造の他の例を示す断面図である。

【図5】実施の形態2に係るEBG構造を示す断面図である。

【図6A】実施の形態2に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図6B】実施の形態2に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図6C】実施の形態2に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図6D】実施の形態2に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図6E】実施の形態2に係るEBG構造の製造方法を説明するための製造工程断面図である。

【図6F】実施の形態2に係るEBG構造の製造方法を説明するための製造工程断面図で

10

20

30

40

50

ある。

【図 7】実施の形態 3 に係る E B G 構造を示す断面図である。

【図 8 A】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 B】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 C】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 D】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 E】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 F】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 G】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 8 H】実施の形態 3 に係る E B G 構造の製造方法を説明するための製造工程断面図である。

【図 9】インダクタンス要素を明示的に付加した E B G 構造の一例を示す斜視図である。

【図 10】本発明を適用したフィルタ部品の構造を示す断面図である。

【図 11】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の構成を示す模式図である。

【図 12 A】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 B】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 C】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 D】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 E】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 F】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 G】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 12 H】本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。

【図 13】本発明を適用したフィルタ部品が作りこまれたマルチチップモジュールの構成を示す断面図である。

【図 14】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の構成を示す断面図である。

【図 15 A】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【図 15 B】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【図 15 C】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【図 15 D】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

10

20

30

40

50

【図 1 5 E】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【図 1 5 F】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【図 1 5 G】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【図 1 5 H】本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。

【発明を実施するための形態】

【0017】

実施の形態 1 .

本発明の実施の形態 1 に係る電磁バンドギャップ構造 (E B G 構造) について、図面を参照して説明する。図 1 は本実施の形態に係る E B G 構造を示す斜視図であり、図 2 はその断面図である。図 1 においては、内部構造がわかりやすいように、導体プレーン 1 5 の一部と層間絶縁層 1 6 を省略して描いている。

【0018】

図 1、2 に示すように、本実施の形態に係る電磁バンドギャップ構造は、絶縁性基板 1 1、導体小片 1 2、誘電体層 1 3、接続導体 1 4、導体プレーン 1 5、層間絶縁膜 1 6、カバー膜 1 8 を備えている。平坦で耐熱性のある絶縁性基板 1 1 上には、2 次元的に規則的に配列した複数の導体小片 1 2 が形成されている。

【0019】

導体小片 1 2 としては、絶縁性基板 1 1 側から T i、T a、C r 或いはこれらの窒化物から選ばれた少なくとも 1 以上の層から構成される中間層と、中間層の上層側に P t、P d、R u、I r から選ばれた少なくとも 1 以上の層の積層構造であるが好ましい。これは、後述する誘電体層 1 3 の形成には高温、酸化雰囲気が必要となるため、誘電体層 1 3 より下層の金属層、特に誘電体層 1 3 と接する層としては、P t 等の高融点で耐酸化性を有する高融点導体層を用いることが望ましいからである。一方、高融点金属は、安定である反面、反応性に乏しく、特に下層側との密着性が不十分な場合がある。T i 等の反応性に優れた材料を中間層として用いることにより、その下層側の絶縁性基板 1 1 との密着性を改善することができる。

【0020】

複数の導体小片 1 2 上には、当該導体小片 1 2 を覆い、隣接する導体小片 1 2 間の空間を埋めるように、誘電体層 1 3 が形成されている。誘電体層 1 3 は比誘電率が 1 0 以上、より好ましくは 1 0 0 以上の金属酸化物であることが望ましい。このように誘電体層 1 3 として高誘電率材料を用いることにより、キャパシタンスを大きくすることができ、より小さい面積で所望の周波数域にバンドギャップを発現させることが可能である。或いは、同じ面積であっても、より低周波数域においてバンドギャップを発現させることができる。例えば、無線 L A N のような数 G H z 帯域にバンドギャップを発現させるためには、n F に近いキャパシタンスが必要となるため、誘電体層 1 3 として高誘電率材料を用いることが好ましい。さらに、誘電体層 1 3 が金属酸化物の場合、誘電体層 1 3 の上層の導体プレーン 1 5 は高融点貴金属や高融点導電性酸化物であることがより望ましい。

【0021】

誘電体層 1 3 の上には、層間絶縁膜 1 6 が形成されている。誘電体層 1 3 は、他の層間絶縁膜 1 6 よりも大きな比誘電率を有する。また、層間絶縁膜 1 6 の上には、導体プレーン 1 5 が形成されている。

【0022】

誘電体層 1 3 及び層間絶縁膜 1 6 には、下層の導体小片 1 2 の一部を露出させるビアが形成されている。接続導体 1 4 は、当該ビアの中に形成されている。導体小片 1 2 の各々は、接続導体 1 4 を介して導体プレーン 1 5 と接続されている。

【0023】

10

20

30

40

50

隣接する導体小片 1 2 間でキャパシタンス要素 1 7 が形成される。また、導体小片 1 2、接続導体 1 4、導体プレーン 1 5 の一部は、インダクタンス要素を形成している。バンドギャップが生じる周波数帯は、これらのキャパシタンス要素、インダクタンス要素によって制御することができる。

【 0 0 2 4 】

本発明によれば、誘電体層 1 3 を薄化、高誘電率化できるため、導体プレーンと導体小片間のキャパシタンスを増加させることができ、より低周波数域へもバンドギャップを発現させることが可能となる。これにより、バンドギャップの帯域制御、設計が容易となる。

【 0 0 2 5 】

また、薄膜プロセスで全体構造を薄型化でき、かつ、単位面積あたりのキャパシタンスを増加できるために、同じ容量が必要な場合でも導体小片を小型化できることになるので、E B G 構造全体の小型・薄型化が実現でき、実装される機器の小型化・薄型化に寄与する。

【 0 0 2 6 】

ここで、図 3 A ~ 3 G を参照して、本実施の形態に係る電磁バンドギャップ構造の製造方法について説明する。図 3 A ~ 3 G は、本実施の形態に係る電磁バンドギャップ構造の製造方法を説明するための製造工程断面図である。図 3 A に示すように、まず、絶縁性基板 1 1 として、例えばホウケイ酸ガラス基板を準備する。

【 0 0 2 7 】

そして、絶縁性基板 1 1 上に、T i (5 0 n m)、P t (2 0 0 n m) の順に積層膜をスパッタ成膜した後に、導体小片 1 2 の形状となるようにレジストを形成し、それ以外の部分をイオンミリングでエッチング除去を行う (図 3 B)。なお、導体小片の間隔は厚さより大きくなるように設計しておく。

【 0 0 2 8 】

レジストを除去した後に、全面に誘電体層 1 3 として 5 0 0 n m 厚のチタン酸ストロンチウムを、堆積温度 4 5 0、スパッタ雰囲気 8 0 % A r + 2 0 % O 2 で、R F スパッタ法により堆積させる (図 3 C)。発明者らの実験では、このような条件で比誘電率が 2 0 0 のチタン酸ストロンチウム薄膜が得られる。チタン酸ストロンチウムは、導体小片 1 2 となる P t / T i 積層膜よりも厚く堆積させることと、導体小片 1 2 の間隔をその厚さよりも大きく設計することで、導体小片 1 2 間を問題なく充填することができる。

【 0 0 2 9 】

その後、誘電体層 1 3 上に、層間絶縁膜 1 6 として 1 5 μ m 厚の感光性ポリイミド樹脂を塗布する。そして、層間絶縁膜 1 6 に、接続導体 1 4 を形成するためのビアをリソグラフィで開口する (図 3 D)。続いて、ビアが形成された層間絶縁膜 1 6 をマスクとして、フッ酸、硝酸、純水の混合液でチタン酸ストロンチウムからなる誘電体層 1 3 をエッチングし、導体小片 1 2 の一部を露出させる (図 3 E)。

【 0 0 3 0 】

次に、メッキ下地となる C u (3 0 0 n m) / T i (5 0 n m) 積層膜を全面にスパッタ成膜する。その後、電界メッキで C u を表面の平端部で 1 5 μ m の厚さになるように堆積させて、導体プレーン 1 5 を形成する。これと同時に、層間絶縁膜 1 6、誘電体層 1 3 に形成されたビアを C u メッキで充填し、導体小片 1 2 と導体プレーン 1 5 とを接続する接続導体 1 4 を形成する (図 3 F)。最後に、外部接続パッドを残してカバー層 1 8 を樹脂で形成する (図 3 G)。

【 0 0 3 1 】

本実施の形態では、導体小片 1 2 のみ耐熱性のある金属を用いれば、比誘電率が高い金属酸化物をキャパシタンス要素として機能する導体小片 1 2 間に直接充填することが可能となる。これにより、キャパシタンスを増加させて、導体小片 1 2 の面積を小型化することが可能となる。

【 0 0 3 2 】

10

20

30

40

50

一方で、金属酸化物からなる誘電体層 1 3 の形成以降の工程では、耐熱性の高い材料は必要ない。このため、低コストな樹脂や低抵抗な厚いメッキ配線などを用いて回路を形成することが可能となる。また、キャパシタンス要素を形成する導体小片 1 2 を平坦な絶縁性基板 1 1 上に最初に形成することになるので、高精度なリソグラフィー、エッチング加工が可能となり、設計の際も少なく E B G の帯域制御が容易となる利点もある。

【 0 0 3 3 】

図 4 に、本実施の形態に係る E B G 構造の他の例を示す。図 4 に示すように、誘電体層 1 3 を導体小片 1 2 間及びその近傍のみに形成してもよい。図 4 に示す例では、誘電体層 1 3 と上層の層間絶縁膜 1 6 とが接触する面積を小さくすることができるため、これらの密着性が悪い場合には、信頼性向上の観点から有利となる。

10

【 0 0 3 4 】

この誘電体層 1 3 は、誘電体層 1 3 の材料を成膜した後に、フォトリソグラフィー、エッチングにより不要部分を除去することで形成することができる。また、不要部分を覆うようにメタルマスクを密着させた状態で、誘電体層 1 3 の成膜を行うことによっても、この誘電体層 1 3 を形成することができる。この場合には、フォトリソグラフィーが不要となる工程が簡略化される。

【 0 0 3 5 】

実施の形態 2 .

本発明の実施の形態 2 に係る E B G 構造について、図面を参照して説明する。図 5 は、本実施の形態に係る E B G 構造を示す断面図である。図 5 に示すように、本実施の形態に係る E B G 構造は、誘電絶縁体基板 4 1、導体小片 4 2、接続導体 1 4、導体プレーン 1 5、層間絶縁膜 1 6、カバー膜 1 8 を備えている。導体小片間へ誘電体層を充填する方法として、実施形態 1 では導体小片形成後に充填したが、本実施の形態では誘電体層中に導体小片を埋め込むことで実現することが可能である。

20

【 0 0 3 6 】

図 5 に示すように、誘電絶縁体基板 4 1 上には、2 次元的に規則的に配列された導体小片 4 2 が埋め込まれている。導体小片 4 2 上には、層間絶縁膜 1 6 が設けられている。層間絶縁膜 1 6 の所定の箇所には、導体小片 4 2 の一部を露出するビアが設けられている。層間絶縁膜 1 6 のビア内には接続導体 1 4 が設けられている。

30

【 0 0 3 7 】

層間絶縁膜 1 6 上には、導体プレーン 1 5 が形成されている。導体プレーン 1 5 は、接続導体 1 4 を介して下層の導体小片 4 2 と接続されている。導体プレーン 1 5 上には、カバー膜 1 8 が形成されている。隣接する導体小片 4 2 間でキャパシタンス要素 4 3 が形成される。

【 0 0 3 8 】

ここで、図 6 A ~ 6 F を参照して、本実施の形態に係る E B G 構造の製造方法について説明する。図 6 A ~ 6 F は、本実施の形態に係る E B G 構造の製造方法を説明するための製造工程断面図である。図 6 A に示すように、はじめに、誘電絶縁体基板 4 1 として、チタン酸ジルコン酸鉛セラミックスの板を準備する。

40

【 0 0 3 9 】

そして、誘電絶縁体基板 4 1 上に導体小片 4 2 の形状に開口するようなレジストパターンを形成する。そのレジストをマスクとして、マイクロプラスト法で開口部にキャピティを形成する。さらに、メッキ下地となる $Cu(300nm)/Ti(50nm)$ 積層膜を全面にスパッタ成膜する。その後、電解メッキでキャピティの深さ以上に Cu を堆積させてキャピティを充填する(図 6 B)。そして、表面を化学機械的研磨(CMP)して、誘電絶縁体基板 4 1 に導体小片 4 2 が埋め込まれた構造を形成する(図 6 C)。

【 0 0 4 0 】

導体小片 4 2 が埋め込まれた誘電絶縁体基板 4 1 の上には、層間絶縁膜 1 6 として感光性ポリイミド樹脂を厚さ $10\mu m$ 塗布する。そして、導体小片 4 2 のコンタクト用のビアを、層間絶縁膜 1 6 にリソグラフィーで形成する(図 6 D)。その後、ビアを充填した接

50

続導体 14 と上層の導体プレーン 15 を、メッキ下地となる Cu (300 nm) / Ti (50 nm) 積層膜を全面にスパッタ成膜した後に、電解メッキで Cu を表面の平坦部で 15 μ m の厚さになるように堆積させて形成する (図 6 E)。最後に、外部接続パッドを残してカバー層を樹脂で形成する (図 6 F)。

【 0041 】

本実施の形態では、バルクの高誘電率材料を用いるため、薄膜の誘電体層 13 よりもさらに高温で十分焼成することができる。これにより、比誘電率が大きく、絶縁性がよい誘電体で導体小片 42 間を充填することが可能となる。例えば、チタン酸ジルコン酸鉛セラミクスでは、比誘電率は 1000 以上であり、樹脂と比較すると、数 100 倍以上にキャパシタンスを増加させることができる。

10

【 0042 】

実施の形態 3 .

本発明の実施の形態 3 に係る E B G 構造について、図 7 を参照して説明する。図 7 は、本実施の形態に係る E B G 構造を示す断面図である。図 7 に示すように、本実施の形態では、導体小片を 2 層に配置し、上下に重なり合った導体小片間でキャパシタンス要素を形成する。

【 0043 】

図 7 に示すように、本実施の形態に係る E B G 構造は、絶縁性基板 11、第 1 の導体小片 61、第 2 の導体小片 62、接続導体 63、誘電体層 64、導体プレーン 15、層間絶縁膜 16、カバー膜 18 を備える。絶縁性基板 11 上には、2 次元的に規則的に配列された複数の第 1 の導体小片 61 が形成されている。第 1 の導体小片 61 上には、誘電体層 64 が形成されている。

20

【 0044 】

誘電体層 64 上には、2 次元的に規則的に配列された第 2 の導体小片 62 が形成されている。第 2 の導体小片 62 は、第 1 の導体小片 61 の一部と誘電体層 64 を介して重なり合うように配置される。

【 0045 】

第 1、第 2 の導体小片 61、62 は、絶縁性基板 11 側から Ti、Ta、Cr 或いはこれらの窒化物から選ばれた少なくとも 1 以上の層から構成される中間層と、前記中間層の上層側に Pt、Pd、Ru、Ir から選ばれた少なくとも 1 以上の層の積層構造であることが好ましい。

30

【 0046 】

第 2 の導体小片 62 上には、層間絶縁膜 16 が形成されている。誘電体層 64 は、他の層間絶縁膜 16 よりも大きな比誘電率を有する。層間絶縁膜 16 及び誘電体層 64 には、第 1 の導体小片 61 の一部を露出するビアが形成されている。また、層間絶縁膜 16 には、第 2 の導体小片 62 の一部を露出するビアが形成されている。第 1 の導体小片 61 を露出するビアは、第 2 の導体小片 62 間に形成される。これらのビア内には接続導体 63 が形成されている。層間絶縁膜 16 上には、導体プレーン 15 が形成されている。

【 0047 】

複数の第 1 の導体小片 61 の各々は、層間絶縁膜 16 及び誘電体層 64 に形成されたビア内の接続導体 63 を介して導体プレーン 15 に接続されている。また、複数の第 2 の導体小片 62 の各々は、層間絶縁膜 16 に形成されたビア内の接続導体 63 を介して導体プレーン 15 に接続されている。導体プレーン 15 上には、カバー膜 18 が形成されている。

40

【 0048 】

ここで、図 8 A ~ 8 H を参照して、本実施の形態に係る E B G 構造の製造方法について説明する。図 8 A ~ 8 H は本実施の形態に係る E B G 構造の製造方法を説明するための製造工程断面図である。図 8 A に示すように、まず、絶縁性基板 11 として、ホウケイ酸ガラス基板を準備する。絶縁性基板 11 上に、中間層として Ti (50 nm)、その上層の高融点導体層として Pt (200 nm) の順に積層膜をスパッタ成膜する。その後、第 1

50

の導体小片 6 1 の形状となるようにレジストを形成し、それ以外の部分をイオンミリングでエッチング除去して、第 1 の導体小片 6 1 を形成する (図 8 B) 。そして、レジストを除去した後に、全面に誘電体層 6 4 として、100 nm 厚のチタン酸バリウム・ストロンチウムを、堆積温度は 600 、スパッタ雰囲気は 80 % Ar + 20 % O₂ で、RF スパッタ法で堆積させる (図 8 C) 。

【 0 0 4 9 】

さらに、誘電体層 6 4 上に、中間層として TiN (50 nm) 、その上層の高融点導体層として Pt (200 nm) を順にスパッタ法で積層し、リソグラフィー、ウェットエッチングにより、第 2 の導体小片 6 2 を形成する (図 8 D) 。そして、第 2 の導体小片 6 2 上に、層間絶縁膜 1 6 として、15 μm 厚の感光性ポリイミド樹脂を塗布する。その後、層間絶縁膜 1 6 に接続導体 1 4 を形成するためのビアをリソグラフィーで開口する (図 8 E) 。ビアは、層間絶縁膜 1 6 の第 1 の導体小片 6 1 、第 2 の導体小片 6 2 に対応する位置に形成される。これにより、第 2 の導体小片 6 2 の一部を露出させる。

10

【 0 0 5 0 】

続いて、ビアを形成した層間絶縁膜 1 6 をマスクとして、フッ酸、硝酸、純水の混合液で誘電体層 6 4 であるチタン酸バリウム・ストロンチウムをエッチングし、第 1 の導体小片 6 1 の一部も露出させる (図 8 F) 。

【 0 0 5 1 】

次に、メッキ下地となる Cu (300 nm) / Ti (50 nm) 積層膜を全面にスパッタ成膜した後に、電解メッキで Cu を表面の平坦部で 15 μm の厚さになるように堆積させて、導体プレーン 1 5 を形成する (図 8 G) 。これと同時に、層間絶縁膜 1 6 、誘電体層 6 4 に形成されたビアを Cu メッキで充填して、第 1 の導体小片 6 1 と導体プレーン 1 5 、第 2 の導体小片 6 2 と導体プレーン 1 5 をそれぞれ接続する接続導体 1 4 を形成する。最後に、外部接続パッドを残してカバー膜 1 8 を樹脂で形成する (図 8 H) 。

20

【 0 0 5 2 】

本実施の形態では、第 1 の導体小片 6 1 、第 2 の導体小片 6 2 が、キャパシタンス要素 6 5 として機能する。このため、実施の形態 1 、 2 と比較すると、キャパシタンス要素の電極面積を大きくすることができ、キャパシタンスを増加させるのに有利な構造である。

【 0 0 5 3 】

また、本実施の形態では、第 1 の導体小片 6 1 間を完全に誘電体層 6 4 で充填する必要はないため、誘電体層 6 4 の膜厚を薄くすることができる。第 1 の導体小片 6 1 と第 2 の導体小片 6 2 との間隔が 1 μm 以下であることが好ましい。このように、第 1 の導体小片 6 1 と第 2 の導体小片 6 2 との間隔を小さくすることでキャパシタンスを一層増加させることができ、第 1 の導体小片 6 1 と第 2 の導体小片 6 2 の面積をさらに小型化することが可能となる。

30

【 0 0 5 4 】

本実施の形態のように、異なる層に配置された導体小片間が主要なキャパシタンス要素となる場合でも、高誘電率材料を 1 μm 以下の厚さで導体小片上へ堆積できることになる。このため、従来のシート積層法よりも導体小片間隔を 1 桁以上薄くすることができ容量を増加させることが可能となる。例えば、比誘電率 120 、膜厚 1 μm のチタン酸ストロンチウムを誘電体層として用いると、プリント基板材料の約 1000 倍となる 1 mm² あたり約 1 nF のキャパシタンスが得られる。

40

【 0 0 5 5 】

なお、本実施の形態においては、第 1 の導体小片 6 1 、第 2 の導体小片 6 2 の 2 層の導体小片としたが、3 層以上の構造とすることも可能である。この場合、導体小片、金属酸化物、導体小片を積層する工程を導体小片が 3 層以上となるように繰り返すことにより、製造することが可能である。

【 0 0 5 6 】

上述の実施の形態において、誘電体層 1 3 、誘電絶縁体基板 4 1 、誘電体層 6 4 を形成する高誘電率材料としては、チタン酸ジルコン酸鉛、チタン酸ストロンチウム、チタン酸

50

バリウムなど化学式 AB_3 (A、Bは金属元素)で表されるペロブスカイト型酸化物、化学式 $A_2B_2O_7$ (A、Bは金属元素)で表されるパイクロア型酸化物、 $SrBi_2Ta_2O_9$ などのBi層状強誘電体、或いはこれらが構成成分として含まれた複合酸化物を用いることができる。これらの材料は、バルクセラミクスでは数100から1000以上、薄膜状態でも数10から数100の高誘電率が得られる。

【0057】

また、高誘電率材料として、Mg、Al、Ti、Ta、Hf、Zrの酸化物を用いることも可能である。これらの材料は、樹脂より比誘電率が大きく、キャパシタンス増加や単位面積当たりのキャパシタンスを増加させることに有利である。これらの酸化物は、良好な絶縁性を得るために、高温、酸素雰囲気中で形成されることが望ましい。

10

【0058】

なお、これらの酸化物は、スパッタ法以外でも、CVD法やゾルゲル法、エアロゾルデポジション法で形成することも可能である。これらの方法でも、300以上の高温、酸素雰囲気での成膜や熱処理により良質な絶縁膜が得られる。

【0059】

このように誘電体層13、誘電体層64の薄膜形成を高温、酸素雰囲気中で実現するためには、適切な高融点導体層が必要となる。本実施例では、高融点導体層として、Ptを用いている。これは、誘電体層13等の形成に必要な300~600の温度範囲において安定で、酸素雰囲気においても低誘電率な酸化物層を形成しないからである。同様な理由から、Pt以外でもPd、Ru、Irなどを用いてもよい。

20

【0060】

なお、Pd、Ru、Irは、酸素雰囲気において酸化物が形成される場合があるが、これらの酸化物は導電体であり、キャパシタンス要素の実効的なキャパシタンスを低下させることがない。また、高融点導体層として、あらかじめ RuO_2 や IrO_2 などの導電性酸化物を用いてもよい。基板はガラス以外に、サファイア、石英、アルミナなどの安定な絶縁体を用いることも可能である。

【0061】

上記の実施の形態において、バンドギャップ周波数帯の制御には、キャパシタンスだけではなく、インダクタンスを増加させる手段を併用してもよい。図9は、インダクタンス要素を明示的に付加したEBG構造の一例を示す斜視図である。ここでは、実施の形態1に係るEBG構造において、導体プレーン15にインダクタンス要素を明示的に付加した構成を示している。

30

【0062】

図9に示すように、導体プレーン15の接続導体14近傍には、開口部19が形成されている。開口部19内には、直線状インダクタであるインダクタンス要素81が形成されている。インダクタンス要素81は、導体プレーン15及び接続導体14と接続されている。すなわち、導体小片12、接続導体14、インダクタンス要素81、導体プレーン15は、すべて接続されている。所望のインダクタンスを得るために、直線状インダクタだけではなく、スパイラルインダクタでも同様の効果が得られる。

【0063】

なお、このインダクタンス要素81は、表面の凹凸の原因となり、その上層に配線層より膜厚が小さくて良好の絶縁性を示す誘電体層の形成は困難になる。しかしながら、本発明では誘電体層13を形成した後にインダクタンス要素81を形成するので、誘電体層13の形成に影響はない。

40

【0064】

以上説明したように、本発明を用いることにより、従来プリント基板上に数cmの領域に形成されていたEBG構造を大幅に小型化することが可能である。典型的には1cm以下で実現可能となる。

【0065】

そのために、ディスクリート部品として、電子機器の所望の位置に実装することが容易

50

になる。例えば、本発明に係る E B G 構造を、特許文献 1 ~ 4 記載と同様にパッチアンテナの反射板として用いることができる。アンテナ素子においては、E B G 構造と、当該 E B G 構造の導体プレーンの一部に接続されて給電線が設けられる。アンテナの使用周波数帯が E B G 構造のバンドギャップ帯域内に収まるように設計することで、表面波が E B G 構造中を伝播できなくなるために裏面反射が抑制され、アンテナ特性の劣化を防止することが可能となる。

【 0 0 6 6 】

さらに、本発明に係る E B G 構造を用いてフィルタ部品を構成することも可能である。以下、本発明に係る E B G 構造を用いたフィルタ部品の構成について、図 1 0 を参照して説明する。図 1 0 は、本実施の形態に係るチップ部品化したコモンモードフィルタの構成を示す断面図である。なお、図 1 0 においては、外部接続端子を含めたコモンモードフィルタの一部のみを示している。

10

【 0 0 6 7 】

図 1 0 に示すように、本実施の形態に係るコモンモードフィルタは、絶縁性基板 1 1、導体小片 1 2、誘電体層 1 3、接続導体 1 4、導体プレーン 1 5、層間絶縁膜 1 6、カバー膜 1 8、外部接続端子 9 1、9 2 を備える。本実施の形態では、実施の形態 1 と同様に、絶縁性基板 1 1 上に、複数の導体小片 1 2 が 2 次元的に規則的に配列されている。また、導体小片 1 2 上には、誘電体層 1 3、導体プレーン 1 5、層間絶縁膜 1 6、カバー膜 1 8 がこの順に積層されている。導体プレーン 1 5 と導体小片 1 2 とは、誘電体層 1 3、層間絶縁膜 1 6 に形成されたビア内に形成された接続導体 1 4 により接続されている。

20

【 0 0 6 8 】

カバー膜 1 8 は、導体プレーン 1 5 の一部が露出するように開口されている。導体プレーン 1 5 の露出部が、外部接続端子 9 1、9 2 となる。外部接続端子 9 1、9 2 には、接続方法に応じて、Auメッキ等の表面処置を施すことが望ましい。これにより、接続信頼性を向上させることができる。また、カバー膜 1 8 は、導体プレーン 1 5 を保護すると同時に、ハンダ接続の際のハンダの流出を抑制する。このように E B G 構造を有するコモンモードフィルタを小型チップ部品化することで、表面実装が可能となる。

【 0 0 6 9 】

さらに、コモンモードフィルタは、表面実装だけではなく、プリント基板内部に実装することも可能である。図 1 1 は、本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の構成を示す模式図である。図 1 1 に示す素子内蔵基板は、ノイズ発生源となるデバイス 1 0 1、ノイズの影響を受けやすいデバイス 1 0 2、コモンモードフィルタ部品 1 0 3、プリント配線基板 1 0 4、第 1 のグラウンドプレーン 1 0 5、第 2 のグラウンドプレーン 1 0 6 を有する。ここでは、コモンモードフィルタ部品 1 0 3 には、実施の形態 1 において説明した E B G 構造が形成されているものとする。

30

【 0 0 7 0 】

プリント配線基板 1 0 4 内には、コモンモードフィルタ部品 1 0 3 が埋め込まれている。また、プリント配線基板 1 0 4 には、第 1 のグラウンドプレーン 1 0 5、第 2 のグラウンドプレーン 1 0 6 がそれぞれ配設されている。第 1 のグラウンドプレーン 1 0 5、第 2 のグラウンドプレーン 1 0 6 は、分離されている。コモンモードフィルタ部品 1 0 3 の導体プレーン 1 5 は、分離された異なる第 1 のグラウンドプレーン 1 0 5、第 2 のグラウンドプレーン 1 0 6 に接続されている。

40

【 0 0 7 1 】

プリント配線基板 1 0 4 上には、ノイズ発生源となるデバイス 1 0 1、ノイズの影響を受けやすいデバイス 1 0 2 が実装されている。ノイズ発生源となるデバイス 1 0 1 は第 1 のグラウンドプレーン 1 0 5 に接続され、ノイズの影響を受けやすいデバイス 1 0 2 は第 2 のグラウンドプレーン 1 0 6 に接続されている。

【 0 0 7 2 】

このような、コモンモードフィルタ部品 1 0 3 を内蔵するプロセスは、L S I やチップ部品を内蔵する工程と同様に行うことが可能である。コモンモードフィルタ部品 1 0 3 を

50

表面実装ではなく基板内蔵とすることで、表面には別のデバイスを実装することが可能となる。また、本発明により、プリント基板の配線で形成するよりも小型化が可能である。

【0073】

図12A～12Hは、本発明を適用したフィルタ部品を内蔵した、素子内蔵基板の製造方法を説明するための製造工程断面図である。図2A～図2Gと同様に、絶縁性基板11上にEBG構造を形成する図12A～図12G。EBG構造は、リジッド基板である絶縁性基板11上にビルドアップされた部分である。その後、絶縁性基板11を裏面から研削、或いはエッチングして、除去部111を除去し薄化する(図12H)。

【0074】

EBG構造の全体の厚さを300μm以下にすると、部品内蔵基板製作工程で、小型チップ部品と同層に実装することが可能となる。これにより、特別な工程を負荷することなくプリント配線基板104にフィルタ部品を内蔵できる。絶縁性基板11の薄化は、内蔵工程に応じてさらに薄化しても構わない。

10

【0075】

図13は、平坦で耐熱性ある絶縁体基板自体をインターポーザとして、EBG構造が組み込まれたマルチチップモジュール、システム・イン・パッケージを構成した模式図である。なお、図13においては、チップ間配線や電源配線などを省略している。

【0076】

図13に示すように、ノイズ発生源となるデバイス121、ノイズの影響を受けやすいデバイス122、EBG構造123、グラウンド配線124、絶縁性基板125、信号配線126、プリント配線基板128、誘電体層129を備えている。絶縁性基板125上には、EBG構造123が作りこまれている。具体的には、上述したように、絶縁性基板125上に導体小片12が2次元的に規則的に配列されている。導体小片12上には、誘電体層129、層間絶縁膜16、導体プレーン15が順次積層されている。導体小片12と、導体プレーン15とは、接続導体14により接続されている。導体プレーン15上には、カバー膜18が形成されている。

20

【0077】

EBG構造123の導体プレーン15には、接続導体14、導体小片12の一部を介して、グラウンド配線124が接続されている。カバー膜18には、ノイズ発生源となるデバイス121、ノイズの影響を受けやすいデバイス122をそれぞれ実装するための接続部130が形成されている。デバイス121、デバイス122は、接続部130上に実装されている。図13では、デバイス121、122の一方の接続部は、信号配線126に接続され、他方は導体プレーン15に接続されている。また、絶縁性基板125の下側には、裏面カバー膜127が形成されている。

30

【0078】

裏面カバー膜127の下部には、プリント配線基板128と接続するための端子が形成されている。これらは、プリント配線基板128上に実装されており、スタック型のマルチチップモジュールを構成している。このようなEBG構造123を組み込んだマルチチップモジュールでは、本発明を適用することでEBG構造が小型化できるので、パッケージ内のノイズ発生源となるデバイス121に近接してフィルタ部品を配置することができる。

40

【0079】

図14は、本発明を適用した、基板内蔵に有利となるよう一層の薄型化を実現し、フレキシブル基板への内蔵に適したフィルム状部品としたフィルタ部品の構成を示す断面図である。図14では、EBG構造は高耐熱ポリイミド樹脂131上に形成される。

【0080】

図15A～15Hは、本発明を適用した基板内蔵用薄型フィルム状のフィルタ部品の製造方法を説明するための製造工程断面図である。平坦で耐熱性のある絶縁性基板11上に、耐熱性ポリイミド樹脂を塗布した後に(図15A)、導体小片12、誘電体層13、導体プレーン15などを順次積層する(図15B～15G)。最後に、リジッド基板である

50

絶縁性基板 11 を全て研削、或いはエッチングで除去することで、底面も樹脂でカバーされたフィルム状部品が得られる（図 15 H）。

【 0 0 8 1 】

以上説明したように、本発明によれば、平坦で耐熱性ある絶縁体基板上や導体小片上へ高誘電率材料を直接 300 以上の高温で、スパッタ法などの薄膜形成手法を利用して直接堆積させることができる。或いは、高誘電率材料自体に導体小片を埋め込むことができる。従って、樹脂と混合して実効誘電率を低下させる必要がなく、導体小片間を実効誘電率が高い材料で充填することが可能となる。このため、導体小片の間の単位面積当たりのキャパシタンスを増加でき、導体小片を小型化することや、バンドギャップを低周波化することが可能となる。また、薄膜プロセスで全体構造を薄型化でき、かつ、単位面積あたりのキャパシタンスを増加できるために、同じ容量が必要な場合でも導体小片を小型化できる。

10

【 0 0 8 2 】

以上、実施の形態を参照して本願発明を説明したが、本願発明は上記によって限定されるものではない。本願発明の構成や詳細には、発明のスコープ内で当業者が理解し得る様々な変更をすることができる。

【 0 0 8 3 】

この出願は、2008年10月2日に出願された日本出願特願2008 256970を基礎とする優先権を主張し、その開示のすべてをここに取り込む。

【産業上の利用可能性】

20

【 0 0 8 4 】

本発明は、特定の周波数帯においてバンドギャップを有する電磁バンドギャップ構造、及びこれを用いた素子、基板、モジュール、半導体装置、これらの製造方法に適用可能である。

【符号の説明】

【 0 0 8 5 】

- 11、125 絶縁性基板
- 12、42 導体小片
- 13、64、129 誘電体層
- 14、63 接続導体
- 15 導体プレーン
- 16 層間絶縁膜
- 17 キャパシタンス要素
- 18 カバー膜
- 19 開口部
- 41 誘電絶縁体基板
- 43、65 キャパシタンス要素
- 51 キャピティ
- 61 第1の導体小片
- 62 第2の導体小片
- 81 インダクタンス要素
- 91、92 外部接続端子
- 101、121 ノイズ発生源となるデバイス
- 102、122 ノイズの影響を受けやすいデバイス
- 103 コモンモードフィルタ部品
- 104、128 プリント配線基板
- 105 第1のグラウンドプレーン
- 106 第2のグラウンドプレーン
- 111 除去部分
- 123 EBG構造

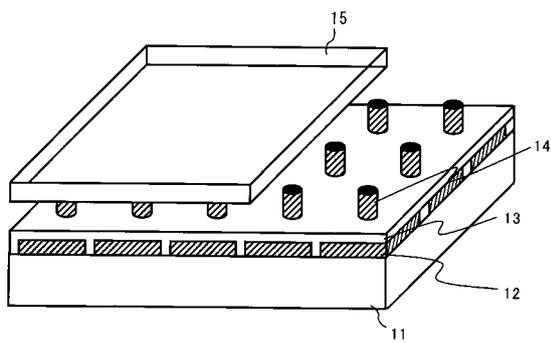
30

40

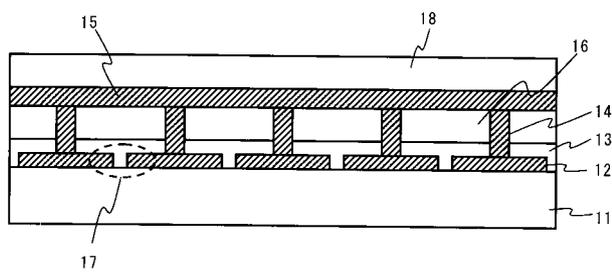
50

- 1 2 4 グラウンド配線
- 1 2 6 信号配線
- 1 2 7 裏面カバー膜
- 1 3 0 接続部
- 1 3 1 高耐熱ポリイミド樹脂

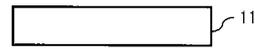
【図 1】



【図 2】



【図 3 A】



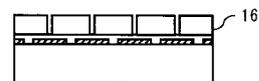
【図 3 B】



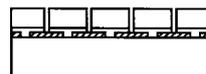
【図 3 C】



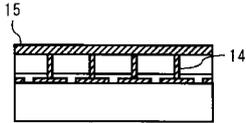
【図 3 D】



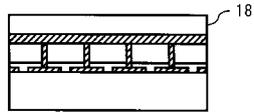
【図 3 E】



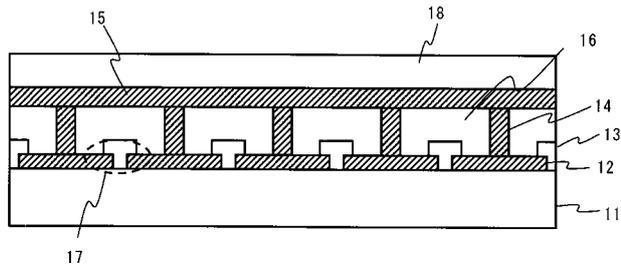
【 図 3 F 】



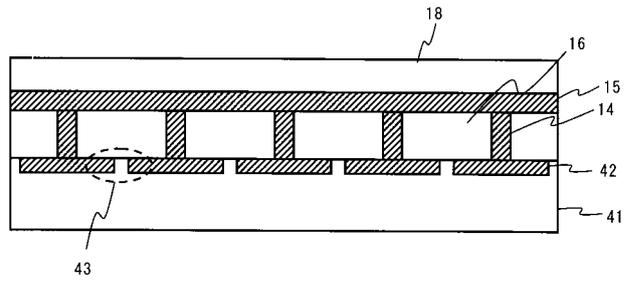
【 図 3 G 】



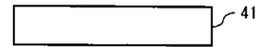
【 図 4 】



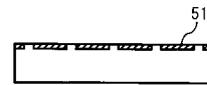
【 図 5 】



【 図 6 A 】



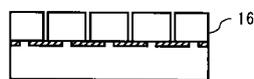
【 図 6 B 】



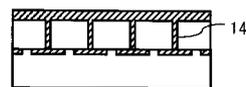
【 図 6 C 】



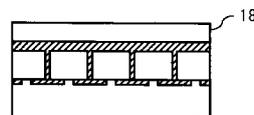
【 図 6 D 】



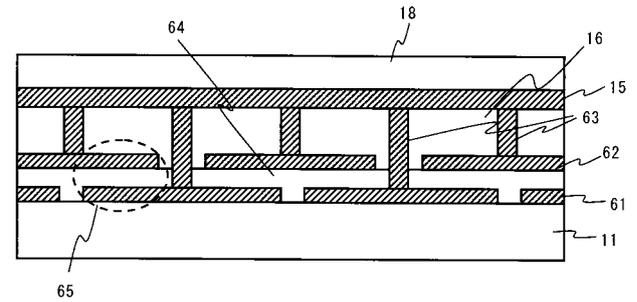
【 図 6 E 】



【 図 6 F 】



【 図 7 】



【 図 8 A 】



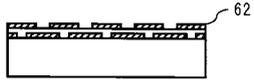
【 図 8 B 】



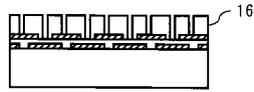
【 図 8 C 】



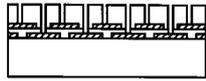
【 図 8 D 】



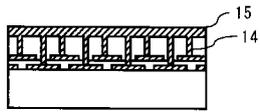
【 図 8 E 】



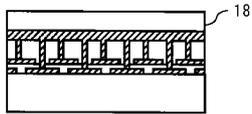
【 図 8 F 】



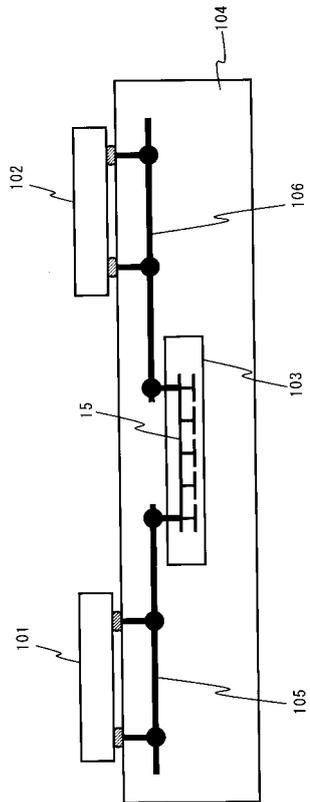
【 図 8 G 】



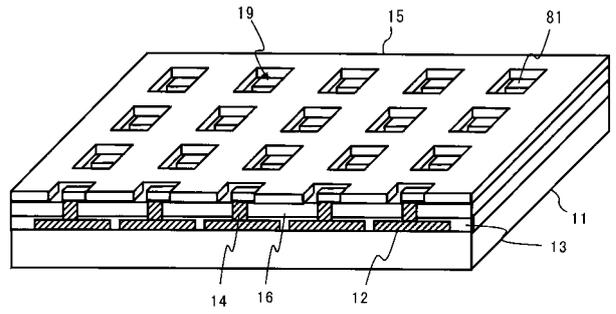
【 図 8 H 】



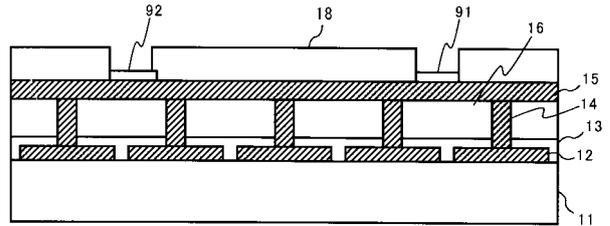
【 図 1 1 】



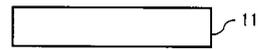
【 図 9 】



【 図 1 0 】



【 図 1 2 A 】



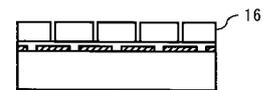
【 図 1 2 B 】



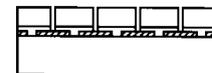
【 図 1 2 C 】



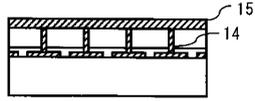
【 図 1 2 D 】



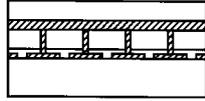
【 図 1 2 E 】



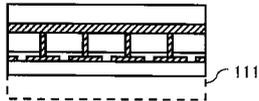
【 図 1 2 F 】



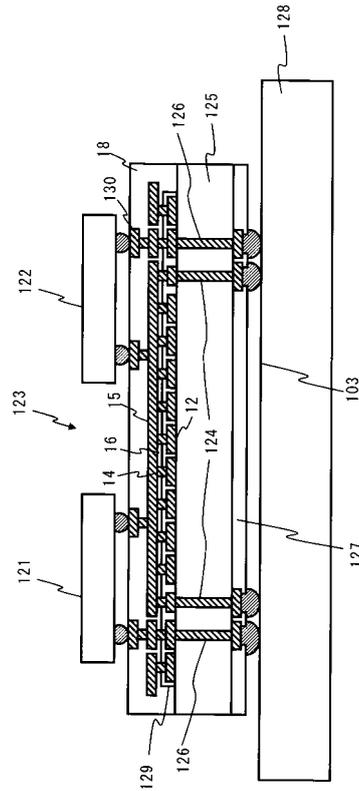
【 図 1 2 G 】



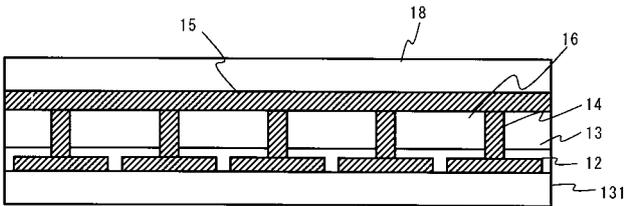
【 図 1 2 H 】



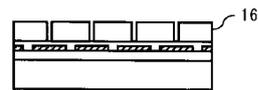
【 図 1 3 】



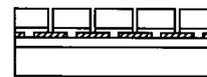
【 図 1 4 】



【 図 1 5 D 】



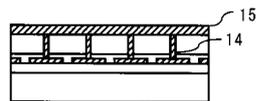
【 図 1 5 E 】



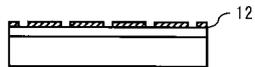
【 図 1 5 A 】



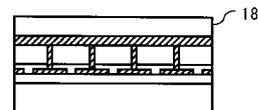
【 図 1 5 F 】



【 図 1 5 B 】



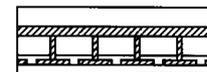
【 図 1 5 G 】



【 図 1 5 C 】



【 図 1 5 H 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2009/005110
A. CLASSIFICATION OF SUBJECT MATTER H01Q15/14(2006.01)i, H01P1/20(2006.01)i, H01P11/00(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01Q15/14, H01P1/20, H01P11/00 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009 Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2003-529259 A (HRL Laboratories, L.L.C.), 30 September 2003 (30.09.2003), fig. 8a to 8b; paragraphs [0028] to [0030] & US 6552696 B1 & US 6483480 B1 & EP 1273071 A & EP 1287589 A & WO 2001/073891 A1 & WO 2001/073893 A1 & AU 4526001 A & AU 5300201 A	1-6 8-15 7, 16-27, 29
Y	WO 2005/002295 A2 (ETENNA CORP.), 06 January 2005 (06.01.2005), fig. 1 to 2; paragraphs [0052] to [0057], [0131]; fig. 34; paragraphs [0133] to [0138] & US 2005/0029632 A1 & US 2007/0120223 A1	8-10, 12-15
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 22 December, 2009 (22.12.09)		Date of mailing of the international search report 12 January, 2010 (12.01.10)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/005110

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-510886 A (The Regents of the University of California), 09 April 2002 (09.04.2002), fig. 22; paragraph [0037] & US 6262495 B1 & EP 1075712 A & WO 1999/050929 A1 & DE 1075712 T & ES 2160561 T & CA 2323610 A	11
A	US 2006/0044211 A1 (Ramprasad et al.), 02 March 2006 (02.03.2006), entire text; all drawings (Family: none)	1-27,29
A	US 2008/0129645 A1 (Berlin et al.), 05 June 2008 (05.06.2008), entire text; all drawings & EP 1942557 A1	1-27,29

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/005110

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.: 28
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
The technical feature such that "the insulating substrate is composed of a plate-like base selected from GaAs, a stainless steel, Cu, Ni, W and Mo, — " is not specified nor suggested in the description or the drawings.

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

- Remark on Protest**
- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

国際調査報告		国際出願番号 PCT/JP2009/005110									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01Q15/14(2006.01)i, H01P1/20(2006.01)i, H01P11/00(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01Q15/14, H01P1/20, H01P11/00											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2009年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2009年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2009年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2009年	日本国実用新案登録公報	1996-2009年	日本国登録実用新案公報	1994-2009年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2009年										
日本国実用新案登録公報	1996-2009年										
日本国登録実用新案公報	1994-2009年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X	JP 2003-529259 A (エイチアールエル ラボラトリーズ, エルエル	1-6									
Y	シー) 2003.09.30, 図 8a-8b, [0028]-[0030] & US 6552696 B1 & US	8-15									
A	6483480 B1 & EP 1273071 A & EP 1287589 A & WO 2001/073891 A1 &	7, 16-27, 29									
	WO 2001/073893 A1 & AU 4526001 A & AU 5300201 A										
Y	WO 2005/002295 A2 (ETENNA CORPORATION) 2005.01.06, FIG. 1-2, [0052]-[0057], [00131], FIG. 34, [00133]-[00138] & US 2005/0029632 A1 & US 2007/0120223 A1	8-10, 12-15									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 22.12.2009		国際調査報告の発送日 12.01.2010									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 岸田 伸太郎	5T 9183								
		電話番号 03-3581-1101 内線 3568									

国際調査報告

国際出願番号 PCT/JP2009/005110

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2002-510886 A (ザ リージェンツ オブ ザ ユニバーシテイ オブ カリフォルニア) 2002.04.09, 図 22, [0037] & US 6262495 B1 & EP 1075712 A & WO 1999/050929 A1 & DE 1075712 T & ES 2160561 T & CA 2323610 A	11
A	US 2006/0044211 A1 (Ramprasad et al.) 2006.03.02, 全文, 全図 (フ ァミリーなし)	1-27, 29
A	US 2008/0129645 A1 (Berlin et al.) 2008.06.05, 全文, 全図 & EP 1942557 A1	1-27, 29

様式 PCT/ISA/210 (第 2 ページの続き) (2007 年 4 月)

国際調査報告

国際出願番号 PCT/JP2009/005110

第II欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項 (PCT17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. 請求項 _____ は、この国際調査機関が調査することを要しない対象に係るものである。つまり、

2. 請求項 28 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
「前記絶縁性基板が、……G a A s、ステンレス、Cu、Ni、W、Moから選ばれた板状基材」であることは、明細書・図面には明示も示唆もされていない。

3. 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第III欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

1. 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- 追加調査手数料の納付はあったが、異議申立てはなかった。

様式PCT/ISA/210 (第1ページの続葉(2)) (2007年4月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(出願人による申告)平成20年度、総務省、「電波資源拡大のための研究開発」委託研究、産業技術力強化法第19条の適用を受ける特許出願

Fターム(参考) 5E346 AA12 AA13 AA15 AA33 AA42 BB20 CC16 CC21 DD17 FF13
FF14 FF45 GG17 HH01
5J020 AA03 AA06 BA06 BD01 CA04 CA05

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。