(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0050618
(43) 공개일자 2024년04월19일

(51) 국제특허분류(Int. Cl.)
G01T 1/24 (2006.01)
(52) CPC특허분류
G01T 1/247 (2013.01)
G01T 1/248 (2013.01)
(21) 출원번호 10-2022-0130216
(22) 출원일자 2022년10월12일
심사청구일자 2022년10월27일

(71) 출원인
서강대학교산학협력단
서울특별시 마포구 백범로 35 (신수동, 서강대학교)
(72) 발명자
정진호
서울특별시 은평구 백련산로 37, 411동 303호 (응암동, 힐스테이트백련산4차)
최용
서울특별시 강남구 삼성로67길 14, 401호 (대치동, 도성아파트)
(뒷면에 계속)
(74) 대리인
특허법인엠에이피에스

전체 청구항 수 : 총 4 항

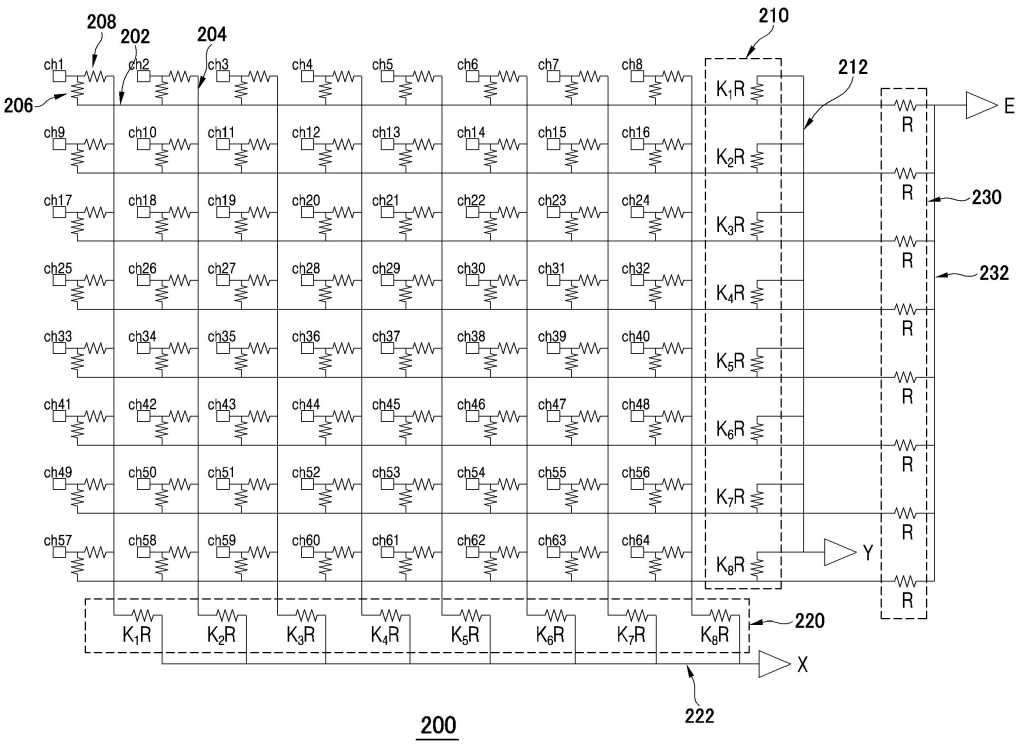
(54) 발명의 명칭 **다채널 방사선 검출기용 멀티플렉싱 회로**

(57) 요 약

본 발명에 따른 다채널 방사선 검출기용 멀티플렉싱 회로는, 복수의 실리콘 광센서 셀들이 M×N(M과 N은 각각 복수인 자연수)어레이 형태로 배치된 다채널 실리콘 광센서에 각 광센서 셀별로 배치된 복수의 광센서 셀; 상기 각 광센서 셀별로 제 1 채널의 타단에 각각 접속된 M개의 제 1 축 배선; 상기 각 광센서 셀별로 제 2 채널의 타단에

(뒷면에 계속)

대 표 도



각각 접속된 N 개의 제 2 축 배선; 상기 제 1 축 배선의 각 단부에 결합되며 서로 상이한 저항값을 갖는 M개의 제 1 출력 저항; 상기 M개의 제 1 출력 저항의 타단에 공통 접속된 제 1 출력단; 상기 제 2 축 배선의 각 단부에 결합되며 서로 상이한 저항값을 갖는 N개의 제 2 출력 저항; 상기 N개의 제 2 출력 저항의 타단에 공통 접속된 제 2 출력단; 상기 제 1 축 배선의 각 단부에 상기 제 1 출력 저항과 병렬 상태로 결합되는 M 개의 제 3 출력 저항; 및 상기 M 개의 제 3 출력 저항의 타단에 공통 접속된 제 3 출력단을 포함하되, 상기 제 1 축 배선과 제 2 축 배선은 서로 교차 관계에 있는 것이다.

(72) 발명자

정지웅

서울특별시 영등포구 의사당대로 38, 103동 310호 (여의도동, 여의도더샵아일랜드파크)

이상원

경기도 고양시 일산서구 탄현로 136, 110동 1604호 (탄현동, 일산에듀포레푸르지오)

이 발명을 지원한 국가연구개발사업

과제고유번호	1345350683
과제번호	2019R1I1A1A01051112
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	창의도전연구기반지원
연구과제명	딥러닝을 이용한 방사선 영상기기 피폭 저감 및 검사시간 단축 기술 개발
기 여 율	4/10
과제수행기관명	서강대학교
연구기간	2019.06.01 ~ 2022.05.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711137869
과제번호	RS-2020-KD000006
부처명	과학기술정보통신부, 산업통상자원부, 보건복지부, 식품의약품안전처
과제관리(전문)기관명	(재)범부처전주기의료기기연구개발사업단
연구사업명	범부처전주기의료기기연구개발사업
연구과제명	퇴행성 뇌질환 극복을 위한 뇌전용 PET 시스템 및 융합분자영상 플랫폼 기술개발
기 여 율	3/10
과제수행기관명	서강대학교 산학협력단
연구기간	2020.09.01 ~ 2022.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711137911
과제번호	RS-2020-KD000017
부처명	과학기술정보통신부, 산업통상자원부, 보건복지부, 식품의약품안전처
과제관리(전문)기관명	(재)범부처전주기의료기기연구개발사업단
연구사업명	범부처전주기의료기기연구개발사업
연구과제명	근감소증 및 골다공증 진단을 위한 초저선량 이중에너지 X선 흡수계측 고속 스캔 의료영상 진단기기 개발
기 여 율	3/10
과제수행기관명	서강대학교 산학협력단
연구기간	2020.09.01 ~ 2022.12.31

명 세 서

청구범위

청구항 1

다채널 방사선 검출기용 멀티플렉싱 회로에 있어서,

복수의 실리콘 광센서 셀들이 M×N(M과 N은 각각 복수인 자연수)어레이 형태로 배치된 다채널 실리콘 광센서;

상기 각 광센서 셀별로 제 1 채널의 타단에 각각 접속된 M개의 제 1 축 배선;

상기 각 광센서 셀별로 제 2 채널의 타단에 각각 접속된 N 개의 제 2 축 배선;

상기 제 1 축 배선의 각 단부에 결합되며 서로 상이한 저항값을 갖는 M개의 제 1 출력 저항;

상기 M개의 제 1 출력 저항의 타단에 공통 접속된 제 1 출력단;

상기 제 2 축 배선의 각 단부에 결합되며 서로 상이한 저항값을 갖는 N개의 제 2 출력 저항;

상기 N개의 제 2 출력 저항의 타단에 공통 접속된 제 2 출력단;

상기 제 1 축 배선의 각 단부에 상기 제 1 출력 저항과 병렬 상태로 결합되는 M 개의 제 3 출력 저항; 및

상기 M 개의 제 3 출력 저항의 타단에 공통 접속된 제 3 출력단을 포함하되, 상기 제 1 축 배선과 제 2 축 배선은 서로 교차 관계에 있는 것인, 다채널 방사선 검출기용 멀티플렉싱 회로.

청구항 2

제 1 항에 있어서,

상기 제 1 출력 저항은 상기 제 2 출력단으로부터 멀리 위치할수록 저항값이 커지도록 배치되고,

상기 제 2 출력 저항은 상기 제 1 출력단으로부터 멀리 위치할수록 저항값이 커지도록 배치되는 것인, 다채널 방사선 검출기용 멀티플렉싱 회로.

청구항 3

제 1 항에 있어서,

상기 제 3 출력단은 총 에너지를 출력하는 것이고,

상기 제 1 출력단의 출력을 상기 총 에너지로 나눈값이, 제 2 축에서의 신호의 좌표를 나타내고,

상기 제 2 출력단의 출력을 상기 총 에너지로 나눈값이, 제 1 축에서의 신호의 좌표를 나타내는 것인, 다채널 방사선 검출기용 멀티플렉싱 회로.

청구항 4

제 1 항에 있어서,

상기 각 광센서 셀별로 병렬 접속되고 상기 제 1 채널을 형성하는 제 1 채널 분류 저항과 상기 제 2 채널을 형성하는 제 2 채널 분류 저항을 더 포함하고,

상기 M개의 제 1 축 배선은 상기 제 1 채널 분류 저항과 각각 접속되고,

상기 N 개의 제 2 축 배선은 상기 제 2 채널 분류 저항과 각각 접속되는 것인, 다채널 방사선 검출기용 멀티플렉싱 회로.

발명의 설명

기 술 분 야

[0001] 본 발명은 방사선 영상 촬영 장치 등에 사용되는 다채널 방사선 검출기용 멀티플렉싱 회로에 관한 것이다.

배 경 기 술

[0002] 양전자방출단층촬영장치(Positron Emission Tomography: 이하, 'PET'라 함)나 감마카메라(Gamma camera)와 같은 방사선 영상기기에서 사용하는 검출기는 일반적으로 방사선을 검출하여 광신호로 변환하는 섬광결정과 광신호를 전기신호로 변환하는 광센서를 포함한다.

[0003] 지난 수십 년간 광센서로서 광전자증배관이 많이 사용되었지만, 최근에는 광전자증배관 대신 저렴한 가격, 우수한 성능, 콤팩트한 크기 등의 장점을 가진 다채널 실리콘 광센서를 많이 사용하고 있다. 다채널 실리콘 광센서를 사용하여 방사선 검출기를 제작할 경우, 검출면적에 따라 다채널 실리콘 광센서 여러 개를 타일 형태로 붙여서 사용하게 되며, 이로 인해 수십~수백 개의 신호가 출력된다. 방사선 검출기의 성능을 최대화하려면 전체 출력신호를 개별 신호처리 해야 한다고 알려져 있지만, 이로 인해 신호처리회로의 복잡성이 증가하고, 회로의 크기가 커지며, 회로 개발 및 제작비용이 상승하는 문제점이 발생하게 된다.

[0004] 개별 신호처리회로의 단점을 극복하기 위해 앵거회로(Anger circuit), 개별위치회로(Discretized positioning circuit), 횡열방향 전하합산회로(row-column summing circuit)와 같이 출력신호의 수를 줄일 수 있는 멀티플렉싱 회로가 개발되었으며, 최근까지 개발된 멀티플렉싱 회로에서 줄일 수 있는 최대 출력신호의 수는 4개였다. 횡열방향 전하합산회로와 위치인코딩회로를 사용하여 출력 신호의 수를 4개로 줄이는 방법에 대해서는 선행 논문(David Stratos, et al., "Comparison of three resistor network division circuits for the readout of 4x4 pixel SiPM arrays," Nucl. Instrum. Methods Phys. Res. Sect. A, vol. 702, pp. 121-125, 2013.)에 개시된 바와 같다.

[0005] 본 발명에서는 이러한 최대 출력신호의 수를 3개로 감소시킬 수 있는 새로운 회로 구성을 제안하고자 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 전술한 종래 기술의 문제점을 해결하기 위한 것으로서, 다채널 실리콘 광센서에 연결된 횡열방향 전하합산회로의 출력단에 위치별로 크기가 다른 저항과 신호 증폭기를 결합하고, 전체 횡방향 전하를 합산할 수 있는 합산 증폭기를 결합한 새로운 구조의 다채널 방사선 검출기용 멀티플렉싱 회로를 제안하는 것을 목적으로 한다.

[0007] 다만, 본 실시예가 이루고자 하는 기술적 과제는 상기된 바와 같은 기술적 과제들로 한정되지 않으며, 또 다른 기술적 과제들이 존재할 수 있다.

과제의 해결 수단

[0008] 상술한 기술적 과제를 달성하기 위한 기술적 수단으로서, 본 발명의 일측면에 따른 다채널 방사선 검출기용 멀티플렉싱 회로는, 복수의 실리콘 광센서 셀들이 M×N(M과 N은 각각 복수인 자연수)어레이 형태로 배치된 다채널 실리콘 광센서; 상기 각 광센서 셀별로 제 1 채널의 타단에 각각 접속된 M개의 제 1 축 배선; 상기 각 광센서 셀별로 제 2 채널의 타단에 각각 접속된 N 개의 제 2 축 배선; 상기 제 1 축 배선의 각 단부에 결합되며 서로 상이한 저항값을 갖는 M개의 제 1 출력 저항; 상기 M개의 제 1 출력 저항의 타단에 공통 접속된 제 1 출력단; 상기 제 2 축 배선의 각 단부에 결합되며 서로 상이한 저항값을 갖는 N개의 제 2 출력 저항; 상기 N개의 제 2 출력 저항의 타단에 공통 접속된 제 2 출력단; 상기 제 1 축 배선의 각 단부에 상기 제 1 출력 저항과 병렬 상태로 결합되는 M 개의 제 3 출력 저항; 및 상기 M 개의 제 3 출력 저항의 타단에 공통 접속된 제 3 출력단을 포함하되, 상기 제 1 축 배선과 제 2 축 배선은 서로 교차 관계에 있는 것이다.

발명의 효과

[0009] 전술한 본 발명의 구성에 따라, 종래 기술에 비하여 다채널 방사선 검출기용 멀티플렉싱 회로의 출력신호의 수를 3개로 줄일 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일 실시예에 따른 다채널 방사선 검출기용 멀티플렉싱 회로가 적용되는 실리콘 광센서를 도시

한 것이다.

도 2는 본 발명의 일 실시예에 따른 다채널 방사선 검출기용 멀티플렉싱 회로를 도시한 것이다.

도 3은 종래의 방사선 검출기용 멀티플렉싱 회로를 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

[0011] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0012] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0013] 이하의 실시예는 본 발명의 이해를 돕기 위한 상세한 설명이며, 본 발명의 권리 범위를 제한하는 것이 아니다. 따라서 본 발명과 동일한 기능을 수행하는 동일 범위의 발명 역시 본 발명의 권리 범위에 속할 것이다.

[0014] 이하 첨부된 도면을 참고하여 본 발명의 일 실시예를 상세히 설명하기로 한다.

[0015] 도 1은 본 발명의 일 실시예에 따른 다채널 방사선 검출기용 멀티플렉싱 회로가 적용되는 실리콘 광센서를 도시한 것이다.

[0016] 실리콘 광센서(100)는 복수의 광센서 셀들이 어레이 형태로 배치되는 것으로서, M(M은 복수의 자연수)개의 행과 N(N은 복수의 자연수)개의 열로 이루어질 수 있다. 이때, M과 N은 동일한 수 일 수 있다.

[0017] 도2는 본 발명의 일 실시예에 따른 다채널 방사선 검출기용 멀티플렉싱 회로를 도시한 것이다.

[0018] 도시된 바와 같이, 다채널 실리콘 광센서(100)에 횡방향 전하합산회로의 출력단에 위치별로 크기가 다른 저항과 신호 증폭기를 결합하고, 열방향 전하합산회로의 출력단에 위치별로 크기가 다른 저항과 신호 증폭기를 결합하고, 전체 횡방향 전하를 합산할 수 있는 합산 증폭기를 결합하는 구조를 특징으로 포함한다.

[0019] 보다 구체적으로, 다채널 방사선 검출기용 멀티플렉싱 회로(200)는 각 광센서 셀별로 제 1 채널의 타단에 각각 접속된 M개의 제 1 축 배선(202), 각 광센서 셀별로 제 2 채널의 타단에 각각 접속된 N 개의 제 2 축 배선(204), 제 1 축 배선(202)의 각 단부에 결합되며 서로 상이한 저항값을 갖는 M개의 제 1 출력 저항(K_1R~K_MR, 210), M개의 제 1 출력 저항의 타단에 공통 접속된 제 1 출력단(212); 상기 제 2 축 배선(204)의 각 단부에 결합되며 서로 상이한 저항값을 갖는 N개의 제 2 출력 저항(K_1R~K_NR, 220); N개의 제 2 출력 저항의 타단에 공통 접속된 제 2 출력단(222); 제 1 축 배선(202)의 각 단부에 제 1 출력 저항(210)과 병렬 상태로 결합되는 M 개의 제 3 출력 저항(R, 230) 및 M 개의 제 3 출력 저항(R, 230)의 타단에 공통 접속된 제 3 출력단(232)을 포함한다. 이때, 제 1 축 배선(202)과 제 2 축 배선(204)은 서로 교차 관계에 있는 것으로, 제 1 축 배선(202)은 X축과 나란하게 배치되는 것이고, 제 2 축 배선(204)은 Y 축과 나란하게 배치되는 것이다.

[0020] 각 광센서 셀은 2개의 채널과 연결되는데, 각 광센서 셀별로 병렬 접속되고 제 1 채널을 형성하는 제 1 채널 분류 저항과 제 2 채널을 형성하는 제 2 채널 분류 저항을 포함할 수 있다. 이때, 상기 M개의 제 1 축 배선(202)은 제 1 채널 분류 저항(206)과 각각 접속되고, N 개의 제 2 축 배선(204)은 제 2 채널 분류 저항(208)과 각각 접속된다.

[0021] 그리고, 제 1 출력 저항(K_1R~K_MR, 210)은 제 2 출력단(222)으로부터 멀리 위치할수록 저항값이 커지도록 배치된다(K_1>K_2> ~ >K_M).

[0022] 또한, 제 2 출력 저항(K_1R~K_NR, 220)은 제 1 출력단(212)으로부터 멀리 위치할수록 저항값이 커지도록 배치된다(K_1>K_2> ~ >K_N).

[0023] 그리고, 제 3 출력 저항(R)은 모두 동일한 저항 값을 갖도록 한다. 이를 통해, 제 3 출력단(232)은 총 에너지(E)를 출력하는 동작을 수행한다.

[0024] 이러한 구성에 따라, 제 1 출력단(212)의 출력(Y)을 총 에너지로 나눈값(Y/E)이, 제 2 축(y축)에서의 신호의 좌표(y 좌표)를 나타내게 된다.

[0025] 또한, 제 2 출력단(222)의 출력(X)을 총 에너지로 나눈값(X/E)이, 제 1 축(x축)에서의 신호의 좌표(x 좌표)를 나타내게 된다.

[0026] 즉, X좌표의 위치=X(제 2 출력단의 출력)/E

[0027] Y 좌표의 위치=Y(제 1 출력단의 출력)/E

[0028] 도 3은 종래의 방사선 검출기용 멀티플렉싱 회로를 도시한 것이다.

[0029] 도 3의 실시예에서는 8×8 배열을 갖는 총 64개의 광센서의 신호를 처리하기 위해, 총 16개의 출력단을 배치하고 있다.

[0030] 그러나, 본 발명에서는 동일한 광센서에 대해 총 3개의 출력단만으로도, 각 신호의 위치를 특정할 수 있어, 멀티플렉싱 회로를 보다 단순하게 구성할 수 있다.

[0031] 본 발명의 방법 및 시스템은 특정 실시예와 관련하여 설명되었지만, 그것들의 구성 요소 또는 동작의 일부 또는 전부는 범용 하드웨어 아키텍처를 갖는 컴퓨터 시스템을 사용하여 구현될 수 있다.

[0032] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

[0033] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

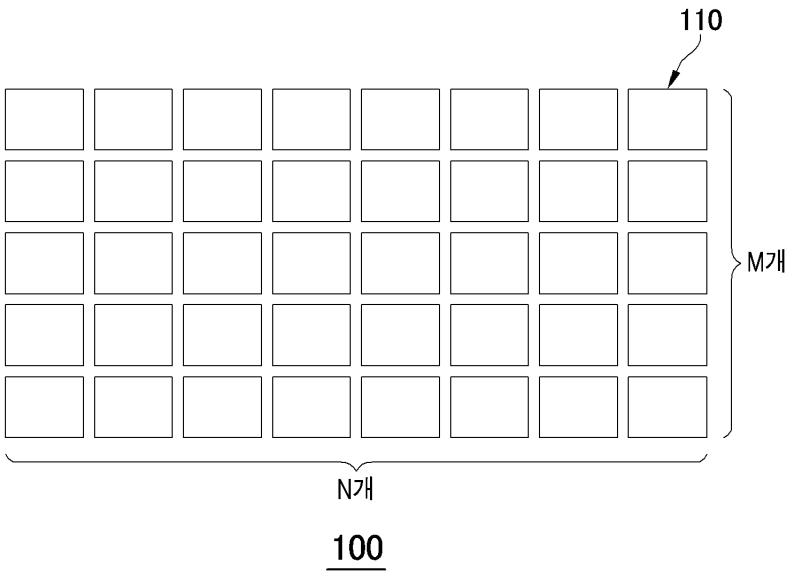
부호의 설명

[0034] 100: 실리콘 광센서

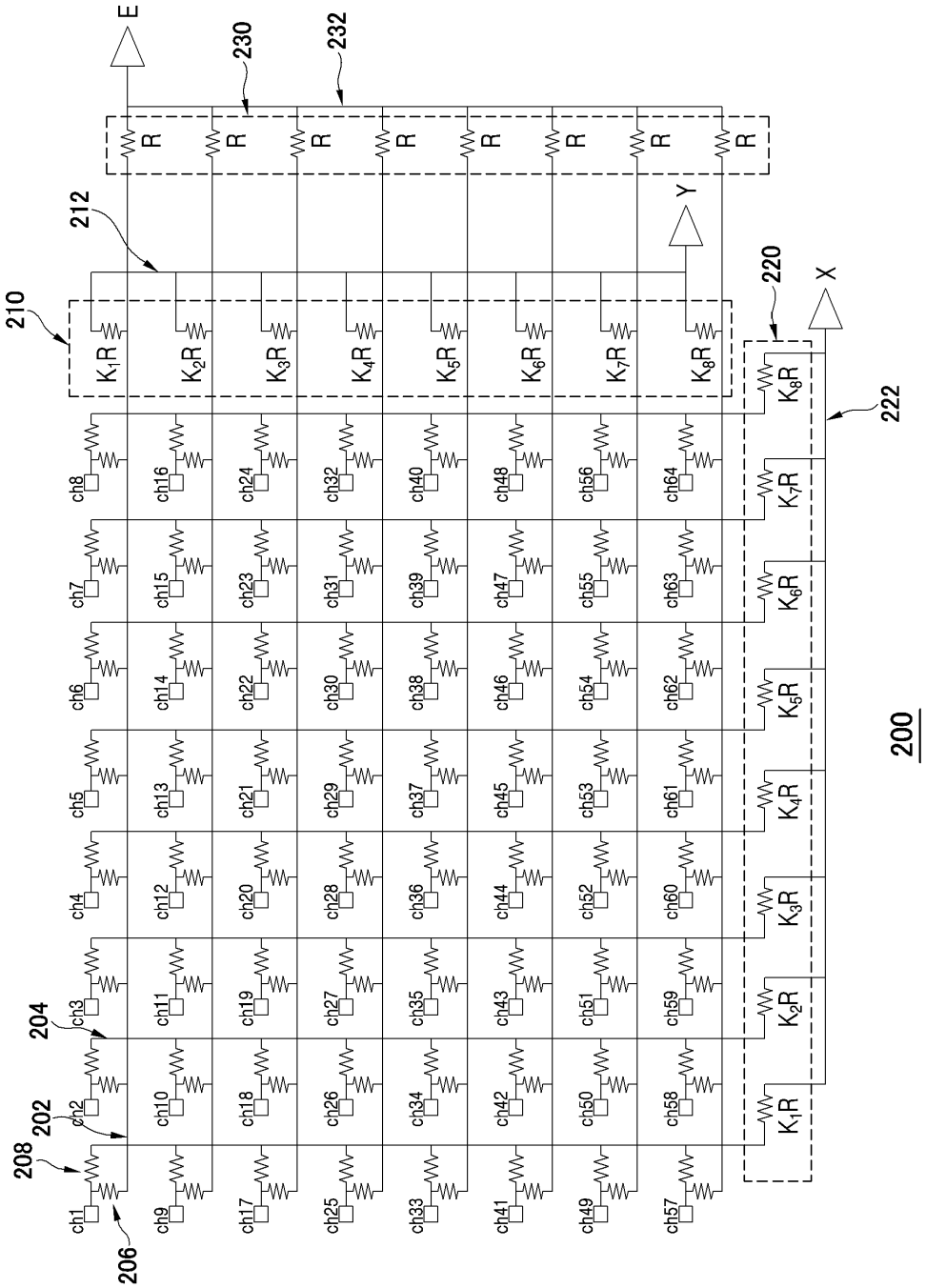
200: 다채널 방사선 검출기용 멀티플렉싱 회로

도면

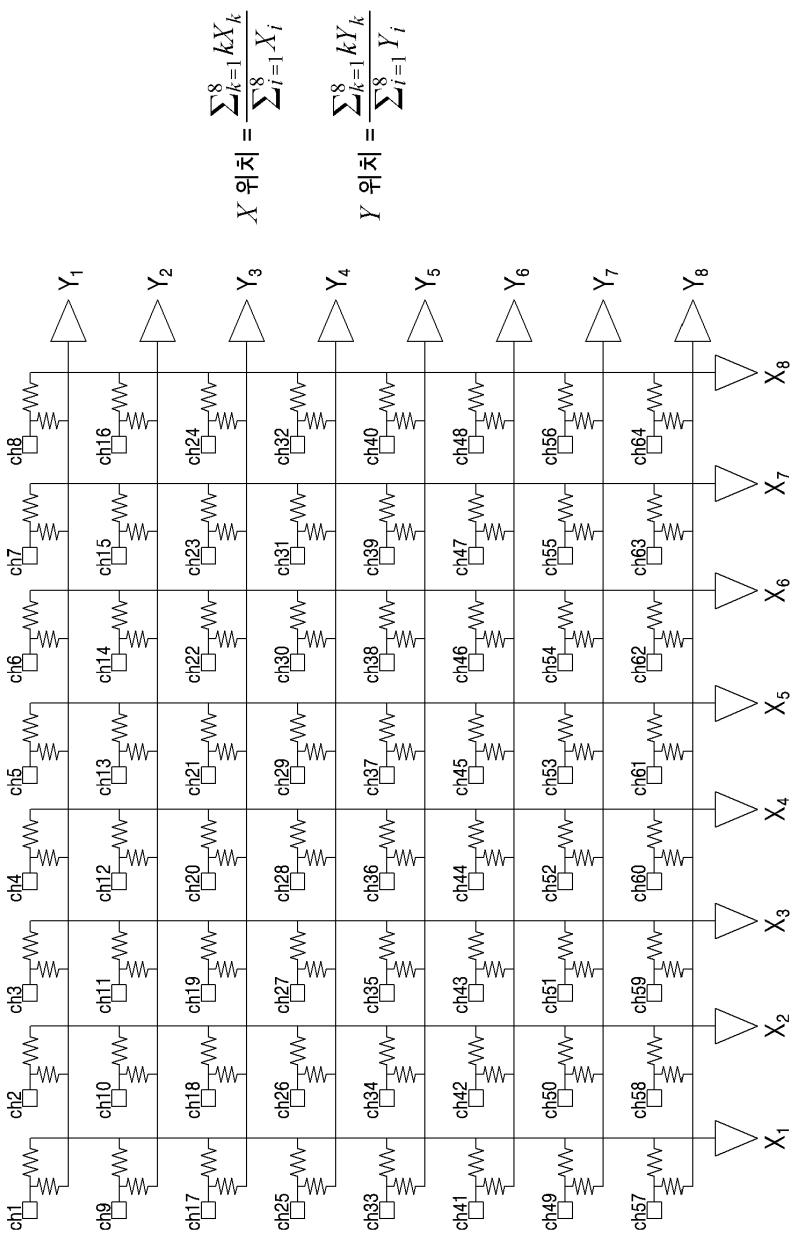
도면1



도면2


E
230
232
R
212
Y
210
220
X
222
K_1R
K_2R
K_3R
K_4R
K_5R
K_6R
K_7R
K_8R
ch1
ch2
ch3
ch4
ch5
ch6
ch7
ch8
ch9
ch10
ch11
ch12
ch13
ch14
ch15
ch16
ch17
ch18
ch19
ch20
ch21
ch22
ch23
ch24
ch25
ch26
ch27
ch28
ch29
ch30
ch31
ch32
ch33
ch34
ch35
ch36
ch37
ch38
ch39
ch40
ch41
ch42
ch43
ch44
ch45
ch46
ch47
ch48
ch49
ch50
ch51
ch52
ch53
ch54
ch55
ch56
ch57
ch58
ch59
ch60
ch61
ch62
ch63
ch64
208
202
204
206
200

도면3


X 위치 = $\frac{\sum_{k=1}^{8} kX_k}{\sum_{i=1}^{8} X_i}$
Y 위치 = $\frac{\sum_{k=1}^{8} kY_k}{\sum_{i=1}^{8} Y_i}$
Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8
X1 X2 X3 X4 X5 X6 X7 X8
ch1 ch2 ch3 ch4 ch5 ch6 ch7 ch8
ch9 ch10 ch11 ch12 ch13 ch14 ch15 ch16
ch17 ch18 ch19 ch20 ch21 ch22 ch23 ch24
ch25 ch26 ch27 ch28 ch29 ch30 ch31 ch32
ch33 ch34 ch35 ch36 ch37 ch38 ch39 ch40
ch41 ch42 ch43 ch44 ch45 ch46 ch47 ch48
ch49 ch50 ch51 ch52 ch53 ch54 ch55 ch56
ch57 ch58 ch59 ch60 ch61 ch62 ch63 ch64