

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020년 5월 14일 (14.05.2020)

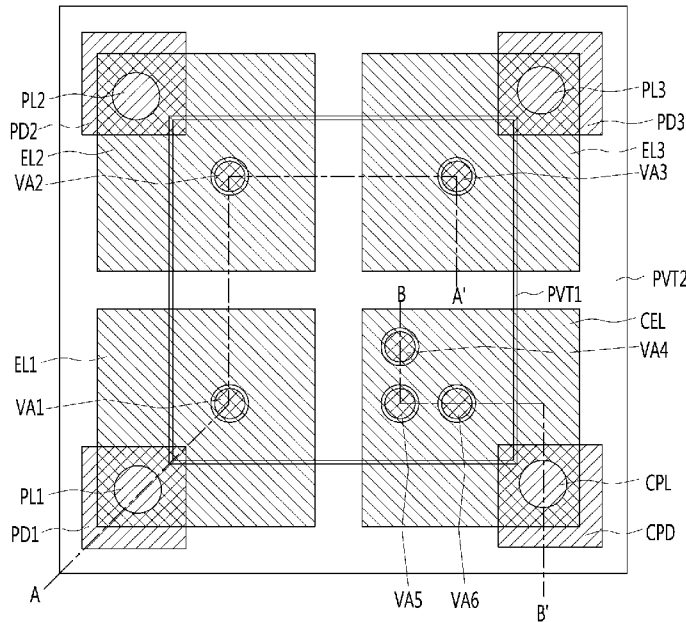


(10) 국제공개번호
WO 2020/096304 A1

- (51) 국제특허분류: *H01L 27/15* (2006.01) *H01L 33/62* (2010.01)
H01L 33/38 (2010.01) *H01L 33/56* (2010.01)
- (21) 국제출원번호: PCT/KR2019/014824
- (22) 국제출원일: 2019년 11월 4일 (04.11.2019)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
62/755,652 2018년 11월 5일 (05.11.2018) US
16/670,293 2019년 10월 31일 (31.10.2019) US
- (71) 출원인: 서울바이오시스 주식회사 (SEOUL VIOSYS CO., LTD.) [KR/KR]; 15429 경기도 안산시 단원구 산단로163번길 65-16, Gyeonggi-do (KR).
- (72) 발명자: 이정훈 (LEE, Chung Hoon); 15429 경기도 안산시 단원구 산단로163번길 65-16, Gyeonggi-do (KR).
- (74) 대리인: 이기성 (LEE, Ki Sung); 04794 서울시 성동구 아차산로 103 영동테크노타워 711호, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE,

(54) Title: LIGHT EMITTING ELEMENT

(54) 발명의 명칭: 발광 소자



(57) Abstract: Provided is a light emitting element. The light emitting element comprises: a first light emitting part; a second light emitting part disposed on the first light emitting part; a third light emitting part disposed on the second light emitting part; a passivation layer surrounding the outer wall of each of the first to third light emitting parts; a via pattern which passes through at least a portion of the first to third light emitting parts and is electrically connected to at least one of the first to third light emitting parts; and a pad electrically connected to the via pattern and extending, on one surface of the third light emitting part, to the passivation layer.



WO 2020/096304 A1

LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 발광 소자를 제공한다. 발광 소자는, 제1 발광부, 상기 제1 발광부 상에 배치되는 제2 발광부, 제2 발광부 상에 배치되는 제3 발광부, 제1 내지 제3 발광부들 각각의 외측벽을 감싸는 패시베이션막, 제1 내지 제3 발광부들 중 적어도 일부를 관통하여 제1 내지 제3 발광부들 중 적어도 하나와 전기적으로 연결되는 비아 패턴, 및 비아 패턴과 전기적으로 연결되며 제3 발광부의 일 면 상에서 패시베이션막으로 연장되는 패드를 포함한다.

명세서

발명의 명칭: 발광 소자

기술분야

- [1] 본 발명은 발광 소자에 관한 것으로, 보다 상세하게는 복수의 발광부들이 적층된 발광 소자에 관한 것이다.

배경기술

- [2] 발광 다이오드는 무기 광원으로서는, 디스플레이 장치, 차량용 램프, 일반 조명과 같은 여러 분야에 다양하게 이용되고 있다. 발광 다이오드는 수명이 길고, 소비 전력이 낮으며, 응답속도가 빠른 장점이 있어 기존 광원을 빠르게 대체하고 있다.
- [3] 특히, 디스플레이 장치는 일반적으로 청색, 녹색 및 적색의 혼합색을 이용하여 다양한 색상을 구현한다. 디스플레이 장치의 각 픽셀은 청색, 녹색 및 적색의 서브 픽셀을 구비하며, 이들 서브 픽셀들의 색상을 통해 특정 픽셀의 색상이 정해지고, 이들 픽셀들의 조합에 의해 이미지가 구현된다.
- [4] 발광 다이오드는 디스플레이 장치에서 백라이트 광원으로 주로 사용되어 왔다. 그러나 최근 발광 다이오드를 이용하여 직접 이미지를 구현하는 차세대 디스플레이로서 마이크로 LED(micro LED)가 개발되고 있다.

발명의 상세한 설명

기술적 과제

- [5] 본원 발명이 해결하고자 하는 과제는 광효율 및 광추출이 향상된 발광 소자를 제공하는데 있다.
- [6] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [7] 해결하고자 하는 일 과제를 달성하기 위하여 본 발명의 실시예들에 따른 발광 소자는, 제1 발광부, 상기 제1 발광부 상에 배치되는 제2 발광부, 상기 제2 발광부 상에 배치되는 제3 발광부, 상기 제1 내지 제3 발광부들 각각의 외측벽을 감싸는 패시베이션막, 상기 제1 내지 제3 발광부들 중 적어도 일부를 관통하여, 상기 제1 내지 제3 발광부들 중 적어도 하나와 전기적으로 연결되는 비아 패턴, 및 상기 비아 패턴과 전기적으로 연결되며, 상기 제3 발광부의 일 면 상에서 상기 패시베이션막으로 연장되는 패드를 포함한다.
- [8] 실시예들에 따르면, 상기 발광 소자는, 상기 비아 패턴과 전기적으로 연결되며, 상기 제3 발광부의 일 면으로부터 상기 제1 내지 제3 발광부들의 측면을 따라 상기 제1 발광부의 측면으로 연장되는 연장 패턴 및 상기 연장 패턴 및 상기 패드 사이를 전기적으로 연결하는 필라 패턴을 더 포함할 수 있다.

- [9] 실시예들에 따르면, 상기 발광 소자는, 상기 비아 패턴과 상기 연장 패턴 사이에서, 상기 비아 패턴 및 상기 연장 패턴을 전기적으로 연결하는 도전 패턴을 더 포함할 수 있다.
- [10] 실시예들에 따르면, 상기 발광 소자는, 상기 제1 발광부의 일 면의 일부를 덮어 광 추출면을 정의하는 차광막을 더 포함할 수 있다.
- [11] 실시예들에 따르면, 상기 발광 소자는, 상기 차광막에 의해 정의되는 광 추출면 상에 배치되는 투명 접착부를 더 포함할 수 있다.
- [12] 실시예들에 따르면, 상기 제1 발광부는, 제1-1형 반도체층, 제1 활성층, 및 제1-2형 반도체층을 포함하고, 상기 제2 발광부는, 제2-1형 반도체층, 제2 활성층, 및 제2-2형 반도체층을 포함하고, 상기 제3 발광부는, 제3-1형 반도체층, 제3 활성층, 및 제3-2형 반도체층을 포함할 수 있다.
- [13] 실시예들에 따르면, 상기 비아 패턴은, 상기 제2 및 제3 발광부들을 관통하며 상기 제1-1형 반도체층과 전기적으로 연결되는 제1 비아 패턴, 상기 제3 발광부를 관통하여 상기 제2-1형 반도체층과 전기적으로 연결되는 제2 비아 패턴, 상기 제3-1형 반도체층과 전기적으로 연결되는 제3 비아 패턴, 상기 제2 및 제3 발광부들을 관통하여 상기 제1-2형 반도체층과 전기적으로 연결되는 제4 비아 패턴, 상기 제3 발광부를 관통하여 상기 제2-2형 반도체층과 전기적으로 연결되는 제5 비아 패턴, 및 상기 제3-2형 반도체층과 전기적으로 연결되는 제6 비아 패턴을 포함할 수 있다.
- [14] 실시예들에 따르면, 상기 패드는, 상기 제1 비아 패턴과 전기적으로 연결되는 제1 패드, 상기 제2 비아 패턴과 전기적으로 연결되는 제2 패드, 상기 제3 비아 패턴과 전기적으로 연결되는 제3 패드, 및 상기 제4 내지 제6 비아 패턴들과 공통으로 전기적으로 연결되는 공통 패드를 포함할 수 있다.
- [15] 실시예들에 따르면, 상기 패시베이션막은 이웃하는 발광 소자들 사이를 채울 수 있다.
- [16] 실시예들에 따르면, 상기 패시베이션막은 에폭시 수지(epoxy resin), EMC(Epoxy Molding Compound), 또는 실리콘(silicone)로 이루어질 수 있다.
- [17] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [18] 본 발명의 실시예들에 따른 발광 소자에 따르면, 선폭(critical dimension)이 작은 발광 소자에 패드를 보다 유연하게 배치할 수 있다.
- [19] 연장 패턴들이 발광 소자의 측면을 따라 연장되고 금속을 포함함으로써 인접한 발광 소자들 사이 광을 반사 및 차단하여 발광 소자의 색재현성을 향상시킬 수 있다.
- [20] 차광막을 배치하며 광 추출면을 정의하여 발광 소자의 명암비(contrast)를 증대시켜 광 추출 효과를 향상시킬 수 있다.

도면의 간단한 설명

- [21] 도 1a는 본 발명의 일 실시예에 따른 발광 소자를 설명하기 위한 평면도이다.
- [22] 도 1b는 도 1a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도이다.
- [23] 도 2a는 본 발명의 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이다.
- [24] 도 2b는 도 2a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도이다.
- [25] 도 3a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이다.
- [26] 도 3b는 도 3a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도이다.
- [27] 도 4a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이다.
- [28] 도 4b는 도 4a의 발광 소자를 A-A' 및 B-B'으로 절단된 단면도이다.
- [29] 도 5a, 도 6a, 도 7a, 도 8a, 도 9a, 도 10a 및 도 11a는 본 발명의 일 실시예에 따른 발광 소자의 제조 방법을 설명하기 위한 평면도들이다.
- [30] 도 5b, 도 6b, 도 7b, 도 8b, 도 9b, 도 10b 및 도 11b는 도 5a, 도 6a, 도 7a, 도 8a, 도 9a, 도 10a 및 도 11a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도들이다.

발명의 실시를 위한 최선의 형태

- [31] 본 발명의 구성 및 효과를 충분히 이해하기 위하여, 첨부한 도면을 참조하여 본 발명의 바람직한 실시 예들을 설명한다. 그러나 본 발명은, 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 여러 가지 형태로 구현될 수 있고 다양한 변경을 가할 수 있다.
- [32] 또한, 본 발명의 실시예들에서 사용되는 용어들은 다르게 정의되지 않는 한, 해당 기술 분야에서 통상의 지식을 가진 자에게 통상적으로 알려진 의미로 해석될 수 있다.
- [33] 이하, 도면들을 참조하여 본 발명의 실시예들에 따른 발광 소자에 대하여 상세하게 설명한다.
- [34] 도 1a는 본 발명의 일 실시예에 따른 발광 소자를 설명하기 위한 평면도이고, 도 1b는 도 1a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도이다. 도 2a는 본 발명의 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이고, 도 2b는 도 2a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도이다. 도 3a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이고, 도 3b는 도 3a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도이다.
- [35] 도 1a, 도 1b, 도 2a, 도 2b, 도 3a, 및 도 3b를 참조하면, 발광 소자는 기판(100) 및 기판(100) 상에 수직 적층된 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함할 수 있다.
- [36] 기판(100)은 질화갈륨계 반도체층을 성장시킬 수 있는 기판으로, 사파이어(Al₂O₃), 실리콘 카바이드(SiC), 질화갈륨(GaN), 질화인듐갈륨(InGaN), 질화알루미늄갈륨(AlGaN), 질화알루미늄(AlN), 갈륨 산화물(Ga₂O₃), 또는 실리콘을 포함할 수 있다. 또한, 기판(100)은 패터닝된(patterned) 사파이어

기관일 수 있다. 일 실시예에 따르면, 기관(100)은 가시광이 투과하는 물질을 포함할 수 있다. 한편, 선택적으로 기관(100)은 생략될 수 있다.

- [37] 기관(100)이 광 추출면일 경우, 제1 발광부(LE1)에서 발광되는 광의 파장이 가장 짧고, 제2 발광부(LE2)에서 발광되는 광의 파장이 제1 발광부(LE1)에서 발광되는 광의 파장보다 길고 제3 발광부(LE3)에서 발광되는 광의 파장보다 짧으며, 제3 발광부(LE3)에서 발광되는 광의 파장이 가장 길 수 있다. 예컨대, 제1 발광부(LE1)는 청색광을 발광시키며, 제2 발광부(LE2)는 녹색광을 발광시키며, 제3 발광부(LE3)는 적색광을 발광시킬 수 있다. 그러나 본 개시가 이에 한정되는 것은 아니다. 예를 들어, 제2 발광부(LE2)가 제1 발광부(LE1)보다 단파장의 광을 방출할 수 있다.
- [38] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 오믹층(208)을 포함하며, 제3 발광부(LE3)는 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 오믹층(308)을 포함할 수 있다.
- [39] 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302) 각각은 Si이 도핑된 질화갈륨계 반도체층일 수 있다. 제1 p형 반도체층(106), 제2 p형 반도체층(206), 및 제3 p형 반도체층(306) 각각은 Mg가 도핑된 질화갈륨계 반도체층일 수 있다. 제1 활성층(104), 제2 활성층(204), 및 제3 활성층(304) 각각은 다중양자우물구조(Multi Quantum Well: MQW)를 포함할 수 있고, 원하는 피크 파장의 광을 방출하도록 그 조성비가 결정될 수 있다. 제1 오믹층(108), 제2 오믹층(208), 및 제3 오믹층(308) 각각은 산화주석(SnO), 산화인디움(InO₂), 산화아연(ZnO), 산화인디움주석(ITO), 및 산화인디움주석아연(ITZO)과 같은 투명 산화물층(Transparent Conductive Oxide: TCO)이 사용될 수 있다.
- [40] 제1 발광부(LE1)는 제1 접착부(AD1)를 사이에 두고 제2 발광부(LE2)와 이격되어 배치될 수 있다. 일 예로, 제1 발광부(LE1)의 제1 오믹층(108)과 제2 발광부(LE2)의 제2 n형 반도체층(202)은 제1 접착부(AD1)를 사이에 두고 마주할 수 있다. 다른 예로, 제1 발광부(LE1)의 제1 오믹층(108)과 제2 발광부(LE2)의 제2 오믹층(208)이 제1 접착부(AD1)를 사이에 두고 마주할 수 있다.
- [41] 제2 발광부(LE2)는 제2 접착부(AD2)를 사이에 두고 제3 발광부(LE3)와 이격되어 배치될 수 있다. 일 예로, 제2 발광부(LE2)의 제2 오믹층(208)이 제3 발광부(LE3)의 제3 오믹층(308)과 제2 접착부(AD2)를 사이에 두고 마주할 수 있다. 다른 예로, 제2 발광부(LE2)의 제2 오믹층(208)이 제3 발광부(LE3)의 제3 n형 반도체층(302)과 제2 접착부(AD2)를 사이에 두고 마주할 수 있다.
- [42] 제1 접착부(AD1) 및 제2 접착부(AD2) 각각은 가시광을 투과시키며 절연성을 갖는 물질을 포함할 수 있다. 제1 접착부(AD1) 및 제2 접착부(AD2) 각각은 폴리머(polymer), 레지스트(resist) 또는 폴리이미드(polyimide)를 포함할 수 있다. 예컨대, 제1 접착부(AD1) 및 제2 접착부(AD2) 각각은 SOG(Spin-On-Glass),

BCB(BenzoCycloButadiene), HSQ(Hydrogen SilsesQuioxanes), SU-8 포토레지스트(photoresist), epoxy resin, PAE(poly arylene ether) 계열인 Flare™, PMMA(polymethylmethacrylate), PDMS(polydimethylsiloxane), fluoropolymer, polyimide, MSSQ(methylsilisequioxane), PEEK(polyethereherketone), ATSP(Aromatic Thermosetting Polyester), PVDC(Polyvinylidene chloride), LCP(liquid-crystal polymer), 및 왁스(wax) 등으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

- [43] 발광 소자는, 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1) 및 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 컬러 필터(CF2)를 더 포함할 수 있다. 제1 컬러 필터(CF1)는 제1 발광부(LE1)의 제1 오믹층(108) 또는 제2 발광부(LE2)의 제2 오믹층(208) 상에 배치될 수 있다. 제2 컬러 필터(CF2)는 제2 발광부(LE2)의 제2 오믹층(208) 또는 제3 발광부(LE3)의 제3 오믹층(308) 상에 배치될 수 있다. 제1 컬러 필터(CF1)는 제1 발광부(LE1)로부터 발생된 광이 제2 발광부(LE2) 및 제3 발광부(LE3) 각각으로 영향을 미치지 않도록 제1 발광부(LE1)로부터 발생된 광은 반사시키고, 제2 발광부(LE2) 및 제3 발광부(LE3) 각각으로부터 발생된 광은 통과시킬 수 있다. 제2 컬러 필터(CF2)는 제1 발광부(LE1) 및 제2 발광부(LE2) 각각으로부터 발생된 광이 제3 발광부(LE3)로 영향을 미치지 않도록 제1 발광부(LE1) 및 제2 발광부(LE2)로부터 발생된 광은 반사시키고, 제3 발광부(LE3)로부터 발생된 광은 통과시킬 수 있다. 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2) 각각은 TiO₂ 및 SiO₂가 교번 적층된 구조를 갖는 분산 드래그 반사경(Distributed Bragg Reflector, DBR)을 포함할 수 있다. 제1 컬러 필터(CF1)는 제2 컬러 필터(CF2)와 TiO₂ 및 SiO₂가 교번된 횡수 및 두께가 상이할 수 있다. 일 실시예에 따르면, 선택적으로 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2)는 생략될 수 있다.

- [44] 발광 소자는, 제1 n형 반도체층(102)과 전기적으로 연결되는 제1 연장 패턴(EL1), 제2 n형 반도체층(202)과 전기적으로 연결되는 제2 연장 패턴(EL2), 제3 n형 반도체층(302)과 전기적으로 연결되는 제3 연장 패턴(EL3), 및 제1 오믹층(108), 제2 오믹층(208), 및 제3 오믹층(308)과 공통으로 전기적으로 연결되는 공통 연장 패턴(CEL)을 더 포함할 수 있다. 일 실시예에 따르면, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL) 각각은 제3 발광부(LE3) 상에서 서로 이격되어 배치될 수 있다. 일 예로, 발광 소자가 평면적 관점에서 사각형 구조를 가질 경우, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL) 각각은 사각형의 발광 소자의 각 모서리 부분에 배치될 수 있다. 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL) 각각은 Au, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Hf, Cr, Ti, Ta 및 Cu으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또한, 상기 열거된 물질들의 합금을 포함할 수 있다.

- [45] 본 실시예에서는 공통 연장 패턴(CEL)이 제1 오믹층(108), 제2 오믹층(208), 및 제3 오믹층(308)을 공통으로 전기적으로 연결하는 것으로 설명하나, 공통 연장 패턴(CEL)이 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)을 공통으로 전기적으로 연결할 수 있다.
- [46] 발광 소자는, 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 제1 컬러 필터(CF1), 제1 오믹층(108), 제1 p형 반도체층(106), 및 제1 활성층(104)을 관통하며 제1 n형 반도체층(102)과 제1 연장 패턴(EL1) 사이를 연결하는 제1 비아 패턴(VA1)과, 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 오믹층(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 관통하며 제2 n형 반도체층(202)과 제2 연장 패턴(EL2) 사이를 연결하는 제2 비아 패턴(VA2)과, 제3 n형 반도체층(302)과 제3 연장 패턴(EL3) 사이를 연결하는 제3 비아 패턴(VA3)을 더 포함할 수 있다. 일 실시예에 따르면, 제3 비아 패턴(VA3)은 생략될 수 있다.
- [47] 발광 소자는, 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 및 제1 컬러 필터(CF1)를 관통하며 제1 오믹층(108) 및 공통 연장 패턴(CEL) 사이를 연결하는 제4 비아 패턴(VA4)과, 제3 발광부(LE3), 제2 접착부(AD2), 및 제2 컬러 필터(CF2)를 관통하며 제2 오믹층(208) 및 공통 연장 패턴(CEL) 사이를 연결하는 제5 비아 패턴(VA5)과, 제3 n형 반도체층(302), 제3 활성층(304), 및 제3 p형 반도체층(306)을 관통하며 제3 오믹층(308)을 연결하는 제6 비아 패턴(VA6)을 더 포함할 수 있다.
- [48] 제1 비아 패턴(VA1), 제2 비아 패턴(VA2), 제3 비아 패턴(VA3), 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6) 각각은 Au, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Hf, Cr, Ti, Ta 및 Cu으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또한, 상기 열거된 물질들의 합금을 포함할 수 있다.
- [49] 일 실시예에 따르면, 제1 비아 패턴(VA1) 및 제1 연장 패턴(EL1)과, 제2 비아 패턴(VA2) 및 제2 연장 패턴(EL2)과, 제3 비아 패턴(VA3) 및 제3 연장 패턴(EL3)과, 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 제6 비아 패턴(VA6) 및 공통 연장 패턴(CEL)은 일체형일 수 있다.
- [50] 발광 소자는, 제1 비아 패턴(VA1), 제2 비아 패턴(VA2), 제3 비아 패턴(VA3), 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6) 각각의 외측벽을 감싸며 제3 발광부(LE3)의 상부로 연장되어 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL)과 제3 발광부(LE3) 사이를 절연하는 제1 패시베이션막(PVT1)을 더 포함할 수 있다. 제1 패시베이션막(PVT1)은 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.
- [51] 발광 소자는, 제1 연장 패턴(EL1)과 제1 패드(PD1) 사이를 전기적으로 연결하는 제1 필라 패턴(PL1), 제2 연장 패턴(EL2)과 제2 패드(PD2) 사이를

전기적으로 연결하는 제2 필라 패턴(PL2), 제3 연장 패턴(EL3)과 제3 패드(PD3) 사이를 전기적으로 연결하는 제3 필라 패턴(PL3), 및 공통 연장 패턴(CEL)과 공통 패드(CPD) 사이를 전기적으로 연결하는 공통 필라 패턴(CPL)을 더 포함할 수 있다. 제1 필라 패턴(PL1), 제2 필라 패턴(PL2), 제3 필라 패턴(PL3), 및 공통 필라 패턴(CPL) 각각은 Au, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Hf, Cr, Ti, Ta 및 Cu으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또한, 상기 열거된 물질들의 합금을 포함할 수 있다.

[52] 또한, 발광 소자는, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL) 상에서 제1 필라 패턴(PL1), 제2 필라 패턴(PL2), 제3 필라 패턴(PL3), 및 공통 필라 패턴(CPL) 사이를 채우는 제2 패시베이션막(PVT2)을 더 포함할 수 있다. 제2 패시베이션막(PVT2)은 EMC(Epoxy Molding Compound), 에폭시 수지(epoxy resin), 실리콘(silicone), 포토레지스트, BCB, Flare™, MSSQ, PMMA, PDMS, fluoropolymer, polyimide, PEEK, ATSP, PVDC, LCP, 및 왁스(wax) 등과 같은 유기물질 또는 무기물질인 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또한 유기물질을 이용할 경우 흑색 또는 투명과 같이 다양한 색상으로 형성될 수 있다.

[53] 본 발명의 실시예들에 따르면, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3) 각각의 선폭(critical dimension: CD)이 50 내지 80um으로 작은 크기를 가지며, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3) 각각과 전기적으로 연결되는 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)를 직접 연결할 경우, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 사이의 이격 거리가 너무 작을 수 있다. 이를 극복하기 위하여, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL)과, 제1 필라 패턴(PL1), 제2 필라 패턴(PL2), 제3 필라 패턴(PL3), 및 공통 필라 패턴(CPL)을 이용하여 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 사이의 간격을 증가시킬 수 있다. 또한, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL)과, 제1 필라 패턴(PL1), 제2 필라 패턴(PL2), 제3 필라 패턴(PL3), 및 공통 필라 패턴(CPL) 각각이 금속을 포함함으로써, 인접한 발광 소자들 사이 광을 반사 및 차단하는 기능을 수행할 수 있다.

[54] 도 2a 및 도 2b에 도시된 다른 실시예에 따르면, 발광 소자는, 제1 비아 패턴(VA1)과 제1 연장 패턴(EL1) 사이를 전기적으로 연결하는 제1 도전 패턴(CP1), 제2 비아 패턴(VA2)과 제2 연장 패턴(EL2) 사이를 전기적으로 연결하는 제2 도전 패턴(CP2), 제3 비아 패턴(VA3)과 제3 연장 패턴(EL3) 사이를 전기적으로 연결하는 제3 도전 패턴(CP3), 및 공통 비아 패턴과 공통 연장 패턴(CEL) 사이를 전기적으로 연결하는 공통 도전 패턴(CCP)을 더 포함할 수 있다. 제1 도전 패턴(CP1), 제2 도전 패턴(CP2), 제3 도전 패턴(CP3), 및 공통 도전

패턴(CCP) 각각은 Au, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Hf, Cr, Ti, 및 Cu으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또한, 상기 열거된 물질들의 합금을 포함할 수 있다. 제1 도전 패턴(CP1), 제2 도전 패턴(CP2), 제3 도전 패턴(CP3), 및 공통 도전 패턴(CCP)의 위치 및 폭을 조절하여, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)의 이격 간격을 더욱 유연하게 조절할 수 있다.

[55] 도 1a, 도 3a 및 도 3b에서, 도 1a는 제3 발광부(LE3)에서 바라본 평면도이고, 도 3a는 제1 발광부(LE1)에서 바라본 평면도이다. 도 1a, 도 3a 및 도 3b에 도시된 또 다른 실시예에 따르면, 발광 소자는, 제1 발광부(LE1)의 일 면 상에서, 발광 소자의 광 추출면의 일부를 덮으며 배치되는 차광막(LS)을 더 포함할 수 있다. 차광막(LS)은 포토레지스트(photoresist) 또는 블랙 매트릭스(black matrix)을 포함할 수 있다. 이와 같이 차광막(LS)이 광 추출면의 일부를 덮어 광 추출면의 면적을 감소시켜 발광 소자의 명암비(contrast)를 증대시킬 수 있다. 따라서, 발광 소자의 광 추출 효과를 향상시킬 수 있다.

[56] 도 3a 및 도 3b의 발광 소자에서, 일 실시예에 따르면, 차광막(LS)은 광 추출면의 일부를 덮으며, 차광막(LS)이 배치되지 않은 제1 발광부(LE1)의 일 면의 일부(SP)는 공기에 노출될 수 있다. 다른 실시예에 따르면, 차광막(LS)이 배치되지 않은 제1 발광부(LE1)의 일 면의 일부(SP)에 가시광 투과 특성을 갖는 제3 접착부가 더 배치될 수 있다. 제3 접착부의 상부면은 차광막(LS)의 상부면과 동일 평면일 수 있다. 또한, 제3 접착부는 SOG, BCB, HSQ 또는 SU-8 포토레지스트를 포함할 수 있다.

발명의 실시를 위한 형태

[57] 도 4a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이고, 도 4b는 도 4a의 발광 소자를 A-A' 및 B-B'으로 절단된 단면도이다.

[58] 도 4a 및 도 4b를 참조하면, 발광 소자는, 기판(100) 및 기판(100) 상에 수직 적층된 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함할 수 있다.

[59] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 오믹층(208)을 포함하며, 제3 발광부(LE3)는 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 오믹층(308)을 포함할 수 있다.

[60] 발광 소자는, 제1 비아 패턴(VA1), 제2 비아 패턴(VA2), 제3 비아 패턴(VA3), 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6)과, 제1 비아 패턴(VA1), 제2 비아 패턴(VA2), 제3 비아 패턴(VA3), 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6) 각각의 외측벽을 감싸고 제3 발광부(LE3)의 일 면으로 연장하는 제1 패시베이션막(PVT1)과, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3) 각각의 외측벽을 감싸는 제2

패시베이션막(PVT2)을 더 포함할 수 있다. 일 실시예에 따르면, 제2 패시베이션막(PVT2)의 상부면은 제1 패시베이션막(PVT1)의 상부면과 동일 평면일 수 있다.

- [61] 발광 소자는, 제1 패시베이션막(PVT1) 및 제2 패시베이션막(PVT2)을 걸쳐 배치되고 제1 비아 패턴(VA1)과 전기적으로 연결되는 제1 패드(PD1), 제1 패시베이션막(PVT1) 및 제2 패시베이션막(PVT2)을 걸쳐 배치되고 제2 비아 패턴(VA2)과 전기적으로 연결되는 제2 패드(PD2), 제1 패시베이션막(PVT1) 및 제2 패시베이션막(PVT2)을 걸쳐 배치되고 제3 비아 패턴(VA3)과 전기적으로 연결되는 제3 패드(PD3), 및 제1 패시베이션막(PVT1) 및 제2 패시베이션막(PVT2)을 걸쳐 배치되고 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6)과 전기적으로 연결되는 공통 패드(CPD)를 더 포함할 수 있다.
- [62] 본 실시예에 따르면, 제1 패시베이션막(PVT1)뿐만 아니라, 제2 패시베이션막(PVT2)으로 연장되어 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각이 확장 배치됨으로써, 보다 넓어진 면적 내에서 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각을 배치시킬 수 있다.
- [63] 본 실시예에서 설명된 발광 소자는 도 1a 및 도 1b에서 설명된 발광 소자와 실질적으로 동일하여 그 상세한 설명을 생략한다.
- [64]
- [65] 이하, 발광 소자의 제조 방법을 설명하기로 한다. 본 실시예에서는 도 1a 및 도 1b에 도시된 발광 소자의 제조 방법을 예시적으로 설명하기로 한다.
- [66] 도 5a, 도 6a, 도 7a, 도 8a, 도 9a, 도 10a 및 도 11a는 본 발명의 일 실시예에 따른 발광 소자의 제조 방법을 설명하기 위한 평면도들이고, 도 5b, 도 6b, 도 7b, 도 8b, 도 9b, 도 10b 및 도 11b는 도 5a, 도 6a, 도 7a, 도 8a, 도 9a, 도 10a 및 도 11a의 발광 소자를 A-A' 및 B-B'으로 절단한 단면도들이다.
- [67] 도 5a 및 도 5b를 참조하면, 제1 기판(100) 상에 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 순차적으로 형성할 수 있다. 제1 기판(100) 상에 제1 n형 반도체층(102), 제1 활성층(104), 및 제1 p형 반도체층(106)을 MOCVD(Metal-Organic Chemical Vapor Deposition), MBE(Molecular Beam Epitaxy), HVPE(Hydride Vapor Phase Epitaxy), MOC(Metal-Organic Chloride) 등의 성장법을 이용하여 순차적으로 형성할 수 있다. 제1 p형 반도체층(106) 상에 화학적 기상 증착(Chemical Vapor Deposition: CVD), 물리적 기상 증착(Physical Vapour Deposition) 공정 등을 통해 제1 오믹층(108)을 형성할 수 있다.
- [68] 제2 기판(도시되지 않음) 상에 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 오믹층(208)을 순차적으로 형성하여 제2 발광부(LE2)를 형성할 수 있다. 제2 기판 상에 제2 n형 반도체층(202), 제2 활성층(204), 및 제2

p형 반도체층(206)을 MOCVD, MBE, HVPE, MOC 등의 성장법을 이용하여 순차적으로 형성할 수 있다. 제2 p형 반도체층(206) 상에 CVD, PVD 공정 등을 통해 제2 오믹층(208)을 형성할 수 있다.

- [69] 제2 기판을 뒤집어 제2 오믹층(208)을 지지기판(도시되지 않음)과 마주하도록 배치하고, 탈부착 가능한(attachable/detachable) 접착부를 이용하여 제2 발광부(LE2)를 지지기판(도시되지 않음) 상에 접착시킬 수 있다. 제2 발광부(LE2)를 지지기판(도시되지 않음) 상에 접착시킨 후, 제2 기판을 레이저 리프트 오프(Laser Lift-Off: LLO) 공정 또는 화학적 리프트 오프(Chemical Lift-Off, CLO) 공정을 통해 제거될 수 있다.
- [70] 지지 기판을 뒤집어 제2 n형 반도체층(202)을 제1 오믹층(108)과 마주하도록 배치하고, 제1 접착부(AD1)를 통해 제2 발광부(LE2)를 제1 발광부(LE1)에 접착시킬 수 있다. 제1 발광부(LE1) 및 제2 발광부(LE2)를 접착시킨 후, 탈부착 가능한 접착부를 통해 지지기판(도시되지 않음)을 제거할 수 있다.
- [71] 제3 기판(도시되지 않음) 상에 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 오믹층(308)을 순차적으로 형성하여 제3 발광부(LE3)를 형성할 수 있다. 제3 기판 상에 제3 n형 반도체층(302), 제3 활성층(304), 및 제3 p형 반도체층(306)을 MOCVD, MBE, HVPE, MOC 등의 성장법을 이용하여 순차적으로 형성할 수 있다. 제3 p형 반도체층(306) 상에 CVD, PVD 공정 등을 통해 제3 오믹층(308)을 형성할 수 있다.
- [72] 제3 기판을 뒤집어 제2 발광부(LE2)의 제2 n형 반도체층(202)과 제3 발광부(LE3)의 제3 오믹층(308)을 마주하도록 배치하여 제2 접착부(AD2)를 통해 제2 발광부(LE2) 및 제3 발광부(LE3)를 접착시킬 수 있다. 제2 발광부(LE2) 및 제3 발광부(LE3)를 제2 접착부(AD2)로 접착한 후, 제3 기판은 LLO 또는 CLO 공정을 통해 제거될 수 있다.
- [73] 도 6a 및 도 6b를 참조하면, 제3 발광부(LE3), 제2 발광부(LE2), 및 제1 발광부(LE1)를 식각하여 제1 n형 반도체층(102)을 노출시키는 제1 비아홀(VH1), 제2 n형 반도체층(202)을 노출시키는 제2 비아홀(VH2), 제3 n형 반도체층(302)을 노출시키는 제3 비아홀(VH3), 제1 오믹층(108)을 노출시키는 제4 비아홀(VH4), 제2 오믹층(208)을 노출시키는 제5 비아홀(VH5), 및 제3 오믹층(308)을 노출시키는 제6 비아홀(VH6)을 형성할 수 있다.
- [74] 일 실시예에 따르면, 제1 비아홀(VH1), 제2 비아홀(VH2), 제3 비아홀(VH3), 제4 비아홀(VH4), 제5 비아홀(VH5), 및 제6 비아홀(VH6)을 형성하는 동안 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)의 측면을 식각하여 기판(100)을 노출시켜, 발광 소자들 각각을 소자 분리할 수 있다. 상세하게 도시되지 않았으나, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3) 각각은 경사진 측면을 가질 수 있다. 또한, 제1 비아홀(VH1), 제2 비아홀(VH2), 제3 비아홀(VH3), 제4 비아홀(VH4), 제5 비아홀(VH5), 및 제6 비아홀(VH6) 각각도 경사진 측면을 가질 수 있다.

- [75] 도 7a 및 도 7b를 참조하면, 제1 비아홀(VH1), 제2 비아홀(VH2), 제3 비아홀(VH3), 제4 비아홀(VH4), 제5 비아홀(VH5), 및 제6 비아홀(VH6) 각각을 완전하게 채우지 않으며, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 따라 컨포멀하게(conformally) 제1 패시베이션막(PVT1)을 형성할 수 있다.
- [76] 제1 패시베이션막(PVT1)을 식각하여 제1 비아홀(VH1) 저면에 제1 n형 반도체층(102)을 노출시키고, 제2 비아홀(VH2) 저면에 제2 n형 반도체층(202)을 노출시키고, 제3 비아홀(VH3) 저면에 제3 n형 반도체층(302)을 노출시키고, 제4 비아홀(VH4) 저면에 제1 오믹층(108)을 노출시키고, 제5 비아홀(VH5) 저면에 제2 오믹층(208)을 노출시키며, 제3 오믹층(308) 저면에 제6 비아홀(VH6)을 노출시킬 수 있다.
- [77] 도 8a 및 도 8b를 참조하면, 제1 패시베이션막(PVT1)이 형성된 제1 비아홀(VH1), 제2 비아홀(VH2), 제3 비아홀(VH3), 제4 비아홀(VH4), 제5 비아홀(VH5), 및 제6 비아홀(VH6) 각각을 채우는 제1 비아 패턴(VA1), 제2 비아 패턴(VA2), 제3 비아 패턴(VA3), 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6)을 각각 형성할 수 있다.
- [78] 제1 비아 패턴(VA1)은 제1 비아홀(VH1)을 채우며 제1 n형 반도체층(102)과 전기적으로 접촉하며, 제2 비아 패턴(VA2)은 제2 비아홀(VH2)을 채우며 제2 n형 반도체층과 전기적으로 접촉하며, 제3 비아 패턴(VA3)은 제3 비아홀(VH3)을 채우며 제3 n형 반도체층(302)과 전기적으로 접촉하며, 제4 비아 패턴(VA4)은 제4 비아홀(VH4)을 채우며 제1 오믹층(108)과 전기적으로 접촉하며, 제5 비아 패턴(VA5)은 제5 비아홀(VH5)을 채우며 제2 오믹층(208)과 전기적으로 접촉하며, 제6 비아 패턴(VA6)은 제6 비아홀(VH6)을 채우며 제3 오믹층(308)과 전기적으로 접촉할 수 있다.
- [79] 일 실시예에 따르면, 제1 비아 패턴(VA1), 제2 비아 패턴(VA2), 제3 비아 패턴(VA3), 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6) 각각의 상부면은 제1 패시베이션막(PVT1)의 상부면과 동일 평면일 수 있다.
- [80] 도 9a 및 도 9b를 참조하면, 제1 비아 패턴(VA1)과 전기적으로 연결되며 기판(100)으로 연장되는 제1 연장 패턴(EL1)과, 제2 비아 패턴(VA2)과 전기적으로 연결되며 기판(100)으로 연장되는 제2 연장 패턴(EL2)과, 제3 비아 패턴(VA3)과 전기적으로 연결되며 기판(100)으로 연장되는 제3 연장 패턴(EL3)과, 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6)과 전기적으로 연결되며 기판(100)으로 연장되는 공통 연장 패턴(CEL)을 형성할 수 있다.
- [81] 제1 연장 패턴(EL1)은 제3 발광부(LE3) 상에 형성된 제1 패시베이션막(PVT1) 상에서 제1 비아 패턴(VA1)과 전기적으로 접촉하며, 제3 발광부(LE3), 제2 발광부(LE2), 및 제1 발광부(LE1)의 측면을 따라 기판(100)의 상부면으로 연장할 수 있다. 제2 연장 패턴(EL2)은 제3 발광부(LE3) 상에 형성된 제1

패시베이션막(PVT1) 상에서 제2 비아 패턴(VA2)과 전기적으로 접촉하며, 제3 발광부(LE3), 제2 발광부(LE2), 및 제1 발광부(LE1)의 측면을 따라 기판(100) 상부면으로 연장할 수 있다. 제3 연장 패턴(EL3)은 제3 발광부(LE3) 상에 형성된 제1 패시베이션막(PVT1) 상에서 제3 비아 패턴(VA3)과 전기적으로 접촉하며, 제3 발광부(LE3), 제2 발광부(LE2), 및 제1 발광부(LE1)의 측면을 따라 기판(100) 상부면으로 연장할 수 있다. 공통 연장 패턴(CEL)은 제3 발광부(LE3) 상에 형성된 제1 패시베이션막(PVT1) 상에서 제4 비아 패턴(VA4), 제5 비아 패턴(VA5), 및 제6 비아 패턴(VA6)과 전기적으로 접촉하며, 제3 발광부(LE3), 제2 발광부(LE2), 및 제1 발광부(LE1)의 측면을 따라 기판(100) 상부면으로 연장할 수 있다.

- [82] 도 10a 및 도 10b를 참조하면, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL)이 형성된 기판(100) 상에 제2 패시베이션막(PVT2)을 형성할 수 있다. 제2 패시베이션막(PVT2)은 소자 분리된 발광 소자들 사이를 채울 수 있다.
- [83] 제2 패시베이션막(PVT2)을 식각하여, 제1 연장 패턴(EL1), 제2 연장 패턴(EL2), 제3 연장 패턴(EL3), 및 공통 연장 패턴(CEL) 각각의 일부를 노출시키는 제1 홀(HL1), 제2 홀(HL2), 제3 홀(HL3), 및 제4 홀(HL4)을 각각 형성할 수 있다.
- [84] 제1 홀(HL1)은 기판(100) 상으로 연장된 제1 연장 패턴(EL1)의 일부를 노출시키며, 제2 홀(HL2)은 기판(100) 상으로 연장된 제2 연장 패턴(EL2)의 일부를 노출시키며, 제3 홀(HL3)은 기판(100) 상으로 연장된 제3 연장 패턴(EL3)의 일부를 노출시키며, 제4 홀(HL4)은 기판(100) 상으로 연장된 공통 연장 패턴(CEL)의 일부를 노출시킬 수 있다.
- [85] 일 실시예에 따르면, 제1 홀(HL1), 제2 홀(HL2), 제3 홀(HL3), 및 제4 홀(HL4) 각각은 기판(100)으로 갈수록 그 폭이 좁아지는 구조를 가질 수 있다.
- [86] 도 11a 및 도 11b를 참조하면, 제1 홀(HL1), 제2 홀(HL2), 제3 홀(HL3), 및 제4 홀(HL4) 각각을 채우는 제1 필라 패턴(PL1), 제2 필라 패턴(PL2), 제3 필라 패턴(PL3), 및 공통 필라 패턴(CPL)을 각각 형성할 수 있다.
- [87] 일 실시예에 따르면, 제1 필라 패턴(PL1), 제2 필라 패턴(PL2), 제3 필라 패턴(PL3), 및 공통 필라 패턴(CPL) 각각의 상부면은 제2 패시베이션막(PVT2)의 상부면과 동일 평면일 수 있다.
- [88] 다시, 도 1a 및 도 1b를 참조하면, 제1 필라 패턴(PL1)과 전기적으로 연결되는 제1 패드(PD1), 제2 필라 패턴(PL2)과 전기적으로 연결되는 제2 패드(PD2), 제3 필라 패턴(PL3)과 전기적으로 연결되는 제3 패드(PD3), 및 공통 필라 패턴(CPL)과 전기적으로 연결되는 공통 패드(CPD)를 형성할 수 있다.
- [89] 이상, 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예에는 모든 면에서

예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

청구범위

- [청구항 1] 제1 발광부;
 상기 제1 발광부 상에 배치되는 제2 발광부;
 상기 제2 발광부 상에 배치되는 제3 발광부;
 상기 제1 내지 제3 발광부들 각각의 외측벽을 감싸는 패시메이션막;
 상기 제1 내지 제3 발광부들 중 적어도 일부를 관통하여, 상기 제1 내지 제3 발광부들 중 적어도 하나와 전기적으로 연결되는 비아 패턴; 및
 상기 비아 패턴과 전기적으로 연결되며, 상기 제3 발광부의 일 면 상에서 상기 패시메이션막으로 연장되는 패드를 포함하는 발광 소자.
- [청구항 2] 제1항에 있어서,
 상기 비아 패턴과 전기적으로 연결되며, 상기 제3 발광부의 일 면으로부터 상기 제1 내지 제3 발광부들의 측면을 따라 상기 제1 발광부의 측면으로 연장되는 연장 패턴; 및
 상기 연장 패턴 및 상기 패드 사이를 전기적으로 연결하는 필라 패턴을 더 포함하는 발광 소자.
- [청구항 3] 제2항에 있어서,
 상기 비아 패턴과 상기 연장 패턴 사이에서, 상기 비아 패턴 및 상기 연장 패턴을 전기적으로 연결하는 도전 패턴을 더 포함하는 발광 소자.
- [청구항 4] 제1항에 있어서,
 상기 제1 발광부의 일 면의 일부를 덮어 광 추출면을 정의하는 차광막을 더 포함하는 발광 소자.
- [청구항 5] 제4항에 있어서,
 상기 차광막에 의해 정의되는 광 추출면 상에 배치되는 투명 접착부를 더 포함하는 발광 소자.
- [청구항 6] 제1항에 있어서,
 상기 제1 발광부는, 제1-1형 반도체층, 제1 활성층, 및 제1-2형 반도체층을 포함하고,
 상기 제2 발광부는, 제2-1형 반도체층, 제2 활성층, 및 제2-2형 반도체층을 포함하고,
 상기 제3 발광부는, 제3-1형 반도체층, 제3 활성층, 및 제3-2형 반도체층을 포함하는 발광 소자.
- [청구항 7] 제6항에 있어서,
 상기 비아 패턴은,
 상기 제2 및 제3 발광부들을 관통하며 상기 제1-1형 반도체층과 전기적으로 연결되는 제1 비아 패턴;
 상기 제3 발광부를 관통하여 상기 제2-1형 반도체층과 전기적으로 연결되는 제2 비아 패턴;

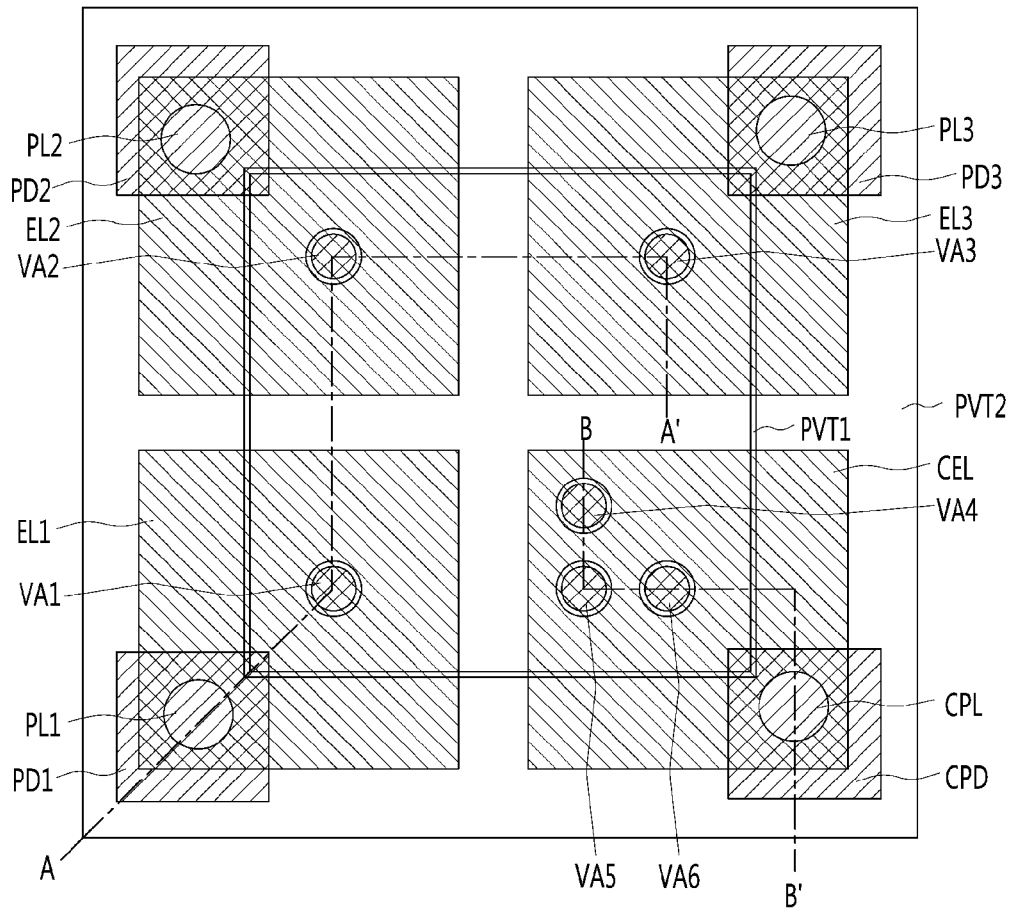
상기 제3-1형 반도체층과 전기적으로 연결되는 제3 비아 패턴;
 상기 제2 및 제3 발광부들을 관통하여 상기 제1-2형 반도체층과
 전기적으로 연결되는 제4 비아 패턴;
 상기 제3 발광부를 관통하여 상기 제2-2형 반도체층과 전기적으로
 연결되는 제5 비아 패턴; 및
 상기 제3-2형 반도체층과 전기적으로 연결되는 제6 비아 패턴을 포함하는
 발광 소자.

[청구항 8] 제7항에 있어서,
 상기 패드는,
 상기 제1 비아 패턴과 전기적으로 연결되는 제1 패드;
 상기 제2 비아 패턴과 전기적으로 연결되는 제2 패드;
 상기 제3 비아 패턴과 전기적으로 연결되는 제3 패드; 및
 상기 제4 내지 제6 비아 패턴들과 공통으로 전기적으로 연결되는 공통
 패드를 포함하는 발광 소자.

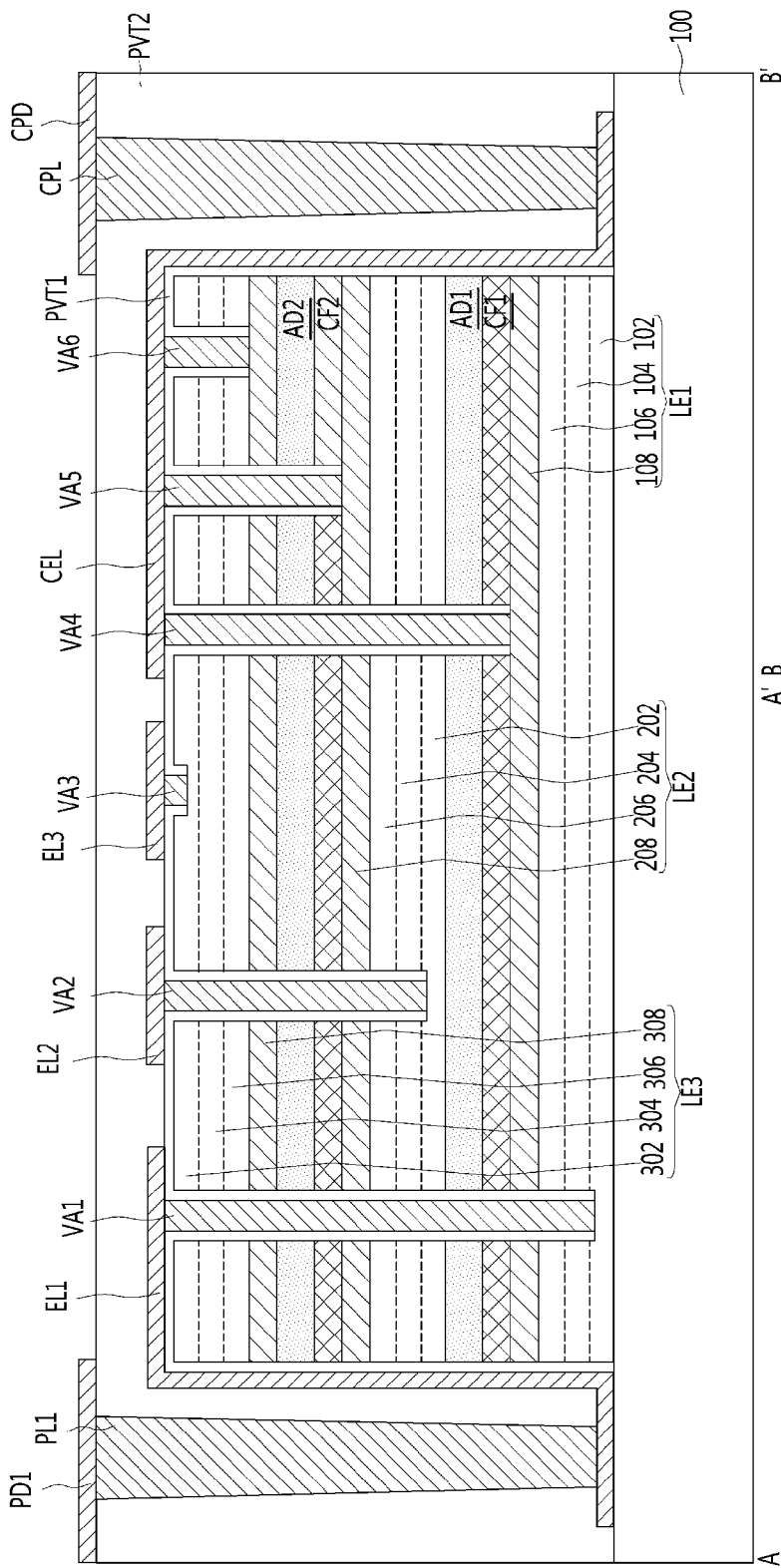
[청구항 9] 제1항에 있어서,
 상기 패시베이션막은 이웃하는 발광 소자들 사이를 채우는 발광 소자.

[청구항 10] 제1항에 있어서,
 상기 패시베이션막은 에폭시 수지(epoxy resin), EMC(Epoxy Molding
 Compound), 또는 실리콘(silicone)로 이루어진 발광 소자.

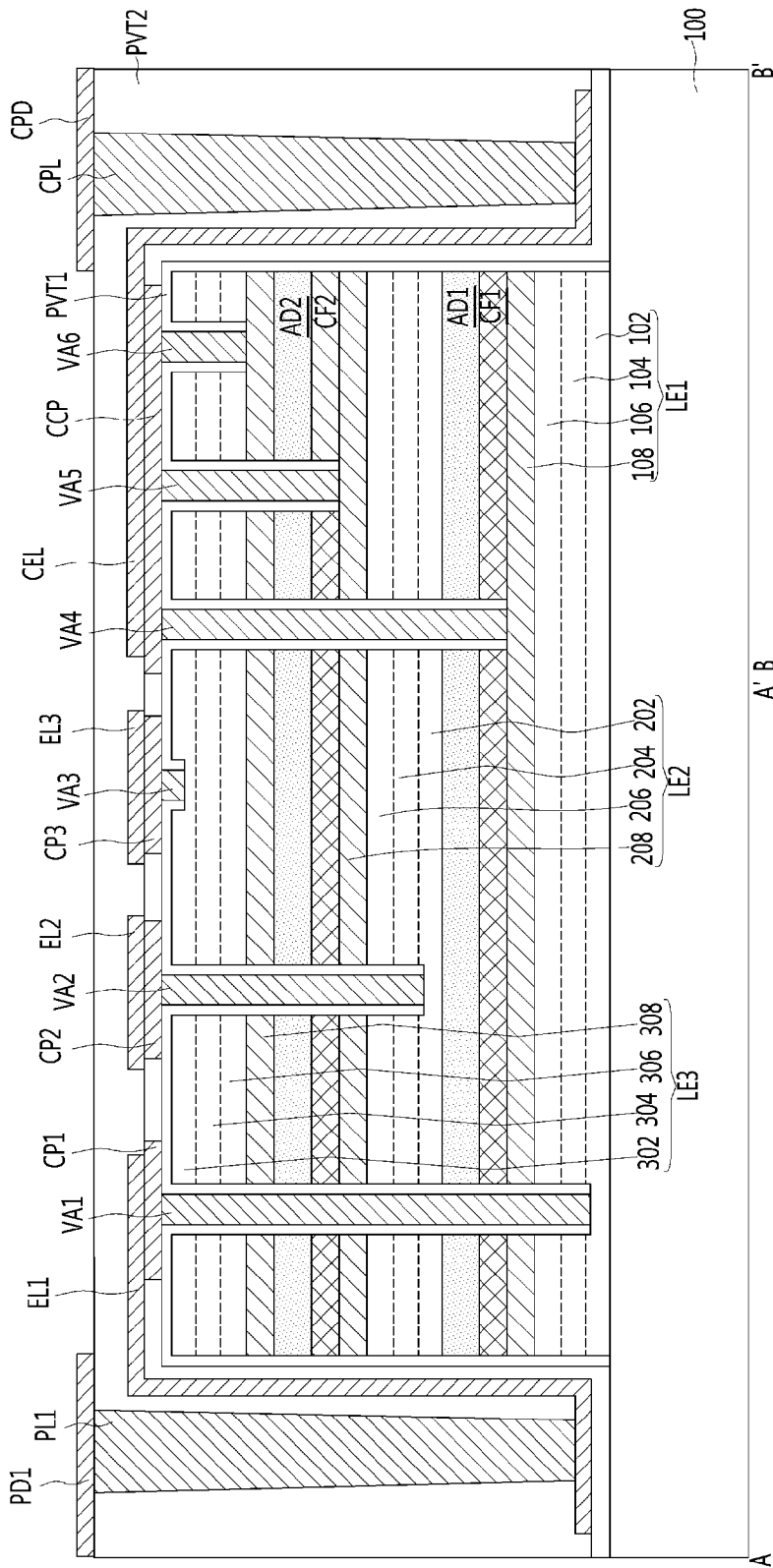
[도 1a]



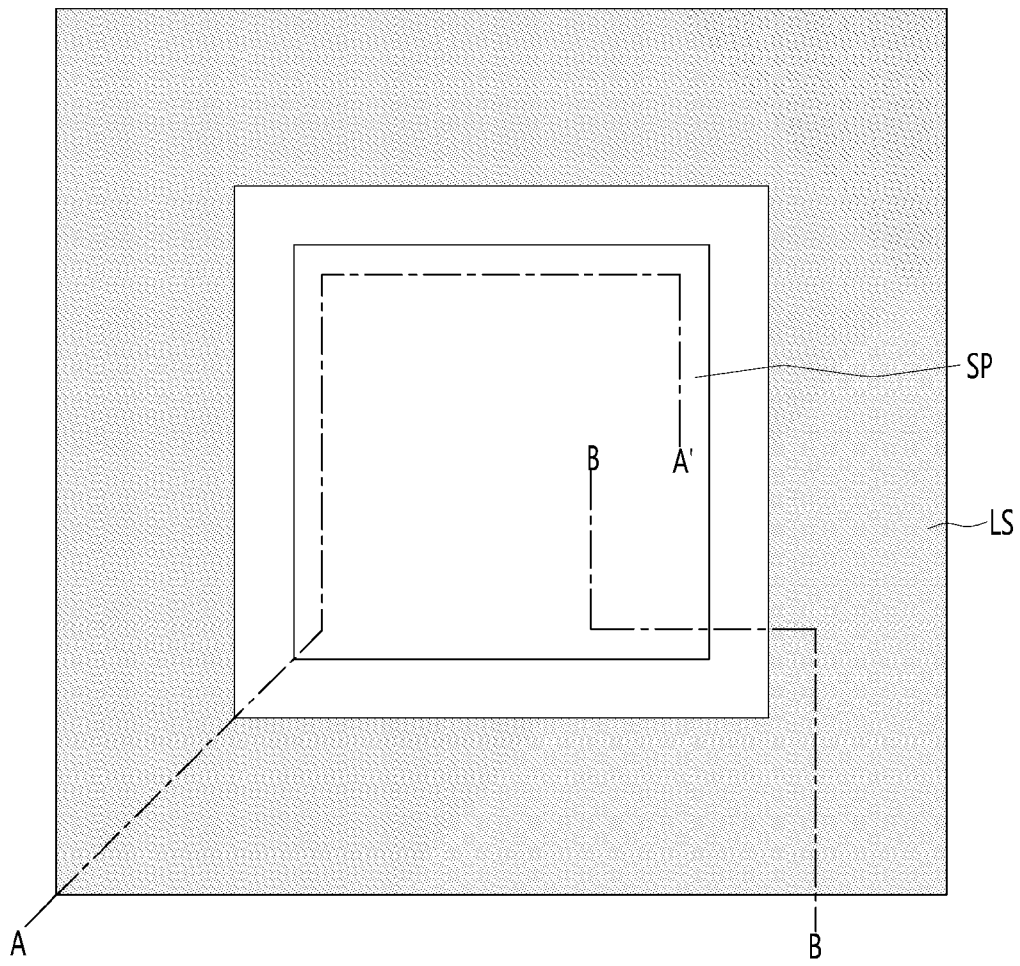
[Figure 1b]



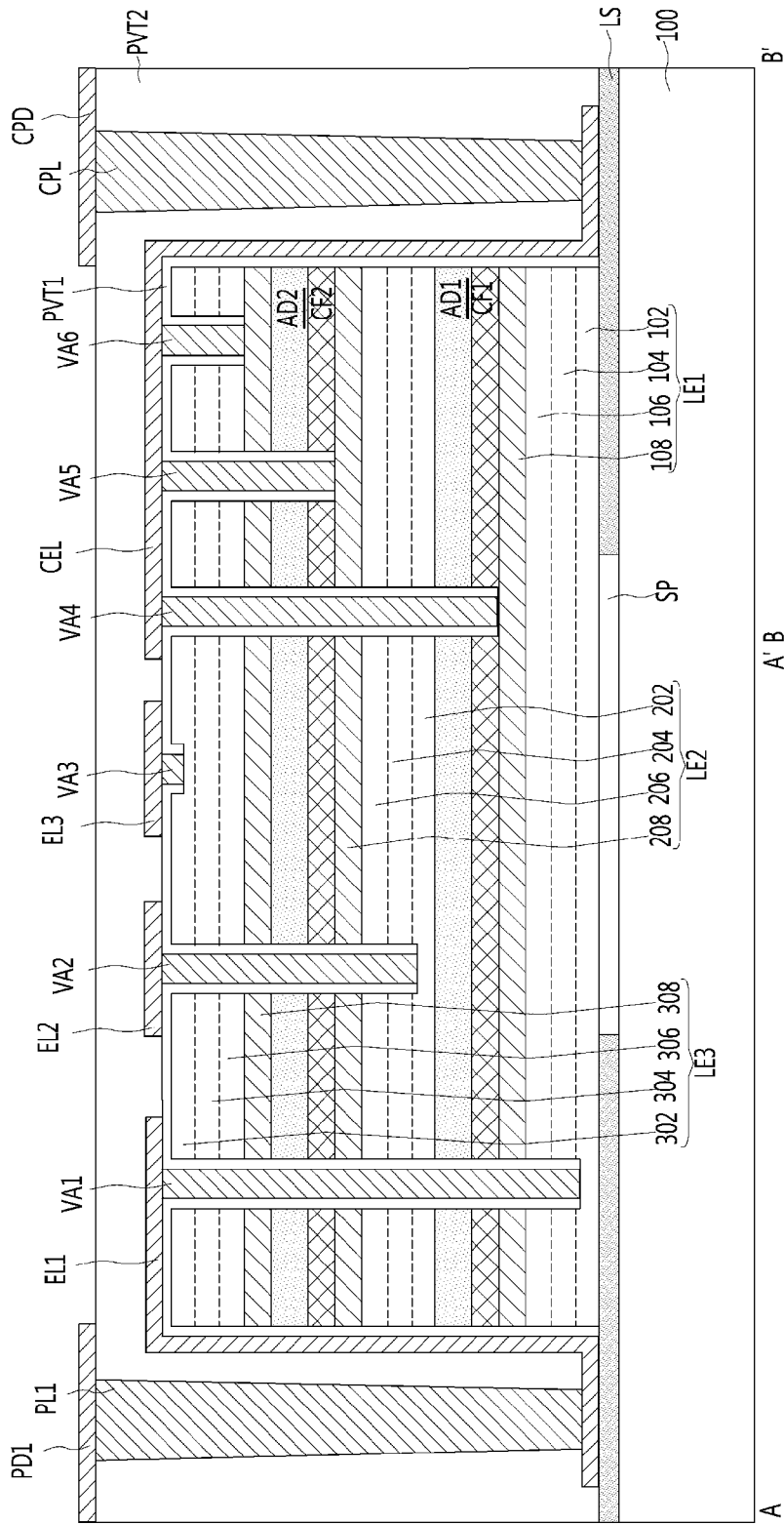
[도2b]



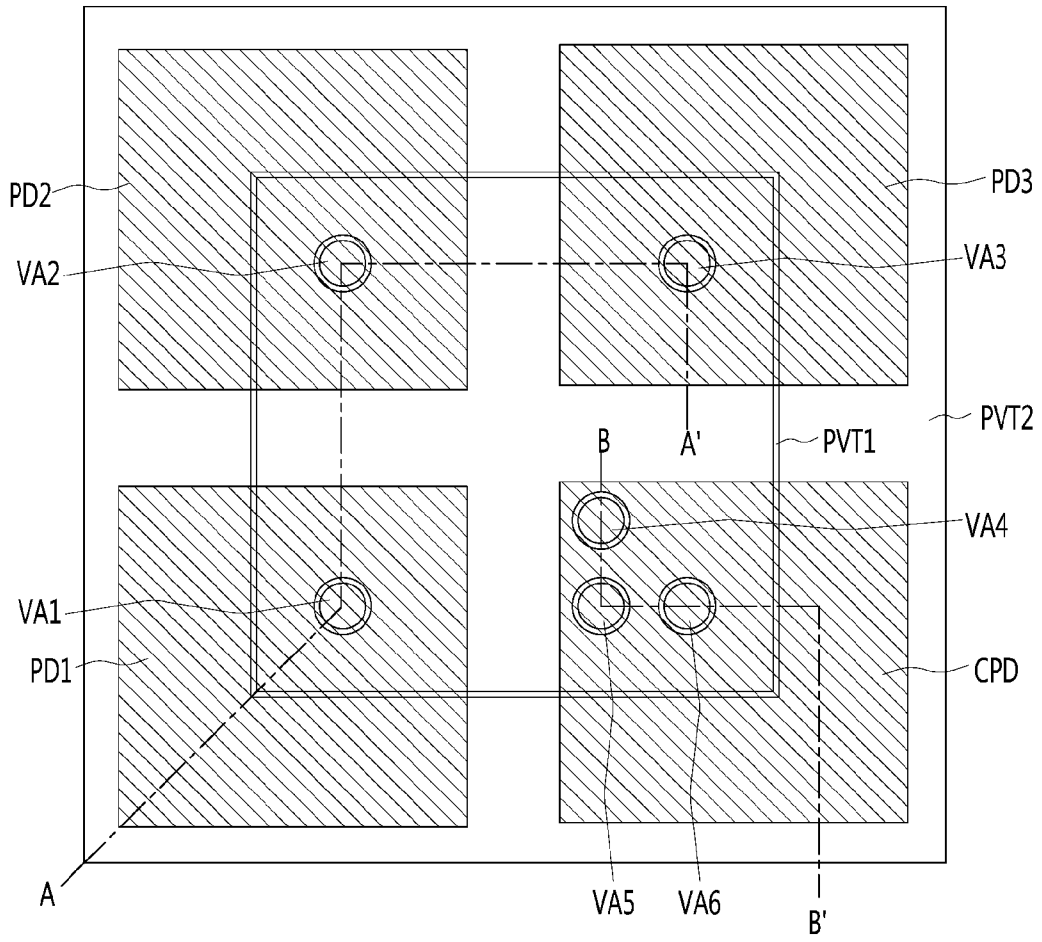
[도3a]



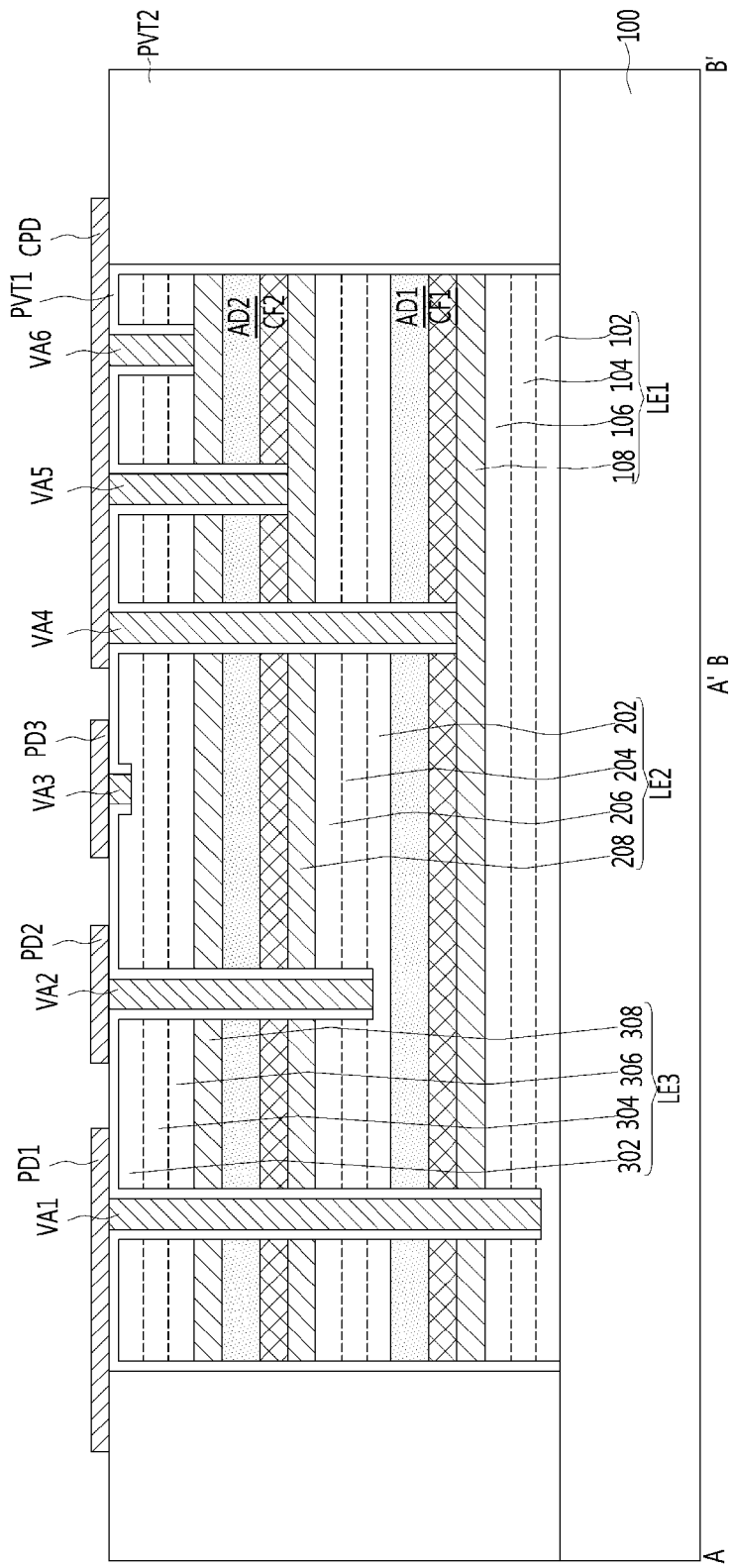
[도3b]



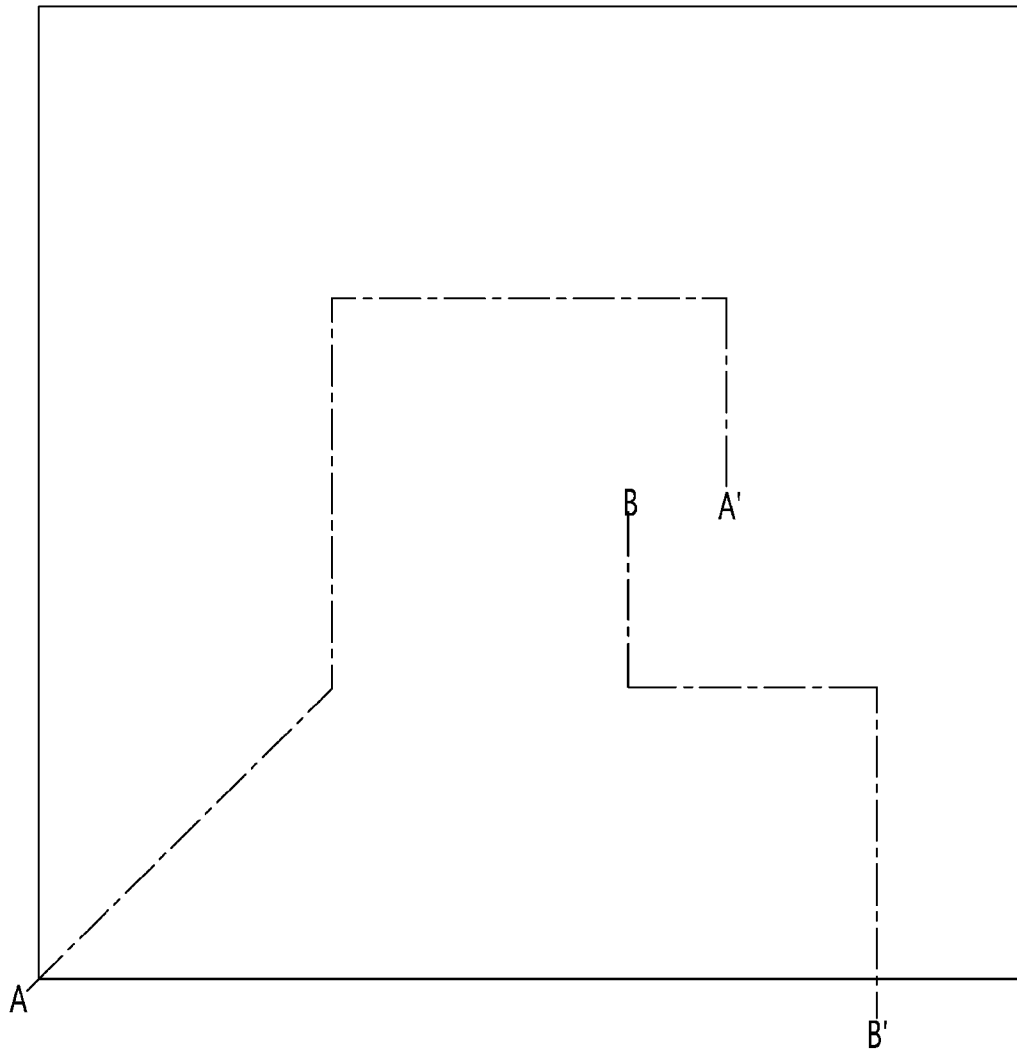
[도4a]



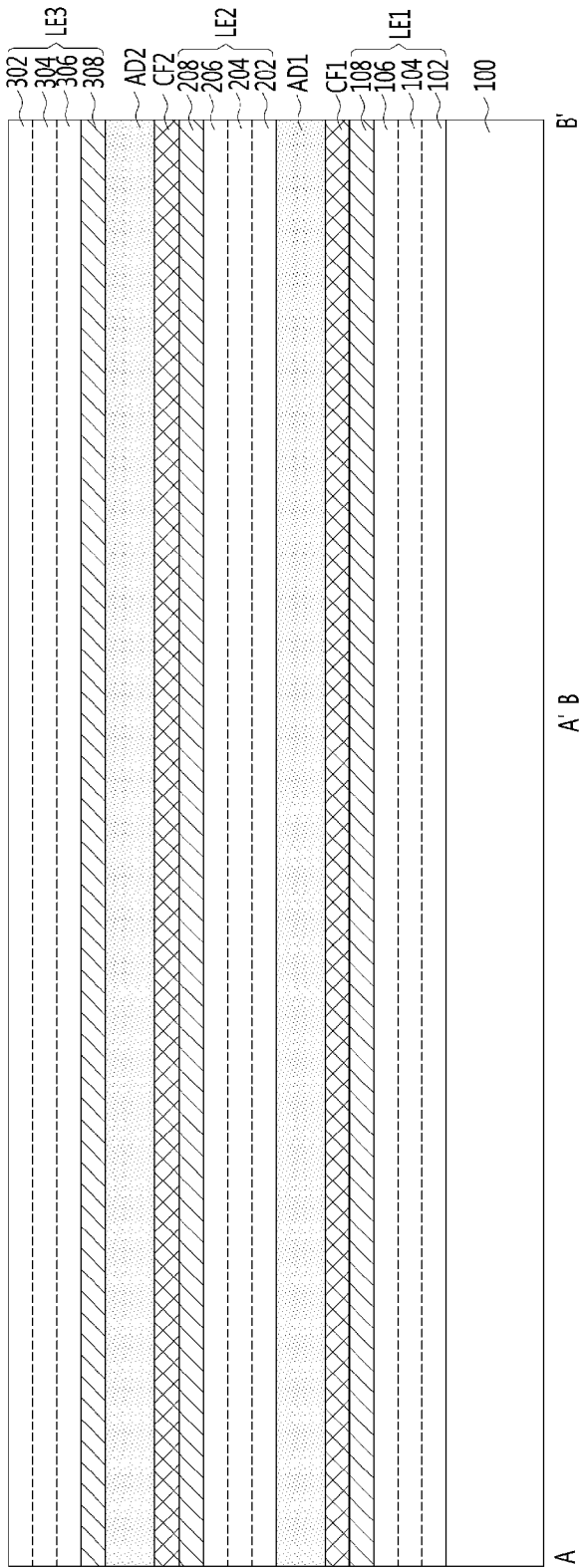
[도4b]



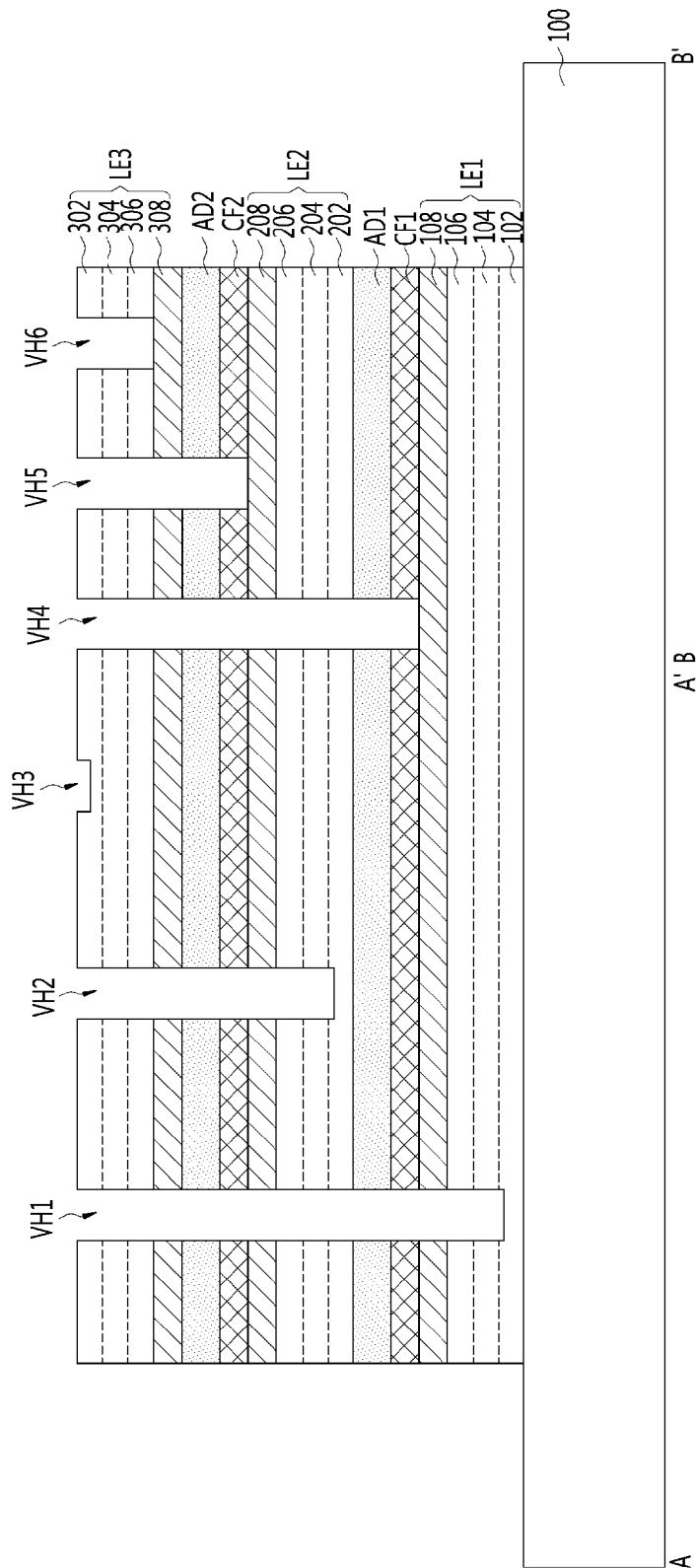
[도5a]



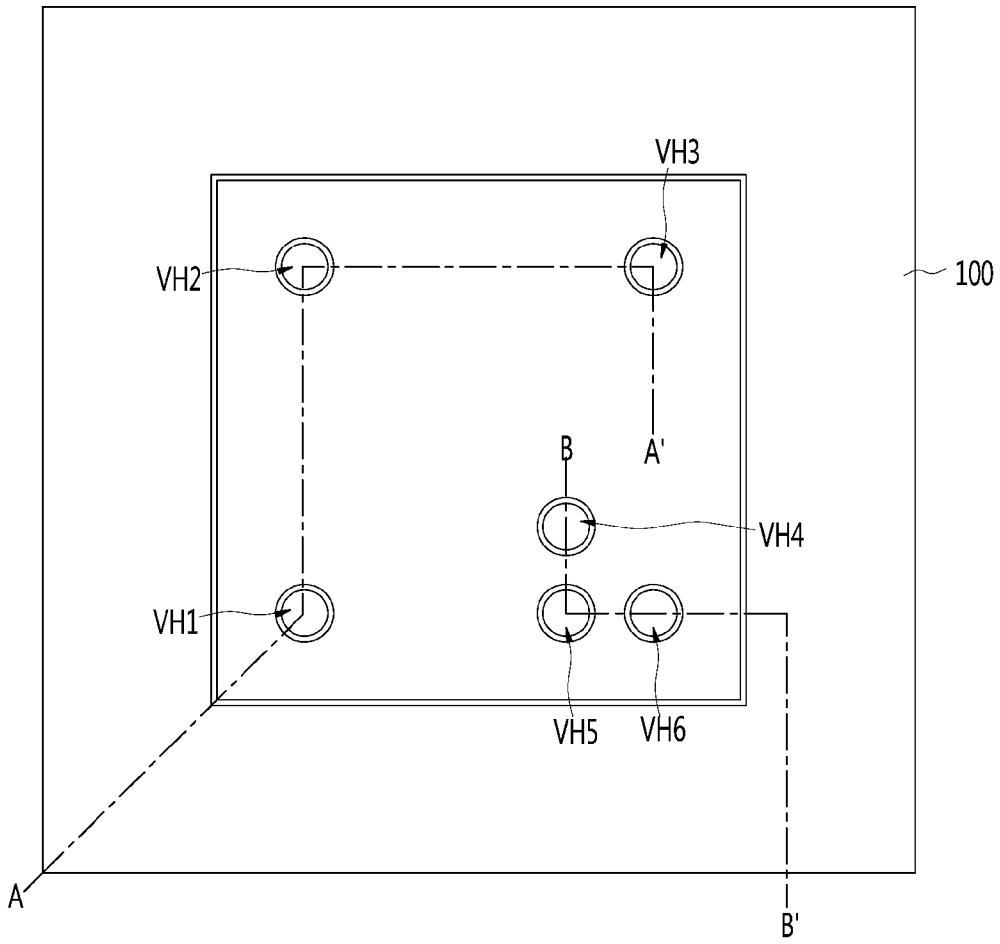
[圖 5b]



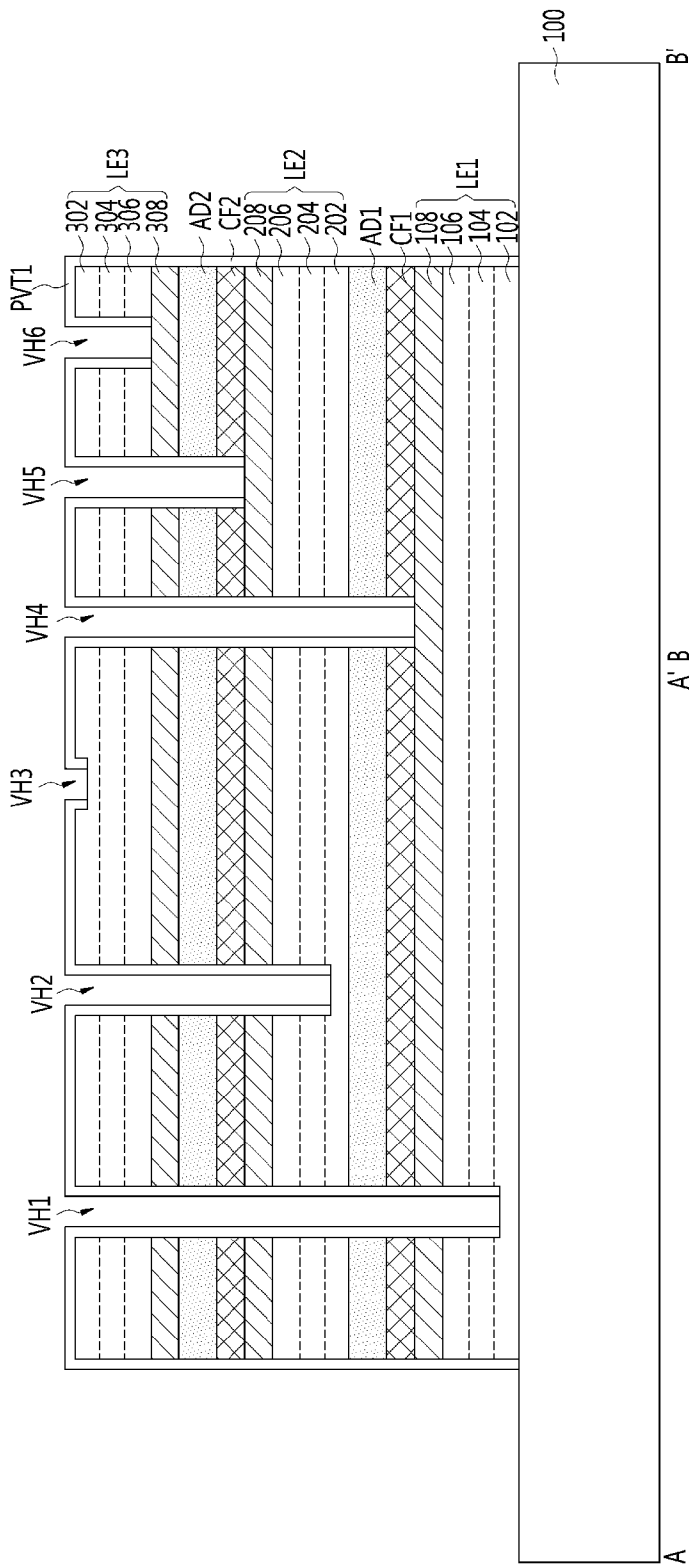
[도 6b]



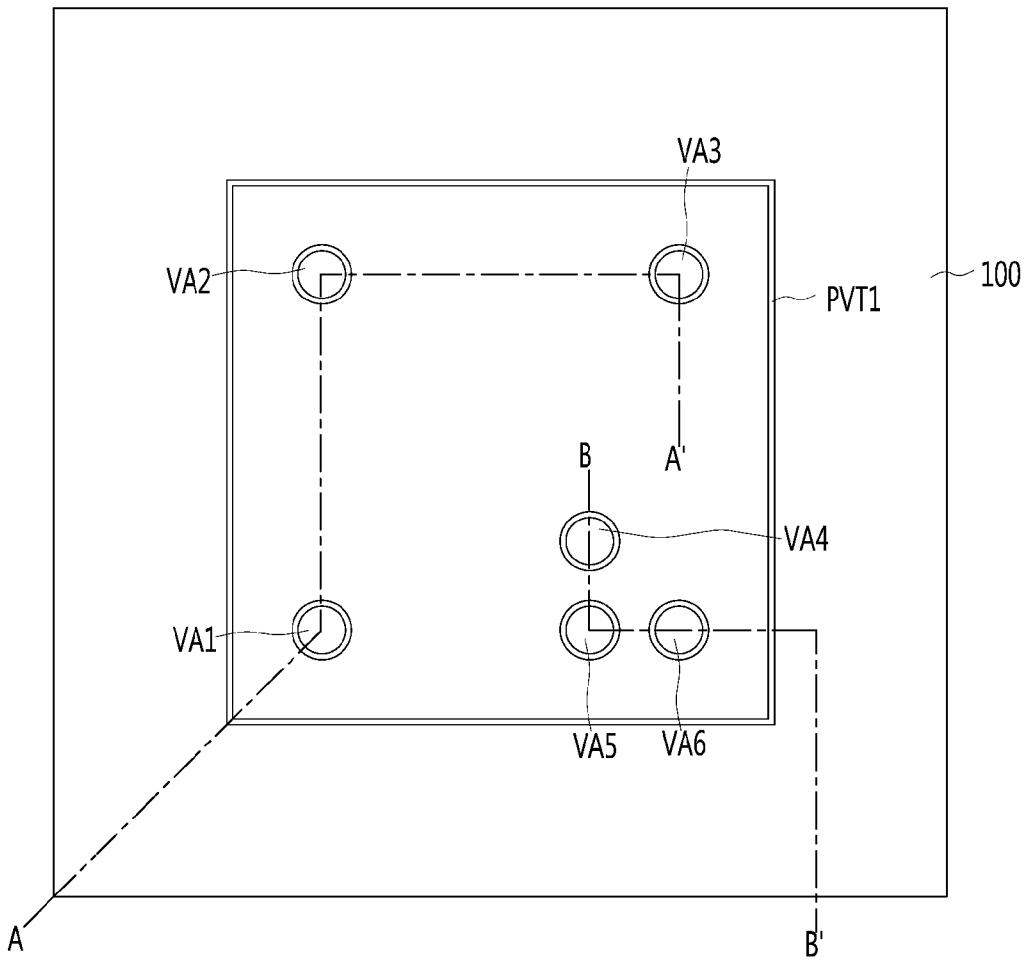
[도7a]



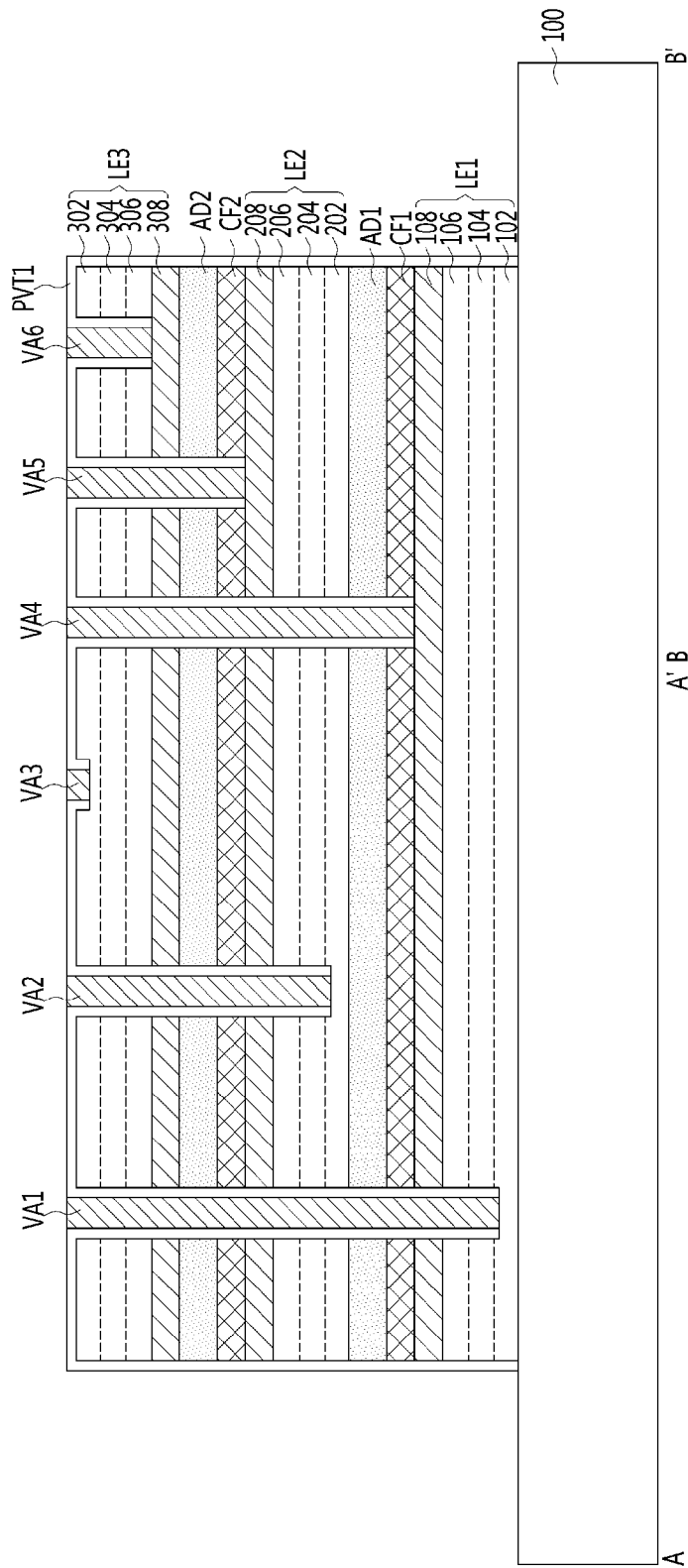
[도 7b]



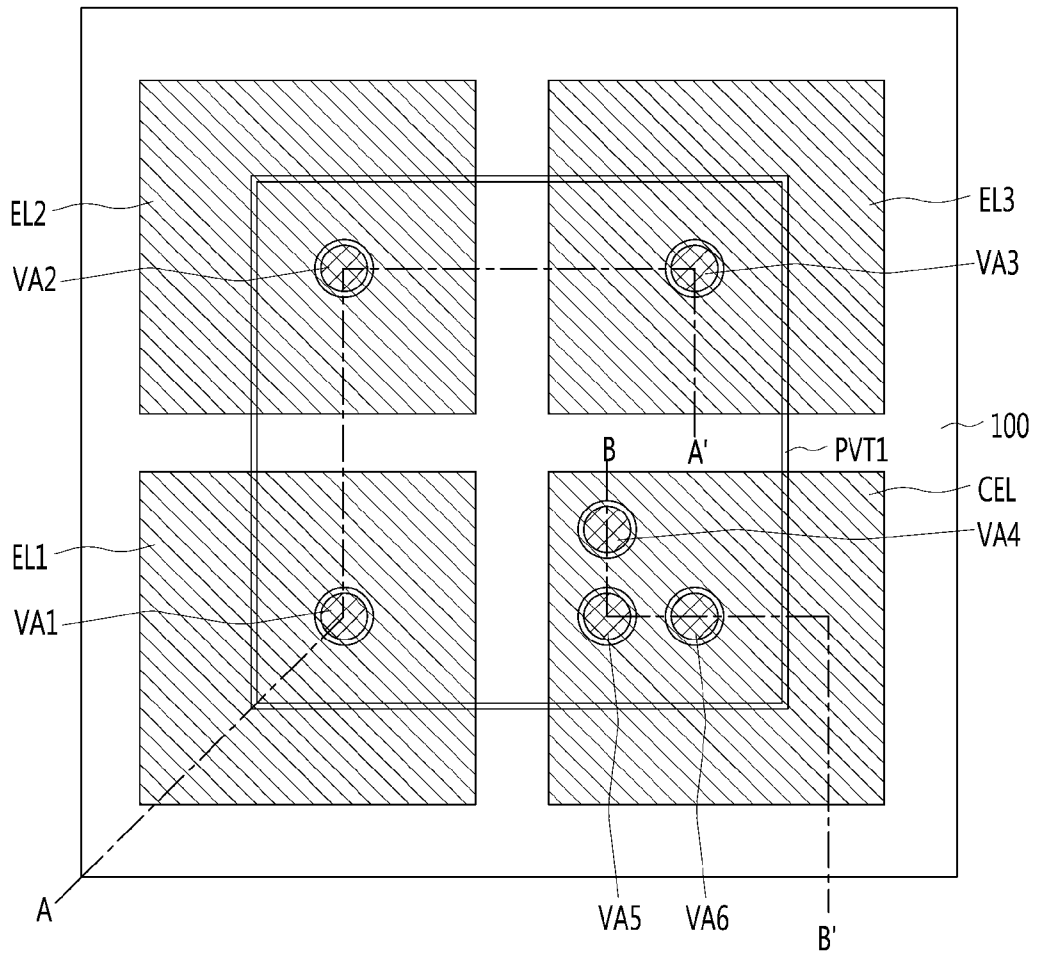
[도8a]



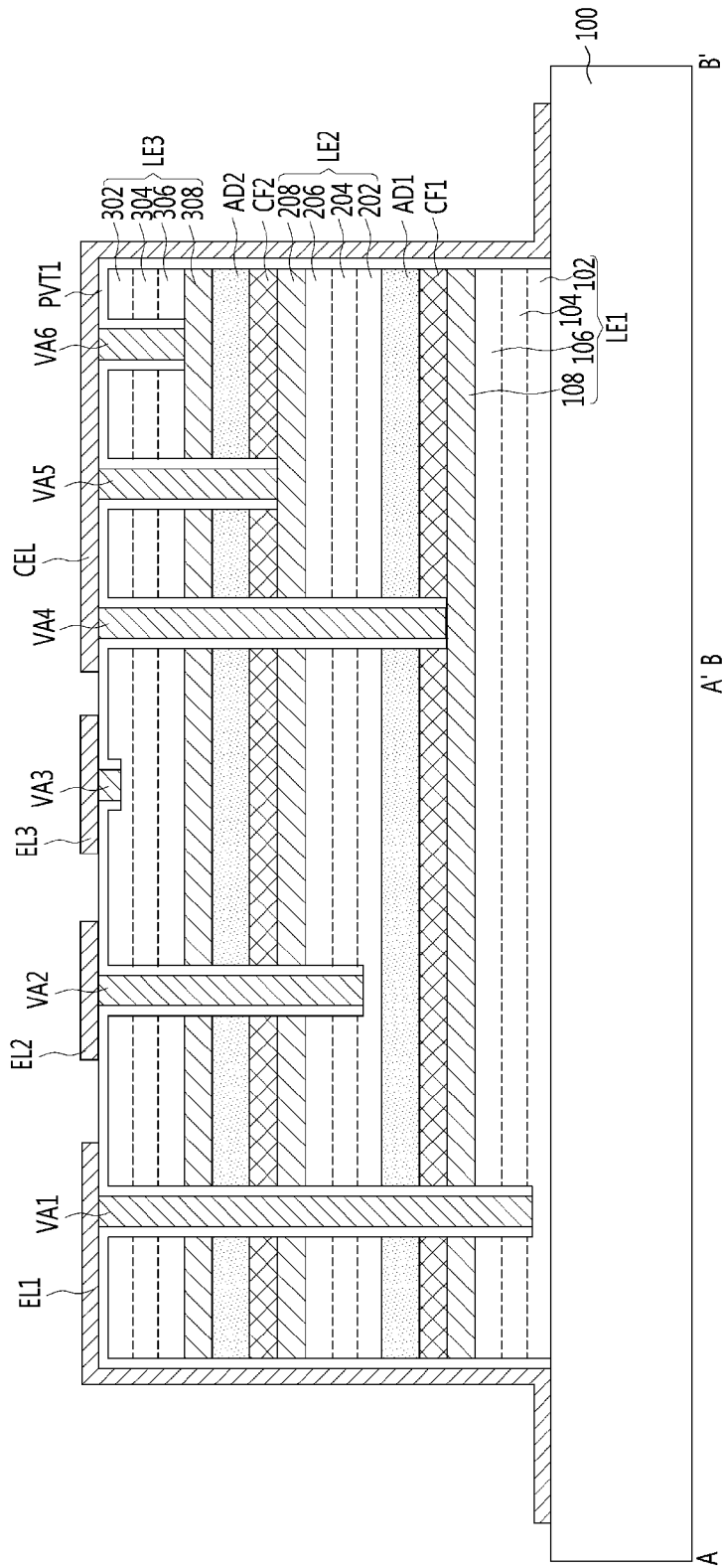
[도 8b]



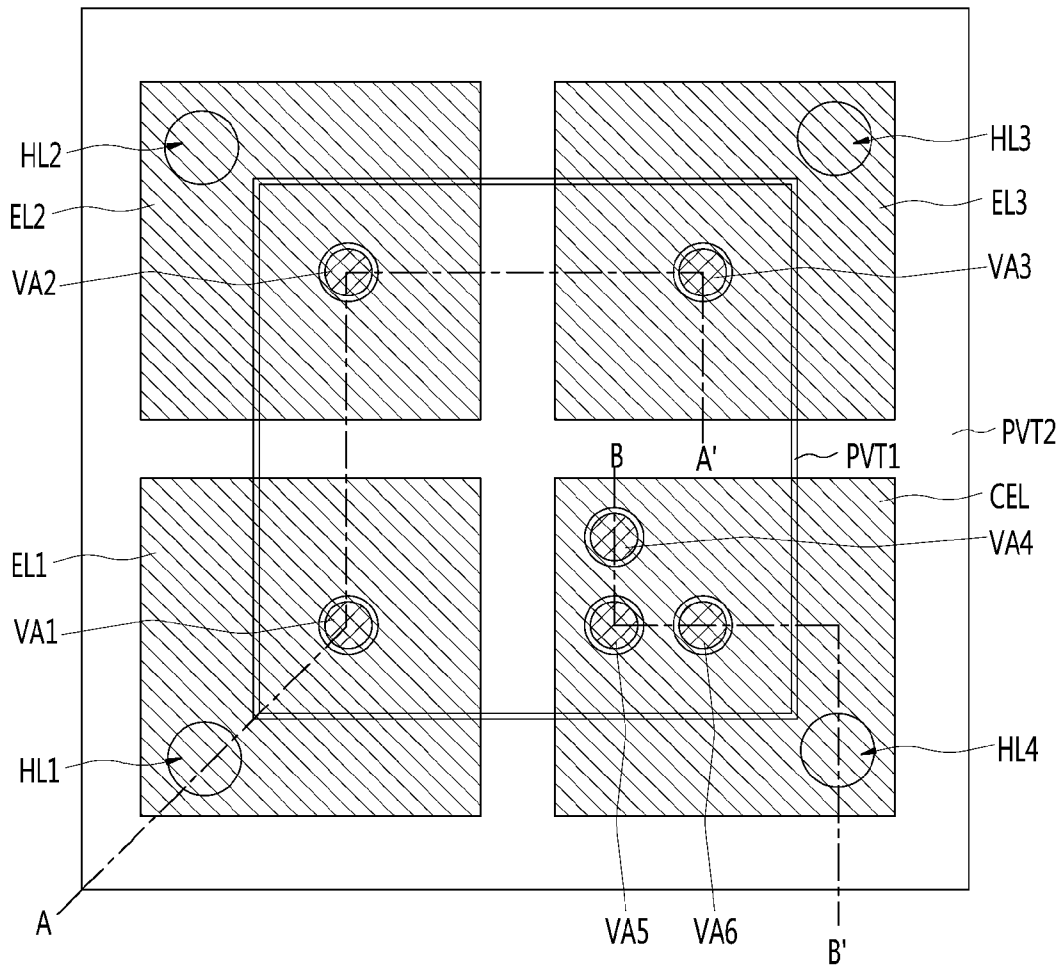
[도9a]



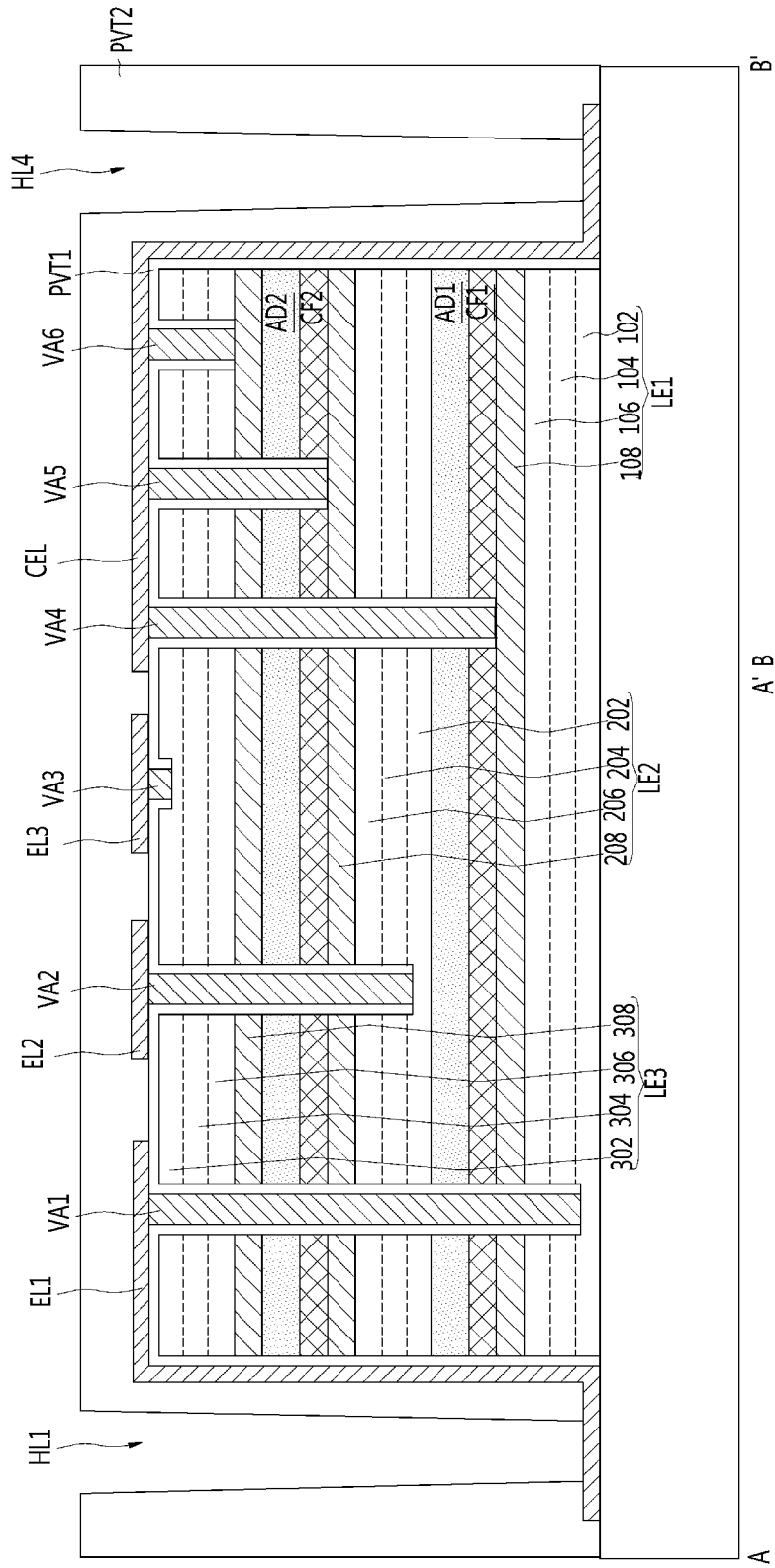
[도9b]



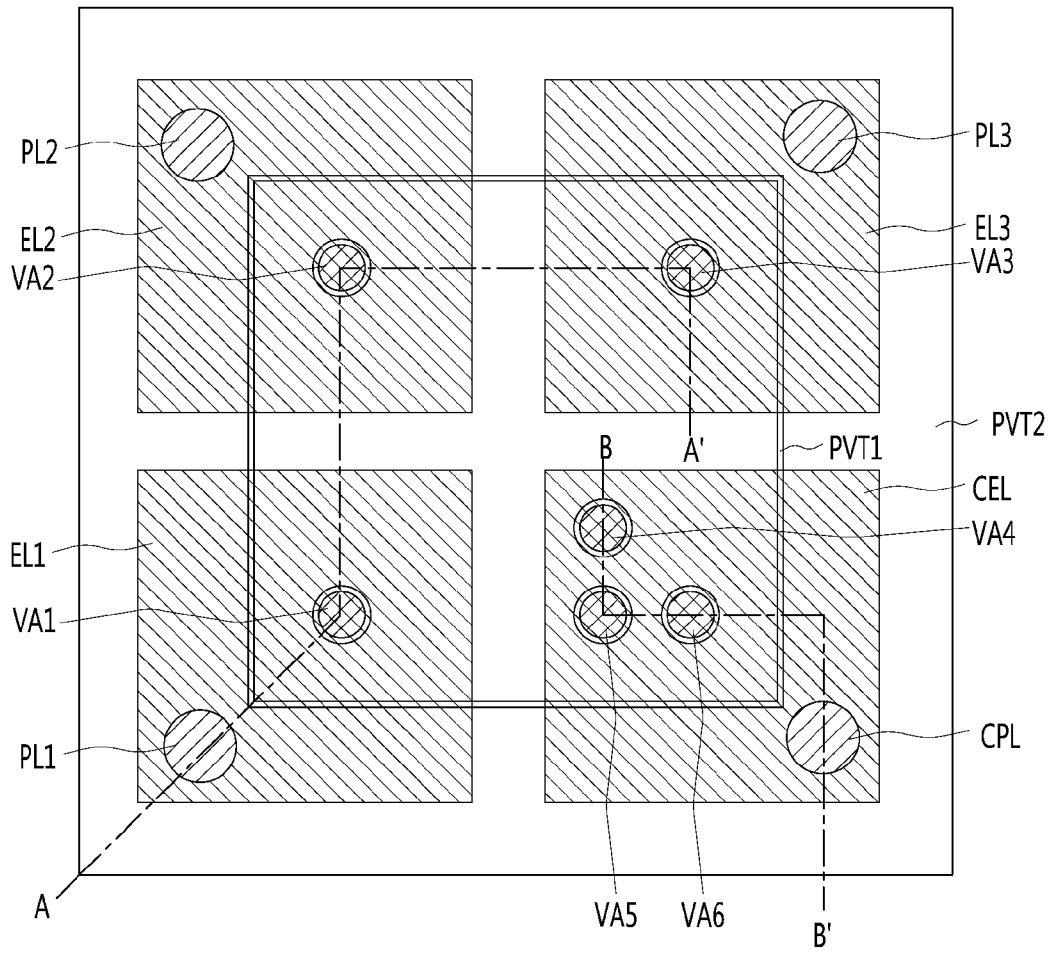
[도 10a]



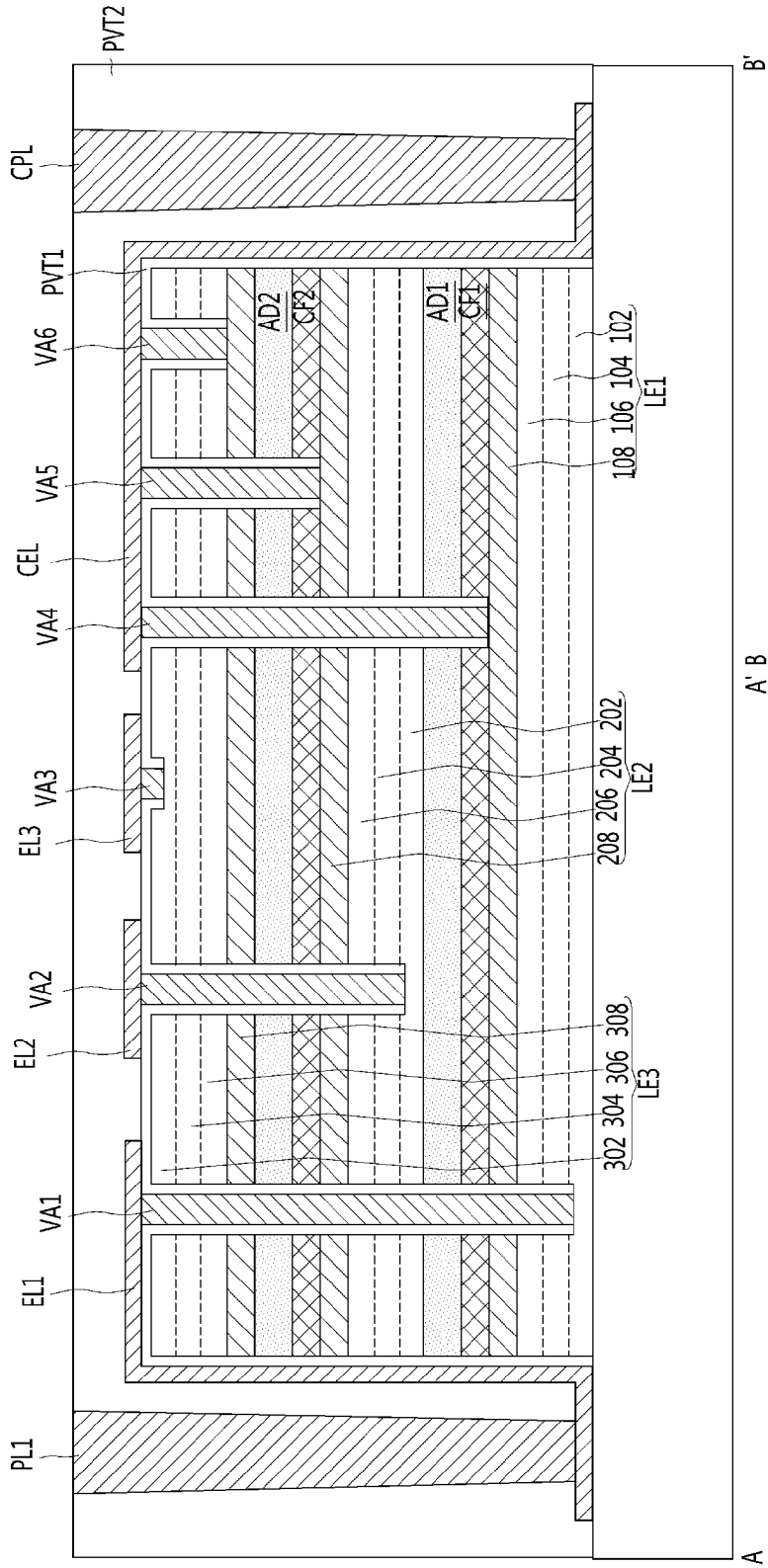
[도 10b]



[도 11a]



[Figure 11b]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2019/014824

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/15(2006.01)i, H01L 33/38(2010.01)i, H01L 33/62(2010.01)i, H01L 33/56(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 27/15; G09G 3/32; H01L 33/08; H01L 33/36; H01L 33/48; H01L 33/50; H05B 33/04; H05B 33/10; H05B 33/22; H01L 33/38; H01L 33/62; H01L 33/56

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: light emitting layer, overlap, passivation, electrode pad, pattern, critical dimension, light blocking

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2017-0288093 A1 (SAMSUNG ELECTRONICS CO., LTD.) 05 October 2017 See paragraphs [0058]-[0059], [0150]-[0153], [0156]; claim 1; and figures 2, 7, 39-41.	1,6-10
Y		2-5
Y	KR 10-2013-0137816 A (LG INNOTEK CO., LTD.) 18 December 2013 See paragraphs [0038]-[0041]; and figure 1.	2-3
Y	KR 10-2006-0081648 A (KDT CO., LTD.) 13 July 2006 See paragraph [0045]; and figure 1.	4-5
A	KR 10-2006-0023634 A (KDT CO., LTD.) 15 March 2006 See claims 1-13; and figures 1-6.	1-10
A	KR 10-2017-0042426 A (SAMSUNG DISPLAY CO., LTD.) 19 April 2017 See paragraphs [0002]-[0222]; and figures 1-10e.	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

17 FEBRUARY 2020 (17.02.2020)

Date of mailing of the international search report

18 FEBRUARY 2020 (18.02.2020)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/014824

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2017-0288093 A1	05/10/2017	CN 107342352 A CN 107342352 B DE 102017105739 A1 KR 10-2017-0115142 A US 10170666 B2 US 10475957 B2 US 2019-0103510 A1	10/11/2017 07/05/2019 05/10/2017 17/10/2017 01/01/2019 12/11/2019 04/04/2019
KR 10-2013-0137816 A	18/12/2013	KR 10-1961307 B1	25/03/2019
KR 10-2006-0081648 A	13/07/2006	KR 10-0740309 B1	18/07/2007
KR 10-2006-0023634 A	15/03/2006	None	
KR 10-2017-0042426 A	19/04/2017	CN 106571429 A EP 3154089 A1 US 2017-0104035 A1 US 9923032 B2	19/04/2017 12/04/2017 13/04/2017 20/03/2018

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 27/15(2006.01)i, H01L 33/38(2010.01)i, H01L 33/62(2010.01)i, H01L 33/56(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 27/15; G09G 3/32; H01L 33/08; H01L 33/36; H01L 33/48; H01L 33/50; H05B 33/04; H05B 33/10; H05B 33/22; H01L 33/38; H01L 33/62; H01L 33/56 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 발광층(light emitting layer), 중첩(overlap), 패시베이션(passivation), 전극 패드(electrode pad), 패턴(pattern), 선폭(critical dimension), 차광(light blocking)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	US 2017-0288093 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2017.10.05 단락 [0058]-[0059], [0150]-[0153], [0156]; 청구항 1; 및 도면 2, 7, 39-41 참조.	1,6-10
Y		2-5
Y	KR 10-2013-0137816 A (엘지이노텍 주식회사) 2013.12.18 단락 [0038]-[0041]; 및 도면 1 참조.	2-3
Y	KR 10-2006-0081648 A ((주)케이디티) 2006.07.13 단락 [0045]; 및 도면 1 참조.	4-5
A	KR 10-2006-0023634 A ((주)케이디티) 2006.03.15 청구항 1-13; 및 도면 1-6 참조.	1-10
A	KR 10-2017-0042426 A (삼성디스플레이 주식회사) 2017.04.19 단락 [0002]-[0222]; 및 도면 1-10e 참조.	1-10
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2020년 02월 17일 (17.02.2020)	국제조사보고서 발송일 2020년 02월 18일 (18.02.2020)	
ISA/KR의 명칭 및 우편주소  대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 장기정 전화번호 +82-42-481-8364	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2017-0288093 A1	2017/10/05	CN 107342352 A CN 107342352 B DE 102017105739 A1 KR 10-2017-0115142 A US 10170666 B2 US 10475957 B2 US 2019-0103510 A1	2017/11/10 2019/05/07 2017/10/05 2017/10/17 2019/01/01 2019/11/12 2019/04/04
KR 10-2013-0137816 A	2013/12/18	KR 10-1961307 B1	2019/03/25
KR 10-2006-0081648 A	2006/07/13	KR 10-0740309 B1	2007/07/18
KR 10-2006-0023634 A	2006/03/15	없음	
KR 10-2017-0042426 A	2017/04/19	CN 106571429 A EP 3154089 A1 US 2017-0104035 A1 US 9923032 B2	2017/04/19 2017/04/12 2017/04/13 2018/03/20