

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016년 12월 29일 (29.12.2016)



(10) 국제공개번호
WO 2016/208847 A1

- (51) 국제특허분류:
H01L 23/488 (2006.01) *H01L 23/495* (2006.01)
- (21) 국제출원번호: PCT/KR2016/002682
- (22) 국제출원일: 2016년 3월 17일 (17.03.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2015-0089870 2015년 6월 24일 (24.06.2015) KR
- (71) 출원인: 인하대학교 산학협력단 (INHA-INDUSTRY PARTNERSHIP INSTITUTE) [KR/KR]; 22212 인천시 남구 인하로 100, Incheon (KR).
- (72) 발명자: 김영국 (KIM, Yeong-Kook); 21947 인천시 연수구 한진로 49, 505-306, Incheon (KR).
- (74) 대리인: 김국진 (KIM, Kuk-Jin); 21984 인천시 연수구 송도과학로 32, A302, Incheon (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO,

AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

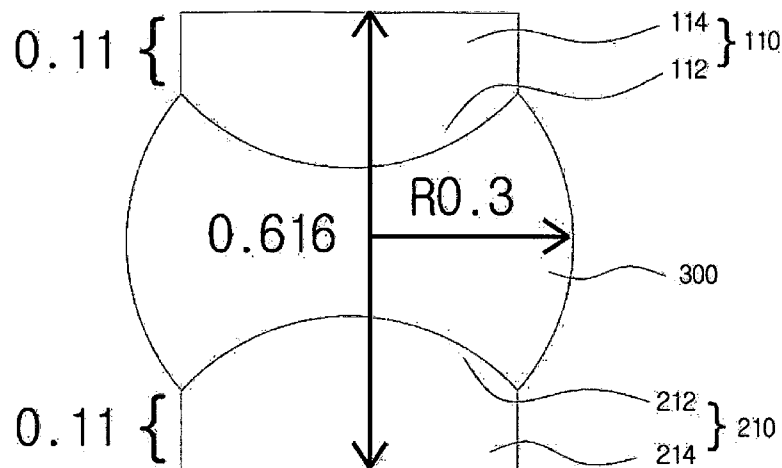
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: SOLDER PAD STRUCTURE FOR INCREASING SOLDER JOINT RELIABILITY OF SEMICONDUCTOR CHIP PACKAGE

(54) 발명의 명칭: 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조



(57) Abstract: The present invention relates to a solder pad structure for increasing solder joint reliability of a semiconductor chip package, the solder pad structure comprising: a first solder pad formed on the lower portion of the semiconductor chip package; and a second solder pad that is provided on one surface of a printed circuit board on which the semiconductor chip package is mounted so as to correspond to the first solder pad and to which solder is joined, wherein the first solder pad has a first joint portion formed thereon which protrudes downward in a convex dome shape and to which the upper surface of the solder is joined, and the second solder pad has a second joint portion formed thereon which protrudes upward in a convex dome shape and to which the lower surface of the solder is joined. According to the present invention, when the semiconductor chip package is mounted on the printed circuit board (PCB), the protruding dome structures are employed for the interfaces of the solder pads that are joined with the solder, which makes it possible to minimize stress generated between the solder and the pads by external heat, vibration, and shock to significantly improve the reliability of the electronic component.

(57) 요약서:

[다음 쪽 계속]



WO 2016/208847 A1



본 발명은 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조에 관한 것으로, 반도체 칩 패키지의 하부에 형성되는 제 1 솔더패드와, 상기 반도체 칩 패키지가 실장되는 인쇄회로기판의 일면에 상기 제 1 솔더패드에 대응되게 구비되어 솔더가 접합되는 제 2 솔더패드 구조에 있어서, 상기 제 1 솔더패드는 돔 형상으로 볼록하게 하향 돌출되어 솔더의 상부면이 접합되는 제 1 접합부가 형성되고, 상기 제 2 솔더패드는 돔 형상으로 볼록하게 상향 돌출되어 솔더의 하부면 접합되는 제 2 접합부가 형성되는 것을 특징으로 한다. 본 발명에 따르면, 반도체 칩 패키지를 인쇄회로기판(PCB)에 실장시에 솔더와 접합되는 솔더패드의 경계면의 형상을 돌출되는 돔 구조를 채택하여 외부 열, 진동 및 충격에 의해 솔더와 패드간에 발생하는 응력을 최소화하여 전장품의 신뢰성이 크게 향상되는 효과가 있다.

명세서

발명의 명칭: 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조

기술분야

- [1] 본 발명은 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조에 관한 것으로서, 좀더 상세하게는 반도체 칩 패키지를 인쇄회로기판(PCB)에 실장시에 솔더와 접합되는 솔더패드의 경계면의 형상을 조절하여 외부 열, 진동 및 충격에 의해 솔더와 패드간에 발생하는 응력을 최소화할 수 있는 솔더 패드 구조에 관한 것이다.

[2]

배경기술

- [3] 최근 전기전자 장치가 자동차 엔진 조절장치, 휴대폰, 웨어러블 디바이스 등에서 광범위하게 사용되고 있다. 이와 같은 전기전자 장치는 고집적화를 위한 반도체 칩 패키지가 많이 사용되고 있다.
- [4] 이와 같은 전기전자 장치의 하드웨어 설계 시 중요한 과정 중 하나가 바로 PCB를 설계하는 것이며, 많은 주요 부품들이 BGA(Ball Grid Array) 패키지를 사용하고 있다. BGA 패키지의 랜드를 적절하게 설계하는 것이 하드웨어 조립 품질을 결정하는 요인 중 하나라 할 수 있다.
- [5] 이와 같은 BGA 반도체패키지는 공개특허 제10-2005-0028613호 및 공개특허 특2000-0008347호에서 제안된 바와 같이 통상 BGA(Ball Grid Array) 패키지의 저면에 볼(ball) 형상의 솔더가 부착되는 구조로 이루어진다.
- [6] 한편, 상기 BGA 반도체패키지는 PCB(P)의 일측면(배면)에 실장되어 신호를 입출할 수 있도록 BGA 반도체패키지의 솔더가 안착되는 복수의 솔더패드가 구비되는 PCB(P)의 일측면(배면)에 실장된다.
- [7] 이때 BGA 반도체패키지의 솔더가 솔더패드에 용착 구비되어 신호 인출단자의 기능을 갖게 되므로, BGA 반도체패키지에 안착되는 솔더는 PCB에 형성된 솔더패드에 정확한 위치로 안착되어야 안정된 제품의 BGA 반도체패키지를 구현할 수 있다.
- [8] 이와 같은 BGA 반도체패키지와 같은 반도체 칩 패키지가 실장된 전기전자 장치는 통상 외부의 온도, 습도 등에 쉽게 노출되며, 특히 자동차의 경우 엔진에서 발생하는 진동과 충격, 그리고 휴대폰의 경우 실수로 인해 떨어트릴 때 발생하는 충격 등 기계적 힘에 의해 파손을 일으킬 수 있다.
- [9] 이러한 진동과 충격에 노출될 때 가장 치명적인 파손이 반도체 칩 패키지를 연결하는 솔더(Solder)의 파손이다.
- [10] 도 1은 응력 발생으로 인한 종래 솔더와 솔더패드의 경계면 균열 상태를 도시한 도면이다. 이에 의하면 반도체 칩 패키지의 하부에 형성되는 제1 솔더패드(10)와

인쇄회로기판(PCB)의 일면에 형성되는 제2 솔더패드(20) 사이에 위치하는 볼(ball) 형상의 솔더(30)의 경계면은 열 또는 진동과 충격에 의해 솔더(30)의 균열이 발생함을 알 수 있다. 이와 같은 솔더(30)의 균열 발생 이유는 도 2에 도시된 바와 같이 일반적으로 솔더(30)가 접합되는 제1 및 제2솔더패드(10,20)의 표면이 평평하여 볼(ball) 형상의 솔더(30)가 부착된 면을 따라 균열이 발생하기 때문이다.

- [11] 따라서 이와 같은 볼(ball) 형상의 솔더(30)가 부착되는 제1 및 제2솔더패드(10,20)의 가장자리의 응력 발생을 최소화하는 것이 하드웨어 조립 품질을 장기간 유지하여 신뢰성을 확보할 수 있는 중요한 요인이다.

[12]

발명의 상세한 설명

기술적 과제

- [13] 따라서, 이러한 종래 기술의 문제점들을 해결하기 위한 것으로서, 본 발명은 반도체 칩 패키지를 인쇄회로기판(PCB)에 실장시에 볼(ball) 형상의 솔더(30)가 접합되는 솔더패드의 경계면의 형상을 조절하여 열, 진동 및 충격에 의해 발생하는 솔더와 패드간에 발생하는 응력을 최소화할 수 있는 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조를 제공하는데 그 목적이 있다.

[14]

과제 해결 수단

- [15] 이와 같은 기술적 과제를 해결하기 위해 본 발명은;
- [16] 반도체 칩 패키지의 하부에 형성되는 제1 솔더패드와, 상기 반도체 칩 패키지가 실장되는 인쇄회로기판의 일면에 상기 제1 솔더패드에 대응되게 구비되어 솔더가 접합되는 제2 솔더패드 구조에 있어서, 상기 제1 솔더패드는 돔 형상으로 볼록하게 하향 돌출되어 솔더의 상부면이 접합되는 제1 접합부가 형성되고, 상기 제2 솔더패드는 돔 형상으로 볼록하게 상향 돌출되어 솔더의 하부면이 접합되는 제2 접합부가 형성되는 것을 특징으로 한다.
- [17] 여기서, 상기 제1 접합부와 제2 접합부는 대칭되게 형성되는 것을 특징으로 하는 한다.
- [18] 그리고, 상기 제1 접합부와 제2 접합부는 일측은 원호형상 일측은 포물선 형상으로 형성되는 것을 특징으로 한다.
- [19] 또한, 상기 제1 접합부와 제2 접합부는 서로 다른 높이로 형성되는 것을 특징으로 한다.
- [20] 한편, 상기 제1 솔더패드는 원기둥 형상으로 하향 돌출되는 제1 지지부와, 상기 제1 지지부의 단부에 돔형상으로 하향 돌출되는 제1 접합부로 이루어지며; 상기 제2 솔더패드는 원기둥 형상으로 상향 돌출되는 제2 지지부와, 상기 제2 지지부의 단부에 돔형상으로 상향 돌출되는 제2 접합부로 이루어지는 것을

특징으로 한다.

[21]

발명의 효과

[22] 본 발명에 따르면, 반도체 칩 패키지를 인쇄회로기판(PCB)에 실장시에 솔더와 접합되는 솔더패드의 경계면의 형상을 돌출되는 돔 구조를 채택하여 외부 열, 진동 및 충격에 의해 솔더와 패드간에 발생하는 응력을 최소화하여 전장품의 신뢰성이 크게 향상되는 효과가 있다.

[23]

도면의 간단한 설명

[24] 도 1은 종래 솔더와 솔더패드의 응력 발생시 경계면에서 균열 상태를 도시한 도면이다.

[25] 도 2는 종래 솔더와 솔더패드의 접합구조를 도시한 도면이다.

[26] 도 3은 본 발명에 따른 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더패드의 구조를 도시한 도면이다.

[27] 도 4는 볼(ball) 형상의 솔더의 응력을 모사하기 위한 PBGA 유한요소 모델을 도시한 도면이다.

[28] 도 5는 열 또는 물리적 하중에 의한 PBGA의 응력 발생을 모델링한 도면이다.

[29] 도 6은 종래 솔더에서 발생하는 응력 분포를 모델링한 예를 도시한 도면이다.

[30] 도 7은 본 발명에 따른 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더에서 발생하는 응력 분포를 모델링한 예를 도시한 도면이다.

[31] 도 8은 도 6 및 도 7의 각 솔더를 확대한 도면이다.

[32] 도 9는 물리적 힘에 의한 수직응력 분포 그래프이다.(case1 : 종래의 평평한 솔더, case 2 : 본원 발명의 오목한 솔더)

[33] 도 10은 물리적 힘에 의한 전단응력 분포 그래프이다.(case1 : 종래의 평평한 솔더, case 2 : 본원 발명의 오목한 솔더)

[34] 도 11은 온도 변화에 의한 수직응력 분포 그래프이다.(case1 : 종래의 평평한 솔더, case 2 : 본원 발명의 오목한 솔더)

[35] 도 12는 온도 변화에 의한 전단응력 분포 그래프이다.(case1 : 종래의 평평한 솔더, case 2 : 본원 발명의 오목한 솔더)

[36]

발명의 실시를 위한 최선의 형태

[37] 이하, 본 발명에 따른 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더패드 구조를 첨부한 도면을 참고로 하여 상세히 기술되는 실시 예에 의하여 그 특징들을 이해할 수 있을 것이다.

[38] 이에 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는

원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.

- [39] 따라서, 본 명세서에 기재된 실시 예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시 예에 불과할 뿐이고, 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들은 대체할 수 있는 다양한 균등물과 변형 예들이 있을 수 있음을 이해하여야 한다.
- [40]
- [41] 도 3은 본 발명에 따른 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더패드의 구조를 도시한 도면이고, 도 4는 솔더볼의 응력을 모사하기 위한 PBGA 유한요소 모델을 도시한 도면이다.
- [42] 이에 의하면 본 발명에 따른 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조는 반도체 칩 패키지(100)의 하부에 형성되는 제1 솔더패드(110)와, 반도체 칩 패키지(100)가 실장되는 인쇄회로기판(200)의 일면에 상기 제1 솔더패드(110)에 대응되는 위치에 구비되는 제2 솔더패드(210)로 이루어진다.
- [43] 이때, 상기 제1 솔더패드(110)는 솔더(300)의 상부면이 접합되고, 상기 제2 솔더패드(210)는 솔더(300)의 하부면이 접합된다.
- [44] 한편, 상기 반도체 칩 패키지(100)는 반도체 패키지용 기판(Substrate)(102)에 하부에는 단면이 원호 또는 포물선 형상을 갖춘 돔 형상으로 볼록하게 하향 돌출되는 제1 솔더패드(110)가 구비되고, 반도체 패키지용 기판(Substrate)(102)의 상부에는 반도체 칩(104)을 부착하고 와이어 본딩 등을 수행한 후 EMC 수지 등을 이용해 몰딩부(106)를 형성하여서 제조된다.
- [45] 이와 같은 제1 솔더패드(110)와 제2 솔더패드(210) 사이에는 볼(ball) 형상의 솔더(300)가 위치하게 되는데, 외부에서의 열, 진동 및 충격에 의해 발생하는 볼(ball) 형상의 솔더(300)와 제1 및 제2 솔더패드(110, 210) 패드간에 경계면에서 발생하는 응력을 최소화하기 위해 상기 제1 솔더패드(110)의 단부에는 단면이 원호 또는 포물선 형상을 갖춘 돔(dome) 형상으로 볼록하게 하향 돌출되어 솔더의 상부가 접합되는 제1 접합부(112)가 형성되고, 상기 제2 솔더패드(210)의 단부에는 단면이 원호 또는 포물선 형상을 갖춘 돔 형상으로 볼록하게 상향 돌출되어 솔더(300)의 하부가 접합되는 제2 접합부(212)가 형성된다.
- [46] 이때, 상기 제1 접합부(112)와 제2 접합부(212)는 볼(ball) 형상의 솔더(300)가 접합되는 부위로서 동일한 형상으로 대칭되게 이루어진다.
- [47] 상기 제1 솔더패드(110)는 일 예로 볼(ball) 형상의 솔더(300)의 직경이 0.6mm인 경우 반도체 패키지용 기판(Substrate)(102) 저면에 일 예로 두께 0.11mm, 폭 0.5mm의 원기둥 형상으로 하향 돌출되게 제1 지지부(114)가 형성될 수 있으며, 상기 제1 지지부(114)의 단부에 중심부의 높이가 예를 들어 0.3mm 하향돌출되도록 돔형상으로 제1 접합부(112)가 형성될 수 있다.

- [48] 물론 상기 제2 솔더패드(210) 역시 제1 솔더패드(110)와 대칭되는 구조로서, 일 예로 볼(ball) 형상의 솔더(300)의 직경이 0.6mm인 경우 인쇄회로기판(200)의 일면에 일 예로 두께 0.11mm, 폭 0.5mm의 원기둥 형상으로 상향 돌출되게 제2 지지부(214)가 형성될 수 있으며, 상기 제2 지지부(214)의 단부에 중심부의 높이가 예를 들어 0.3mm 상향 돌출되도록 돔 형상으로 제2 접합부(212)가 형성될 수 있다.
- [49] 이때, 제1 및 제2 솔더패드(110,210)은 납땜이 가능한 구리(Cu)로 형성함이 바람직하나, 필요에 따라서는 납땜이 가능한 주석(Sn), 니켈(Ni) 또는 이들의 합금 소재로 이루어짐도 가능하다.
- [50] 그리고, 상기 제1 솔더패드(110)와 제2 솔더패드(210)는 서로 대칭될 수도 있고, 그 형상에서 서로 차이가 나도록 일측은 완전한 원호형상으로 형성되고, 타측은 포물선 형상으로 형성될 수도 있고, 서로 동일한 형상이나 제1,2 접합부(112,212)의 높이가 서로 다르게 형성되는 등 상황에 따라 다양하게 형성될 수 있다.
- [51] 이와 같은 구조에 의하면 솔더의 리플로우공정을 통해 반도체 칩 패키지(100)를 인쇄회로기판(200)에 실장시에 솔더(300)의 응력 발생을 최소화할 수 있다.
- [52]
- [53] 이상의 볼(ball) 형상의 솔더(300)의 응력을 모사하기 위한 PBGA 유한요소 모델을 이용하여 온도의 변화를 가한 결과, 도 5에 도시된 바와 같이 온도의 변화또는 물리적 힘에 의해 발생한 모델의 변형을 전체적으로 확인할 수 있다.
- [54] 이때 PBGA 유한요소 모사를 이용해 종래 일반적인 평평한 구조의 솔더 패드 구조와, 본 발명에서와 같은 돔 형상으로 돌출된 솔더 패드 구조에 대해 온도를 30°C에서 120°C로 증가시켰을 때 열 변형에 의해 솔더(300)에 발생한 응력과 모델의 끝부분에 100 뉴턴의 힘을 가할 때 솔더(300)에 발행한 응력을 계산하였다.
- [55]
- [56] 그 결과 도 6은 종래 평평한 구조의 솔더에서 발생하는 응력 분포를 모델링한 예를 도시한 도면으로서, 최대 응력이 솔더와 패드가 접합된 바깥 경계면에서 발생함을 확인할 수 있다.
- [57]
- [58] 이에 반해 도 7은 본 발명에 따른 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위해 경계면 즉 접합면이 볼록한 구조의 솔더에서 발생하는 응력 분포를 모델링한 예를 도시한 도면이다. 이에 의하면 솔더패드(110,210)와 접하는 부분에 전체적으로 고르게 응력이 분포되며, 솔더(300)와 제1 및 제2 솔더패드(110,210)가 접합된 바깥 경계면에서 발생하는 최대 응력이 색을 비교할 때 보다 푸른색에 가깝게 형성되므로, 평평한 구조에서 발생하는 응력보다 확연히 감소됨을 알 수 있다. 이러한 결과는 간단하게 제1 및 제2

솔더패드(110,210)의 형상을 바꿔 줌으로써 전장품의 신뢰성을 크게 향상시킬 수 있음을 증명해준다.

[59]

[60] 한편, 도 8에 도시된 바와 같이 평평한 형태와 오목한 형태의 솔더(300)에 발생한 응력을 확대하여 보여주는 것으로 보다 정확한 응력 비교를 위하여 솔더(300)의 중심선을 따라 구해지는 응력을 비교하여 보았다.

[61] 여기서, 도 9 및 도 10은 물리적 힘이 가해졌을 때 발생하는 수직 응력과 전단응력을 보여주는 그래프로서, 솔더의 한쪽 가장자리에서 다른 쪽 가장자리까지 발생하는 응력을 거리에 따라 표시하였다. (case1 : 종래의 평평한 솔더, case 2 : 본원 발명의 오목한 솔더)

[62] 결과에 의하면 전체적으로 수직응력과 전단응력이 종래의 솔더와 비교할 때, 모두 감소하였음을 볼 수 있고, 특히 가장자리에서 발생하는 수직 응력이 현저히 작아짐에 따라 균열을 일으킬 가능성이 크게 줄일 수 있다.

[63] 그리고, 도 11 및 도 12는 온도의 변화에 의하여 발생하는 수직 응력과 전단 응력을 보여주는 그래프로서, 솔더의 한쪽 가장자리에서 다른 쪽 가장자리까지 발생하는 응력을 거리에 따라 표시하였다. (case1 : 종래의 평평한 솔더, case 2 : 본원 발명의 오목한 솔더)

[64] 결과에 의하면 물리적 힘에 의한 응력과 같이 본원 발명의 오목한 솔더가 종래의 평평한 솔더보다 응력 발생이 현저히 줄어드는 것을 볼 수 있으며, 이와 같이 응력 발생이 감소됨에 따라 신뢰성을 크게 증가시킬 수 있게 된다.

[65]

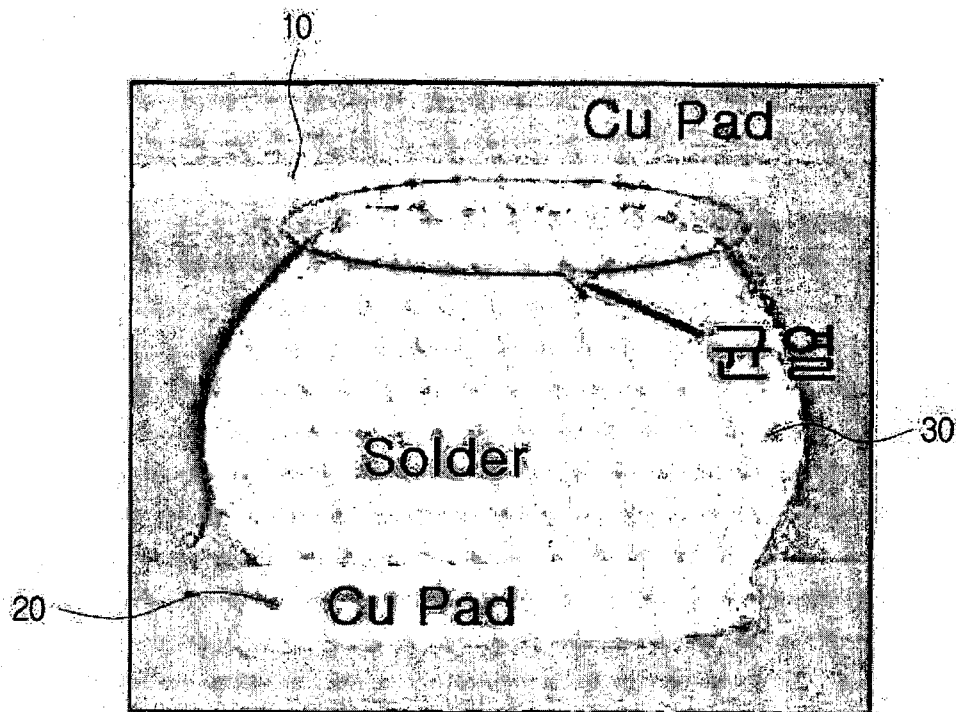
[66] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형 가능한 것으로, 본 발명의 보호범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

[67]

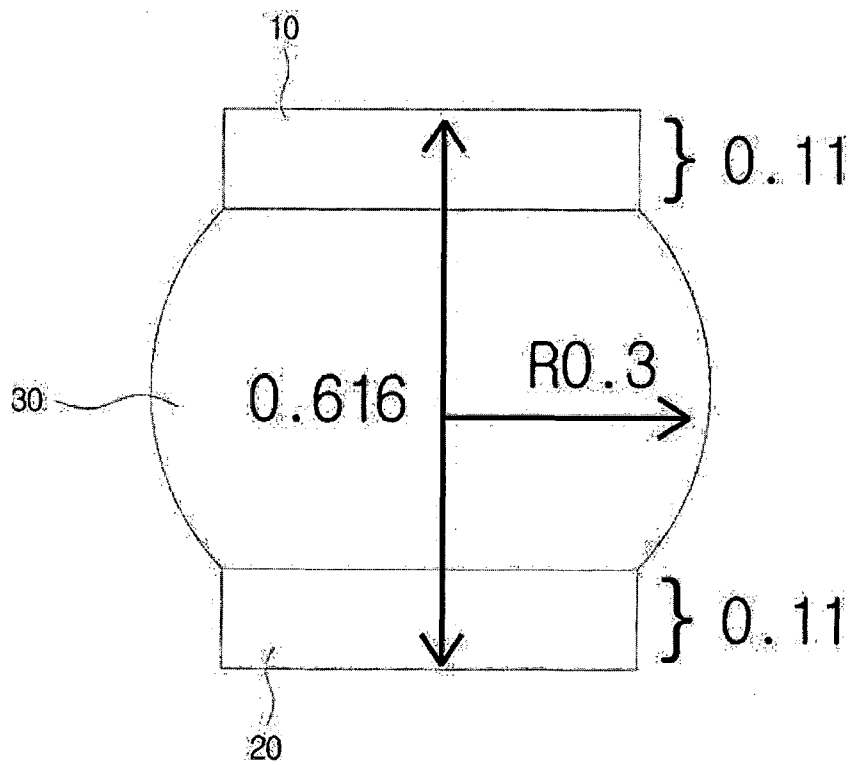
청구범위

- [청구항 1] 반도체 칩 패키지의 하부에 형성되는 제1 솔더패드와, 상기 반도체 칩 패키지가 실장되는 인쇄회로기판의 일면에 상기 제1 솔더패드에 대응되게 구비되어 솔더가 접합되는 제2 솔더패드 구조에 있어서, 상기 제1 솔더패드는 돔 형상으로 볼록하게 하향 돌출되어 솔더의 상부면이 접합되는 제1 접합부가 형성되고, 상기 제2 솔더패드는 돔 형상으로 볼록하게 상향 돌출되어 솔더의 하부면이 접합되는 제2 접합부가 형성되는 것을 특징으로 하는 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조.
- [청구항 2] 제 1항에 있어서, 상기 제1 접합부와 제2 접합부는 대칭되게 형성되는 것을 특징으로 하는 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조.
- [청구항 3] 제 1항에 있어서, 상기 제1 접합부와 제2 접합부는 일측은 원호형상 일측은 포물선 형상으로 형성되는 것을 특징으로 하는 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조.
- [청구항 4] 제 1 항에 있어서, 상기 제1 접합부와 제2 접합부는 서로 다른 높이로 형성되는 것을 특징으로 하는 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조.
- [청구항 5] 제 1항에 있어서, 상기 제1 솔더패드는 원기둥 형상으로 하향 돌출되는 제1 지지부와, 상기 제1 지지부의 단부에 돔형상으로 하향 돌출되는 제1 접합부로 이루어지며; 상기 제2 솔더패드는 원기둥 형상으로 상향 돌출되는 제2 지지부와, 상기 제2 지지부의 단부에 돔형상으로 상향 돌출되는 제2 접합부로 이루어지는 것을 특징으로 하는 반도체 칩 패키지의 솔더 접합 신뢰성 증가를 위한 솔더 패드 구조.

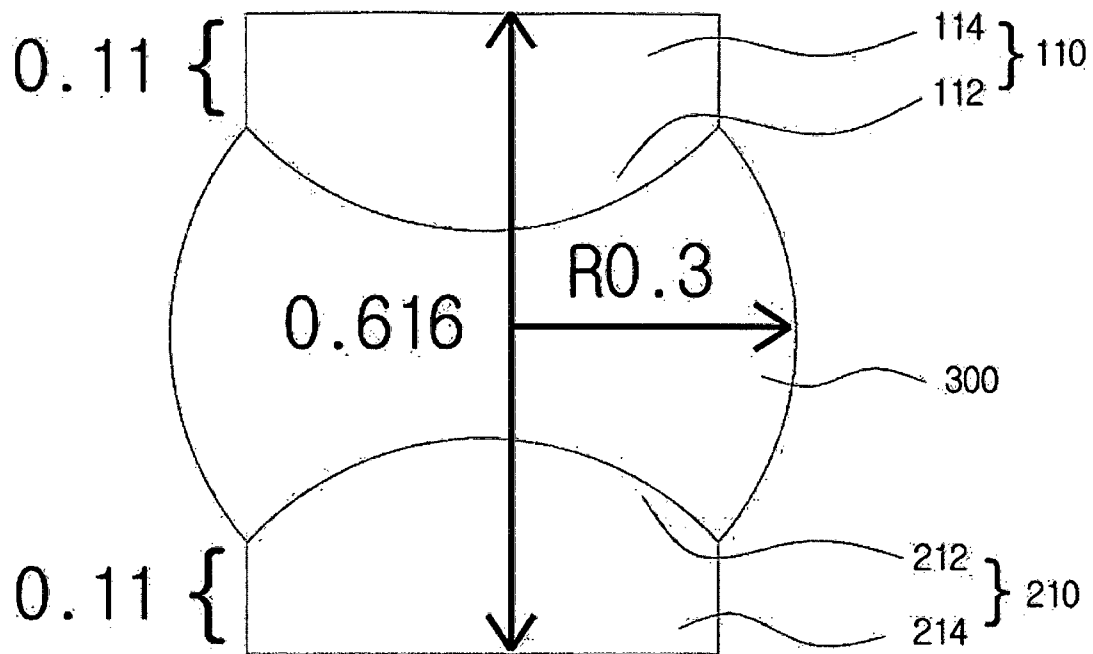
[도1]



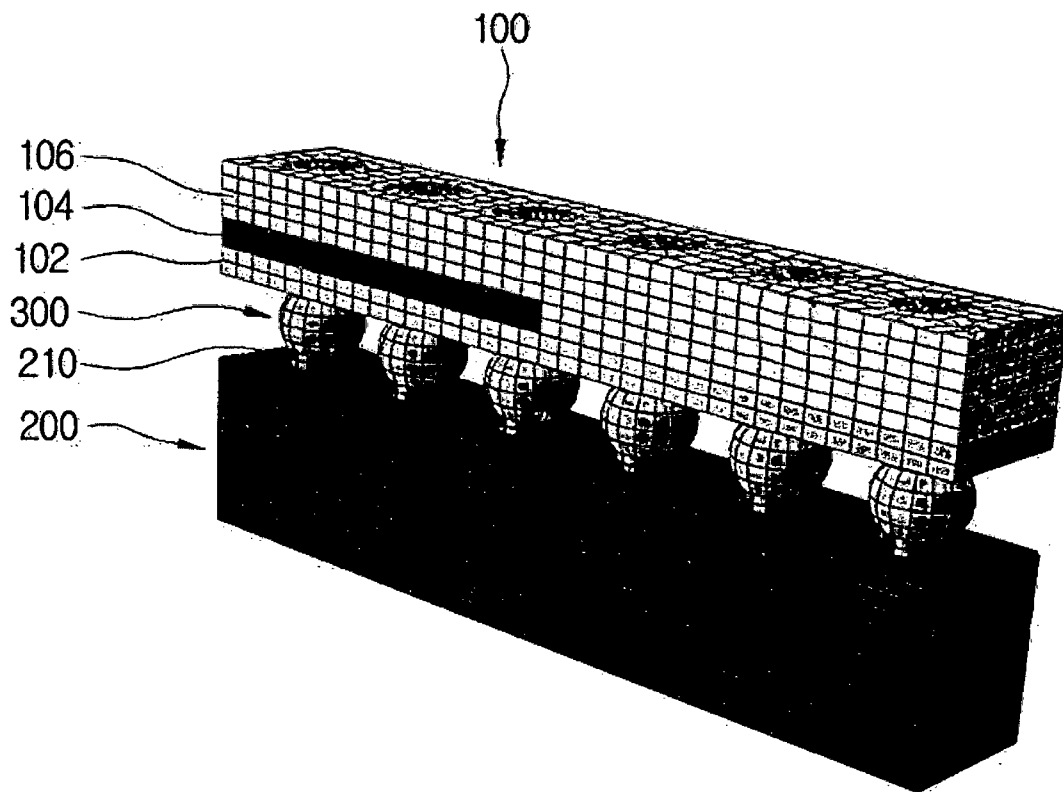
[도2]



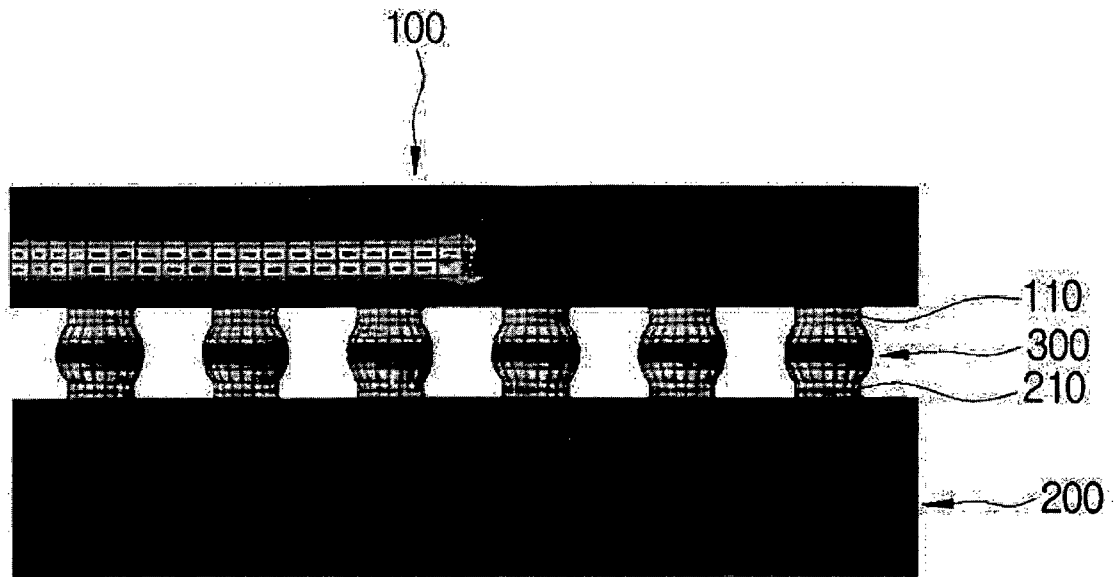
[도3]



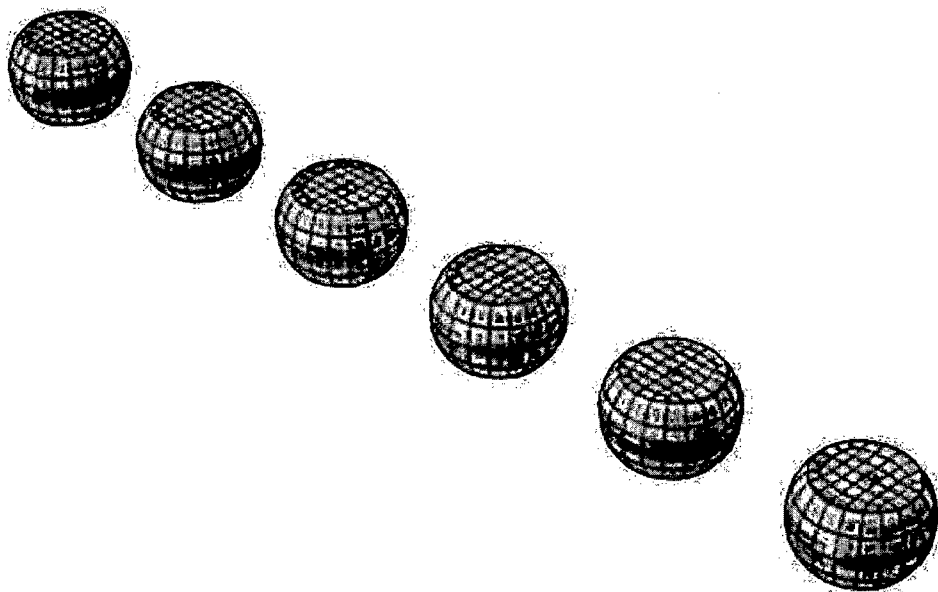
[도4]



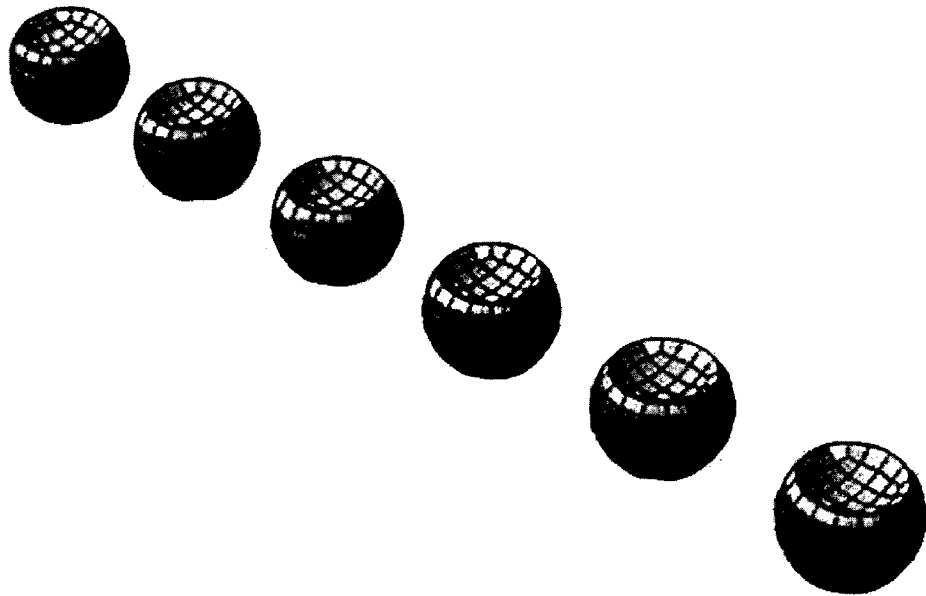
[도5]



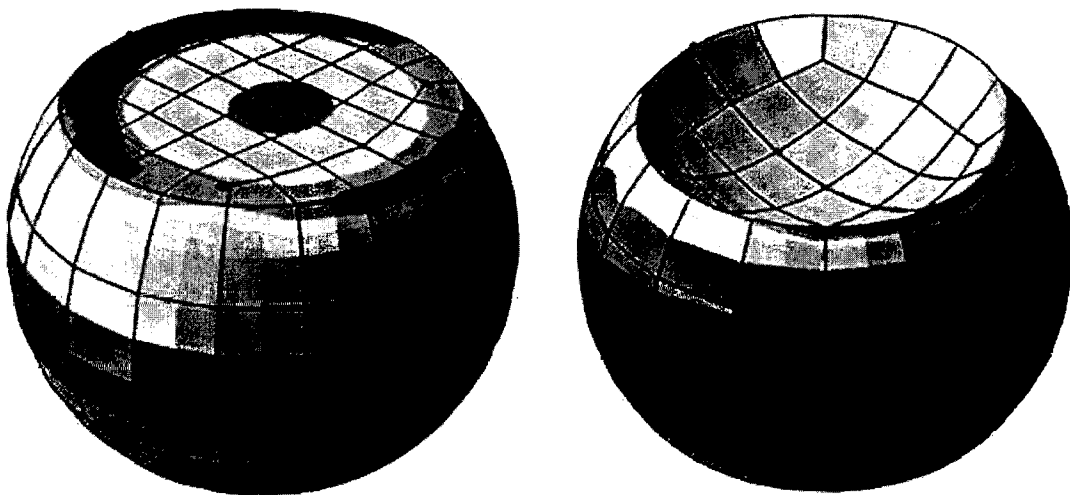
[도6]



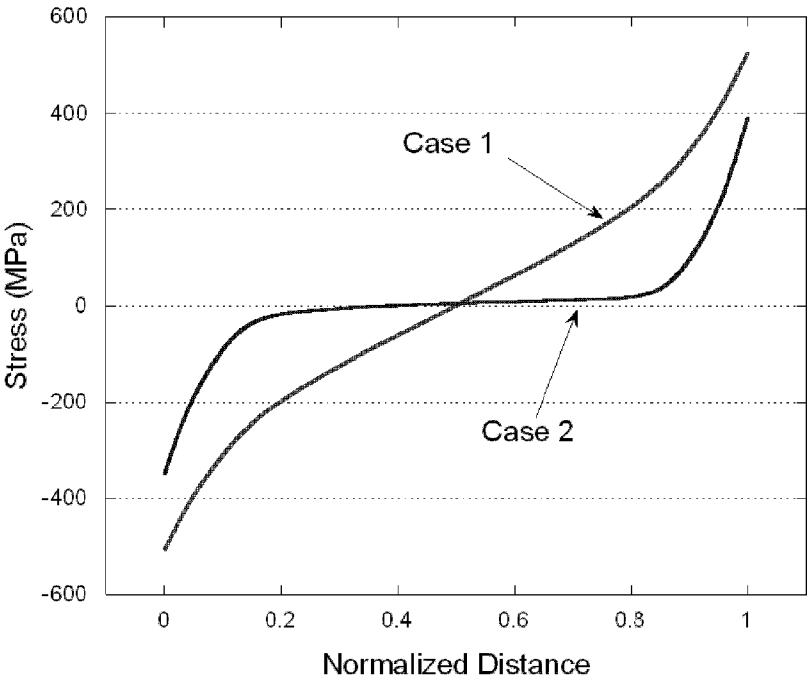
[도 7]



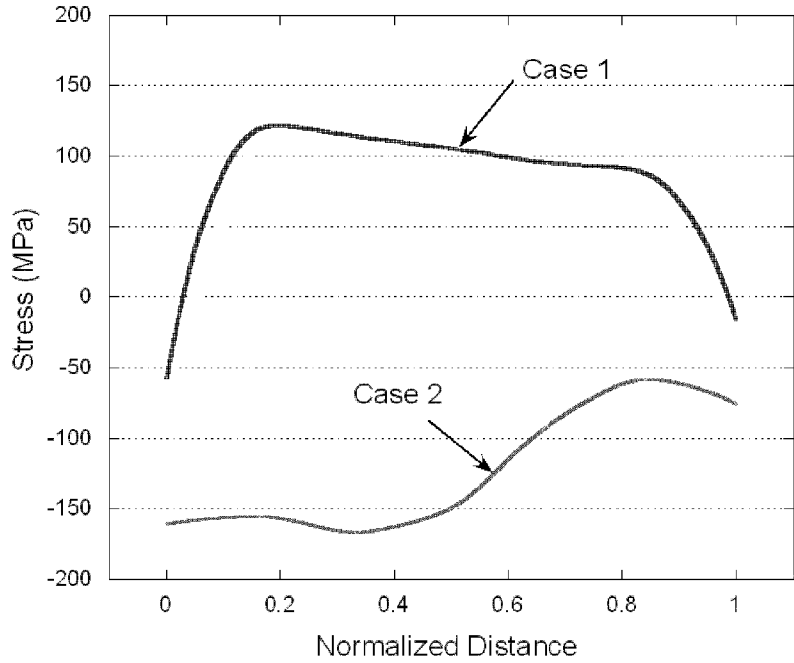
[도 8]



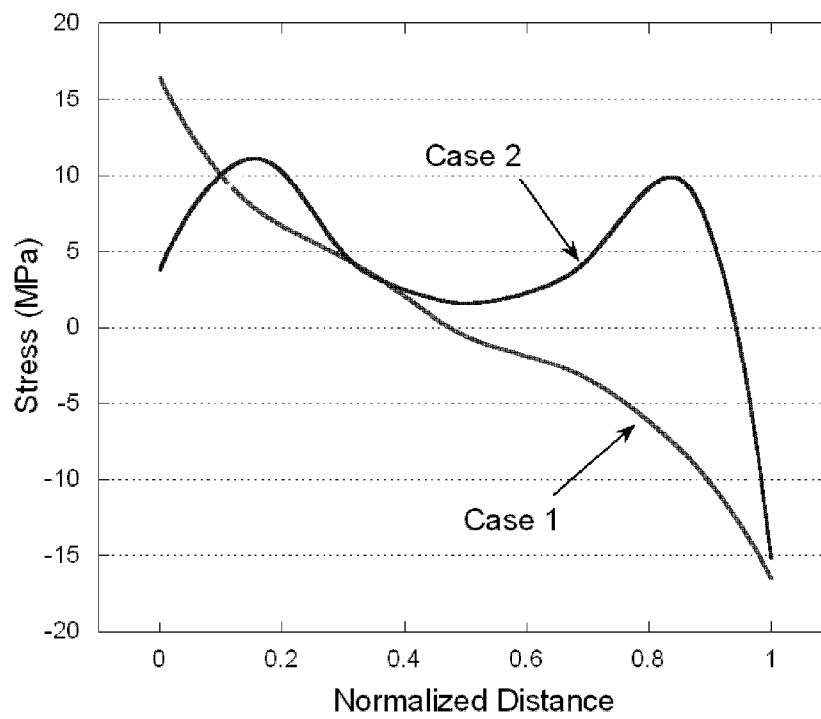
[도9]



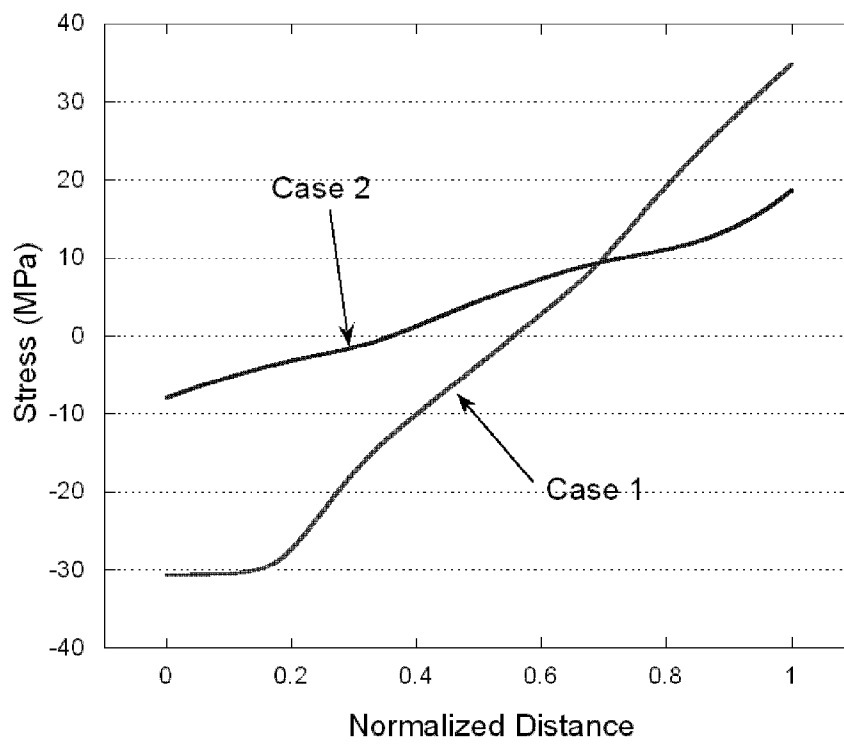
[도10]



[도11]



[도12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/002682**A. CLASSIFICATION OF SUBJECT MATTER*****H01L 23/488(2006.01)i, H01L 23/495(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 23/488; H01L 21/60; B23K 35/12; H01L 23/12; H01L 23/28; H01L 23/495

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: package, solder, pad, protrusion

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2004-0099716 A1 (YUAN, Yuan et al.) 27 May 2004 See abstract, paragraphs [0030]-[0032] and figures 2-4.	1-5
A	JP 09-270444 A (SUMITOMO KINZOKU ELECTRO DEVICE K.K. et al.) 14 October 1997 See abstract, paragraphs [0013]-[0016] and figure 1.	1-5
A	KR 10-0242663 B1 (HYUNDAI MICRO ELECTRONICS CO., LTD.) 01 February 2000 See abstract, page 2 and figures 2a-2b.	1-5
A	JP 2003-332371 A (TAMURA SEISAKUSHO CO., LTD. et al.) 21 November 2003 See abstract, paragraphs [0022]-[0030] and figures 1-3.	1-5
A	KR 10-2006-0092687 A (LG ELECTRONICS INC.) 23 August 2006 See abstract, paragraphs [0039]-[0052] and figures 3-6.	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

17 JUNE 2016 (17.06.2016)

Date of mailing of the international search report

20 JUNE 2016 (20.06.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/002682

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2004-0099716 A1	27/05/2004	AU 2003-284146 A1 TW 200415973 A WO 2004-051748 A1	23/06/2004 16/08/2004 17/06/2004
JP 09-270444 A	14/10/1997	JP 3218281 B2	15/10/2001
KR 10-0242663 B1	01/02/2000	KR 10-1998-0084078 A	05/12/1998
JP 2003-332371 A	21/11/2003	JP 4047065 B2	13/02/2008
KR 10-2006-0092687 A	23/08/2006	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 23/488(2006.01)i, H01L 23/495(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 23/488; H01L 21/60; B23K 35/12; H01L 23/12; H01L 23/28; H01L 23/495

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 패키지, 솔더, 패드, 돌출

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	US 2004-0099716 A1 (YUAN YUAN 등) 2004.05.27 요약, 단락 [0030]-[0032] 및 도면 2-4 참조.	1-5
A	JP 09-270444 A (SUMITOMO KINZOKU ELECTRO DEVICE K.K. 등) 1997.10.14 요약, 단락 [0013]-[0016] 및 도면 1 참조.	1-5
A	KR 10-0242663 B1 (현대반도체주식회사) 2000.02.01 요약, 페이지 2 및 도면 2a-2b 참조.	1-5
A	JP 2003-332371 A (TAMURA SEISAKUSHO CO., LTD. 등) 2003.11.21 요약, 단락 [0022]-[0030] 및 도면 1-3 참조.	1-5
A	KR 10-2006-0092687 A (엘지전자 주식회사) 2006.08.23 요약, 단락 [0039]-[0052] 및 도면 3-6 참조.	1-5

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 06월 17일 (17.06.2016)

국제조사보고서 발송일

2016년 06월 20일 (20.06.2016)

ISA/KR의 명칭 및 우편주소



대한민국 특허청

(35208) 대전광역시 서구 청사로 189,

4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

최상원

전화번호 +82-42-481-8291



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2004-0099716 A1	2004/05/27	AU 2003-284146 A1 TW 200415973 A WO 2004-051748 A1	2004/06/23 2004/08/16 2004/06/17
JP 09-270444 A	1997/10/14	JP 3218281 B2	2001/10/15
KR 10-0242663 B1	2000/02/01	KR 10-1998-0084078 A	1998/12/05
JP 2003-332371 A	2003/11/21	JP 4047065 B2	2008/02/13
KR 10-2006-0092687 A	2006/08/23	없음	