【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成19年7月5日(2007.7.5)

【公開番号】特開2006-4042(P2006-4042A)
【公開日】平成18年1月5日(2006.1.5)
【年通号数】公開・登録公報2006-001
【出願番号】特願2004-177890(P2004-177890)
【国際特許分類】
Ｇ０６Ｆ　9/34　(2006.01)
Ｇ０６Ｆ　9/30　(2006.01)
Ｇ０６Ｆ　9/32　(2006.01)
【ＦＩ】
Ｇ０６Ｆ　9/34　３３０
Ｇ０６Ｆ　9/30　３５０Ａ
Ｇ０６Ｆ　9/32　３３０Ａ

【手続補正書】
【提出日】平成19年5月17日(2007.5.17)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１０
【補正方法】変更
【補正の内容】
【請求項１０】
請求項８記載のデータ処理装置であって、
前記命令は前記特定論理レジスタに対しｋ（≧２）個のデータ更新を指示する複数データ更新命令を含み、
前記論理レジスタ指定手段は、
前記複数データ更新命令に応答して、前記入力ポインタをｋ個分変更させる、
データ処理装置。
【手続補正２】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項２９
【補正方法】変更
【補正の内容】
【請求項２９】
請求項２８記載のデータ処理装置であって、
前記特定論理レジスタは２以上の所定数の特定論理レジスタを含み、
前記指定対象物理レジスタ群は前記所定数の特定論理レジスタに対応した所定数の指定対象物理レジスタ群を含み、
前記レジスタ選択情報は、前記所定数の特定論理レジスタに対応した所定数のレジスタ選択情報を含み、
前記論理レジスタ指定手段は、前記所定数のレジスタ選択情報に基づき、前記所定数の特定論理レジスタ毎に、前記第１及び第２のレジスタ指定動作を選択的に実行する、
データ処理装置。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】０２０５
【補正方法】変更

【補正の内容】
【０２０５】
図２９は積和演算を行うアセンブラでのプログラム例１を示す説明図である。“；”以降はコメントである事を示す。また、“｜｜”は２つのショート命令を並列に実行する事を示す。Ｉ１、Ｉ２等は、３２ビット命令としての便宜上の呼び名とする。また、便宜上２命令を並列に実行する際、各命令について“｜｜”の左側の命令の末尾に“ａ”、“｜｜”の右側の命令の末尾に“ｂ”付して参照するものとする。例えば、コマンド行６０９のＩ１で、ＬＤ２命令を６０９ａまたはＩ１ａ、ＭＡＣ命令を６０９ｂまたはＩ１ｂとして参照するものとする。以降の処理例でも同様である。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】０２４３
【補正方法】変更
【補正の内容】
【０２４３】
プログラム例２では、論理レジスタＲ０，Ｒ１用の４つのレジスタをＤ［ｉ］のバッファ、論理レジスタＲ２，Ｒ３用の４つのレジスタをＣ［ｉ］のバッファとして使用する。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】０４５３
【補正方法】変更
【補正の内容】
【０４５３】
＜ＥＩＴ処理時の動作＞
次に、ＥＩＴ（例外、割り込み、トラップ）処理時の動作について簡単に説明する。ＥＩＴが検出され起動条件が満たされていると、ＥＩＴ処理の起動を行う。例えば、外部端子で割り込み要求がアサートされており、制御レジスタＣＲ０（ＰＳＷ）のＩＥビット６２が“１”の場合、３２ビット命令の切れ目で割り込み処理が起動される。ＥＩＴの起動は、ハードウェア的に制御される。ＥＩＴ検出時のＰＳＷの値がＤ１バス２６１を介してＢＰＳＷレジスタ３２２に待避され、ＰＳＷの初期設定が行われる。ＳＭビット６１は割り込み関連のＥＩＴの場合“０”に初期設定され、それ以外のＥＩＴの場合は値を保持する。ＳＭビット６１以外のビットは、ＲＭビット６８も含めて“０”に初期設定される。また、戻り先アドレスとなる値がＥＰＣレジスタ３３４からラッチ３３５を介してＢＰＣレジスタ３３６に待避される。起動されるＥＩＴに応じてＥＩＴベクタアドレスがジャンプ先アドレスとして制御部で生成され、即値として第１演算部２２２に出力され、ＡＢラッチ３０３、ＡＬＵ３０１を通してＪＡバス２７４に出力され、ジャンプ命令実行時と同じ処理が行われる。あとは、ジャンプ先のＥＩＴベクタアドレスの命令に従って、ＥＩＴ処理を行う。制御レジスタＣＲ４（ＲＢＣ）や制御レジスタＣＲ５（ＲＢＰ）は、ＥＩＴ検出時の状態を保持する。