



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：200937639

(43) 公開日：中華民國98(2009)年9月1日

(21) 申請案號：097148745

(22) 申請日：中華民國97(2008)年12月15日

(51) Int. Cl. : **H01L29/78 (2006.01)**  
**H01L21/20 (2006.01)**

**H01L21/336 (2006.01)**

(30) 優先權主張：2007/12/14 美國 61/013,953  
2008/12/12 美國 12/334,393

(71) 申請人：快捷半導體公司 FAIRCHILD SEMICONDUCTOR CORPORATION  
美國

(72) 發明人：潘 詹姆斯 PAN, JAMES

(72) 代理人：惲軼群；陳文郎

申請實體審查：無 申請專利範圍項數：21 項 圖式數：5 共 27 頁

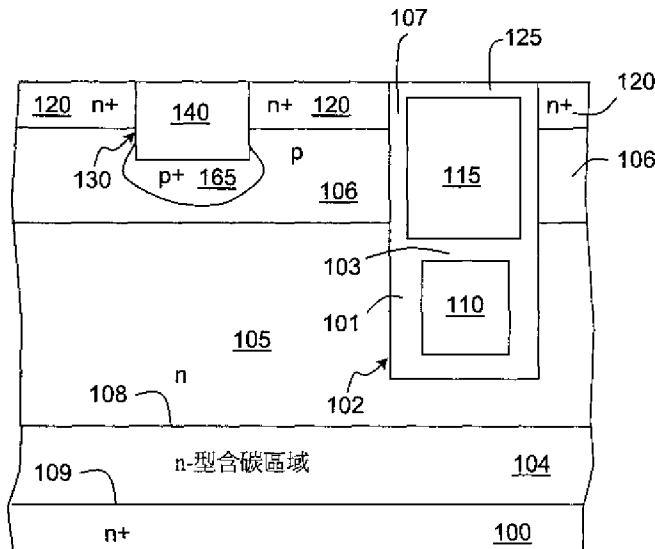
(54) 名稱

用以形成具有含碳區域之電力裝置的結構與方法

STRUCTURE AND METHOD FOR FORMING POWER DEVICES WITH CARBON-CONTAINING REGION

(57) 摘要

一場效電晶體(FET)係包括位於一第二傳導類型的一半導體區上方之一第一傳導類型的體部區。體部區形成與半導體區之p-n界面。第二傳導類型的源極區延伸於體部區上方。源極區形成與體部區p-n界面。閘極電極與體部區相鄰地延伸但藉由一閘極介電質與其絕緣。一含碳區域在體部區下方延伸於半導體區中。



- 100：基材
- 101：屏蔽介電層
- 102：溝槽
- 103：閘極介電質
- 104：含碳層
- 105：n-型磊晶層
- 106：p-型體部區
- 107：閘極介電層
- 108：含碳層104的頂表面
- 109：含碳層104的底表面
- 110：屏蔽電極
- 115：閘極電極
- 120：源極區
- 125：介電層
- 130：接觸開口
- 165：重體部區



## 六、發明說明：

### 【發明所屬之技術領域】

參考相關申請案

此申請案對於2007年12月14日提申的美國臨時申請案  
5 No. 61/013,953作權利主張，該案對於各種用途被整體合併  
於本文中以供參考。

本發明概括有關半導體技術且更特別有關具有摻碳區  
域之半導體功率裝置及其形成方法。

### 【先前技術】

#### 10 發明背景

一般而言，一n-通道溝槽閘極功率MOSFET係包括一n-  
型基材而其上形成有一n-型磊晶層。基材係實施MOSFET  
的汲極。一p-型體部區延伸至磊晶層中。溝槽延伸經過體  
部區且進入被體部區及基材所劃界之磊晶層的部分(常稱  
15 為漂移區)中。一閘極介電層形成於各溝槽的側壁及底部  
上。源極區側翼式包圍溝槽。重體部區在相鄰的源極區之  
間形成於體部區內。閘極電極(譬如來自多晶矽)係充填溝槽  
且實施MOSFET的閘極。一介電蓋係覆蓋住溝槽且亦部份  
地延伸於源極區上方。一頂側金屬層電性接觸源極區及重  
20 體部區。一底側金屬層係接觸基材。

此等習知的功率裝置中，獲得較高崩潰電壓的代價常  
在於較高的接通電阻( $R_{dson}$ )。因此，需要具有可改良功率  
裝置的崩潰電壓而不負面地影響其他裝置特徵之技術。

### 【發明內容】

## 發明概要

根據本發明的一實施例，一場效電晶體(FET)係包括位於一第二傳導類型的一半導體區上方之一第一傳導類型的體部區。體部區係形成與半導體區之p-n接面。第二傳導類  
5 型的源極區延伸於體部區上方。源極區形成與體部區之p-n接面。閘極電極與體部區相鄰地延伸但藉由一閘極介電質與其絕緣。一含碳區域在體部區下方延伸於半導體區中。

一實施例中，半導體區係進一步包括一基材，其上可供含碳區域延伸，及第二傳導類型的一漂移區，其延伸於  
10 含碳區域與體部區之間。基材具有大於漂移區者之一摻雜濃度。

另一實施例中，含碳區域直接接觸於基材且與體部區呈分隔。

另一實施例中，各閘極電極係配置在一與體部區相鄰  
15 地延伸且終止於半導體區內之溝槽中。

另一實施例中，各溝槽進一步包括一配置於閘極電極下方之屏蔽電極。閘極及屏蔽電極藉由一間電極介電層彼此絕緣。

另一實施例中，各溝槽包括一在閘極電極下方沿著溝  
20 槽底部延伸之厚底部介電質。

另一實施例中，閘極電極側向地延伸於半導體及體部區上方且重疊於源極區。

另一實施例中，含碳區域整體延伸於溝槽下方。

另一實施例中，含碳區域抵靠溝槽的側壁。

另一實施例中，含碳區域為第二傳導類型。

根據本發明的一實施例，一用於形成一場效電晶體 (FET) 之方法係包括形成一含碳區域於一基材上方。一磊晶層形成於含碳區域上方。磊晶層具有比基材更低的一摻雜濃度。一第一傳導類型的一體部區係形成於磊晶層中。磊晶層為一第二傳導類型且形成與體部區之一 p-n 接面。閘極電極與體部區相鄰地形成但呈絕緣。第二傳導類型的源極區形成於體部區中。源極區形成與體部區之 p-n 接面。

一實施例中，含碳區域係磊晶地形成，

10 另一實施例中，含碳區域直接接觸於基材。

另一實施例中，含碳區域為第二傳導類型。

另一實施例中，形成延伸至半導體區中之溝槽。溝槽係容置有閘極電極。

另一實施例中，含碳區域整體延伸於溝槽下方。

15 另一實施例中，溝槽延伸至含碳區域中。

#### 圖式簡單說明

第 1A-1C 圖為根據本發明的一實施例顯示一用於形成一屏蔽閘極溝槽功率 MOSFET 之示範性方法的簡化橫剖視圖；

20 第 1D 圖為根據本發明的一實施例顯示一含碳層內的一示範性碳濃度輪廓之示意圖；

第 2 圖為根據本發明另一實施例顯示一示範性屏蔽閘極溝槽功率 MOSFET 之簡化橫剖視圖；

第 3 圖為根據本發明的一實施例顯示一示範性溝槽閘

極功率MOSFET之簡化橫剖視圖；

第4圖為根據本發明的一實施例之一示範平面性閘極MOSFET的簡化橫剖視圖；及

第5A-5D圖為根據本發明又另一實施例顯示一用於形成一屏蔽閘極溝槽功率MOSFET之示範性方法的簡化橫剖視圖。

### 【實施方式】

較佳實施例之詳細說明

根據本發明的實施例，揭露有關於積體電路及其處理之技術。更特定言之，本發明提供用於包括一含碳層的功率場效電晶體(FETs)之方法及裝置。含碳層被組構為可提供一較高崩潰電壓及下文更完整地描述的其他有利特徵構造。僅供範例，本發明已就溝槽功率MOSFET的脈絡予以描述，但請瞭解本發明具有遠為更寬廣的可適用性範圍。譬如，本發明可施用至平面性功率MOSFET且亦可施用至溝槽閘極及平面性閘極IGBTs。

依據實施例而定，含碳層可形成於一溝槽閘極FET的漂移區中。或者，含碳層可抵靠住延伸至漂移區中之溝槽的側壁。部分實施例中，含碳層具有一階化輪廓以容許從相鄰矽區之平順轉折。上述特徵構造可位於此處所描述的實施例及其明顯變異例之一或多者中。熟習該技藝者將從此揭示瞭解到許多變異、修改及替代方式。

第1A-1C圖為顯示根據本發明的一實施例之一用於形成一屏蔽閘極溝槽功率MOSFET之示範性方法的簡化橫剖

視圖。第1A圖中，一含碳層104形成於一基材100上方。譬如，基材100可為一矽基材、一III-V化合物基材、一矽/鍺(SiGe)基材、一磊晶基材、一矽晶絕緣體(SOI)基材、一諸如液晶顯示器(LCD)、電漿顯示器、電致發光(EL)燈顯示器等顯示器基材、或一發光二極體(LED)基材。所顯示的實施例係為一n-通道MOSFET，且基材100可包括n-型摻雜物諸如磷、砷及/或其他V族元素。

部分實施例中，含碳層104可為一含碳的矽磊晶層、一含碳的矽-鍺磊晶層、或其不同組合。部分實施例中，含碳層104可由一磊晶製程形成。磊晶製程可使用一含矽前驅物諸如矽烷( $\text{SiH}_4$ )及一含碳前驅物諸如烷烴(譬如丙烷)以形成含碳層104。部分實施例中，含碳前驅物可具有約1標準立分公分每分鐘(sccm)及約1000 sccm之間的流率。部分實施例中，含碳層104可具有約 $1 \times 10^{18}$ 至約 $1 \times 10^{21}$ 之間的碳濃度。對於圖示的n-通道MOSFET實施例，含碳層104可包括n-型摻雜物諸如磷、砷及/或其他V族摻雜物。部分實施例中，含碳層104可具有約500Å至約5  $\mu\text{m}$ 之間的厚度。其他實施例中，含碳層104可具有約1  $\mu\text{m}$ 的厚度。

第1B圖中，n-型磊晶層105形成於含碳層104上方。部分實施例中，磊晶層105可為一矽磊晶層、一矽-鍺磊晶層、或其一組合。磊晶層105可具有n-型摻雜物諸如磷、砷及/或其他V族摻雜物。

部分實施例中，含碳層104及磊晶層105由不同製程形成。其他實施例中，含碳層104及磊晶層105在單一製程中

形成。譬如，在含碳層104的形成期間，將譬如丙烷等含碳前驅物添加至處理室內以與矽前驅物交互作用。含碳層104形成之後，將含碳前驅物之流予以降低及/或關掉，使得其中很少有碳或沒有碳之磊晶層105形成於含碳層104上方。

5 第1C圖中，p-型體部區106可形成於磊晶層105中或上方。部分實施例中，可藉由將摻雜物植入磊晶層105中來形成體部區106。其他實施例中，可藉由磊晶層105上方的磊晶製程來形成體部區106。利用習知技術形成延伸經過體部區106且終止於被體部區106及基材100所劃界的磊晶層105  
10 一區域內之溝槽102。被體部區106及基材100所劃界之磊晶層105的區域常稱為漂移區。利用已知製程來形成用以襯墊於溝槽102底部及下側壁之屏蔽介電層101。

屏蔽電極110(譬如，包含經摻雜或未摻雜多晶矽)係利用習知技術形成於各溝槽102的一底部部分中。延伸於屏蔽  
15 電極110上方之間電極介電質103(譬如包含氧化物)利用習知技術形成於各溝槽中。利用已知技術來形成用以襯墊於上溝槽側壁之間極介電層107。部分實施例中，間極介電層107薄於屏蔽介電層101。間極電極115利用習知方法形成於各溝槽102的一上部分中。N-型源極區120利用已知技術形  
20 成於與溝槽相鄰之體部區106中。

間極介電質107可譬如包含氧化物、氮化物、氮氧化物、介電材料、高k介電質或其不同組合。部分實施例中，高k介電質可為下列的一或多者：氧化鋁( $\text{Al}_2\text{O}_3$ )、氧化鈦( $\text{HfO}_2$ )、氮氧化鈦( $\text{HfON}$ )、矽酸鈦( $\text{HfSiO}_4$ )、氧化鋯( $\text{ZrO}_2$ )、

氮氧化鋯( $ZrON$ )、矽酸鋯( $ZrSiO_4$ )、氧化釷( $Y_2O_3$ )、氧化釷( $La_2O_3$ )、氧化鈰( $CeO_2$ )、氧化鈦( $TiO_2$ )、氧化鉭( $Ta_2O_5$ )、或其任何組合。閘極介電質107可譬如由一化學氣相沉積(CVD)製程、一物理氣相沉積(PVD)製程、或其他已知製程

5 形成。閘極電極115可譬如包含多晶矽；非晶矽；含金屬材料諸如Ru、Ti、Ta、W、Hf；金屬氮化物堆積式閘極；金屬氧化物閘極諸如 $RuO_2$ 或 $IrO_2$ ；金屬氮化物閘極諸如MoN、WN、TiN、Ta<sub>3</sub>N<sub>5</sub>、TaAlN；多晶矽SiGe；閘極矽化物諸如 $CoSi_2$ 或 $NiSi$ ；或其不同組合。閘極電極115可譬如由一

10 CVD製程、一PVD製程、一電化鍍覆製程、一無電極鍍覆製程或其他已知技術形成。

第1A圖中，一介電層125鋪設於閘極電極115。介電層125可譬如包含氧化物、氮化物、氮氧化物、其他介電材料或其不同組合。部分實施例中，介電層125可為一硼-磷-矽酸鹽-玻璃(BPSG)層，其可譬如由一CVD製程形成。雖然將介電層125顯示為具有一平頂表面，部分實施例中，介電層125具有一圓頂形狀並延伸至溝槽102外且重疊於源極區120。

15

接觸開口130在相鄰溝槽之間形成於體部區106的一中心部分中。部分實施例中，利用一具有對應於開口130的圖案之圖案狀罩幕來形成接觸開口130。圖案狀罩幕可譬如為一圖案狀光阻層或一圖案狀介電層。P+重體部區165沿著各接觸開口130底部形成於體部區106中。可利用諸如將摻雜物經由接觸開口130植入體部區106中等習知技術來形成重體部區165。

20

一頂側源極互連層(未完全顯示)形成於結構上方，而實質地充填接觸開口130。源極互連層沿著接觸開口230底部與重體部區235產生直接電性接觸，並至少沿著接觸開口130側壁與源極區120產生直接電性接觸。源極互連層可譬如包含銅、鎢、鋁、鋁銅、鈦、鈮、鈷、鎳、鉑、多晶矽、或其不同組合。源極互連層可由一CVD製程、一PVD製程、一電化學鍍覆製程及/或一無電極鍍覆製程形成。一背側汲極互連層(未圖示)可形成於基材100的背側上。汲極互連層可包含與頂側源極互連層類似的材料，並可以類似於頂側源極互連層之方式被形成。

雖然第1A-1C圖只顯示一個溝槽102且結構呈現不對稱，請瞭解此處所顯示與描述的橫剖視圖所對應之設計係為一其中使一胞元重覆多次形成完整裝置之以胞元為基礎的設計。

第1C圖中，含碳層104可直接地位於磊晶層105底下或內。部分實施例中，含碳層104的一底表面109可藉由與基材100分隔而與其相鄰。其他實施例中，底表面109可直接地接觸基材100。如第1A圖所示，含碳層104的頂表面108延伸於溝槽102底下。

第1D圖為顯示根據本發明的一實施例之含碳層104內的一示範性碳濃度輪廓之圖形。部分實施例中，含碳層104內的碳分佈可具有一高斯分佈輪廓。部分實施例中，接近含碳層104的頂表面108之碳濃度係約為 $1 \times 10^{18}$ 。其他實施例中，接近含碳層104的底表面109之碳濃度亦約為 $1 \times 10^{18}$ 。又

其他實施例中，含碳層104之高斯分佈輪廓的峰值處之碳濃度約為 $1 \times 10^{21}$ 。又其他實施例中，含碳層104具有階化碳分佈輪廓以容許來自相鄰矽區之平順轉折。譬如，含碳層104的碳濃度係自含碳層104的底表面109及頂表面108逐漸增高以抵達層104的中心區中之一峰值濃度。

含碳層104可有利地具有增加的能帶間隙藉以理想地增高雪崩崩潰電壓(avalanche breakdown voltage)。並且，含碳層104可有利地增加功率MOSFET的熱傳導性(thermal conductivity)。為此，功率MOSFET的操作期間所產生的熱量可經由含碳層104更快地消散。

雖然含碳層104被顯示為延伸於溝槽102下方，其可形成為延伸往上更高且抵靠溝槽102的側壁。第2圖顯示此結構。第2圖的結構實質地類似第1C圖，唯一差異在於含碳層104a形成為沿著溝槽102的側壁往上延伸。如圖所示，含碳層104a的頂表面111係與體部區125相鄰但藉由n-型漂移區105b與其分隔。用於形成含碳層104a之材料及方法係類似於上文參照第1C圖描述的含碳層104者，唯一差異在於含碳層104a厚於含碳層104。

第3圖為根據本發明另一實施例之一示範性溝槽閘極MOSFET的簡化橫剖視圖。此實施例實質地類似於第1C圖的實施例，唯一差異在於閘極電極145底下並未形成屏蔽電極。取而代之，一在部分實施例中厚於閘極介電質107之介電層(亦即常稱為厚底部介電質TBO者)係沿著溝槽底部延伸於閘極電極145底下。

第4圖為根據本發明又另一實施例之一示範性平面性MOSFET的簡化橫剖視圖。第4圖的結構係為第3圖所示的溝槽閘極MOSFET之平面性閘極變異，且因此許多上文就不同實施例的含碳層所描述之相同製程及結構性變異亦適用於第4圖的結構。

第4圖中，含碳層205延伸於基材200上方。部分實施例中，用於形成含碳層205及基材200的材料及方法係類似於第1C圖的含碳層104及基材100。N-型磊晶層210形成於含碳層205上方。部分實施例中，含碳層205形成於磊晶層210內。用於形成磊晶層210之材料及方法可類似於第1C圖的磊晶層105。

閘極介電層215及閘極電極220的堆積體利用已知技術形成於磊晶層210上方。體部區225利用習知技術形成於磊晶層210中。源極區230利用習知技術形成於體部區225中。重體部接觸開口形成於體部區225中且稍後充填有接觸材料240。接觸材料240可形成延伸於該結構上方但與閘極電極220絕緣之一頂側源極互連層(未圖示)的部份。

第5A-5D圖為根據本發明另一實施例顯示一用於形成一屏蔽閘極溝槽功率MOSFET之示範性方法的簡化橫剖視圖。第5A圖中，磊晶層304可形成於基材300上方。用於形成基材300之材料及方法可類似於第1A圖的基材100。磊晶層304可為一經摻雜或未摻雜矽磊晶層或矽-鍍磊晶層。用於形成一n-型MOSFET之部分實施例中，磊晶層304可具有磷、砷或其他V族摻雜物等摻雜物。

第5B圖中，可進行一碳植入製程391以將碳植入磊晶層304中以形成含碳層304a。碳植入製程391可被設計用來形成與第1A-1D圖的含碳層104具有相似摻雜物輪廓之含碳層304a。

- 5 第5C圖中，磊晶層305形成於含碳層304a上方。部分實施例中，用於形成磊晶層305之材料及方法可類似於第1B圖的磊晶層105。第5D圖中，溝槽結構與其中材料以及體部區306、源極區320、重體部區165及接觸開口130皆實質地類似於第1C圖者且可使用與上述相似的技术來形成這些區
- 10 及結構。

雖然此處所顯示及描述的不同實施例中只使用一個含碳區域，結構中可採用多重此等區域。並且，此處所描述之根據本發明的技術並不限於任何特定類型的電晶體且可實行於其中想要在裝置中併入有一含碳層之多種不同的裝

15 置中。譬如，熟習該技藝者可修改第1A-1C圖所描繪的製程順序以形成：p-通道屏蔽閘極溝槽閘極MOSFET(亦即，一在結構上類似於第1C圖者之電晶體，唯一差異在於所有矽區的傳導類型皆倒反)；n-通道屏蔽閘極溝槽IGBT(亦即，一在結構上類似於第1C圖者之電晶體，唯一差異在於使用

20 一p-型基材而非n-型基材)；p-通道屏蔽閘極IGBT(亦即，一在結構上類似於第1C圖者之電晶體，但基材保持n-型除外，矽區具有相反傳導性)；第3圖中之溝槽閘極MOSFET的p-通道變異；第4圖中之溝槽閘極MOSFET的p-通道及n-通道IGBT變異；第4圖中之平面性閘極MOSFET的p-通道及

n-通道IGBT變異；平面性閘極及溝槽閘極同步FET(亦即，  
整合式溝槽閘極或屏蔽閘極或平面性閘極MOSFET及肖特  
基整流器(Schottky rectifier))；側向傳導MOSFET之溝槽閘  
極及平面性閘極變化例(亦即，一其中不使汲極接觸部成為  
5 頂側之電晶體)及所有上述裝置之超接面變異(亦即，具有交  
替傳導類型矽的直行之裝置)。

因此，上文雖為本發明之特定實施例的完整描述，可  
採用不同的修改、變異及替代方式。本發明的範圍因此不  
應限於此處所述的實施例，而是由申請專利範圍所界定。

#### 10 **【圖式簡單說明】**

第1A-1C圖為根據本發明的一實施例顯示一用於形成  
一屏蔽閘極溝槽功率MOSFET之示範性方法的簡化橫剖視  
圖；

15 第1D圖為根據本發明的一實施例顯示一含碳層內的一  
示範性碳濃度輪廓之示意圖；

第2圖為根據本發明另一實施例顯示一示範性屏蔽閘  
極溝槽功率MOSFET之簡化橫剖視圖；

第3圖為根據本發明的一實施例顯示一示範性溝槽閘  
極功率MOSFET之簡化橫剖視圖；

20 第4圖為根據本發明的一實施例之一示範平面性閘極  
MOSFET的簡化橫剖視圖；及

第5A-5D圖為根據本發明又另一實施例顯示一用於形  
成一屏蔽閘極溝槽功率MOSFET之示範性方法的簡化橫剖  
視圖。

## 【主要元件符號說明】

100,200,300…基材	111…含碳層104a的頂表面
101…屏蔽介電層	115,145,220…閘極電極
102…溝槽	120,320…源極區
103…間電極介電質	125…介電層
104,104a,205,304a…含碳層	130…接觸開口
105,210…n-型磊晶層	165,235…重體部區
105b…n-型漂移區	225,306…體部區
106…p-型體部區	230…源極區,接觸開口
107,215…閘極介電層	240…接觸材料
108…含碳層104的頂表面	304,305…磊晶層
109…含碳層104的底表面	391…碳植入製程
110…屏蔽電極	

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：97148745

H01L 29/78 (2006.01)

※申請日：97.12.15

※IPC 分類：H01L 21/336 (2006.01)

H01L 21/20 (2006.01)

## 一、發明名稱：(中文/英文)

用以形成具有含碳區域之電力裝置的結構與方法

STRUCTURE AND METHOD FOR FORMING POWER DEVICES WITH  
CARBON-CONTAINING REGION

## 二、中文發明摘要：

一場效電晶體(FET)係包括位於一第二傳導類型的一半導體區上方之一第一傳導類型的體部區。體部區形成與半導體區之p-n接面。第二傳導類型的源極區延伸於體部區上方。源極區形成與體部區之p-n接面。閘極電極與體部區相鄰地延伸但藉由一閘極介電質與其絕緣。一含碳區域在體部區下方延伸於半導體區中。

## 三、英文發明摘要：

A field effect transistor (FET) includes body regions of a first conductivity type over a semiconductor region of a second conductivity type. The body regions form p-n junctions with the semiconductor region. Source regions of the second conductivity type extend over the body regions. The source regions form p-n junctions with the body regions. Gate electrodes extend adjacent to but are insulated from the body regions by a gate dielectric. A carbon-containing region extends in the semiconductor region below the body regions.

## 七、申請專利範圍：

1. 一種場效電晶體(FET)，包含：

位於一第二傳導類型的一半導體區上方之一第一傳導類型的體部區，該等體部區係形成與該半導體區之p-n接面；

位於該等體部區上方之該第二傳導類型的源極區，該等源極區形成與該等體部區之p-n接面；

閘極電極，其與該等體部區相鄰地延伸但藉由一閘極介電質與之絕緣；

一含碳區域，其在該等體部區下方延伸於該半導體區中。

2. 如申請專利範圍第1項之FET，其中該半導體區係進一步包含：

一基材，其上可供該含碳區域延伸；及

該第二傳導類型的一漂移區，其延伸於該含碳區域與該等體部區之間，其中該基材具有大於該漂移區者之一摻雜濃度。

3. 如申請專利範圍第2項之FET，其中該含碳區域係直接接觸於該基材且與該等體部區呈分隔。

4. 如申請專利範圍第1項之FET，其中各該閘極電極係配置在一與該等體部區相鄰地延伸且終止於該半導體區內之溝槽中。

5. 如申請專利範圍第4項之FET，其中各該溝槽進一步包括一配置於該閘極電極下方之屏蔽電極，該閘極及屏蔽電

- 極藉由一間電極介電層彼此絕緣。
6. 如申請專利範圍第4項之FET，其中各該溝槽包括一在該閘極電極下方沿著該溝槽底部延伸之厚底部介電質。
  7. 如申請專利範圍第1項之FET，其中該等閘極電極側向地延伸於該等半導體及體部區上方且重疊於該等源極區。
  8. 如申請專利範圍第4項之FET，其中該含碳區域整體延伸於該等溝槽下方。
  9. 如申請專利範圍第4項之FET，其中該含碳區域抵靠該等溝槽的側壁。
  10. 如申請專利範圍第1項之FET，其中該含碳區域為該第二傳導類型。
  11. 一種用於形成一場效電晶體(FET)之方法，包含：
    - 形成一含碳區域於一基材上方；
    - 形成一磊晶層於該含碳區域上方，該磊晶層具有比該基材更低的一摻雜濃度；
    - 將一第一傳導類型的一體部區形成於該磊晶層中，該磊晶層為一第二傳導類型，該體部區形成與該磊晶層之一p-n接面；
    - 將閘極電極形成為與該等體部區相鄰但呈絕緣；及
    - 將該第二傳導類型的源極區形成於該等體部區中，該等源極區形成與該等體部區之p-n接面。
  12. 如申請專利範圍第11項之方法，其中該含碳區域被磊晶地形成。
  13. 如申請專利範圍第11項之FET，其中該含碳區域直接接

觸於該基材。

14. 如申請專利範圍第11項之FET，其中該含碳區域為該第二傳導類型。

15. 如申請專利範圍第11項之FET，其中該含碳區域中的碳具有一高斯輪廓(Gaussian profile)。

16. 如申請專利範圍第11項之FET，進一步包含：

形成延伸至該半導體區中之溝槽，該等溝槽係容置有該等閘極電極。

17. 如申請專利範圍第16項之方法，進一步包含：

形成該等閘極電極之前：

形成一用以襯墊於各該溝槽的下側壁及底部之屏蔽介電層；

形成一屏蔽電極於各該溝槽的一下部中；及

形成一間電極介電層於該屏蔽電極上方之各該溝槽中。

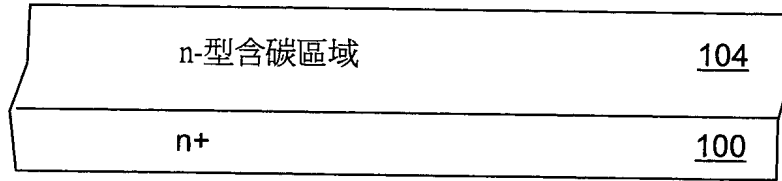
18. 如申請專利範圍第16項之方法，進一步包含：

形成該閘極電極之前，形成一沿著該溝槽底部延伸之厚底部介電質。

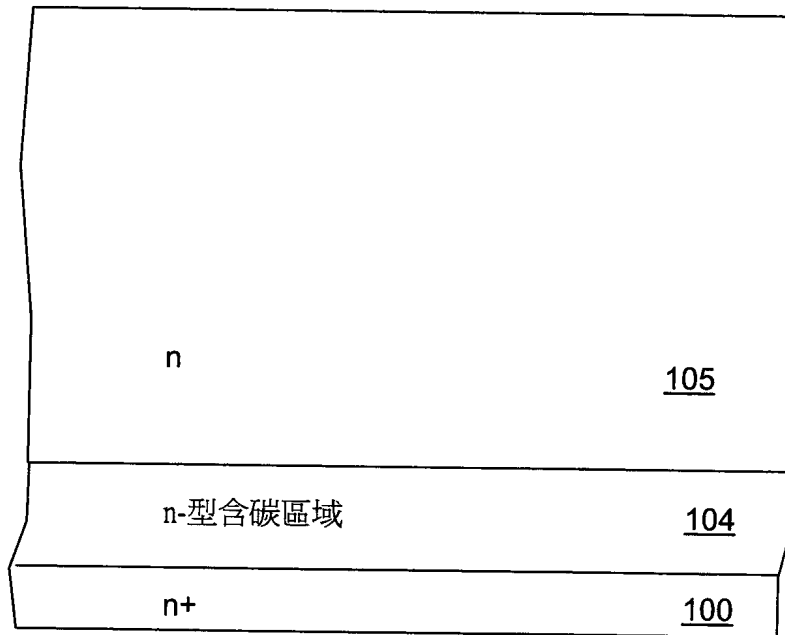
19. 如申請專利範圍第11項之方法，其中該等閘極電極側向地延伸於該半導體及體部區上方且重疊於該等源極區。

20. 如申請專利範圍第16項之方法，其中該含碳區域整體延伸於該等溝槽下方。

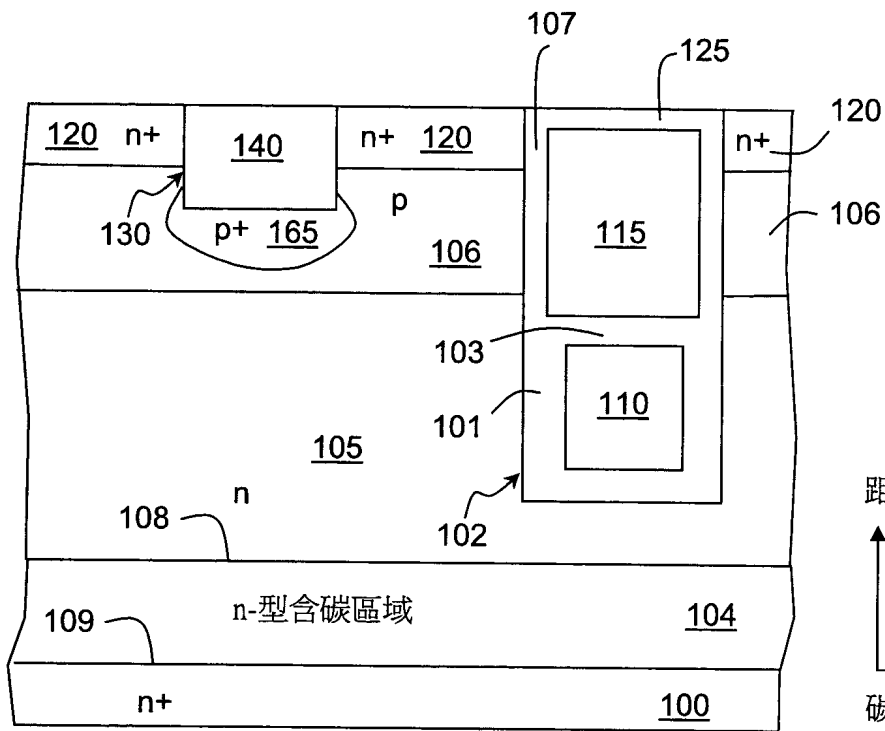
21. 如申請專利範圍第16項之方法，其中該等溝槽延伸至該含碳區域中。



第 1A 圖

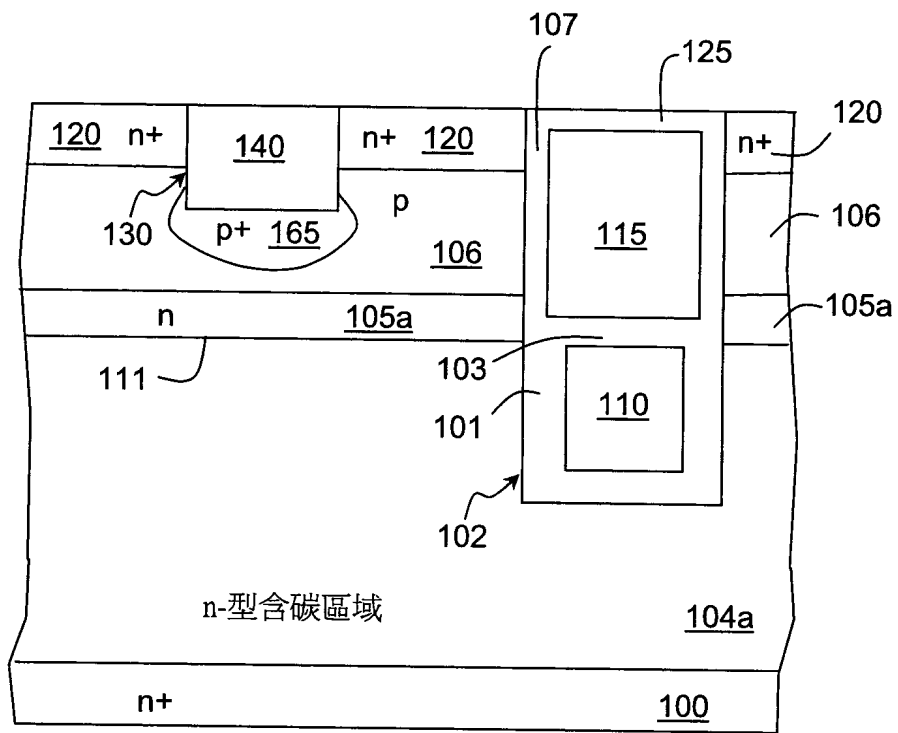


第 1B 圖

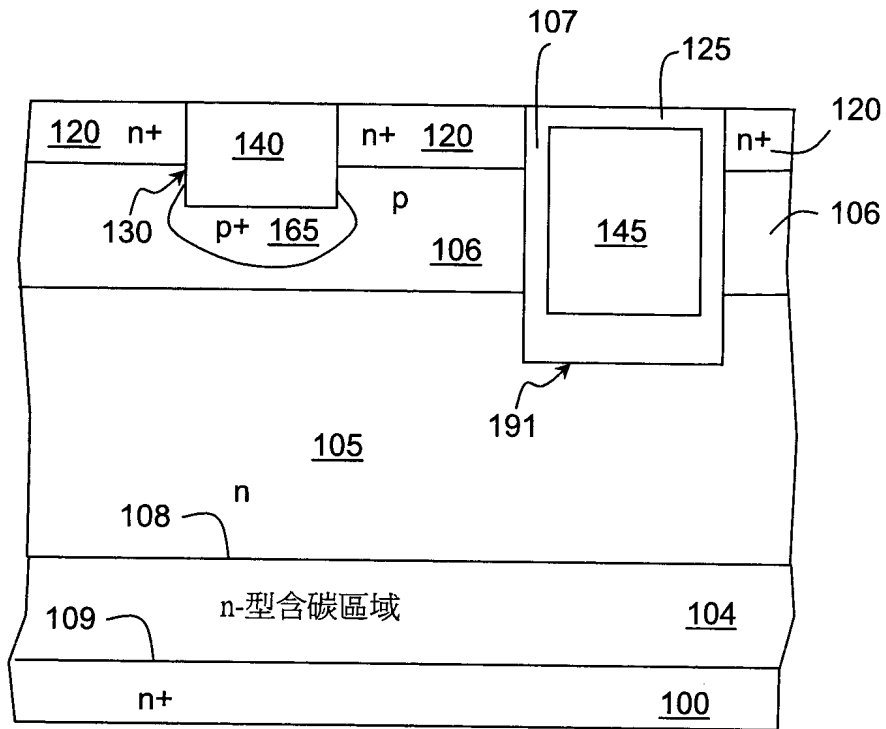


第 1C 圖

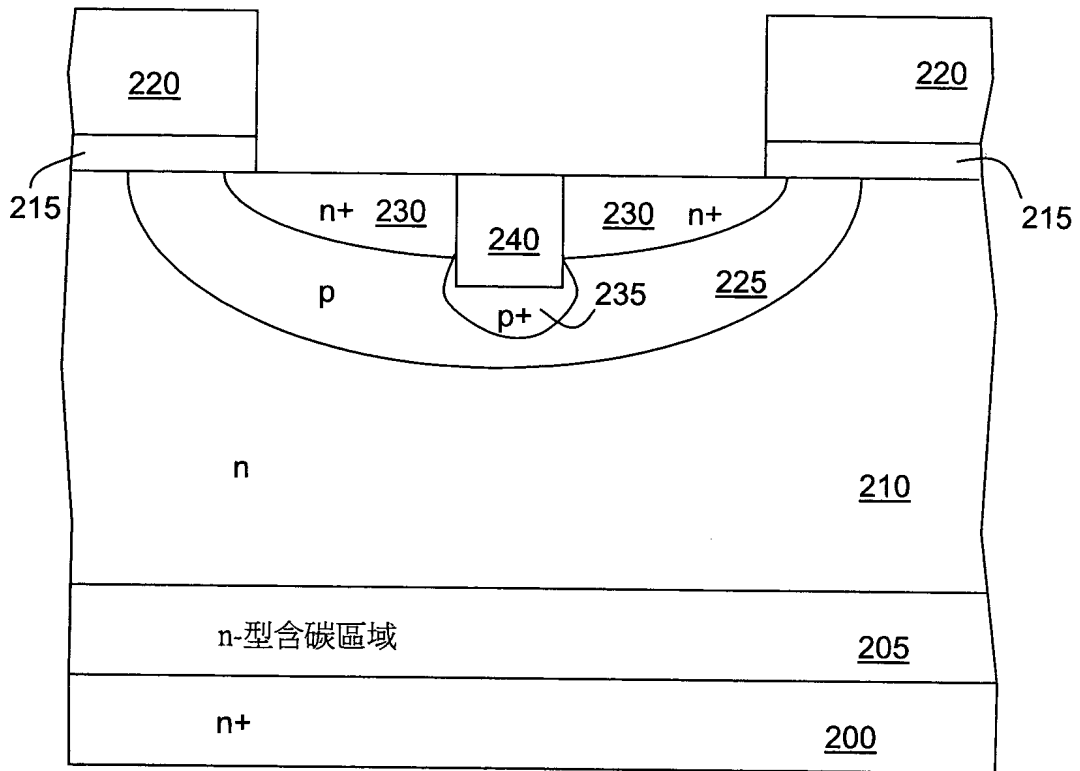
第 1D 圖



第 2 圖

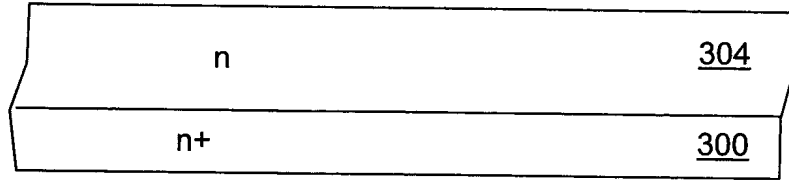


第 3 圖

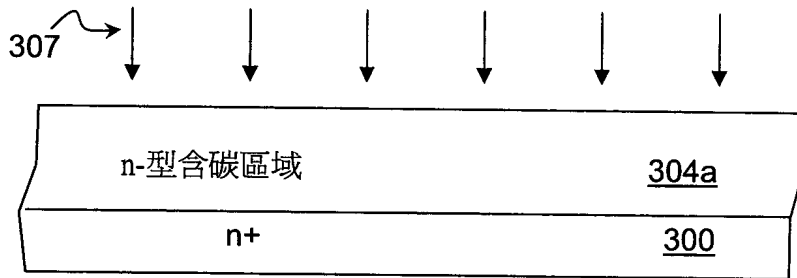


第 4 圖

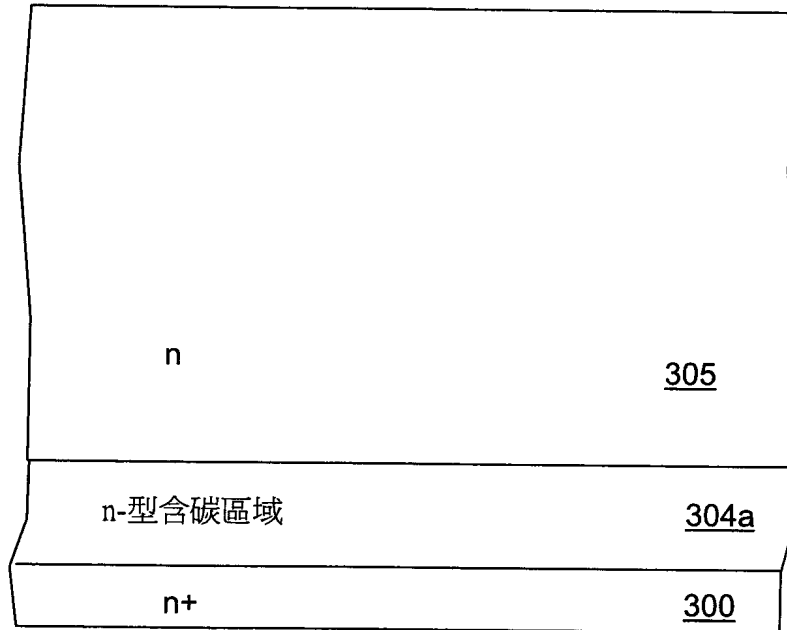
6/7



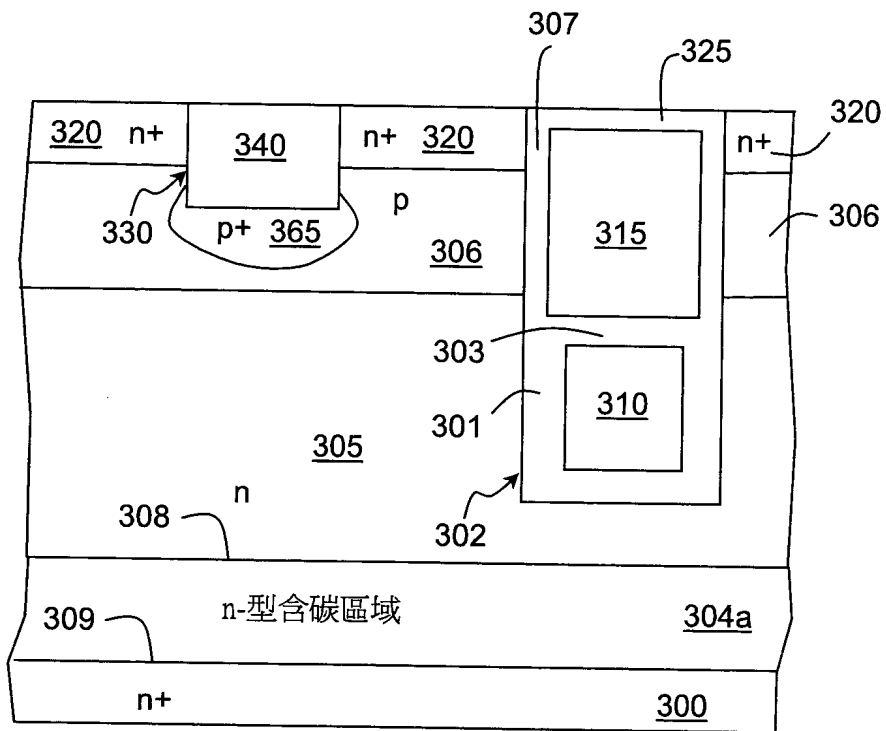
第 5A 圖



第 5B 圖



第 5C 圖



第 5D 圖

**四、指定代表圖：**

(一)本案指定代表圖為：第 ( 1C ) 圖。

(二)本代表圖之元件符號簡單說明：

100…基材	108…含碳層104的頂表面
101…屏蔽介電層	109…含碳層104的底表面
102…溝槽	110…屏蔽電極
103…間電極介電質	115…閘極電極
104…含碳層	120…源極區
105…n-型磊晶層	125…介電層
106…p-型體部區	130…接觸開口
107…閘極介電層	165…重體部區

**五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**