



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2017년07월31일
 (11) 등록번호 10-1763460
 (24) 등록일자 2017년07월25일

- (51) 국제특허분류(Int. Cl.)
H01L 33/22 (2010.01) *H01L 33/32* (2010.01)
- (21) 출원번호 10-2014-7025962
- (22) 출원일자(국제) 2013년03월29일
 심사청구일자 2014년09월18일
- (85) 번역문제출일자 2014년09월17일
- (65) 공개번호 10-2014-0133867
- (43) 공개일자 2014년11월20일
- (86) 국제출원번호 PCT/JP2013/059635
- (87) 국제공개번호 WO 2013/150984
 국제공개일자 2013년10월10일
- (30) 우선권주장
 JP-P-2012-084208 2012년04월02일 일본(JP)
 (뒷면에 계속)
- (56) 선행기술조사문헌
 JP2005354020 A*

*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 11 항

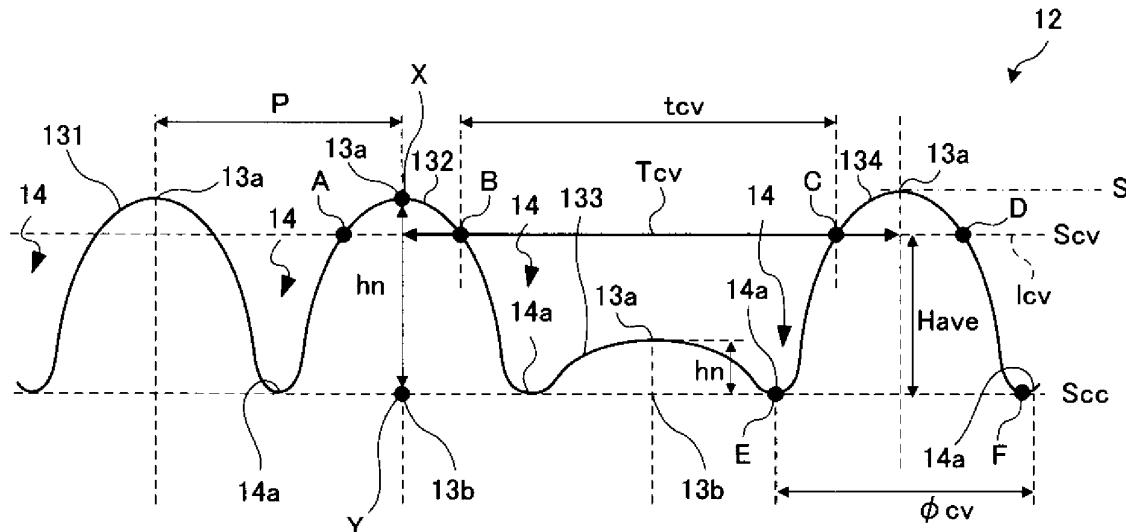
심사관 : 김동우

(54) 발명의 명칭 광학 기판, 반도체 발광 소자 및 반도체 발광 소자의 제조 방법

(57) 요 약

광학 기판(1)은, 독립된 복수의 볼록부(131~134)와, 각 볼록부(131~134) 사이에 형성된 오목부(14)를 포함하는 요철 구조(12)가, 표면에 형성되어 있다. 요철 구조(12)의 인접하는 볼록부(131~134) 사이의 평균 간격(Pave)이, $50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$ 를 만족하며, 또한, 평균 볼록부 높이(Have)에 대하여 $0.6 \text{ h} \geq hn \geq 0 \text{ h}$ 를 만족하는 볼록부 높이(hn)를 갖는 볼록부(133)가, $1/10000 \leq Z \leq 1/5$ 를 만족하는 확률(Z)로 존재한다. 광학 기판(1)을 반도체 발광 소자에 이용하면, 반도체층 중의 전위를 분산화하고 전위 밀도를 감소시킴으로써, 내부 양자 효율(IQE)을 개선하면서, 광산란에 의해 도파 모드를 해소하여 광 추출 효율(LEE)을 높이고, 반도체 발광 소자의 발광 효율이 향상된다.

대 표 도 - 도9



(30) 우선권주장

JP-P-2012-103489	2012년04월27일	일본(JP)
JP-P-2012-103490	2012년04월27일	일본(JP)
JP-P-2012-227295	2012년10월12일	일본(JP)
JP-P-2012-267377	2012년12월06일	일본(JP)
JP-P-2012-267488	2012년12월06일	일본(JP)
JP-P-2012-280241	2012년12월21일	일본(JP)

명세서

청구범위

청구항 1

기판파, 상기 기판의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서,

상기 요철 구조 중 적어도 일부의 영역은, 서로 이격되어 배치된 복수의 볼록부를 가지고, 상기 복수의 볼록부는 삼각 격자형, 사각 격자형, 육방 격자형, 또는 이들 배열의 격자형수가 규칙적으로 변동하는 배열이며, 상기 복수의 볼록부는, 제1 높이를 갖는 복수의 제1 볼록부와, 상기 제1 높이보다 낮은 제2 높이를 갖는 복수의 제2 볼록부를 포함하고,

상기 제1 볼록부는, 상기 제2 볼록부를 개재하지 않고 적어도 1개의 다른 제1 볼록부와 인접하고,

인접하는 상기 제1 볼록부 사이의 평균 간격(Pave)이, 하기 식(1)을 만족하며,

식(1)

$$50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$$

상기 제2 볼록부는, 상기 요철 구조의 평균 볼록부 높이(Have)에 대하여 하기 식(2)의 관계를 만족하는 볼록부 높이(hn)를 가짐과 동시에, 상기 요철 구조에 있어서 하기 식(3)을 만족하는 확률(Z)로 존재하는 것을 특징으로 하는 광학 기판:

식(2)

$$0.6 \text{ Have} \geq hn > 0$$

식(3)

$$1/10000 \leq Z \leq 1/5.$$

청구항 2

제1항에 있어서, 상기 영역이, 상기 복수의 볼록부만으로 구성됨과 동시에, 상기 확률(Z)이 1/1000 이상 1/10 이하를 만족하는 것을 특징으로 하는 광학 기판.

청구항 3

제2항에 있어서, 상기 제2 볼록부를 사이에 두고 인접하는 제1 볼록부 사이의 평균 거리(Tcv-ave)와, 상기 인접하는 제1 볼록부의 평균 간격(Pave)이, 하기 식(4)의 관계를 만족하는 것을 특징으로 하는 광학 기판:

식(4)

$$1.0 \text{ Pave} < \text{Tcv-ave} \leq 11 \text{ Pave}.$$

청구항 4

기판파, 상기 기판의 일주면(一主面) 상의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서,

상기 요철 구조 중 적어도 일부의 영역은, 서로 이격되어 배치된 복수의 오목부를 가지고, 상기 복수의 오목부는 삼각 격자형, 사각 격자형, 육방 격자형, 또는 이들 배열의 격자형수가 규칙적으로 변동하는 배열이며, 상기 복수의 오목부는, 제1 깊이를 갖는 복수의 제1 오목부와, 상기 제1 깊이보다 얕은 제2 깊이를 갖는 복수의 제2 오목부를 포함하고,

상기 제1 오목부는, 상기 제2 오목부를 개재하지 않고 적어도 1개의 다른 제1 오목부와 인접하고,

인접하는 상기 제1 오목부 사이의 평균 간격(Pave)이, 하기 식(5)을 만족하며, 또한,

식(5)

$50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$

상기 제2 오목부는, 상기 요철 구조의 평균 오목부 깊이(Dave)에 대하여 하기 식(6)의 관계를 만족하는 오목부 깊이(dn)를 가짐과 동시에, 상기 요철 구조에 있어서 하기 식(7)을 만족하는 확률(Z)로 존재하는 것을 특징으로 하는 광학 기판:

식(6)

$$0.6 \text{ Dave} \geq dn > 0$$

식(7)

$$1/10000 \leq Z \leq 1/5.$$

청구항 5

제4항에 있어서, 상기 영역은, 상기 복수의 오목부만으로 구성됨과 동시에, 상기 확률(Z)이 $1/1000$ 이상 $1/10$ 이하를 만족하는 것을 특징으로 하는 광학 기판.

청구항 6

제5항에 있어서, 상기 제2 오목부를 사이에 두고 인접하는 제1 오목부 사이의 평균 거리(Tcc-ave)와, 상기 인접하는 제1 오목부의 평균 간격(Pave)이, 하기 식(8)의 관계를 만족하는 것을 특징으로 하는 광학 기판:

식(8)

$$1.0 \text{ Pave} < \text{Tcc-ave} \leq 11 \text{ Pave}.$$

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

제1항 내지 제6항 중 어느 한 항에 기재된 광학 기판을, 적어도 하나 이상 구성에 포함하는 것을 특징으로 하는 반도체 발광 소자.

청구항 22

제1항 내지 제6항 중 어느 한 항에 기재된 광학 기판의 요철 구조면 상에 적어도 제1 반도체층, 발광 반도체층 및 제2 반도체층이 이 순서로 적층된 것을 특징으로 하는 반도체 발광 소자.

청구항 23

제22항에 있어서, 상기 기판 또는, 상기 기판 본체 상에 별도의 기재를 형성한 헤테로 구조의 기판에 있어서, 상기 기판 본체가 사파이어, SiC, Si, 스피넬 또는 질화물 반도체로 이루어지는 것을 특징으로 하는 반도체 발광 소자.

청구항 24

제23항에 있어서, 상기 제1 반도체층, 상기 발광 반도체층 및 상기 제2 반도체층이 III-V족계 반도체인 것을 특징으로 하는 반도체 발광 소자.

청구항 25

제24항에 있어서, 상기 제1 반도체층, 상기 발광 반도체층 및 상기 제2 반도체층이 GaN계 반도체인 것을 특징으로 하는 반도체 발광 소자.

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

발명의 설명

기술 분야

[0001] 본 발명은, 광학 기판, 반도체 발광 소자 및 반도체 발광 소자의 제조 방법에 관한 것이다. 보다 상세하게는, 표면에 요철 구조가 형성되어 있는 광학 기판 및, 그것을 이용한 반도체 발광 소자와 그 제조 방법, 및 이들을 적합하게 관리하는 방법에 관한 것이다.

배경기술

[0002] 최근, OLED, 형광체, LED 등의 반도체 발광 소자에서의 효율을 향상시키기 위해, 반도체 발광 소자로부터의 광 추출 효율의 개선이 검토되고 있다. 이러한 반도체 발광 소자는, 발광부를 내부에 포함하는 고굴절률 영역이 저굴절률 영역에 의해 끼워지는 구성을 갖는다. 이 때문에, 반도체 발광 소자의 발광부에서 발생한 발광광은 고굴절률 영역 내부를 도파하는 도파 모드가 되고, 고굴절률 영역 내부에 가두어지고, 도파 과정에서 흡수되고 열이 되어 감쇠한다. 이와 같이, 반도체 발광 소자에 있어서는, 발광광을 반도체 발광 소자의 외부로 추출할 수 없어, 광 추출 효율이 크게 감소하는 문제가 있다.

[0003] LED 소자의 경우, 이하에 설명하는 바와 같이, 광 추출 효율(LEE)과 내부 양자 효율(IQE) 혹은, 광 추출 효율(LEE)과 전자 주입 효율(EIE)을 동시에 개선함으로써, 고효율의 LED 소자를 제조할 수 있다.

[0004] 청색 LED로 대표되는 GaN계 반도체 소자는, 단결정 기판 상에 에피택셜 성장에 의해 n형 반도체층, 발광층, p형 반도체층을 적층하여 제조된다. 단결정 기판으로는 일반적으로 사파이어 단결정 기판이나 SiC 단결정 기판이 이용된다. 그러나, 사파이어 결정과 GaN계 반도체 결정 사이에는 격자 부정합이 존재하기 때문에, GaN계 반도체 결정 내부에 전위가 발생한다(예컨대, 비특허문현 1 참조). 이 전위 밀도는, 1×10^9 개/cm²에 달한다. 이 전위에 의해, LED의 내부 양자 효율, 즉 반도체의 발광하는 효율이 낮아지고, 결과적으로 외부 양자 효율이 저하된다.

[0005] 또한, GaN계 반도체층의 굴절률은 사파이어 기판보다 크다. 이 때문에, 반도체 발광층 내에서 발생한 광은, 사파이어 기판과 GaN계 반도체층의 계면으로부터 임계각 이상의 각도로는 출사되지 않는다. 즉, 도파 모드를 형성하고, 도파 과정에서 열이 되어 감쇠한다. 이 때문에, 광 추출 효율이 낮아지고, 결과적으로 외부 양자 효율이 낮아진다. 또한, 단결정 기판으로서 굴절률이 매우 큰 SiC 기판을 사용한 경우, SiC 기판과 공기층의 계면으로부터 임계각 이상의 각도로의 출광은 생기지 않기 때문에, 사파이어 기판을 사용한 경우와 마찬가지로, 도파 모드를 생성하여, 광 추출 효율(LEE)이 저하된다.

[0006] 즉, 반도체 결정 내부의 전위 결함에 의해 내부 양자 효율이 저하되며, 또한 도파 모드 형성에 의해 광 추출 효율이 저하되기 때문에, LED의 외부 양자 효율이 크게 저하된다.

[0007] 그래서, 단결정 기판 상에 요철 구조를 형성하고, 반도체 결정층에서의 광의 도파 방향을 바꾸어, 광 추출 효율을 높이는 기술이 제안되어 있다(예컨대, 특허문현 1 참조).

[0008] 또한, 단결정 기판에 형성하는 요철 구조의 크기를 나노 사이즈로 하고, 요철 구조의 패턴을 랜덤 배치로 한 기술이 제안되어 있다(예컨대, 특허문현 2 참조). 또, 단결정 기판에 형성하는 패턴 사이즈가 나노 사이즈이면, 마이크로 사이즈의 패턴에 비해, LED의 발광 효율이 향상되는 것이 보고되어 있다(예컨대, 비특허문현 2 참조).

[0009] 또한, 전자 주입 효율(EIE)을 향상시키기 위해, p형 반도체층의 상면에 요철 구조를 형성하고, 투명 도전막과의 콘택트 저항을 저감시키는 GaN계 반도체 발광 소자가 제안되어 있다(특허문현 3 참조).

선행기술문헌

특허문헌

[0010] (특허문현 0001) 특허문현 1 : 일본 특허 공개 제2003-318441호 공보

(특허문현 0002) 특허문현 2 : 일본 특허 공개 제2007-294972호 공보

(특허문현 0003) 특허문현 3 : 일본 특허 공개 제2005-259970호 공보

비특허문헌

(비특허문현 0001) 비특허문현 1 : IEEE photo. Tech. Lett., 20, 13(2008)

(비)특허문헌 0002) 비특허문헌 2 : J. Appl. Phys., 103, 014314(2008)

발명의 내용

해결하려는 과제

[0012] 그런데, LED의 발광 효율을 나타내는 외부 양자 효율(EQE ; External Quantum Efficiency)을 결정하는 요인으로는, 전자 주입 효율(EIE ; Electron Injection Efficiency), 내부 양자 효율(IQE ; Internal Quantum Efficiency) 및 광 추출 효율(LEE ; Light Extraction Efficiency)을 들 수 있다. 이 중, 내부 양자 효율(IQE)은, GaN계 반도체 결정의 결정 부정합에서 기인하는 전위 밀도에 의존한다. 광 추출 효율(LEE)은, 단결정 기판에 형성된 요철 구조에 의한 광산란에 의해, GaN계 반도체 결정층 내부의 도파 모드를 봉괴시킴으로써 개선된다. 또한, 전자 주입 효율(EIE)은, p형 반도체층과 ITO, ZnO, In₂O₃, SnO₂ 등의 산화물로 구성된 투명 도전막과의 계면 저항을 저감시킴으로써 개선된다. 특히, ITO의 투명 도전 재료는 n형 도전체이기 때문에, p형 반도체층과의 계면에서 쇼트키 장벽을 형성하기 쉽고, 이에 따라 오믹성이 저하되고, 콘택트 저항이 증가하기 쉽다. 그 때문에, p형 반도체층과의 계면에 요철 구조를 형성하고, 접촉 면적을 증가시켜, 오믹 콘택트를 향상시킴으로써 개선된다. 즉, 단결정 기판에 형성하는 요철 구조의 효과로는, (1) 반도체 결정 내의 전위 저감에 의한 내부 양자 효율(IQE)의 개선, (2) 도파 모드를 해소하는 것에 의한 광 추출 효율(LEE)의 개선, 및 (3) 오믹 콘택트 향상에 의한 전자 주입 효율(EIE)의 향상의 3가지를 들 수 있다.

[0013] 그러나, 특허문헌 1에 기재된 기술에서는, (2)의 효과에 의한 광 추출 효율(LEE)의 개선은 이루어지지만, (1) 반도체 결정 내의 전위 저감의 효과는 적다. 단결정 기판 표면에 요철을 형성함으로써 전위 결함이 감소하는 이유는, 요철에 의해 반도체 결정층의 화학 증착(CVD)의 성장 모드가 흐트러지고, 반도체 결정층의 성장에 따라 발생하는 전위가 서로 충돌하여 소멸하기 때문이다. 그 때문에, 전위 밀도에 상당하는 만큼의 요철이 존재하면 전위 감소에는 효과적이지만, 전위 밀도보다 적은 요철의 수로는, 전위 저감의 효과는 한정된다. 예컨대, 전위 밀도 1×10^9 개/cm²는, 나노 오더로 환산하면 10 개/ μm^2 에 상당하고, 전위 밀도 1×10^8 개/cm²는, 1 개/ μm^2 에 상당한다. 5 $\mu\text{m} \times 5 \mu\text{m}$ (□5 μm)에 2개 정도 요철을 형성하면, 요철 밀도는, 0.08×10^8 개/cm²가 되고, 500 nm × 500 nm(□500 nm)에 2개 정도 요철을 형성하면, 요철 밀도는, 8×10^8 개/cm²가 된다. 이와 같이, 요철의 사이즈를 나노 오더의 간격으로 하면, 전위 밀도의 저감에 큰 효과가 있기 때문에, 내부 양자 효율(IQE)의 개선에 유효하다.

[0014] 그러나, 요철의 밀도가 조밀해지면, 광에 대한 산란 효과가 감소하여, (2)의 도파 모드 해소의 효과가 감소한다. LED의 발광 파장은 가시광역이고, 특히 백색 LED에 사용되는 GaN계 LED의 발광 파장은, 450 nm~500 nm이다. 충분한 광산란 효과를 얻기 위해서는, 요철의 사이즈는 파장의 2배~20배 정도가 바람직하고, 나노 오더로는 효과가 적다.

[0015] 또한, 특허문헌 3에 기재된 기술에서는, 요철 구조의 간격 및 깊이를 나노미터 오더로 할 필요가 있어, 형성한 요철 구조에 의한 광 추출 효율(LEE)의 개선은 충분하지 않았다. 이것은, p형 반도체층의 두께를, 그 흡수 계수의 크기로부터 수백 nm 정도로 할 필요가 있고, 필연적으로, 요철 구조의 크기와 동등한 오더가 되기 때문이다. 한편, LED의 발광 파장은 가시광 범위(450 nm~750 nm)이고, 파장과 동일한 정도의 사이즈의 요철 구조에서는, 그 광 추출 효율(LEE)은 낮아지는 문제가 있었다.

[0016] 이와 같이, 종래의 기술에서는, LED의 발광 효율에 대한 3가지 효과, (1) 반도체 결정 내의 전위의 분산화와 전위 밀도의 저감에 의한 내부 양자 효율(IQE)의 개선, (2) 광산란에 의해 도파 모드를 해소하는 것에 의한 광 추출 효율(LEE)의 개선, 및 (3) 오믹 콘택트 향상에 의한 전자 주입 효율(EIE)의 향상 중, 반도체 발광 소자에서의 요철 구조의 효과(역할)로서, (1)과 (2) 및, (2)와 (3)은 서로 트레이드 오프의 관계에 있어, 반드시 최적의 구조를 실현할 수는 없었다. 즉, 종래의 기술에 있어서는, 내부 양자 효율(IQE)을 향상시킬수록, 광 추출 효율(LEE)의 개선 효과는 적어지고, 전자 주입 효율(EIE)을 향상시킬수록, 광 추출 효율(LEE)의 개선 효과는 작아진다는 과제가 있었다.

[0017] 본 발명은, 이러한 점을 감안하여 이루어진 것으로, 서로 트레이드 오프가 되어 온 LED 소자의 광 추출 효율(LEE)의 향상과 내부 양자 효율(IQE)의 개선, 혹은 광 추출 효율(LEE)의 향상과 전자 주입 효율(EIE)의 향상을 동시에 해결할 수 있는 광학 기판 및 반도체 발광 소자와 그 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0018] 본 발명의 광학 기판은, 기판과, 상기 기판의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서, 상기 요철 구조 중 적어도 일부의 영역은, 서로 이격되어 배치된 복수의 볼록부를 가짐과 동시에, 상기 복수의 볼록부는, 제1 높이를 갖는 복수의 제1 볼록부와, 상기 제1 높이보다 낮은 제2 높이를 갖는 복수의 제2 볼록부를 포함하고, 인접하는 상기 제1 볼록부 사이의 평균 간격(Pave)이, 하기 식(1)을 만족하며, 또한, 상기 제2 볼록부는, 상기 요철 구조의 평균 볼록부 높이(Have)에 대하여 하기 식(2)의 관계를 만족하는 볼록부 높이(hn)를 가짐과 동시에, 상기 요철 구조에 있어서 하기 식(3)을 만족하는 확률(Z)로 존재하는 것을 특징으로 한다.
- [0019] 식(1)
- [0020] $50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$
- [0021] 식(2)
- [0022] $0.6 \text{ Have} \geq hn \geq 0$
- [0023] 식(3)
- [0024] $1/10000 \leq Z \leq 1/5$
- [0025] 본 발명의 광학 기판은, 기판과, 상기 기판의 일주면(一主面) 상의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서, 상기 요철 구조 중 적어도 일부의 영역은, 서로 이격되어 배치된 복수의 오목부를 가짐과 동시에, 상기 복수의 오목부는, 제1 깊이를 갖는 복수의 제1 오목부와, 상기 제1 깊이보다 얕은 제2 깊이를 갖는 복수의 제2 오목부를 포함하고, 인접하는 상기 제1 오목부 사이의 평균 간격(Pave)이, 하기 식(5)을 만족하며, 또한, 상기 제2 오목부는, 상기 요철 구조의 평균 오목부 깊이(Dave)에 대하여 하기 식(6)의 관계를 만족하는 오목부 깊이(dn)를 가짐과 동시에, 상기 요철 구조에 있어서 하기 식(7)을 만족하는 확률(Z)로 존재하는 것을 특징으로 한다.
- [0026] 식(5)
- [0027] $50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$
- [0028] 식(6)
- [0029] $0.6 \text{ Dave} \geq dn \geq 0$
- [0030] 식(7)
- [0031] $1/10000 \leq Z \leq 1/5$
- [0032] 이를 구성에 의하면, 요철 구조의 평균 간격(Pave)이, 종래의 마이크로 구조보다 미세하기 때문에, (1) 반도체 결정 내의 전위의 분산화와 전위 밀도의 저감에 의해 내부 양자 효율(IQE)을 개선하는 것이 가능해진다. 또는, (3) 요철 구조의 비표면적을 크게 할 수 있기 때문에, ITO 등의 투명 도전 재료와 p형 반도체층의 계면에 형성되는 쇼트키 장벽에 의한 오믹성의 저하를 개선하고, 오믹 콘택트를 향상시켜, 전자 주입 효율(EIE)을 향상시킬 수 있다.
- [0033] 또한, 요철 구조를 구성하는 복수의 제1 볼록부 또는 오목부의 높이 또는 깊이는 균일하지 않고, 곳곳에, 유의적으로 상이한 높이 또는 깊이를 갖는 제2 볼록부 또는 제2 오목부가 소정의 확률로 존재하기 때문에, 제2 볼록부 또는 제2 오목부의 위치에 있어서 도파 모드를 흐트러뜨리는 모드의 수가 증가하고, (2) 광학적 산란성(광회절 또는 광산란)을 발휘하는 것이 가능해져, 광 추출 효율(LEE)도 동시에 개선할 수 있다. 즉, 내부 양자 효율(IQE)과 광 추출 효율(LEE) 혹은, 전자 주입 효율(EIE)과 광 추출 효율(LEE)을 동시에 향상시킬 수 있기 때문에, LED의 외부 양자 효율(EQE)을 향상시키는 것이 가능해진다.
- [0034] 특히, 평균 간격(Pave)이 1500 nm 이하인 것에 의해, 요철 구조의 밀도를 크게 할 수 있다. 이에 따라, (1) LED 소자의 반도체 결정층 내부에 생기는 전위를 분산화할 수 있고, 국소적 및 거시적인 전위 밀도를 저감시키는 것이 가능해진다. 그 결과, 내부 양자 효율(IQE)을 향상시킬 수 있다. 또한, 요철 구조의 높이를 수백 나노미터로 한정한 경우에도 비표면적을 크게 할 수 있기 때문에, (3) ITO 등의 투명 도전 재료와 p형 반도체층의 계면에 형성되는 쇼트키 장벽에 의한 오믹성의 저하를 개선하고, 오믹 콘택트를 향상시킬 수 있기 때문에, 전자 주입

효율(EIE)을 향상시킬 수 있다.

[0035] 한편, 평균 간격(Pave)이 50 nm 이상이며, 또한, 유의적으로 상이한 높이 또는 깊이를 갖는 제2 볼록부 또는 제2 오목부를 소정의 확률로 포함함으로써, 도파광을 흐트러뜨리는 모드의 수가 증가하고, LED 소자의 발광광에 대하여 광학적 산란성(광회절 혹은 광산란)을 부여할 수 있기 때문에, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0036] 또한, 제2 볼록부 또는 제2 오목부에 따른 광학 현상(광회절 혹은 광산란)을 더욱 적용하는 것이 가능해진다. 바꾸어 말하면, 광학적 산란성(광회절 혹은 광산란)의 도파 모드에 대한 모드수를 증가시킬 수 있기 때문에, 도파 모드의 흐트러짐의 정도가 커지고, 광 추출 효율(LEE)은 크게 향상된다. 한편, LED 소자 내의 발광광의 파장이 요철 구조에 비해 충분히 큰 경우, 발광광으로부터 본 요철 구조는 유효 매질 근사에 의해 평균화된다. 이 때문에, 광 추출 효율(LEE)의 큰 개선은 기대할 수 없다. 그러나, 제2 볼록부 또는 제2 오목부를 가짐으로써, 평균화된 굴절률에 흐트러짐을 갖게 하는 것이 가능해진다. 이 때문에, 평균화된 굴절률의 흐트러짐에 따른 광학 현상(광회절 혹은 광산란)을 발생하는 것이 가능해져, 도파 모드는 흐트러지고, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0037] 즉, 요철 구조의 평균 간격(Pave)이 상기 범위를 만족함으로써, 요철 구조의 밀도가 커지기 때문에, 내부 양자 효율(IQE)이 향상된다. 또한, 요철 구조의 비표면적이 커지기 때문에, 전자 주입 효율(EIE)이 향상된다. 한편, 요철 구조를 미세하게 하는 것은, 광학적 산란 효과를 감소시키기 때문에, 도파 모드를 흐트러뜨리는 효과를 감소시킨다. 그러나, 제2 볼록부 또는 제2 오목부를 소정의 확률로 포함함으로써, 제2 볼록부 또는 제2 오목부에 따른 새로운 광학 현상(광회절 혹은 광산란)을 적용하는 것이 가능해져, 내부 양자 효율(IQE)의 향상을 유지한 상태 혹은 전자 주입 효율(EIE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 또, 반도체 발광 소자의 누설 전류도 억제할 수 있다.

[0038] 본 발명의 광학 기판은, 기판과, 상기 기판의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서, 상기 요철 구조 중 적어도 일부분은, 서로 이격되어 배치된 복수의 볼록부를 가짐과 동시에, 상기 복수의 볼록부 중 적어도 하나의 볼록부는, 표면에 적어도 1 이상의 볼록형체 또는 오목형체를 구비하는 특이 볼록부이며, 또한, 상기 요철 구조의 평균 간격(Pave)은, 1.5 μm 이상 10 μm 이하인 것을 특징으로 한다.

[0039] 이 구성에 의하면, 우선 요철 구조의 평균 간격(Pave)이 1.5 μm 이상 10 μm 이하인 점에서, 반도체 발광 소자의 발광광으로부터 보아 요철 구조를 구성하는 볼록부의 크기가 커진다. 즉, 광산란 혹은 광선 추적성이 크게 발현되기 때문에, 광 추출 효율(LEE)이 향상된다. 다음으로, 요철 구조가 복수의 볼록부에 의해 구성되는 점에서, 요철 구조의 오목부 바닥부로부터 반도체 결정층을 성장시키는 것이 가능해지고, 반도체 결정층의 성장성을 안정화할 수 있다. 여기서, 요철 구조를 구성하는 복수의 볼록부 군 중에, 특이 볼록부가 포함된다. 이와 같이, 복수의 볼록부 군 중에 특이 볼록부가 포함되어 있기 때문에, 특이 볼록부의 표면의 볼록형체 또는 오목형체에 의해, 반도체 결정층의 성장 모드가 흐트러지고, 이에 따라 반도체 결정층 중의 전위가 저감하여, 내부 양자 효율(IQE)이 향상된다. 이 결과, 광 추출 효율(LEE)과 내부 양자 효율(IQE)을 동시에 향상시킬 수 있다.

[0040] 본 발명의 광학 기판은, 기판 본체와, 상기 기판 본체의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서, 상기 요철 구조는, 상기 기판 본체의 주면 상에 형성되고, 제1 평균 간격(PL)을 갖는 복수의 볼록부 및 오목부로 구성된 제1 요철 구조(L)와, 상기 제1 요철 구조(L)를 구성하는 상기 볼록부 및 상기 오목부의 적어도 한쪽의 표면 상에 형성되고, 제2 평균 간격(PS)을 갖는 복수의 볼록부 및 오목부로 구성된 제2 요철 구조(S)를 포함하고, 상기 제1 평균 간격(PL)과 상기 제2 평균 간격(PS)의 비율(PL/PS)은, 1 초과 2000 이하인 것을 특징으로 한다.

[0041] 본 발명의 광학 기판은, 기판 본체와, 상기 기판 본체의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서, 상기 요철 구조는, 상기 기판 본체의 주면 상에 형성되고, 제1 평균 간격(PS)을 갖는 복수의 볼록부 및 오목부로 구성된 제1 요철 구조(S)와, 상기 제1 요철 구조(S)의 표면 상에 상기 제1 요철 구조(S)가 일부 노출되도록 서로 이격되어 형성되고, 제2 평균 간격(PL)을 갖는 복수의 볼록부로 구성된 제2 요철 구조(L)를 포함하고, 상기 제1 평균 간격(PS)과 상기 제2 평균 간격(PL)의 비율(PL/PS)은, 1 초과 2000 이하인 것을 특징으로 한다.

[0042] 이들 구성에 의하면, 하나의 요철 구조면 내에서, 내부 양자 효율(IQE)을 개선하는 요철 구조와 광 추출 효율(LEE)을 개선하는 요철 구조를, 소정의 배치 관계로 조합할 수 있다. 이 때문에, 쌍방의 기능을 동시에 발현 가능해진다. 즉, 고밀도의 요철 구조와 체적 변화가 큰 요철 구조를 소정의 위치 관계로 형성함으로써, 고밀도의 요철 구조에 의해 내부 양자 효율(IQE)을 개선하고, 동시에 체적 변화가 큰 요철 구조에 의해 광 추출 효율

(LEE)을 향상시킬 수 있다.

[0043] 본 발명의 반도체 발광 소자는, 상기한 광학 기판을, 적어도 하나 이상 구성에 포함하는 것을 특징으로 한다.

[0044] 본 발명의 반도체 발광 소자는, 상기한 광학 기판의 요철 구조면 상에 적어도 제1 반도체층, 발광 반도체층 및 제2 반도체층이 이 순서로 적층된 것을 특징으로 한다.

[0045] 본 발명의 반도체 발광 소자의 제조 방법은, 상기한 광학 기판을 준비하는 공정과, 준비한 상기 광학 기판을 광학 검사하는 공정과, 광학 검사한 상기 광학 기판을 사용하여 반도체 발광 소자를 제조하는 공정을 구비하는 것을 특징으로 한다.

[0046] 이를 구성에 의하면, 내부 양자 효율(IQE)의 개선에 기여하는 미소한 요철 구조를 미리 평가하는 것이 가능해지기 때문에, 사전에 제조될 반도체 발광 소자의 성능 랭크를 예측하는 것이 가능해진다. 또한, 광학 기판의 요철 구조를 미리 검사·관리하는 것이 가능해지기 때문에, LED 소자 제조에 대한 수율을 향상시킬 수 있다.

발명의 효과

[0047] 본 발명에 의하면, 서로 트레이드 오프가 되어 온 LED 소자의 광 추출 효율(LEE)의 향상과 내부 양자 효율(IQE)의 개선, 혹은 광 추출 효율(LEE)의 향상과 전자 주입 효율(EIE)의 향상을 동시에 해결할 수 있는 광학 기판 및 반도체 발광 소자와 그 제조 방법을 제공할 수 있다.

도면의 간단한 설명

[0048] 도 1은, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자의 단면 모식도이다.

도 2는, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자의 다른 일례의 단면 모식도이다.

도 3은, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자의 다른 일례의 단면 모식도이다.

도 4는, 본 실시형태에 관련된 광학 기판의 단면 모식도이다.

도 5는, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자에서의 제2 볼록부의 존재 확률(Z)과 누설 전류의 관계를 나타내는 그래프이다.

도 6은, 본 실시형태에 관련된 광학 기판의 효과를 설명하기 위해, 표면 상에 반도체 결정층을 특이 성장시킨 광학 기판을 촬영한 전자 현미경 사진에 기초하여 작성한 선도이다.

도 7은, 제1 실시형태에 관련된 광학 기판(I)을 도시한 사시 모식도이다.

도 8은, 제2 실시형태에 관련된 광학 기판(II)를 도시한 사시 모식도이다.

도 9는, 도 7의 A 및 도 7의 B 중의 1점 쇄선 III-III을 따르는 수직 단면도이다.

도 10은, 도 8의 A 및 도 8의 B의 1점 쇄선 IV-IV를 따르는 수직 단면도이다.

도 11은, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다.

도 12는, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다.

도 13은, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다.

도 14는, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다.

도 15는, 본 실시형태에 관련된 광학 기판을 미세 요철면측으로부터 관찰하여 볼록부의 개수를 카운트할 때에 사용하는 영역을 도시한 모식도이다.

도 16은, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다.

도 17은, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다.

도 18은, 본 실시형태에 관련된 광학 기판을 미세 요철면측으로부터 관찰하여 볼록부의 개수를 카운트할 때에 사용하는 영역을 도시한 모식도이다.

도 19는, 본 실시형태에 관련된 광학 기판에서의 요철 구조 G와 비(非)G 영역의 관계를 나타내는 설명도이다.

도 20은, 본 실시형태에 관련된 광학 기판에서의 요철 구조 G 영역에 의해 만들어지는 윤곽 형상을 도시한 모식

도이다.

도 21은, 본 실시형태에 관련된 광학 기판을 표면으로부터 관찰한 상태를 도시한 평면 모식도이다.

도 22는, 본 실시형태에 관련된 광학 기판을 표면으로부터 관찰한 상태를 도시한 평면 모식도이다.

도 23은, 제1 실시형태에 관련된 광학 기판(I)의 제조 방법의 일례를 도시한 모식도이다.

도 24는, 본 발명의 참고예에 관련된 습식 애칭 내성이 있는 마스크를 사파이어 기판의 습식 애칭에 사용한 경우의 설명도이다.

도 25는, 본 실시형태에 관련된 적층체 마스크를 사파이어 기판의 습식 애칭에 사용한 경우의 설명도이다.

도 26은, 본 실시형태에 관련된 적층체 마스크를 사파이어 기판의 습식 애칭에 사용한 경우의 설명도이다.

도 27은, 본 실시형태에 관련된 사파이어 기판의 습식 애칭에 따라 체적이 감소하는 마스크를 사용한 경우의 설명도이다.

도 28은, 본 실시형태에 관련된 광학 기판의 제조 방법의 일례의 각 공정을 나타내는 설명도이다.

도 29는, 제3 실시형태에 관련된 광학 기판(III)에서의 특이 볼록부를 도시한 모식도이다.

도 30은, 제3 실시형태에 관련된 광학 기판(III)에서의 특이 볼록부를 도시한 모식도이다.

도 31은, 제3 실시형태에 관련된 광학 기판(III)에서의 특이 볼록부를 도시한 모식도이다.

도 32는, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 도시한 단면 개략도이다.

도 33은, 제4 실시형태에 관련된 반도체 발광 소자를 도시한 단면 개략도이다.

도 34는, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다.

도 35는, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다.

도 36은, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다.

도 37은, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다.

도 38은, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 요철 구조면측으로부터 본 상면도이다.

도 39는, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 요철 구조면측으로부터 본 상면도이다.

도 40은, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 요철 구조면측으로부터 본 상면도이다.

도 41은, 도 40 중에 도시한 간격(P)에 상당하는 선분 위치에서의 요철 구조의 단면 모식도이다.

도 42는, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 요철 구조면측으로부터 본 상면도이다.

도 43은, 도 42 중에 도시한 간격(P)에 상당하는 선분 위치에서의 요철 구조의 단면 모식도이다.

도 44는, 제4 실시형태에 관련된 광학 기판(IV)을 요철 구조면측으로부터 관찰한 경우의 상면도이다.

도 45는, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 도시한 단면 모식도이다.

도 46은, 제4 실시형태에 관련된 광학 기판(IV)에서의 요철 구조를 도시한 모식도이다.

도 47은, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 도시한 단면 모식도이다.

도 48은, 실시예 12에서 실시한 광학 기판의 제조 방법의 각 공정을 도시한 단면 모식도이다.

도 49는, 실시예 12에서 실시한 광학 기판의 제조 방법의 각 공정을 도시한 단면 모식도이다.

도 50은, 실시예 16에 관련된 광학 기판의 제조 방법의 각 공정을 도시한 단면 모식도이다.

발명을 실시하기 위한 구체적인 내용

[0049] 본 발명자들은, 요철 구조를 갖는 광학 기판에 있어서, 요철 구조 간격의 크기의 변경에 의해 반도체 결정 내의 전위를 분산화하고 전위 밀도를 저감시켜 내부 양자 효율(IQE)을 개선하는 것과, 광산란에 의해 도파 모드를 해소하여 광 추출 효율(LEE)을 개선하는 것이 트레이드 오프의 관계에 있는 것에 착안했다. 또한, 흡수에 의한 발

광광의 감쇠를 고려하면, 오믹 저항을 저하시키고 오믹 콘택트를 향상시키기 위해서는, 작은 간격의 미세한 요철 구조가 필요하지만, 간격이 작은 요철 구조에 있어서는 광 추출 효율(LEE)이 저하되는 것에 주목했다. 그리고, 본 발명자는, 요철 구조의 볼록부 또는 오목부의 간격을 소정 범위 내로 함과 동시에, 평균 볼록부 높이보다 볼록부 높이가 낮은 볼록부 또는 평균 오목부 깊이보다 오목부 깊이가 얕은 오목부가 소정의 확률로 존재하도록 요철 구조를 형성함으로써, 반도체 결정 내의 전위의 분산화와 전위 밀도의 저감에 의한 내부 양자 효율(IQE)의 개선과 광학적 산란성에 의한 도파 모드의 해소에 의한 광 추출 효율(LEE)의 개선, 또는, 오믹 콘택트의 향상에 의한 전자 주입 효율(EIE)의 개선과 광산란에 의한 도파 모드의 해소에 의한 광 추출 효율(LEE)의 개선을 함께 실현할 수 있는 것을 알아내고, 본 발명을 완성시키기에 이르렀다.

[0050] 이하, 본 발명의 실시형태에 관해, 첨부 도면을 참조하여 상세히 설명한다.

[0051] 우선, 본 발명에 관련된 광학 기판에 관해, 도면을 참조하여 상세히 설명한다. 본 발명의 광학 기판이란, 반도체 발광 소자와 인접하는 기판이고, 적어도 1층 이상의 n형 반도체층과 적어도 1층 이상의 p형 반도체층과 1층 이상의 발광층으로 구성되는 반도체 발광 소자의, n형 반도체층, 발광 반도체층 또는 p형 반도체층 중 어느 것에 인접하는 기판이다.

[0052] 예컨대, 도 1은, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자의 단면 모식도이다.

[0053] 도 1에 도시한 바와 같이, 반도체 발광 소자(100)에 있어서는, 광학 기판(101)의 일주면 상에 형성된 요철 구조(102) 상에 n형 반도체층(103), 발광 반도체층(104) 및 p형 반도체층(105)이 순차로 적층되어 있다. 또한, p형 반도체층(105) 상에는 투명 도전막(106)이 형성되어 있다. 또한, n형 반도체층(103) 표면에 캐소드 전극(107)이, 투명 도전막(106) 표면에 애노드 전극(108)이 각각 형성되어 있다. 또, 광학 기판(101) 상에 순차로 적층된 n형 반도체층(103), 발광 반도체층(104) 및 p형 반도체층(105)을, 적층 반도체층(110)이라고 한다.

[0054] 또, 도 1에 있어서는, 광학 기판(101)의 일주면 상에 형성된 요철 구조(102) 상에 반도체층(103, 104, 105)을 순차로 적층하고 있지만, 광학 기판(101)의 요철 구조(102)가 형성된 면과 상대되는 다른 일주면 상에 반도체층을 순차로 적층해도 좋다.

[0055] 도 2는, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자의 다른 일례의 단면 모식도이다. 도 2에 도시한 바와 같이, 반도체 발광 소자(200)에 있어서, 기판(201) 상에는, n형 반도체층(202), 발광 반도체층(203) 및 p형 반도체층(204)이 순차로 적층되어 있다. 또한, p형 반도체층(204) 상에는, p형 반도체층(204)과 접하는 일주면 상에 요철 구조(205)를 갖는 본 실시형태의 광학 기판인 투명 도전막(206)이 형성되어 있다. 또한, n형 반도체층(202) 표면에 캐소드 전극(207)이, 투명 도전막(206) 표면에 애노드 전극(208)이 각각 형성되어 있다.

[0056] 도 2에 있어서는, 투명 도전막(206)의 요철 구조(205)가 형성되는 주면은, p형 반도체층(204)과 인접하고 있지만, p형 반도체층(204)과 상대되는 주면에 형성해도 좋다.

[0057] 도 3은, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자의 다른 일례의 단면 모식도이다. 도 3에 도시한 바와 같이, 반도체 발광 소자(300)에 있어서는, 기판(301) 상에 n형 반도체층(302), 발광 반도체층(303), 및, 발광 반도체층(303)과 상대되는 주면 상에 요철 구조(305)가 형성된 본 발명의 광학 기판인 p형 반도체층(304)이 순차로 적층되어 있다. 기판(301)의 n형 반도체층(302)과 접하는 주면과는 반대측의 주면에 캐소드 전극(306)이, p형 반도체층(304) 표면에 애노드 전극(307)이 각각 형성되어 있다.

[0058] 도 1 내지 도 3에 도시한 반도체 발광 소자(100, 200, 300)는, 본 실시형태의 광학 기판을, 더블 헤테로 구조의 반도체 발광 소자에 적용한 예이지만, 적층 반도체층의 적층 구조는 이것에 한정되는 것은 아니다. 또한, 광학 기판(101, 201, 301)과 n형 반도체층(302) 사이에, 도시하지 않은 베퍼층을 형성해도 좋다.

[0059] 다음으로, 본 실시형태에 관련된 광학 기판의 구성에 관해 도면을 참조하여 설명한다. 도 4는, 본 실시형태에 관련된 광학 기판의 단면 모식도로, 도 4의 A는 광학 기판(400)의 한면이 요철 구조(401)를 구비하는 경우를, 도 4의 B는 광학 기판(400)의 양면이 요철 구조(401)를 구비하는 경우를 도시하고 있다. 도 4의 B에 도시한 바와 같이, 요철 구조(401)는 광학 기판(400)의 양면에 형성되어도 좋다. 여기서, 본 발명의 범위를 만족하는 요철 구조(401)는 적어도 광학 기판(400)의 한면에 형성되어 있으면 된다.

[0060] 본 실시형태에 관련된 광학 기판을 사용함으로써, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)과 광 추출 효율(LEE)이 동시에 향상되는 이유는 이하와 같다.

[0061] 내부 양자 효율(IQE)은, 광학 기판의 격자 상수와 반도체 결정층의 격자 상수의 부정합(격자 부정합)에 의해 발

생하는 전위에 의해 감소한다. 여기서, 광학 기판의 표면에 전위 밀도와 동일한 정도 이상의 밀도를 갖는 요철 구조를 형성한 경우, 반도체 결정층의 결정 성장 모드를 흐트러뜨리는 것이 가능해지고, 반도체 결정층 내의 전위를 요철 구조에 따라 분산화할 수 있다. 즉, 미시적으로도 거시적으로도 전위 밀도를 저감시킬 수 있다. 이 때문에, 내부 양자 효율(IQE)을 향상시키는 것이 가능해진다.

[0062] 전자 주입 효율(EIE)은, 쇼트키 장벽에 의한 콘택트 저항의 증대에 의해 저하된다. 광학 기판이, 적어도 2층 이상의 반도체층과 발광층을 적층하여 구성되는 적층 반도체층을 갖는 반도체 발광 소자의 최외측 표면에 형성됨으로써, 그 표면에 구성되는 투명 도전막 또는 전극 패드와의 접촉 면적이 요철 구조의 비표면적에 따라 증대되고, 콘택트 저항을 저감시키는 것이 가능하다. 이 때문에, 오직 콘택트가 향상되어, 전자 주입 효율(EIE)을 향상시킬 수 있다.

[0063] 그러나, 내부 양자 효율(IQE)을 향상시키기 위해서도, 전자 주입 효율(EIE)을 향상시키기 위해서도, 나노 스케일의 미소한 요철 구조가 필요해진다. 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 향상시키기 위해, 요철 구조의 밀도나 비표면적을 향상시킬수록, 발광광의 파장으로부터 본 요철 구조의 크기는 작아지기 때문에, 광학적 산란 효과가 감소한다. 즉, 도파 모드를 흐트러뜨리는 효과가 약해지기 때문에, 광 추출 효율(LEE)의 향상 정도가 작아진다.

[0064] 여기서, 본 발명자들은, 기본이 되는 요철 구조에 부분적인 흐트러짐을 가함으로써, 원래의 요철 구조에 의해 발현되는 기능(미소한 요철 구조에 의한 내부 양자 효율(IQE)의 향상, 혹은 전자 주입 효율(EIE)의 향상)에, 흐트러짐에 따른 새로운 광학 현상(광회절이나 광산란)을 부가할 수 있는 것을 알아냈다. 즉, 고밀도의 요철 구조에 의해 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 향상시키며(원래의 기능), 또한 요철 구조의 흐트러짐(제2 볼록부 또는, 제2 오목부)에 따른 새로운 광학 현상(광회절 혹은 광산란)을 적용하는 것이 가능해지기 때문에, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 이하, 본 원리에 관해 실제의 검토를 포함시켜 상세히 서술한다.

[0065] 요철 구조의 크기에 대하여 광의 파장이 동일한 정도 이하인 경우, 광학 현상으로는 광회절이 생긴다. 한편, 광의 파장이 충분히 크면 유효 매질 근사적 작용이 일어난다.

[0066] 전자의 경우, 요철 구조 하나 하나라는 미시적 스케일에 있어서는 광회절이 생기게 되지만, 규칙성이 높은 배열의 경우, 광회절의 모드수가 한정된다. 즉, 도파 모드를 흐트러뜨리는 회절 점수가 한정되게 된다. 한편, 흐트러짐을 갖는 경우, 흐트러짐에 따른 광회절의 모드의 수가 증가하는 것으로 생각된다. 즉, 수십 마이크로미터 이상이라는 거시적 스케일에서 관찰한 경우, 복수의 광회절 모드에 의한 출광의 평균적 광이 관찰되기 때문에, 흐트러짐을 포함하는 요철 구조는 광학적 산란성(광회절 혹은 광산란)을 발휘하게 된다. 이러한 광학적 산란성(광회절 혹은 광산란)은 도파 모드를 흐트러뜨리는 효과가 큰, 보다 구체적으로는 도파 모드가 붕괴된 발광광이 재차 도파 모드를 형성할 확률을 크게 저하시키기 때문에, 광 추출 효율(LEE)을 크게 향상시킬 수 있다. 한편, 후자의 경우, 평균화된 굴절률을 분포가, 요철 구조의 흐트러짐에 따른 분포를 형성하는 것으로 생각할 수 있다. 이 때문에, 광은, 마치, 상기 분포에 따른 외형을 구비한 유효 매질 근사적 굴절률을 갖는 매질이 존재하는 것처럼 행동하기 때문에, 상기 분포에 따른 광학 현상(광회절 혹은 광산란)을 새롭게 발현하는 것이 가능해져, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0067] 예컨대, 파장이 550 nm인 광으로부터 보아, 평균 간격(Pave)이 460 nm인 육방 격자형으로 배열한 복수의 볼록부와 오목부로 구성되는 요철 구조는, 평균 간격(Pave)에 따른 광회절을 발생하게 된다. 이 때문에, 눈으로 확인함으로써 관찰을 행한 결과, 회절광에 따른 변동(회절색)을 관찰할 수 있었다(이하, 「원래의 광학 현상」이라고도 함). 다음으로, 상기 요철 구조에 제2 볼록부(또는, 제2 오목부)를 부가했다. 이 경우, 평균 간격(Pave)에 따른 원래의 광학 현상(광회절 현상)에 부가하여, 제2 볼록부(또는, 제2 오목부)에 따른 산란 성분을 더욱 포함하는 것을 확인할 수 있었다. 여기서, 평균 간격(Pave)과 동일한 정도이고 광회절을 발생하는 파장(예컨대, 550 nm)의 광을 이용하여 광학 측정한 결과, 제2 볼록부(또는, 제2 오목부)가 없는 요철 구조를 대상으로 한 경우에 비해, 제2 볼록부(또는, 제2 오목부)가 있는 요철 구조를 대상으로 한 경우의 산란성이 보다 강해지는 것이 확인되었다. 이것은, 파장이 550 nm인 광으로부터 본 경우, 요철 구조의 볼록부는 회절점으로서 기능하지만, 요철 구조의 볼록부의 배열 규칙성이 높은 경우, 회절 모드수는 배열에 의해 한정된다. 한편, 요철 구조에 제2 볼록부(또는, 제2 오목부)를 포함하는 경우, 회절 모드수는 증대되고, 이는 또한 분산을 포함하기 때문인 것으로 생각된다. 예컨대, 평균 간격(Pave)이 300 nm인 복수의 볼록부가 정육방 격자형으로 배열된 사파이어 기판에 대한 헤이즈는, 평균 간격(Pave)이 300 nm인 복수의 볼록부가 정육방 격자형으로 배열되며, 또한 1%의 비율로 분산된 높이가 0 nm인 제2 볼록부를 포함하는 사파이어 기판의 헤이즈의 0.5배였다. 눈으로 확인함으로써 관찰을 행한

바, 평균 간격(Pave)에 따른 연보라색의 회절색이 확인되었지만, 제2 볼록부를 포함하는 경우, 연보라색의 회절색이 툭해져 있었다. 이상으로부터, 제2 볼록부(또는, 제2 오목부)를 포함하는 요철 구조를 이용함으로써, 광학적 산란성을 발현할 수 있는 것을 알 수 있다. 즉, 미소한 요철 구조를 사용한 경우에도, 산란성에 의해 도파모드를 흐트러뜨리는 것이 가능해져, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0068] 또한, 예컨대, 파장이 550 nm인 광으로부터 보아, 평균 간격(Pave)이 200 nm인 육방 격자형으로 배열한 복수의 볼록부 및 오목부로 구성되는 요철 구조는, 유효 매질 근사적 작용에 의해 평균화된다. 상기 요철 구조를 투명한 기판 상에 형성하고, 눈으로 확인함으로써 관찰을 행한 바, 반사광이 매우 적은 투명한 기판을 관찰할 수 있었다. 이것은 일반적으로 무반사막이나 모스아이 구조라고 불리는 것이다. 이것은, 광의 파장보다 충분히 작은 요철 구조는, 유효 매질 근사 작용에 의해, 광으로부터 보아 평균화되기 때문이다. 여기서, 상기 요철 구조가 제2 볼록부(또는, 제2 오목부)를 포함하는 경우, 평균 간격(Pave)에 따른 원래의 광학 현상(반사 방지 효과)에 부가하여, 제2 볼록부(또는, 제2 오목부)에 따른 산란 성분을 더욱 포함하는 것을 확인했다. 즉, 평균 간격(Pave)보다 충분히 큰 파장(예컨대, 550 nm)의 광을 이용하여 광학 측정을 행한 결과, 산란 성분이 매우 작아지는 것이 확인되었다. 이것은, 제2 볼록부(또는, 제2 오목부)가 없는 요철 구조를 이용하면 유효 매질 근사 작용이 일어나, 면 내에서 균등한 유효 매질 근사적 굴절률(Nema)을 갖는 박막에 대한 광학 측정과 동등해지기 때문인 것으로 생각된다. 한편, 제2 볼록부(또는, 제2 오목부)를 포함하는 요철 구조를 측정 대상으로 함으로써, 산란 성분이 증가하는 것이 확인되었다. 이것은, 유효 매질 근사적 굴절률(Nema)에 분포가 가해지기 때문에, 제2 볼록부(또는, 제2 오목부)에 따른 외형을 갖는 유효 매질 근사적 굴절률(Nema)의 매질을 측정하고 있는 것처럼, 광학 측정에 사용하는 광은 행동하기 때문인 것으로 생각된다. 예컨대, 평균 간격(Pave)이 200 nm로 제2 볼록부를 포함하는 요철 구조의 헤이즈에 대하여, 0.65배였다. 눈으로 확인함으로써 관찰을 행한 결과, 제2 볼록부를 포함하지 않는 요철 구조는 매우 투명했지만, 제2 볼록부를 포함함으로써 탁함이 확인되었다. 이상으로부터, 제2 볼록부(또는, 제2 오목부)를 포함하는 요철 구조를 이용함으로써, 광학적 산란성을 발현할 수 있는 것을 알 수 있다. 즉, 광의 파장보다 작은 요철 구조라도, 산란성에 의해 도파 모드를 흐트러뜨리는 것이 가능해져, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0069] 이상 설명한 바와 같이, 요철 구조에 제2 볼록부(또는, 제2 오목부)를 부가함으로써, 제2 볼록부(또는, 제2 오목부)에 따른 산란성을 새롭게 부가할 수 있는 것이 판명되었다. 즉, 원래 도파 모드를 충분히 흐트러뜨릴 수 없는 고밀도의 요철 구조라도, 제2 볼록부(또는, 제2 오목부)를 포함함으로써, 제2 볼록부(또는, 제2 오목부)에 따른 산란성을 발현하는 것이 가능해지기 때문에, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 유지한 상태에서, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다.

[0070] 이상 설명한 바와 같이, 요철 구조에 제2 볼록부를 부가함으로써 미소한 요철 구조에 의해 내부 양자 효율(IQE)을 개선하고, 제2 볼록부에 의한 새로운 광학적 산란성(광회절 또는 광산란)에 의해 광 추출 효율(LEE)을 개선할 수 있는 가능성이 시사되었다. 다음으로, 제2 볼록부를 포함하는 광학 기판에 대하여, 반도체 결정층을 성막했을 때에 관찰된 현상에 관해 설명한다.

[0071] 상세하게는 후술하겠지만, 제2 볼록부의 존재 확률(Z)이 소정의 값 이하인 것에 의해 반도체 발광 소자의 누설 전류가 보다 개선되는 것을 알아냈다. 즉, 본 발명의 주제는, 상기 설명한 IQE의 개선, LEE의 개선 및 누설 전류의 억제이다.

[0072] 도 5는, 본 실시형태에 관련된 광학 기판을 적용한 반도체 발광 소자에서의 제2 볼록부의 존재 확률(Z)과 누설 전류의 관계를 나타내는 그래프이다. 제2 볼록부의 존재 확률(Z)을 파라미터로 하여, 사파이어 기판(광학 기판) 상에 베피층, uGaN 층, nGaN 층, MQW 층, 및 pGaN 층을 MOCVD 법에 의해 성막했다. 계속해서, ITO를 성막하고, 메사 에칭을 행하고, 마지막으로 Cr/Ti/Au으로 이루어지는 금속 패드 패턴을 형성했다. 이 상태에서 누설 전류를 측정했다. 도 5는, 제2 볼록부의 존재 확률(Z)이 미치는 누설 전류에 대한 영향을 도시한 도면이고, 획축이 존재 확률(Z)을, 종축이 누설 전류치를 나타낸다. 도 5로부터, 존재 확률(Z)이 작은 경우, 누설 전류가 보다 개선되고, 양호한 다이오드 특성을 나타내는 것을 알 수 있다. 또한, 존재 확률(Z)이 1/5 부근을 기점으로, 존재 확률(Z)이 커지면, 누설 전류가 급증하는 것을 알 수 있다. 예컨대, 존재 확률(Z)이 1/55인 경우에 비해, 존재 확률(Z)이 1/3.3인 경우의 누설 전류는 1.7~2.9배였다. 즉, 다이오드 특성이 크게 저하되는 것이 확인되었다. 여기서, 존재 확률(Z)을 파라미터로 하여, 반도체 결정층의 성장성을 확인한 바, 존재 확률(Z)이 클수록, 제2 볼록부 근방으로부터 반도체 결정층의 특이 성장이 생기는 것이 확인되었다. 여기서 특이 성장이란, 주위보다 성장 속도가 빠른 것을 말한다.

- [0073] 도 6은, 본 실시형태에 관련된 광학 기판의 효과를 설명하기 위해 표면 상에 반도체 결정층을 특이 성장시킨 광학 기판을 촬영한 전자 현미경 사진에 기초하여 작성한 선도이다. 도 6의 A 및 도 6의 B에 도시한 광학 기판(600)은, 상술한 존재 확률(Z)이 1/3.3인 요철 구조를 갖는다. 이것은, 도 5에 나타내는 그래프에 있어서 존재 확률(Z)이 0.3인 경우에 상당한다. 도 6의 A로부터, 특이 성장에 의해 반도체 결정층(602)의, 사파이어 기판(601)과는 가장 먼 면에 볼록형의 비평탄부(603)가 발생되어 있는 것을 알 수 있다. 이 비평탄부(603)는, 큰 존재 확률(Z)에 의해 제2 볼록부의 집합이 형성되고, 이에 따라 급성장한 반도체 결정층에서 기인한다. 한편, 도 6의 B에 의해, 특이 성장한 반도체 결정층(602)의, 사파이어 기판(601)과는 가장 먼 면에 오목형의 비평탄부(604)가 발생되어 있는 것을 알 수 있다. 이것은, 큰 존재 확률(Z)에 의해 생긴 제2 볼록부의 집합이 인접함으로써, 제2 볼록부에서의 특이 성장한 반도체 결정층끼리가 충돌한 것에서 기인한다. 이러한 반도체 결정층의 특이 성장이 생긴 경우, 반도체 발광 소자의 다이오드 특성이 저하되고, 누설 전류가 커진다. 이상으로부터, 존재 확률(Z)을 소정의 값 이하로 함으로써, 반도체 결정층의 p-n 접합 계면의 어긋남, 바꾸어 말하면 밴드도에서의 밴드갭의 어긋남을 억제하는 것이 가능해지고, 이에 따라 누설 전류를 보다 양호하게 감소시킬 수 있는 것을 알 수 있다.
- [0074] 우선, 도 7을 참조하여, 본 발명의 제1 실시형태에 관련된 광학 기판(I)(1)의 구성에 관해 설명한다. 도 7의 A는, 제1 실시형태에 관련된 광학 기판(I)(1)을 도시한 모식적인 사시도이다. 도 7의 A에 도시한 바와 같이, 광학 기판(I)(1)은, 대체로 평판 형상을 갖고 있다. 광학 기판(I)(1)은, 기판 본체(11)와, 이 기판 본체(11)의 한쪽 표면 상에 형성된 요철 구조(12)를 구비하고 있다. 요철 구조(12)는, 서로 독립된 복수의 볼록부(13)와, 볼록부(13) 사이에 형성된 연속된 오목부(14)로 구성된다. 복수의 볼록부(13)는, 각각 소정의 간격을 두고 배치되어 있다. 또한, 요철 구조(12)는, 기판 본체(11)의 두께 방향으로 배치된다.
- [0075] 다음으로, 본 발명의 제2 실시형태에 관련된 광학 기판(II)(2)의 구성에 관해 설명한다. 도 8의 A는, 본 발명의 제2 실시형태에 관련된 광학 기판(II)(2)을 도시한 모식적인 사시도이다. 도 8의 A에 도시한 바와 같이, 이 광학 기판(II)(2)는, 기판 본체(21)와, 기판 본체(21)의 표면 상에 형성된 요철 구조(22)를 구비하고 있다. 요철 구조(22)는, 서로 독립된 복수의 오목부(23)와, 오목부(23) 사이에 형성된 연속된 볼록부(24)로 구성된다. 요철 구조(22)는, 기판 본체(21)의 두께 방향으로 배치되고, 함몰하는 복수의 오목부(23)를 포함한다. 복수의 오목부(23)는, 서로 독립되어, 각각 소정의 간격을 두고 배치되어 있다.
- [0076] 상기 설명한 광학 기판(I)(1), (II)(2)에 있어서는, 기판 본체(11, 21)의 표면을 가공하여 요철 구조(12, 22)를 형성해도 좋고, 기판 본체(11, 21)의 표면 상에 별도로 요철 구조(12, 22)를 형성해도 좋다.
- [0077] 예컨대, 사파이어 기판을 가공하면, 기판 본체(11, 21) 및 요철 구조(12, 22)는 모두 사파이어가 된다. 또한, 예컨대, 사파이어 기판/n형 반도체층/발광층/p형 반도체층/투명 도전막으로 구성되는 적층체의, 투명 도전막을 가공하면, 요철 구조(12, 22)는 투명 도전막이 된다. 이들은, 도 7의 A 및 도 8의 A에 예시한 상태이다.
- [0078] 예컨대, 사파이어 기판/n형 반도체층/발광층/p형 반도체층/투명 도전막으로 구성되는 적층체의, 투명 도전막에 별도로 요철 구조(12, 22)를 형성할 수도 있다. 이것은, 도 7의 B 및 도 8의 B에 예시한 상태이다. 이 경우, 투명 도전막과 요철 구조의 재질은 동일해도 좋고 상이해도 좋다.
- [0079] 다음으로, 도 9 및 도 10을 참조하여, 본 발명의 제1 및 제2 실시형태에 관련된 광학 기판(I)(1), (II)(2)의 요철 구조(12, 22)의 구성에 관해 상세히 설명한다. 도 9는, 도 7의 A 및 도 7의 B 중의 1점 쇄선 III-III을 따르는 수직 단면도로, 요철 구조(12)의 구성을 모식적으로 도시하고 있다. 또한, 도 10은, 도 8의 A 및 도 8의 B의 1점 쇄선 IV-IV를 따르는 수직 단면도로, 요철 구조(22)의 구성을 모식적으로 도시하고 있다.
- [0080] ● 광학 기판(I)(1)
- [0081] 우선, 제1 실시형태에 관련된 광학 기판(I)(1)에 관해 설명한다. 도 9에 도시한 바와 같이, 이 단면에 있어서, 복수의 볼록부(131, 132, 133, 134)가 서로 간격을 두고 배열되어 있다. 각 볼록부(131~134) 사이에는, 오목부(14)에 의해 연속적으로 이어져 있다.
- [0082] 이하, 도 9 중에 나타내는 각종 기호와 용어의 정의에 관해 설명한다.
- [0083] ● Scv
- [0084] 도 9에 표시한 기호 Scv란, 볼록부 평균 위치를 나타낸다. 볼록부는, 기판 본체(11)의 두께 방향으로 배치된다. 볼록부 평균 위치(Scv)는, 요철 구조(12)의 볼록부(131~134)의 볼록부 정점(13a)의 면내 평균 위치를 의미하고, 기판 본체(11)의 면방향과 평행한 면이다.

[0085]

볼록부 평균 위치(Scv)는, 이하의 정의에 따라 구한다. 우선, 광학 기판(I)(1)의 요철 구조(12)가 형성된 표면(이하, 요철 구조면이라고 함) 상에, 기판 본체(11)의 주면과 평행한 가로세로 $50 \mu\text{m} \times 50 \mu\text{m}$ 의 영역을 취한다. 다음으로, 상기 가로세로 $50 \mu\text{m} \times 50 \mu\text{m}$ 의 영역을, 서로 중복되지 않는 가로세로 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역으로 25개 분할한다. 다음으로, 25개 존재하는 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역으로부터 임의로 5개의 영역을 선택한다. 여기서는, 선택된 가로세로 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역을 영역 A, 영역 B, 영역 C, 영역 D 및 영역 E로 한다. 그 후, 영역 A를 보다 고배율로 관찰하여, 적어도 100개의 볼록부(13)가 설명하게 관찰될 때까지 확대한다. 계속해서, 관찰되는 볼록부(13)로부터 임의로 10개의 볼록부(13)를 골라내어, 각각의 볼록부(13)의 높이를 구한다. 영역 A로부터 측정된 10개의 볼록부(13) 중에서 최대의 높이를 ha로 한다. 영역 B, 영역 C, 영역 D 및 영역 E에 대해서도, 영역 A와 동일한 조작을 행하여, hb, hc, hd 및 he를 구한다. 도 9에 나타내는 볼록부 평균 위치(Scv)는, 이하에 설명하는 오목부 평균 위치(Scc)보다 상측, 바꾸어 말하면 오목부 평균 위치(Scc)보다 볼록부(13)의 정점(13a)이 있는 방향으로, $(ha+hb+hc+hd+he)/5$ 에 상당하는 거리를 이동한 위치이다. 또, 각 볼록부(13)의 정점(13a)은, 광학 기판(I)(1)의 단면에 대한 주사형 전자 현미경을 이용한 관찰, 광학 기판(I)(1)의 요철 구조면에 대한 원자간력 현미경을 이용한 관찰, 혹은 광학 기판(I)(1)의 표면에 대한 주사형 전자 현미경 관찰에 있어서 Tilt(경사)를 이용한 측정에 의해 결정할 수 있다.

[0086]

도 9에 도시한 바와 같이 복수의 볼록부(131~134)의 높이는, 주로 동일한 높이이지만 균일하지는 않고, 곳곳에 높이가 낮은 제2 볼록부(133)가 존재되어 있다. 도 9에 있어서는, 볼록부(131~134)의 볼록부 평균 위치(Scv)는, 제1 볼록부(131, 132, 134)의 볼록부(13)의 정점(13a)보다 낮은 위치로 되어 있다. 이것은, 상기 정의로부터, 제1 볼록부(131, 132, 134)의 높이에 분포가 있는 경우를 나타낸다. 한편, 도시는 하지 않았지만, 제1 볼록부(131, 132, 134)의 높이에 분포가 있는 경우, 볼록부 평균 위치(Scv)는, 제1 볼록부(131, 132, 134)의 정점(13a)보다 약간 상측에 위치하는 경우도 있다. 또한, 이것도 도시하지 않았지만, 제1 볼록부(131, 132, 134)의 높이가 대략 균등 또는 균등한 경우, 볼록부 평균 위치(Scv)는, 볼록부(131, 132, 134)의 정점(13a)과 대략 일치 또는 완전히 일치한다.

● Scc

[0087]

도 9에 표시한 기호 Scc는, 오목부 평균 위치를 나타낸다. 오목부 평균 위치(Scc)는, 요철 구조(12)의 오목부(14)의 오목부 정점(14a)의 면내 평균 위치를 의미하고, 광학 기판(I)(1)의 면방향과 평행한 면이다. 오목부(14)는 서로 연속되어 있고, 오목부(14)에 의해 볼록부(131~134)는 서로 이격되어 있다. 오목부 평균 위치(Scc)는, 10점의 오목부 정점(14a)의 평균에 의해 구하는 것이 바람직하다. 또, 각 오목부(14)의 정점(14a)은, 광학 기판(I)(1)의 단면에 대한 주사형 전자 현미경을 이용한 관찰, 혹은, 광학 기판(I)(1)의 요철 구조면에 대한 원자간력 현미경을 이용한 관찰에 의해 결정할 수 있다. 또한, 본 명세서에서의 평균은, 상가평균을 의미한다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다. 한편, 관찰 측정된 오목부 평균 위치(Scc)보다 볼록부(13)의 정점(13a)을 향해, $(ha+hb+hc+hd+he)/5$ 에 상당하는 거리를 이동한 위치가, 볼록부 평균 위치(Scv)이다.

● 1cv

[0089]

또, 도 9에 표시한 기호 1cv는, 볼록부 평균 위치(Scv)에 의해 형성되는 평면 상의 선분을 나타낸다. 따라서, 선분(1cv)은, 기판 본체(11)의 면방향과 평행한 면이다.

● Have

[0090]

또, 도 9 중에 표시한 기호 Have는, 평균 볼록부 높이를 나타낸다. 평균 볼록부 높이(Have)란, 볼록부 평균 위치(Scv)와 오목부 평균 위치(Scc) 사이의 거리이다. 따라서, 평균 볼록부 높이(Have)는, 볼록부 평균 위치(Scv)를 구할 때에 산출한 $(ha+hb+hc+hd+he)/5$ 이다.

● hn

[0091]

도 9 중에 표시한 기호 hn은, 각 볼록부(131~134)의 볼록부 높이를 나타낸다. 볼록부 높이(hn)는, 오목부 평균 위치(Scc)에서의 각 볼록부(131~134)의 바닥부의 중심(13b)과 볼록부(13)의 정점(13a) 사이의 거리를 의미한다. 즉, 볼록부 높이(hn)는, 오목부 평균 위치(Scc)를 기준으로 한 각 볼록부(131~134)의 정점(13a)의 높이에 상당한다. 또, 예컨대, 광학 기판(I)(1)의 두께 방향과, 볼록부(13)의 바닥부의 중심(13b)과 볼록부(13)의 정점(13a)을 연결하는 선분이 평행하지 않은 경우, 각 볼록부(13)의 높이(hn)를 다음과 같이 정의한다. 볼록부(132)에 있어서 나타내는 바와 같이, 우선, 광학 기판(I)(1)의 두께 방향에 평행한 선분과, 볼록부(132)의 윤곽의 교점을 X로 한다. 다음으로, 교점 X를 통과하는 상기 선분과 오목부 평균 위치(Scc)의 교점을 Y로

한다. 상기 선분을 오목부 평균 위치(Scc) 내에서 면방향으로 평행 이동시킨 경우, 교점 X와 교점 Y의 거리는 변화한다. 교점 X와 교점 Y의 거리의 최대치가 hn이다.

[0095] ● ϕ_{cv}

도 9 중에 표시한 기호 ϕ_{cv} 는, 오목부 평균 위치(Scc)에서의 제1 볼록부(131, 132, 134)의 바닥부의 폭을 나타낸다. 여기서, 바닥부의 폭(ϕ_{cv})은 다음과 같이 정의한다. 볼록부(134)에 있어서 나타내는 바와 같이, 우선, 볼록부(134)의 바닥부의 윤곽 상의 임의의 점 E를 설정한다. 다음으로, 상기 윤곽 상의 점 E와는 상이한 임의의 점 F를 설정한다. 점 E를 고정하고, 점 F를 상기 윤곽 상에서 이동시킨 경우에, 점 E와 점 F의 거리가 최대가 될 때의 거리를 바닥부의 폭(ϕ_{cv})으로 한다. 또한, 임의로 10개의 볼록부(13)를 선택하고, 각 볼록부(13)에 관해 바닥부의 폭(ϕ_{cv})을 구하고, 이들을 상가평균한 것이, 바닥부의 폭의 평균(ϕ_{cv-ave})이다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

[0097] ● t_{cv}

도 9 중에 표시한 기호 t_{cv} 는, 선분(1cv) 상에서 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132) 및 제1 볼록부(134) 사이의 윤곽끼리의 최단 거리를 나타낸다. 즉, 기호 t_{cv} 는, 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132, 134)의, 선분(1cv) 상에서의 거리를 의미한다. 도 9에 있어서는, (1) 우선, 볼록부 평균 위치(Scv)로 구성되는 평면 내의 선분(1cv)은, 복수의 제1 볼록부(131, 132 및 134)를 가로지른다. 여기서, 하나의 제1 볼록부(132)와 선분(1cv)의 교점을, 도 9 중 A 및 B로 나타낸다. (2) 다음으로, 이 제1 볼록부(132)와 선분(1cv) 상에서 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(134)와, 선분(1cv)의 교점을, 도 9 중 C 및 D로 나타낸다. (3) 선분(1cv)을 일방향으로부터 보았을 때에, 각 교점은 A, B, C, D의 순으로 배열되어 있는데, 이들 중 교점 B와 교점 C의 거리를 t_{cv} 로 정의하고 있다. 또한, 임의로 5개의 제2 볼록부(133)에 착안하여, 각각의 제2 볼록부(133)에 대하여 임의로 5점의 t_{cv} 를 측정하고, 이들의 상가평균치, 즉 25점의 상가평균치를 t_{cv-ave} 로서 정의한다. 여기서, t_{cv-ave} 는 제2 볼록부가 집합하는 크기를 나타내는 척도가 되고, 특히 t_{cv-ave} 는, 광학 기판의 단면을 주사형 전자 현미경에 의해 관찰한 경우에 측정이 용이한 거리이다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다. 또, 거리(t_{cv}) 및 그 상가평균치(t_{cv-ave})는, 볼록부 평균 위치(Scv)가, 제1 볼록부(131, 132, 134)의 정점(13a)보다 약간 상측에 위치하는 경우에는 이하에 설명하는 거리(Tcv) 또는 그 상가평균치(Tcv-ave)로서 정의된다.

[0099] ● T_{cv}

도 9 중에 표시한 기호 T_{cv} 는, 선분(1cv) 상에서 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132)의 정점(13a)과 제1 볼록부(134)의 정점(13a)의 최단 거리를 나타낸다. 즉, 기호 T_{cv} 는, 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132, 134)의, 선분(1cv) 상에서의 간격을 의미한다. 또, 볼록부 평균 위치(Scv)가, 제1 볼록부(131, 132, 134)의 정점(13a)보다 약간 상측에 위치하는 경우에는, 기호 T_{cv} 는, 제1 볼록부(132)의 정점(13a)을 지나고 광학 기판(I)(1)의 두께 방향에 평행한 선분과 선분(1cv)의 교점(J)과, 제2 볼록부(133)를 사이에 두고 제1 볼록부(132)에 인접하는 제1 볼록부(134)의 정점(13a)을 지나고 광학 기판(I)(1)의 두께 방향에 평행한 선분과 선분(1cv)의 교점(K)의, 최단 거리가 된다. 즉, 기호 T_{cv} 는, 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132, 134)의 정점(13a) 사이의, 기판 본체(11)의 면방향에 평행한 면 내에서의 간격을 의미한다. 또한, 임의로 5개의 제2 볼록부(133)에 착안하여, 각 제2 볼록부(133)에 대하여 임의로 5점의 T_{cv} 를 측정하고, 이들의 상가평균치, 즉 25점의 상가평균치를 T_{cv-ave} 로서 정의한다. 여기서, T_{cv-ave} 는 제2 볼록부가 집합하는 크기를 나타내는 척도가 되고, 특히 T_{cv-ave} 는, 광학 기판(I)(1)의 표면을 주사형 전자 현미경 혹은 원자간력 현미경에 의해 관찰한 경우에 측정이 용이한 거리이다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

[0101] ● P

도 9 중에 표시한 P는, 복수의 제1 볼록부(131, 132, 134) 중, 제2 볼록부(133)를 개재하지 않고, 서로 인접하는 2개의 제1 볼록부(131, 132)의 최단 간격이다. 평균 간격(Pave)에 관해서는 이후에 상세히 서술한다.

[0103] ● 제1 볼록부와 제2 볼록부의 구별

제1 볼록부(131, 132, 134)와, 이들보다 높이가 낮은 제2 볼록부(133)의 구별에 관해 설명한다. 본 실시형태에 관련된 요철 구조(12)에 있어서는, 도 9에 도시한 바와 같이, 복수의 볼록부(131~134)의 볼록부 높이(hn)가 균일하지 않고, 도 9 중에 도시한 제2 볼록부(133)와 같이, 거의 동일한 볼록부 높이를 갖는 볼록부(131, 132, 134)보다 볼록부 높이(hn)가 낮은, 바꾸어 말하면, 평균 볼록부 높이(Have)에 비해 볼록부 높이(hn)가 낮은 볼

복부(이하, 극소 볼록부라고 함)가 소정의 확률로 존재한다. 여기서, 극소 볼록부를 제2 볼록부, 극소 볼록부에 상당하지 않는 볼록부를 제1 볼록부로서 정의한다. 볼록부 높이(hn)가, 요철 구조(12)의 볼록부 평균 위치(Scv)와 오목부 평균 위치(Scc)의 거리에 상당하는 평균 볼록부 높이(Have)에 대하여 하기 식(2)을 만족하는 볼록부를 극소 볼록부로서 정의한다. 또, 하기 식(2)을 만족하는지 여부는, 광학 기판의 단면에 대한 주사형 전자 현미경 관찰 혹은, 광학 기판(I)(1)의 요철 구조(12)에 대한 원자간력 현미경 관찰에 의해 판단할 수 있다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

[0105] 식(2)

[0106] $0.6 \text{ Have} \geq hn \geq 0$

[0107] 상기 정의로부터, 제2 볼록부란, 그 높이(hn)가 평균 볼록부 높이(Have)보다 낮은 볼록부를 말한다. 즉, 제2 볼록부는, 일정한 볼록부 높이여도 좋고, 복수의 제2 볼록부의 높이가 분포를 갖고 있어도 좋다. 마찬가지로, 제1 볼록부 높이도, 일정해도 좋고, 복수의 제1 볼록부의 높이가 분포를 갖고 있어도 좋다.

● 광학 기판(Ⅱ)

[0109] 다음으로, 도 8에 도시한 본 발명의 제2 실시형태에 관련된 광학 기판(Ⅱ)(2)에 관해 도 10을 참조하여 설명한다. 도 10에 도시한 바와 같이, 광학 기판(Ⅱ)(2)의 단면에서는, 복수의 오목부(231~234)가 서로 독립적으로 배열되어 있다. 각 오목부(231~234) 사이에는 볼록부(24)가 존재하여, 각 오목부(231~234)를 서로 분리하고 있다.

[0110] 이하, 도 10 중에 표시한 각종 기호와 용어의 정의에 관해 설명한다.

● Scv

[0112] 도 10 중의 기호 Scv는, 볼록부(24)의 볼록부 평균 위치를 나타낸다. 볼록부 평균 위치(Scv)는, 요철 구조(22)의 볼록부(24)의 정점(24a)의 면내 평균 위치를 의미하고, 기판 본체(21)의 면방향에 평행한 면이다. 볼록부 평균 위치(Scv)는, 10점의 정점(24a)의 평균에 의해 구하는 것이 바람직하다. 볼록부 평균 위치(Scv)는, 제1 실시 형태와 동일하게 정의된다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

● Scc

[0114] 도 10 중에 표시한 기호 Scc는, 복수의 오목부(231~234)의 오목부 평균 위치를 나타낸다. 오목부 평균 위치(Scc)는, 요철 구조(22)의 오목부(231~234)의 정점(23a)의 면내 평균 위치를 의미하고, 기판 본체(21)의 면방향과 평행한 면이다. 오목부 평균 위치(Scc)는, 이하의 정의에 따라 구한다. 우선, 광학 기판(Ⅱ)(2)의 요철 구조(22)가 형성된 표면 상에, 기판 본체(21)의 주면과 평행한 가로세로 $50 \mu\text{m} \times 50 \mu\text{m}$ 의 영역을 취한다. 다음으로, 상기 가로세로 $50 \mu\text{m} \times 50 \mu\text{m}$ 의 영역을, 서로 중복되지 않는 가로세로 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역으로 25개 분할한다. 다음으로, 25개 존재하는 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역으로부터 임의로 5개의 영역을 선택한다. 여기서는, 선택된 가로세로 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역을 영역 A, 영역 B, 영역 C, 영역 D 및 영역 E로 한다. 그 후, 영역 A를 보다 고배율로 관찰하여, 적어도 100개의 오목부(23)가 설명하게 관찰될 때까지 확대한다. 계속해서, 관찰되는 오목부(23)로부터 임의로 10개의 오목부를 골라내어, 각각의 오목부(23)의 깊이를 구한다. 영역 A로부터 측정된 10개의 오목부(23) 중에서 최대의 깊이를 da로 한다. 영역 B, 영역 C, 영역 D 및 영역 E에 관해서도, 영역 A와 동일한 조작을 행하여, db, dc, dd 및 de를 구한다. 오목부 평균 위치(Scc)는, 이미 설명한 볼록부 평균 위치(Scv)보다 하측, 바꾸어 말하면 볼록부 평균 위치(Scv)보다 오목부(23)의 바닥부를 향해 $(da+db+dc+dd+de)/5$ 에 상당하는 거리를 이동한 위치이다.

[0115] 도 10에 도시한 바와 같이, 복수의 오목부(231~234)의 깊이는 주로 동일하지만 균일하지는 않고, 곳곳에 깊이가 얕은 제2 오목부(233)가 혼재되어 있다. 이 때문에, 오목부(231~234)의 오목부 평균 위치(Scc)는, 제1 오목부(231, 232, 234)의 정점(23a)보다 얕은 위치로 되어 있다. 이것은, 상기 정의로부터, 제1 오목부의 높이에 분포가 있는 경우를 나타낸다. 한편, 도시는 하지 않았지만, 제1 오목부의 높이에 분포가 있는 경우, 오목부 평균 위치(Scc)는, 제1 오목부(231, 232, 234)의 정점(23a)보다 약간 하측에 위치하는 것도 있다. 또한, 이것도 도시하지 않았지만, 제1 오목부의 깊이가 대략 균등 또는 균등한 경우, 오목부 평균 위치(Scc)는, 제1 오목부(231, 232, 234)의 정점(23a)과 대략 일치 또는 완전히 일치한다.

● lcc

[0117] 도 10 중에 표시한 기호 lcc는, 오목부 평균 위치(Scc)에 의해 형성되는 평면 상의 선분을 나타낸다. 따라서,

선분(1cc)은, 기판 본체(21)의 면방향에 평행이다.

[0118] ● Dave

도 10 중에 표시한 기호 Dave는, 오목부(231~234)의 평균 오목부 깊이를 나타낸다. 평균 오목부 깊이(Dave)는, 볼록부 평균 위치(Scv)와 오목부 평균 위치(Scc) 사이의 거리이다. 즉, 오목부 평균 위치(Scc)를 구할 때에 산출한 (da+db+dc+dd+de)/5이다.

[0120] ● dn

도 10 중에 표시한 기호 dn은, 복수의 오목부(231~234)의 오목부 깊이를 나타낸다. 오목부 깊이(dn)는, 볼록부 평균 위치(Scv)에서의 각 오목부(231~234)의 개구부의 중심(23b)과 오목부(231~234)의 정점(23a) 사이의 거리를 의미한다. 즉, 오목부 깊이(dn)는, 볼록부 평균 위치(Scv)를 기준으로 한 경우의 각 오목부(231~234)의 깊이이다. 또, 광학 기판(II)(2)의 두께 방향과, 오목부(231~234)의 개구부의 중심(23b)과 정점(23a)을 연결하는 선분이 평행하지 않은 경우, 각 오목부(231~234)의 깊이(dn)를 다음과 같이 정의한다. 오목부(232)에 있어서 나타내는 바와 같이, 우선, 광학 기판(II)(2)의 두께 방향에 평행한 선분과, 어느 오목부(232)의 윤곽의 교점을 Y로 한다. 다음으로, 교점 Y를 통과하는 상기 선분과 볼록부 평균 위치(Scv)의 교점을 X로 한다. 상기 선분을 볼록부 평균 위치(Scv) 내에서 면방향으로 평행 이동시킨 경우, 교점 X와 교점 Y의 거리는 변화한다. 교점 X와 교점 Y의 거리의 최대치가 dn이다.

[0122] ● φcc

도 10 중에 표시한 기호 φcc는, 볼록부 평균 위치(Scv)에서의 제1 오목부(231, 232, 234)의 개구부의 폭을 나타낸다. 여기서, 개구부의 폭(φcc)은 다음과 같이 정의한다. 오목부(234)에 있어서 나타내는 바와 같이, 우선, 오목부(234)의 개구부의 윤곽 상의 임의의 점 E를 설정한다. 다음으로, 상기 윤곽 상의 점 E와는 상이한 임의의 점 F를 설정한다. 점 E를 고정하고, 점 F를 상기 윤곽 상에서 이동시킨 경우에, 점 E와 점 F의 거리가 최대가 될 때의 거리를 개구부의 폭(φcc)으로 한다. 또한, 임의로 10개의 오목부(23)를 선택하고, 각 오목부(23)에 관해 개구부의 폭(φcc)을 구하고, 이들을 상가평균한 것이, 개구부의 폭의 평균(φcc-ave)이다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

[0124] ● tcc

도 10 중에 표시한 기호 tcc는, 선분(1cc) 상에서의 인접하는 제1 오목부(232 및 234) 사이의 윤곽끼리의 최단 거리를 나타낸다. 즉, 기호 tcc는, 제2 오목부(233)를 사이에 두고 인접하는 제1 오목부의, 선분(1cc) 상에서의 거리를 의미한다. 도 10에 있어서, (1) 우선, 오목부 평균 위치(Scc)로 구성되는 평면 내의 선분(1cc)은, 복수의 제1 오목부(231, 232 및 234)를 가로지른다. 여기서, 하나의 제1 오목부(232)와 선분(1cc)의 교점을, 도 10 중 A 및 B로 나타낸다. (2) 다음으로, 이 제1 오목부(232)와 선분(1cc) 상에서 제2 오목부(233)를 사이에 두고 인접하는 제1 오목부(234)와, 선분(1cc)의 교점을, 도 10 중 C 및 D로 나타낸다. (3) 선분(1cc)을 일방향으로부터 보았을 때에, 각 교점은 A, B, C, D의 순으로 배열되어 있는데, 이들 중 교점 B와 교점 C의 거리를 tcc로 정의하고 있다. 또한, 임의로 5점의 제2 오목부(233)에 착안하여, 각각의 제2 오목부(233)에 대하여 임의로 5점의 tcc를 측정하고, 이들의 상가평균치, 즉 25점의 상가평균치를 tcc-ave로서 정의한다. 여기서, tcc-ave는 제2 오목부(233)가 집합하는 크기를 나타내는 척도가 되고, 특히 tcc-ave는, 광학 기판(II)(2)의 단면을 주사형 전자 현미경에 의해 관찰한 경우에 측정이 용이한 거리이다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다. 또, 거리(tcc) 및 그 상가평균치(tcc-ave)는, 오목부 평균 위치(Scc)가, 제1 오목부(231, 232, 234)의 정점(23a)보다 약간 하측에 위치하는 경우에는 이하에 설명하는 거리(Tcc) 또는 그 상가평균치(Tcc-ave)로서 정의된다.

[0126] ● Tcc

도 10 중에 표시한 기호 Tcc는, 선분(1cc) 상에서 제2 오목부(233)를 사이에 두고 인접하는 제1 오목부(232)의 개구부 중앙부와 제1 오목부(234)의 개구부 중앙부의 최단 거리를 나타낸다. 즉, 기호 Tcc는, 제2 오목부(233)를 사이에 두고 인접하는 제1 오목부(232, 234)의, 선분(1cc) 상에서의 간격을 의미한다. 또, 오목부 평균 위치(Scc)가, 제1 오목부(231, 232, 234)의 정점(23a)보다 약간 하측에 위치하는 경우에는, 기호 Tcc는, 제1 오목부(232)의 개구부 중앙부를 지나고 광학 기판(II)(2)의 두께 방향에 평행한 선분과 선분(1cc)의 교점(L)과, 제2 오목부(233)를 사이에 두고 제1 오목부(232)에 인접하는 제1 오목부(234)의 개구부 중앙부를 지나고 광학 기판(II)(2)의 두께 방향에 평행한 선분과 선분(1cc)의 교점(M)의, 최단 거리가 된다. 즉, 기호 Tcc는, 제2 오목부(233)를 사이에 두고 인접하는 제1 오목부(232, 234)의 개구부 중앙부 사이의, 기판 본체(21)의 면방향에 평행

한 면 내에서의 간격을 의미한다. 또한, 임의로 5점의 제2 오목부(233)에 착안하여, 각각의 제2 오목부(233)에 대하여 임의로 5점의 Tcc를 측정하고, 이들의 상가평균치, 즉 25점의 상가평균치를 Tcc-ave로서 정의한다. 여기서, Tcc-ave는 제2 오목부(233)가 집합하는 크기를 나타내는 척도가 되고, 특히 Tcc-ave는, 광학 기판의 표면을 주사형 전자 현미경 혹은 원자간력 현미경에 의해 관찰한 경우에 측정이 용이한 거리이다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

[0128] ● P

[0129] 도 10 중에 표시한 P는, 복수의 제1 오목부(231, 232, 234) 중, 서로 인접하는 2개의 간격이다. 평균 간격(Pave)에 관해서는 이후에 상세히 서술한다.

[0130] ● 제1 오목부와 제2 오목부의 구별

[0131] 제1 오목부와 제1 오목부보다 깊이가 얕은 제2 오목부의 구별에 관해 설명한다. 제2 실시형태에 관련된 요철 구조(22)에 있어서는, 도 10에 도시한 바와 같이, 복수의 오목부(231~234)의 오목부 깊이(dn)가 균일하지 않고, 도 10 중에 도시한 오목부(233)와 같이, 거의 동일한 깊이를 갖는 복수의 오목부(231, 232, 234)보다 오목부 깊이(dn)가 얕은, 바꾸어 말하면, 평균 오목부 깊이(Dave)에 비해 오목부 깊이(dn)가 얕은 오목부(이하, 극소 오목부라고 함)가 소정의 확률로 존재한다. 여기서, 극소 오목부를 제2 오목부, 극소 오목부에 상당하지 않는 오목부를 제1 오목부로서 정의한다. 오목부 깊이(dn)가, 요철 구조(22)의 볼록부 평균 위치(Scv)와 오목부 평균 위치(Scc)의 거리에 상당하는 오목부 평균 깊이(Dave)에 대하여 하기 식(6)을 만족하는 오목부를, 극소 오목부로서 정의한다. 또, 하기 식(6)을 만족하는지 여부는, 광학 기판(II)(2)의 단면에 대한 주사형 전자 현미경 관찰 혹은, 광학 기판의 요철 구조(22)에 대한 원자간력 현미경 관찰에 의해 판단할 수 있다. 또한, 상기 관찰은, 이하에 설명하는 범위 내에서 행하는 것으로 정의한다.

[0132] 식(6)

$$0.6 \text{ Dave} \geq dn \geq 0$$

[0134] 상기 정의로부터, 제2 오목부(233)란, 그 깊이(dn)가 평균 오목부 깊이(Dave)보다 얕은 오목부(23)를 말한다. 즉, 제2 오목부(233)는, 일정한 오목부 깊이여도 좋고, 복수의 제2 오목부의 깊이가 분포를 갖고 있어도 좋다. 마찬가지로, 제1 오목부(231, 232, 234)의 깊이도, 일정해도 좋고, 복수의 제1 오목부의 깊이가 분포를 갖고 있어도 좋다.

[0135] ● 평균 간격(Pave)

[0136] 다음으로, 상술한 광학 기판(I)(1)의 제1 볼록부(131, 132, 134) 및 제2 광학 기판(II)(2)에서의 제1 오목부(231, 232, 234)의 평균 간격(Pave)에 관해 설명한다. 또, 이하의 설명에서는, 편의상, 광학 기판(I)(1)의 볼록부(13)를 예시하여 설명하지만, 광학 기판(II)(2)의 오목부(23)의 간격도 마찬가지이다.

[0137] 이미 설명한 바와 같이 광학 기판(I)(1), (II)(2)에 있어서는, 복수의 제1 볼록부(131, 132, 134)(오목부(231, 232, 234))와, 제1 볼록부(131, 132, 134)(오목부(231, 232, 234))보다 높이가 낮은(깊이가 얕은) 제2 볼록부(133)(오목부(233))가 혼재되어 있다. 제2 볼록부(오목부)는, 이미 설명한 극소 볼록부(오목부)이다. 요철 구조(I)(12), (II)(22)의 평균 간격(Pave)은, 제1 볼록부(13)(오목부(23))에 관해 정의된다.

[0138] 도 11에 도시한 바와 같이, 요철 구조(12)가, 복수의 볼록부(13)가 불균일하게 배치되며, 또한, 제2 볼록부(51)가 혼재된 구조인 경우, 어느 제1 볼록부(A1)의 중심과 이 제1 볼록부(A1)로부터 가장 가까이에 있는 제1 볼록부(B1)의 중심 사이의 거리(P_{A1B1})를, 간격(P)으로 정의한다. 그러나, 이 도 11에 도시한 바와 같이, 복수의 볼록부(13)는 불균일하게 배치되고, 선택하는 제1 볼록부에 따라 간격이 상이한 경우에는, 임의의 복수의 제1 볼록부(A1, A2…AN)를 선택하고, 선택된 각각의 제1 볼록부(A1, A2…AN)에 가장 근접하는 제1 볼록부(B1, B2…BN)와의 사이의 간격($P_{A1B1}, P_{A2B2} \sim P_{ANBN}$)을 각각 측정하고, 이들의 상가평균치를, 요철 구조(12)의 평균 간격(Pave)으로 한다. 즉, $(P_{A1B1} + P_{A2B2} + \dots + P_{ANBN}) / N = P$ 로 정의한다. 또, 도 11에 있어서는 복수의 볼록부(13)는 불균일하게 배치되어 있지만, 삼각 격자형, 사각 격자형이나 육방 격자형, 이를 배열의 격자형수가 규칙적으로 변동하는 배열의 배열이어도 좋다.

[0139] 또한, 도 12에 도시한 바와 같이, 요철 구조(12)가 라인 앤드 스페이스 구조인 경우, 제2 볼록부(61)의 볼록부의 길이(제2 볼록부의 길이축 방향의 길이)는, 제1 볼록부의 길이 이하가 된다. 여기서 어느 제1 볼록 라인 중에 부분적으로 제2 볼록 라인이 포함되는 경우에도, 간격(P)은, 어느 제1 볼록 라인(A1)의 중심선과, 이 제1 볼

록 라인(A1)으로부터 가장 가까이에 있는 제1 볼록 라인(B1)의 중심선 사이의 최단 거리(P_{A1B1})로서 정의한다. 그러나, 이 도 12에 도시한 바와 같이, 선택하는 볼록 라인에 따라 간격이 상이한 경우에는, 임의의 복수의 제1 볼록 라인(A1, A2…AN)을 선택하고, 선택된 각각의 제1 볼록 라인(A1, A2…AN)에 인접하는 제1 볼록 라인(B1, B2…BN)에 대하여 각각 간격을 측정하고, 이들의 상가평균치를, 요철 구조(12)의 평균 간격(Pave)으로 한다. 즉, $(P_{A1B1}+P_{A2B2}+\dots+P_{ANBN})/N=P$ 로 정의한다.

[0140] 또, 상술한 상가평균치를 구할 때에 샘플로서 선택하는 제1 볼록부의 수 N이 10점인 것이 바람직하다.

● 존재 확률(Z)

[0142] 다음으로, 제2 볼록부 또는 제2 오목부의 존재 확률(Z)에 관해 설명한다. 여기서, 제2 볼록부 또는 제2 오목부의 존재 확률을 실제의 관찰로부터 구할 때에, 상기 설명한 용어를 사용한다. 즉, 이하에 설명하는 제2 볼록부 또는 제2 오목부의 존재 확률(Z)을 산출하는 측정 범위 내에서, 상기 설명한 용어는 정의된다.

[0143] 1. 요철 구조를 주사형 전자 현미경 혹은 원자간력 현미경에 의해 관찰하고, 제1 볼록부(또는 제1 오목부, 이하 동일)와 제2 볼록부(또는 제2 오목부, 이하 동일)를 구분한다. 제1 볼록부와 제2 볼록부의 구별은 이미 설명한 바와 같다. 여기서, 광학 기관의 요철 구조면측을 직접 관찰 가능한 경우, 요철 구조에 대하여 주사형 전자 현미경 관찰 또는 원자간력 현미경 관찰을 행하여, 제2 볼록부를 판별한다. 한편, 광학 기관의 요철 구조 상에 반도체 결정층이 형성되어 있는 경우에 반도체 결정층을 제거할 수 없는 경우에는, 광학 기관의 단면에 대하여 주사형 전자 현미경 관찰을 행하여, 제2 볼록부를 판별한다.

[0144] 2. 복수의 제1 볼록부로부터 임의로 10점의 제1 볼록부를 골라내어, 간격(P)을 측정한다. 측정된 10점의 간격(P)의 상가평균치가 평균 간격(Pave)이다. 또, 간격(P)은, 제1 볼록부 중, 제2 볼록부를 사이에 두지 않고, 서로 인접하는 2개의 제1 볼록부의 최단 간격이다.

[0145] 3. 산출한 평균 간격(Pave)의 가로세로 10배의 영역, 즉, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역에 대한 관찰로부터, 임의로 5개의 제2 볼록부를 선택한다. 여기서, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역 내에, 평균 간격(Pave)을 측정한 영역이 반드시 포함되는 것으로 한다. 또한, 선택하는 제2 볼록부는, $10 \text{ Pave} \times 10 \text{ Pave}$ 내에, 그 윤곽이 전부 수용되어 있는 것에 한정된다. 또한, 평균 간격(Pave)이 큰 경우에 있어서, $10 \text{ Pave} \times 10 \text{ Pave}$ 의 범위를 관찰한 경우에, 각 볼록부가 불명료해져 제2 볼록부의 선택이나 Tcv(또는 tcv)의 측정에 지장을 초래하는 경우, 예컨대 $5 \text{ Pave} \times 5 \text{ Pave}$ 의 영역을 관찰하여 4개를 이어 합침으로써 $10 \text{ Pave} \times 10 \text{ Pave}$ 의 영역을 관찰할 수 있다. 선택된 각 제2 볼록부에 대하여, Tcv(또는 tcv)를 임의로 5점 측정한다. 즉, 선택된 제2 볼록부 각각에 대하여, Tcv(또는 tcv)를 임의로 5점 측정하기 때문에, Tcv(또는 tcv)의 측정 데이터는, 25점 집계되게 된다. 얻어진 Tcv(또는 tcv)의 25점 상가평균치가 Tcv-ave(또는 tcv-ave)이다. 또, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역 내에, 제2 볼록부가 N개 (<5)만 존재하는 경우, 선택된 N개의 제2 볼록부에 대하여, Tcv(또는 tcv)를 임의로 5점 측정한다. 즉, 선택된 제2 볼록부 각각에 대하여, Tcv(또는 tcv)를 임의로 5점 측정하기 때문에, Tcv(또는 tcv)의 측정 데이터는, 5×N점 집계되게 된다. 얻어진 Tcv(또는 tcv)의 상가평균치가 Tcv-ave(또는 tcv-ave)이다. 또, tcv는, 선분(lcv) 상에서 제2 볼록부를 사이에 두고 인접하는 제1 볼록부 사이의 윤곽끼리의 최단 거리이고, 특히, 광학 기관을 단면으로부터 주사형 전자 현미경을 이용하여 관찰하는 경우, 또는 표면을 원자간력 현미경을 이용하여 관찰할 때에 유용하다. 한편, Tcv는, 제2 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132, 134)의 정점(13a) 사이의, 기관 본체(11)의 면방향에 평행한 면 내에서의 최단 거리이고, 광학 기관을 표면으로부터 관찰할 때에 사용한다.

[0146] 4. 광학 기관을 표면으로부터 관찰하고 있는 경우, 산출된 Tcv-ave(또는 tcv-ave)의 가로세로 10배분의 영역, 즉 $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ (또는, $10 \text{ tcv-ave} \times 10 \text{ tcv-ave}$)분의 영역 내에 존재하는 제1 볼록부의 개수(N1)와 제2 볼록부의 개수(N2)를 카운트하고, 제2 볼록부의 존재 확률(Z)을 산출한다. 여기서, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 의 영역 내에는, 반드시 Tcv-ave를 산출하는 데에 사용한 영역이 포함된다. 또한, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 내에서 카운트되는 제1 볼록부 및 제2 볼록부는, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 내에 완전히 그 윤곽이 수용되는 볼록부로 한다. 존재 확률(Z)은, $N2/(N1+N2)$ 로서 주어진다. 또, 본 명세서에 있어서는, $(N2/N2)/[(N1+N2)/N2]=1/[1+(N1/N2)]$ 인 점에서, 존재 확률(Z)의 분자를 1로 통일하여 표기하고 있다. 또한, Tcv-ave가 큰 경우에 있어서, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 의 범위를 관찰한 경우에, 각 볼록부가 불명료해져 제1 볼록부 및 제2 볼록부의 개수 카운트에 지장을 초래하는 경우, 예컨대 $5 \text{ Tcv-ave} \times 5 \text{ Tcv-ave}$ 의 영역을 관찰하여 4개를 이어 합침으로써 $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 의 영역을 관찰할 수 있다.

[0147] 상기 설명한 제2 볼록부의 존재 확률(Z)의 산출 방법을 도면을 참조하여 설명한다. 또, 이하의 설명에

있어서는, 광학 기판의 요철 구조가 복수의 볼록부로 구성되는 경우를 대표하여 설명하지만, 요철 구조가 복수의 오목부로 구성되는 경우도 마찬가지이다. 도 13~15는, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다. 도 13~15는, 주사형 전자 현미경이나 원자간력 현미경을 이용하여 관찰을 행함으로써 얻어지는 상의 모의도이다.

[0148] 1. 우선, 도 13에 도시한 바와 같이, 제1 볼록부(71)와 제2 볼록부(72)를 구별한다. 주사형 전자 현미경을 이용한 관찰에 있어서는, 높이 방향(입체 방향)의 정보는 얻어지지 않기 때문에, 관찰할 때에 경사(Tilt)를 가함으로써, 제1 볼록부(71)와 제2 볼록부(72)를 판별할 수 있다. 한편, 원자간력 현미경을 이용하여 관찰을 행하는 경우에는, 탐침(프로브)이 높이 방향(입체 방향)의 정보도 검지하기 때문에, 얻어진 상으로부터 제1 볼록부(71)와 제2 볼록부(72)를 구별할 수 있다. 도 13에 있어서는, 제2 볼록부(72)가 비규칙적으로 배치되어 있지만, 제2 볼록부(72)의 배치는 이것에 한정되지 않고 규칙적으로 배치할 수도 있다.

[0149] 2. 다음으로, 복수의 제1 볼록부(71)로부터 임의로 10점의 제1 볼록부(도 13 중, 1~10의 번호가 부여된 제1 볼록부(71))를 골라낸다. 골라낸 제1 볼록부(71)(1~10)의 각각에 대하여, 간격(P)을 측정한다(도 13 중, P1~P10). 측정된 10점의 간격(P)의 상가평균치, 즉 $(P1+P2+\dots+P10)/10$ 이 평균 간격(Pave)이다.

[0150] 3. 도 14에 도시한 바와 같이, 산출한 평균 간격(Pave)의 가로세로 10배의 영역(73), 즉, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역(73)에 대한 관찰로부터, 임의로 5개의 제2 볼록부(72)를 골라낸다. 여기서, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역(73) 내에, 평균 간격(Pave)을 측정한 영역이 반드시 포함되는 것으로 한다. 또한, 골라내는 제2 볼록부(72)는, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역(73) 내에, 그 윤곽이 전부 수용되어 있는 것에 한정된다. 즉, 도 14에 도시한 바와 같이, 평균 간격(Pave)을 골라내는 데에 사용한 영역이 전부 $10 \text{ Pave} \times 10 \text{ Pave}$ 내에 관찰되며, 또한, $10 \text{ Pave} \times 10 \text{ Pave}$ 의 범위 내에 윤곽이 완전히 수용되는 제2 볼록부로부터 임의로 5개의 제2 볼록부(72)(도 14 중, 1~5의 번호가 부여된 제2 볼록부(72))를 골라낸다. 다음으로, 골라낸 제2 볼록부(72)(1~5)의 각각에 대하여, Tcv(또는 tcv)를 임의로 5점 측정한다. 예컨대, 원자간력 현미경 관찰에 의해 얻어지는 데이터로부터, Tcv(또는 tcv)를 측정할 수 있다. 또한, 주사형 전자 현미경 관찰에 경사(Tilt)를 작용시켜 제1 볼록부(71)와 제2 볼록부(72)를 구별함으로써 Tcv를 측정할 수 있다. 여기서는 편의상 Tcv를 측정한 것으로 한다. 즉, 골라내어진 제2 볼록부(72)(1~5) 각각에 대하여, Tcv를 임의로 5점 측정한다. 도 14에 있어서는, 번호 2가 부여된 제2 볼록부(72)와 번호 5가 부여된 제2 볼록부(72)에 대하여 측정된 Tcv를 대표하여 도시하고 있다. 도 14에 도시한 바와 같이, 골라낸 제2 볼록부(72)를 사이에 두고 인접하는 제1 볼록부(71)의 Tcv를 5개씩 측정한다. 예컨대, 번호 2가 부여된 제2 볼록부(72)에 관해서는, Tcv21~Tcv25가 측정되고, 번호 5가 부여된 제2 볼록부(72)에 관해서는, Tcv51~Tcv55가 측정되어 있다. 마찬가지로, 번호 1, 3, 4가 부여된 제2 볼록부(72)에 관해서도 각각 Tcv를 5개씩 측정한다. 이 때문에, Tcv의 측정 데이터는, 25점 집계되게 된다. 얻어진 Tcv 25점의 상가평균치가 Tcv-ave이다.

[0151] 4. 도 15에 도시한 바와 같이, 산출된 Tcv-ave의 가로세로 10배분의 영역, 즉 $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에 존재하는 제1 볼록부의 개수(N1)와 제2 볼록부의 개수(N2)를 카운트한다. 이 때, 도 15에 예시하는 바와 같이, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에는, 반드시 Tcv-ave를 산출하는 데에 사용한 영역(73)이 포함된다. 또한, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에서 카운트되는 제1 볼록부(71) 및 제2 볼록부(72)는, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에 완전히 그 윤곽이 수용되는 것으로 한다. 도 15에 있어서는, 제1 볼록부(71)의 개수(N1)는 433개이고, 제2 볼록부(72)의 개수(N2)는 52개이다. 따라서, 제2 볼록부(72)의 존재 확률(Z)은, $N2/(N1+N2)=52/(52+433)=1/9.3$ 으로서 주어진다.

[0152] 도 16 및 도 17은, 본 실시형태에 관련된 광학 기판을 요철 구조면측으로부터 관찰한 경우의 모식도이다. 도 16 및 도 17은, 주사형 전자 현미경이나 원자간력 현미경을 이용하여 관찰을 행함으로써 얻어지는 상의 모의도이고, 도 13~도 15에 예시한 요철 구조에 비해, 제2 볼록부가 많으며, 또한 집합되어 있는 경우이다. 이러한 경우에도, 상기 설명한 정의에 따라, 존재 확률(Z)을 구한다.

[0153] 1. 우선, 도 16에 도시한 바와 같이 제1 볼록부(71)와 제2 볼록부(72)를 구별한다. 주사형 전자 현미경을 이용한 관찰에 있어서는, 높이 방향(입체 방향)의 정보는 얻어지지 않기 때문에, 관찰할 때에 경사(Tilt)를 가함으로써, 제1 볼록부(71)와 제2 볼록부(72)를 판별할 수 있다. 한편, 원자간력 현미경을 이용하여 관찰을 행하는 경우에는, 탐침(프로브)이 높이 방향(입체 방향)의 정보도 검지하기 때문에, 얻어진 상으로부터 제1 볼록부(71)와 제2 볼록부(72)를 구별할 수 있다. 도 16에 있어서는, 제2 볼록부(72)가 비규칙적으로 배치되어 있지만, 제2 볼록부(72)의 배치는 이것에 한정되지 않고 규칙적으로 배치할 수도 있다.

[0154] 2. 다음으로, 복수의 제1 볼록부(71)로부터 임의로 10점의 제1 볼록부(도 16 중, 1~10의 번호가 부여된 제1 볼

록부(71))를 골라낸다. 골라낸 제1 볼록부(71)의 각각에 대하여, 간격(P)을 측정한다(도 16 중, P1~P10). 측정된 10점의 간격(P)의 상가평균치, 즉 $(P1+P2+\dots+P10)/10$ 이 평균 간격(Pave)이다.

[0155] 3. 도 17에 도시한 바와 같이, 산출한 평균 간격(Pave)의 가로세로 10배의 영역(73), 즉, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역(73)에 대한 관찰로부터, 임의로 5개의 제2 볼록부를 골라낸다. 여기서, $10 \text{ Pave} \times 10 \text{ Pave}$ 분의 영역(73) 내에, 평균 간격(Pave)을 측정한 영역이 반드시 포함되는 것으로 한다. 또한, 골라내는 제2 볼록부(72)는, $10 \text{ Pave} \times 10 \text{ Pave}$ 내에, 그 윤곽이 전부 수용되어 있는 것에 한정된다. 즉, 도 17에 도시한 바와 같이, 평균 간격(Pave)을 골라내는 데에 사용한 영역이 전부 $10 \text{ Pave} \times 10 \text{ Pave}$ 내에 관찰되며, 또한, $10 \text{ Pave} \times 10 \text{ Pave}$ 의 범위 내에 윤곽이 완전히 수용되는 제2 볼록부(72)로부터 임의로 5개의 제2 볼록부(72)(도 17 중, 번호 1~5가 부여된 제2 볼록부(72))를 골라낸다. 다음으로, 골라낸 제2 볼록부의 각각에 대하여, Tcv 또는 tcv를 임의로 5점 측정한다. 예컨대, 원자간력 현미경 관찰에 의해 얻어지는 데이터로부터, Tcv 또는 tcv를 측정할 수 있다. 또한, 주사형 전자 현미경 관찰에 경사(Tilt)를 작용시켜 제1 볼록부(71)와 제2 볼록부(72)를 구별함으로써 Tcv를 측정할 수 있다. 여기서는 편의상 Tcv를 측정한 것으로 한다. 즉, 선택된 제2 볼록부(72)의 각각에 대하여, Tcv를 임의로 5점 측정한다. 도 17에 있어서는, 번호 3이 부여된 제2 볼록부(72)에 대하여 측정된 Tcv를 대표하여 도시하고 있다. 도 17에 도시한 바와 같이, 선택한 제2 볼록부(72)를 사이에 두고 인접하는 제1 볼록부(71)의 Tcv를 5개씩 측정한다. 예컨대, 번호 3이 부여된 제2 볼록부(72)에 관해서는, Tcv31~Tcv35가 측정되어 있다. 마찬가지로, 번호 1, 2, 4, 5가 부여된 제2 볼록부(72)에 관해서도 각각 Tcv를 5개씩 측정한다. 이 때문에, Tcv의 측정 데이터는, 25점 집계되게 된다. 얻어진 Tcv 25점의 상가평균치가 Tcv-ave이다.

[0156] 4. 도 18은, 본 실시형태에 관련된 광학 기판을 미세 요철면측으로부터 관찰하여 볼록부의 개수를 카운트할 때에 사용하는 영역을 도시한 모식도이다. 도 18에 도시한 바와 같이, 산출된 Tcv-ave의 가로세로 10배분의 영역(74), 즉 $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에 존재하는 제1 볼록부의 개수(N1)와 제2 볼록부의 개수(N2)를 카운트한다. 이 때, 도 18에 예시하는 바와 같이, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 의 영역(74) 내에는, 반드시 Tcv-ave를 산출하는 데에 사용한 영역(73)이 포함된다. 또한, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에서 카운트되는 제1 볼록부 및 제2 볼록부는, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 분의 영역(74) 내에 완전히 그 윤곽이 수용되는 것으로 한다. 도 18에 있어서는, 제1 볼록부의 개수(N1)는 2944개이고, 제2 볼록부의 개수(N2)는 498개이다. 따라서, 제2 볼록부의 존재 확률(Z)은, $N2/(N1+N2)=498/(498+2944)=1/6.9$ 로서 주어진다. 특히, 도 18과 같이, Tcv-ave가 크고, $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 의 범위를 관찰한 경우에, 각 볼록부가 불명료해져 제1 볼록부 및 제2 볼록부의 개수 카운트에 지장을 초래하는 경우, 예컨대, 도 18에 도시한 바와 같이 $5 \text{ Tcv-ave} \times 5 \text{ Tcv-ave}$ 의 영역(76)을 관찰하고, 4개를 이어 합침으로써 $10 \text{ Tcv-ave} \times 10 \text{ Tcv-ave}$ 의 영역(74)을 관찰할 수 있다.

● 제1 실시형태에 관련된 광학 기판(I)

[0157] 이하, 상술한 기호 및 용어의 정의를 이용하여, 도 7의 A에 도시한 본 발명의 제1 실시형태에 관련된 광학 기판(I)(1)의 요철 구조(12)의 특징에 관해 설명한다. 우선, 요철 구조(12)에 있어서, 평균 간격(Pave)은, 하기 식(1)을 만족한다.

[0158] 식(1)

$$50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$$

[0159] 평균 간격(Pave)이 50 nm 이상인 것에 의해, 광학적 산란성(광회절 또는 광산란)이 높아져 광 추출 효율(LEE)이 향상되고, 1500 nm 이하인 것에 의해, 반도체 발광 소자의 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)이 향상되기 때문이다. 또한, 평균 간격(Pave)이 1500 nm 이하인 것에 의해, 제2 볼록부의 존재 확률(Z)이 큰 경우에도, 제2 볼록부가 집합하는 크기, 또한, 제2 볼록부의 집합끼리의 간격을 크게 유지하는 것이 가능하기 때문에, 반도체 결정층의 특이 성장을 억제할 수 있고, 이 때문에, 누설 전류를 양호하게 유지할 수 있다.

[0160] 평균 간격(Pave)이 50 nm 이상인 것에 의해, 제1 볼록부의 제2 볼록부를 사이에 둔 인접 거리(Tcv, 또는 tcv)가 광학적으로 커진다. 평균 간격(Pave)이 50 nm라는 파장보다 충분히 작은 경우, 광으로부터 보아 요철 구조(12)는 평균화되기 때문에, 요철 구조(12)는 평균의 굴절률(평균화된 굴절률)을 갖는 박막으로서 기능하게 된다. 즉, 반도체 발광 소자의 발광광으로부터 본 경우, 평균 간격(Pave)이 50 nm 정도로 작은 영역에서는, 요철 구조(12)는 평균화된 굴절률을 갖는 박막(평탄막)으로서 행동하기 때문에, 광학적 산란성(광회절 또는 광산란)은 매우 작아지고, 이 때문에, 도파 모드를 흐트러뜨리는 효과가 작아진다. 즉, 광 추출 효율(LEE)의 향상 정도는 작아진다. 그러나, 제1 실시형태에 관련된 광학 기판(I)(1)에 있어서는, 제1 볼록부(131, 132, 134)와 제2 볼록부(133)가 혼재된다(도 9 참조). 이러한 경우, 평균화된 굴절률은, 제1 볼록부(131, 132, 134) 중에 분산되는

제2 볼록부(133)에 따른 흐트러짐을 형성하는 것으로 생각된다. 즉, 반도체 발광 소자의 발광광은, 마치 평균화된 굴절률의 분포에 따른 물질이, 마치 존재하는 것처럼 행동한다. 평균 간격(Pave)이 50 nm 이상인 것에 의해, 상술한 인접 거리(Tcv, 또는 tcv)가 반도체 발광 소자의 발광 파장으로부터 보아 적절한 크기가 된다. 즉, 상술한 평균화된 굴절률의 분포가, 반도체 발광 소자의 발광 파장으로부터 보아 적절한 스케일을 갖는 분포(평균 간격(Pave)보다 큰 분포)가 되기 때문에, 상기 발광광은, 평균화된 굴절률의 분포에 따른 광학적 산란성(광산란, 또는 광회절)을 나타내게 되고, 도파 모드를 흐트러뜨리기 위한 모드수가 증가하여, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 이 효과를 보다 발휘하여, 광 추출 효율(LEE)을 향상시키는 관점에서, 평균 간격(Pave)은, 100 nm 이상이 바람직하고, 200 nm 이상이 보다 바람직하고, 250 nm 이상이 가장 바람직하다.

[0163] 평균 간격(Pave)이 1500 nm 이하인 것에 의해, 요철 구조(12)의 밀도 및 비표면적이 향상된다. 이에 따라, 반도체 결정층 내부의 전위를 분산화하는 것이 가능해지고, 국소적 및 거시적인 전위 밀도를 저감시킬 수 있기 때문에, 내부 양자 효율(IQE)을 크게 할 수 있다. 상기 효과를 보다 발휘하는 관점에서, 평균 간격(Pave)은, 1000 nm 이하인 것이 바람직하고, 900 nm 이하인 것이 보다 바람직하고, 800 nm 이하인 것이 가장 바람직하다. 특히, 550 nm 이하인 것에 의해, 제2 볼록부가 집합하는 크기를 작게 하는 것이 가능해지기 때문에 바람직하고, 400 nm 이하인 것이 가장 바람직하다. 또한, 큰 비표면적에 의해 접촉 면적이 커지기 때문에, 콘택트 저항을 감소시켜, 전자 주입 효율(EIE)을 향상시킬 수 있다. 상기 효과를 보다 발휘하는 관점에서, 평균 간격(Pave)은, 1000 nm 이하인 것이 바람직하고, 800 nm 이하인 것이 보다 바람직하고, 550 nm 이하인 것이 가장 바람직하다.

[0164] 즉, 상기 범위를 만족함으로써, 반도체 결정층 중의 전위를 분산화함과 동시에 전위 밀도를 감소시켜 내부 양자 효율(IQE)이 향상되고, 동시에 광학적 산란성(광회절 또는 광산란)에 의해 도파 모드를 흐트러뜨려 광 추출 효율(LEE)을 향상시키는 것이 가능해지고, 그 결과, 반도체 발광 소자의 외부 양자 효율(EQE)을 향상시킬 수 있다. 또는, 상기 범위를 만족함으로써, 오믹 콘택트의 향상에 따라 전자 주입 효율(EIE)이 향상되고, 동시에 광학적 산란성(광회절 또는 광산란)에 의해 도파 모드를 흐트러뜨려 광 추출 효율(LEE)을 향상시키는 것이 가능해지고, 그 결과, 반도체 발광 소자의 외부 양자 효율(EQE)을 향상시킬 수 있다.

[0165] 또한, 제1 실시형태에 관련된 요철 구조(12)에 있어서는, 도 9에 도시한 바와 같이, 복수의 볼록부(131~134)의 볼록부 높이(hn)가 균일하지 않고, 도 9 중에 도시한 제2 볼록부(극소 볼록부)(133)와 같이, 거의 동일한 볼록부 높이를 갖는 제1 볼록부(131, 132, 134)보다 볼록부 높이(hn)가 낮은, 바꾸어 말하면, 평균 볼록부 높이(Have)에 비해 볼록부 높이(hn)가 낮은 극소 볼록부(133)가 소정의 존재 확률(Z)로 존재한다. 즉, 제1 실시형태에 관련된 요철 구조(12)에 있어서, 극소 볼록부(133)의 볼록부 높이(hn)는, 요철 구조(12)의 볼록부 평균 위치(Scv)와 오목부 평균 위치(Scc)의 거리에 상당하는 평균 볼록부 높이(Have)에 대하여 하기 식(2)을 만족하며, 또한, 극소 볼록부(133)가 존재하는 존재 확률(Z)이, 하기 식(3)을 만족하는 것을 특징으로 한다.

[0166] 식(2)

$$0.6 \text{ Have} \geq hn \geq 0$$

[0168] 식(3)

$$1/10000 \leq Z \leq 1/5$$

[0170] 볼록부 높이(hn)가 식(2)을 만족하는 극소 볼록부(133)의 존재에 의해, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)의 향상을 담보한 상태에서, 광학적 산란성(광회절 또는 광산란)을 부여하는 것이 가능해진다. 이미 설명한 바와 같이, 내부 양자 효율(IQE)을 향상시키기 위해서는, 반도체 결정층 내부의 전위를 분산화하며, 또한 전위 밀도를 저감시킬 필요가 있는데, 그것을 위해서는, 미소한 평균 간격(Pave)이 필요해진다. 한편, 반도체 발광 소자의 광흡수에 의한 손실을 억제하고 전자 주입 효율(EIE)을 향상시키기 위해서는, 미소한 요철 구조에 의해 비표면적을 크게 하고, 오믹 콘택트를 향상시킬 필요가 있다. 그러나, 미소한 평균 간격(Pave)을 갖는 요철 구조는, 반도체 발광 소자의 발광광에 있어서는, 평균화된 굴절률을 갖는 박막으로서 근사화된다. 이 때문에, 평균화된 굴절률과 반도체 결정층의 굴절률차에 따른 임계각이 결정되고, 도파 모드가 형성되게 된다. 그러나, 극소 볼록부(133)의 존재에 의해, 평균화된 굴절률은 분포를 갖는다. 이 경우, 반도체 발광 소자의 발광광은, 평균화된 굴절률의 분포에 따른 물질이 마치 그곳에 존재하는 것처럼 행동할 수 있다. 즉, 미소한 평균 간격(Pave)의 경우라도, 미소한 평균 간격(Pave)보다 큰 구조가 마치 존재하는 것처럼 행동하는 것이 가능해진다. 또한, 반도체 발광 소자의 발광 파장의 파장과 동일한 정도 이상 또한 나노 스케일의 미소한 요철 구조의 경우, 도파 모드는 광회절에 의해 흐트러지게 된다. 그러나, 극소 볼록부(133)를 포함함으로써, 광회절의 모드 수를 증가시킴과 동시에, 모드에 분산성을 포함시킬 수 있는 것으로 생각된다. 이 때문에, 도파 모드는 국소적

으로는 광회절에 의해 흐트러지고, 거시적으로는 광산란에 의해 추출되기 때문에, 광 추출 효율(LEE)을 보다 향상시킬 수 있다. 이상으로부터, 극소 볼록부(133)가 존재함으로써, 반도체 결정층 내부의 전위를 분산화함과 동시에 전위 밀도를 감소시켜, 내부 양자 효율(IQE)을 향상시킴과 동시에, 광학적 산란성에 의해 도파 모드를 흐트러뜨려 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 또한, 극소 볼록부(133)가 존재함으로써, 비표면적을 증대시키고 오믹 저항을 저감시켜, 전자 주입 효율(EIE)을 향상시킴과 동시에, 산란성에 의해 도파 모드를 흐트러뜨려 광 추출 효율(LEE)을 향상시키는 것이 가능해진다.

[0171] 극소 볼록부(133)의 볼록부 높이(hn)로는, 상기 원리에 의한 광학적 산란성(광회절 또는 광산란)을 보다 발휘하는 관점에서 $0.4 \text{ Have} \geq hn$ 을 만족하는 것이 바람직하고, $0.3 \text{ Have} \geq hn$ 을 만족하는 것이 보다 바람직하고, $0.1 \text{ Have} \geq hn$ 을 만족하는 것이 가장 바람직하다. 또, 가장 바람직한 상태는, hn 이 0인 경우이다. 또, 극소 볼록부(133)의 높이(hn)가 0인 경우, 극소 볼록부(133)와 제1 볼록부(131, 132, 134)를 판별하는 것은 곤란하다. 이 경우, 제1 볼록부(131, 132, 134)의 평균 간격(Pave)을 사용하여, 가로세로 3 Pave \times 3 Pave의 범위를 만들고, 이 범위를 이동시켰을 때에 관찰되는 제1 볼록부(131, 132, 134)의 개수가 감소했을 때의 차분값분을 극소 볼록부(133)로서 계산한다. 우선, 3 Pave \times 3 Pave 내가 전부 제1 볼록부(131, 132, 134)에 의해 매립될 때의 제1 볼록부(131, 132, 134)의 개수를 카운트한다. 여기서는, N_{max} 개로 한다. 다음으로, 3 Pave \times 3 Pave의 범위를 이동시켜, 제1 볼록부(131, 132, 134)의 수를 카운트해 나간다. 여기서, 3 Pave \times 3 Pave 내에 제1 볼록부(131, 132, 134)가 N_{dec} 개 카운트된 것으로 한다. 또한, 동일 범위에 $hn > 0$ 의 극소 볼록부(133)가 N_2 개 카운트된 것으로 한다. 여기서, $N_{dec} + N_2 < N_{max}$ 이면, 카운트되지 않은 제2 볼록부가 존재하는 것을 의미한다. 즉, $N_{max} - (N_{dec} + N_2)$ 가 $hn = 0$ 의 제2 볼록부이다.

[0172] 특히, 식(2)을 만족하는 극소 볼록부(133)의 존재 확률(Z)이, 식(3)을 만족함으로써, 평균화된 굴절률에 박막 내에 존재하는 흐트러짐(산란 점수) 혹은, 광회절의 모드수와 분산성이 증가하는 것으로 생각되고, 산란성 부여에 기초하는 광 추출 효율(LEE) 향상을 실현할 수 있다. 존재 확률(Z)은, 광학적 산란성(광회절 또는 광산란) 부여의 관점에서, $1/3000 \leq Z \leq 1/10$ 을 만족하는 것이 바람직하고, $1/1000 \leq Z \leq 1/10$ 을 만족하는 것이 보다 바람직하고, $1/500 \leq Z \leq 1/10$ 을 만족하는 것이 가장 바람직하다. 특히, 극소 볼록부(133)의 존재 확률(Z)이 $1/100$ 이하인 것에 의해, 도파 모드를 흐트러뜨리는 모드의 수가 커지고, 이 때문에 도파 모드를 흐트러뜨리는 효과를 보다 커지기 때문에 바람직하다. 가장 바람직하게는, $1/60$ 이하이다. 또한, 존재 확률(Z)이 $1/5.5$ 이상이면, 반도체 결정층의 특이 성장을 억제하는 효과가 강해지기 때문에, 누설 전류를 보다 양호하게 유지하는 것이 가능해진다. 이 관점에서, 존재 확률(Z)은, $1/10$ 이상인 것이 보다 바람직하다.

[0173] 또한, 제1 실시형태에 관련된 광학 기판(I)(1)에 있어서는, 상술한 거리(tcv-ave)가, 제1 볼록부의 평균 간격(Pave)에 대하여, $1.0 \text{ Pave} < \text{tcv-ave} \leq 9.5 \text{ Pave}$ 를 만족하는 것이 바람직하다.

[0174] 도 9에 도시한 바와 같이, 거리(tcv-ave)는, 선분(1cv) 상에서 극소 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132) 및 볼록부(134) 사이의 윤곽끼리의 최단 거리를 나타내고 있기 때문에, 양자 사이에 존재하는 극소 볼록부(133)의 크기가, 최대치 9.5 Pave를 초과하지 않도록 제한되어 있는 것을 나타낸다.

[0175] 거리(tcv-ave)가 상기 범위를 만족함으로써, 광학적 산란성(광회절 또는 광산란) 부여에 기초하는 광 추출 효율(LEE)의 개선을 유지한 상태에서, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 동시에 개선할 수 있다. 거리(tcv-ave)가 1.0 Pave보다 큰 점에서, 제1 볼록부(131, 132, 134)와 극소 볼록부(133)의 체적차가 커진다. 이 때문에, 평균화된 굴절률의 흐트러짐 혹은 광회절 모드의 분산성은 현저해지고, 반도체 발광 소자의 발광광은, 상기 흐트러짐에 따른 광학적 산란성을 발현하게 되어, 광 추출 효율(LEE)을 향상시킬 수 있다. 한편, 거리(tcv-ave)가 9.5 Pave 이하인 것에 의해, 반도체 결정층 내부에 발생하는 전위의, 국소적 밀도를 저하시킬 수 있기 때문에, 내부 양자 효율(IQE)을 향상시킬 수 있다. 또한, 거리(tcv-ave)가 9.5 Pave 이하인 것에 의해, 비표면적을 효과적으로 크게 할 수 있기 때문에, 오믹 저항이 감소하고 오믹 콘택트가 양호해지기 때문에, 전자 주입 효율(EIE)이 향상된다. 거리(tcv-ave)로는, 이 효과를 한층 더 발휘하는 관점에서, $1.0 \text{ Pave} \leq \text{tcv-ave} \leq 7.5 \text{ Pave}$ 를 만족하는 것이 바람직하다. 또한, 거리(tcv-ave)는 극소 볼록부(133)가 집합하는 크기를 나타내는 척도이다. 여기서, 극소 볼록부(133)가 집합하고, 그 사이즈가 소정의 값을 초과한 경우, 반도체 결정층의 특이 성장에 기초하는 p-n 접합 계면의 어긋남이 생기는 경우가 있다. 이 경우, 누설 전류 특성이 저하된다. 이 관점도 근거로 하면, 거리(tcv-ave)는, $1.0 \text{ Pave} < \text{tcv-ave} \leq 4.5 \text{ Pave}$ 를 만족하는 것이 바람직하고, $1.0 \text{ Pave} < \text{tcv-ave} \leq 3.0 \text{ Pave}$ 를 만족하는 것이 보다 바람직하고, $1.0 \text{ Pave} < \text{tcv-ave} \leq 1.5 \text{ Pave}$ 를 만족하는 것이 가장 바람직하다.

[0176] 또한, 제1 실시형태에 관련된 광학 기판(I)(1)에 있어서, 극소 볼록부(133)의 볼록부 높이(hn)가 $0.4 \text{ Have} \geq hn$

≥ 0 을 만족하고, 존재 확률(Z)이 $1/3000 \leq Z \leq 1/10$ 을 만족하며, 또한, 거리($t_{cv\text{-}ave}$)가 $1.0 \text{ Pave} < t_{cv\text{-}ave} \leq 4.5 \text{ Pave}$ 를 만족하는 것이 바람직하다. 이 경우에는, 제1 볼록부와 극소 볼록부(133)의 체적차가 커지고, 평균화된 굴절률의 국소적 흐트러짐 및, 극소 볼록부(133)에서의 광학적 산란성(광회절 또는 광산란)이 커져, 나노 스케일에서 강한 산란성을 부여하는 것이 가능해진다. 동시에 존재 확률(Z)이 상기 범위를 만족하기 때문에, 평균화된 굴절률의 박막에 존재하는 산란 점수 혹은 광회절의 모드수를 증가시키는 것이 가능해지고, 종합적인 산란성의 정도가 향상되기 때문에, 광 추출 효율(LEE)이 커진다. 또한, 거리($t_{cv\text{-}ave}$)가 상기 범위를 만족하는 점에서, 반도체 결정층 내부의 전위를 분산화함과 동시에, 국소적 전위 밀도를 저감시키는 것이 가능해져, 나노 구조 부여에 의한 내부 양자 효율(IQE) 개선의 효과를 발휘할 수 있다. 또한, 거리($t_{cv\text{-}ave}$)가 상기 범위를 만족하기 때문에, 나노 스케일의 요철 구조에 있어서도 효과적으로 비표면적이 커지기 때문에, 오믹 콘택트가 양호해져, 전자 주입 효율(EIE)이 향상된다. 즉, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)과 광 추출 효율(LEE)을 동시에 향상시키는 것이 가능해지고, LED의 외부 양자 효율(EQE)을 향상시킬 수 있다.

[0177] 또한, 이 경우에 있어서, 극소 볼록부(133)의 높이(hn)가 $0.1 \text{ Have} \geq hn \geq 0$ 을 만족하는 것이, 나노 스케일에서의 광학적 산란성(광회절 또는 광산란)의 부여의 관점에서 바람직하다. 이 경우에 있어서도, 존재 확률 및 거리($t_{cv\text{-}ave}$)의 범위를 만족하기 때문에, 나노 스케일에 있어서 강화된 산란성에 의해, 종합적인 광학적 산란성(광회절 또는 광산란)에 의한 광 추출 효율(LEE)을 향상시킴과 동시에, 높은 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 실현할 수 있다.

[0178] 제1 실시형태에 관련된 광학 기판(I)(1)에 있어서는, 상술한 거리($t_{cv\text{-}ave}$)가, 제1 볼록부(131, 132, 134)의 평균 간격(Pave)에 대하여, 하기 식(4)를 만족하는 것이 바람직하다.

[0179] 식(4)

[0180] $1.0 \text{ Pave} < t_{cv\text{-}ave} \leq 11 \text{ Pave}$

[0181] 여기서, 거리($t_{cv\text{-}ave}$)는, 도 9에 도시한 바와 같이, 선분(1_{cv}) 상에서 극소 볼록부(133)를 사이에 두고 인접하는 제1 볼록부(132) 및 볼록부(134)의 정점 사이끼리의 최단 거리를 나타내고 있기 때문에, 양자 사이에 존재하는 극소 볼록부(133)의 크기가, 최대치 11 Pave를 초과하지 않도록 제한되어 있는 것을 나타낸다.

[0182] 또한, 거리($t_{cv\text{-}ave}$)는, 복수의 볼록부의 측면부의 경사에 의존하지 않는 값이다. 여기서, 거리($t_{cv\text{-}ave}$)보다 거리($t_{cv\text{-}ave}$)는 큰 값이 된다. 또한, 복수의 볼록부의, 상세한 것은 이하에 설명하는 종횡비(aspect ratio)를 고려하면, 거리($t_{cv\text{-}ave}$)를 약 1.15배한 값이 거리($t_{cv\text{-}ave}$)가 된다. 이 때문에, 이미 설명한 바와 같이, 거리($t_{cv\text{-}ave}$)가 9.5 Pave 이하인 것에 의해 발휘되는 효과는, 거리($t_{cv\text{-}ave}$)가 11 Pave 이하의 범위에서 동일하게 발현되게 된다.

[0183] 거리($t_{cv\text{-}ave}$)가 식(4)를 만족함으로써, 광학적 산란성(광회절 또는 광산란) 부여에 기초하는 광 추출 효율(LEE)의 개선을 유지한 상태에서, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 동시에 개선할 수 있다. 거리($t_{cv\text{-}ave}$)가 1.0 Pave 보다 큰 것에 의해, 제1 볼록부와 극소 볼록부(133)의 체적차가 커진다. 이 때문에, 평균화된 굴절률의 흐트러짐 혹은 광회절 모드의 분산성을 현저해지고, 반도체 발광 소자의 발광광은, 상기 흐트러짐에 따른 산란성을 발현하게 되어, 광 추출 효율(LEE)을 향상시킬 수 있다. 한편, 거리($t_{cv\text{-}ave}$)가 11 Pave 이하인 것에 의해, 반도체 결정층 내부에 발생하는 전위의, 국소적 밀도를 저하시킬 수 있기 때문에, 내부 양자 효율(IQE)을 향상시킬 수 있다. 또한, 거리($t_{cv\text{-}ave}$)가 11 Pave 이하인 것에 의해, 극소 볼록부(133)가 접합하는 크기를 제한할 수 있기 때문에, 반도체 결정층의 특이 성장을 억제할 수 있다. 이 때문에, p-n 접합 계면, 보다 상세하게는 밴드도에서의 밴드의 어긋남을 억제할 수 있으므로, 누설 전류를 양호하게 유지하는 것이 가능해지고, 다이오드 특성을 향상시킬 수 있다. 또한, 거리($t_{cv\text{-}ave}$)가 11 Pave 이하인 것에 의해, 비표면적을 효과적으로 크게 할 수 있기 때문에, 오믹 저항이 감소하고 오믹 콘택트가 양호해지기 때문에, 전자 주입 효율(EIE)이 향상된다. 거리($t_{cv\text{-}ave}$)로는, 이 효과를 한층 더 발휘하는 관점에서, $1.0 \text{ Pave} \leq t_{cv\text{-}ave} \leq 9.5 \text{ Pave}$ 를 만족하는 것이 바람직하다. 또한, 거리($t_{cv\text{-}ave}$)는 극소 볼록부(133)가 접합하는 크기를 나타내는 척도이다. 여기서, 극소 볼록부(133)가 접합한 경우, 볼록부 높이가 낮은 접합이 형성된다. 이 경우, 광학적 산란성은 감소한다. 이것은, 예컨대 광학적 산란성이 광회절인 경우, 광회절 강도는 볼록부 높이가 높아짐에 따라 증가하기 때문이다. 이 관점도 근거로 하면, 거리($t_{cv\text{-}ave}$)는, $1.0 \text{ Pave} < t_{cv\text{-}ave} \leq 7.5 \text{ Pave}$ 를 만족하는 것이 바람직하고, $1.0 \text{ Pave} < t_{cv\text{-}ave} \leq 5.5 \text{ Pave}$ 를 만족하는 것이 보다 바람직하고, $1.0 \text{ Pave} < t_{cv\text{-}ave} \leq 3.5 \text{ Pave}$ 를 만족하는 것이 가장 바람직하다.

[0184] 또한, 제1 실시형태에 관련된 광학 기판(I)(1)에 있어서, 극소 볼록부(133)의 볼록부 높이(hn)가 하기 식(9)를

만족하고, 존재 확률(Z)이 하기 식(10)을 만족하며, 또한, 거리($Tcv\text{-ave}$)가 하기 식(11)을 만족하는 것이 바람직하다. 이 경우에는, 극소 볼록부(133)의 볼록부 높이(hn)가 식(9)을 만족함으로써 제1 볼록부(131, 132, 134)와 극소 볼록부(133)의 체적차가 커지고, 평균화된 굴절률의 국소적 흐트러짐 및, 극소 볼록부(133)에서의 광학적 산란성(광회절 또는 광산란)이 커져, 나노 스케일에서 강한 산란성을 부여하는 것이 가능해진다. 동시에 존재 확률(Z)이 식(10)을 만족함으로써 평균화된 굴절률의 박막에 존재하는 산란 점수 혹은 광회절의 모드수를 증가시키는 것이 가능해지고, 종합적인 산란성의 정도가 향상되기 때문에, 광 추출 효율(LEE)이 커진다. 또한, 거리($Tcv\text{-ave}$)가 식(11)을 만족함으로써, 반도체 결정층 내부의 전위를 분산화함과 동시에, 국소적 전위 밀도를 저감시키는 것이 가능해져, 나노 구조 부여에 의한 내부 양자 효율(IQE) 개선의 효과를 발휘할 수 있다. 또한, 거리($Tcv\text{-ave}$)가 식(11)을 만족함으로써, 나노 스케일의 요철 구조에 있어서도 효과적으로 비표면적이 커지기 때문에, 오믹 콘택트가 양호해져, 전자 주입 효율(EIE)이 향상된다. 즉, 식(9)~식(11)을 동시에 만족함으로써, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)과 광 추출 효율(LEE)을 동시에 향상시키는 것이 가능해지고, LED의 외부 양자 효율(EQE)을 향상시킬 수 있다. 또한, 식(9)~식(11)을 동시에 만족하는 경우, 극소 볼록부(133)가 집합하는 크기 및, 집합한 극소 볼록부(133)의 분산성을 높일 수 있는 점에서, 특이 성장한 반도체 결정층끼리의 접합을 억제할 수 있기 때문에, 반도체 결정층에 생기는 크레바스형의 결함을 억제할 수 있다. 이에 따라, p-n 접합성이 향상되는 점에서, 누설 전류를 보다 억제할 수 있다.

[0185] 식(9)

[0186] $0.4 \text{ Have} \geq hn \geq 0$

[0187] 식(10)

[0188] $1/3000 \leq Z \leq 1/7.5$

[0189] 식(11)

[0190] $1.0 \text{ Pave} < Tcv\text{-ave} \leq 7.5 \text{ Pave}$

[0191] 또한, 이 경우에 있어서, 극소 볼록부(133)의 높이(hn)가 하기 식(12)을 만족하는 것이, 나노 스케일에서의 광학적 산란성(광회절 또는 광산란)의 부여의 관점에서 바람직하다. 이 경우에 있어서도, 식(10)에 나타내는 존재 확률(Z) 및 식(11)에 나타내는 거리($Tcv\text{-ave}$)의 범위를 만족하기 때문에, 나노 스케일에 있어서 강화된 산란성에 의해, 종합적인 광학적 산란성(광회절 또는 광산란)에 의한 광 추출 효율(LEE)을 향상시킴과 동시에, 높은 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 실현할 수 있다.

[0192] 식(12)

[0193] $0.2 \text{ Have} \geq hn \geq 0$

[0194] 또한, 종횡비(Have/φcv-ave)는, 요철 구조(12)의 제1 볼록부(131, 132, 134)의 바닥부의 폭의 평균치(φcv-ave)와 볼록부 높이의 평균치(Have)의 비율이다. 종횡비(Have/φcv-ave)는, 제1 볼록부와 극소 볼록부(133)의 체적차를 크게 하고, 평균화된 굴절률의 흐트러짐 또는 극소 볼록부(133)에서의 광학적 산란성(광회절 또는 광산란)을 현저하게 하여, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 담보한 상태에서 산란성을 부여하여 외부 양자 효율(EQE)을 향상시키는 관점에서, 0.1 이상 3.0 이하의 범위가 바람직하다. 특히 이 효과를 한층 더 발휘하는 관점에서, 종횡비(Have/φcv-ave)는, 0.5 이상 2.5 이하인 것이 바람직하고, 0.5 이상 1.5 이하인 것이 보다 바람직하고, 0.5 이상 1.2 이하인 것이 가장 바람직하다.

[0195] 또, 상기 원리로부터 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 개선하기 위해, 요철 구조(12)의 볼록부(13)의 형상은 한정되지 않고, 원뿔, 원뿔의 측면부가 단계적 경사를 갖는 뾰족형체, 원뿔의 측면부가 위로 볼록하게 팽창된 뾰족형체, 원뿔의 바닥면이 왜곡된 뾰족형체, 원뿔의 바닥면의 외형이 3 이상의 변곡점을 갖는 뾰족형체, 원기둥, 다각기둥, 다각뿔 등을 채용할 수 있다. 특히, 내부 양자 효율(IQE)을 보다 향상시키는 관점에서, 볼록부(13)의 정점(13a)은 연속적으로 매끄럽게 연결되어 있는, 즉, 볼록부(13)의 정상부는 곡률 반경이 0 초과의 각부인 것이 바람직하다.

[0196] 또한, 볼록부 측면은 매끄러워도 좋고, 볼록부 측면 상에 또 다른 요철이 형성되어 있어도 좋다.

[0197] 또한, 내부 양자 효율(IQE)을 향상시키는 관점에서, 요철 구조(12)의 오목부(14)의 바닥부는 평탄면을 갖는 것이 바람직하다. 이 경우, 반도체 결정층의 성장 초기 상태를 양호하게 유지하는 것이 가능해지는 점에서, 요철 구조에 의한 전위 분산성의 효과를 보다 발휘하는 것이 가능해진다. 특히, 서로 가장 근접하는 볼록부에

있어서, 각각의 볼록부의 바닥부 외연부 사이의 최단 거리가 30 nm 이상인 것에 의해, 반도체 결정층의 초기 성장성, 특히 핵 생성을 양호하게 유지할 수 있기 때문에, 내부 양자 효율(IQE) 개선의 효과가 커진다. 상기 거리가 60 nm 이상인 것이, 핵 생성과 계속되는 핵 성장이 양호해지기 때문에, 보다 바람직하고, 80 nm 이상인 것이 가장 바람직하다.

[0198] 요철 구조(I)(12)의 오목부(14)의 바닥부가 갖는 평탄면(이하, 「평탄면 B」라고 함)과, 요철 구조(I)(12) 상에 형성되는 제1 반도체층의 안정 성장면에 대하여 거의 평행한 면(이하, 「평행 안정 성장면」이라고 함)이 실질적으로 평행인 경우, 요철 구조(I)(12)의 오목부(14)의 근방에서의 제1 반도체층의 성장 모드의 흐트러짐이 커지고, 제1 반도체층 내의 전위를 효과적으로 저감시킬 수 있기 때문에, 내부 양자 효율(IQE)이 향상된다. 안정 성장면이란, 성장시키는 재료에 있어서 성장 속도가 가장 느린 면의 것을 가리킨다. 일반적으로는, 안정 성장면은 성장 도중에 패셋(facet)면으로서 나타나는 것이 알려져 있다. 예컨대, 질화갈륨계 화합물 반도체의 경우, M면으로 대표되는 A축에 평행한 평면이 안정 성장면이 된다. GaN계 반도체층의 안정 성장면은, 육방정 결정의 M면(1-100), (01-10), (-1010)이고, A축에 평행한 평면의 하나이다. 또, 성장 조건에 따라서는, GaN계 반도체의 M면 이외의 평면인 A축을 포함하는 다른 평면이 안정 성장면이 되는 경우도 있다.

[0199] 극소 볼록부(133)는, 비주기적으로 배치되어도 좋고, 주기적으로 배치되어도 좋다. 비주기적으로 배치되는 경우, 평균화된 굴절률에 비주기적인 흐트러짐이 생기게 되고, 도파 모드는 광산란으로서 흐트러지게 된다. 또한, 극소 볼록부(133)에 있어서 생기는 광회절이 서로 보강되는 경우가 적어지고, 광학적 산란성(광회절 또는 광산란)이 강해진다. 한편, 주기적(예컨대, 사방 격자형이나 육방 격자형)으로 배열되는 경우, 평균화된 굴절률의 흐트러짐이 주기성을 띠게 되기 때문에, 상기 주기성에 따른 광회절로서, 도파 모드는 흐트러지게 된다. 어느 경우에 있어서도, 상기 설명한, 극소 볼록부(133)의 높이(hn), 거리(Tcv-ave)(또는 거리(tcv-ave)) 및 존재 확률(Z)을 만족함으로써, 광 추출 효율(LEE)을 향상시킬 수 있다. 용도에 따라서도 다르지만, 반도체 발광 소자의 발광광의 출광각을 제어하고 싶은 경우에는, 주기적으로 극소 볼록부(133)를 배치하면 바람직하고, 광학적 산란성(광회절 또는 광산란)에 의해 도파 모드를 효과적으로 흐트러뜨려, 광 추출 효율(LEE)을 향상시키기 위해서는, 비주기적으로 배치되면 바람직하다.

● 제2 실시형태에 관련된 광학 기판(Ⅱ)

[0201] 다음으로, 도 8에 도시한 제2 실시형태에 관련된 광학 기판(Ⅱ)(2)의 요철 구조(Ⅱ)(22)의 특징에 관해 설명한다. 우선, 오목부(23)의 평균 간격(Pave)은, 제1 실시형태에 관련된 광학 기판(I)(1)과 동일한 효과에서, 하기식(5)을 만족한다.

$$\text{식}(5)$$

$$50 \text{ nm} \leq \text{Pave} \leq 1500 \text{ nm}$$

[0204] 또한, 제1 실시형태에 관련된 광학 기판(I)(1)과 동일한 이유로부터 내부 양자 효율(IQE)을 보다 향상시킬 수 있으며, 또한 누설 전류를 양호하게 유지하기 위해, 평균 간격(Pave)은, 1000 nm 이하인 것이 바람직하고, 800 nm 이하이면 바람직하고, 550 nm 이하이면 보다 바람직하고, 400 nm 이하이면 가장 바람직하다. 또한, 광학 기판(I)(1)과 동일한 이유로부터, 전자 주입 효율(EIE)을 향상시키기 위해, 평균 간격(Pave)은, 1000 nm 이하인 것이 바람직하고, 800 nm 이하인 것이 보다 바람직하고, 550 nm 이하인 것이 가장 바람직하다. 마찬가지로, 광 추출 효율(LEE)을 보다 향상시킬 수 있기 때문에, 평균 간격(Pave)은, 100 nm 이상이 바람직하고, 200 nm 이상이 보다 바람직하고, 250 nm 이상이 가장 바람직하다.

[0205] 또한, 제2 실시형태에 관련된 요철 구조(Ⅱ)(22)에 있어서는, 도 10에 도시한 바와 같이, 복수의 오목부(231~234)의 오목부 깊이(dn)가 균일하지 않고, 도 10 중에 도시한 제2 오목부(233)(극소 오목부)와 같이, 거의 동일한 깊이를 갖는 제1 오목부(231, 232, 234)보다 오목부 깊이(dn)가 얇은, 바꾸어 말하면, 평균 오목부 깊이(Dave)에 비해 오목부 깊이(dn)가 얇은 극소 오목부(233)가 소정의 확률로 존재한다. 즉, 제2 실시형태에 관련된 요철 구조(Ⅱ)(22)에 있어서, 극소 오목부(233)의 오목부 깊이(dn)는, 요철 구조(Ⅱ)(22)의 볼록부 평균 위치(SCv)와 오목부 평균 위치(SCc)의 거리에 상당하는 오목부 평균 깊이(Dave)에 대하여 하기식(6)을 만족하며, 또한, 극소 오목부(233)가 존재하는 존재 확률(Z)이, 하기식(7)을 만족하는 것을 특징으로 한다.

$$\text{식}(6)$$

$$0.6 \text{ Dave} \geq dn \geq 0$$

$$\text{식}(7)$$

[0209] $1/10000 \leq Z \leq 1/5$

[0210] 오목부 깊이(dn)가 식(6)을 만족하는 극소 오목부(233)의 존재에 의해, 제1 실시형태에 관련된 광학 기판(I)(1)과 동일한 이유로부터, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE) 향상을 담보한 상태에서, 광학적 산란성(광회절 또는 광산란)을 부여하는 것이 가능해진다. 여기서, 오목부 깊이(dn)는, 광학적 산란성(광회절 또는 광산란)을 보다 발휘하는 관점에서 $0.4 \text{ Dave} \geq dn \geq 0$ 을 만족하는 것이 바람직하고, $0.3 \text{ Dave} \geq dn \geq 0$ 을 만족하는 것이 보다 바람직하고, $0.1 \text{ Dave} \geq dn \geq 0$ 을 만족하는 것이 가장 바람직하다.

[0211] 특히, 식(6)을 만족하는 극소 오목부(233)의 존재 확률(Z)이 식(7)을 만족함으로써, 제1 실시형태에 관련된 광학 기판(I)(1)과 동일한 이유로부터, 광학적 산란성 부여에 기초하는 광 추출 효율(LEE) 향상을 실현할 수 있다. 여기서, 존재 확률(Z)로는, 광학적 산란성(광회절 또는 광산란) 부여의 관점에서 $1/3000 \leq Z \leq 1/10$ 을 만족하는 것이 바람직하고, $1/1000 \leq Z \leq 1/10$ 을 만족하는 것이 보다 바람직하고, $1/500 \leq Z \leq 1/10$ 을 만족하는 것이 가장 바람직하다. 특히, 극소 오목부(233)의 존재 확률(Z)이 $1/100$ 이하인 것에 의해, 도파 모드를 흐트러뜨리는 모드의 수가 커지고, 이 때문에 도파 모드를 흐트러뜨리는 효과가 보다 커지기 때문에 바람직하다. 가장 바람직하게는, $1/60$ 이하이다. 또한, 존재 확률(Z)이 $1/5.5$ 이상이면, 반도체 결정층의 특이 성장을 억제하는 효과가 강해지기 때문에, 누설 전류를 보다 양호하게 유지하는 것이 가능해진다. 이 관점에서, 확률(Z)은, $1/10$ 이상인 것이 보다 바람직하다.

[0212] 또한, 제2 실시형태에 관련된 광학 기판(II)(2)에 있어서는, 상술한 거리(tcc-ave)가, 제1 오목부(23)의 평균 간격(Pave)에 대하여, 제1 실시형태에 관련된 광학 기판(I)(1)과 동일한 이유로부터, $1.0 \text{ Pave} < tcc-ave \leq 9.5 \text{ Pave}$ 를 만족하는 것이 바람직하다.

[0213] 도 10에 도시한 바와 같이, 거리(tcc-ave)는, 선분(1cc) 상에서의 인접하는 제1 오목부(232) 및 오목부(234) 사이의 윤곽끼리의 최단 거리를 나타내고 있기 때문에, 양자 사이에 존재하는 극소 오목부(233)의 수가 최대치 9.5 Pave를 초과하지 않도록 제한되어 있는 것을 나타낸다.

[0214] 거리(tcc)가 $1.0 \text{ Pave} < tcc-ave \leq 9.5 \text{ Pave}$ 를 만족함으로써, 제1 실시형태에 관련된 광학 기판(I)(1)과 동일한 이유로부터, 광학적 산란성(광회절 또는 광산란) 부여에 기초하는 광 추출 효율(LEE)의 개선을 유지한 상태에서, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 동시에 개선할 수 있다. 거리(tcc-ave)로는, 이 효과를 한층 더 발휘하는 관점에서, $1.0 \text{ Pave} \leq tcc-ave \leq 7.5 \text{ Pave}$ 를 만족하는 것이 바람직하다. 또한, 거리(tcc-ave)는 극소 오목부(233)가 집합하는 크기를 나타내는 척도이다. 여기서, 극소 오목부(233)가 집합하고, 그 사이즈가 소정의 값을 초과한 경우, 반도체 결정층의 특이 성장에 기초하는 p-n 접합 계면의 어긋남이 생기는 경우가 있다. 이 경우, 누설 전류 특성이 저하된다. 이 관점도 근거로 하면, 거리(tcc-ave)는, $1.0 \text{ Pave} < tcc-ave \leq 4.5 \text{ Pave}$ 를 만족하는 것이 바람직하고, $1.0 \text{ Pave} < tcc-ave \leq 3.0 \text{ Pave}$ 를 만족하는 것이 보다 바람직하고, $1.0 \text{ Pave} < tcc-ave \leq 1.5 \text{ Pave}$ 를 만족하는 것이 가장 바람직하다.

[0215] 또한, 제2 실시형태에 관련된 광학 기판(II)(2)에 있어서는, 극소 오목부(233)의 오목부 깊이(dn)가 $0.4 \text{ Dave} \geq dn \geq 0$ 을 만족하고, 존재 확률(Z)이 $1/3000 \leq Z \leq 1/10$ 을 만족하며, 또한, 거리(tcc-ave)가 $1.0 \text{ Pave} < tcc-ave \leq 4.5 \text{ Pave}$ 를 만족하는 것이 바람직하다. 이 경우에는, 극소 오목부(233)의 오목부 깊이가 소정 범위를 만족하기 때문에, 제1 오목부(231, 232, 234)와 극소 오목부(233)의 체적차가 커지고, 이에 따라 평균화된 굴절률의 흐트러짐 또는, 극소 오목부(233)에서의 광학적 산란성(광회절 또는 광산란)이 현저해진다. 이 때문에, 나노 스케일에서 강한 산란성을 부여하는 것이 가능해진다. 동시에, 존재 확률(Z)이 상기 범위를 만족함으로써 평균화된 굴절률의 박막 내에 존재하는 산란 점수 또는, 광회절의 모드수를 크게 할 수 있고, 종합적인 산란성의 정도가 향상되기 때문에, 광 추출 효율(LEE)이 커진다. 또한, 거리(tcc-ave)가 소정 범위를 만족함으로써, 반도체 결정층 내부의 전위를 분산화함과 동시에, 국소적 전위 밀도를 저감시키는 것이 가능해져, 나노 구조 부여에 의한 내부 양자 효율(IQE) 개선의 효과를 발휘할 수 있다. 즉, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)과 광 추출 효율(LEE)을 동시에 향상시키는 것이 가능해지고, LED의 외부 양자 효율(EQE)을 향상시킬 수 있다.

[0216] 또한, 이 경우에 있어서, 극소 오목부(233)의 오목부 깊이(dn)가 $0.1 \text{ Dave} \geq dn \geq 0$ 을 만족하는 것이, 나노 스케일에서의 광학적 산란성(광회절 또는 광산란)의 부여의 관점에서 바람직하다. 이 경우에 있어서도, 존재 확률(Z) 및 거리(tcc)의 범위를 만족하기 때문에, 나노 스케일에 있어서 강화된 산란성에 의해, 종합적인 광학적 산란성(광회절 또는 광산란)에 의한 광 추출 효율(LEE)을 향상시킴과 동시에, 높은 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 실현할 수 있다.

[0217] 제2 실시형태에 관련된 광학 기판(II)(2)에 있어서는, 상술한 거리(Tcc-ave)가, 제1 오목부의 평균 간격(Pave)

에 대하여, 하기 식(8)을 만족하는 것이 바람직하다.

[0218] 식(8)

[0219] $1.0 \text{ Pave} < \text{Tcc-ave} \leq 11 \text{ Pave}$

[0220] 여기서, 거리(Tcc-ave)는, 도 10에 도시한 바와 같이, 선분(1cc) 상에서 제2 오목부(233)를 사이에 두고 인접하는 제1 오목부(232) 및 오목부(234)의 정점부 사이끼리의 최단 거리를 나타내고 있기 때문에, 양자 사이에 존재하는 극소 오목부(233)의 크기가, 최대치 11 Pave를 초과하지 않도록 제한되어 있는 것을 나타낸다. 또한, 거리(Tcc-ave)는, 복수의 오목부의 측면부의 경사에 의존하지 않는 값이다. 여기서, 거리(Tcc-ave)보다 거리(Tcc-ave)는 큰 값이 된다. 또한, 복수의 오목부의, 상세한 것은 이하에 설명하는 종횡비를 고려하면, 거리(Tcc-ave)를 약 1.15배한 값이 거리(Tcc-ave)가 된다. 이 때문에, 이미 설명한 바와 같이, 거리(Tcc-ave)가 9.5 Pave 이하인 것에 의해 발휘되는 효과는, 거리(Tcc-ave)가 11 Pave 이하의 범위에서 동일하게 발현되게 된다.

[0221] 거리(Tcc-ave)가 식(8)을 만족함으로써, 광학적 산란성(광회절 또는 광산란) 부여에 기초하는 광 추출 효율(LEE)의 개선을 유지한 상태에서, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 동시에 개선할 수 있다. 거리(Tcc-ave)가 1.0 Pave보다 큰 것에 의해, 제1 오목부(231, 232, 234)와 극소 오목부(233)의 체적차가 커진다. 이 때문에, 평균화된 굴절률의 흐트러짐 혹은 광회절 모드의 분산성을 현저해지고, 반도체 발광 소자의 발광광은, 상기 흐트러짐에 따른 광학적 산란성을 발현하게 되어, 광 추출 효율(LEE)을 향상시킬 수 있다. 한편, 거리(Tcc-ave)가 11 Pave 이하인 것에 의해, 반도체 결정층 내부에 발생하는 전위의, 국소적 밀도를 저하시킬 수 있기 때문에, 내부 양자 효율(IQE)을 향상시킬 수 있다. 또한, 거리(Tcc-ave)가 11 Pave 이하인 것에 의해, 극소 오목부(233)가 집합하는 크기를 제한할 수 있기 때문에, 반도체 결정층의 특이 성장을 억제할 수 있다. 이 때문에, p-n 접합 계면, 보다 상세하게는 밴드도에서의 밴드의 어긋남을 억제할 수 있으므로, 누설 전류를 양호하게 유지하는 것이 가능해지고, 다이오드 특성을 향상시킬 수 있다. 또한, 거리(Tcc-ave)가 11 Pave 이하인 것에 의해, 비표면적을 효과적으로 크게 할 수 있기 때문에, 오믹 저항이 감소하고 오믹 콘택트가 양호해지므로, 전자 주입 효율(EIE)이 향상된다. 거리(Tcc-ave)로는, 이 효과를 한층 더 발휘하는 관점에서, $1.0 \text{ Pave} \leq \text{Tcc-ave} \leq 9.5 \text{ Pave}$ 를 만족하는 것이 바람직하다. 또한, 거리(Tcc-ave)는 극소 오목부(233)가 집합하는 크기를 나타내는 척도이다. 여기서, 극소 오목부(233)가 집합한 경우, 오목부 깊이가 낮은 집합이 형성된다. 이 경우, 광학적 산란성을 감소한다. 이것은, 예컨대 광학적 산란성이 광회절인 경우, 광회절 강도는 오목부 깊이가 깊어짐에 따라 증가하기 때문이다. 이 관점도 근거로 하면, 거리(Tcc-ave)는, $1.0 \text{ Pave} < \text{Tcc-ave} \leq 7.5 \text{ Pave}$ 를 만족하는 것이 바람직하고, $1.0 \text{ Pave} < \text{Tcc-ave} \leq 5.5 \text{ Pave}$ 를 만족하는 것이 보다 바람직하고, $1.0 \text{ Pave} < \text{Tcc-ave} \leq 3.5 \text{ Pave}$ 를 만족하는 것이 가장 바람직하다.

[0222] 또한, 제2 실시형태에 관련된 광학 기판(Ⅱ)(2)에 있어서, 극소 오목부(233)의 오목부 깊이(d_n)가 하기 식(13)을 만족하고, 존재 확률(Z)이 하기 식(14)를 만족하며, 또한, 거리(Tcc-ave)가 하기 식(15)를 만족하는 것이 바람직하다. 이 경우에는, 극소 오목부(233)의 오목부 깊이(d_n)가 식(13)을 만족함으로써 제1 오목부(231, 232, 234)와 극소 오목부(233)의 체적차가 커지고, 평균화된 굴절률의 국소적 흐트러짐 및, 극소 오목부(233)에서의 광학적 산란성(광회절 또는 광산란)이 커져, 나노 스케일에서 강한 산란성을 부여하는 것이 가능해진다. 동시에 존재 확률(Z)이 식(14)를 만족함으로써 평균화된 굴절률의 박막에 존재하는 산란 점수 혹은 광회절의 모드수를 증가시키는 것이 가능해지고, 종합적인 산란성의 정도가 향상되기 때문에, 광 추출 효율(LEE)이 커진다. 또한, 거리(Tcc-ave)가 식(15)를 만족함으로써, 반도체 결정층 내부의 전위를 분산화함과 동시에, 국소적 전위 밀도를 저감시키는 것이 가능해져, 나노 구조 부여에 의한 내부 양자 효율(IQE) 개선의 효과를 발휘할 수 있다. 또한, 거리(Tcc-ave)가 식(15)를 만족함으로써, 나노 스케일의 요철 구조에 있어서도 효과적으로 비표면적이 커지기 때문에, 오믹 콘택트가 양호해져, 전자 주입 효율(EIE)이 향상된다. 즉, 식(13)~(15)를 동시에 만족함으로써, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)과 광 추출 효율(LEE)을 동시에 향상시키는 것이 가능해지고, LED의 외부 양자 효율(EQE)을 향상시킬 수 있다. 또한, 식(13)~식(15)를 동시에 만족하는 경우, 극소 오목부(233)가 집합하는 크기 및, 집합한 극소 오목부(233)의 분산성을 높일 수 있는 점에서, 특이 성장한 반도체 결정층끼리의 접합을 억제할 수 있기 때문에, 반도체 결정층에 생기는 크레바스형의 결함을 억제할 수 있다. 이에 따라, p-n 접합성이 향상되는 점에서, 누설 전류를 보다 억제할 수 있다.

[0223] 식(13)

[0224] $0.4 \text{ Dave} \geq d_n \geq 0$

[0225] 식(14)

[0226] $1/3000 \leq Z \leq 1/7.5$

[0227] 식(15)

[0228] $1.0 \text{ Pave} < T_{cc\text{-ave}} \leq 7.5 \text{ Pave}$

[0229] 또한, 이 경우에 있어서, 극소 오목부(233)의 깊이(dn)가 하기 식(16)을 만족하는 것이, 나노 스케일에서의 광학적 산란성(광회절 또는 광산란)의 부여의 관점에서 바람직하다. 이 경우에 있어서도, 식(14)에 나타내는 존재 확률(Z) 및 식(15)에 나타내는 거리($T_{cc\text{-ave}}$)의 범위를 만족하기 때문에, 나노 스케일에 있어서 강화된 산란성에 의해, 종합적인 광학적 산란성(광회절 또는 광산란)에 의한 광 추출 효율(LEE)을 향상시킴과 동시에, 높은 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)을 실현할 수 있다.

[0230] 식(16)

[0231] $0.2 \text{ Dave} \geq dn \geq 0$

[0232] 또한, 제1 오목부(231, 232, 234)의 종횡비($Dave/\phi_{cc\text{-ave}}$)는, 요철 구조(II)(22)의 제1 오목부(231, 232, 234)의 개구부의 평균폭($\phi_{cc\text{-ave}}$)과 오목부 평균 깊이($Dave$)의 비율이다. 종횡비($Dave/\phi_{cc\text{-ave}}$)는, 제1 실시 형태에 관련된 광학 기판(I)(1)과 동일한 이유로부터, 0.1 이상 3.0 이하의 범위가 바람직하다. 특히, 이 효과를 한층 더 발휘하는 관점에서, 종횡비($Dave/\phi_{cc\text{-ave}}$)는, 0.5 이상 2.5 이하인 것이 바람직하고, 0.5 이상 1.5 이하인 것이 보다 바람직하고, 0.5 이상 1.2 이하인 것이 가장 바람직하다.

[0233] 또, 상기 원리로부터 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 개선하기 위해, 요철 구조(II)(22)의 오목부(23)의 형상은 한정되지 않고, 원뿔, 원뿔의 측면부가 단계적 경사를 갖는 뾰족체, 원뿔의 측면부가 위로 불록하게 팽창된 뾰족체, 원뿔의 바닥면이 왜곡된 뾰족체, 원뿔의 바닥면의 외형이 3 이상의 변곡점을 갖는 뾰족체, 원기둥, 다각기둥, 다각뿔 등을 채용할 수 있다. 특히, 내부 양자 효율(IQE)을 보다 향상시키는 관점에서, 볼록부(24)의 정상부에 평탄면을 가지며, 또한 오목부(23)의 정점의 곡률 반경이 0 초과인 요철 구조(II)(22), 볼록부(24)의 정점(24a)이 연속적으로 매끄럽게 연결됨과 동시에, 오목부(23)의 바닥부에 평탄면이 있는 요철 구조(II)(22) 중 어느 것이라도 바람직하다.

[0234] 또한, 오목부 측면은 매끄러워도 좋고, 오목부 측면 상에 또 다른 요철이 형성되어 있어도 좋다. 또한, 오목부(23)의 바닥부는 평탄면을 갖는 것이 바람직하다. 특히, 오목부(23)의 바닥부의 평탄면의 면적은, 면적을 원의 면적으로 변환했을 때에, 그 원의 직경이 30 nm 이상인 것에 의해, 반도체 결정층의 초기 성장성을 양호하게 유지할 수 있기 때문에, 내부 양자 효율(IQE) 개선의 효과가 커진다. 동일한 관점에서, 상기 직경은 60 nm 이상인 것이 보다 바람직하고, 80 nm 이상인 것이 가장 바람직하다.

[0235] 요철 구조(II)(22)의 오목부(23)의 바닥부가 갖는 평탄면, 또는 볼록부(24)의 정상부가 갖는 평탄면(이하, 「평탄면 B」라고 함)과, 요철 구조(II)(22) 상에 형성되는 제1 반도체층의 안정 성장면에 대하여 거의 평행한 면(이하, 「평행 안정 성장면」이라고 함)이 평행인 경우, 요철 구조(II)(22)의 오목부(23)의 근방에서의 제1 반도체층의 성장 모드의 흐트러짐이 커지고, 제1 반도체층 내의 전위를 효과적으로 저감시킬 수 있기 때문에, 내부 양자 효율(IQE)이 향상된다. 안정 성장면이란, 성장시키는 재료에 있어서 성장 속도가 가장 느린 면의 것을 가리킨다. 일반적으로는, 안정 성장면은 성장 도중에 파랫면으로서 나타나는 것이 알려져 있다. 예컨대, 질화갈륨계 화합물 반도체의 경우, M면으로 대표되는 A축에 평행한 평면이 안정 성장면이 된다. GaN계 반도체층의 안정 성장면은, 육방정 결정의 M면(1-100), (01-10), (-1010)이고, A축에 평행한 평면의 하나이다. 또, 성장 조건에 따라서는, GaN계 반도체의 M면 이외의 평면인 A축을 포함하는 다른 평면이 안정 성장면이 되는 경우도 있다.

[0236] 극소 오목부(233)는, 광학 기판(I)(1)과 동일한 이유로부터, 비주기적으로 배치되어도 좋고, 주기적으로 배치되어도 좋다.

[0237] 이상 설명한 제1 실시형태에 관련된 광학 기판(I)(1) 및 제2 실시형태에 관련된 광학 기판(II)(2)에 있어서는, 광학 기판(I)(1), (II)(2)의 표면의 일부 또는 전면에 상기 설명한 요철 구조(I)(12), (II)(22)가 배치된다. 여기서, 일부 또는 전면이란 이하와 같다.

[0238] 상기 실시형태에 관련된 광학 기판(I)(1), (II)(2)는, 상기 설명한 본 실시형태에 관련된 요철 구조를, 광학 기판의 표면의 일부 또는 전면에 구비한다. 즉, 광학 기판의 표면 전면이 상기 설명한 요철 구조에 의해 덮여도 좋고, 광학 기판의 표면의 일부에 상기 설명한 요철 구조가 형성되어도 좋다. 이하의 설명에 있어서는, 상기 설명한 요철 구조를 요철 구조 G라고 기재하고, 상기 설명한 요철 구조에 해당하지 않는 요철 구조를 요철 구조 B

라고 기재한다.

[0239] 광학 기판(I)(1), (II)(2)는, 적어도 일부에 요철 구조 G를 갖는다. 즉, 광학 기판의 표면은 요철 구조 G에 의해 전면이 덮여도 좋고, 일부가 덮여도 좋다. 여기서, 요철 구조 G에 의해 덮여 있지 않은 영역을 「비G 영역」이라고 한다. 여기서, 비G 영역은, 요철 구조 B 및/또는 평탄부로 구성된다. 광학 기판의 표면의 일부에 비G 영역이 형성되는 경우에도, 요철 구조 G로 덮인 영역에 있어서, 이미 설명한 효과를 발휘할 수 있기 때문에, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 개선함과 동시에, 누설 전류를 억제할 수 있다.

[0240] (a) 광학 기판의 표면에 형성되는 요철 구조 G는, 평균 간격(Pave)을 이용했을 때에, 10 Pave×10 Pave의 면적을 갖는 영역 내에 적어도 형성되면, 상기 설명한 효과를 발휘하기 때문에 바람직하다. 즉, 예컨대, 주사형 전자 현미경을 이용하여 광학 기판의 표면을 관찰한 경우에, 10 Pave×10 Pave의 면적을 갖는 영역 내가 요철 구조 G에 의해 구성되어 있으면 된다. 특히, 10 Pave×10 Pave의 면적을 갖는 영역 내가 요철 구조 G의 총합에 의해, 이하에 설명하는 요철 구조 G의 비율, 또는 크기를 만족하는 것이 바람직하다. 즉, 10 Pave×10 Pave의 면적을 갖는 범위 내가 요철 구조 G에 의해 구성되고, 이러한 범위를 복수개 형성할 수 있다. 특히, 20 Pave×20 Pave 이상, 보다 바람직하게는 25 Pave×25 Pave 이상을 만족함으로써, 요철 구조 G에 의한 반도체 결정층의 성장 모드를 흐트러뜨리는 효과 및 광학적 산란성을 강화하는 효과가 보다 현저해지기 때문에 바람직하다. 이 경우에도, 요철 구조 G의 총합에 의해, 이하에 설명하는 요철 구조 G의 비율, 또는 크기를 만족하는 것이 바람직하다. 또한, 50 Pave×50 Pave 이상, 보다 바람직하게는, 75 Pave×75 Pave 이상의 면적을 갖는 영역이 요철 구조 G에 의해 구성됨으로써, 요철 구조 G로 덮인 영역에 인접하는 비G 영역에서의 내부 양자 효율(IQE) 및 광 추출 효율(LEE)도 개선하기 때문에 바람직하다. 본 효과는, 100 Pave×100 Pave 이상, 150 Pave×150 Pave 이상, 그리고 450 Pave×450 Pave 이상이 됨에 따라, 보다 발휘된다. 이러한 경우에도, 요철 구조 G의 총합에 의해, 이하에 설명하는 요철 구조 G의 비율, 또는 크기를 만족하는 것이 바람직하다.

[0241] (β) 요철 구조 G로 덮인 영역 중에, 비G 영역을 형성하는 경우, 비G 영역의 비율은, 요철 구조 G에 대하여, 1/5 이하인 것이 바람직하다. 이에 따라, 요철 구조 G의 효과를 발휘할 수 있다. 동일한 효과를 보다 발휘하는 관점에서, 1/10 이하인 것이 보다 바람직하고, 1/25 이하인 것이 보다 바람직하고, 1/50 이하인 것이 가장 바람직하다. 또, 1/100 이하를 만족함으로써, 내부 양자 효율(IQE)의 개선 효과를 보다 향상시킬 수 있다. 특히, 1/500 이하, 보다 바람직하게는 1/1000 이하를 만족함으로써, 반도체 발광 소자 내부로부터 출광하는 발광광의 균등성이 향상되기 때문에 바람직하다. 동일한 관점에서, 1/10000 이하인 것이 바람직하고, 1/100000 이하인 것이 바람직하고, 1/1000000 이하인 것이 바람직하다. 또, 하한치는 특별히 한정되지 않고, 작을수록, 바꾸어 말하면 0에 접근(漸近)할수록, 요철 구조 G의 효과가 보다 현저해지기 때문에 바람직하다.

[0242] (γ) 광학 기판의 표면에 대한 요철 구조 G의 비율은, 반도체 발광 소자의 외형 및 그 크기에 따라서도 다르지만, 0.002% 이상이면, 요철 구조 G에서 이미 설명한 효과를 발휘하는 것이 가능해지기 때문에 바람직하다. 특히, 0.02% 이상, 보다 바람직하게는 0.2% 이상의 요철 구조 G를 광학 기판이 구비함으로써, 반도체 결정층 내의 전위의 분산성이 향상되는 점에서, 내부 양자 효율(IQE)의 균등성이 향상된다. 또한, 광학적 산란점이 분산화되는 점에서, 광 추출 효율(LEE)의 균등성이 향상된다. 이에 따라, 비G 영역의 내부 양자 효율(IQE) 및 광 추출 효율(LEE)이 높아지기 때문에 바람직하다. 또한, 2.3% 이상, 보다 바람직하게는 10% 이상의 요철 구조 G를 광학 기판이 포함함으로써, 상기 효과를 한층 더 발휘할 수 있다. 또한, 20% 이상인 경우, 광학 기판 상에 성막되는 반도체 결정층의 면내 균등성이 향상되는 점에서, 내부 양자 효율(IQE)과 광 추출 효율(LEE)이 동시에 향상된 반도체 발광 소자를 얻는 수율이 향상된다. 본 효과를 보다 발휘하는 관점에서, 요철 구조 G는, 30% 이상 포함되는 것이 바람직하고, 40% 이상 포함되는 것이 보다 바람직하고, 50% 이상 포함되는 것이 가장 바람직하다. 또한, 요철 구조 G를 60% 이상 포함하는 경우, 비G 영역에 대한 요철 구조 G의 효과의 전파성이 향상된다. 즉, 요철 구조 G에 의해 전위가 저감된 반도체 결정층이 비G 영역에 전파되는 점에서, 비G 영역의 내부 양자 효율(IQE)의 향상 정도도 커진다. 한편, 요철 구조 G와 비G 영역의 계면의 분산도가 높아지는 점에서, 상기 계면에서의 광학적 산란성이 강해진다. 따라서, 비G 영역의 광 추출 효율(LEE)도 향상된다. 상기 효과를 보다 발휘하는 관점에서, 요철 구조 G는, 70% 이상 포함되는 것이 바람직하고, 80% 이상 포함되는 것이 보다 바람직하고, 90% 이상 포함되는 것이 가장 바람직하다. 또, 요철 구조 G가 100% 포함되는 경우, 바꾸어 말하면 광학 기판의 표면이 요철 구조 G에 의해 완전히 매립되는 경우에는, 반도체 결정층의 성장성이 광학 기판의 면 내에서 균등해지는 점에서, 내부 양자 효율(IQE) 및 광 추출 효율(LEE)의 향상 정도의 균등화가 촉진된다. 즉, 반도체 발광 소자의 성능 분포 곡선이 보다 샤프해진다.

[0243] (δ) 광학 기판을, LED용 기판으로서 사용하는 경우에 관해 설명한다. 여기서, 광학 기판의 표면에 포함되는 요

철 구조 G는, $0.0025 \times 10^{-6} \text{ m}^2$ 이상인 것이 바람직하다. 이 범위를 만족함으로써, LED 칩으로서 본 경우의, 발광 출력이 커진다. 이것은, LED 칩의 크기와 외형에 따라서도 다르지만, LED 칩 내를 도파하는 발광광과 요철 구조 G의 충돌 확률로부터 판단할 수 있다. 또한, 이 범위를 만족하는 경우, 요철 구조 G 상에 성막되는 반도체 결정층의 초기 성장성이 양호해진다. 즉, 반도체 결정층의 핵 생성과 핵 성장의 속도를 요철 구조 G에 의해 저하시킬 수 있는 점에서, 전위가 저감되어, 내부 양자 효율(IQE)이 향상된다. 상기 효과를 보다 발휘하는 관점에서, 광학 기판의 표면에 포함되는 요철 구조 G는, $0.01 \times 10^{-6} \text{ m}^2$ 이상인 것이 바람직하고, $0.04 \times 10^{-6} \text{ m}^2$ 이상인 것이 보다 바람직하고, $0.09 \times 10^{-6} \text{ m}^2$ 이상인 것이 가장 바람직하다. 또한, $0.9 \times 10^{-6} \text{ m}^2$ 이상인 것에 의해, 광학 기판 상에 성막되는 반도체 결정층의 면내 균등성이 향상되는 점에서, 내부 양자 효율(IQE)과 광 추출 효율(LEE)이 동시에 향상된 반도체 발광 소자를 얻는 수율이 향상된다. 상기 효과를 보다 발휘하는 관점에서, $9 \times 10^{-6} \text{ m}^2$ 이상인 것이 보다 바람직하고, $90 \times 10^{-6} \text{ m}^2$ 이상인 것이 가장 바람직하다. 또, $900 \times 10^{-6} \text{ m}^2$ 이상, 보다 바람직하게는 $1.8 \times 10^{-3} \text{ m}^2$ 이상인 것에 의해, 비G 영역에 대한 요철 구조 G의 효과의 전파성이 향상된다. 즉, 요철 구조 G에 의해 전위가 저감된 반도체 결정층이 비G 영역에 전파되는 점에서, 비G 영역의 내부 양자 효율(IQE)의 향상 정도도 커진다. 한편, 요철 구조 G와 비G 영역의 계면의 분산도가 높아지는 점에서, 상기 계면에서의 광학적 산란성이 강해진다. 따라서, 비G 영역의 광 추출 효율(LEE)도 향상된다. 특히, $3.6 \times 10^{-3} \text{ m}^2$ 이상, 보다 바람직하게는 $7.5 \times 10^{-3} \text{ m}^2$ 이상인 것에 의해, LED용 기판의 외연부를 사용한 경우에도, 양호한 LED를 얻을 수 있다. 이 상 설명한 요철 구조 G의 크기를 만족하는 요철 구조 G가, 광학 기판의 표면 상에 1 이상 형성됨으로써, 고효율의 LED를 제조하는 것이 가능한 LED용 기판을 얻을 수 있다. 또, 상기 설명한 요철 구조 G의 크기를 만족하는 요철 구조 G를 복수개 형성할 수도 있다. 이 경우, 적어도 하나의 요철 구조 G가, 상기 크기를 만족한다. 특히, 요철 구조 G의 개수에 대하여 50% 이상이 상기 크기의 범위를 만족하는 것이 바람직하고, 100%가 상기 크기의 범위를 만족하는 것이 가장 바람직하다.

[0244]

요철 구조 G와 비G 영역의 배치 관계는 상기 내용을 만족하면 특별히 한정되지 않지만, 예컨대, 이하의 관계를 들 수 있다. 요철 구조 G와 비G 영역의 배치 관계는, 요철 구조 G와 비G 영역을 생각한 경우, 이하에 설명하는 배치를 들 수 있다. 또, 요철 구조 G는, 상기 설명한 α , β , γ , δ 의 1 이상을 만족하는 요철 구조 G에 의한 집합, 즉, 요철 구조 G 영역이다. 또한, 도 19에 도시한 바와 같이, 요철 구조 G 영역(501) 내에 비G 영역(502)이 형성되는 경우, 비G 영역(502)은, 상기 β 에서 설명한 비율을 만족하면, 그 형상, 규칙성이나 비규칙성은 한정되지 않는다. 도 19는, 본 실시형태에 관련된 광학 기판에서의 요철 구조 G와 비G 영역의 관계를 나타내는 설명도이다. 도 19의 A 및 도 19의 B에서는, 요철 구조 G 영역(501) 중에, 윤곽이 부정형인 비G 영역(502)이 복수 배치되어 있다. 도 19의 C에서는, 요철 구조 G 영역(501) 중에, 격자형의 비G 영역(502)이 형성되어 있다. 또한, 도 19의 D에서는, 요철 구조 G 영역(501) 중에, 대략 원형상의 비G 영역(502)이 복수 형성되어 있다.

[0245]

요철 구조 G 영역(501)에 의해 만들어지는 윤곽 형상은 특별히 한정되지 않는다. 즉, 요철 구조 G 영역(501)과 비G 영역(502)의 계면 형상은 한정되지 않는다. 이 때문에, 예컨대, 요철 구조 G 영역(501)과 비G 영역(502)의 계면 형상은, n각형($n \geq 3$), 비n각형($n \geq 3$)이나, 격자형, 라인형 등을 들 수 있다. n각형은 정n각형이어도 좋고, 비정n각형이어도 좋다.

[0246]

도 20은, 본 실시형태에 관련된 광학 기판에서의 요철 구조 G 영역에 의해 만들어지는 윤곽 형상을 도시한 모식도이다. 예컨대, 4각형을 대표로 하면, 정4각형(정방형), 장방형, 평행사변형, 사다리꼴, 또한, 이들 4각형의 대향하는 변의 1조 이상이 비평행인 형상을 들 수 있다. 또한, n각형($n \geq 3$)에 있어서, n 이 4 이상인 경우에는, 도 20의 A 내지 도 20의 D에 도시한 바와 같은 형상을 포함한다. 도 20의 A는 4각형이고, 도 20의 B는 6각형이고, 도 20의 C는 8각형이고, 도 20의 D는 12각형이다. 비n각형은, 곡률 반경이 0 초과인 각부를 포함하는 구조, 예컨대, 원, 타원, 상기 설명한 상기 n각형의 각이 등그스름한 형상(상기 n각형의 각의 곡률 반경이 0 초과인 형상), 또는 등그스름한 각(곡률 반경이 0 초과인 부위)을 포함하는 상기 설명한 n각형($n \geq 3$)이다. 이 때문에, 예컨대, 도 20의 E 내지 도 20의 H에 예시하는 형상을 포함한다. 또, 비G 영역의 윤곽 형상은, 상기 설명한 요철 구조 G의 집합의 윤곽 형상에 예시한 형상을 채용할 수 있다.

[0247]

우선, 요철 구조 G 영역(501)이 비G 영역(502)에 의해, 둘러싸이거나, 또는 끼워지는 상태를 들 수 있다. 도 21은, 본 실시형태에 관련된 광학 기판을 표면으로부터 관찰한 상태를 도시한 평면 모식도이다. 도 21의 A~도 21의 F에서는, 요철 구조 G 영역(501)이 비G 영역(502)에 의해 둘러싸여 있는 상태를 도시하고 있다. 도 21의 A에 도시한 바와 같이, 광학 기판(500)의 표면에 요철 구조 G 영역(501)이 형성되고, 그 외측이 비G 영역(502)에 의

해 구성되어도 좋다. 이 요철 구조 G 영역(501)은, 상기 설명한 비율을 만족하는 것이 바람직하다. 또한, 이 요철 구조 G 영역(501)은, 이미 설명한 크기를 만족하는 것이 바람직하다. 도 21의 B 또는 도 21의 C와 같이, 광학 기판의 표면에 요철 구조 G 영역(501)이 서로 이격되어 복수개 배치되며, 또한, 요철 구조 G 영역(501)끼리의 사이 및 요철 구조 G 영역(501)의 외측이 비G 영역(502)에 의해 채워져 있어도 좋다. 이 경우, 요철 구조 G의 합계 면적에 대하여, 상기 설명한 비율을 만족하는 것이 바람직하다. 또한, 적어도 하나의 요철 구조 G가 이미 설명한 크기를 만족하는 것이 바람직하고, 모든 요철 구조 G가 이미 설명한 크기를 만족하는 것이 보다 바람직하다. 또한, 요철 구조 G가 복수개 형성되는 경우, 요철 구조 G 영역(501)은 도 21의 C에 도시한 바와 같이 규칙적으로 배치되어도 좋고, 도 21의 D에 도시한 바와 같이 비규칙적으로 배치되어도 좋다. 규칙적인 배치로는, 사방 배열, 육방 배열, 이를 배열이 1축 방향으로 연신된 배열, 또는, 이를 배열이 2축 방향으로 연신된 배열 등을 들 수 있다. 또한, 요철 구조 G 영역(501)의 윤곽 형상은, 도 21의 A 내지 도 21의 D에서는, 원형으로 기재했지만, 도 21의 E에 도시한 바와 같이 부정형의 형상을 채용할 수도 있다. 예컨대, 요철 구조 G 영역(501)의 외형으로서, n 각형($n \geq 3$), 각이 둥글려진 n 각형($n \geq 3$), 원, 타원, 선형, 별형, 격자형 등의 형상을 들 수 있다. 또한, 도 21의 F에 도시한 바와 같이, 요철 구조 G 영역(501)이 비G 영역(502)에 의해 둘러싸이고, 그 외주를 요철 구조 G 영역(501)이 둘러싸고, 다시 그 외주를 비G 영역(502)이 둘러쌀 수도 있다. 또, 도 21의 A 내지 도 21의 D에서는, 요철 구조 G 영역(501)을 원형으로 기재했지만, 요철 구조 G 영역(501)에 의해 만들어지는 윤곽 형상은, 도 20을 참조하여 설명한 형상을 채용할 수 있다.

[0248] 도 22는, 본 실시형태에 관련된 광학 기판을 표면으로부터 관찰한 상태를 도시한 평면 모식도이다. 도 22는, 요철 구조 G 영역(501)이 비G 영역(502)에 의해 끼워져 있는 경우를 도시하고 있다. 도 22의 A 및 도 22의 B에 도시한 바와 같이, 광학 기판(500)의 표면에 요철 구조 G 영역(501)이 형성되고, 그 외측이 비G 영역(502)에 의해 구성되어도 좋다. 이 요철 구조 G는, 상기 설명한 비율을 만족하는 것이 바람직하다. 또한, 이미 설명한 크기를 만족하는 것이 바람직하다. 도 22의 C와 같이, 광학 기판(500)의 표면에 요철 구조 G 영역(501)이 서로 이격되어 복수개 배치되며, 또한, 요철 구조 G 영역(501)끼리의 사이 및 요철 구조 G 영역(501)의 외측이 비G 영역(502)에 의해 채워져 있어도 좋다. 이 경우, 요철 구조 G의 합계 면적에 대하여, 상기 설명한 비율을 만족하는 것이 바람직하다. 또한, 적어도 하나의 요철 구조 G가 이미 설명한 크기를 만족하는 것이 바람직하고, 모든 요철 구조 G가 이미 설명한 크기를 만족하는 것이 보다 바람직하다. 또한, 도 22의 D와 같이, 요철 구조 G 영역(501)이 비G 영역(502)을 내포하도록 또한 연속적으로 형성되는 것과 같은 배치도 할 수 있다. 이 경우, 요철 구조 G의 면적에 대하여, 상기 설명한 비율을 만족하는 것이 바람직하다. 또한, 요철 구조 G가 이미 설명한 크기를 만족하는 것이 바람직하다. 또한, 요철 구조 G 영역(501)과 비G 영역(502)의 계면 형상은 직선형이어도 좋고, 도 22의 E에 도시한 바와 같이 휘어 있어도 좋다. 요철 구조 G 영역(501)의 형상으로는, 선형, 격자형, 메시형 등을 들 수 있다. 또한, 도 22의 F에 도시한 바와 같이, 요철 구조 G 영역(501)이 비G 영역(502)에 의해 끼워지고, 그 외주를 요철 구조 G 영역(501)이 끼우고, 다시 그 외주를 비G 영역(502)이 끼울 수도 있다. 또, 도 22에 있어서는, 요철 구조 G 영역(501)에 의해 만들어지는 윤곽선을 선형 혹은 대략 선형으로 기재했지만, 도 20을 참조하여 설명한 형상을 채용할 수 있다.

[0249] 상기 설명한 요철 구조 G 영역(501)이 복수개 형성되는 경우에 있어서는, 각 요철 구조 G 영역(501)과 비G 영역(502)의 계면 형상은, 단일이어도 좋고, 요철 구조 G 영역(501)마다 상이해도 좋다.

[0250] 또한, 상기 설명한 요철 구조 G 영역(501) 및 비G 영역(502)의 배치 관계에 있어서는, 요철 구조 G 영역(501)이 비G 영역(502)에 둘러싸이는 경우와, 요철 구조 G 영역(501)이 비G 영역(502)에 끼워지는 경우를 혼재할 수 있다.

[0251] 또한, 도 21의 F 및 도 22의 F에 도시한 바와 같이, 제1 요철 구조 G 영역(501)(G1)의 외측에 비G 영역(502)이 형성되고, 또한 그 외측에 제2 요철 구조 G 영역(501)(G2)가 형성되고, 다시 그 외측에 비G 영역(502)이 형성되는 경우, 제2 요철 구조 G 영역(501)(G2)는 불연속이어도 좋다.

[0252] 비G 영역은, 요철 구조 B에 의해 구성되어도 좋고, 평탄부에 의해 구성되어도 좋고, 요철 구조 B 및 평탄부에 의해 구성되어도 좋다.

[0253] 또한, 요철 구조 G가 제1 실시형태에 관련된 요철 구조(I)(12)과 제2 실시형태에 관련된 요철 구조(II)(22)여도 좋다. 또한, 요철 구조 B는, 이하에 설명하는 제3 실시형태에 관련된 요철 구조(III) 또는/및 제4 실시형태에 관련된 요철 구조(IV)여도 좋다.

[0254] 또한, 상기 설명에 있어서는, 광학 기판(500)의 외형을 전부 장방형으로서 그리고 있지만, 광학 기판(500)의 외형은 이것에 한정되지 않고 원형, 원의 곡률을 갖는 호와 직선을 포함하는 형상, n 각형($n \geq 3$), 비 n 각형($n \geq 3$)이

나, 격자형, 라인형 등을 채용할 수 있다. n 각형은 정 n 각형이어도 좋고, 비정 n 각형이어도 좋다. 예컨대, 4각형을 대표로 하면, 정4각형(정방형), 장방형, 평행사변형, 사다리꼴, 또한, 이들 4각형의 대향하는 변의 1조 이상이 비평행인 형상을 들 수 있다. 또한, n 각형($n \geq 3$)에 있어서, n 이 4 이상인 경우에는, 도 20의 A 내지 도 20의 D에 도시한 바와 같은 형상을 포함한다. 도 20의 A는 4각형이고, 도 20의 B는 6각형이고, 도 20의 C는 8각형이고, 도 20의 D는 12각형이다. 비 n 각형은, 각이 없는 구조, 예컨대, 원, 타원, 상기 설명한 상기 n 각형의 각이 등그스름한 형상(n 각형의 각의 곡률 반경이 0 초과인 형상), 또는 등그스름한 각(곡률 반경이 0 초과인 각부)을 포함하는 상기 설명한 n 각형($n \geq 3$)이다. 이 때문에, 예컨대, 도 20의 F 내지 도 20의 H에 예시하는 형상을 포함한다. 그 중에서도, 선대칭의 형상을 채용하는 것이 바람직하다.

[0255] 이하, 도 7의 A에 도시한 제1 실시형태에 관련된 광학 기판(I)(1)에서의 기판 본체(11) 및 요철 구조(I)(12)의 재질 및 가공 방법, 및, 이것을 이용한 반도체 소자에 관해 설명한다. 특별히 설명하는 것 이외에는, 제2 실시형태에 관련된 광학 기판(II)(2)에 관해서도 동일하다.

[0256] 우선, 광학 기판(I)(1)에 있어서는, 기판 본체(11) 및 요철 구조(I)(12)은, 동일 재료로 구성해도 좋고, 상이한 재료로 구성해도 좋다. 또한, 기판 본체(11)를 직접 가공하여 요철 구조(I)(12)를 형성해도 좋고, 기판 본체(11) 상에 요철 구조(I)(12)의 층을 별도 형성해도 좋다. 기판 본체(11) 상에 요철 구조(I)(12)의 층을 별도 형성하는 경우에는, 기판 본체(11) 상에 소정의 층을 성막하고, 성막된 층을 직접 가공하는 방법, 또는, 기판 본체(11) 상에 요철 구조(I)(12)을 형성하도록 별도층을 성장시키는 방법, 기판 본체(11) 상에 요철 구조(I)(12)을 형성하도록 전사에 의해 요철 구조(I)(12)을 부여하는 방법을 채용할 수 있다.

[0257] 가공에 의해 요철 구조(I)(12)를 형성하는 방법으로는, 전자선 묘화법(EB 법), 감광성 레지스트를 사용하는 포토리소그래피법, 감열성 레지스트를 사용하는 열 리소그래피법, 간접 노광법, 나노임프린트 리소그래피법이나, 자기 조직화에 의해 제작한 마스크를 통해 가공하는 방법, 나노 미립자를 마스크로 하여 가공하는 방법, 요철 구조의 오목부 내부에 마스크층을 내포한 요철 구조를 표면에 구비하는 몰드를 이용한, 잔막 처리가 필요없는 나노임프린트 리소그래피 등을 들 수 있다.

[0258] 도 7의 B에 도시한 바와 같이 기판 본체(11) 상에 별도로 요철 구조(I)(12)을 형성하는 방법으로는, 예컨대, 나노임프린트법, 매크로 충분리법, 미크로 충분리법, 교대 적층법, 미립자나 미립자와 유기물의 혼합물을 도포(스핀 코트법, 딥 코트법 등)하는 방법을 들 수 있다. 또한, 진공 성막법(증착법이나 스퍼터법, MOCVD 법 등)이나 습식법(캐스트법이나 스핀 코트법 등)에 의해 금속, 금속 산화물, AlN, 스핀 온 카본, 스핀 온 글라스, SiC 등을 성막하고, 성막된 층에 대하여 전자선 묘화법(EB 법), 감광성 레지스트를 사용하는 포토리소그래피법, 감열성 레지스트를 사용하는 열 리소그래피법, 나노임프린트 리소그래피법이나, 요철 구조의 오목부 내부에 마스크층을 내포한 요철 구조를 표면에 구비하는 몰드를 이용한, 잔막 처리가 필요없는 나노임프린트 리소그래피법 등을 적용하는 방법을 이용해도 좋다. 또한, 기판 본체(11) 상에 미리 수지 등의 요철 구조를 형성하고 잔막을 처리한 후에, 진공 성막법(증착법이나 스퍼터법, MOCVD 법 등)이나 습식법(캐스트법이나 스핀 코트법 등)에 의해 금속, 금속 산화물, AlN, 스핀 온 카본, 스핀 온 글라스, SiC 등을 오목부에 매립하고, 그 후 수지층을 리프트 오프하는 방법 등을 이용해도 좋다.

[0259] 본 실시형태에 관련된 광학 기판(I)(1), (II)(2)에 있어서는, 기판 본체의 재질은, 반도체 발광 소자용 기재로서 사용할 수 있는 것이면 특별히 제한은 없다. 예컨대, 사파이어, SiC, SiN, GaN, W-Cu, 실리콘, 산화아연, 산화마그네슘, 산화망간, 산화지르코늄, 산화망간아연철, 산화마그네슘알루미늄, 봉화지르코늄, 산화갈륨, 산화인듐, 산화리튬갈륨, 산화리튬알루미늄, 산화네오디뮴갈륨, 산화란탄스트론튬알루미늄탄탈, 산화스트론튬티탄, 산화티탄, 하프늄, 텅스텐, 몰리브덴, GaP, GaAs, SiC 기재 등을 적용하는 것이 바람직하다. 또한, 단체로 이용해도 좋고, 이들을 이용한 기판 본체(11, 21) 상에 별도의 기재를 형성한 헤테로 구조의 기판으로 해도 좋다. 또한, 기판 본체(11)의 결정면은 반도체 발광 소자에 적합한 결정면을 적절히 선택할 수 있다. 예컨대, 사파이어 기판이면, c면, m면 또는, a면으로 대표되는 결정면 및 이들 면에 오프각을 부여한 것을 채용할 수 있다.

[0260] 또한, 본 실시형태에 관련된 광학 기판(I)(1), (II)(2)일 이용한 반도체 발광 소자에 있어서는, p형 반도체층의 재질은, LED에 알맞은 p형 반도체층으로서 사용할 수 있는 것이면, 특별히 제한은 없다. 예컨대, 실리콘, 게르마늄 등의 원소 반도체, 및, III-V족, II-VI족, VI-VI족 등의 화합물 반도체에 적절히, 여러가지 원소를 도핑한 것을 적용할 수 있다.

[0261] 본 실시형태에 관련된 광학 기판(I)(1), (II)(2)을 이용한 반도체 발광 소자에 있어서는, 투명 도전막의 재질은, LED에 알맞은 투명 도전막으로서 사용할 수 있는 것이면, 특별히 제한은 없다. 예컨대, Ni/Au 전극 등의 금

속 박막이나, ITO, ZnO, In₂O₃, SnO₂, IZO, IGZO 등의 도전성 산화물막 등을 적용할 수 있다. 특히, 투명성, 도전성의 관점에서 ITO가 바람직하다.

[0262] 광학 기판(I)(1), (II)(2)에 있어서, 요철 구조(I)(12), (II)(22)의 층을 별도 형성하는 경우의 요철 구조(I)(12) 요철 구조(I)(12), (II)(22)의 재질은, 반도체 발광 소자로서 사용할 수 있는 것이면, 특별히 제한은 없다. 예컨대, 무기 미립자(금속 미립자, 금속 산화물 미립자), 무기 필러, 금속 알록시드나, 실란 커플링 재로 대표되는 금속 알록시드, AlN, SiC, 스핀 온 글라스, 스핀 온 카본, GaN, 질화물 반도체, AlN, GaAsP, GaP, AlGaAs, InGaN, GaN, AlGaN, ZnSe, AlInP 등을 이용할 수 있다.

[0263] 그 중에서도 반도체 발광 소자로서 보다 적합한 상태는, 기판 본체(11, 21)와 요철 구조(I)(12), (II)(22)가 동일한 재료이고, 기판 본체(11, 21)가 사파이어, SiC 혹은 질화물 반도체인 경우, 또는, 기판 본체(11, 21)가 사파이어, SiC 혹은 질화물 반도체이고, 요철 구조(I)(12), (II)(22)가 질화물 반도체인 경우이다.

[0264] 다음으로, 제1 실시형태에 관련된 광학 기판(I)(1)을 이용한 반도체 발광 소자에 관해 설명한다.

[0265] 본 실시형태에 관련된 반도체 발광 소자에 있어서는, 상술한 본 실시형태에 관련된 광학 기판(I)(1), 광학 기판(II)(2)을 적어도 하나 이상을 구성에 포함한다. 본 실시형태에 관련된 광학 기판을 구성에 넣음으로써, 내부 양자 효율(IQE)의 향상, 전자 주입 효율(EIE)의 향상, 광 추출 효율(LEE)의 향상을 도모할 수 있다. 또, 누설 전류를 억제할 수 있다.

[0266] 본 실시형태에 관련된 반도체 발광 소자는, 예컨대, 기판 주면 상에, 적어도 2층 이상의 반도체층과 발광층을 적층하여 구성되는 적층 반도체층을 갖는다. 그리고, 적층 반도체층이 최외측 표면 반도체층 주면으로부터 면 외 방향으로 연장되는 복수의 볼록부 또는 오목부로 구성되는 도트를 포함하는 요철 구조층을 구비하고, 이 요철 구조층이, 상술한 실시형태에 관련된 광학 기판(I)(1), 광학 기판(II)(2)의 요철 구조에 상당한다. 적층 반도체층에 관해서는, 도 1~도 3을 이용하여 설명한 바와 같다.

[0267] 본 실시형태에 관련된 반도체 발광 소자에 있어서, n형 반도체층으로는, LED에 알맞은 n형 반도체층으로서 사용할 수 있는 것이면, 특별히 제한은 없다. 예컨대, 실리콘, 게르마늄 등의 원소 반도체, III-V족, II-VI족, VI-VI족 등의 화합물 반도체 등에 적절히, 여러가지 원소를 도핑한 것을 적용할 수 있다. 또한, n형 반도체층, p형 반도체층에는, 적절히, 도시하지 않은 n형 클래드층, p형 클래드층을 형성할 수 있다.

[0268] 발광 반도체층으로는, LED로서 발광 특성을 갖는 것이면, 특별히 한정되지 않는다. 예컨대, 발광 반도체층으로서, AsP, GaP, AlGaAs, InGaN, GaN, AlGaN, ZnSe, AlInP, ZnO 등의 반도체층을 적용할 수 있다. 또한, 발광 반도체층에는, 적절히, 특성에 따라 여러가지 원소를 도핑해도 좋다.

[0269] 또한, 광학 기판의 요철 구조면 상에 n형 반도체층, 발광 반도체층 및 p형 반도체층을 순차로 형성함에 있어서, 광학 기판의 요철 구조면 상에 저온 성장 베퍼층(예컨대, Al_xGa_{1-x}N, 0≤x≤1)을 형성해도 좋다. 또한, 저온 성장 베퍼층 상에 비도핑된 반도체층(예컨대, 비도핑된 GaN)을 형성해도 좋다. 즉, 상기 설명에 사용한 n형 반도체층은, 저온 성장 베퍼층 및 비도핑된 반도체층도 포함하는 것으로 한다.

[0270] 이들 적층 반도체층(n형 반도체층, 발광 반도체층, 및 p형 반도체층)은, 광학 기판 표면에 공지된 기술에 의해 제작할 수 있다. 예컨대, 제막 방법으로는, 유기 금속 기상 성장법(MOCVD), 하이드라이드 기상 성장법(HVPE), 분자선 에피택셜 성장법(MBE) 등을 적용할 수 있다.

[0271] 또한, 본 발명에 관련된 반도체 발광 소자는, 도 1~도 3을 이용하여 설명한 구조를 기본 구조로 하고, 더욱, 전반사를 억제하는 계면에 별도로 요철 구조를 형성할 수 있다. 별도 형성되는 요철 구조는, 반도체 발광 소자의 내부 양자 효율(IQE), 광 추출 효율(LEE), 전자 주입 효율(EIE)에 마이너스의 영향을 부여하지 않는다면 한정되지 않는다. 예컨대, 산란성을 강화하여, 더욱 광 추출 효율(LEE)을 향상시키는 관점에서, 별도 형성하는 요철 구조의 평균 간격은, 반도체 발광 소자의 발광 파장의 50배 이상이면 바람직하다. 이 경우, 광학 현상으로서 광산란성을 이용하는 것이 가능해진다. 또한, 특정한 출광 방향으로의 출광과 광 추출 효율(LEE)의 향상을 동시에 실현하고 싶은 경우에는, 별도 형성하는 요철 구조의 평균 간격은, 반도체 발광 소자의 발광 파장의 0.8배 이상 50배 미만이면 바람직하다. 이 경우, 광학 현상으로서 광회절을 이용할 수 있다. 또한, 광 추출 효율을 향상시킴과 동시에, 별도 형성하는 요철 구조의 제작 시간을 단축하는 관점에서, 별도 형성하는 요철 구조의 평균 간격은, 반도체 발광 소자의 발광 파장의 0.8배 이하이면 바람직하다. 이 경우, 보다 광 추출 효율을 향상시키기 위해, 본 발명에 관련된 요철 구조를 만족하면 바람직하다.

[0272] 다음으로, 제1 실시형태에 관련된 광학 기판(I)(1)의 제조 방법에 관해 설명한다. 또, 이하에 나타내는 제조

방법은 일례로서, 광학 기판(I)(1)의 제조 방법은 이것에 한정되지 않는다.

[0273] 도 23은, 광학 기판(I)(1)의 제조 방법의 일례를 도시한 모식도이다. 우선, 표면에 열반응성 레지스트(레지스트층)를 균일하게 성막한 원통형 몰드(31)를 제작한다. 다음으로, 이 원통형 몰드(31)를 회전시킨 상태에서, 원통형 몰드(31) 표면에 레이저 조사부(32)로부터 펄스 레이저를 조사하면서, 원통형 몰드(31)의 통축 방향을 향해 주사한다. 원통형 몰드(31)의 회전수 및 펄스 레이저의 펄스 주파수로부터, 회전 방향에서의 원통형 몰드(31)의 외주면의 레지스트층에 임의의 간격으로 패턴(33)이 기록된다. 여기서, 펄스를 x개 조사한 후에 y개분의 펄스를 조사하지 않는 조작을 1주기로서 설정하는 것, 또는, x개의 펄스를 파워 q로 조사한 후에 y개의 펄스를 파워 r로 조사하는 조작을 1주기로서 설정하는 것, 또는, 어느 펄스 주파수로 조사되는 레이저광에 대하여, 랜덤으로 펄스가 발생하지 않거나, 혹은 펄스의 에너지가 변화되는 조작을 행함으로써, 광학 기판(I)(1), 광학 기판(II)(2)의 거리(Tcv-ave 또는 tcv-ave) 또는 거리(Tcc-ave 또는 tcc-ave) 및 볼록부 높이(hn) 또는 오목부 깊이(dn), 그리고 도 9 및 도 10에 도시한 극소 볼록부(133) 또는 극소 오목부(233)의 존재 확률(Z)을 임의로 설정할 수 있다. 펄스 레이저는 원통형 몰드(31)의 통축 방향으로 주사하고 있기 때문에, 임의의 위치로부터 원통형 몰드(31)가 1주하면, 레이저 조사부(32)가 통축 방향으로 어긋나게 된다.

[0274] 상기한 바와 같이 얻어진 패턴(33)을, 기판 본체(11)에 전사하는 방법으로는, 특별히 한정되지 않고, 예컨대, 나노임프린트 리소그래피법을 이용할 수 있다. 이 나노임프린트 리소그래피법을 행하는 경우에는, 요철 구조의 오목부 내부에 마스크층을 내포한 요철 구조를 표면에 구비하는 몰드를 이용함으로써, 잔막 처리를 필요로 하지 않을 수도 있다.

[0275] 나노임프린트 리소그래피법을 이용하는 경우, 상기한 바와 같이 얻어진 패턴(33)을 구비하는 원통형 몰드(31)로부터, 패턴(33)(요철 구조)을 필름에 전사하여 수지 몰드를 제조한다. 그리고, 얻어진 수지 몰드를 주형으로서 사용하고, 나노임프린트 리소그래피법에 의해 기판 본체(11)를 가공함으로써, 광학 기판(I)(1)을 제조할 수 있다. 이 방법에 의하면, 몰드의 이용 효율을 높이고, 기판 본체(11)의 평탄성을 흡수할 수 있다.

[0276] 원통형 몰드(31)로부터 수지 몰드에 패턴(33)을 전사하는 방법으로는, 특별히 한정되지 않고, 예컨대, 직접 나노임프린트법을 적용할 수 있다. 직접 나노임프린트법으로는, 열 나노임프린트법이나, 광 나노임프린트법 등을 들 수 있다.

[0277] 열 나노임프린트법에서는, 소정 온도에서 가열하면서 원통형 몰드(31) 내부에 열경화성 수지를 충전하고, 원통형 몰드(31)를 냉각시키고 나서, 경화된 열경화성 수지를 이형함으로써, 필름형 또는 릴형의 수지 몰드를 얻을 수 있다. 또한, 광 나노임프린트법에서는, 원통형 몰드(31) 내부에 충전한 광경화성 수지에 소정의 광을 조사하여, 광경화성 수지를 경화시키고 나서, 원통형 몰드(31)로부터 경화된 광경화성 수지를 이형함으로써, 필름형 또는 릴형의 수지 몰드를 얻을 수 있다.

[0278] 또한, 수지 몰드법에 있어서는, 반복 전사가 용이하기 때문에 바람직하다. 여기서의 「반복 전사」란, (1) 요철 패턴 형상을 갖는 수지 몰드(+)로부터, 전사 반전한 요철 패턴 전사물을 복수 제조하는 것, 또는, (2) 특히 경화성 수지 조성물을 전사제로서 이용하는 경우에 있어서, 수지 몰드(+)로부터 반전한 전사체(-)를 얻고, 다음으로 전사체(-)를 수지 몰드(-)로 하여, 반전 전사한 전사체(+)를 얻고, A/B/A/B/…/(A는 볼록-오목 패턴 형상, B는 오목-볼록 패턴 형상을 각각 나타냄)를 반복 패턴 반전 전사하는 것 중 어느 한쪽, 또는 양쪽을 의미한다.

[0279] 또한, 상기 얻어진 수지 몰드에 대하여, Ni로 대표되는 전기 주조에 의해 평판형 전기 주조 몰드를 제조하고, 이 평판형 전기 주조 몰드에 의해 나노임프린트 리소그래피법에 의해 패턴을 형성하는 방법도 들 수 있다. 전기 주조 몰드를 형성한 경우에는, 원형이 되는 원통형 몰드(31)의 수명을 연장시키는 점에서 바람직하다. 또한, 얻어진 전기 주조 몰드를 원통형으로 가공하고, 원통형 전기 주조 몰드에 대하여, 상기 설명한 수지 몰드를 얻는 조작을 행함으로써, 수지 몰드를 제조할 수도 있다.

[0280] 상기 얻어진 수지 몰드를 사용하여, 기판 본체(11)를 나노임프린트 리소그래피법으로 가공하는 방법으로는, 예컨대, 이하의 것을 들 수 있다.

[0281] 우선, 기판 본체(11) 상에 레지스트층을 형성한다. 다음으로, 수지 몰드의 요철 구조면측을 레지스트층에 가압한다. 혹은, 수지 몰드의 요철 구조면 상에 레지스트층을 성막하고, 성막된 레지스트층을 기판 본체(11) 상에 첨부하고, 가압한다. 가압한 상태에서 레지스트층에 UV 광으로 대표되는 에너지선을 조사하여, 레지스트층을 경화시킨다. 다음으로, 기판 본체(11)로부터 수지 몰드를 박리하여, 요철 구조가 전사된 레지스트층/기판 본체(11)의 적층체를 얻는다. 다음으로, 레지스트층 면측으로부터 적층체의 레지스트층의 잔막을 제거한다. 예컨대, 산소 가스를 사용한 에칭법에 의해 잔막을 제거할 수 있다. 산소 가스를 사용한 에칭으로는, 산소 플라즈마를

사용한 에칭을 들 수 있고, 산소 애싱이나 ICP-RIE(Inductively coupled plasma reactive ion etching)에 의해 행할 수 있다. 그 후, 기판 본체(11) 상에 형성된 레지스트 패턴을 마스크로 하여 에칭법에 의해 기판 본체(11)를 가공한다.

[0282] 에칭 방법은, 레지스트층을 마스크로 하여 기판 본체(11)에 요철을 형성할 수 있으면, 특별히 한정되지 않고, 습식 에칭, 건식 에칭 등을 적용할 수 있다. 특히, 기판 본체(11)의 요철을 깊게 형성할 수 있기 때문에 건식 에칭법이 바람직하다. 건식 에칭법 중에서도 이방성 건식 에칭이 바람직하고, ICP-RIE 또는 ECM-RIE가 바람직하다. 건식 에칭에 사용하는 반응 가스로는, 기판 본체와 반응하면, 특별히 한정되지 않지만, 예컨대, BCl_3 , Cl_2 , CHF_3 , 또는 이들의 혼합 가스가 바람직하고, 적절히, Ar, O_2 등을 혼합할 수 있다. 한편, 습식 에칭을 적용함으로써, 기판 본체(11)에 대한 손상을 경감시킬 수 있다. 습식 에칭의 방법에 관해서는 후술한다.

[0283] 상기 수지 몰드를 사용하여, 기판 본체(11)를 나노임프린트 리소그래피법으로 가공하는 다른 방법으로는, 예컨대, 이하의 것을 들 수 있다.

[0284] 우선, 레지스트층(1)을 기판 본체(11) 상에 형성한다. 다음으로, 레지스트층(1) 상에 레지스트층(2)을 형성한다. 다음으로, 수지 몰드의 요철 구조면측을 레지스트층(2)에 가압한다. 다음으로, 레지스트층(1) 혹은 레지스트층(2)의 적어도 한쪽이 광중합성 레지스트인 경우에는, 가압한 상태에서 레지스트층(1) 및 레지스트층(2)에 UV 광으로 대표되는 에너지선을 조사한다. 다음으로, 기판 본체(11)로부터 수지 몰드를 박리하여, 요철 구조가 전사된 레지스트층(2)/레지스트층(1)/기판 본체(11)의 적층체를 얻는다. 또, 레지스트층(2)이 스핀 온 글라스(SOG), 수소실세스퀴옥산(HSQ), 유기기를 갖는 실세스퀴옥산(O-HSQ)이나 금속 알콕시드로 대표되는 줄겔 재료인 경우에는, 실온 부근에서 가압하고, 그 후 몰드를 박리할 수도 있다. 레지스트층(2) 면측으로부터, 레지스트층(2)의 잔막을 제거한다. 예컨대, 산소 가스를 사용한 에칭법에 의해 잔막을 제거할 수 있다. 산소 가스를 사용한 에칭으로는, 산소 플라즈마를 사용한 에칭을 들 수 있고, 산소 애싱이나 ICP-RIE(Inductively coupled plasma reactive ion etching)에 의해 행할 수 있다. 그 후, 레지스트층(1) 상에 형성된 레지스트 패턴을 마스크로 하여 건식 에칭법에 의해 레지스트층(1)을 가공한다. 예컨대, 산소 가스를 사용한 에칭법에 의해 레지스트층(1)을 에칭할 수 있다. 산소 가스를 사용한 에칭으로는, 산소 플라즈마를 사용한 에칭을 들 수 있고, 산소 애싱이나 ICP-RIE에 의해 행할 수 있다. 가공된 레지스트층(1) 및 레지스트층(2)으로 구성되는 구조를 마스크로서 선정하고, 에칭법을 적용함으로써 기판 본체(11)를 가공할 수 있다.

[0285] 에칭 방법으로는, 레지스트층(1) 및 레지스트층(2)으로 구성되는 구조를 마스크로 하여 기판 본체(11)에 요철을 형성할 수 있는 것이면, 상술한 에칭 방법과 동일한 것을 이용할 수 있다.

[0286] 나노임프린트 리소그래피법으로는, 이하의 조건에 의해, 요철 구조의 오목부 내부에 마스크층을 내포한 요철 구조를 표면에 구비하는 몰드를 이용할 수 있고, 잔막 처리를 필요로 하지 않을 수 있다.

[0287] 상술한 방법에서 나노임프린트 리소그래피법에서 설명한 수지 몰드를 제조한다. 다음으로, 수지 몰드의 요철 구조면 상에, 희석한 마스크층(레지스트층(2)) 재료를 도공하고, 용제를 제거한다. 본 조작에 의해, 수지 몰드의 오목부 내부에 마스크층(레지스트층(2))을 배치할 수 있다. 수지 몰드의 오목부 내부에 마스크층(레지스트층(2))을 내포한 몰드를, 레지스트층(1)을 성막한 기판 본체(11)에 접합 및 가압한다. 혹은, 수지 몰드의 오목부 내부에 마스크층(레지스트층(2))을 내포한 몰드의 요철 구조면 상에 희석한 레지스트층(1)을 성막하고, 용제를 제거한다. 계속해서, 레지스트층(1)을 기판 본체(11)에 접합시킨다. 다음으로, UV 광으로 대표되는 에너지선을 마스크층(레지스트층(2)) 및 레지스트층(1)에 조사하고, 수지 몰드를 박리한다. 얻어진 마스크층(레지스트층(2)/레지스트층(1))/기판 본체(11)에 대하여, 마스크층(레지스트층(2)) 면측으로부터 건식 에칭을 행함으로써, 마스크층(레지스트층(2)/레지스트층(1))으로 구성되는 패턴을 기판 본체(11) 상에 얻을 수 있다. 즉, 본 조작에서는 마스크층(레지스트층(2))의 잔막 처리는 행하지 않았다. 계속해서, 마스크층(레지스트층(2)/레지스트층(1))으로 구성되는 패턴을 마스크로서 선정하고, 에칭법을 적용함으로써, 기판 본체(11)를 가공할 수 있다. 기판 본체(11)에 대한 에칭법으로는, 상술한 나노임프린트 리소그래피법과 동일한 것 및, 산소 가스를 사용한 에칭을 이용할 수 있다. 산소 가스를 사용한 에칭으로는, 산소 플라즈마를 사용한 에칭을 들 수 있고, 산소 애싱이나 ICP-RIE에 의해 행할 수 있다.

[0288] 또한, 나노임프린트 리소그래피법을 적용함으로써, 비주기적으로 극소 볼록부(133)를 용이하게 형성할 수 있다. 나노임프린트 리소그래피법에 있어서는, 몰드의 요철 구조(I)(12)와 기판 본체(11)를, 레지스트를 개재하여 접합하는 조작을 반드시 거친다. 접합 조작시의 가압력을 조정함으로써, 자의적으로 몰드의 요철 구조 내부에 기포를 혼입시킬 수 있다. 또한, 레지스트 내부에 기포를 미리 혼입시킴으로써 몰드의 내부에 기포를 끌어들일

수 있다. 여기서, 레지스트로서 광경화성 수지를 사용함으로써, 상기 기포부의 레지스트는 경화가 저해된다. 즉, 광조사 후에 몰드를 박리함으로써, 몰드의 요철 구조의 기포 혼입 부위에 따른 개소의 레지스트는 전사 불량을 야기한다. 따라서, 광학 기판 상에 비주기적인 극소 볼록부(133)를 갖는 레지스트 패턴을 얻을 수 있다. 또, 상기 메카니즘에 의한 극소 볼록부(133) 또는 극소 오목부(233)의 발생은, 접합 조작 조건에 의해 적절히 제어할 수 있지만, 특히, 광경화성 수지의 몰드 표면에 대한 접촉각이 60도 이상이면 제어가 용이해지기 때문에 바람직하다. 특히, 몰드의 오목부에 대한 광경화성 수지의 유동성을 흐트러뜨려, 효과적으로 극소 볼록부(133) 또는 극소 오목부(233)를 발생시키는 관점에서, 상기 접촉각은 80도 이상인 것이 바람직하고, 85도 이상인 것이 보다 바람직하다. 또, 접촉각이 90도 이상이면, 접합시의 압력을 파라미터로 하여, 극소 볼록부(133) 또는 극소 오목부(233)의 제어성이 향상되기 때문에 바람직하다. 동일한 관점에서, 92도 이상인 것이 가장 바람직하다. 한편 상한치는, 극소 볼록부(133) 또는 극소 오목부(233)의 접합의 크기로부터 결정된다. 상기 설명한 접합의 크기를 만족하는 관점에서, 120도 이하인 것이 바람직하고, 112도 이하인 것이 보다 바람직하고, 102도 이하인 것이 가장 바람직하다. 상기 패턴을 마스크로 하여 기판 본체(11)를 가공함으로써, 기판 본체(11) 상에 극소 볼록부(133)를 갖는 요철 구조를 직접 형성할 수 있다. 또, 원통형 마스터 스템퍼로부터 광 나노임프린트법에 의해 수지 몰드를 제작할 때에, 상기 설명한 방법을 채용함으로써, 극소 볼록부(133)를 갖는 수지 몰드를 제조할 수 있다. 극소 볼록부(133)를 갖는 수지 몰드를 템플릿으로 하여, 나노임프린트 리소그래피법에 의해 기판 본체(11)를 가공함으로써, 극소 볼록부(133)를 갖는 요철 구조를 직접 기판 본체(11) 상에 형성할 수 있다.

[0289] 다음으로, 상술한 기판 본체의 에칭에 관해, 습식 에칭의 방법 및 습식 에칭에 적합한 마스크에 관해 설명한다.

[0290] 상술한 수법에 의해 기판 본체(11) 상에 마스크 패턴을 제작하고, 습식 에칭에 의해 기판 본체(11)를 에칭하는 경우, 건식 에칭법에 비해 마스크 패턴에 충실하게 에칭이 진행되기 때문에, 마스크 바로 아래의 기판 본체(11)는 에칭되지 않고, 정상 절단형의 볼록부를 갖는 요철 구조가 형성되는 경우가 있다. 정상 절단형의 볼록부를 갖는 요철 구조에 비해, 텐트형의 볼록부를 갖는 요철 구조는, 상기 설명한 내부 양자 효율(IQE) 향상의 효과와 누설 전류 억제의 효과를 보다 효과적으로 발현시킬 수 있다.

[0291] 여기서, 이하에 설명하는 적층체 마스크를 사용함으로써, 습식 에칭을 사용한 경우에도 텐트형의 볼록부를 갖는 요철 구조를 제조할 수 있다. 텐트형의 볼록부를 갖는 요철 구조인 것에 의해, 이미 설명한 원리로부터, 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 동시에 향상시킴과 동시에, 반도체 결정층의 특이 성장의 억제 또는, 특이 성장한 반도체 결정층끼리의 충돌을 효과적으로 억제할 수 있다.

[0292] 적층체 마스크는, 기판 본체를 습식 에칭할 때에 사용하는 적층체 마스크로서, 상기 기판 본체 상에 형성된 제1 마스크층과, 상기 제1 마스크층 상에 형성된 제2 마스크층을 갖고, 상기 제1 마스크층은, 상기 습식 에칭에 이용하는 에칭액에 대하여, 상기 기판 본체보다 에칭 내성이 높으며, 또한, 상기 제2 마스크층보다 에칭 내성이 낮은 재료로 형성된다. 또, 이하의 설명에 있어서는 습식 에칭의 원리를 명확하게 하기 위해, 광학 기판 본체로서 사파이어 기판을 대표하여 설명한다.

[0293] 이 적층체 마스크에 의하면, 사파이어 기판에 있어서, 습식 에칭의 개시시에는 적층체 마스크가 존재하기 때문에 습식 에칭이 이루어지지 않은 영역이, 습식 에칭에 이용하는 에칭액에 내성이 없는 재료로 구성되는 제1 마스크층의 체적의 감소에 따라 습식 에칭되게 된다. 이 때, 제1 마스크층의 체적이 감소함으로써, 사파이어 기판에 형성된 평면형의 상면부(테이블 텁부)가 에칭되어 감소하여, 텐트형의 볼록부를 갖는 요철 구조를 얻을 수 있다. 이 때문에, 내부 양자 효율(IQE) 개선의 효과 및 누설 전류 억제의 효과를 효과적으로 발현하는 제1 실시 형태에 관련된 광학 기판(I)(1)의 요철 구조(12)(이하, 요철 구조(I)이라고도 함), 혹은, 제2 실시 형태에 관련된 광학 기판(II)(2)의 요철 구조(22)(이하, 요철 구조(II)라고도 함)를 얻을 수 있다.

[0294] 우선, 에칭에 이용되는 마스크에 관해 설명한다. 일반적으로, 에칭용 마스크로는, 에칭 내성이 있는 재료가 이용된다. 즉, 마스크 패턴의 간격이나 형상 등을 제어하여, 그 마스크 패턴에 따른 형상을 전사하는 형태로 에칭하기 위해, 마스크에는 에칭 내성이 필요 불가결이다. 이에 따라, 사파이어 기판의 습식 에칭용의 마스크도, 습식 에칭 조건에 내성이 있는 재료가 검토되어 있다. 습식 에칭 조건에 내성이 있는 재료를 이용한 마스크로는, 예컨대, 피에칭 재료와 마스크의 에칭 선택비가 10 이상인 것을 사용할 수 있고, 바람직하게는 20 이상이다.

[0295] 사파이어 기판의 습식 에칭에는, 일반적으로, 인산이나 황산을 단독 또는 혼합한 용액을 가열한 에칭액이 이용된다. 그 때문에, 이 에칭액에 내성이 있는 산화실리콘, 질화실리콘, 방향족 폴리아미드 등이 마스크 재료로서 이용된다.

[0296] 도 24는, 본 발명의 참고예에 관련된 습식 에칭 내성이 있는 마스크를 사파이어 기판의 습식 에칭에 사용한 경

우의 설명도이다. 도 24의 A는, 습식 예칭 개시 전의 상태를 도시한다. 도 24의 A에 도시한 바와 같이, 사파이어 기판(511) 상에는, 마스크 패턴에 따른 형상을 갖는 마스크(512)가 형성되어 있다. 또, 마스크(512)는, 습식 예칭 내성이 있는 마스크로, 사파이어 기판(511)과 마스크(512)의 예칭 선택비가 10 이상이다.

[0297] 도 24의 B는, 습식 예칭 종료시의 상태를 도시한다. 도 24의 A에 도시한 상태로부터 사파이어 기판(511)을 습식 예칭한 경우, 예칭은, 마스크(512)의 마스크 패턴에 충실하게 진행된다. 이 결과, 마스크(512) 바로 아래의 사파이어 기판(511)은 예칭되지 않고, 도 24의 B에 도시한 바와 같이, 예칭 후의 사파이어 기판(511)에는, 평면형의 상면부(테이블 톱부)를 갖는 정상 절단형의 볼록부를 갖는 요철 구조가 형성된다. 이와 같은 정상 절단형의 볼록부에 비해, 테이블 톱이 작은 혹은 실질적으로 테이블 톱이 없는 텐트형의 볼록부를 갖는 요철 구조를 사용함으로써, 사파이어 기판(511) 상에 에피택설 성장된 막을 이용하여 발광 소자를 제작한 경우에, 발광 소자의 발광 효율이 보다 향상된다. 이것은, 반도체 결정층의 성장 모드를 흐트러뜨리는 효과가 커지는 것과, 요철 구조의 볼록부 정상부로부터 급격히 성장하는 반도체 결정층을 억제할 수 있기 때문이다. 또한, 텐트형의 볼록부를 갖는 경우, 상기 설명한 도 9에 도시한 극소 볼록부(133)의 정상부의 평탄면을 작게 할 수 있다. 한편, 상기 설명한 제2 실시형태에 관련된 광학 기판(II)(2)에 있어서는, 텐트형의 볼록부를 갖는 경우, 볼록부 정상부의 평탄 면적을 작게 할 수 있다. 이러한 경우, 반도체 결정층의 특이 성장을 억제하는 것이 용이해지고, 반도체 발광 소자의 다이오드 특성이 향상된다.

[0298] 그래서, 이하에 설명하는 습식 예칭법을 이용함으로써, 사파이어 기판에 텐트형의 볼록부를 갖는 요철 구조를 형성할 수 있다. 이에 따라, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 개선함과 동시에, 누설 전류가 작은 반도체 발광 소자를 얻을 수 있다.

[0299] 도 25 및 도 26은, 본 실시형태에 관련된 적층체 마스크를 사파이어 기판의 습식 예칭에 사용한 경우의 설명도이다. 도 25의 A는, 습식 예칭 개시 전의 상태를 도시한 도면이다. 도 25의 A에 도시한 바와 같이, 사파이어 기판(511) 상에는, 제1 마스크층(513a) 및 제2 마스크층(513b)이 적층된 적층체 마스크(513)와, 마스크 패턴에 따른 형상을 갖는 마스크(514)가 형성되어 있다.

[0300] 마스크(514)는, 적층체 마스크(513)에서의 제2 마스크층(513b)에 패턴 전사를 행하기 위해 형성되어 있다. 이 마스크(514)의 패턴은, UV 레지스트 재료나 열반응형 레지스트 재료를 이용하여 노광에 의해 패턴을 형성하는 방법이나, 별도 몰드를 이용하여 UV 레지스트 재료에 패턴을 전사하는 방법 등을 이용하여 형성되어 있다.

[0301] 계속해서, 마스크(514)를 이용하여 적층체 마스크(513)에서의 제2 마스크층(513b)에 패턴 전사를 행한다(도 25의 B 참조). 이 도 25의 B에 도시된 적층체 마스크(513)가, 본 실시형태에 관련된 적층체 마스크이다. 제2 마스크층(513b)에 대한 패턴 전사는, 건식 예칭에 의해 충실하게 또한 용이하게 행할 수 있다. 따라서, 제2 마스크층(513b)을 구성하는 재료는, 건식 예칭으로 용이하게 예칭되는 재료가 적합하다. 또한, 이후의 사파이어 기판(511)에 대한 습식 예칭에 있어서 예칭에 영향을 미치지 않는 재료가 바람직하다. 예컨대, 이러한 제2 마스크층(513b)을 구성하는 재료는, 실리콘, 산화실리콘, 질화실리콘 및 방향족 폴리이미드로 이루어지는 군으로부터 선택되는 적어도 1종이다.

[0302] 계속해서, 패턴 전사된 제2 마스크층(513b)을 마스크로 하여, 제1 마스크층(513a) 및 사파이어 기판(511)을 습식 예칭한다(도 25의 C, 도 26의 A 및 도 26의 B 참조). 제1 마스크층(513a)은, 사파이어 기판(511)의 습식 예칭에 이용하는 예칭액에 대하여, 사파이어 기판(511)보다 예칭 내성이 높으며, 또한, 제2 마스크층(513b)보다 예칭 내성이 낮은 재료로 형성된다. 예컨대, 제1 마스크층(513a)과 사파이어 기판(511)의 선택비는 10 이상이고, 바람직하게는 20 이상이고, 제2 마스크층(513b)과 사파이어 기판(511)의 선택비는 10 미만이고, 바람직하게는 5 이하, 보다 바람직하게는 3 이하이다. 선택비를 상기 범위로 함으로써, 텐트형의 요철을 제어하기 쉬워진다. 또, 선택비는, 이용하는 마스크의 체적이나 예칭 시간 등에 따라 형성되는 사파이어 기판(511)의 형상(예컨대 간격이나 깊이)에 의해 선택할 수 있다.

[0303] 제1 마스크층(513a)은, 사파이어 기판(511)의 습식 예칭에 따라 서서히 체적이 감소하도록 구성되어 있다. 예컨대, 이러한 제1 마스크층(513a)을 구성하는 재료는, 게르마늄, 주석, 납, 안티몬, 비스무트, 셀레늄, 텔루륨, 바나듐, 니오븀, 크롬, 몰리브덴 및 텉스텐 및 이들의 산화물로 이루어지는 군으로부터 선택된 적어도 1종이다. 그 중에서도, 제1 마스크층(513a)을 구성하는 재료는, 예칭 선택비의 관점에서 크롬, 몰리브덴 및 텉스텐 및 이들의 산화물로부터 선택된 적어도 1종이 바람직하고, 보다 바람직하게는, 크롬 및 텉스텐 및 이들의 산화물 중 어느 것이고, 가장 바람직하게는 크롬 또는 크롬 산화물이다.

[0304] 또한, 본 발명에 있어서, 예칭 내성이 없는 재료와, 예칭 내성이 있는 재료를 혼합하여 원하는 내성을

달성하고, 제1 마스크층(513a)을 얻는 것도 가능하다. 이 경우에는, 혼합물의 비율을 제어함으로써, 마스크의 예칭에 의한 체적 감소율을 제어할 수 있고, 텐트형의 볼록부를 갖는 요철 구조를 형성하는 것이 가능해진다. 이 경우의 마스크를 구성하는 재료로는, 예컨대, 산화텅스텐과 산화실리콘의 혼합물 및 산화크롬과 산화실리콘의 혼합물이 적합하다. 예컨대, 산화텅스텐과 산화실리콘의 조합에 있어서는, 산화텅스텐 중의 텡스텐과 산화실리콘 중의 실리콘을 몰비율(%)로 나타낸 경우, 텡스텐은 50 mol% 이상 95 mol% 이하가 바람직하고, 보다 바람직하게는 65 mol% 이상 95 mol% 이하, 더욱 바람직하게는 80 mol% 이상 95 mol% 이하, 가장 바람직하게는 95 mol% 이상 100 mol% 이하이다.

[0305] 적층체 마스크(513)에서의 가장 바람직한 조합은, 제1 마스크층(513a)을 구성하는 재료가 크롬 또는 크롬 산화물이고, 제2 마스크층(513b)을 구성하는 재료가 산화실리콘이다.

[0306] 도 25의 C는, 습식 예칭 도중의 상태를 도시한 도면이다. 도 25의 C에 도시한 상태로부터 사파이어 기판(511)을 습식 예칭한 경우, 적층체 마스크(513)에서의 제1 마스크층(513a)은 이 습식 예칭에 따라 체적이 서서히 감소한다. 습식 예칭은, 제1 마스크층(513a)의 마스크 패턴에 충실하게 진행되기 때문에, 제1 마스크층(513a)의 감소에 따라, 제1 마스크층(513a)이 감소한 부분의 사파이어 기판(511)도 예칭된다.

[0307] 도 26의 A는, 습식 예칭 도중의 상태를 도시한 도면이다. 제2 마스크층(513b)은, 제1 마스크층(513a)의 체적이 감소하면, 제1 마스크층(513a) 상에 머무를 수 없게 되어, 예칭액 중으로 뛰어 나간다. 그러나, 제2 마스크층(513b)은, 예칭액에 영향을 미치지 않는 재료로 구성되어 있기 때문에, 사파이어 기판(511)의 습식 예칭에 영향은 없다.

[0308] 도 26의 B는, 습식 예칭 종료 후의 상태를 도시한 도면이다. 도 26의 A에 도시한 상태로부터 더욱 습식 예칭을 진행한 결과, 습식 예칭에 따라 감소하는 제1 마스크층(513a)은, 전부 예칭되어 소멸되어 있다. 도 26의 B에 도시한 바와 같이, 사파이어 기판(511)은, 적층체 마스크(513)의 감소 및 소멸에 따라 예칭되고, 예칭 후의 사파이어 기판(511)에는, 정점을 갖는 텐트형의 볼록부를 갖는 요철 구조가 형성된다. 이러한 정점을 갖는 텐트형의 볼록부를 갖는 요철 구조가 형성된 사파이어 기판(511) 상에 에피택셜 성장된 막을 이용하여 발광 소자를 제작하면, 발광 소자의 발광 효율을 향상시킬 수 있다. 또, 여기서의 정점은 곡률 반경이 0 초파인 각부를 포함한다.

[0309] 습식 예칭 후의 사파이어 기판(511)에 형성되는 텐트형의 볼록부를 갖는 요철 구조에서의 평면형의 상면부(테이블 톱부)의 면적은, 적층체 마스크(513)의 감소 비율에 의해 제어할 수 있다. 여기서, 텐트형의 볼록부를 갖는 요철 구조란, 요철 구조를 구성하는 볼록부가, 예컨대, 원뿔 형상, 각뿔 형상, 원뿔대 형상 등으로 구성되는 것을 가리킨다. 또, 이들 각뿔 형상의 정상부는, 곡률 반경이 0인 각부여도 좋고, 곡률 반경이 0 초파인 등그스름한 각부여도 좋다. 특히, 곡률 반경이 0 초파인 등그스름한 각부인 것에 의해, 반도체 결정층 내에 발생하는 크랙을 억제하는 효과가 높아지는 점에서, 반도체 발광 소자의 장기 신뢰성을 향상시킬 수 있다.

[0310] 또한, 텐트형의 볼록부를 갖는 요철 구조에 있어서, 요철 구조에서의 바닥면과 상면(테이블 톱부)의 면적비(테이블 톱부의 면적을 요철 구조의 바닥 면적으로 나눈 값)는 0.3 이하가 바람직하고, 보다 바람직하게는 0.2 이하, 더욱 바람직하게는 0.1 이하, 가장 바람직하게는 0.05 이하이다. 요철 구조에서의 바닥면과 상면의 면적비를 작게 함으로써, 정상 절단형의 볼록부를 갖는 요철 구조가 형성되고, 발광 소자의 발광 효율을 향상시키는 효과가 높아진다.

[0311] 적층체 마스크(513)의 막두께는, 목표로 하는 텐트형의 구조, 적층체 마스크(513)의 예칭 속도, 패턴의 간격 등에 따라 적절히 선택할 수 있다.

[0312] 사파이어 기판(511)의 습식 예칭에 이용하는 예칭액으로는, 200°C 이상 300°C 이하의 인산 또는 황산 혹은 이들의 혼합액이 바람직하다. 통상, 인산 또는 황산 혹은 이들의 혼합액은, 실온에서 사용해도 사파이어 기판(511)을 예칭할 수 없다. 한편, 인산 또는 황산 혹은 이들의 혼합액을 200°C 이상으로 가열하면, 옥소산(피로인산, 피로황산)이 생성되고, 이들이 사파이어 기판(511)에 작용함으로써 사파이어 기판(511)의 예칭이 가능해진다. 그러나, 인산 또는 황산 혹은 이들의 혼합액을 300°C 이상으로 가열하면, 메타산이 생성되고 용해물에 AlPO₄ 등이 석출되고, 사파이어 기판(511)의 예칭 효율이 대폭 저하되거나 혹은 예칭이 정지되어 버린다. 이러한 점에서, 사파이어 기판(511)의 습식 예칭에 이용하는 예칭액은, 200°C 이상 300°C 이하의 인산 또는 황산 혹은 이들의 혼합액이 바람직하다.

[0313] 상기 설명한 바와 같이, 습식 예칭용의 마스크 적층체를 사용함으로써, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 개선함과 동시에, 누설 전류치가 낮은 광학 기판을 제공할 수 있다. 또한, 이하에 설명하는 습식 예칭

방법을 적용한 경우에도, 마찬가지로, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 개선함과 동시에, 누설 전류 치가 낮은 광학 기판을 제공할 수 있다.

[0314] 도 27은, 본 실시형태에 관련된 사파이어 기판의 습식 에칭에 따라 체적이 감소하는 마스크를 사용한 경우의 설명도이다. 도 27의 A는, 습식 에칭 개시 전의 상태를 도시한 도면이다. 도 27의 A에 도시한 바와 같이, 사파이어 기판(511) 상에는, 마스크에 따른 형상을 갖는 마스크(516)가 형성되어 있다. 또, 마스크(516)는, 에칭에 따라 체적이 감소하는 마스크이다.

[0315] 도 27의 B는, 습식 에칭 도중의 상태를 도시한 도면이다. 도 27의 A에 도시한 상태로부터 사파이어 기판(511)을 습식 에칭한 경우, 마스크(516)는 에칭에 따라 체적이 서서히 감소한다. 습식 에칭은, 마스크(516)의 마스크에 충실하게 진행되기 때문에, 도 27의 B에 도시한 바와 같이, 마스크(516)의 감소에 따라, 마스크(516)가 감소한 부분의 사파이어 기판(511)도 에칭된다.

[0316] 도 27의 C는, 마스크(516)가 전부 에칭된 상태를 도시한 도면이다. 도 27의 B에 도시한 상태로부터 더욱 습식 에칭을 진행한 결과, 에칭에 따라 감소하는 마스크(516)는, 전부 에칭되어 소멸되어 있다. 도 27의 C에 도시한 바와 같이, 사파이어 기판(511)은, 마스크(516)의 감소 및 소멸에 따라 에칭되고, 에칭 후의 사파이어 기판(511)에는, 정점을 갖는 완전한 텐트형의 볼록부를 갖는 요철 구조가 형성된다. 이러한 정점을 갖는 텐트형의 볼록부를 갖는 요철 구조가 형성된 사파이어 기판(511) 상에 에피택셜 성장된 막을 이용하여 발광 소자를 제작하면, 발광 소자의 발광 효율을 향상시킬 수 있다.

[0317] 마스크(516)로는, 예컨대, 사파이어 기판(511)의 습식 에칭 개시시부터 서서히 마스크(516)의 체적이 감소하는 것을 이용한다. 또한, 마스크(516)의 체적이, 5할 이상 감소했을 때를 습식 에칭의 종료시로 한다. 이러한 마스크(516)와 사파이어 기판(511)의 선택비는, 10 미만이다. 이러한 마스크(516)를 사용함으로써, 사파이어 기판(511)에 있어서, 당초 마스크(516)가 존재하기 때문에 습식 에칭이 이루어지지 않은 영역이, 마스크(516)의 체적의 감소에 따라 습식 에칭되게 된다. 이 때, 마스크(516)의 체적이 5할 이상 감소함으로써, 사파이어 기판(511)에 형성된 테이블 텁부가 에칭되어 감소하고, 텐트형의 볼록부를 갖는 요철 구조를 얻을 수 있다.

[0318] 습식 에칭 후의 사파이어 기판(511)에 형성되는 텐트형의 볼록부를 갖는 요철 구조에서의 평면형의 상면부(테이블 텁부)의 면적은, 마스크(516)의 감소 비율에 의해 제어할 수 있다. 여기서, 텐트형의 볼록부를 갖는 요철 구조란, 요철 구조를 구성하는 볼록부가, 예컨대, 원뿔 형상, 각뿔 형상, 원뿔대 형상 등으로 구성되는 것을 가리킨다.

[0319] 또한, 텐트형의 볼록부를 갖는 요철 구조에 있어서, 요철 구조에서의 바닥면과 상면(테이블 텁부)의 면적비(테이블 텁부의 면적을 요철 구조의 바닥 면적으로 나눈 값)는 0.3 이하가 바람직하고, 보다 바람직하게는 0.2 이하, 더욱 바람직하게는 0.1 이하, 가장 바람직하게는 0.05 이하이다. 요철 구조에서의 바닥면과 상면의 면적비를 작게 함으로써, 정상 절단형의 볼록부를 갖는 요철 구조가 형성되고, 발광 소자의 발광 효율을 향상시키는 효과가 높아진다.

[0320] 에칭에 따라 체적이 감소하는 마스크(516)로는, 사파이어 기판(511)의 습식 에칭 개시시에 비해, 종료시에 그 체적이 8할 이상 감소하는 마스크가 보다 바람직하고, 체적이 10할 감소하는 마스크가 가장 바람직하다. 체적이 10할 감소하는 마스크란, 즉, 사파이어 기판(511)의 습식 에칭 종료시에, 마스크(516)가 소멸하는 상태를 가리킨다. 마스크(516)가 습식 에칭 종료시에 소멸하도록 제어함으로써, 사파이어 기판(511)에 완전한 텐트형의 볼록부를 갖는 요철 구조를 형성할 수 있다.

[0321] 마스크(516)의 막두께는, 목표로 하는 텐트형의 구조, 마스크(516)의 에칭 속도, 패턴의 간격 등에 따라 적절히 선택할 수 있다.

[0322] 사파이어 기판(511)의 습식 에칭에 이용하는 에칭액으로는, 200°C 이상 300°C 이하의 인산 또는 황산 혹은 이들의 혼합액이 바람직하다. 통상, 인산 또는 황산 혹은 이들의 혼합액은, 실온에서 사용해도 사파이어 기판(511)을 에칭할 수 없다. 한편, 인산 또는 황산 혹은 이들의 혼합액을 200°C 이상으로 가열하면, 옥소산(페로인산, 페로황산)이 생성되고, 이들이 사파이어 기판(511)에 작용함으로써 사파이어 기판(511)의 에칭이 가능해진다. 그러나, 인산 또는 황산 혹은 이들의 혼합액을 300°C 이상으로 가열하면, 메타산이 생성되고 용해물에 AlPO₄ 등이 석출되고, 사파이어 기판(511)의 에칭 효율이 대폭 저하되거나 혹은 에칭이 정지되어 버린다. 이러한 점에서, 사파이어 기판(511)의 습식 에칭에 이용하는 에칭액은, 200°C 이상 300°C 이하의 인산 또는 황산 혹은 이들의 혼합액이 바람직하다.

- [0323] 이하, 마스크의 체적을 감소시키면서, 기판의 예칭을 행하는 방법이 상이한, 광학 기판의 제조 방법 A 및 B에 관해 설명한다.
- [0324] (제조 방법 A)
- [0325] 제조 방법 A에서는, 마스크의 체적을 감소시키면서, 기판의 예칭을 행하는 방법으로서, 마스크를, 사파이어 기판의 습식 예칭에 이용하는 예칭액에 대하여 내성이 있는 재료로 구성하고, 사파이어 기판의 습식 예칭과, 마스크의 예칭을 교대로 실시하고 있다.
- [0326] 여기서, 「내성이 있다」란, 사파이어 기판의 습식 예칭에 이용하는 예칭액에 관해, 마스크와 사파이어 기판의 선택비가 10 이상인 것을 말한다. 선택비가 10 이상인 것에 의해, 텐트형의 요철을 제어하기 쉽고, 더욱 바람직하게는 20 이상이다. 또, 선택비는, 이용하는 마스크의 체적이나 예칭 시간 등에 따라 형성되는 사파이어 기판의 형상(예컨대 간격이나 깊이)에 의해 선택할 수 있다.
- [0327] 도 28은, 본 실시형태에 관련된 광학 기판의 제조 방법의 일례의 각 공정을 도시한 설명도이다. 도 28의 A 및 도 28의 B에서는, 마스크(517)를 이용하여, 사파이어 기판(511)을 습식 예칭하는 경우를 도시하고 있다. 마스크(517)는, 사파이어 기판(511)의 습식 예칭에 이용하는 예칭액에 대하여 내성이 있는 재료로 구성되어 있다. 도 28의 A는, 습식 예칭 개시 전의 상태를 도시한 도면이다. 도 28의 A에 도시한 바와 같이, 사파이어 상에는, 마스크에 따른 형상을 갖는 마스크(517)가 형성되어 있다.
- [0328] 우선, 도 28의 B에 도시한 바와 같이, 사파이어 기판(511)에 대하여 1회째의 습식 예칭을 실시한다. 여기서는, 마스크(517)는, 예칭액에 내성이 있기 때문에 예칭되지 않았다. 계속해서, 도 28의 C에 도시한 바와 같이, 마스크(517)를 예칭하여, 마스크(517)의 체적을 감소시킨다. 계속해서, 도 28의 D에 도시한 바와 같이, 마스크(517)의 체적이 감소한 상태에서, 사파이어 기판(511)에 대하여 2회째의 습식 예칭을 실시한다. 여기서는, 마스크(517)의 체적의 감소에 의해, 사파이어 기판(511)의 일부가 노출되고, 습식 예칭된다. 계속해서, 도 28의 E에 도시한 바와 같이, 마스크(517)가 제거될 때까지 완전히 예칭한다. 이 상태에서, 사파이어 기판(511)에 대한 습식 예칭을 실시하면, 사파이어 기판(511)에는, 도 28의 F에 도시한 바와 같은 정점을 갖는 완전한 텐트형의 볼록부를 갖는 요철 구조가 형성된다.
- [0329] 또, 도 28의 A부터 도 28의 E에 이르기까지의 스텝 횟수를 많이 취함으로써, 텐트형의 볼록부를 갖는 요철 구조의 제어가 가능하다.
- [0330] 또, 사파이어 기판(511)은 여러가지 예칭 조건에 대하여 높은 내성을 갖기 때문에, 마스크(517)의 예칭 조건은 광범위하게 선택할 수 있다.
- [0331] 이러한, 사파이어 기판(511)의 습식 예칭에 이용하는 예칭액에 대하여 내성이 있는 마스크(517)를 구성하는 재료는, 실리콘, 산화실리콘, 질화실리콘, 금, 은, 백금, 팔라듐, 루테늄, 방향족 폴리이미드 중 어느 것으로부터 선택할 수 있다.
- [0332] 그리고, 이러한 마스크(517)를 예칭하는 방법으로는, 건식 예칭 또는 습식 예칭을 적용할 수 있다. 마스크(517)의 예칭 방법은, 마스크(517)를 구성하는 재료에 따라 선택하면 된다.
- [0333] 예컨대, 마스크(517)가, 산화실리콘으로 구성되는 경우에 관해 설명한다. 마스크(517)를 건식 예칭하는 경우, 불소계의 예칭 가스를 사용하면, 사파이어 기판(511)은 예칭되지 않고, 마스크(517)만을 예칭할 수 있다. 또한, 마스크(517)를 습식 예칭하는 경우, 플루오르화수소산 용액을 사용하면, 사파이어 기판(511)은 예칭되지 않고, 마스크(517)만을 예칭할 수 있다.
- [0334] 예컨대, 마스크(517)가, 귀금속으로 구성되는 경우에는, 왕수 등으로 마스크(517)만을 습식 예칭할 수 있다. 또한, 마스크(517)가, 그 밖의 금속으로 구성되는 경우에는, 일반적인 산, 알칼리 용액으로 마스크(517)만을 습식 예칭할 수 있다. 또한, 마스크(517)가, 방향족 폴리이미드로 구성되는 경우에는, O₂ 가스로 마스크(517)만을 건식 예칭할 수 있다.
- [0335] 마스크(517)를 예칭하는 방법으로서 건식 예칭을 이용하는 경우에는, 마스크(517)를 구성하는 재료는, 실리콘, 산화실리콘, 질화실리콘 또는 방향족 폴리이미드가 바람직하고, 안정성, 성막 용이성의 관점에서 산화실리콘이 가장 바람직하다.
- [0336] 마스크(517)를 예칭하는 방법으로서 습식 예칭을 이용하는 경우에는, 마스크(517)를 구성하는 재료는, 금, 은, 백금, 팔라듐 또는 루테늄이 바람직하고, 안정성, 성막 용이성의 관점에서, 금, 은, 백금이 가장 바람직하다.

- [0337] 이와 같이, 마스크(517)의 예칭 조건을 적절히 선택하여, 사파이어 기판(511)의 습식 예칭과 마스크(517)의 예칭을 교대로 실시할 수 있다.
- [0338] (제조 방법 B)
- [0339] 제조 방법 B에서는, 마스크의 체적을 감소시키면서, 기판의 예칭을 행하는 방법으로서, 마스크를, 사파이어 기판의 습식 예칭에 이용하는 예칭액에 대하여 내성이 없는 재료로 구성하고, 사파이어 기판의 습식 예칭과, 마스크의 습식 예칭을 동시에 실시하고 있다.
- [0340] 여기서, 「내성이 없다」란, 사파이어 기판의 습식 예칭에 이용하는 예칭액에 관해, 마스크와 사파이어 기판의 선택비가 10 미만인 것을 말한다. 선택비가 10 미만인 것에 의해, 텐트형의 요철을 제어하기 쉽다. 또, 선택비는, 이용하는 마스크의 체적이나 예칭 시간 등에 따라 형성되는 사파이어 기판의 형상(예컨대 간격이나 깊이)에 의해 선택할 수 있다.
- [0341] 사파이어 기판의 습식 예칭에 이용하는 예칭액에 대하여 내성이 없는 재료로 이루어지는 마스크를 사용한 경우, 사파이어 기판의 습식 예칭에 이용하는 예칭액에 의해, 사파이어 기판의 습식 예칭과 동시에 마스크의 체적이 서서히 감소하여, 사파이어 기판에 형성되는 테이블 톱부의 형상을 제어할 수 있다. 제조 방법 A에 관련된 마스크(517)를 이용하는 경우에 비해, 공정수를 줄일 수 있기 때문에 제조 효율을 높일 수 있다.
- [0342] 이러한, 사파이어 기판의 습식 예칭에 이용하는 예칭액에 대하여 내성이 없는 마스크를 구성하는 재료는, 예컨대, 게르마늄, 주석, 납, 안티몬, 비스무트, 셀레늄, 텔루륨, 바나듐, 니오븀, 크롬, 몰리브덴 및 텉스텐 및 이들의 산화물로 이루어지는 군으로부터 선택되는 적어도 1종으로 구성할 수 있다.
- [0343] 마스크를 구성하는 재료는, 현상성의 관점에서, 크롬, 몰리브덴, 텉스텐 또는 이들의 산화물이 바람직하고, 더욱 바람직하게는 크롬, 텉스텐 또는 이들의 산화물이고, 가장 바람직하게는 크롬 또는 산화크롬이다.
- [0344] 또한, 본 발명에 있어서, 예칭액에 대하여 내성이 없는 마스크 재료와, 예칭액에 대하여 내성이 있는 마스크 재료를 혼합하여 원하는 내성을 달성하는 것도 가능하다.
- [0345] 또한, 이들 재료와, 제조 방법 A에 관련된 사파이어 기판(511)의 습식 예칭에 이용하는 예칭액에 대하여 내성이 있는 마스크(517)를 구성하는 재료와의 혼합물을 선택할 수도 있다. 이 경우에는, 혼합물의 비율을 제어함으로써, 마스크의 예칭에 의한 체적 감소율을 제어할 수 있고, 텐트형의 볼록부를 갖는 요철 구조를 형성하는 것이 가능해진다. 이 경우의 마스크를 구성하는 재료로는, 예컨대, 산화텅스텐과 산화실리콘의 혼합물 및 산화크롬과 산화실리콘의 혼합물이 적합하다. 예컨대, 산화텅스텐과 산화실리콘의 조합에 있어서는, 산화텅스텐 중의 텉스텐과 산화실리콘 중의 실리콘을 몰비율(%)로 나타낸 경우, 텉스텐은 50 mol% 이상 95 mol% 이하가 바람직하고, 보다 바람직하게는 65 mol% 이상 95 mol% 이하, 더욱 바람직하게는 80 mol% 이상 95 mol% 이하, 가장 바람직하게는 95 mol% 이상 100 mol% 이하이다.
- [0346] 상기 설명한 방법을 채용함으로써, 용이하게 본 발명에 관련된 반도체 발광 소자용 기판을 제조하는 것이 가능하고, 제조된 반도체 발광 소자용 기판에 적어도 반도체층과 발광층을 적층함으로써, 반도체 발광 소자를 제조할 수 있다. 여기서, 반도체 발광 소자를 제조함에 있어서, 반도체 발광 소자용 기판을 준비한 후에, 반도체 발광 소자용 기판을 광학 검사하는 공정을 거치고 나서, 반도체 발광 소자를 제조하는 것이 바람직하다.
- [0347] 이미 설명한 바와 같이, 본 발명에 관련된 요철 구조는 극소 볼록부(133)(또는, 극소 오목부(233))를 포함하기 때문에, 미소한 요철 구조에도 불구하고 광학적 산란성을 발현하는 것이 가능하다. 이 때문에, 광학 기판을 준비한 후에 광학 측정을 행함으로써, 요철 구조의 정밀도를 사전에 파악하는 것이 가능해진다. 예컨대, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 향상시키기 위해, 사파이어 기판에 요철 구조를 부여한 경우, 상기 사파이어 기판에 대하여 광학 측정을 행하고, 광학 측정의 산란 성분을 평가함으로써, 요철 구조의 정밀도를 파악할 수 있다. 이 때문에, 사전에, 제작될 LED 소자의 성능 랭크의 목표를 부여하는 것이 가능해진다. 또한, 사용할 수 없는 광학 기판을 걸러낼 수도 있기 때문에, 수율이 향상된다. 여기서 광학 측정은, 투과 측정 및 반사 측정의 어느 것을 이용해도 측정할 수 있다. 투과 측정의 경우, 투과광의 산란 성분을 검지하면 된다. 이 때문에, 산란 성분을 직접 평가해도 좋고, 헤이즈(Haze)를 이용해도 좋다. 특히, 헤이즈의 경우, 공기 시판되는 장치를 전용할 수 있기 때문에 바람직하다. 헤이즈는, 광원에 의해 조사되어 시료 중을 투과한 광의 전투과율 T 및 시료 중 및 시료 표면에서 확산되어 산란한 광의 투과율 D로부터 구해지고, 헤이즈치 $H=D/T \times 100$ 으로서 정의된다. 이들은 JIS K 7105에 의해 규정되어 있고, 시판되는 탁도계(예컨대, 낫폰 덴쇼쿠 공업사 제조, NDH-10.025DP 등)에 의해 용이하게 측정 가능하다. 헤이즈의 본질은, 투과광의 산란 성분이기 때문에, 광학 기판에

대하여 광을 입사했을 때에, 투과한 광의 산란 성분을 검지하는 것이면, 상기 설명한 극소 볼록부(133)(또는, 극소 오목부(233))의 존재를 정량화하는 것이 가능하다. 특히, 보다 미세한 분포를 측정하는 경우, 입사광은 수직 입사가 아니라, 소정의 각도에 의해 입사시키면 바람직하다. 한편, 반사 측정의 경우, 정반사 성분 및 확산 반사 성분의 어느 것을 이용해도 좋다. 정반사 성분을 이용함으로써, 요철 구조의 윤곽 형상의 정밀도를 평가하는 것이 가능해지고, 확산 반사 성분을 이용함으로써, 요철 구조의 체적 분포 정밀도를 평가하는 것이 가능해진다. 어느 것을 채용할지는, 사용하는 요철 구조와 목적에 따라 적절히 선택할 수 있다. 또한, 확산 반사 성분과 정반사 성분의 비율이나, (확산 반사 성분-정반사 성분), (확산 반사 성분-정반사 성분)/정반사 성분, (확산 반사 성분-정반사 성분)/확산 반사 성분 등을 사용할 수도 있다. 상기 광학 측정에 있어서는, 광원의 파장을, 요철 구조의 평균 간격(Pave)보다 크게 함으로써, 극소 볼록부(133)(또는, 극소 오목부(233))의 효과를 추출할 수 있다. 이것은, 극소 볼록부(133)(또는, 극소 오목부(233))의 효과를 순수하게 평가하는 것을 의미하기 때문에, 보다 높은 정밀도의 관리가 가능한 것을 의미한다. 또한, 반사 측정에 있어서도, 출력을 크게 하기 위해, 경사 입사로 측정하면 바람직하다.

[0348] 이상 설명한 바와 같이, 제1 실시형태에 관련된 광학 기판(I)(1)에 의하면, 요철 구조(I)(12)의 볼록부(13)의 평균 간격(Pave)을, 상기 식(1)에 나타내는 범위로 함으로써, 광학 기판(I)(1)의 표면에 반도체층을 형성할 때에, 반도체층의 CVD 성장 모드가 흐트러지고, 상 성장에 따르는 전위 결합이 충돌하고 소멸하여, 전위 결합의 저감 효과를 발생시킬 수 있다. 반도체 결정 내의 전위 결합이 저감됨으로써, 반도체 발광 소자의 내부 양자 효율(IQE)을 높이는 것이 가능해진다. 여기서, 반도체 결정층의 특이 성장을 억제 혹은, 특이 성장하는 반도체 결정층끼리의 충돌을 억제할 수 있기 때문에, 누설 전류도 억제할 수 있다. 또한, 제1 실시형태에 관련된 광학 기판(I)(1)에 의하면, 요철 구조(I)(12)의 볼록부(13)의 평균 간격(Pave)을, 상기 식(1)에 나타내는 범위로 함으로써, 광학 기판(I)(1)과 전극의 접촉 면적이 증대되고, 오믹 저항이 감소한다. 이에 따라, 오믹 콘택트가 양호해지기 때문에 전자 주입 효율(EIE)을 향상시키는 것이 가능해진다.

[0349] 제2 실시형태에 관련된 광학 기판(II)(2)에 관해서도, 마찬가지로, 요철 구조(II)(22)의 오목부(23)의 평균 간격(Pave)을, 상기 식(5)에 나타내는 범위로 함으로써, 동일한 효과를 얻을 수 있다.

[0350] 또한, 제1 실시형태에 관련된 광학 기판(I)(1)에 있어서, 볼록부 높이(hn)가 상기 식(2)을 만족하는 극소 볼록부(133)가, 상기 식(3)을 만족하는 확률(Z)로 존재함으로써, 굴절률이 급격히 변화하는 포인트가 국소적으로 존재 확률(Z)로 배치된다. 이에 따라, 발광층으로부터의 발광광에 대하여 광산란성이 발생되고, 이 광산란성에 의해 도파 모드를 해소하여 광 추출 효율(LEE)을 높이는 것이 가능해진다. 이와 같이, 내부 양자 효율(IQE) 혹은 전자 주입 효율(EIE)이 향상되며, 또한, 광 추출 효율(LEE)도 동시에 향상되기 때문에, 외부 양자 효율(EQE)이 향상되어, 고성능의 발광 디바이스를 제조할 수 있다.

[0351] 제2 실시형태에 관련된 광학 기판(II)(2)에 있어서도, 오목부 깊이(dn)가 상기 식(6)을 만족하는 극소 오목부(233)가, 상기 식(7)을 만족하는 존재 확률(Z)로 존재함으로써, 동일한 효과를 발휘한다.

● 제3 실시형태에 관련된 광학 기판(III)

[0353] 다음으로, 제3 실시형태에 관련된 광학 기판(III)에 관해 설명한다. 제3 실시형태에 관련된 광학 기판(III)을 사용함으로써, 광 추출 효율(LEE)과 내부 양자 효율(IQE)을 동시에 개선할 수 있다. 또한, 제3 실시형태에 관련된 광학 기판(III)을 사용함으로써, 반도체 발광 소자의 생산성을 향상시킬 수 있다. 또한, 제3 실시형태에 관련된 광학 기판(III)의 요철 구조가, 제1 실시형태에서 설명한 극소 볼록부를 포함함으로써, 광 추출 효율(LEE)을 보다 향상시킴과 동시에, 누설 전류를 보다 양호하게 유지할 수 있다.

[0354] 반도체 발광 소자에 있어서는, 고밀도의 요철 구조에 의해 내부 양자 효율(IQE)을 향상시키는 것이 가능하고, 한편, 체적 변화가 큰 요철 구조에 의한 광산란을 이용하여 광 추출 효율(LEE)을 향상시킬 수 있다. 즉, 내부 양자 효율(IQE)을 향상시키고자 고밀도의 요철 구조를 형성한 경우, 요철 구조의 체적 변화는 작아지고, 광학적 산란성(광회절 또는 광산란)이 저하되기 때문에 광 추출 효율(LEE)의 향상 정도가 한정된다. 이것은, 반도체 발광 소자의 발광광으로부터 본 광학 현상에 의해 설명할 수 있다. 내부 양자 효율(IQE)을 향상시키기에 충분한 밀도를 갖는 요철 구조는, 발광광의 파장과 동일한 정도 이하의 스케일이 되는데, 발광광의 파장이 요철 구조의 크기에 대하여 커지면 커질수록, 광학 현상으로서 유효 매질 근사적 작용이 기능하기 때문에, 광학적 산란성이 저하되기 때문이다. 한편, 요철 구조의 체적 변화를 크게 하여 광 추출 효율(LEE)을 향상시킨 경우, 요철 구조의 밀도가 저하되기 때문에, 전위의 분산 효과가 약해져, 내부 양자 효율(IQE) 개선의 정도가 한정된다.

[0355] 이상으로부터, 반도체 발광 소자의 외부 양자 효율(EQE)을 향상시키기 위해, 광 추출 효율(LEE)의 개선 효과가

큰 요철 구조에, 내부 양자 효율(IQE)도 개선 가능한 부위를 부여하는 것이 중요한 것을 알아내고, 본 발명을 완성시키기에 이르렀다.

[0356] 제3 실시형태에 있어서는, 광 추출 효율(LEE)과 내부 양자 효율(IQE)을 개선하기 위해, 제3 실시형태에 관련된 광학 기판(III)이 갖는 복수의 볼록부 군 중에 특이 볼록부를 포함시키는 것으로 했다. 즉, 제3 실시형태에 관련된 광학 기판은, 기판 본체와, 상기 기판 본체의 표면의 일부 또는 전면에 형성된 요철 구조를 구비하는 광학 기판으로서, 상기 요철 구조는, 서로 이격되어 배치된 복수의 볼록부 군을 가짐과 동시에, 상기 복수의 볼록부 군은, 이하에 설명하는 특이 볼록부를 포함하며, 또한, 상기 요철 구조의 평균 간격(Pave)은, $1.5 \mu\text{m}$ 이상 $10 \mu\text{m}$ 이하인 것을 특징으로 한다. 특이 볼록부란, 상기 볼록부의 표면에, 적어도 1 이상의 볼록형체 혹은 오목형체를 구비하는 상기 볼록부이다.

[0357] 이 구성에 의하면, 우선 요철 구조의 평균 간격(Pave)이 $1.5 \mu\text{m}$ 이상 $10 \mu\text{m}$ 이하인 점에서, 반도체 발광 소자의 발광광으로부터 보아 요철 구조를 구성하는 볼록부의 크기가 커진다. 즉, 광산란성 혹은 광선 추적성이 크게 발현되기 때문에, 광 추출 효율(LEE)이 향상된다. 다음으로, 요철 구조가 복수의 볼록부에 의해 구성되는 점에서, 요철 구조의 오목부 바닥부로부터 반도체 결정층을 성장시키는 것이 가능해지고, 반도체 결정층의 성장성을 안정화할 수 있다. 여기서, 요철 구조를 구성하는 복수의 볼록부 군 중에, 특이 볼록부가 포함된다. 여기서, 특이 볼록부란, 상기 볼록부의 표면에, 적어도 1 이상의 볼록형체 혹은 오목형체를 구비하는 볼록부이다. 이와 같이, 복수의 볼록부 군 중에 특이 볼록부가 포함됨으로써, 내부 양자 효율(IQE)이 향상된다. 이것은, 특이 볼록부의 표면의 볼록형체 혹은 오목형체에 의해, 반도체 결정층의 성장 모드가 흐트러지고, 이에 따라 반도체 결정층 중의 전위가 저감되기 때문인 것으로 생각된다. 이상으로부터, 상기 요건을 동시에 만족함으로써, 광 추출 효율(LEE)과 내부 양자 효율(IQE)을 동시에 향상시킬 수 있다. 또한, 제3 실시형태에 관련된 광학 기판(III)의 요철 구조(이하, 요철 구조(III)라고도 함)가 특이 볼록부를 포함함으로써, 특이 볼록부를 포함하지 않는 경우에 비해, 광산란성이 증가한다. 이것은, 하나의 특이 볼록부라는 미시적 스케일에서 광학 거동을 생각한 경우, 특이 볼록부의 표면에 형성되어 있는 볼록형체 혹은 오목형체에 의해, 광의 진행 방향이 크게 변화하기 때문이다. 이 때문에, 반도체 발광 소자를 제조하기 전의 단계에서, 광학 기판(III)을 광학 검사, 예컨대, 반사율의 변화나 헤이즈의 변화를 측정함으로써, 광학 기판(III)의 요철 구조(III)의 정밀도를 미리 예측할 수 있다. 즉, 반도체 발광 소자를 만들지 않더라도, 반도체 발광 소자의 성능을 랭크 분류하는 것이 가능해지는 점에서, 반도체 발광 소자의 생산성을 향상시킬 수 있다.

[0358] 또한, 제3 실시형태에 관련된 광학 기판(III)에 있어서는, 상기 특이 볼록부는, 볼록부의 표면에, 적어도 1 이상의 볼록형체 혹은 오목형체를 가짐과 동시에, 상기 볼록형체 혹은 오목형체의 상기 볼록부의 표면에 대한 피복률이 0% 초과 100% 미만인 것이 바람직하다.

[0359] 이 구성에 의하면, 특이 볼록부에 의한 내부 양자 효율(IQE) 개선의 효과를보다 크게 할 수 있다. 우선, 특이 볼록부에서의 볼록형체 혹은 오목형체의 상기 볼록부의 표면에 대한 피복률이 0%인 경우, 광학 기판(III)의 복수의 볼록부 군은 특이 볼록부를 포함하지 않기 때문에, 내부 양자 효율(IQE) 개선의 효과가 발현되지 않는다. 이 관점에서, 피복률은 0% 초과가 된다. 다음으로, 특이 볼록부에서의 볼록형체 혹은 오목형체의 상기 볼록부의 표면에 대한 피복률이 100%인 경우, 특이 볼록부의 표면은 볼록형체 혹은 오목형체에 의해 간극없이 완전히 매립되게 된다. 이 경우, 특이 볼록부 표면의 조도(roughness)가 급격히 악화되는 점에서, 요철 구조(III)에 의해, 반도체 결정층 내부에서 도파 모드를 형성하는 발광광은, 모든 방향으로 랜덤으로 방향 전환된다. 이 때문에, 재차 도파 모드를 형성하는 발광광의 비율이 커지기 때문이다. 보다 구체적으로는, 반도체 발광 소자의 상측 혹은 하측으로 향하는 광의 양이 저감되고, 반도체 발광 소자의 측면으로 향하는 광이 증가하는 것으로 생각된다.

[0360] 또한, 광학 기판(III)에 있어서는, 상기 특이 볼록부는, 상기 요철 구조의 상기 볼록부에 대하여 0% 초과 100% 이하 포함되는 것이 바람직하다.

[0361] 이 구성에 의하면, 특이 볼록부에 의한 내부 양자 효율(IQE) 개선의 효과를보다 크게 할 수 있다. 우선, 특이 볼록부의 복수의 볼록부에 대한 존재 비율이 0%인 경우, 광학 기판(III)의 복수의 볼록부 군은 특이 볼록부를 포함하지 않기 때문에, 내부 양자 효율(IQE) 향상의 효과가 발현되지 않는다. 이 관점에서, 존재 비율은 0% 초과가 된다. 다음으로, 특이 볼록부의 복수의 볼록부에 대한 존재 비율이 100%인 경우, 요철 구조는 특이 볼록부에 의해서만 구성되게 된다. 이 경우, 요철 구조(III)의 복수의 볼록부 표면에 평균적 굴절률의 흐트러짐이, 각 볼록부마다 형성된다. 이에 따라, 반도체 결정층 내부에서 도파 모드를 형성하는 발광광의 진행 방향을 흐트러뜨려, 반도체 발광 소자 외부로 발광광을 추출하는 효율이 저감된다. 보다 구체적으로는, 반도체 발광 소자의 상측 혹은 하측으로 향하는 광의 양이 저감되고, 반도체 발광 소자의 측면으로 향하는 광이 증가하는 것으로 생각

된다.

[0362] 광학 기판(III)의 요철 구조(III)는 복수의 서로 이격된 볼록부 군에 의해 구성된다. 여기서, 광학 기판(III)의 요철 구조(III)를 구성하는 볼록부 군은, 적어도 100개의 볼록부이다. 즉, 광학 기판(III)의 표면에 적어도 100개의 볼록부를 포함함과 동시에, 이들 볼록부가 이하에 설명하는 평균 간격(Pave)을 만족하며, 또한, 이하에 설명하는 특이 볼록부를 포함함으로써, 광학 기판(III)이 된다. 100개 이상의 볼록부에 의해 요철 구조(III)가 만들어짐으로써, 상기 설명한 광 추출 효율(LEE)의 향상과 내부 양자 효율(IQE)의 향상을 양립시킬 수 있다. 또, 상기 설명한 반도체 발광 소자의 생산성 향상을 달성할 수 있다. 이것은, 반도체 발광 소자 내에서 도파 모드를 형성하는 발광광이, 요철 구조(III)에 충돌하는 확률로부터 판단할 수 있었다. 특히, 도파 모드를 보다 효과적으로 흐트러뜨려, 내부 양자 효율(IQE)을 향상시키는 관점에서, 요철 구조(III)는, 1000개 이상의 볼록부로 구성되는 것이 바람직하고, 4000개 이상의 볼록부로 구성되는 것이 보다 바람직하고, 6000개 이상의 볼록부로 구성되는 것이 가장 바람직하다. 즉, 광학 기판(III)은, 광학 기판(III) 그 표면이 전부 요철 구조(III)에 의해 덮여 있어도, 부분적으로 요철 구조(III)가 형성되어 있어도, 요철 구조(III)가 상기 설명한 볼록부의 수를 만족하는 볼록부 군에 의해 구성되어 있으면 된다.

[0363] 여기서, 볼록부의 형상은, 원뿔, 원뿔의 측면부가 단계적 경사를 갖는 뾰형체, 원뿔의 측면부가 위로 볼록하게 팽창된 뾰형체, 원뿔의 바닥면이 왜곡된 뾰형체, n각뿔, n각뿔의 바닥면의 각부의 곡률 반경이 0 초파인 등그스름한 각부인 n각뿔, 원뿔의 바닥면의 외형이 3 이상의 변곡점을 갖는 원뿔, 상기 뾰형체에 있어서 기재한 바닥면 형상을 갖는 원뿔대, 상기 뾰형체에 있어서 기재한 바닥면 형상을 갖는 원기둥 또는 다각기둥 등을 채용할 수 있다. 또, 이들 뾰형체는 뾰대형이어도 좋다. 또한, 이들 뾰형체에 있어서는, 그 정상부의 곡률 반경이 0인 각부를 갖는 것이어도 좋고, 그 정상부의 곡률 반경이 0 초파인 등그스름한 각부를 갖는 것이어도 좋다. 특히, 정상부의 곡률 반경이 0 초파인 등그스름한 각부를 가짐으로써, 반도체 발광 소자의 반도체 결정층으로부터 본 요철 구조(III)의 체적 변화가 커지기 때문에, 도파 모드를 흐트러뜨리는 효과가 증대되므로 바람직하다. 또한, 특히, 광 추출 효율(LEE)을 향상시킴과 동시에, 반도체 결정층의 성장에 의해 발생하는 크랙을 억제하는 관점에서, 원뿔, 원뿔의 정점이 0 초파의 곡률을 갖는 뾰형체, 원뿔대, 삼각뿔, 삼각뿔의 정점이 0 초파의 곡률을 갖는 뾰형체, 육각뿔, 육각뿔의 정점이 0 초파의 곡률을 갖는 뾰형체, 볼록부의 바닥면의 다각 형상에 대하여, 그 변의 수보다 많은 구성변의 다각 형상인 볼록부 상면인 볼록부인 것이 바람직하다. 또, 삼각뿔, 삼각뿔의 정점이 0 초파의 곡률을 갖는 뾰형체, 육각뿔, 육각뿔의 정점이 0 초파의 곡률을 갖는 뾰형체에 있어서, 볼록부 바닥면의 다각 형상은, 곡률이 0 초파인 각부에 의해 구성되어 있는 것이 보다 바람직하다. 또한, 원뿔, 원뿔의 정점이 0 초파의 곡률을 갖는 뾰형체, 삼각뿔의 정점이 0 초파의 곡률을 갖는 뾰형체, 또는, 볼록부 바닥면이 대략 삼각 형상이며 또한 볼록부 상면이 대략 원형상인 볼록부인 것이 바람직하다. 또, 삼각뿔의 정점이 0 초파의 곡률을 갖는 뾰형체에 있어서는, 볼록부 바닥면의 삼각 형상은, 곡률이 0 초파인 각부에 의해 구성되어 있는 것이 보다 바람직하다. 또한, 대략 삼각형이란, 3각형의 각부의 곡률이 0 초파인 것을 의미한다. 이러한 볼록부에 의해 요철 구조(III)가 구성됨으로써, 반도체 결정층 내부에서 도파 모드를 형성하는 발광광에 대하여, 광학 기판(III)의 요철 구조(III)의 오목부 바닥면과 그곳으로부터 돌출되는 볼록부의 측면과의 경사면에 의해, 광학적 산란성 또는 광선 추적성을 일으킬 수 있다. 이에 따라, 반도체 발광층 내부에서 가두어져 있던 도파 모드의 발광광을, 특히, 반도체 발광 소자의 두께 방향으로 출광시킬 수 있기 때문에, 광 추출 효율(LEE)이 향상된다.

[0364] 이러한 관점에서, 요철 구조(III)를 구성하는 복수의 볼록부의 평균 간격(Pave)은, 1.5 μm 이상 10 μm 이하이다. 1.5 μm 이상인 것에 의해, 상기 설명한 광학적 산란성 혹은 광선 추적성을 효과적으로 발현할 수 있기 때문에, 광 추출 효율(LEE)의 향상 정도가 증가한다. 동일한 관점에서, 2.0 μm 이상인 것이 바람직하고, 2.5 μm 이상인 것이 보다 바람직하고, 2.8 μm 이상인 것이 가장 바람직하다. 한편, 상한치는 내부 양자 효율(IQE)과, 반도체 발광 소자의 제조에 관련된 효과에 의해 결정된다. 평균 간격(Pave)이 10 μm 이하인 것에 의해, 반도체 결정층의 성장시에 발생하는 크랙이 억제되기 때문에, 내부 양자 효율(IQE)을 향상시킬 수 있다. 특히, 본 효과를 발휘함과 동시에, 반도체 결정층의 성막 시간을 단축시키는 관점에서, 평균 간격(Pave)은 8 μm 이하인 것이 보다 바람직하고, 5.5 μm 이하인 것이 가장 바람직하다.

[0365] 여기서, 평균 간격(Pave)이란, 간격(P)의 상가평균치이다. 간격(P)이란, 복수의 볼록부 군 중에서 선택한 볼록부(볼록부 A)를 중심으로 본 경우에, 볼록부 A에 가장 근접하는 볼록부 B까지의 거리이다. 여기서, 볼록부 사이의 거리란, 볼록부 정상부 중앙부끼리의 거리이다. 볼록부에 정점이 있는 경우에는, 정점간 거리이고, 볼록부 정상부에 평탄면이 있는 경우에는, 상기 평탄면 중앙끼리의 거리이다. 평균 간격(Pave)은, 간격(P)의 상가평균치이다. 평균 간격(Pave)은, 이하의 정의에 따라 산출된다. 우선, 광학 기판(III)의 요철 구조면을 관찰한다. 여기서, 관찰에는 주사형 전자 현미경, 레이저 현미경 혹은 디지털 현미경을 사용할 수 있다. 요철 구조면을 관찰

하고, 적어도 100개의 볼록부를 선명하게 관찰할 수 있을 때까지 배율을 확대한다. 그 후, 관찰상 내에서 100개의 볼록부를 골라낸다. 다음으로, 선택한 100개의 볼록부로부터 10개의 볼록부를 임의로 선택하고, 각 볼록부에 대하여, 상기 설명한 간격(P)을 산출한다. 평균 간격(Pave)은, 산출된 10개의 간격(P)(P₁, P₂, …, P₁₀)의 상가평균치, 즉 $(P_1+P_2+\dots+P_{10})/10$ 으로서 주어진다. 또, 이하에 설명하는 요철 구조(III)에 포함되는 특이 볼록부는, 평균 간격(Pave)을 산출하는 데에 사용한 100개의 볼록부로부터 판단된다. 즉, 선택한 100개의 볼록부를 보다 상세히 해석함으로써, 특이 볼록부의 판단을 행하고, 특이 볼록부의 비율(100의 볼록부에 포함되는 특이 볼록부의 비율)을 구한다. 또한, 동일하게 상기 100개의 볼록부를 보다 상세히 해석함으로써, 특이 볼록부 표면 상태를 파악한다.

[0366] 다음으로, 볼록부의 높이에 관해 설명한다. 볼록부의 높이는, 평균 볼록부 높이로서 정의된다. 여기서, 평균 볼록부 높이는, 평균 간격(Pave)을 구하는 데에 사용한 100개의 볼록부를 사용하여 정의된다. 평균의 정의는 이하와 같다. 우선, 상기 100개의 볼록부로부터 임의로 10개의 볼록부를 선택한다. 다음으로, 각 볼록부에 대하여, 높이를 측정한다. 여기서 높이란, 요철 구조의 오목부 바닥부가 만드는 면 B와 볼록부 정상부를 통과하고 면 B에 평행한 면 T의 최단 거리이다. 평균 볼록부 높이는, 산출된 10개의 높이(H)(H₁, H₂, …, H₁₀)의 상가평균치, 즉 $(H_1+H_2+\dots+H_{10})/10$ 으로서 주어진다.

[0367] 평균 볼록부 높이는, 평균 간격(Pave)의 0.1배 이상 1.5배 이하인 것이 바람직하다. 0.1배 이상인 것에 의해 광학적 산란 강도 또는 광선 추적성이 증가하기 때문에, 광 추출 효율(LEE)의 개선이 커진다. 한편, 1.5배 이하인 것에 의해, 반도체 결정층의 성장성이 안정화되는 점에서, 반도체 결정층 내에 발생하는 크랙의 억제 효과가 커지고, 내부 양자 효율(IQE)의 개선 효과가 커진다. 동일한 효과에서, 0.3배 이상 1.3배 이하인 것이 보다 바람직하고, 0.45배 이상 1.0배 이하인 것이 가장 바람직하다.

[0368] 다음으로, 볼록부 바닥부의 직경에 관해 설명한다. 볼록부 바닥부의 직경은, 평균 직경으로서 정의된다. 여기서, 평균 직경은, 평균 간격(Pave)을 구하는 데에 사용한 100개의 볼록부를 사용하여 정의된다. 평균의 정의는 이하와 같다. 우선, 상기 100개의 볼록부로부터 임의로 10개의 볼록부를 선택한다. 다음으로, 각 볼록부에 대하여, 볼록부 바닥부의 직경을 측정한다. 여기서 볼록부 바닥부의 직경이란, 요철 구조의 볼록부의 바닥부의 직경이다. 볼록부 바닥부의 윤곽의 어느 일점으로부터, 다른 일점까지의 거리가 최대가 될 때의 상기 거리가 볼록부의 바닥부의 직경이다. 평균 직경은, 산출된 10개의 볼록부 바닥부의 직경 $\phi(\phi_1, \phi_2, \dots, \phi_{10})$ 의 상가평균치, 즉 $(\phi_1+\phi_2+\dots+\phi_{10})/10$ 으로서 주어진다.

[0369] 요철 구조(III)의 볼록부 바닥부의 평균 직경은, 평균 간격(Pave)의 0.1배 이상 0.9배 이하인 것이 바람직하다. 0.1배 이상인 것에 의해, 광학적 산란 강도 또는 광선 추적성이 증가하는 점에서 광 추출 효율(LEE)이 향상된다. 한편, 0.9배 이하인 것에 의해, 반도체 결정층의 성장성이 양호해진다. 동일한 효과에서, 볼록부 바닥부의 평균 직경은, 평균 간격(Pave)의 0.3배 이상 0.8배 이하인 것이 보다 바람직하고, 0.5배 이상 0.8배 이하인 것이 가장 바람직하다.

[0370] 다음으로, 요철 구조(III)에 포함되는 특이 볼록부에 관해 설명한다. 여기서, 요철 구조(III)에 특이 볼록부를 포함한다란, 예컨대 요철 구조(III)가 Z개의 볼록부로 구성되는 경우, Z개의 볼록부 중에 Y개의 특이 볼록부가 포함되는 것을 의미한다. 또, 이하에 설명하는 바와 같이 Z=100이다. 즉, 비특이 볼록부를 정상 볼록부라고 기재하면, 정상 볼록부와 특이 볼록부에 의해 요철 구조(III)가 구성되고, 정상 볼록부와 특이 볼록부의 합계 볼록부 수가 요철 구조(III)를 구성하는 볼록부의 수이다.

[0371] 특이 볼록부를 포함하는 볼록부 군에 의해 요철 구조(III)가 구성됨으로써, 상술한 광 추출 효율(LEE)의 향상에 부가하여, 내부 양자 효율(IQE)을 향상시킬 수 있다. 이것은, 특이 볼록부의 표면의 볼록형체 혹은 오목형체에 의해, 반도체 결정층의 성장 모드가 흐트러지고, 이에 따라 반도체 결정층 중의 전위가 저감되기 때문인 것으로 생각된다. 또한, 특이 볼록부를 포함함으로써, 특이 볼록부를 포함하지 않는 경우에 비해, 광산란성이 증가한다. 이 때문에, 제3 실시형태에 관련된 광학 기판(III)에 대한 광학 검사, 예컨대, 반사율을 이용한 검사나 헤이즈를 이용한 검사를 행함으로써, 광학 기판(III)의 정밀도를 미리 파악할 수 있다. 따라서, 반도체 발광 소자를 제조하는 전단계에서, 광학 기판(III)의 요철 구조(III)를 걸러내는 것이 가능해지는 점에서, 반도체 발광 소자의 생산성을 향상시킬 수 있다.

[0372] 특이 볼록부는, 평균 간격(Pave)을 구할 때에 사용한 100개의 볼록부로부터 판단되고, 특징지어진다. 우선, 상기 100개의 볼록부를 보다 상세히 관찰한다. 여기서는, 주사형 전자 현미경, 레이저 현미경, 또는 디지털 현미경을 이용한다. 상기 100개의 볼록부를 전부 관찰하고, 이하에 설명하는 정의를 만족하는 볼록부를 특이 볼록부로서 인정한다. 또한, 이하에 설명하는 특이 볼록부에서의 볼록형체 및 오목형체의 피복률은, 상기 100개의 볼

록부 중에 포함되어 있었던 특이 볼록부 각각에 대한 피복률의 상가평균치로서 정의된다. 또한, 이하에 설명하는 특이 볼록부의 존재 확률은, 상기 100개의 볼록부 중에 포함되는 특이 볼록부의 존재 비율이다. 즉, 특이 볼록부가 Y개(≥ 1) 포함되는 경우, 존재 확률은 $Y/100*100=Y\%$ 가 된다. 또, 상기 100개의 볼록부를 관찰했을 때에 특이 볼록부가 확인되지 않은 경우, 상기 100개의 볼록부를 포함하는 K개($K>100$)의 볼록부를 관찰하여, 특이 볼록부를 찾는다. K는, 순차로 300, 500, 1000, 2000, 5000, 그리고 10000까지 증가시킨다. 10000개까지 관찰하여, 특이 볼록부를 관찰하지 못한 경우, 특이 볼록부의 존재 확률을 0%로 한다. 즉, K=300에서 특이 볼록부가 확인되면, 그 특이 볼록부의 개수를 Y개로 하면 존재 확률은 $Y/300\times 100=Y/3\%$ 가 된다. 여기서, 상기 300개의 볼록부에도 특이 볼록부가 없었던 경우, K=500으로 하여 존재 확률 $Y/5\%$ 를 구한다. 동일하게, K=500에 있어서도 특이 볼록부가 없었던 경우, K=1000으로 하여 존재 확률 $Y/10\%$ 를 구한다. 이하 동일하게 특이 볼록부가 없었던 경우에 상기 K의 값을 증가시킨다.

[0373] 특이 볼록부의 효과를 한층 더 발휘하는 관점에서, 특이 볼록부의 표면에 형성되는 볼록형체 혹은 오목형체의 피복률은, 0% 초과 100% 미만인 것이 바람직하다. 여기서, 피복률이란, 볼록부의 표면에 대한 볼록형체 및 오목형체의 평면 점유율이다. 즉, 어느 특이 볼록부를 볼록부 상면측으로부터 관찰한 경우의 평면적을 S로 한 경우, 상기 관찰상 내에서의 특이 볼록부의 표면에 배치되는 볼록형체 및 오목형체의 합계 평면적을 Si로 하면, 피복률은 $(Si/S)\times 100$ 이 된다.

[0374] 도 29는, 제3 실시형태에 관련된 광학 기판에서의 특이 볼록부를 도시한 모식도이다. 도 29에서는, 특이 볼록부(520) 하나를 발출하여 도시하고 있다. 도 29의 A 및 도 29의 B는, 특이 볼록부(520)를 측면측으로부터 관찰한 경우를, 도 29의 C 및 도 29의 D는, 특이 볼록부(520)를 그 정상부측으로부터 관찰한 경우를 도시하고 있다. 또한, 도 29의 A의 특이 볼록부(520)를 정상부측으로부터 관찰한 상이 도 29의 C이고, 도 29의 B의 특이 볼록부(520)를 정상부측으로부터 관찰한 상이 도 29의 D이다.

[0375] 도 29의 A에는, 특이 볼록부(520)의 측면부에 2개소의 볼록형체(또는 오목형체, 이하 동일)(521, 522)가 존재한다. 이 특이 볼록부(520)를 정상부측으로부터 관찰한 상이 도 29의 C이고, 이 예에 있어서는, 특이 볼록부(520)의 바닥부의 윤곽 형상은 원형이다. 특이 볼록부(520)의 정상부측으로부터 관찰한 평면상에서의 특이 볼록부(520)의 윤곽에 의해 둘러싸이는 면적을 S, 볼록형체 또는 오목형체의 면적을 Si1, Si2로 하면, 피복률은 $(Si_1+Si_2)/S\times 100$ 으로서 주어진다.

[0376] 마찬가지로, 도 29의 B에는, 특이 볼록부(520)의 측면부에 3개소의 볼록형체(523, 524, 525)가 존재한다. 이 특이 볼록부(520)를 정상부측으로부터 관찰한 상이 도 29의 D이고, 이 예에 있어서는, 특이 볼록부(520)의 바닥부의 윤곽 형상은 삼각형이다. 특이 볼록부(520)의 정상부측으로부터 관찰한 평면상에서의 특이 볼록부(520)의 윤곽에 의해 둘러싸이는 면적을 S, 볼록형체(523, 524, 525)의 면적을 Si1, Si2, Si3으로 하면, 피복률은 $(Si_1+Si_2+Si_3)/S\times 100$ 으로서 주어진다.

[0377] 특이 볼록부에서의 볼록형체 및 오목형체의 특이 볼록부의 표면에 대한 피복률이 0% 초과인 것에 의해, 광학 기판(III)의 복수의 볼록부 군이 특이 볼록부를 포함하기 때문에, 상기 설명한 원리로부터 내부 양자 효율(IQE) 향상의 효과가 발현된다. 한편, 특이 볼록부에서의 볼록형체 및 오목형체의 특이 볼록부의 표면에 대한 피복률이 100% 미만인 것에 의해, 볼록형체 또는 오목형체에 의해 피복되어 있지 않은 볼록부 표면이 있는 점에서, 상기 볼록부 표면의 조도의 증대를 억제할 수 있다. 이에 따라, 제3 실시형태에 관련된 광학 기판(III)의 요철 구조(III)에 의한, 반도체 결정층 내부에서 도파 모드를 형성하는 발광광의 진행 방향을 흐트러뜨려, 반도체 발광 소자 외부로 발광광을 출광시키는 효율이 향상된다. 동일한 관점에서, 피복률은 90% 이하인 것이 바람직하고, 80% 이하인 것이 보다 바람직하고, 50% 이하인 것이 가장 바람직하다. 또한, 동일한 관점에서, 피복률은, 0.01% 이상인 것이 바람직하고, 0.1% 이상인 것이 보다 바람직하고, 0.15% 이상인 것이 가장 바람직하다. 또, 반도체 발광 소자에 있어서, 특히 내부 양자 효율을 보다 향상시키고 싶은 경우에는, 피복률은 상기 가장 넓은 범위 안에서, 50% 이상 90% 이하인 것이 바람직하고, 60% 이상 86% 이하인 것이 보다 바람직하고, 70% 이상 84% 이하인 것이 가장 바람직하다. 이들 범위를 만족하는 경우, 특이 볼록부의 볼록형체 또는 오목형체에 의해, 반도체 결정층의 성장 모드를 흐트러뜨리는 효과가 높아지고, 특이 볼록부 근방에서 전위를 충돌시켜 감소시킬 수 있다. 한편, 광 추출 효율을 특히 향상시키고 싶은 경우에는, 상기 가장 넓은 범위 안에서, 0.1% 이상 30% 이하의 범위인 것이 바람직하고, 0.1% 이상 10% 이하의 범위인 것이 보다 바람직하고, 0.1% 이상 5% 이하인 것이 가장 바람직하다. 이들 범위를 만족함으로써, 도파 모드가 흐트러진 발광광이 재차 도파 모드를 형성하는 것을 억제할 수 있는 점에서, 광 추출 효율이 보다 향상된다.

[0378] 또한, 제3 실시형태에 있어서, 요철 구조(III)를 구성하는 복수의 볼록부에 대한 특이 볼록부의 존재 비율은, 0%

초과 100% 미만인 것이 바람직하다. 특히 볼록부의 복수의 볼록부에 대한 존재 비율이 0% 초과인 것에 의해, 상기 설명한 특이 볼록부의 효과를 발현할 수 있다. 한편, 100% 미만인 것에 의해, 요철 구조(III)의 볼록부 표면에 만들어지는 평균적 굴절률의 흐트러짐을 작게 할 수 있는 점에서, 반도체 결정층 내부에서 도파 모드를 형성하는 발광광의 진행 방향을 흐트러뜨려, 반도체 발광 소자의 상측 혹은 하측으로 향하는 광의 양을 증가시킬 수 있다. 동일한 관점에서, 존재 확률은 90% 이하인 것이 바람직하고, 80% 이하인 것이 보다 바람직하고, 50% 이하인 것이 가장 바람직하다. 또한, 동일한 관점에서, 존재 확률은, 0.01% 이상인 것이 바람직하고, 0.1% 이상인 것이 보다 바람직하고, 0.15% 이상인 것이 가장 바람직하다. 또, 반도체 발광 소자에 있어서, 특히 내부 양자 효율을 보다 향상시키고 싶은 경우에는, 존재 확률은 상기 가장 넓은 범위 안에서, 50% 이상 95% 이하인 것이 바람직하고, 60% 이상 90% 이하인 것이 보다 바람직하고, 70% 이상 80% 이하인 것이 가장 바람직하다. 이들 범위를 만족하는 경우, 특이 볼록부의 볼록형체 또는 오목형체에 의해, 반도체 결정층의 성장 모드를 흐트러뜨리는 효과가 높아지고, 특이 볼록부 근방에서 전위를 충돌시켜 감소시킬 수 있다. 한편, 광 추출 효율을 특히 향상시키고 싶은 경우에는, 상기 가장 넓은 범위 안에서, 0.025% 이상 30% 이하의 범위인 것이 바람직하고, 0.05% 이상 10% 이하의 범위인 것이 보다 바람직하고, 0.1% 이상 5% 이하인 것이 가장 바람직하다. 이들 범위를 만족함으로써, 도파 모드가 흐트러진 발광광이 재차 도파 모드를 형성하는 것을 억제할 수 있는 점에서, 광 추출 효율이 보다 향상된다.

[0379] 특이 볼록부란, 제3 실시형태에 관련된 요철 구조(III)를 구성하는 복수의 볼록부 중, 볼록부의 표면에, 적어도 1 이상의 볼록형체 혹은 오목형체를 구비하는 볼록부이다. 도 30은, 제3 실시형태에 관련된 광학 기판(III)에서의 특이 볼록부를 도시한 모식도이다. 도 30에서는, 하나의 특이 볼록부(520)의 표면을 나타내고, 특이 볼록부(520)를 측면으로부터 관찰하고 있다. 도 30 중의 파선으로 도시한 부분이, 특이 볼록부(520)의 특징이 되는 볼록부 표면의 볼록형체(527) 혹은 오목형체(526)이다. 도 30의 A는, 오목형체(526)가 선형인 경우이다. 여기서는, 2개의 파선 사이가 오목형체(526)이다. 도 30의 B는, 볼록형체(527)가, 원형 또는 타원형인 경우이다. 도 30의 C 및 도 30의 D는, 도 30의 B에 도시한 특이 볼록부(520)의 관찰 방향을 바꾼 경우의 모식도이다. 도 30의 C는 오목형체(526)를, 도 30의 D는 볼록형체(527)를 나타낸다.

[0380] 특이 볼록부가 갖는 볼록형체 또는 오목형체의 윤곽 형상은, 특별히 한정되지 않고, n 각형($n \geq 3$), 곡률 반경 0 초과의 각부를 포함하는 n 각형($n \geq 3$), 직선형, 곡선형, 곡선에 부분적으로 예지를 포함하는 곡선형이어도 좋다. 도 31은, 제3 실시형태에 관련된 광학 기판에서의 특이 볼록부를 도시한 모식도이다. 여기서, 예지란, 각부를 말한다. 즉, 곡선에 부분적으로 예지를 포함하는 곡선형이란, 도 31에 도시한 바와 같이, 매끄러운 곡선부(528a)와 각부(528b)가 혼재된 상태이다. 또, 각부(528b)는 곡률 반경 0 초과의 등그스름한 것이어도 좋다. 또한, 도 31에 있어서는, 상기 각부(528b)를 하나만 나타내고 있지만, 이것이 복수 형성되어도 좋다.

[0381] 또한, 특이 볼록부(520)에 2 이상의 오목형체 또는 볼록형체가 포함되는 경우, 이들의 형상은 동일해도 좋고 상이해도 좋다. 또한, 볼록형체만이어도 좋고, 오목형체만이어도 좋고, 볼록형체와 오목형체가 혼재되어 있어도 좋다.

[0382] 또한, 요철 구조(III)에 포함되는 특이 볼록부(520)가 2 이상인 경우, 이들 특이 볼록부(520)의 볼록형체 또는 오목형체는, 서로 그 형상이 상이해도 좋고 동일해도 좋다.

[0383] 특이 볼록부(520)의 볼록형체 또는 오목형체의 높이 또는 깊이는, 0보다 크고, 평균 볼록부 높이(H)보다 작은 범위인 것이 바람직하다. 여기서, 볼록형체의 높이란, 특이 볼록부(520)의 비볼록형체부의 표면을 기준으로 했을 때의, 볼록형체의 가장 상기 기준면으로부터 면 위치까지의 거리이다. 한편, 오목형체의 깊이란, 특이 볼록부(520)의 비오목형체부의 표면을 기준으로 했을 때의, 오목형체의 가장 상기 기준면으로부터 면 위치까지의 거리이다. 특이 볼록부(520)의 볼록형체 또는 오목형체의 높이 또는 깊이가 0 초과인 것에 의해, 상기 설명한 특이 볼록부(520)의 효과를 발휘할 수 있다. 한편, 평균 볼록부 높이(H)보다 작음으로써, 광학적 산란성의 균등성이 향상되기 때문에, 광 추출 효율(LEE)의 개선이 커진다. 또한, 반도체 결정층의 특이 성장을 억제할 수 있는 점에서, p-n 접합 계면의 안정성이 향상되고, 다이오드 특성이 향상된다. 즉, 누설 전류를 억제할 수 있다. 동일한 관점에서, 볼록형체 또는 오목형체의 높이 또는 깊이는, 10 nm 이상인 것이 바람직하고, 30 nm 이상인 것이 보다 바람직하고, 50 nm 이상인 것이 가장 바람직하다. 또한, 동일한 효과에서, 평균 볼록부 높이(H)의 1/2 이하인 것이 바람직하고, 1/5 이하인 것이 보다 바람직하고, 1/10 이하인 것이 가장 바람직하다.

[0384] 특이 볼록부(520)의 배치는 특별히 한정되지 않고, 제3 실시형태에 관련된 광학 기판의 요철 구조를 구성하는 복수의 볼록부에 대하여, 규칙적으로 배치되어도 좋고 비규칙적으로 배치되어도 좋다. 또한, 특이 볼록부가 서로 인접하도록, 바꾸어 말하면 2 이상의 접합을 형성해도 좋고, 혹은 이산적으로 분산되어 배치되어도 좋다.

[0385] 특이 볼록부(520)의 볼록형체 또는 오목형체는, 적어도 특이 볼록부의 볼록부 상측에 형성되는 것이 바람직하다. 특이 볼록부(520)의 높이를 hn 으로 한다. 특이 볼록부(520)의 볼록부 바닥부의 면을, $hn/3$ 만큼 볼록부 정상부측으로 이동시킨 면을 기준면으로 한다. 이 기준면보다 볼록부 정상부측에 포함되는 부위가, 볼록부 상측이다. 특이 볼록부의 볼록부 상측에 적어도 볼록형체 또는 오목형체가 형성됨으로써, 이미 설명한 광 추출 효율(LEE)의 개선 효과가 커진다. 이것은, 볼록부 상측에 볼록형체 또는 오목형체가 형성됨으로써, 반도체 결정층의 굴절률의 흐트러짐이 커지기 때문이다. 특히, 상기 $hn/3$ 이, $hn/2$, 보다 바람직하게는 $hn/1.5$ 이면, 도파 모드를 만드는 발광광의 진행 방향을 흐트러뜨리는 효과가 보다 높아지기 때문에 바람직하다. 또, 상기 효과를 한층 더 발휘하는 관점에서, 특이 볼록부의 볼록형체 또는 오목형체 중 30% 이상이 볼록부 상측에만 형성되는 것이 바람직하고, 60% 이상이 볼록부 상측에만 형성되는 것이 보다 바람직하고, 85% 이상이 볼록부 상측에만 형성되는 것이 가장 바람직하다.

[0386] 다음으로, 제3 실시형태에서의 볼록부의 배열에 관해 설명한다. 볼록부의 배열은, 내부 양자 효율(IQE)과 광 추출 효율(LEE)의 관계로부터 결정된다. 광 추출 효율(LEE)을 향상시키는 관점에서, 볼록부의 배열은, 적어도 어느 1축에 대하여 선대칭 또는 대략 선대칭의 배열인 것이 바람직하다. 특히, 서로 직행하는 2개의 축에 대하여 선대칭 또는 대략 선대칭인 것이 보다 바람직하고, $60\text{도} \times n (n \geq 1)$ 의 회전각에 의해 서로 중복되는 3개의 축에 대하여 선대칭 또는 대략 선대칭인 것이 가장 바람직하다. 이러한 배열을 만족하는 볼록부에 의해 요철 구조(III)가 만들어짐으로써, 도파 모드를 형성하는 발광광에 대하여 광학적 반사 혹은 광학적 산란을 강하게 작용시킬 수 있다. 즉, 도파 모드가 흐트러진 발광광이 재차 도파 모드를 만드는 것을 억제할 수 있기 때문에, 광 추출 효율(LEE)이 보다 향상된다. 또한, 서로 이격되는 볼록부 사이의 거리의 균등성을 향상시킬 수 있는 점에서, 반도체 결정층의 특이 성장을 억제할 수 있기 때문에, 누설 전류 억제의 효과가 커진다. 그 중에서도, $60\text{도} \times n (n \geq 1)$ 의 회전각에 의해 서로 중복되는 3개의 축에 대하여 선대칭 또는 대략 선대칭의 배열인 경우, 상기 효과가 한층 더 발휘되기 때문에 바람직하다. 또, 이러한 배열로는 예컨대, 정육방 격자형의 배열, 준육방 격자형의 배열, 정육방 격자에 있어서 어느 배열축 A와 상기 배열축 A에 대하여 90도 회전한 축 B를 취했을 때에, 축 A 및 축 B 방향으로 주기적인 간격의 변조가 가해진 배열 등을 들 수 있다.

[0387] 광학 기판(III)의 요철 구조(III)에, 제1 실시형태에서 설명한 극소 볼록부(133)(도 9 참조)와 동일한 사상의 볼록부를 포함시킴으로써, 광 추출 효율(LEE)을 보다 향상시킴과 동시에, 그 존재 확률을 제1 실시형태에서 설명한 범위로 함으로써, 누설 전류를 억제할 수 있다. 특히, 특이 볼록부인 극소 볼록부를 포함함으로써, 이들 효과가 한층 더 발휘된다. 여기서, 제3 실시형태에서의 극소 볼록부란, 상기 평균 볼록부 높이(H)에 비해 볼록부 높이가 낮은 볼록부이고, 특히 0.6 H 이하의 높이를 갖는 볼록부를 말한다. 또, 극소 볼록부의 판단은, 광학 기판의 요철 구조에 대한 원자간력 현미경 관찰에 의해 판단할 수 있다. 또한, 극소 볼록부의 존재 확률을 구할 때의, 극소 볼록부의 카운트 방법은, 상기 특이 볼록부의 존재 확률과 동일하다.

[0388] 광학 기판(III)의 재질은, 제1 실시형태의 광학 기판(I)(1)과 동일하다.

[0389] 광학 기판(III)을 사용한 반도체 발광 소자는, 제1 실시형태에서의 광학 기판(I) 및 요철 구조(I)를, 제3 실시형태에 관련된 광학 기판(III) 및 요철 구조(III)로 바꿔 읽으면 된다.

[0390] 광학 기판(III)의 요철 구조(III)의 제조 방법에 관해 설명한다. 특이 볼록부를 포함하는 요철 구조(III)를 제조하는 방법은 2가지로 분류할 수 있다. 첫째로, 특이 볼록부가 없는 요철 구조를 제작한 후에, 정상 볼록부의 일부를 특이 볼록부로 가공하는 방법이다. 둘째로, 특이 볼록부를 포함하는 요철 구조를 제조하는 방법이다. 어느 방법이든, 제1 실시형태에서 이미 설명한 방법에 의해 제조할 수 있다. 특히, 포토리소그래피법을 채용하는 것이 바람직하다. 포토리소그래피법은 공지된 일반 수법을 적용할 수 있다. 그 중에서도, 포토레지스트 중에 미립자나 불순물을 분산시킴으로써, 효율적으로 특이 볼록부를 제조할 수 있다. 또한, 특이 볼록부가 없거나, 혹은 거의 없는 요철 구조를 제작하고, 상기 요철 구조에 대하여 미세 패턴을 눌러 대거나 혹은 문지르는 것에 의해 서도 특이 볼록부를 형성할 수 있다. 또, 요철 구조(III)의 평균 간격보다 미세 패턴의 평균 간격이 작으면, 효과적으로 특이 볼록부를 생성할 수 있다. 특히, 요철 구조(III)의 평균 간격에 비해 미세 패턴의 평균 간격이 0.8배 이하인 것이 보다 바람직하고, 0.5배 이하인 것이 보다 바람직하고, 0.3배 이하인 것이 가장 바람직하다. 또, 미세 패턴으로서, 제1 실시형태에서 설명한 몰드를 사용할 수 있다. 상술한 미세 패턴을 가압하거나 혹은 문지름으로써, 정상 볼록부의 일부가 특이 볼록부로 가공된다. 그 중에서도, 미세 패턴을 구성하는 재료의 경도가 광학 기판의 경도보다 큰 것이 바람직하다.

● 제4 실시형태에 관련된 광학 기판(IV)

[0392] 다음으로, 제4 실시형태에 관련된 광학 기판(IV)에 관해 설명한다. 광학 기판(IV)을 사용함으로써, 내부 양자

효율(IQE)과 광 추출 효율(LEE)을 동시에 개선할 수 있다. 또한, 반도체 결정층에 생성되는 크랙을 억제할 수 있기 때문에, 반도체 발광 소자의 장기 신뢰성을 향상시킬 수 있다. 또한, 광학 기판(IV)의 요철 구조가, 상기 설명한 제1 실시형태에 관련된 광학 기판(I)(1)의 요철 구조(I)(12) 혹은 제2 실시형태에 관련된 광학 기판(II)(2)의 요철 구조(II)(22)를 포함함으로써, 광 추출 효율(LEE)을 보다 향상시킴과 동시에, 누설 전류를 보다 양호하게 유지할 수 있다.

[0393] 반도체 발광 소자에 있어서는, 고밀도의 요철 구조에 의해 내부 양자 효율(IQE)을 향상시키는 것이 가능하고, 한편, 체적 변화가 큰 요철 구조에 의한 광산란을 이용하여 광 추출 효율(LEE)을 향상시킬 수 있다. 즉, 내부 양자 효율(IQE)을 향상시키고자 고밀도의 요철 구조를 형성한 경우, 요철 구조의 체적 변화는 작아지고, 광학적 산란성(광회절 또는 광산란)이 저하되기 때문에 광 추출 효율(LEE)의 향상 정도가 한정된다. 이것은, 반도체 발광 소자의 발광광으로부터 본 광학 현상에 의해 설명할 수 있다. 내부 양자 효율(IQE)을 향상시키기에 충분한 밀도를 갖는 요철 구조는, 발광광의 파장과 동일한 정도 이하의 스케일이 되는데, 발광광의 파장이 요철 구조의 크기에 대하여 커지면 커질수록, 광학 현상으로서 유효 매질 근사적 작용이 기능하므로, 광학적 산란성이 저하되기 때문이다. 한편, 요철 구조의 체적 변화를 크게 하여 광 추출 효율(LEE)을 향상시킨 경우, 요철 구조의 밀도가 저하되기 때문에, 전위의 분산 효과가 약해져, 내부 양자 효율(IQE) 개선의 정도가 한정된다.

[0394] 이상으로부터, 반도체 발광 소자의 외부 양자 효율(EQE)을 향상시키기 위해, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 개선하기 위해서는, 내부 양자 효율(IQE)을 개선할 수 있는 요철 구조와, 광 추출 효율(LEE)을 개선할 수 있는 요철 구조를 각각 형성하는 것, 및, 서로의 요철 구조가 각각의 기능에 지장을 초래하지 않도록 배치되는 것이 중요한 것을 알아내고, 제4 실시형태에 관련된 광학 기판(IV)를 완성시키기에 이르렀다.

[0395] 제4 실시형태에 관련된 광학 기판(IV)에 있어서는, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 개선하기 위해, 광학 기판이 갖는 복수의 요철 구조의 평균 간격(Pave)의 차이를 이용했다. 즉, 제4 실시형태에 관련된 광학 기판(IV)는, 평균 간격(PL)을 갖는 요철 구조(L)와, 평균 간격(PS)을 갖는 요철 구조(S)를 구비하고, 평균 간격(PL)과 평균 간격(PS)은 소정의 비율 범위 내에서 상이한 것을 특징으로 한다.

[0396] 여기서, 평균 간격(Pave)이 보다 큰, 한쪽의 요철 구조(L)가 광 추출 효율(LEE) 향상의 기능을 발현하고, 평균 간격(Pave)이 보다 작은, 다른쪽의 요철 구조(S)가 내부 양자 효율(IQE) 개선의 기능을 발현한다. 또한, 각각의 요철 구조(L, S)의 기능을 상승시켜 서로 보완시키기 위해, 바꾸어 말하면 내부 양자 효율(IQE)을 개선하는, 한쪽의 요철 구조(S)에 의해 광 추출 효율(LEE)이 저하되지 않고, 광 추출 효율(LEE)을 향상시키는 다른쪽의 요철 구조(L)에 의해 내부 양자 효율(IQE)이 저하되는 경우가 없기 때문에, 한쪽의 요철 구조(L 또는 S)의 표면의 적어도 일부에 다른쪽의 요철 구조(S 또는 L)가 형성되는 것을 특징으로 한다.

[0397] 도 32의 A 및 도 32의 B는, 제4 실시형태에 관련된 광학 기판(IV)의 일례를 도시한 단면 개략도이다. 도 32의 A 및 도 32의 B에 도시한 광학 기판(710)은, 기판 본체(702)의 주면 상에 요철 구조면(720)이 형성되어 있고, 요철 구조면(720)은, 제1 요철 구조(이하, 요철 구조(L)라고 기재함)와, 제2 요철 구조(이하, 요철 구조(S)라고 기재함)로 구성되어 있다. 요철 구조(L)는, 서로 이격되어 형성된 볼록부(703)(또는 오목부(704))와, 인접하는 볼록부(703)(또는 오목부(704))의 사이를 연결하는 오목부(704)(또는 볼록부(703))로 구성되어 있다. 복수의 볼록부(703)(또는 오목부(704))는 평균 간격(PL)을 갖는다.

[0398] 한편, 요철 구조(S)는, 요철 구조(L)를 구성하는 볼록부(703) 및 오목부(704)의 표면에 형성된 복수의 볼록부(705)(또는 오목부(706))와, 복수의 볼록부(705)(또는 오목부(706))의 사이를 연결하는 오목부(706)(또는 볼록부(705))로 구성되어 있다. 복수의 볼록부(705)(또는 오목부(706))는 평균 간격(PS)을 갖는다. 도 32의 A에서는, 복수의 볼록부(703)의 정상부 표면 및 오목부(704)의 바닥부에 요철 구조(S)가 형성되어 있다. 한편, 도 32의 B에서는, 복수의 독립된 오목부(704)를 연결하는 볼록부(703)의 정상부 상에 요철 구조(S)가 형성되어 있다. 또, 요철 구조(S)는, 도 32의 A, 도 32의 B의 예에 한정되지 않고, 볼록부(703) 혹은 오목부(704)의 적어도 어느 한쪽의 표면 상에 형성되어 있으면 된다.

[0399] 또, 요철 구조(S)는, 볼록부(703)와 오목부(704)의 바닥부를 연결하는 볼록부(703)의 측면에 형성할 수도 있다. 볼록부(703)의 측면에 요철 구조(S)가 형성되는 경우, 도파 모드를 흐트러뜨리는 효과가 한층 더 강해짐과 동시에, 흐트러진 발광광의 진행 방향을 보다 반도체 발광 소자의 두께 방향으로 변화시키는 것이 가능한 것으로 생각된다. 이 때문에, 반도체 발광 소자를 패키지화할 때의 밀봉재의 선정이 용이해진다.

[0400] 특히, 제1 요철 구조(L)는, 서로 이격된 복수의 볼록부(703)로 구성됨과 동시에, 적어도 제1 요철 구조(L)의 오목부(704)의 바닥부에 제2 요철 구조(S)를 구성하는 볼록부(705) 또는 오목부(706)가 형성되는 것이

바람직하다.

- [0401] 이 경우, 요철 구조(L)의 오목부(704)의 바닥부를 기점으로 하여 반도체 결정층의 성장을 개시시킬 수 있다. 특히, 오목부(704)의 바닥부에 요철 구조(S)가 형성됨으로써, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지는 점에서, 요철 구조(S)의 근방에서 반도체 결정층의 전위를 저감시킬 수 있다. 또한, 요철 구조(L)가, 복수의 볼록부(703)로 구성되는 점에서, 오목부(704)의 바닥부로부터 성장하는 반도체 결정층의 볼록부(703) 근방에서의 크랙을 억제할 수 있다. 즉, 내부 양자 효율(IQE)을 향상시킴과 동시에, 반도체 발광 소자의 신뢰성을 향상시킬 수 있다. 또한, 이하에 설명하는 바와 같이 요철 구조(L)와 요철 구조(S)는 소정의 평균 간격의 관계를 만족하는 점에서, 광학적 산란성이 커진다. 특히, 적어도 오목부(704)의 바닥부에 요철 구조(S)가 형성되는 구성인 점에서, 도파 모드를 광산란 혹은 광학적 반사에 의해 흐트러뜨리는 것이 가능해지고, 도파 모드가 재차 도파하는 것을 억제할 수 있기 때문에, 광 추출 효율(LEE)이 동시에 향상된다.
- [0402] 또는, 제1 요철 구조(L)는, 서로 이격된 복수의 오목부(704)로 구성됨과 동시에, 적어도 제1 요철 구조(L)의 볼록부(703)의 정상부에 제2 요철 구조(S)를 구성하는 볼록부(705) 또는 오목부(706)가 형성되는 것이 바람직하다.
- [0403] 이 경우, 요철 구조(L)의 볼록부(703)의 정상부를 기점으로 하여 반도체 결정층의 성장을 개시시킬 수 있다. 특히, 볼록부(703)의 정상부에 요철 구조(S)가 형성됨으로써, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지는 점에서, 요철 구조(S)의 근방에서 반도체 결정층의 전위를 저감시킬 수 있다. 이 때, 볼록부(703)의 정상부로부터 성장하는 반도체 결정층은, 오목부(704)의 바닥부로부터 성장하는 반도체 결정에 비해, 성장성이 양호해진다. 따라서, 내부 양자 효율(IQE)이 효과적으로 향상된다. 반도체 결정층의 성장 조건에 따라서는, 오목부(704)의 바닥부로부터 성장하는 반도체 결정층과 볼록부(703)의 정상부로부터 성장하는 반도체 결정층을 효과적으로 연결할 수 있다. 이 경우, 볼록부(703) 근방에서의 반도체 결정층의 크랙을 보다 효과적으로 억제할 수 있다. 또한, 반도체 결정층의 성장 조건에 따라서는, 오목부(704) 내에 공극을 생성하는 것도 용이해진다. 이 경우, 광학 기판(IV)(710)을, 예컨대 레이저 리프트 오프에 의해 제거할 때의, 제거 정밀도가 향상된다. 또한, 이하에 설명하는 바와 같이 요철 구조(L)와 요철 구조(S)는 소정의 평균 간격의 관계를 만족하는 점에서, 광학적 산란성이 커진다. 특히, 요철 구조(L)가 복수의 오목부(704)로 구성되는 점에서, 체적 변화가 보다 커지기 때문에, 도파 모드를 흐트러뜨리는 효과가 커져, 광 추출 효율(LEE)이 향상된다.
- [0404] 상기 설명한 제4 실시형태에 관련된 광학 기판(IV)(710)에 있어서는, 요철 구조(S)의, 요철 구조(L)에 대한 피복률이 0% 초과 100% 미만인 것이 바람직하다.
- [0405] 이 경우, 요철 구조(L)의 볼록부(703) 혹은 오목부(704)에 반드시 요철 구조(S)가 형성되는 점에서, 상기 설명한 원리로부터, 내부 양자 효율(IQE)이 효과적으로 향상됨과 동시에, 반도체 결정층 내부의 크랙을 억제할 수 있다. 한편, 요철 구조(L)의 볼록부(703) 및 오목부(704)가 전부 요철 구조(S)에 의해 매립되는 경우가 없다. 이에 따라, 요철 구조(L)에 의한 광 추출 효율(LEE)의 향상 효과를, 요철 구조(S)에 의해 저하시키는 것을 억제할 수 있다. 즉, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 향상시키는 효과가 한층 더 높아진다.
- [0406] 그 중에서도, 광학 기판(IV)(710)에 있어서는, 제2 요철 구조(S)를 구성하는 볼록부(705)의 직경은, 바닥부로부터 정점을 향해 작아지는 것이 바람직하다.
- [0407] 이 구성에 의하면, 요철 구조(S)의 오목부(706)로부터 성장하는 반도체 결정층의 전위를 저감시킴과 동시에, 상기 반도체 결정층이 요철 구조(S)의 볼록부(705) 근방에서 크랙을 발생하는 것을 억제할 수 있다. 이 때문에, 반도체 발광 소자의 장기 신뢰성을 향상시킬 수 있다.
- [0408] 또한, 요철 구조(S)와 요철 구조(L)의 적어도 한쪽이, 상기 설명한 제1 실시형태에 관련된 요철 구조(I)(12) 혹은 제2 실시형태에 관련된 요철 구조(II)(22)이면, 광 추출 효율(LEE)이 보다 향상됨과 동시에, 반도체 결정층의 특이 성장을 억제할 수 있기 때문에, 누설 전류를 보다 양호하게 억제할 수 있다. 특히, 적어도 요철 구조(S)가 요철 구조(I)(12)을 만족하는 경우에, 상기 효과가 한층 더 발휘된다.
- [0409] 도 32의 C는, 광학 기판(IV)의 다른 예를 도시한 단면 개략도이다. 광학 기판(710)은, 기판 본체(702)의 주면 상에 요철 구조면(720)이 형성되어 있고, 요철 구조면(720)은, 제1 요철 구조(이하, 요철 구조(S)라고 기재함)와, 제2 요철 구조(이하, 요철 구조(L)라고 기재함)로 구성되어 있다. 요철 구조(S)는, 서로 이격되어 형성된 볼록부(705)와, 인접하는 볼록부(705)의 사이를 연결하는 오목부(706)로 구성되어 있다. 복수의 볼록부(705)는 평균 간격(PS)을 갖는다.
- [0410] 한편, 요철 구조(L)는, 요철 구조(S)의 표면 상에 요철 구조(S)가 일부 노출되도록 서로 이격되어 형성되고, 요

철 구조(S)를 구성하는 볼록부(705) 및 오목부(706)의 표면에 형성된 복수의 볼록부(703)로 구성되어 있다. 복수의 볼록부(703)는 평균 간격(PL)을 갖는다.

[0411] 또한, 요철 구조(S)와 요철 구조(L)의 적어도 한쪽이, 상기 설명한 제1 실시형태에 관련된 광학 기판(I)(1)의 요철 구조(I)(12) 혹은 제2 실시형태에 관련된 광학 기판(II)의 요철 구조(II)(22)이면, 광 추출 효율(LEE)이 보다 향상됨과 동시에, 반도체 결정층의 특이 성장을 억제할 수 있기 때문에, 누설 전류를 보다 양호하게 억제 할 수 있다. 특히, 적어도 요철 구조(S)가 요철 구조(I)(12)을 만족하는 경우에, 상기 효과가 한층 더 발휘된다.

[0412] 상기 도 32의 A, 도 32의 B 및 도 32의 C를 참조하여 설명한 광학 기판(IV)(710)의 요철 구조(L)의 평균 간격(PL)과 요철 구조(S)의 평균 간격(PS)의 비율은 1 초과 2000 이하이다. 1 초과 2000 이하인 것에 의해, 내부 양자 효율(IQE)을 향상시키며, 또한 광 추출 효율(LEE)을 향상시킬 수 있다. 특히, 평균 간격(PL)과 평균 간격(PS)의 차를 크게 하여, 요철 구조(S)에 의한 광 추출 효율(LEE)에 대한 지장 및 요철 구조(L)에 의한 내부 양자 효율(IQE)에 대한 지장을 억제하는 관점에서, 비율(PL/PS)은, 1.1 이상인 것이 바람직하고, 1.5 이상인 것이 보다 바람직하고, 2.5 이상인 것이 더욱 바람직하다. 또한, 요철 구조(S)의 가공 정밀도를 향상시키고, 내부 양자 효율(IQE)을 보다 향상시키는 관점에서, 비율(PL/PS)은, 5.5 이상인 것이 바람직하고, 7.0 이상인 것이 보다 바람직하고, 10 이상인 것이 가장 바람직하다. 한편, 요철 구조(S)에 의한 광학적 산란성(광회절 또는 광산란)을 향상시켜, 요철 구조(S)에 의한 내부 양자 효율(IQE)의 개선과, 요철 구조(L) 및 요철 구조(S)에 의한 광 추출 효율(LEE)의 개선을 실현하는 관점에서, 비율(PL/PS)은 700 이하인 것이 바람직하고, 300 이하인 것이 보다 바람직하고, 100 이하인 것이 더욱 바람직하다. 또한, 요철 구조(L)의 체적 변화를 크게 하며, 또한 요철 구조(S)의 밀도를 향상시킴과 동시에, 요철 구조(L) 및 요철 구조(S)의 가공 정밀도를 향상시키는 관점에서, 비율(PL/PS)은 50 이하인 것이 바람직하고, 40 이하인 것이 보다 바람직하고, 30 이하인 것이 가장 바람직하다. 또, 상기 요철 구조(S)의 평균 간격(PS)과 요철 구조(L)의 평균 간격(PL)의 비율(PL/PS)의 범위를 만족하는 경우, 반도체 결정층의 성장에 관해, 반도체 결정층의 볼록부(703) 정상부 근방에서의 성장 속도 벨런스가 양호해지는 것으로 생각된다. 즉, 반도체 결정층에 대한 응력이 저감하는 점에서, 반도체 결정층에 대한 크랙을 억제할 수 있다.

[0413] 다음으로, 도면을 참조하여 제4 실시형태에 관련된 반도체 발광 소자에 관해 설명한다. 도 33은, 제4 실시형태에 관련된 반도체 발광 소자를 도시한 단면 개략도이다. 광학 기판(IV)(710)의 표면에 형성되는 요철 구조면(720)은, 편의상, 요철 구조(L)의 외형만을 도시하고 있지만, 도 32의 A~도 32의 C에서 설명한 바와 같이, 요철 구조면(720)은, 요철 구조(L)와 요철 구조(S)에 의해 구성되는 것으로 한다. 또한, 요철 구조면(720)을 이미 설명한 제1 실시형태에 관련된 요철 구조(I)(12), 제2 실시형태에 관련된 요철 구조(II)(22) 또는 제3 실시형태에 관련된 요철 구조(III)으로 바꿔 읽은 반도체 발광 소자도 제4 실시형태에 관련된 반도체 발광 소자이다.

[0414] 도 33에 도시한 바와 같이, 반도체 발광 소자(700)에 있어서, 광학 기판(IV)(710)는, 그 표면에 요철 구조면(720)을 구비하고 있다. 광학 기판(IV)(710)의 요철 구조면(720)을 포함하는 표면 상에 제1 반도체층(730), 발광 반도체층(740) 및 제2 반도체층(750)이 순차로 적층되어 있다. 여기서, 발광 반도체층(740)에서 발생한 발광광은, 제2 반도체층(750)측 또는 광학 기판(IV)(710)로부터 추출된다. 또한, 제1 반도체층(730)과 제2 반도체층(750)은 서로 상이한 반도체층이다. 여기서, 제1 반도체층(730)은, 요철 구조면(720)을 평탄화하면 바람직하다. 제1 반도체층(730)이 요철 구조면(720)을 평탄화하도록 형성됨으로써, 제1 반도체층(730)의 반도체로서의 성능을, 발광 반도체층(740) 및 제2 반도체층(750)에 반영시킬 수 있기 때문에, 내부 양자 효율(IQE)이 향상된다.

[0415] 또한, 제1 반도체층(730)은, 도 34에 도시한 바와 같이, 비도핑된 제1 반도체층(731)과 도핑된 제1 반도체층(732)으로 구성되어도 좋다. 도 34는, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다. 이 경우, 도 34에 도시한 바와 같이, 반도체 발광 소자(800)에 있어서, 광학 기판(IV)(710), 비도핑된 제1 반도체층(731) 및 도핑된 제1 반도체층(732)의 순으로 적층되면, 내부 양자 효율(IQE)의 개선과 흡 저감의 효과에 부가하여, 반도체 발광 소자(800)의 제조 시간 단축이 가능해진다. 여기서, 비도핑된 제1 반도체층(731)이 요철 구조면(720)을 평탄화하도록 형성됨으로써, 비도핑된 제1 반도체층(731)의 반도체로서의 성능을, 도핑된 제1 반도체층(732), 발광 반도체층(740) 및 제2 반도체층(750)에 반영시킬 수 있기 때문에, 내부 양자 효율(IQE)이 향상된다.

[0416] 또한, 비도핑된 제1 반도체층(731)은, 도 35에 도시한 바와 같이, 베피층(733)을 포함하면 바람직하다. 도 35는, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다. 도 35에 도시한 바와 같이, 반도체 발광 소자(810)에 있어서는, 요철 구조면(720) 상에 베피층(733)을 형성하고, 계속해서, 비도핑된

제1 반도체층(731) 및 도핑된 제1 반도체층(732)을 순차로 적층함으로써, 제1 반도체층(730)의 결정 성장의 초기 조건인 핵 생성 및 핵 성장이 양호해지고, 제1 반도체층(730)의 반도체로서의 성능이 향상되기 때문에, 내부 양자 효율(IQE) 개선 정도가 향상된다. 여기서 베퍼층(733)은, 요철 구조면(720)을 평탄화하도록 배치되어도 좋지만, 베퍼층(733)의 성장 속도는 느리기 때문에, 반도체 발광 소자(810)의 제조 시간을 단축하는 관점에서, 베퍼층(733) 상에 형성되는 비도핑된 제1 반도체층(731)에 의해 요철 구조면(720)을 평탄화하는 것이 바람직하다. 비도핑된 제1 반도체층(731)이 요철 구조면(720)을 평탄화하도록 형성됨으로써, 비도핑된 제1 반도체층(731)의 반도체로서의 성능을, 도핑된 제1 반도체층(732), 발광 반도체층(740) 및 제2 반도체층(750)에 반영시킬 수 있기 때문에, 내부 양자 효율(IQE)이 향상된다. 또, 도 35에 있어서, 베퍼층(733)은 요철 구조면(720)의 표면을 덮도록 배치되어 있지만, 요철 구조면(720)의 표면에 부분적으로 형성할 수도 있다. 특히, 요철 구조면(720)의 오목부 바닥부에 우선적으로 베퍼층(733)을 형성할 수 있다.

[0417] 도 33 내지 도 35에 도시한 반도체 발광 소자(700, 800, 810)는, 더블 헤테로 구조의 반도체 발광 소자에 적용한 예이지만, 제1 반도체층(730), 발광 반도체층(740) 및 제2 반도체층(750)의 적층 구조는 이것에 한정되지 않는다.

[0418] 도 36은, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다. 도 36에 도시한 바와 같이, 반도체 발광 소자(820)에 있어서, 제2 반도체층(750) 상에 투명 도전막(760)을, 투명 도전막(760)의 표면에 애노드 전극(770)을, 그리고 제1 반도체층(730) 표면에 캐소드 전극(780)을, 각각 형성할 수 있다. 투명 도전막(760), 애노드 전극(770) 및 캐소드 전극(780)의 배치는, 반도체 발광 소자에 따라 적절히 최적화할 수 있기 때문에 한정되지 않지만, 일반적으로, 도 36에 예시한 바와 같이 형성된다.

[0419] 또한, 도 36에 도시한 반도체 발광 소자(820)에 있어서는, 광학 기판(IV)(710)과 제1 반도체층(730) 사이에 요철 구조면(720)이 형성되어 있지만, 도 37에 도시한 바와 같이, 별도의 요철 구조면을 더욱 형성할 수 있다. 도 37은, 제4 실시형태에 관련된 반도체 발광 소자의 다른 예를 도시한 단면 개략도이다. 도 37에 도시한 바와 같이, 반도체 발광 소자(830)에 있어서, 별도로 형성되는 요철 구조로는, 이하의 것을 들 수 있다.

[0420] · 광학 기판(IV)(710)의 발광 반도체층(740)과는 반대측의 면 상에 형성되는 요철 구조(801)

[0421] · 제2 반도체층(750)과 투명 도전막(760) 사이에 형성되는 요철 구조(802)

[0422] · 투명 도전막(760) 표면에 형성되는 요철 구조(803)

[0423] · 투명 도전막(760)과 애노드 전극(770) 사이에 형성되는 요철 구조(804)

[0424] · 제1 반도체층(730)과 캐소드 전극(780) 사이에 형성되는 요철 구조(805)

[0425] · 애노드 전극(770)의 표면에 형성되는 요철 구조(806)

[0426] · 캐소드 전극(780)의 표면에 형성되는 요철 구조(807)

[0427] · 제1 반도체층(730), 발광 반도체층(740), 제2 반도체층(750) 및 광학 기판(IV)(710)의 측면에 형성되는 요철 구조(808)

[0428] 요철 구조면(720) 외에, 더욱 요철 구조(801~808) 중 적어도 어느 하나를 형성함으로써, 이하에 설명하는 각 요철 구조(801~808)에 따른 효과를 발현할 수 있다.

[0429] 요철 구조(801)를 형성함으로써, 광 추출 효율(LEE)이 향상되기 때문에, 내부 양자 효율(IQE)을 향상시켜 효과적으로 발광한 발광광을 반도체 발광 소자(830)의 외부로 추출하는 것이 가능해진다. 즉, 요철 구조면(720)에 의해 내부 양자 효율(IQE)을 향상시켜 효과적으로 발광한 발광광을, 반도체 발광 소자(830)의 외부로 보다 효과적으로 추출하는 것이 가능해진다. 또한, 반도체 발광 소자(830)의 흡을 저감시킬 수도 있다. 따라서, 제4 실시 형태에 관련된 광학 기판(IV)(710)을 사용한 반도체 발광 소자(830)에 있어서는, 더욱 요철 구조(801)를 형성하는 것이 바람직하다.

[0430] 요철 구조(802)를 형성함으로써, 광 추출 효율(LEE)을 향상시킬 수 있기 때문에, 외부 양자 효율(EQE)이 크게 개선된다. 또한, 투명 도전막(760)에서의 전자의 확산성이 향상되기 때문에, 반도체 발광 소자 칩의 크기를 크게 할 수 있다.

[0431] 요철 구조(803)를 형성함으로써, 광 추출 효율(LEE)을 향상시킬 수 있다. 따라서, 제4 실시형태에 관련된 광학 기판(IV)(710)을 사용한 반도체 발광 소자에 있어서는, 더욱 요철 구조(803)를 형성하는 것이 바람직하다.

또한, 요철 구조(803)가 이미 설명한 제1 실시형태에 관련된 요철 구조(I)(12) 혹은 제2 실시형태에 관련된 요철 구조(II)(22)로 구성됨으로써, 투명 도전막(760)이 얇은 경우에도 광학적 산란성을 양호하게 발현할 수 있기 때문에, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0432] 요철 구조(804)를 형성함으로써, 투명 도전막(760)과 애노드 전극(770)의 접촉 면적을 크게 할 수 있기 때문에, 애노드 전극(770)의 박리를 억제할 수 있다. 또한, 오믹 저항을 감소시키고, 오믹 콘택트를 향상시킬 수 있기 때문에, 전자 주입 효율(EIE)을 개선할 수 있고, 외부 양자 효율(EQE)을 향상시킬 수 있다. 따라서, 제4 실시형태에 관련된 광학 기판(IV)(710)을 사용한 반도체 발광 소자(700, 800, 810, 820, 830)에 있어서는, 더욱 요철 구조(804)를 형성하는 것이 바람직하다. 또한, 요철 구조(804)는 이미 설명한 바와 같이, 요철 구조(I)(12) 혹은 요철 구조(II)(22)여도 좋다. 이 경우에도, 전자 주입 효율(EIE)이 향상됨과 동시에, 광학적 산란성을 발현하여, 광 추출 효율(LEE)을 향상시킬 수 있다.

[0433] 요철 구조(805)를 형성함으로써, 제1 반도체층(730)과 캐소드 전극(780)의 접촉 면적이 커지기 때문에, 캐소드 전극(780)의 박리를 억제할 수 있다.

[0434] 요철 구조(806)를 형성함으로써, 애노드 전극(770)에 접속되는 배선의 고정 강도가 향상되기 때문에 박리를 억제할 수 있다.

[0435] 요철 구조(807)를 형성함으로써, 캐소드 전극(780)의 표면에 형성되는 배선의 고정 강도가 향상되기 때문에 박리를 억제할 수 있다.

[0436] 요철 구조(808)를 형성함으로써, 제1 반도체층(730), 발광 반도체층(740), 제2 반도체층(750) 및 광학 기판(IV)(710)의 측면으로부터 출광하는 발광광량을 증가시킬 수 있기 때문에, 도파 모드에서 감쇠 소실되는 발광광 비율을 저감시킬 수 있다. 이 때문에, 광 추출 효율(LEE)이 향상되고, 외부 양자 효율(EQE)을 크게 할 수 있다.

[0437] 이상 설명한 바와 같이, 제4 실시형태에 관련된 광학 기판(IV)(710)을 사용함으로써, 반도체 발광 소자(700, 800, 810, 820, 830)의 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 향상시킬 수 있다. 또한, 상기 설명한 요철 구조(801~808)의 적어도 하나의 요철 구조를 더욱 형성함으로써, 요철 구조(801~808)에 의한 효과를 발현시킬 수 있다. 특히, 광 추출 효율(LEE)을 한층 더 향상시키는 관점에서, 요철 구조(801) 혹은 요철 구조(803) 중 어느 한쪽을 적어도 형성하면 바람직하다. 또한, 전자 주입 효율(EIE)도 향상시키는 관점에서, 요철 구조(804)를 형성하는 것이 바람직하다. 또한, 상기 설명한 요철 구조의 적어도 어느 하나는, 상기 설명한 제1 실시형태에 관련된 요철 구조(I)(12), 제2 실시형태에 관련된 요철 구조(II)(22) 또는 제3 실시형태에 관련된 요철 구조(III)인 것이 바람직하다.

[0438] 또한, 상기 도 33~도 36에 예시되는 반도체 발광 소자(700, 800, 810)의, 제2 반도체층(750)의 노출되는 표면 상에 전극을 형성하고, 상기 전극의 노출되는 표면 상에 지지 기재를 배치한 적층체로부터, 광학 기판(IV)(710)을 제거해도 좋다. 광학 기판(IV)(710)의 제거는, 레이저광을 이용한 리프트 오프나, 광학 기판(IV)(710)의 전용해 혹은 부분 용해에 의해 달성할 수 있다. 여기서, 광학 기판(IV)(710)을 채용함으로써, 오목부(704)의 내부에 공동(空洞)을 형성할 수 있다. 이 경우, 레이저 리프트 오프의 정밀도가 향상된다. 특히, 광학 기판(IV)(710)로서 Si 기판을 채용하는 경우, 용해에 의한 제거가 요철 구조면(720)의 정밀도의 관점에서 바람직하다. 이와 같이 광학 기판(IV)(710)을 제거함으로써, 내부 양자 효율(IQE)의 개선을 유지한 상태에서, 광 추출 효율(LEE)을 한층 더 향상시킬 수 있다. 이것은, 광학 기판(IV)(710)과 제1 반도체층(730), 발광 반도체층(740) 및 제2 반도체층(750)의 굴절률의 차가 큰 것에 의한다. 광학 기판(IV)(710)을 제거함으로써, 제1 반도체층(730)을 출광면으로 한 발광 반도체 소자를 쌓아 올릴 수 있다. 이 경우, 본 발명의 요철 구조면(720)을 통해 발광광이 출광하게 된다. 특히, 밀도가 큰 요철 구조(S)에 의해, 제1 반도체층(730)과 주위 환경(예컨대, 밀봉재) 사이의 굴절률의 경사가 완만해짐과 동시에, 체적 변화가 큰 요철 구조(L)에 의한 광학적 산란성을 발현할 수 있기 때문에, 광 추출 효율(LEE)을 보다 향상시킬 수 있다.

[0439] 계속해서, 반도체 발광 소자(700, 800, 810, 820, 830)를 구성하는 요소의 설명에 이용하는 어구에 관해 설명한다.

[0440] 다음으로, 제4 실시형태의 광학 기판(IV)의 구성에 관해 설명한다. 제4 실시형태에 관련된 광학 기판(IV)은, 제1 실시형태의 광학 기판(I)(1), 제2 실시형태의 광학 기판(II)(2) 및 제3 실시형태에 관련된 광학 기판(III)과 동일하게, 도 4의 A 및 도 4의 B에 도시한 바와 같이, 요철 구조면(720)(도 4의 A 중의 부호 401)이, 광학 기판(IV)(710)(도 4의 A 중의 부호 400)의 적어도 한쪽에 형성되어 있으면 되고, 이 요철 구조면(720)이, 도 32의 A ~도 32의 C에 도시한 바와 같이, 요철 구조(L) 및 요철 구조(S)에 의해 구성되어 있으면 된다.

- [0441] 또한, 도 4의 B에 도시한 바와 같이, 요철 구조면(720)(도 4의 B 중의 부호 401)은, 광학 기판(IV)(710)(도 4의 B 중의 부호 400)의 양면에 형성되어도 좋다. 이 경우, 적어도 한쪽의 요철 구조면(720)이, 도 32의 A~도 32의 C에 도시한 바와 같이, 요철 구조(L) 및 요철 구조(S)에 의해 구성되어 있으면 된다.
- [0442] 제4 실시형태에 관련된 광학 기판(IV)(710)을 반도체 발광 소자(700, 800, 810, 820, 830)에 사용함으로써, 내부 양자 효율(IQE)과 광 추출 효율(LEE)이 동시에 향상된다. 그 이유는 이하와 같다.
- [0443] 내부 양자 효율(IQE)은, 광학 기판의 격자 상수와 반도체 결정층의 격자 상수의 부정합(격자 부정합)에 의해 발생하는 전위에 의해 감소한다. 여기서, 광학 기판의 표면에 전위 밀도와 동일한 정도 이상의 밀도를 갖는 요철 구조를 형성한 경우, 반도체 발광층의 결정 성장 모드를 흐트러뜨리는 것이 가능해지고, 반도체 결정층 내의 전위를 요철 구조에 따라 분산화할 수 있다. 즉, 미시적으로도 거시적으로도 전위 밀도를 저감시킬 수 있다. 이 때문에, 내부 양자 효율(IQE)을 향상시키는 것이 가능해진다.
- [0444] 그러나, 내부 양자 효율(IQE)을 향상시키기 위해서는, 높은 밀도의 미소한 요철 구조가 필요해진다. 내부 양자 효율(IQE)을 향상시키기 위해, 요철 구조의 밀도를 향상시킬수록, 발광광의 파장으로부터 본 요철 구조의 체적은 작아지기 때문에, 광학적 산란 효과가 감소한다. 즉, 도파 모드를 흐트러뜨리는 효과가 약해지기 때문에, 광 추출 효율(LEE)의 향상 정도가 작아진다.
- [0445] 마찬가지로, 광 추출 효율(LEE)을 향상시키기 위해서는, 광학적 산란성에 의해 도파 모드를 흐트러뜨릴 필요가 있지만, 광학적 산란성을 향상시키기 위해서는, 요철 구조의 체적 변화를 크게 할 필요가 있어, 요철 구조의 밀도는 저하되기 때문에, 내부 양자 효율(IQE) 향상 정도가 작아진다.
- [0446] 여기서, 본 발명자들은, 하나의 요철 구조면 내에서, 내부 양자 효율(IQE)을 개선하는 요철 구조와 광 추출 효율(LEE)을 개선하는 요철 구조를, 소정의 배치 관계로 조합함으로써, 쌍방의 기능을 동시에 발현 가능한 것을 알아냈다. 즉, 고밀도의 요철 구조(요철 구조(S))와 체적 변화가 큰 요철 구조(요철 구조(L))를 소정의 위치 관계로 형성함으로써, 고밀도의 요철 구조(요철 구조(S))에 의해 내부 양자 효율(IQE)을 개선하고, 동시에 체적 변화가 큰 요철 구조(요철 구조(L))에 의해 광 추출 효율(LEE)을 향상시킬 수 있다. 또한, 극소 볼록부 또는 극소 오목부를 포함함으로써 광학적 산란성(광회절 또는 광산란)을 발현하는 것이 가능해진다. 즉, 요철 구조(S)가 상술한 요철 구조(I)(12) 혹은 요철 구조(II)(22)에 의해 구성됨으로써, 내부 양자 효율(IQE)의 향상 효과는 유지하면서, 또한 광 추출 효율(LEE)을 보다 향상시킬 수 있다.
- [0447] 한편, 요철 구조(L)가 요철 구조(I)(12) 혹은 요철 구조(II)(22)를 만족함으로써, 요철 구조(L)의 평균 간격에 따라서도 다르지만, 예컨대 광회절의 모드수를 증가시킬 수 있다. 이 경우, 반도체 결정층 내부에서 도파하는 도파 모드의 광의 진행 방향을 변화시키는 효과가 커지기 때문에, 광산란성이 증가하여, 광 추출 효율(LEE)이 향상되는 것으로 생각된다.
- [0448] 이상으로부터, 요철 구조(S)가 요철 구조(I)(12) 또는 요철 구조(II)(22)에 의해 구성됨으로써, 내부 양자 효율 개선의 효과에 광 추출 효율 향상의 효과가 부가되고, 요철 구조(L)가 요철 구조(I)(12) 또는 요철 구조(II)(22)에 의해 구성됨으로써, 광 추출 효율(LEE)의 개선이 보다 현저해진다. 여기서, 이하에 설명하는 바와 같이 요철 구조(L)는 요철 구조(S)에 비해 큰 구조체이다. 즉, 요철 구조(L)로는, 광학적으로 광회절, 광산란 및 광선 추적 중 어느 것에 의해 광 추출 효율(LEE)을 향상시킬 수 있다. 이러한 경우, 요철 구조(L)에 의한 광 추출 효율(LEE) 개선 효과가 크기 때문에, 요철 구조(L)를 요철 구조(I)(12) 또는 요철 구조(II)(22)에 의해 구성한 경우의 광 추출 효율의 추가적인 향상 정도는, 외관상 작아진다. 따라서, 적어도, 요철 구조(S)가 요철 구조(I)(12) 혹은 요철 구조(II)(22)에 의해 구성되는 것이 바람직하다.
- [0449] 또한, 요철 구조(S)가 요철 구조(I)(12)에 의해 구성되는 경우, 요철 구조(S)가 요철 구조(II)(22)에 의해 구성되는 경우에 비해, 내부 양자 효율(IQE) 개선의 효과가 보다 커진다. 이것은, 요철 구조(S)가 요철 구조(I)(12)에 의해 구성됨으로써, 요철 구조(S)의 오목부 바닥부로부터 반도체 결정층을 성장시킬 수 있으므로, 전위의 분산화가 보다 촉진되기 때문이다.
- [0450] 또한, 요철 구조(I)(12) 혹은 요철 구조(II)(22)에 의해 요철 구조(S) 혹은 요철 구조(L)가 만들어지는 경우, 이미 설명한 메카니즘으로부터, 누설 전류를 억제할 수 있다. 이것은, 요철 구조(I)(12) 혹은 요철 구조(II)(22)의 조건을 만족함으로써, 반도체 결정층의 특이 성장을 억제하거나, 혹은 특이 성장한 반도체 결정층끼리가 만나는 것을 억제할 수 있기 때문이다. 즉, p-n 접합 계면의 흐트러짐을 억제할 수 있기 때문에, 다이오드 특성이 향상된다.

- [0451] 다음으로, 제4 실시형태에 관련된 광학 기판(IV)(710)의 요철 구조면(720)에 관해 설명한다.
- [0452] 요철 구조면(720)은, 평균 간격(Pave)이 상이한 2개의 요철 구조에 의해 구성된다. 여기서 2개의 요철 구조를 각각, 요철 구조(L), 요철 구조(S)라고 부른다. 요철 구조(L)의 평균 간격은 PL이고, 요철 구조(S)의 평균 간격은 PS이다. 평균 간격(PS)과 평균 간격(PL)은 서로 상이하고, 비율(PL/PS)은 소정의 범위를 만족한다. 또한, 요철 구조(S)와 요철 구조(L)의 배치 관계는 이하 중 어느 케이스를 만족한다.
- [0453] 1. 요철 구조(S)는, 요철 구조(L)를 구성하는 복수의 볼록부(도 32 중, 부호 703) 또는 오목부(도 32 중 704)의 적어도 한쪽의 표면에 배치된다.
- [0454] 2. 요철 구조(L)는, 요철 구조(S)의 표면 상에 요철 구조(S)가 일부 노출되도록 서로 이격되어 형성된다(도 32의 C).
- [0455] 제4 실시형태에 있어서는, 요철 구조(L)의 평균 간격(PL)은, 요철 구조(S)의 평균 간격(PS)보다 유의적으로 크다. 구체적으로는, 요철 구조(L)의 평균 간격(PL)과, 요철 구조(S)의 평균 간격(PS)의 비율(PL/PS)은 1 초과 2000 이하이다. 1 초과 2000 이하인 것에 의해, 한쪽의 요철 구조에 의해 다른쪽의 요철 구조의 효과를 저해하지 않고 발현 가능해지기 때문에, 요철 구조(S)에 의한 내부 양자 효율(IQE)의 개선과 요철 구조(L)에 의한 광 추출 효율(LEE)의 개선을 동시에 향상시킬 수 있다. 또한, 평균 간격(PL)과 평균 간격(PS)의 차를 크게 하여, 요철 구조(S)에 의한 광 추출 효율(LEE)에 대한 지장 및 요철 구조(L)에 의한 내부 양자 효율(IQE)에 대한 지장을 억제하는 관점에서, 비율(PL/PS)은, 1.1 이상인 것이 바람직하고, 1.5 이상인 것이 보다 바람직하고, 2.5 이상인 것이 더욱 바람직하다. 또한, 요철 구조(S)의 가공 정밀도를 향상시키고, 내부 양자 효율(IQE)을 보다 향상시킨다는 관점에서, 비율(PL/PS)은, 5.5 이상인 것이 바람직하고, 7.0 이상인 것이 보다 바람직하고, 10 이상인 것이 가장 바람직하다. 한편, 요철 구조(S)에 의한 광학적 산란성(광회절 또는 광산란)을 향상시켜, 요철 구조(S)에 의한 내부 양자 효율(IQE)의 개선과, 요철 구조(L) 및 요철 구조(S)에 의한 광 추출 효율(LEE)의 개선을 실현하는 관점에서, 비율(PL/PS)은 700 이하인 것이 바람직하고, 300 이하인 것이 보다 바람직하고, 100 이하인 것이 더욱 바람직하다. 또한, 요철 구조(L)의 체적 변화를 크게 하며, 또한 요철 구조(S)의 밀도를 향상시킴과 동시에, 요철 구조(L) 및 요철 구조(S)의 가공 정밀도를 향상시키는 관점에서, 비율(PL/PS)은 50 이하인 것이 바람직하고, 40 이하인 것이 보다 바람직하고, 30 이하인 것이 가장 바람직하다.
- [0456] <요철 구조의 특징>
- [0457] 다음으로, 제4 형태에 관련된 광학 기판(IV)(710)의 요철 구조면(720)을 구성하는 요철 구조(L) 및 요철 구조(S)에 공통되는 요철 구조의 특징에 관해 설명한다. 이하의 설명에서는, 특별히 명기하는 경우를 제외하고, 요철 구조(L) 및 요철 구조(S)의 쌍방을 간단히 「요철 구조」라고 한다.
- [0458] 요철 구조면(720)을 구성하는 요철 구조는, 볼록부 및 오목부를 갖고 있으면, 그 형상이나 배열은 한정되지 않고, 상기 설명한 바와 같이 요철 구조(S)와 요철 구조(L)의 배치 관계 및, 비율(PL/PS)이 소정의 범위를 만족하면, 광 추출 효율(LEE)을, 내부 양자 효율(IQE)의 향상을 유지한 상태에서 크게 할 수 있다. 이 때문에, 예컨대, 복수의 울타리형체가 배열된 라인 앤드 스페이스 구조, 복수의 울타리형체가 교차된 격자 구조, 복수의 도트(볼록부, 돌기)형 구조가 배열된 도트 구조, 복수의 홀(오목부)형 구조가 배열된 홀 구조 등을 채용할 수 있다. 도트 구조나 홀 구조는, 예컨대, 원뿔, 원기둥, 사각뿔, 사각기둥, 육각뿔, 육각기둥, n각뿔($n \geq 3$), n각기둥($n \geq 3$), 이중 링형, 다중 링형 등의 구조를 들 수 있다. 또, 이들 형상은 바닥면의 외경이 왜곡된 형상, n각형의 바닥면의 각부가 0 초과의 곡률 반경을 갖고 등그스름한 형상이나, 측면이 만곡된 형상, 정상부가 0 초과의 곡률 반경을 가져 등그스름한 형상을 포함한다. 또한, 요철 구조(S) 혹은 요철 구조(L)의 적어도 한쪽이, 상기 설명한 요철 구조(I)(12) 혹은 요철 구조(II)(22)에 의해 구성됨으로써, 광 추출 효율(LEE)이 보다 향상된다.
- [0459] 또, 도트 구조란, 복수의 볼록부가 서로 독립적으로 배치된 구조이다. 즉, 각 볼록부는 연속한 오목부에 의해 이격된다. 또, 각 볼록부는 연속한 오목부에 의해 매끄럽게 접속되어도 좋다. 한편, 홀 구조란, 복수의 오목부가 서로 독립적으로 배치된 구조이다. 즉, 각 오목부는 연속한 볼록부에 의해 이격된다. 또, 각 오목부는 연속한 볼록부에 의해 매끄럽게 접속되어도 좋다.
- [0460] 도트 구조를 선정할지, 혹은 홀 구조를 선정할지는, 반도체 발광 소자의 제조에 사용하는 장치나, 반도체 발광 소자의 용도에 따라 적절히 선택할 수 있다. 특히 내부 양자 효율(IQE)을 개선하고 싶은 경우에는, 요철 구조는 도트형 구조이면 바람직하다. 이것은, 평균 간격(PS)의 요철 구조(S)에 의해 내부 양자 효율(IQE)을 향상시키기 위해서는, 요철 구조(S)의 밀도에 의한 전위 분산화를 촉진시킬 필요가 있기 때문이다. 또한, 평균 간격(PL)의

큰 요철 구조(L)에 의해서도, 반도체 결정층의 가로 방향 성장(Epitaxial Lateral Overgrowth)을 유발시킴과 동시에 볼록부 정상부에서의 크랙을 억제하여, 내부 양자 효율(IQE)을 향상시킬 수 있기 때문이다. 한편, 광 추출 효율(LEE)을 특히 크게 하고 싶은 경우에는, 요철 구조는 홀 구조인 것이 바람직하다. 이것은, 홀 구조인 경우, 반도체 결정층으로부터 본 굴절률의 변화가 광학적 산란성에 대하여 적절해지기 때문이다. 또한, 요철 구조(S)와 요철 구조(L)의 조합(요철 구조(L), 요철 구조(S))은 (도트 구조, 도트 구조), (홀 구조, 홀 구조), (도트 구조, 홀 구조), (홀 구조, 도트 구조) 중 어느 것이어도 좋다.

[0461] 특히, 내부 양자 효율(IQE)을 향상시키기 위해, 요철 구조(S)는, 도트형 구조 중에서도, 볼록부 정상부에 평탄면을 갖지 않는 구조이면 바람직하다. 여기서, 볼록부 정상부에 평탄면을 갖지 않는 구조는, 볼록부의 정상부가 곡률 반경 0의 각부인 경우와, 곡률 반경 0 초과의 각부인 경우의 쌍방을 포함한다. 특히, 볼록부 정상부의 각부의 곡률 반경이 0 초과인 것에 의해, 요철 구조(S)의 볼록부(705) 근방에서, 반도체 결정층의 전위를 충돌시키는 효과가 강해지기 때문에 바람직하다. 또한, 내부 양자 효율(IQE)을 보다 향상시키기 위해, 요철 구조(S)의 오목부 바닥부는 평탄면을 갖는 것이 보다 바람직하다. 이 평탄면의 크기는 30 nm 이상인 것이 바람직하다. 여기서 평탄면의 크기란, 서로 가장 근접하는 볼록부에 있어서, 각각의 볼록부의 바닥부 외연부 사이의 최단 거리로서 정의한다. 30 nm 이상인 것에 의해, 반도체 결정층의 초기 성장성을 양호하게 유지할 수 있기 때문에, 내부 양자 효율(IQE) 개선의 효과가 커진다. 동일한 관점에서, 평탄면의 크기는 60 nm 이상인 것이 보다 바람직하고, 80 nm 이상인 것이 가장 바람직하다.

[0462] 또한, 요철 구조 상에 형성되는 제1 반도체층에 크랙이 발생하는 것을 억제하기 위해, 요철 구조면(720)을 구성하는 요철 구조의 볼록부의 직경은, 바닥부로부터 정점을 향해 작아지는 구조이면 바람직하고, 볼록부 바닥부로부터 볼록부 정점으로, 경사 각도가 2단계 이상의 변화를 하는 구조가 보다 바람직하다. 또, 볼록부 측면부의 경사 각도의 변화는, 볼록부 바닥부로부터 볼록부 정상부로 완만해지는 변화이면 가장 바람직하다.

[0463] 요철 구조의 오목부 바닥부가 갖는 평탄면(이하, 「평탄면 B」라고 함)과, 요철 구조 상에 형성되는 제1 반도체층의 안정 성장면에 대하여 거의 평행한 면(이하, 「평행 안정 성장면」이라고 함)이 평행인 경우, 요철 구조의 오목부 근방에서의 제1 반도체층의 성장 모드의 흐트러짐이 커지고, 제1 반도체층 내의 전위를 효과적으로 요철 구조(S)에 의해 저감시킬 수 있기 때문에, 내부 양자 효율(IQE)이 향상된다. 안정 성장면이란, 성장시키는 재료에 있어서 성장 속도가 가장 느린 면의 것을 가리킨다. 일반적으로는, 안정 성장면은 성장 도중에 파셋면으로서 나타나는 것이 알려져 있다. 예컨대, 질화갈륨계 화합물 반도체의 경우, M면으로 대표되는 A축에 평행한 평면이 안정 성장면이 된다. GaN계 반도체층의 안정 성장면은, 육방정 결정의 M면(1-100), (01-10), (-1010)이고, A축에 평행한 평면의 하나이다. 또, 성장 조건에 따라서는, GaN계 반도체의 M면 이외의 평면인 A축을 포함하는 다른 평면이 안정 성장면이 되는 경우도 있다.

[0464] <평균 간격(Pave)>

[0465] 도 38 및 도 39는, 제4 실시형태에 관련된 광학 기판(IV)(710)의 일례를 요철 구조면측으로부터 본 상면도이다. 도 38에 도시한 바와 같이, 요철 구조면(720)을 구성하는 요철 구조가, 복수의 볼록부(720a)가 배치된 도트 구조로 구성되어 있는 경우, 어느 볼록부(A1)의 중심과 이 볼록부(A1)에 인접하는 볼록부(B1-1)~볼록부(B1-6)의 중심과의 사이의 거리(P_{A1B1-1})~거리(P_{A1B1-6})를, 간격(P)으로 정의한다. 간격(P)의 상가평균치가 평균 간격(Pave)이다. 우선, 광학 기판(IV)(710)의 요철 구조면(720) 상에, 광학 기판(IV)(710)의 주면과 평행한 가로세로 50 $\mu\text{m} \times 50 \mu\text{m}$ 의 영역을 취한다. 다음으로, 상기 가로세로 50 $\mu\text{m} \times 50 \mu\text{m}$ 의 영역을, 서로 중복되지 않는 가로세로 10 $\mu\text{m} \times 10 \mu\text{m}$ 의 영역으로 25개 분할한다. 다음으로, 25개 존재하는 10 $\mu\text{m} \times 10 \mu\text{m}$ 의 영역으로부터 임의로 5개의 영역을 선택한다. 여기서는, 선택된 가로세로 10 $\mu\text{m} \times 10 \mu\text{m}$ 의 영역을 영역 A, 영역 B, 영역 C, 영역 D 및 영역 E로 한다. 그 후, 영역 A를 보다 고배율로 관찰하여, 적어도 100개의 볼록부가 선명하게 관찰될 때까지 확대한다. 계속해서, 관찰되는 볼록부로부터 임의로 3개의 볼록부를 골라낸다(A1, A2, A3). (2) 볼록부(AM)와 볼록부(AM)($1 \leq M \leq 10$)에 인접하는 볼록부($BM-1 \sim BM-k$)의 간격($P_{AMBM-1} \sim P_{AMBM-k}$)을 측정한다. (3) 볼록부(A1)~볼록부(A3)에 관해서도, (2)와 동일하게 간격(P)을 측정한다. (4) 간격($P_{A1B1-1} \sim P_{A3B3-k}$)의 상가평균치를 영역 A의 평균 간격(PA)으로 한다. 영역 B 내지 영역 E에 대해서도 동일한 조작을 행하여, 평균 간격(PA~PE)을 구한다. 평균 간격(Pave)은, $(PA+PB+PC+PD+PE)/5$ 이다. 다만, k는 4 이상 6 이하로 한다. 또, 홀 구조인 경우, 상기 도트 구조에서 설명한 볼록부를 오목부 개구부로 바꿔 읽음으로써, 평균 간격(Pave)을 정의할 수 있다.

[0466] 또한, 도 39에 도시한 바와 같이, 요철 구조면(720)을 구성하는 요철 구조가 라인 앤드 스페이스 구조인 경우, 간격(P)은, 어느 볼록 라인(A1)의 중심선과, 이 볼록 라인(A1)에 인접하는 볼록 라인(B1-1) 및 볼록 라인(B1-

2)의 중심선과의 사이의 최단 거리(P_{A1B1-1}) 및 최단 거리(P_{A1B1-2})를, 간격(P)으로 정의한다. 간격(P)의 상가평균치가 평균 간격(Pave)이다. 우선, 광학 기판(IV)(710)의 요철 구조면 상에, 광학 기판(IV)(710)의 주면과 평행한 가로세로 $50 \mu\text{m} \times 50 \mu\text{m}$ 의 영역을 취한다. 다음으로, 상기 가로세로 $50 \mu\text{m} \times 50 \mu\text{m}$ 의 영역을, 서로 중복되지 않는 가로세로 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역으로 25개 분할한다. 다음으로, 25개 존재하는 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역으로부터 임의로 5개의 영역을 선택한다. 여기서는, 선택된 가로세로 $10 \mu\text{m} \times 10 \mu\text{m}$ 의 영역을 영역 A, 영역 B, 영역 C, 영역 D 및 영역 E로 한다. 그 후, 영역 A를 보다 고배율로 관찰하여, 적어도 10개의 볼록 라인이 선명하게 관찰될 때까지 확대한다. 계속해서, 관찰되는 볼록 라인으로부터 임의로 3개의 볼록 라인을 골라낸다(A1, A2, A3). (2) 볼록 라인(AM)과 볼록 라인(AM)($1 \leq M \leq 3$)에 인접하는 볼록 라인(BM-1~BM-2)의 간격($P_{AMB1-1} \sim P_{AMB1-2}$)을 측정한다. (3) 볼록 라인(A1)~볼록 라인(A3)에 관해서도, (2)와 동일하게 간격(P)을 측정한다. (4) 간격($P_{A1B1-1} \sim P_{A3B3-2}$)의 상가평균치를 영역 A의 평균 간격(PA)으로 한다. 영역 B 내지 영역 E에 관해서도 동일한 조작을 행하여, 평균 간격(PA~PE)을 구한다. 평균 간격(Pave)은, $(PA+PB+PC+PD+PE)/5$ 이다.

[0467] 또, 요철 구조(S)의 평균 간격(PS)은, 요철 구조(S)에 대하여 측정된 간격(P)으로부터 산출되는 것으로 하고, 요철 구조(L)의 평균 간격(PL)은 요철 구조(L)에 대하여 측정된 간격(P)으로부터 산출되는 것으로 한다.

[0468] <높이(H)>

[0469] 요철 구조의 높이는, 요철 구조의 오목부 바닥부의 평균 위치와 요철 구조의 볼록부 정점의 평균 위치의 최단 거리로서 정의한다. 평균 위치를 산출할 때의 샘플 점수는 10점 이상인 것이 바람직하다. 또한, 요철 구조(S)의 높이는, 요철 구조(S)에 대하여, 요철 구조(S)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되고, 요철 구조(L)의 높이는 요철 구조(L)에 대하여, 요철 구조(L)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되는 것으로 한다.

[0470] <볼록부 정상부폭(1cvt), 오목부 개구폭(1cct), 볼록부 바닥부폭(1cvb), 오목부 바닥부폭(1ccb)>

[0471] 도 40은, 요철 구조면(720)을 구성하는 요철 구조가 도트 구조인 경우의 상면도를 도시하고 있다. 도 40 중에 도시한 파선으로 표시한 선분은, 어느 볼록부(720a)의 중심과 상기 볼록부(720a)에 가장 근접하는 볼록부(720a)의 중심과의 거리이고, 상기 설명한 간격(P)을 의미한다. 도 40 중에 도시한 간격(P)에 상당하는 선분 위치에서의 요철 구조의 단면 모식도를 도시한 것이 도 41의 A 및 도 41의 B이다.

[0472] 도 41의 A에 도시한 바와 같이, 볼록부 정상부폭(1cvt)은 볼록부 정상면의 폭으로서 정의되고, 오목부 개구폭(1cct)은, 간격(P)과 볼록부 정상부폭(1cvt)의 차분값($P-1cvt$)으로서 정의된다.

[0473] 도 41의 B에 도시한 바와 같이, 볼록부 바닥부폭(1cvb)은 볼록부 바닥부의 폭으로서 정의되고, 오목부 바닥부폭(1ccb)은, 간격(P)과 볼록부 바닥부폭(1cvb)의 차분값($P-1cvb$)으로서 정의된다.

[0474] 도 42는, 요철 구조면(720)이 훌 구조인 경우의 평면도를 도시하고 있다. 도 42 중에 파선으로 나타낸 선분은, 어느 오목부(720b)의 중심과 상기 오목부(720b)에 가장 근접하는 오목부(720b)의 중심과의 거리이고, 상기 설명한 간격(P)을 의미한다. 도 42 중에 도시한 간격(P)에 상당하는 선분 위치에서의 요철 구조면(720)의 단면 모식도를 도시한 것이 도 43의 A 및 도 43의 B이다.

[0475] 도 43의 A에 도시한 바와 같이, 오목부 개구폭(1cct)은 오목부(720b)의 개구 직경으로서 정의되고, 볼록부 정상부폭(1cvt)은, 간격(P)과 오목부 개구폭(1cct)의 차분값($P-1cct$)으로서 정의된다.

[0476] 도 43의 B에 도시한 바와 같이, 볼록부 바닥부폭(1cvb)은 볼록부 바닥부의 폭으로서 정의되고, 오목부 바닥부폭(1ccb)은, 간격(P)과 볼록부 바닥부폭(1cvb)의 차분값($P-1cvb$)으로서 정의된다.

[0477] 또한, 요철 구조(S)의 볼록부 정상부폭(1cvt), 오목부 개구폭(1cct), 볼록부 바닥부폭(1cvb), 오목부 바닥부폭(1ccb)은, 요철 구조(S)에 대하여, 요철 구조(S)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되고, 요철 구조(L)의 볼록부 정상부폭(1cvt), 오목부 개구폭(1cct), 볼록부 바닥부폭(1cvb), 오목부 바닥부폭(1ccb)은 요철 구조(L)에 대하여, 요철 구조(L)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되는 것으로 한다.

[0478] <듀티>

[0479] 볼록부 바닥부폭(1cvb)과 간격(P)의 비율($1cvb/P$)로 나타낸다. 또한, 요철 구조(S)의 듀티는, 요철 구조(S)에 대하여, 요철 구조(S)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되고, 요철 구조(L)의 듀티는 요철 구조(L)에 대하여, 요철 구조(L)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정

되는 것으로 한다.

[0480] <종횡비>

[0481] 요철 구조면(720)을 구성하는 요철 구조가 도트 구조인 경우, 종횡비는, 상기 설명한 1cvb를 이용하여, 요철 구조의 높이(H)/1cvb로서 정의된다. 한편, 요철 구조가 홀 구조인 경우, 종횡비는, 상기 설명한 1cct를 이용하여, 요철 구조의 깊이/1cct로서 정의된다. 또한, 요철 구조(S)의 종횡비는, 요철 구조(S)에 대하여 측정되고, 요철 구조(L)의 종횡비는 요철 구조(L)에 대하여 측정되는 것으로 한다.

[0482] <볼록부 바닥부 외접원 직경(ϕ_{out}), 볼록부 바닥부 내접원 직경(ϕ_{in})>

[0483] 도 44의 A~도 44의 E에 광학 기판(IV)(710)을 요철 구조면측으로부터 관찰한 경우의 상면상을 도시했다. 요철 구조면(720)을 구성하는 요철 구조의 볼록부는 흰 형상이어도 좋다. 요철 구조를 요철 구조면측으로부터 관찰한 경우의 윤곽(이하, 볼록부 바닥부 윤곽이라고 함)을, 도 44의 A~도 44의 E에 「A」로 나타낸다. 여기서, 볼록부 바닥부 윤곽(A)이 진원이 아닌 경우, 볼록부 바닥부 윤곽(A)에 대한 내접원과 외접원은 일치하지 않는다. 도 44의 A~도 44의 E에서, 내접원을 「B」로 나타내고, 외접원을 「C」로 나타낸다.

[0484] 볼록부 바닥부 윤곽(A)에 대한 내접원(B)의 직경을 볼록부 바닥부 내접원 직경(ϕ_{in})으로 정의한다. 또, ϕ_{in} 은, 내접원(B)의 크기가 최대가 될 때의 내접원(B)의 직경으로 한다. 또, 내접원(B)은 볼록부 바닥부 윤곽(A)보다 내측에 배치되는 원이고, 볼록부 바닥부 윤곽(A)의 일부에 접하며, 또한, 볼록부 바닥부 윤곽(A)보다 외측으로 비어져 나오는 경우가 없는 원이다.

[0485] 한편, 볼록부 바닥부 윤곽(A)에 대한 외접원(C)의 직경을 볼록부 바닥부 외접원 직경(ϕ_{out})으로 정의한다. ϕ_{out} 은, 외접원(C)의 크기가 최소가 될 때의 외접원(C)의 직경으로 한다. 또, 외접원(C)은, 볼록부 바닥부 윤곽(A)보다 외측에 배치되는 원이고, 볼록부 바닥부 윤곽(A)의 일부에 접하며, 또한, 볼록부 바닥부 윤곽(A)보다 내측으로 침입하는 경우가 없는 원이다.

[0486] 또한, 요철 구조(S)의 볼록부 바닥부 외접원 직경(ϕ_{out}), 볼록부 바닥부 내접원 직경(ϕ_{in})은, 요철 구조(S)에 대하여, 요철 구조(S)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되고, 요철 구조(L)의 볼록부 바닥부 외접원 직경(ϕ_{out}), 볼록부 바닥부 내접원 직경(ϕ_{in})은 요철 구조(L)에 대하여, 요철 구조(L)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되는 것으로 한다.

[0487] 또, 요철 구조가 복수의 오목부로 구성되는 경우, 상기 「볼록부 바닥부」라는 문언을 「오목부 개구부」로 바꿔 읽을 수 있다.

[0488] <볼록부 측면 경사각(θ)>

[0489] 볼록부 측면의 경사 각도(θ)는, 상기 설명한 요철 구조의 형상 파라미터로부터 결정된다. 오목부 측면 경사각(θ)도 동일하게 결정된다. 또한, 요철 구조(S)의 볼록부 측면 경사각(θ)은, 요철 구조(S)에 대하여, 요철 구조(S)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되고, 요철 구조(L)의 볼록부 측면 경사각(θ)은 요철 구조(L)에 대하여, 요철 구조(L)의 평균 간격(Pave)을 구하는 데에 사용한 시료편을 사용하여 측정되는 것으로 한다.

[0490] <요철 구조의 흐트러짐>

[0491] 요철 구조면(720)을 구성하는 요철 구조는 이하에 설명하는 흐트러짐을 포함할 수 있다. 흐트러짐을 포함함으로써, 광학적 산란성(광산란 또는 광회절)이 강해지기 때문에 도파 모드를 흐트러뜨리는 효과가 강해져, 광 추출 효율(LEE)을 보다 향상시킬 수 있다. 흐트러짐은, 요철 구조(S) 혹은 요철 구조(L) 중 어느 한쪽에 포함되어도 좋고, 쌍방에 포함되어도 좋지만, 내부 양자 효율(IQE)의 개선을 유지하며, 또한 광 추출 효율(LEE)을 보다 높이는 관점에서, 적어도 요철 구조(S)에 흐트러짐을 포함하는 것이 바람직하다.

[0492] 요철 구조(L)가 흐트러짐을 가짐으로써, 광회절의 모드수, 특히 도파 모드를 형성하는 발광광에 대한 모드수가 증가하는 것으로 추정된다. 도파 모드를 흐트러뜨려, 광 추출 효율(LEE)을 향상시키기 위해서는, 도파 모드가 흐트러진 발광광이 다시 도파 모드를 형성하여, 제1 반도체층, 발광 반도체층 및 제2 반도체층에 의해 흡수되는 것을 억제할 필요가 있다. 즉, 도파 모드가 흐트러져 반도체 발광 소자 외부로 추출되는 발광광에 있어서, 반도체 발광 소자 외부로 추출될 때까지 도파 모드에 의해 반사하는 횟수를 작게 할 필요가 있다. 요철 구조(L)가 흐트러짐을 가짐으로써, 광회절의 모드수가 증가하기 때문에, 상기 반사 횟수가 감소하므로, 광 추출 효율(LEE)이 보다 향상되는 것으로 추정된다.

- [0493] 요철 구조(S)가 흐트러짐을 가짐으로써, 요철 구조(S)의 흐트러짐에 따른 광학적 산란성(광회절 또는 광산란)을 새롭게 부여하는 것이 가능해지기 때문에, 내부 양자 효율(IQE)의 향상을 유지하며, 또한 광 추출 효율(LEE)을 보다 향상시키는 것이 가능한 것으로 생각된다. 요철 구조(S)에 대한 발광광의 광학 현상이 광회절에 의한 경우에는, 상기 요철 구조(L)에 대하여 설명한 원리에 의해, 광 추출 효율(LEE)이 향상된다. 한편, 유효 매질 근사가 작용하는 경우, 유효 매질 근사적 굴절률의 박막 내부에, 굴절률의 흐트러짐을 도입하는 것이 가능한 것으로 생각된다. 즉, 굴절률의 흐트러짐이 산란점으로서 기능하기 때문에, 광학적 산란성을 발현하여, 광 추출 효율(LEE)이 향상된다.
- [0494] 또, 요철 구조의 흐트러짐이 주기성을 띠는 경우, 새롭게 발현되는 광학적 산란성은 광회절에 의하고, 요철 구조의 흐트러짐의 규칙성이 낮은 경우에는, 새롭게 발현되는 광학적 산란성은 광산란에 의한다.
- [0495] 흐트러짐을 갖는 요철 구조의 요소는 특별히 한정되지 않지만, 요철 구조의 흐트러짐의 요인이 되는 요소로서, 예컨대, 간격(P), 듀티, 종횡비, 볼록부 정상부폭(1cvt), 볼록부 바닥부폭(1cvb), 오목부 개구폭(1cct), 오목부 바닥부폭(1ccb), 볼록부 측면의 경사 각도, 볼록부 측면의 경사 각도의 전환수, 볼록부 바닥부 내접원 직경(ϕ_{in}), 볼록부 바닥부 외접원 직경(ϕ_{out}), 볼록부 높이, 볼록부 정상부의 면적, 볼록부 표면의 미소돌기수(밀도)나, 이들의 비율, 또한 요철 구조의 배열로부터 유추할 수 있는 정보(예컨대, 오목부의 형상 등)를 들 수 있다.
- [0496] 이러한 요소 중에서, 간격(P)은 요철 구조의 배열의 흐트러짐을 의미하고, 간격(P) 이외의 요소는 요철 구조의 형상의 흐트러짐을 의미한다. 이들 흐트러짐은 상기 요소 1종만의 흐트러짐이어도 좋고, 복합된 흐트러짐이어도 좋다. 특히, 광학적 산란성을 보다 강하게 발휘하고, 도파 모드를 효과적으로 타파하여, 광 추출 효율(LEE)을 향상시키는 관점에서, 복수의 요소가 이하에 설명하는 식(A)에 표시되는 흐트러짐을 동시에 만족하는 것이 바람직하다. 그 중에서도, 간격(P), 듀티, 높이(H), 종횡비, 볼록부 바닥부 외접원 직경(ϕ_{out}) 혹은 비율(ϕ_{out}/ϕ_{in})이 흐트러짐을 갖는 경우, 회절 모드수의 증가에 의한 광학적 산란성 혹은, 유효 매질 근사적 굴절률(Nema)의 분포에 의한 광학적 산란성이 커지는 것으로 생각되고, 도파 모드를 흐트러뜨리는 효과가 크기 때문에, 바람직하다. 이들 중, 2 이상의 흐트러짐을 동시에 포함함으로써, 광 추출 효율(LEE)의 향상을 보다 현저하게 할 수 있다. 그 중에서도, 간격(P), 높이(H), 볼록부 바닥부 외접원 직경(ϕ_{out}) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in}) 중 어느 것이 이하에 설명하는 식(A)을 만족하는 흐트러짐을 가지면, 광학적 산란성 효과가 현저해지기 때문에 바람직하고, 이들의 복합적 흐트러짐이면 보다 바람직하다.
- [0497] 요철 구조의 흐트러짐의 요인이 되고 있는 요소의 흐트러짐은, 하기 식(A)에 나타내는 (표준편차/상가평균)을 갖는다. 식(A)에 있어서, 요철 구조의 (표준편차/상가평균)은, 요철 구조를 구성하는 요소에 대한 값이다. 예컨대, 요철 구조가 요소 A, B, C의 3개로 구성되는 경우, 요소 A에 대한 표준편차/요소 A에 대한 상가평균과 같이, 동일한 요소에 대한 표준편차 및 상가평균에 대한 비율로서 정의한다.
- [0498] $0.025 \leq (\text{표준편차}/\text{상가평균}) \leq 0.8 \quad (\text{A})$
- [0499] (상가평균)
- [0500] 어느 요소(변량)의 분포의 N개의 측정치를 $x_1, x_2 \dots, x_n$ 으로 한 경우에, 상가평균치는, 다음 식으로 정의된다.

수학식 1

$$\bar{x} = \frac{\sum_{i=1}^N x_i}{N}$$

[0501]

[0502]

(표준편차)

[0503]

요소(변량)의 분포의 N개의 측정치를 $x_1, x_2 \dots, x_n$ 으로 한 경우에, 상기 정의된 상가평균치를 사용하여, 다음 식으로 정의된다.

수학식 2

$$\sigma = \sqrt{\frac{1}{N} \sum_{i=1}^N (xi - \bar{x})^2}$$

[0504]

[0505] 상가평균을 산출할 때의 샘플 점수 N은, 10으로서 정의한다. 또한, 표준편차 산출시의 샘플 점수는, 상가평균 산출시의 샘플 점수 N과 동일하게 한다.

[0506] 또한, (표준편차/상가평균), 즉 변동 계수는, 광학 기판의 면 내에서의 값이 아니라, 광학 기판의 국소적인 부위에 대한 값으로서 정의한다. 즉, 광학 기판의 면 내에 걸쳐 N점의 계측을 행하여 (표준편차/상가평균)을 산출하는 것이 아니라, 광학 기판의 국소적 관찰을 행하여, 상기 관찰 범위 내에서의 (표준편차/상가평균)을 산출한다. 여기서, 관찰에 사용하는 국소적 범위란, 요철 구조의 평균 간격(P)의 5배~50배 정도의 범위로서 정의한다. 예컨대, 평균 간격(P)이 300 nm이면, 1500 nm~15000 nm의 관찰 범위 중에서 관찰을 행한다. 그 때문에, 예컨대 2500 nm의 시야상을 활용하고, 상기 활용을 사용하여 표준편차와 상가평균을 구하여, (표준편차/상가평균)을 산출한다. 특히, 평균 간격(Pave)을 산출하는 데에 사용한 영역으로부터, 흐트러짐을 계측하는 것으로 한다. 또, 요철 구조(S)의 흐트러짐에 대해서는, 평균 간격(PS)을 사용하고, 요철 구조(L)의 흐트러짐에 대해서는, 평균 간격(PL)을 사용한다.

[0507] 요철 구조에 흐트러짐을 가함으로써, 흐트러짐에 따른 광학적 산란성(광산란 또는 광회절)을 가할 수 있다. 흐트러짐에 규칙성이 있는 경우, 새로운 광학적 산란성은 광회절에서 기인하고, 흐트러짐이 불규칙한 경우에는 광산란에 의한다. 상기 식(A)은, 요철 구조의 어느 요소에 대한 규격화된 불균일성을 나타낸다. 이것은, 광학적 산란 성분에 직결된다. 즉, 상기 식(A)의 범위를 만족함으로써, 흐트러짐에 따른 광학적 산란성에 의해 도파 모드를 흐트러뜨리는 것이 가능해져, 광 추출 효율(LEE)을 보다 향상시킬 수 있다.

[0508] (표준편차/상가평균)은, 요철 구조를 구성하는 요소마다 최적치가 존재하지만, 요철 구조의 흐트러짐의 요인이 되는 요소에 상관없이 식(A)을 만족함으로써, 광 추출 효율(LEE)을 향상시킬 수 있다. 여기서, 하한치는 광 추출 효율(LEE) 향상 정도에 의해, 상한치는 내부 양자 효율(IQE)의 향상 유지 정도에 의해 결정했다. LED 소자의 제조 조건이나 광학 기판의 종류에 대한 영향을 보다 작게 하여, 내부 양자 효율(IQE)과, 광 추출 효율(LEE)의 쌍방을 높게 하는 관점에서, 하한치는 0.03 이상인 것이 보다 바람직하다. 한편 상한치는, 0.5 이하인 것이 바람직하고, 0.35 이하인 것이 바람직하고, 0.25 이하인 것이 보다 바람직하고, 0.15 이하인 것이 가장 바람직하다.

[0509] 또, 상기 설명한 간격(P), 볼록부 바닥부 외접원 직경(ϕ_{out}), 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in}), 및, 높이(H)의 군으로부터 선택되는 1 이상의 요소가 상기 식(A)을 만족함으로써, 요철 구조의 흐트러짐에 기초하는 새로운 광학적 산란성의 발현 강도를 크게 할 수 있기 때문에 바람직하다. 즉, 내부 양자 효율(IQE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)을 크게 할 수 있다. 이것은, 요철 구조의 흐트러짐에 의한 광학적 산란성을 강하게 하기 위해서는, 요철 구조의 체적 굴절률 변화가 중요하기 때문이다. 상기 설명한 요소가 흐트러짐을 가짐으로써 요철 구조의 체적 굴절률의 변화를 크게 하는 것이 가능해지고, 광회절 모드수의 증가 혹은 유효 매질 근사적 굴절률(Nema)의 흐트러짐에 대응한 부위에서의 콘트라스트를 크게 할 수 있다. 즉, 광학적 산란성은 커져, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 특히, 간격(P) 및 높이(H)에 관해서는, 규칙적인 흐트러짐을 가하는 것도 용이하다. 이 경우, 규칙성이 있는 흐트러짐에 의해, 새로운 광학적 산란성으로서 광회절을 이용하는 것이 가능해진다. 또, 상기 요소의 흐트러짐은, 요철 구조(L)와 요철 구조(S)의 적어도 어느 한쪽에 형성되면, 광학적 산란성을 강하게 하는 것이 가능해진다. 특히, 요철 구조(S)에 의해 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 향상시키며, 또한 요철 구조(L)에 의해 광 추출 효율(LEE)을 더욱 향상시키는 관점에서, 적어도 요철 구조(S)가 상기 요소의 흐트러짐을 포함하는 것이 바람직하다.

[0510] 또, 상기 식(A)을 만족하는 범위의 어느 수치를 채용할지는, 광학 기판의 표면 상태, 목적에 따라 여러가지로 선택하여, 최적의 구조를 선택할 수 있다. 예컨대, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 향상시키는 선택에 있어서, 전위 결합이 비교적 생기기 어려운 광학 기판, CVD 장치 또는 CVD 조건을 적용할 수 있는 경우에는, 광산란 효과를 높이기 위해, 상기 식(A)을 만족하는 범위에서 큰 (표준편차/상가평균)을 채용하면 된

다. 또한, 전위 결함이 비교적 많이 생기기 쉬운 광학 기판, CVD 장치 또는 CVD 장치 조건의 경우에는, 전위 결함을 저감시켜 내부 양자 효율(IQE)을 보다 높이기 위해, 상기 식(A)을 만족하는 범위에서 작은 (표준편차/상가 평균)을 채용하면 된다.

[0511] 또, 상기 식(A)을 만족하는 흐트러짐을 갖는 요철 구조는, 적어도 평균 간격(P)이 작은 요철 구조에 포함되면, 내부 양자 효율(IQE)의 향상을 유지하고, 동시에 광 추출 효율(LEE)을 보다 향상시킬 수 있기 때문에 바람직하다.

[0512] 계속해서, 요철 구조면(720)을 구성하는 요철 구조(S) 및 요철 구조(L)에 관해 설명한다.

[0513] 도 45는, 제4 실시형태에 관련된 광학 기판의 일례를 도시한 단면 모식도이다. 도 45의 A~도 45의 C에 도시한 바와 같이, 광학 기판(IV)(710)의 표면에 체적 변화가 큰 요철 구조(L)가 형성되고, 요철 구조(L)를 구성하는 볼록부(703) 및 오목부(704)의 적어도 한쪽의 표면에 구조 밀도가 큰 요철 구조(S)가 형성된다. 이러한 구성을 취함으로써, 요철 구조(S)에 의해 내부 양자 효율(IQE)을 향상시키는 것이 가능해지고, 요철 구조(L)에 의한 광학적 산란성(광회절 또는 광산란)에 의해 광 추출 효율(LEE)을 향상시킬 수 있다. 도 45의 A~도 45의 C는, 요철 구조(S)의 요철 구조(L)에 대한 배치의 예를 나타낸다.

[0514] 특히, 제1 요철 구조(L)는, 서로 이격된 복수의 볼록부(703)로 구성됨과 동시에, 적어도 제1 요철 구조(L)의 오목부(704)의 바닥부에 제2 요철 구조(S)를 구성하는 볼록부(705) 또는 오목부(706)가 형성되는 것이 바람직하다.

[0515] 이 경우, 요철 구조(L)의 오목부(704)의 바닥부를 기점으로 하여 반도체 결정층의 성장을 개시시킬 수 있다. 특히, 오목부(704)의 바닥부에 요철 구조(S)가 형성됨으로써, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지는 점에서, 요철 구조(S)의 근방에서 반도체 결정층의 전위를 저감시킬 수 있다. 또한, 요철 구조(L)가, 복수의 볼록부(703)로 구성되는 점에서, 오목부(704)의 바닥부로부터 성장하는 반도체 결정층의 볼록부(703) 근방에서의 크랙을 억제할 수 있다. 즉, 내부 양자 효율(IQE)을 향상시킴과 동시에, 반도체 발광 소자의 신뢰성을 향상시킬 수 있다. 또한, 요철 구조(L)와 요철 구조(S)는 소정의 평균 간격의 관계를 만족한하는 점에서, 광학적 산란성이 커진다. 특히, 적어도 오목부(704)의 바닥부에 요철 구조(S)가 형성되는 구성인 점에서, 도파 모드를 광산란 혹은 광학적 반사에 의해 흐트러뜨리는 것이 가능해지고, 도파 모드가 재차 도파하는 것을 억제할 수 있기 때문에, 광 추출 효율(LEE)이 동시에 향상된다.

[0516] 혹은, 제1 요철 구조(L)는, 서로 이격된 복수의 오목부(704)로 구성됨과 동시에, 적어도 제1 요철 구조(L)의 볼록부(703)의 정상부에 제2 요철 구조(S)를 구성하는 볼록부(705) 또는 오목부(706)가 형성되는 것이 바람직하다.

[0517] 이 경우, 요철 구조(L)의 볼록부(703)의 정상부를 기점으로 하여 반도체 결정층의 성장을 개시시킬 수 있다. 특히, 볼록부(703)의 정상부에 요철 구조(S)가 형성됨으로써, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지는 점에서, 요철 구조(S)의 근방에서 반도체 결정층의 전위를 저감시킬 수 있다. 이 때, 볼록부(703)의 정상부로부터 성장하는 반도체 결정층은, 오목부(704)의 바닥부로부터 성장하는 반도체 결정에 비해, 성장성이 양호해진다. 따라서, 내부 양자 효율(IQE)이 효과적으로 향상된다. 또한, 오목부(704) 내에 공극을 생성하는 것도 용이해진다. 이 경우, 광학 기판(IV)(710)을, 예컨대 레이저 리프트 오프에 의해 제거할 때의, 제거 정밀도가 향상된다. 또한, 요철 구조(L)와 요철 구조(S)는 소정의 평균 간격의 관계를 만족하는 점에서, 광학적 산란성이 커진다. 특히, 요철 구조(L)가 복수의 오목부(704)로 구성되는 점에서, 체적 변화가 보다 커지기 때문에, 도파 모드를 흐트러뜨리는 효과가 커져, 광 추출 효율(LEE)이 향상된다.

[0518] 상기 설명한 광학 기판(IV)(710)에 있어서는, 요철 구조(S)의, 요철 구조(L)에 대한 피복률이 0% 초과 100% 미만인 것이 바람직하다.

[0519] 이 경우, 요철 구조(L)의 볼록부(703) 혹은 오목부(704)에 반드시 요철 구조(S)가 형성되는 점에서, 상기 설명한 원리로부터, 내부 양자 효율(IQE)이 효과적으로 향상된다. 한편, 요철 구조(L)의 볼록부(703) 및 오목부(704)가 전부 요철 구조(S)에 의해 매립되는 경우가 없다. 이에 따라, 요철 구조(L)에 의한 광 추출 효율(LEE)의 향상 효과를, 요철 구조(S)에 의해 저하시키는 것을 억제할 수 있다. 즉, 내부 양자 효율(IQE)과 광 추출 효율(LEE)을 동시에 향상시키는 효과가 한층 더 높아진다.

[0520] 특히, 요철 구조(L)의 표면의 조도의 증대를 억제하고, 요철 구조(L)에 의한, 반도체 결정층 내부에서 도파 모드를 형성하는 발광광의 진행 방향을 흐트러뜨리는 효과를 향상시키는 관점에서, 피복률은 90% 이하인 것이 바람직하고, 80% 이하인 것이 보다 바람직하고, 50% 이하인 것이 가장 바람직하다. 또한, 요철 구조(S)에 의한 내

부 양자 효율(IQE)의 향상 효과를 발휘시킴과 동시에, 반도체 결정층의 사용량을 저하시키고, 반도체 발광 소자의 생산성을 향상시키는 관점에서, 피복률은, 0.01% 이상인 것이 바람직하고, 0.1% 이상인 것이 보다 바람직하고, 0.15% 이상인 것이 가장 바람직하다. 또, 반도체 발광 소자에 있어서, 특히 내부 양자 효율을 보다 향상시키고 싶은 경우에는, 피복률은 상기 가장 넓은 범위 안에서, 50% 이상 90% 이하인 것이 바람직하고, 60% 이상 86% 이하인 것이 보다 바람직하고, 70% 이상 84% 이하인 것이 가장 바람직하다. 이들 범위를 만족하는 경우, 요철 구조(S)에 의해, 반도체 결정층의 성장 모드를 흐트러뜨리는 효과가 높아지고, 요철 구조(S) 근방에서 전위를 충돌시켜 감소시킬 수 있다. 또한, 흐트러짐에 의한 광학적 산란성 부여의 효과, 또한, 반도체 결정층의 특이 성장 억제의 효과가 강해진다. 한편, 광 추출 효율을 특히 향상시키고 싶은 경우에는, 상기 가장 넓은 범위 안에서, 0.1% 이상 30% 이하의 범위인 것이 바람직하고, 0.1% 이상 10% 이하의 범위인 것이 보다 바람직하고, 0.1% 이상 5% 이하인 것이 가장 바람직하다. 이들 범위를 만족함으로써, 도파 모드가 흐트러진 발광광이 재차 도파 모드를 형성하는 것을 억제할 수 있는 점에서, 광 추출 효율이 보다 향상된다.

[0521] 여기서, 피복률이란, 요철 구조(L)의 볼록부(703) 및 오목부(704)의 표면에 대한 요철 구조(S)의 볼록부(705) 또는 오목부(706)의 평면 점유율이다. 즉, 어느 볼록부(703)를 상면측으로부터 관찰한 경우의, 볼록부(703)와 볼록부(703)의 윤곽의 주위를 둘러싸는 오목부(704)의 평면적을 S로 한 경우, 상기 관찰상 내에서의 요철 구조(S)의 볼록부(705) 또는 오목부(706)의 합계 평면적을 Si로 하면, 피복률은 $(Si/S) \times 100$ 이 된다.

[0522] 도 46은, 제4 실시형태에 관련된 광학 기판(IV)(710)에서의 요철 구조를 도시한 모식도이다. 도 46의 A는, 요철 구조(L)가 복수의 독립된 볼록부(703)로 구성되는 경우, 특히 오목부(704)의 바닥면에 요철 구조(S)가 형성되는 경우를 도시한다. 이 예에 있어서는, 볼록부(703)의 바닥부의 윤곽 형상 및 볼록부(705)의 바닥부의 윤곽 형상은 원형이다. 볼록부(703)의 정상부측으로부터 관찰한 평면상에서의 볼록부(703)와, 볼록부(703)의 윤곽의 주위를 둘러싸는 오목부(704)의 면적을 S로 한다. 여기서, 면적 S는, 어느 볼록부(703)에 인접하는 다른 볼록부(703)의 정상부 중앙부끼리를 연결하여 만들어지는 다각형(841)의 면적이다. 면적 S 내에 포함되는 요철 구조(S)의 볼록부(705)의 바닥부의 윤곽에 의해 만들어지는 면적의 합계 면적, 또는, 오목부(706)의 개구부의 합계 면적을, Si로 하면, 피복률은 $Si/S \times 100$ 으로서 주어진다. 또, 도 46의 A에서는, 요철 구조(L)의 오목부 바닥부에만 요철 구조(S)가 배치되는 경우를 예시했지만, 이미 설명한 바와 같이 요철 구조(S)의 배치는 이것에 한정되지 않는다. 마찬가지로, 도 46의 B는, 요철 구조(L)가 복수의 독립된 오목부(704)로 구성되는 경우, 특히 볼록부(703)의 상면에 요철 구조(S)가 형성되는 경우를 도시한다. 이 예에 있어서는, 오목부(704)의 개구 형상 및 볼록부(703)의 바닥부의 윤곽 형상은 원형이다. 볼록부(703)의 정상부측으로부터 관찰한 평면상에서의 오목부(704)와, 오목부(704)의 윤곽의 주위를 둘러싸는 볼록부(703)의 면적을 S로 한다. 여기서, 면적 S는, 어느 오목부(704)에 인접하는 다른 오목부(704)의 개구부 중앙부끼리를 연결하여 만들어지는 다각형(841)의 면적이다. 면적 S 내에 포함되는 요철 구조(S)의 볼록부(705)의 바닥부의 윤곽에 의해 만들어지는 면적의 합계 면적, 또는, 오목부(706)의 개구부의 합계 면적을 Si로 하면, 피복률은 $Si/S \times 100$ 으로서 주어진다. 또, 도 46의 B에서는, 요철 구조(L)의 볼록부(703)의 정상부에만 요철 구조(S)가 배치되는 경우를 예시했지만, 이미 설명한 바와 같이 요철 구조(S)의 배치는 이것에 한정되지 않는다.

[0523] 또, 도 46의 B에 도시한 바와 같이 요철 구조(L)의 볼록부(703)의 정상부 상면에만 요철 구조(S)가 형성되는 경우, 볼록부(703)의 정상부측으로부터 관찰했을 때의, 볼록부(703)의 정상부 상면의 면적을 S, 면적 S를 갖는 볼록부(703)의 정상부 상면 내에 포함되는 요철 구조(S)의 평면적의 합계를 Si로 하여, 피복률($Si/S \times 100$)을 구할 수 있다. 또, 이 피복률을 볼록부(703)의 정상부 상면에 대한 피복률(T)라고 한다. 마찬가지로, 도 46의 A에 도시한 바와 같이 요철 구조(L)의 오목부(704)의 바닥면에만 요철 구조(S)가 형성되는 경우, 볼록부(705)의 정상부측으로부터 관찰했을 때의, 오목부(704)의 바닥면의 면적을 S, 면적 S를 갖는 오목부(704)의 바닥면 내에 포함되는 요철 구조(S)의 평면적의 합계를 Si로 하여, 피복률($Si/S \times 100$)을 구할 수 있다. 또, 이 피복률을 오목부(704)의 바닥면에 대한 피복률(B)라고 한다. 볼록부(703)의 정상부 상면에 대한 피복률(T) 및 오목부(704)의 바닥면에 대한 피복률(B)은, 1% 이상 90% 이하인 것이 바람직하다. 특히, 내부 양자 효율(IQE)을 양호하게 높이고, 반도체 발광 소자의 발광 출력을 향상시키는 관점에서, 볼록부(703)의 정상부 상면에 대한 피복률(T) 및 오목부(704)의 바닥면에 대한 피복률(B)은, 3% 이상 60% 이하인 것이 바람직하고, 5% 이상 55% 이하인 것이 보다 바람직하고, 10% 이상 40% 이하인 것이 가장 바람직하다. 또한, 요철 구조(L)의 볼록부(703)의 정상부, 볼록부(703)의 측면 및 오목부(704)의 바닥부에 요철 구조(S)가 형성되는 경우에도, 요철 구조(L)의 볼록부(703)의 정상부 상면에 대한 요철 구조(S)의 피복률 혹은, 요철 구조(L)의 오목부(704)의 바닥면에 대한 요철 구조(S)의 피복률은, 상기 볼록부(703)의 정상부 상면에 대한 피복률(T) 혹은 오목부(704)의 바닥면에 대한 피복률(B)을 만족하는 것이 바람직하다.

- [0524] 또, 요철 구조(L)에 있어서, 기판 본체(702) 상에 복수의 볼록부(703)를 별도 형성한 경우, 요철 구조(L)는, 기판 본체(702)의 주면과 복수의 볼록부(703)에 의해 구성된다. 이 경우, 복수의 볼록부(703)가 요철 구조(L)의 볼록부에 상당하고, 볼록부(703) 사이로서 기판 본체(702)의 주면의 노출되는 부분이 요철 구조(L)의 오목부(704)에 상당한다.
- [0525] 한편, 기판 본체(702)가 직접 가공됨으로써 요철 구조(L)가 형성된 경우, 요철 구조(L)와 기판 본체(702)의 재질은 동일해진다.
- [0526] 도 45의 A는, 요철 구조(L)가 독립된 복수의 볼록부(703)로 구성됨과 동시에, 요철 구조(L)의 오목부(704)의 표면에 요철 구조(S)가 형성되는 경우이다. 도 45의 B는, 요철 구조(L)가 독립된 복수의 볼록부(703)로 구성됨과 동시에, 요철 구조(L)의 볼록부(703)의 표면에 요철 구조(S)가 형성되는 경우이다. 도 45의 C는, 요철 구조(L)가 독립된 복수의 볼록부(703)로 구성됨과 동시에, 요철 구조(L)의 볼록부(703) 및 오목부(704)의 표면에 요철 구조(S)가 형성되는 경우이다.
- [0527] 도 45의 A에 도시한 바와 같이, 요철 구조(L)의 오목부(704)에 요철 구조(S)가 형성됨으로써 내부 양자 효율(IQE)을 양호하게 향상시킬 수 있다. 또한, 요철 구조(L)가 독립된 복수의 볼록부(703)로 구성되는 점에서, 반도체 결정층에 대한 크랙을 억제할 수 있다. 이것은, 요철 구조(L)의 오목부(704)로부터 반도체 결정층의 성장이 개시되기 때문이다. 즉, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지기 때문에, 요철 구조(L)의 오목부(704)에 있어서, 전위를 분산화하는 것이 가능해진다. 또, 도 45의 A에서는, 볼록부(703)의 측면부에 요철 구조(S)를 그리지 않았지만, 볼록부(703)의 측면에 요철 구조(S)를 형성할 수도 있다. 이 경우, 도파 모드를 흐트러뜨리는 효과가 한층 더 강해짐과 동시에, 흐트러진 발광광의 진행 방향을 보다 반도체 발광 소자의 두께 방향으로 변화시키는 것이 가능한 것으로 생각된다. 이 때문에, 반도체 발광 소자를 패키지화할 때의 밀봉재의 선정이 용이해진다.
- [0528] 요철 구조(L)가 기판 본체(702)와 동일한 재질로 구성되는 경우, 요철 구조(L)의 볼록부(703)의 정상부로부터 발생하는 전위를 억제하기 위해, 요철 구조(L)의 볼록부(703)의 직경은, 바닥부로부터 정점을 향해 작아지는 구조이면 바람직하다. 특히, 요철 구조(L)의 볼록부(703)의 정상부가 요철 구조(L)의 볼록부(703)의 측면부와 연속하여 이어지는 구조, 바꾸어 말하면 볼록부 정상부폭(lcvt)이 0에 접근하는 구조이면 바람직하다. 요철 구조(L)는, 원반형, 원뿔형, n각기둥($n \geq 3$)형, n각뿔형과 같은 형상을 취할 수 있지만, 그 중에서도, 제1 반도체층(730)의 성장의 균등성을 향상시키고, 제1 반도체층(730)의 내부에 발생하는 크랙이나 전위를 저감시키는 관점에서, 원뿔형, 원반형, 3각기둥형, 3각뿔형, 6각기둥형 및 6각뿔형 중 어느 것이라도 바람직하다. 또, 상기 각뿔의 정상부는, 곡률 반경이 0인 각부여도 좋고, 곡률 반경이 0 초과인 등그스름한 각부여도 좋다. 특히, 각뿔 형상의 경우, 곡률 반경이 0 초과인 각부를 가짐으로써, 반도체 결정층의 성장시에 발생하는 크랙을 억제할 수 있는 점에서, 반도체 발광 소자의 장기 신뢰성이 향상된다. 특히, 이들 형상에 있어서, 볼록부(703)의 측면부의 경사 각도가 1 이상 5 이하의 전환점을 갖는 것이 바람직하다. 또, 1 이상 3 이하이면 보다 바람직하다. 또한, 볼록부(703)의 측면부는 직선형이 아니고, 팽창을 가진 형상이어도 좋다.
- [0529] 한편, 요철 구조(L)와 기판 본체(702)가 상이한 재료로 구성되는 경우, 요철 구조(L)의 볼록부(703)는, 원뿔형이나 n각뿔형($n \geq 3$)과 같은 형상 외에, 원반형이나 n각기둥($n \geq 3$)형과 같은, 볼록부 정상부폭(lcvt)과 볼록부 바닥부폭(lcvb)이 실질적으로 동일한 구조여도 좋다. 특히, 제1 반도체층(730)의 성장의 균등성을 향상시키고, 제1 반도체층(730)의 내부에 발생하는 크랙이나 전위를 저감시키는 관점에서, 원뿔형, 원반형, 3각기둥형, 3각뿔형, 6각기둥형 및 6각뿔형 중 어느 것이라도 바람직하다. 또한, 제1 반도체층 내에 발생하는 크랙을 억제하는 관점에서, 요철 구조(L)의 볼록부(703)의 직경은, 바닥부로부터 정점을 향해 작아지는 구조이면 바람직하다. 특히, 이들 형상에 있어서, 볼록부(703)의 측면부의 경사 각도가 1 이상 5 이하의 전환점을 갖는 것이 바람직하다. 또, 1 이상 3 이하이면 보다 바람직하다. 또한, 볼록부(703)의 측면부는 직선형이 아니고, 팽창을 가진 형상이어도 좋다. 또, 요철 구조(L)와 기판 본체(702)가 상이한 재료로 구성되는 경우에 있어서는, 요철 구조(L)의 굴절률(nL)과 기판 본체의 굴절률(ns)의 차분의 절대치 $|nL - ns|$ 는 0.1 이상인 것이 바람직하다. 이러한 범위를 만족함으로써, 반도체 결정층으로부터 본 요철 구조(L)의 광학적 존재감을 증가시킬 수 있다. 즉, 광학적 산란성이 증가하기 때문에, 도파 모드를 흐트러뜨리는 효과가 커진다. 또, 반도체 발광 소자의 측면 방향으로부터의 광 추출이나, 혹은 상면 방향으로부터의 광 추출의 설계가 용이해진다.
- [0530] 또한, 내부 양자 효율(IQE)을 보다 향상시키는 관점에서, 요철 구조(L)의 오목부(704)의 바닥부에 형성되는 요철 구조(S)는, 복수의 볼록부(705)로 구성되는 도트 구조이며, 또한, 요철 구조(S)의 오목부(706)의 바닥부는 평탄면을 갖는 것이 바람직하다. 또한, 요철 구조(S)의 볼록부(705)의 직경은, 볼록부(705)의 바닥부로부터 정

점을 향해 작아지는 구조이면, 전위 분산화가 보다 촉진되기 때문에 바람직하다. 가장 바람직하게는, 볼록부 정상부폭(1cvf)이 0에 접근하는 상태이고, 볼록부(705)의 정상부와 측면부가 연속하는 구조이다. 또, 요철 구조(L)의 볼록부(705)의 정상부로부터 바닥부 방향으로 요철 구조(L)의 볼록부 측면의 경사가 급해지는 변화를, 볼록부(705)의 측면이 포함함으로써, 제1 반도체층(730) 내에 발생하는 크랙을 억제할 수 있다.

[0531] 도 45의 B에 도시한 바와 같이, 요철 구조(L)의 볼록부(703)에 요철 구조(S)가 형성됨으로써, 요철 구조(L)의 볼록부(703)의 정상부에 평탄면이 존재하는 경우에도, 내부 양자 효율(IQE)을 양호하게 향상시킬 수 있다. 이것은, 요철 구조(L)의 평탄면으로부터 반도체 결정층의 성장이 개시되기 때문이다. 즉, 요철 구조(L)의 볼록부(703)의 정상부의 평탄면 상에서의 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지기 때문에, 요철 구조(L)의 볼록부(703)에 있어서, 전위를 분산화하는 것이 가능해진다. 또한, 요철 구조(L)의 오목부(704)의 바닥부로부터 성장하는 반도체 결정층에 관해서는, 반도체 결정층의 가로 방향 성장에 의해 전위를 저감시키는 것이 가능하다. 따라서, 반도체 결정층의 전위 밀도는 저하되어, 내부 양자 효율(IQE)을 향상시킬 수 있다. 이 경우, 반도체 결정층의 성장을 촉진시키기 위해, 요철 구조(L)의 오목부(704)의 바닥부는 평탄면을 갖는 것이 바람직하다. 또한, 요철 구조(L)의 볼록부(703)의 정상부는 바닥부보다 작은 구조이면 바람직하다. 또한, 요철 구조(S)에 의해 내부 양자 효율(IQE)을 양호하게 유지하는 관점에서, 요철 구조(S)는 복수의 볼록부(705)로 구성되는 도트 구조이며, 또한, 요철 구조(S)의 오목부(706)의 바닥부는 평탄면을 갖는 것이 바람직하다. 또한, 요철 구조(S)의 볼록부(703)의 직경이 바닥부로부터 정점을 향해 작아지는 구조이면, 전위 분산화가 보다 촉진되기 때문에 바람직하다. 가장 바람직하게는, 볼록부 정상부폭(1cvf)이 0에 접근하는 상태이고, 볼록부(703)의 정상부와 측면부가 연속하는 구조이다. 요철 구조(L)는, 원반형, 원뿔형, n각기둥($n \geq 3$)형, n각뿔형과 같은 형상을 들 수 있지만, 그 중에서도, 제1 반도체층(730)의 성장의 균등성을 향상시키고, 제1 반도체층(730) 내부에 발생하는 크랙이나 전위를 저감시키는 관점에서, 원뿔형, 원반형, 3각기둥형, 3각뿔형, 6각기둥형 및 6각뿔형 중 어느 것이라도 바람직하다. 또, 상기 각뿔의 정상부는, 곡률 반경이 0인 각부여도 좋고, 곡률 반경이 0 초파인 둥그스름한 각부여도 좋다. 특히, 각뿔 형상의 경우, 곡률 반경이 0 초파인 각부를 가짐으로써, 반도체 결정층의 성장시에 발생하는 크랙을 억제할 수 있는 점에서, 반도체 발광 소자의 장기 신뢰성이 향상된다. 특히, 이를 형상에 있어서, 볼록부(703)의 측면부의 경사 각도가 1 이상 5 이하의 전환점을 갖는 것이 바람직하다. 또, 1 이상 3 이하이면 보다 바람직하다. 또한, 볼록부(703)의 측면부는 직선형이 아니고, 팽창을 가진 형상이여도 좋다. 또한, 요철 구조(L)의 볼록부(703) 정상부에 요철 구조(S)가 형성되는 경우, 광학 기판(IV)(710)을, 예컨대 레이저 리프트 오프에 의해 제거하는 것이 용이해지는 점에서, 반도체 발광 소자의 투입 전력당의 발광 강도를 증가시킬 수 있다.

[0532] 도 45의 C에 도시한 구조에 의해, 상기 설명한 도 45의 A 및 도 45의 B의 구조에 의해 발현되는 효과를 조합시키는 것이 가능해진다.

[0533] 도 45에 있어서는, 요철 구조(L)가 복수의 독립된 볼록부(703)로 구성되는 경우를 예시했지만, 요철 구조(L)는 복수의 독립된 오목부(704)로 구성되어 있어도 좋다.

[0534] 도 47은, 제4 실시형태에 관련된 광학 기판의 일례를 도시한 단면 모식도이다. 도 47의 A는, 요철 구조(L)가 독립된 복수의 오목부(704)로 구성됨과 동시에, 요철 구조(L)의 볼록부(703)의 표면에 요철 구조(S)가 형성되는 경우이다. 도 47의 B는, 요철 구조(L)가 독립된 복수의 오목부(704)로 구성됨과 동시에, 요철 구조(L)의 오목부(704)의 표면에 요철 구조(S)가 형성되는 경우이다. 도 47의 C는, 요철 구조(L)가 독립된 복수의 오목부(704)로 구성됨과 동시에, 요철 구조(L)의 볼록부(703) 및 오목부(704)의 표면에 요철 구조(S)가 형성되는 경우이다.

[0535] 도 47의 A에 도시한 바와 같이, 요철 구조(L)의 볼록부(703)에 요철 구조(S)가 형성됨으로써 내부 양자 효율(IQE)을 양호하게 향상시킬 수 있다. 또한, 요철 구조(L)가 독립된 복수의 오목부(704)로 구성되는 점에서, 요철 구조(L)의 오목부(704)의 내부에 공동을 형성하는 것이 용이해진다. 이 경우, 레이저 리프트 오프에 의한 광학 기판의 제거 정밀도가 향상된다. 또한, 공동을 형성하는 경우, 반도체 결정층과 공동의 굴절률의 차가 매우 커지는 점에서, 광 추출 효율(LEE)의 증가 정도가 급증한다. 이것은, 도 47의 B 또는 도 47의 C에 도시한 요철 구조에 관해서도 동일하다.

[0536] 이상 설명한 바와 같이, 요철 구조(S)의 주된 기능은 내부 양자 효율(IQE)의 개선이다. 이 때문에, 요철 구조(S)의 재질은, 광학 기판(IV)(710)의 기판 본체(702)를 구성하는 재질과 동일하면 바람직하다. 한편, 요철 구조(L)의 주된 기능은 광 추출 효율(LEE)의 개선이다. 이 때문에, 요철 구조(L)의 재질은, 광학 기판(IV)(710)의 기판 본체(702)와 동일해도 좋고 상이해도 좋다. 예컨대, 요철 구조(S) 및 요철 구조(L)의 어느 것이나 사파이어, SiC(탄화규소), 질화물 반도체, Si(실리콘) 또는 스피넬로 구성되는 경우나, 요철 구조(S)가 사파이어,

SiC, 질화물 반도체, Si 또는 스피넬로 구성되고, 요철 구조(L)가 SiO로 구성되는 경우를 들 수 있다.

[0537] 이상 설명한 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 함께 향상시키기 위한 요철 구조(L) 및 요철 구조(S)의 배열은, 이하의 배열이나 형상을 만족하는 것이 특히 바람직하다.

[0538] <요철 구조(S)>

요철 구조(S)의 주된 기능은 내부 양자 효율(IQE)의 향상이다. 그 때문에, 이하에 설명하는 요철 구조(S)의 밀도(평균 간격(PS))를 만족하면, 그 배열은 한정되지 않고, 육방 배열, 준육방 배열, 준사방 배열, 사방 배열, 또는 이들 배열을 조합시킨 배열, 혹은 규칙성이 낮은 배열 등을 채용할 수 있다. 특히, 요철 구조(S)의 배열 규칙성이 저하될수록, 요철 구조(S)에 의한 광학적 산란성의 효과도 아울러 발현되는 것이 가능해지기 때문에, 바람직하다.

[0540] 요철 구조(S)의 평균 간격(PS)은 요철 구조(S)의 밀도를 나타내는 지표가 된다. 요철 구조(S)를 형성함으로써, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지고, 요철 구조(S)에 따라 전위를 분산화할 수 있기 때문에, 미시적으로도 거시적으로도 전위를 저감시키는 것이 가능해져, 내부 양자 효율(IQE)을 향상시킬 수 있다.

[0541] 평균 간격(PS)은, 50 nm 이상 1500 nm 이하이면 바람직하다. 특히, 평균 간격(PS)이 1500 nm 이하인 것에 의해, 요철 구조(S)의 밀도가 향상된다. 이에 따라, 반도체 결정층 내부의 전위를 분산화하는 것이 가능해지고, 국소적 및 거시적인 전위 밀도를 저감시킬 수 있기 때문에, 내부 양자 효율(IQE)을 크게 할 수 있다. 상기 효과를 보다 발휘하는 관점에서, 평균 간격(PS)은, 1200 nm 이하인 것이 바람직하고, 900 nm 이하인 것이 보다 바람직하고, 750 nm 이하인 것이 가장 바람직하다. 한편, 요철 구조(S)의 평균 간격(PS)이 50 nm 이상인 것에 의해, 요철 구조(S)로서의 광학적 산란성(광회절 또는 광산란)을 강화할 수 있다. 즉, 요철 구조(L)에 의한 광학적 산란성(광회절 또는 광산란) 또는 반사에 요철 구조(S)에 의한 광학적 산란성(광회절 또는 광산란)을 가할 수 있기 때문에, 광 추출 효율(LEE)이 보다 향상된다. 상기 효과를 보다 발휘하는 관점에서, 평균 간격(PS)은 200 nm 이상이면 바람직하고, 300 nm 이상인 것이 보다 바람직하고, 350 nm 이상인 것이 가장 바람직하다.

[0542] 또한, 요철 구조(S)의 간격(P)에, 상기 설명한 흐트러짐을 포함으로써, 요철 구조(S)에 의한 내부 양자 효율(IQE) 향상을 유지한 상태에서의, 요철 구조(S)에 의한 광학적 산란성(광회절 또는 광산란)을 보다 향상시킬 수 있다. 즉, 요철 구조(S)에 의한 내부 양자 효율(IQE) 향상의 개선과 광 추출 효율(LEE) 개선의 효과가 강해지기 때문에, 광학 기판의 요철 구조면(720)으로서의 내부 양자 효율(IQE) 및 광 추출 효율(LEE)의 향상 정도가 함께 증대된다. 요철 구조(S)의 간격(P)에 대한 (표준편차/상가평균)은, 상기 가장 넓은 범위(0.025 이상 0.8 이하) 안에서, 0.03 이상 0.4 이하이면 바람직하다. 특히, 0.03 이상인 것에 의해, 광 추출 효율(LEE)에 대한 기여가 양호해지고, 0.4 이하인 것에 의해 내부 양자 효율(IQE)에 대한 기여가 양호해진다. 동일한 관점에서, 0.035 이상이 바람직하고, 0.04 이상이 보다 바람직하다. 또한, 0.35 이하가 바람직하고, 0.25 이하가 보다 바람직하고, 0.15 이하가 가장 바람직하다.

[0543] 또, 요철 구조(S)의 간격(P)의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 예컨대, 육방 배열, 준육방 배열, 준사방 배열, 및 사방 배열을 비규칙적으로 포함하는 특이 구조를 포함하는 요철 구조의 경우, 요철 구조의 간격(P)의 흐트러짐의 규칙성을 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 정육방 배열에 있어서, 간격(P)의 중간이 주기적으로 생기는 것과 같은 특이 구조를 포함하는 요철 구조의 경우, 간격(P)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다. 또한, 예컨대, 기본 구조인 정육방 배열 중에 국소적으로 특이 구조인 비정육방 배열(예컨대, 사방 배열) 부위가 배치되는 경우, 상기 특이 구조가 비규칙적으로 산재하면, 요철 구조의 간격(P)의 흐트러짐의 규칙성을 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 기본 구조인 정육방 배열 중에 국소적으로 특이 구조인 비정육방 배열(예컨대, 사방 배열) 부위가 배치되고, 상기 특이 구조가 규칙적으로 형성되는 경우, 요철 구조(S)의 간격(P)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다.

[0544] 요철 구조(S)의 볼록부 정상부폭(1cvt)과 오목부 개구폭(1cct)의 비율(1cvt/1cct)은, 작을수록 바람직하고, 실질적으로 0이면 가장 바람직하다. 또, $1cvt/1cct=0$ 이란, $1cvt=0$ nm인 것을 의미한다. 그러나, 예컨대, 주사형 전자 현미경에 의해 1cvt를 측정한 경우라도, 0 nm는 정확하게는 계측할 수 없다. 따라서, 여기서의 1cvt는 측정 분해능 이하의 경우 모두를 포함하는 것으로 한다. 비율(1cvt/1cct)이 3 이하이면, 내부 양자 효율(IQE)을 효과적으로 향상시킬 수 있다. 이것은, 요철 구조(S)의 볼록부(705)의 정상부 상에서 발생하는 전위가 억제되고, 전위의 분산성이 향상되고, 미시적 및 거시적인 전위 밀도가 저하되기 때문이다. 또한, (1cvt/1cct)

가 1 이하인 것에 의해, 광 추출 효율(LEE)을 향상시킬 수 있다. 이것은 광학 기판(IV)(710)과 반도체 결정층에 의해 만들어지는 요철 구조(S)의 굴절률 분포가, 발광광으로부터 보아 적절해지기 때문이다. 상기 설명한 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 함께 크게 향상시키는 관점에서, ($1cvf/1cct$)는, 0.4 이하가 바람직하고, 0.2 이하가 보다 바람직하고, 0.15 이하가 더욱 바람직하다.

[0545] 또한, 요철 구조(S)의 오목부(706)의 바닥부가 평탄면을 가지면, 내부 양자 효율(IQE)을 향상시킴과 동시에, 반도체 결정 성막 장치 사이의 차를 작게 할 수 있기 때문에 바람직하다. LED 소자에 있어서 내부 양자 효율(IQE)을 향상시키기 위해서는, 반도체 결정층 내부의 전위를 분산화하고, 국소적 및 거시적인 전위 밀도를 감소시킬 필요가 있다. 여기서, 이들의 물리 현상의 초기 조건은, 반도체 결정층을 화학 증착(CVD)에 의해 성막할 때의 핵 생성 및 핵 성장이다. 요철 구조(S)의 오목부(706)의 바닥부에 평탄면을 가짐으로써, 핵 생성을 적합하게 발생시키는 것이 가능해지기 때문에, 요철 구조(S)의 밀도에 의한 반도체 결정층 내의 전위 저감 효과를 보다 발현시키는 것이 가능해진다. 그 결과, 내부 양자 효율(IQE)을 보다 크게 할 수 있다. 이상의 관점에서, 요철 구조(S)의 볼록부 바닥부폭($1cvb$)과 오목부 바닥부폭($1ccb$)의 비율($1cvb/1ccb$)은, 5 이하이면 바람직하다. 특히, 요철 구조(S)의 오목부(706)의 바닥부를 기준면으로 한 반도체 결정층의 성장을 보다 촉진하는 관점에서, ($1cvb/1ccb$)는 2 이하가 보다 바람직하고, 1 이하가 가장 바람직하다. 이 평탄면의 크기는 30 nm 이상인 것이 바람직하다. 여기서 평탄면의 크기란, 서로 가장 근접하는 볼록부(705)에 있어서, 각각의 볼록부(705)의 바닥부 외연부 사이의 최단 거리로서 정의한다. 30 nm 이상인 것에 의해, 반도체 결정층의 초기 성장성을 양호하게 유지할 수 있기 때문에, 내부 양자 효율(IQE) 개선의 효과가 커진다. 동일한 관점에서, 평탄면의 크기는 60 nm 이상인 것이 보다 바람직하고, 80 nm 이상인 것이 가장 바람직하다.

[0546] 또한, 볼록부 정상부폭($1cvf$)은 볼록부 바닥부폭($1cvb$)보다 작은 형상이면, 상기 설명한 비율($1cvf/1cct$) 및 비율($1cvb/1ccb$)을 동시에 만족하는 것이 용이해지고, 이 때문에, 이미 설명한 메카니즘에 의해, 내부 양자 효율(IQE)을 크게 할 수 있다.

[0547] 또한, 요철 구조(S)는, 도트 구조이면 볼록부 정상부폭($1cvf$) 및 볼록부 바닥부폭($1cvb$)의 제어가 용이해져, 비율($1cvf/1cct$) 및 비율($1cvb/1ccb$)을 동시에 만족시키는 것이 용이해지고, 이 때문에, 이미 설명한 메카니즘에 의해, 내부 양자 효율(IQE)을 크게 할 수 있다.

[0548] 볼록부 바닥부폭($1cvb$)과 간격(P)의 비율($1cvb/P$)로 표시되는 듀티는, 내부 양자 효율(IQE)을 향상시키는 관점에서, 0.03 이상 0.83 이하이면 바람직하다. 0.03 이상인 것에 의해, 반도체 결정층의 결정 모드를 흐트러뜨리는 효과가 커져, 내부 양자 효율(IQE)을 개선할 수 있다. 동일한 효과에서, 비율($1cvb/P$)은 0.17 이상인 것이 보다 바람직하고, 0.33 이상인 것이 가장 바람직하다. 한편, 0.83 이하인 것에 의해, 반도체 결정층의 화학 증착에서의 핵 생성 및 핵 성장을 양호하게 행하는 것이 가능해지고, 내부 양자 효율(IQE)을 높일 수 있다. 동일한 효과에서, 비율($1cvb/P$)은 0.73 이하가 보다 바람직하고, 0.6 이하인 것이 가장 바람직하다.

[0549] 또, 볼록부 바닥부 외접원 직경(ϕ_{out}) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이 상기 식(A)을 만족함으로써, 광학적 산란성을 효과적으로 발현하는 것이 가능하기 때문에, 바람직하다. 볼록부 바닥부 외접원 직경(ϕ_{out})이 흐트러짐을 갖는 것은, 듀티가 흐트러짐을 갖는 것을 의미한다.

[0550] 종횡비가 0.1 이상인 것에 의해, 요철 구조(S)에 의한 광학적 산란성에 의한 광 추출 효율(LEE)을 향상시킬 수 있다. 특히, 요철 구조(S)의 높이(H)의 흐트러짐, 및 상기 설명한 요철 구조(S)의 간격(P)의 흐트러짐에 의한 새로운 광학적 산란성에 의해 광 추출 효율(LEE)을 보다 향상시키는 관점에서, 0.3 이상이 바람직하고, 0.5 이상이 보다 바람직하고, 0.8 이상이 가장 바람직하다. 한편, 종횡비는 5 이하인 것에 의해, 전위 밀도를 저감시킬 수 있는 것 외에, 요철 구조(S)를 제작하는 시간을 짧게 할 수 있으며, 또한, 반도체 결정량을 저감시킬 수 있기 때문에 바람직하다. 동일한 효과에서, 2 이하가 보다 바람직하고, 1.5 이하가 가장 바람직하다.

[0551] 또, 높이(H)가 상기 식(A)을 만족하는 흐트러짐을 갖는 경우, 광학적 산란성이 효과적으로 높아지기 때문에 바람직하다. 이 경우, 동시에 종횡비도 흐트러짐을 갖게 된다. 또, 요철 구조(S)의 높이(H)의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 즉, 종횡비의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 예컨대, 중심 높이(H0), 최소 높이(H1), 최대 높이(H2)의 요철 구조(S)가 있고, 높이(H)가 상기 범위 내에서 규칙성 낮게 흐트러짐을 갖는 특이 구조를 포함하는 요철 구조(S)인 경우, 요철 구조(S)의 높이(H)의 흐트러짐의 규칙성을 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H)의 중간이 주기적으로 생기는 특이 구조를 포함하는 요철 구조의 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다. 또한, 예컨대, 높이(H1)의 접합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되는 경우, 상기 특이 부위가 비규칙적으로 산재하면, 요철 구조(S)의

높이(H)의 흐트러짐의 규칙성은 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되고, 상기 특이 부위가 규칙적으로 형성되는 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다.

[0552] 볼록부 바닥부 외접원 직경(ϕ_{out})과 볼록부 바닥부 내접원 직경(ϕ_{in})의 비율(ϕ_{out}/ϕ_{in})은, 볼록부 바닥부 윤곽(A)의 왜곡을 나타내는 척도이다. 상기 비율(ϕ_{out}/ϕ_{in})은, 1 이상 3 이하인 것이 바람직하다. 비율(ϕ_{out}/ϕ_{in})이 1인 경우, 볼록부 바닥부 윤곽(A)은 진원이 된다. 이 경우, 요철 구조(S)의 설계시에, 광학 시뮬레이션을 적합하게 작용시키는 것이 가능해지기 때문에, LED 소자의 설계가 용이해진다. 광 추출 효율(LEE)을 향상시키는 관점에서는, 비율(ϕ_{out}/ϕ_{in})은 1 초과이면 바람직하다. 한편, 비율(ϕ_{out}/ϕ_{in})이 3 이하인 것에 의해, 내부 양자 효율(IQE)을 향상시킬 수 있다. 비율(ϕ_{out}/ϕ_{in})이 큰 것은, 볼록부 바닥부의 직경이 진원으로부터 크게 휘어 있는 것을 의미한다. 즉, 상기 설명한, 볼록부 바닥부폭(1cvb) 및 오목부 바닥부폭(1ccb)이 측정하는 방향에 따라 변화하는 것을 의미한다. 특히 오목부 바닥부폭(1ccb)은, 반도체 결정층의 성장의 기준면으로서 중요하기 때문에, 상기 설명한 범위를 만족할 필요가 있다. 이 관점에서, 비율(ϕ_{out}/ϕ_{in})은 3 이하이면 바람직하고, 2 이하이면 보다 바람직하고, 1.5 이하인 것이 가장 바람직하다.

[0553] 또한, 볼록부 바닥부 외접원 직경(ϕ_{out})의 흐트러짐을, 상기 메카니즘에 의해 내부 양자 효율(IQE)을 유지한 상태에서, 광 추출 효율(LEE)의 향상에 적용하는 관점에서, 흐트러짐의 요인이 되고 있는 요철 구조(S)의 볼록부 바닥부 외접원 직경(ϕ_{out})에 대한 (표준편차/상가평균)은, 상기 가장 넓은 범위(0.025~0.8) 안에서, 0.03 이상 0.4 이하이면 바람직하다. 특히, 0.03 이상인 것에 의해, 광 추출 효율(LEE)에 대한 기여가 양호해지고, 0.4 이하인 것에 의해 내부 양자 효율(IQE)의 향상 유지에 대한 기여가 양호해진다. 동일한 관점에서, 0.04 이상이 바람직하고, 0.05 이상이 보다 바람직하고, 0.06 이상이 가장 바람직하다. 또한, 0.35 이하가 바람직하고, 0.25 이하가 보다 바람직하고, 0.15 이하가 가장 바람직하다.

[0554] 또한, 비율(ϕ_{out}/ϕ_{in})의 흐트러짐을, 상기 메카니즘에 의해 내부 양자 효율(IQE)을 유지한 상태에서, 광 추출 효율(LEE)의 향상에 적용하는 관점에서, 흐트러짐의 요인이 되고 있는 요철 구조의 비율(ϕ_{out}/ϕ_{in})에 대한 (표준편차/상가평균)은, 상기 가장 넓은 범위(0.025~0.8) 안에서, 0.03 이상 0.35 이하이면 바람직하다. 특히, 0.03 이상인 것에 의해, 광 추출 효율(LEE)에 대한 기여가 양호해지고, 0.35 이하인 것에 의해 내부 양자 효율(IQE) 향상 유지에 대한 기여가 양호해진다. 동일한 관점에서, 0.04 이상이 바람직하고, 0.05 이상이 보다 바람직하고, 0.06 이상이 가장 바람직하다. 또한, 0.25 이하가 바람직하고, 0.15 이하가 보다 바람직하고, 0.10 이하가 가장 바람직하다.

[0555] 상기 볼록부 바닥부 외접원 직경(ϕ_{out}) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이, 상기 범위를 만족하는 경우, 요철 구조(S)의 흐트러짐에 기초하는 새로운 광학적 산란성(광회절 혹은 광산란)의 발현 강도를 크게 할 수 있기 때문에 바람직하다. 즉, 내부 양자 효율(IQE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)을 크게 할 수 있다. 이것은, 요철 구조(S)의 흐트러짐에 의한 광학적 산란성을 강하게 하기 위해서는, 요철 구조(S)의 체적 변화가 중요하기 때문이다. 상기 설명한 요소가 흐트러짐을 가짐으로써 요철 구조(S)의 체적의 변화를 크게 하는 것이 가능해지고, 광회절 모드수의 증가 혹은 유효 매질 근사적 굴절률(Nem a)의 흐트러짐에 대응한 부위에서의 콘트라스트를 크게 할 수 있다. 즉, 광학적 산란성을 커져, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다.

[0556] 또한, 볼록부 바닥부 외접원 직경(ϕ_{out})과 상기 설명한 높이(H)가 상기 식(A)의 범위를 만족함으로써, 상기 설명한 요철 구조(S)의 체적 변화가 커져, 광 추출 효율(LEE)의 향상 정도가 보다 커지기 때문에 바람직하다. 동일한 효과에서, 볼록부 바닥부 외접원 직경(ϕ_{out}), 높이(H) 및 간격(P)이 상기 식(A)을 만족하면 바람직하고, 볼록부 바닥부 외접원 직경(ϕ_{out}), 높이(H), 간격(P) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이 상기 식(A)을 만족하면 보다 바람직하다.

[0557] 요철 구조(S)의 볼록부의 높이(H)는, 평균 간격(P)의 2배 이하이면 내부 양자 효율(IQE), 요철 구조(S)의 제작에 걸리는 시간, 사용하는 반도체 결정량의 관점에서 바람직하다. 특히, 높이(H)가 평균 간격(PS) 이하인 경우, 요철 구조(S)의 굴절률 분포가, 발광광으로부터 보아 적절해지기 때문에, 광 추출 효율(LEE)을 보다 향상시킬 수 있다. 이 관점에서, 요철 구조(S)의 높이(H)는, 평균 간격(PS)의 0.8배 이하가 보다 바람직하고, 0.6배 이하가 가장 바람직하다.

[0558] 또한, 높이(H)의 흐트러짐을, 상기 메카니즘에 의해 내부 양자 효율(IQE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)의 향상에 적용하는 관점에서, 흐트러짐의 요인이 되고 있는 요철 구조(S)의 높이(H)에 대한 (표준편

차/상가평균)은, 상기 가장 넓은 범위(0.025~0.8) 안에서, 0.03 이상 0.40 이하이면 바람직하다. 특히, 0.03 이상인 것에 의해, 광 추출 효율(LEE)에 대한 기여가 양호해지고, 0.40 이하인 것에 의해 내부 양자 효율(IQE) 향상 유지에 대한 기여가 양호해진다. 동일한 관점에서, 0.04 이상이 바람직하고, 0.05 이상이 보다 바람직하고, 0.12 이상이 가장 바람직하다. 또한, 0.35 이하가 바람직하고, 0.3 이하가 보다 바람직하고, 0.25 이하가 가장 바람직하다.

[0559] 상기 높이(H)가, 상기 범위를 만족하는 경우, 요철 구조(S)의 흐트러짐에 기초하는 새로운 광학적 산란성(광회절 혹은 광산란)의 발현 강도를 크게 할 수 있기 때문에 바람직하다. 즉, 내부 양자 효율(IQE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)을 크게 할 수 있다. 이것은, 요철 구조(S)의 흐트러짐에 의한 광학적 산란성을 강하게 하기 위해서는, 요철 구조(S)의 체적 변화가 중요하기 때문이다. 상기 설명한 요소가 흐트러짐을 가짐으로써 요철 구조(S)의 체적의 변화를 크게 하는 것이 가능해지고, 광회절 모드수의 증가 혹은 유효 매질 근사적 굴절률(Nema)의 흐트러짐에 대응한 부위에서의 콘트라스트를 크게 할 수 있다. 즉, 광학적 산란성을 커져, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 특히, 높이(H)와 간격(P)이 상기 식(A)을 만족함으로써, 광학적 산란성의 효과가 커져, 광 추출 효율(LEE)이 보다 향상되기 때문에 바람직하다. 동일한 원리로부터, 높이(H), 간격(P) 및 볼록부 바닥부 외접원 직경(ϕ_{out})이 상기 식(A)을 만족하면 보다 바람직하고, 높이(H), 간격(P), 볼록부 바닥부 외접원 직경(ϕ_{out}), 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이 상기 식(A)을 만족하면 보다 바람직하다.

[0560] 또, 높이(H)의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 예컨대, 중심 높이(H0), 최소 높이(H1), 최대 높이(H2)의 요철 구조(S)가 있고, 높이(H)가 상기 범위 내에서 규칙성 낮게 흐트러짐을 갖는 특이 구조를 포함하는 요철 구조(S)인 경우, 요철 구조(S)의 높이(H)의 흐트러짐의 규칙성은 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H)의 중감이 주기적으로 생기는 특이 구조를 포함하는 요철 구조(S)인 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다. 또한, 예컨대, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되는 경우, 상기 특이 부위가 비규칙적으로 산재하면, 요철 구조(S)의 높이(H)의 흐트러짐의 규칙성은 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되고, 상기 특이 부위가 규칙적으로 형성되는 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다.

[0561] 볼록부(705)의 측면의 경사 각도(θ)는, 상기 설명한 요철 구조(S)의 형상 파라미터로부터 결정된다. 특히, 볼록부(705)의 정상부로부터 바닥부를 향해 다단계로 경사 각도가 변화하면 바람직하다. 예컨대, 볼록부(705)의 측면이 위로 팽창된 변곡점이 하나인 곡선을 그리는 경우, 경사 각도는 2개가 된다. 이러한 다단계의 경사 각도를 가짐으로써, 요철 구조의 흐트러짐에 의한 광학적 산란성(광회절 또는 광산란)의 효과를 보다 강하게 하는 것이 가능해져, 광 추출 효율(LEE)을 향상시킬 수 있다. 또한, 광학 기판(IV)(710)과 반도체 결정층의 재질에 의해, 볼록부(705)의 측면의 경사 각도를, 상기 측면에 나오는 결정면으로부터 선정할 수도 있다. 이 경우, 반도체 결정층의 성장성이 양호해지기 때문에, 보다 내부 양자 효율(IQE)을 높게 할 수 있는 것으로 생각된다.

[0562] <요철 구조(L)>

[0563] 요철 구조(L)의 주된 기능은 광 추출 효율(LEE)의 향상이다. 그 때문에, 반도체 발광 소자의 발광광에 대하여, 효과적으로 광학적 산란성(광산란 혹은 광회절) 현상 또는 반사 현상을 발생하는 구조인 것이 바람직하고, 이하에 설명하는 요철 구조(L)를 채용할 수 있다.

[0564] 요철 구조(L)의 평균 간격(PL)은, 광학적 산란성(광회절 또는 광산란) 또는 반사를 효과적으로 발현시키는 관점에서, 1000 nm 이상 100 μm 이하인 것이 바람직하다. 특히, 광회절성을 보다 강하게 발현하고, 효과적으로 도파 모드를 흐트러뜨려 광 추출 효율(LEE)을 향상시키는 관점에서, 평균 간격(PL)은 1200 nm 이상인 것이 바람직하고, 1500 nm 이상인 것이 보다 바람직하고, 2000 nm 이상인 것이 가장 바람직하다. 한편, 상한치는 요철 구조(L)의 제조 시간, 반도체 결정층의 사용량의 관점에서 50 μm 이하인 것이 바람직하고, 20 μm 이하인 것이 보다 바람직하고, 10 μm 이하인 것이 가장 바람직하다.

[0565] 또한, 요철 구조(L)의 간격(P)에, 상기 설명한 흐트러짐을 가짐으로써, 요철 구조(L)에 의한 광 추출 효율(LEE)의 향상 원리가 광학적 산란성(광회절 또는 광산란)에 의한 경우, 광 추출 효율(LEE)의 향상 정도가 보다 증가하는 것으로 생각된다. 이것은, 요철 구조(L)에 의한 광 추출 효율(LEE)은, 도파 모드에 의해 다중 반사하는 발광광의 진행 방향을 변화시키는 것이 본질인 것에서 기인한다. 즉, 효과적으로 광 추출 효율(LEE)을 향상시키기 위해서는, 요철 구조(L)에 도달한 발광광을, 재차 도파 모드를 형성하지 않고 반도체 발광 소자의 외부로 추

출할 필요가 있다. 또한, 도파 모드가 흐트러진 발광광이 반도체 발광 소자로부터 외부로 출광하기까지의 반사하는 횟수를 감소시킬 필요가 있다. 요철 구조(L)가 흐트러짐을 가짐으로써, 요철 구조(L)에 의한 광회절 모드의 수가 증가하기 때문에, 발광광의 진행 방향의 다양성이 증가하는 것으로 생각된다. 이것은, 요철 구조(L)에 도달한 발광광이 다시 도파 모드를 형성할 확률이 저감되는 것을 의미하기 때문에, 제1 반도체층(730), 발광 반도체층(740) 및 제2 반도체층(750)에서의 발광광의 흡수에 의한 감쇠를 억제할 수 있는 것으로 생각된다. 이상의 관점에서, 요철 구조(L)의 간격(P)에 대한 (표준편차/상가평균)은, 상기 가장 넓은 범위(0.025 이상 0.8 이하) 안에서, 0.03 이상 0.5 이하이면 바람직하다. 특히, 0.03 이상인 것에 의해, 광 추출 효율(LEE)에 대한 기여가 양호해지고, 0.4 이하인 것에 의해 내부 양자 효율(IQE)의 향상을 유지하는 효과가 커진다. 동일한 관점에서, 0.035 이상이 바람직하고, 0.04 이상이 보다 바람직하다. 또한, 0.35 이하가 바람직하고, 0.25 이하가 보다 바람직하고, 0.15 이하가 가장 바람직하다.

[0566] 또, 요철 구조(L)의 간격(P)의 흐트러짐은, 상기 설명한 요철 구조(S)의 간격(P)의 흐트러짐과 마찬가지로 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다.

[0567] 요철 구조(L)의 배열은, 광 추출 효율(LEE)을 향상시키는 관점에서는 육방 배열, 준육방 배열, 준사방 배열, 사방 배열, 또는 이들이 조합된 배열, 혹은 규칙성이 낮은 배열을 채용할 수 있다. 특히, 요철 구조(L)에 의해서도 내부 양자 효율(IQE)을 향상시키는 관점에서, 육방 배열이면 바람직하다. 육방 배열에 의해 형성되는 복수의 볼록부로부터, 부분적으로 볼록부를 속아낸 배열도 채용할 수 있다. 이러한 배열을 채용함으로써, 반도체 발광 소자의 순전위의 증가를 억제할 수 있다. 예컨대, 육방 격자의 격자점 상에 볼록부가 형성되는 상태에서, 육방 격자의 중심점에 볼록부가 없는 단위를 최밀 충전한 배열을 들 수 있다.

[0568] 요철 구조(L)의 볼록부 정상부폭(1cvt)은, 요철 구조(L)의 재질에 상관없이, 요철 구조(L)의 볼록부(703)에 요철 구조(S)가 형성되는 경우이면, 특별히 한정되지 않는다. 이것은, 요철 구조(L)와 기판 본체(702)의 재질이 상이한 경우, 기판 본체(702)의 노출되는 면으로부터 제1 반도체층(730)이 성장하기 때문이다. 한편, 요철 구조(L)와 기판 본체(702)의 재질이 동일한 경우, 요철 구조(L)의 볼록부(703)의 정상부로부터 발생하는 전위를, 요철 구조(S)에 의해 저감시키는 것이 가능하기 때문이다. 요철 구조(L)와 기판 본체(702)의 재질이 동일한 경우, 요철 구조(S)의 요철 구조(L)에 대한 배치에 상관없이, 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 향상시키는 관점에서, 요철 구조(L)의 볼록부 정상부폭(1cvt)과 오목부 개구폭(1cct)의 비율(1cvt/1cct)은, 작을수록 바람직하고, 실질적으로 0이면 가장 바람직하다. 또, $1cvt/1cct=0$ 이란, $1cvt=0$ nm인 것을 의미한다. 그러나, 예컨대, 주사형 전자 현미경에 의해 $1cvt$ 를 측정한 경우에도, 0 nm는 정확하게는 계측할 수 없다. 따라서, 여기서의 $1cvt$ 는 측정 분해능 이하의 경우 모두를 포함하는 것으로 한다. 비율($1cvt/1cct$)이 3 이하이면, 반도체 결정층의 성막성을 양호하게 유지할 수 있다. 이것은, 요철 구조(L)의 볼록부(703)의 정상부로부터 성장하는 반도체 결정량을 저감시킬 수 있는 것에 의한다. 또한, ($1cvt/1cct$)가 1 이하인 것에 의해, 광 추출 효율(LEE)을 향상시킬 수 있다. 이것은 광학 기판(IV)(710)과 반도체 결정층에 의해 만들어지는 요철 구조(L)의 굴절률 분포가, 발광광으로부터 보아 적절해지기 때문이다. 상기 설명한 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 함께 크게 향상시키는 관점에서, ($1cvt/1cct$)는, 0.4 이하가 바람직하고, 0.2 이하가 보다 바람직하고, 0.15 이하가 더 옥 바람직하다.

[0569] 또한, 요철 구조(L)와 기판 본체(702)의 재질이 동일한 경우, 요철 구조(L)의 오목부(704)의 바닥부가 평탄면을 가지면, 내부 양자 효율(IQE)을 향상시킴과 동시에, 반도체 결정 성막 장치 사이의 차를 작게 할 수 있기 때문에 바람직하다. LED 소자에 있어서 내부 양자 효율(IQE)을 향상시키기 위해서는, 반도체 결정층 내부의 전위를 분산화하고, 국소적 및 거시적인 전위 밀도를 감소시킬 필요가 있다. 여기서, 이들의 물리 현상의 초기 조건은, 반도체 결정층을 화학 증착(CVD)에 의해 성막할 때의 핵 생성 및 핵 성장이다. 요철 구조(L)의 오목부(704)의 바닥부에 평탄면을 가짐으로써, 핵 생성을 적합하게 발생시키는 것이 가능해지기 때문에, 반도체 결정층의 성장이 안정화된다. 그 결과, 내부 양자 효율(IQE)을 보다 크게 할 수 있다. 이상의 관점에서, 요철 구조(S)의 볼록부 바닥부폭(1cvb)과 오목부 바닥부폭(1ccb)의 비율($1cvb/1ccb$)은, 5 이하이면 바람직하다. 특히, 요철 구조(S)의 오목부(704)의 바닥부를 기준면으로 한 반도체 결정층의 성장을 보다 촉진하는 관점에서, ($1cvb/1ccb$)는 2 이하가 보다 바람직하고, 1 이하가 가장 바람직하다.

[0570] 한편, 요철 구조(L)와 기판 본체(702)의 재질이 상이한 경우, 요철 구조(L)는 기판 본체(702) 상에 부분적으로 형성되는, 즉 기판 본체(702)에 노출되는 면이 있음으로써, 제1 반도체층(730)의 성장이 실현된다. 따라서, 요철 구조(L)와 기판 본체(702)의 재질이 상이한 경우의 요철 구조(L)는, 기판 본체(702) 상에 형성된 복수의 볼록부와 볼록부가 형성되지 않는 노출된 기판 본체(702)로 구성된다. 예컨대, 사파이어, SiC, 질화물 반도체, Si

또는 스피넬을 기판 본체(702)로 했을 때에, SiO_2 로 구성되는 볼록부(703)를 형성할 수 있다. 즉, 기판 본체(702)와 SiO_2 에 의해 요철 구조(L)를 구성한다.

[0571] 또한, 볼록부 정상부폭(1cvt)은 볼록부 바닥부폭(1cvb)보다 작은 형상이면, 상기 설명한 비율($1\text{cvt}/1\text{cct}$) 및 비율($1\text{cvb}/1\text{ccb}$)을 동시에 만족하는 것이 용이해지고, 이 때문에, 이미 설명한 메카니즘에 의해, 내부 양자 효율(IQE)을 크게 할 수 있다. 또한, 볼록부 정상부폭(1cvt)이 볼록부 바닥부폭(1cvb)보다 작은 구조인 경우, 반도체 결정층의 가로 방향 성장을 효과적으로 발현시킬 수 있기 때문에, 전위 밀도의 저감 효과가 한층 더 높아져, 내부 양자 효율(IQE)의 향상 정도가 커진다.

[0572] 또한, 요철 구조(L)는, 도트 구조이면 볼록부 정상부폭(1cvt) 및 볼록부 바닥부폭(1cvb)의 제어가 용이해져, 비율($1\text{cvt}/1\text{cct}$) 및 비율($1\text{cvb}/1\text{ccb}$)을 동시에 만족하는 것이 용이해지고, 이 때문에, 이미 설명한 메카니즘에 의해, 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 크게 할 수 있다.

[0573] 볼록부 바닥부폭(1cvb)과 간격(P)의 비율($1\text{cvb}/P$)로 표시되는 듀티는, 내부 양자 효율(IQE)을 향상시키는 관점에서, 0.03 이상 0.83 이하이면 바람직하다. 0.03 이상인 것에 의해, 반도체 결정층의 성장 안정성이 커지고, 반도체 결정층의 가로 방향 성장의 효과가 커진다. 동일한 효과에서, 비율($1\text{cvb}/P$)은 0.17 이상인 것이 보다 바람직하고, 0.33 이상인 것이 가장 바람직하다. 한편, 0.83 이하인 것에 의해, 반도체 결정층의 화학 증착에서의 핵 생성 및 핵 성장을 양호하게 행하는 것이 가능해지고, 내부 양자 효율(IQE)을 높일 수 있다. 동일한 효과에서, 비율($1\text{cvb}/P$)은 0.73 이하가 보다 바람직하고, 0.6 이하인 것이 가장 바람직하다.

[0574] 또, 볼록부 바닥부 외접원 직경(ϕ_{out}) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이 상기 식(A)을 만족함으로써, 광학적 산란성을 효과적으로 발현하는 것이 가능하기 때문에, 광 추출 효율(LEE)을 효과적으로 크게 할 수 있다. 볼록부 바닥부 외접원 직경(ϕ_{out})이 흐트러짐을 갖는 것은, 듀티가 흐트러짐을 갖는 것을 의미한다.

[0575] 종횡비가 0.1 이상인 것에 의해, 요철 구조(L)에 의한 광학적 산란성에 의한 광 추출 효율(LEE)을 향상시킬 수 있다. 특히, 요철 구조(L)의 높이(H)의 흐트러짐, 및 상기 설명한 요철 구조(L)의 간격(PL)의 흐트러짐에 의한 새로운 광학적 산란성에 의해 광 추출 효율(LEE)을 보다 향상시키는 관점에서, 0.3 이상이 바람직하고, 0.5 이상이 보다 바람직하고, 0.8 이상이 가장 바람직하다. 한편, 종횡비는 5 이하인 것에 의해, 요철 구조(L)를 제작하는 시간을 짧게 할 수 있으며, 또한, 반도체 결정량을 저감시킬 수 있기 때문에 바람직하다. 동일한 효과에서, 2 이하가 보다 바람직하고, 1.5 이하가 가장 바람직하다.

[0576] 또, 높이(H)가 상기 식(A)을 만족하는 흐트러짐을 갖는 경우, 상기 요철 구조(S)에 있어서 설명한 것과 동일하게 광학적 산란성이 효과적으로 높아지기 때문에 바람직하다. 이 경우, 동시에 종횡비도 흐트러짐을 갖게 된다. 또, 요철 구조(L)의 높이(H)의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 즉, 종횡비의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 예컨대, 중심 높이(H0), 최소 높이(H1), 최대 높이(H2)의 요철 구조(L)가 있고, 높이(H)가 상기 범위 내에서 규칙성 낮게 흐트러짐을 갖는 특이 구조를 포함하는 요철 구조(L)인 경우, 요철 구조(L)의 높이(H)의 흐트러짐의 규칙성을 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H)의 중감이 주기적으로 생기는 특이 구조를 포함하는 요철 구조(L)인 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다. 또한, 예컨대, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되는 경우, 상기 특이 부위가 비규칙적으로 산재하면, 요철 구조(L)의 높이(H)의 흐트러짐의 규칙성을 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되고, 상기 특이 부위가 규칙적으로 형성되는 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다.

[0577] 볼록부 바닥부 외접원 직경(ϕ_{out})과 볼록부 바닥부 내접원 직경(ϕ_{in})의 비율(ϕ_{out}/ϕ_{in})은, 볼록부 바닥부 윤곽(A)의 왜곡을 나타내는 척도이다. 상기 비율(ϕ_{out}/ϕ_{in})은, 1 이상 10 이하인 것이 바람직하다. 비율(ϕ_{out}/ϕ_{in})이 1인 경우, 볼록부 바닥부 윤곽(A)은 진원이 된다. 이 경우, 요철 구조(L)의 설계시에, 광학 시뮬레이션을 적합하게 작용시키는 것이 가능해지기 때문에, LED 소자의 설계가 용이해진다. 광 추출 효율(LEE)을 향상시키는 관점에서는, 비율(ϕ_{out}/ϕ_{in})은 1 초과이면 바람직하다. 한편, 비율(ϕ_{out}/ϕ_{in})이 10 이하인 것에 의해, 내부 양자 효율(IQE)을 향상시킬 수 있다. 비율(ϕ_{out}/ϕ_{in})이 큰 것은, 볼록부(703)의 바닥부의 직경이 진원으로부터 크게 휘어 있는 것을 의미한다. 즉, 상기 설명한, 볼록부 바닥부폭(1cvb) 및 오목부 바닥부폭(1ccb)이 측정하는 방향에 따라 변화하는 것을 의미한다. 특히 오목부 바닥부폭(1ccb)은, 반도체 결정층의 성장

의 기준면으로서 중요하기 때문에, 상기 설명한 범위를 만족할 필요가 있다. 이 관점에서, 비율(ϕ_{out}/ϕ_{in})은 5 이하이면 바람직하고, 3 이하이면 보다 바람직하고, 2 이하인 것이 가장 바람직하다.

[0578] 또한, 볼록부 바닥부 외접원 직경(ϕ_{out})의 흐트러짐을, 상기 메카니즘에 의해 내부 양자 효율(IQE)을 유지한 상태에서, 광 추출 효율(LEE)의 향상에 적용하는 관점에서, 흐트러짐의 요인이 되고 있는 요철 구조(L)의 볼록부 바닥부 외접원 직경(ϕ_{out})에 대한 (표준편차/상가평균)은, 상기 요철 구조(S)에서 설명한 범위를 만족할 수 있다.

[0579] 또한, 비율(ϕ_{out}/ϕ_{in})의 흐트러짐을, 상기 메카니즘에 의해 내부 양자 효율(IQE)을 유지한 상태에서, 광 추출 효율(LEE)의 향상에 적용하는 관점에서, 흐트러짐의 요인이 되고 있는 요철 구조(L)의 비율(ϕ_{out}/ϕ_{in})에 대한 (표준편차/상가평균)은, 상기 요철 구조(S)에서 설명한 범위를 만족할 수 있다.

[0580] 상기 볼록부 바닥부 외접원 직경(ϕ_{out}) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이, 상기 범위를 만족하는 경우, 요철 구조(L)의 흐트러짐에 기초하는 새로운 광학적 산란성(광회절 혹은 광산란)의 발현 강도를 크게 할 수 있기 때문에 바람직하다. 이것은, 요철 구조(L)의 흐트러짐에 의한 광학적 산란성을 강하게 하기 위해서는, 요철 구조(L)의 체적 변화가 중요하기 때문이다. 상기 설명한 요소가 흐트러짐을 가짐으로써 요철 구조(L)의 체적의 변화를 크게 하는 것이 가능해지고, 광회절 모드수의 증가를 크게 할 수 있다. 즉, 광학적 산란성은 커져, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다.

[0581] 또한, 볼록부 바닥부 외접원 직경(ϕ_{out})과 상기 설명한 높이(H)가 상기 식(A)의 범위를 만족함으로써, 상기 설명한 요철 구조(L)의 체적 변화가 커져, 광 추출 효율(LEE)의 향상 정도가 보다 커지기 때문에 바람직하다. 동일한 효과에서, 볼록부 바닥부 외접원 직경(ϕ_{out}), 높이(H) 및 간격(P)이 상기 식(A)을 만족하면 바람직하고, 볼록부 바닥부 외접원 직경(ϕ_{out}), 높이(H), 간격(P) 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이 상기 식(A)을 만족하면 보다 바람직하다.

[0582] 요철 구조(L)의 볼록부(703)의 높이(H)는, 평균 간격(P)의 2배 이하이면, 요철 구조(L)의 제작에 걸리는 시간, 사용하는 반도체 결정량의 관점에서 바람직하다. 특히, 평균 간격(PL) 이하의 경우, 요철 구조(L)의 굴절률 분포가, 발광광으로부터 보아 적절해지기 때문에, 광 추출 효율(LEE)을 보다 향상시킬 수 있다. 이 관점에서, 요철 구조(L)의 높이(H)는, 평균 간격(P)의 0.8배 이하가 보다 바람직하고, 0.6배 이하가 가장 바람직하다.

[0583] 또한, 높이(H)의 흐트러짐을, 상기 메카니즘에 의해 내부 양자 효율(IQE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)의 향상에 적용하는 관점에서, 흐트러짐의 요인이 되고 있는 요철 구조(L)의 높이(H)에 대한 (표준편차/상가평균)은, 상기 요철 구조(S)에서 설명한 범위를 만족할 수 있다.

[0584] 상기 높이(H)가, 상기 범위를 만족하는 경우, 요철 구조(L)의 흐트러짐에 기초하는 새로운 광학적 산란성(광회절 혹은 광산란)의 발현 강도를 크게 할 수 있기 때문에 바람직하다. 이것은, 요철 구조(L)의 흐트러짐에 의한 광학적 산란성을 강하게 하기 위해서는, 요철 구조(L)의 체적 변화가 중요하기 때문이다. 상기 설명한 요소가 흐트러짐을 가짐으로써 요철 구조(L)의 체적의 변화를 크게 하는 것이 가능해지고, 광회절 모드수를 크게 할 수 있다. 즉, 광학적 산란성은 커져, 광 추출 효율(LEE)을 향상시키는 것이 가능해진다. 특히, 높이(H)와 간격(P)이 상기 식(A)을 만족함으로써, 광학적 산란성의 효과가 커져, 광 추출 효율(LEE)이 보다 향상되기 때문에 바람직하다. 동일한 원리로부터, 높이(H), 간격(P) 및 볼록부 바닥부 외접원 직경(ϕ_{out})이 상기 식(A)을 만족하면 보다 바람직하고, 높이(H), 간격(P), 볼록부 바닥부 외접원 직경(ϕ_{out}), 및 볼록부 바닥부 외접원 직경(ϕ_{out})/볼록부 바닥부 내접원 직경(ϕ_{in})이 상기 식(A)을 만족하면 보다 바람직하다.

[0585] 또, 높이(H)의 흐트러짐은, 높은 규칙성을 가져도 좋고 규칙성이 낮아도 좋다. 예컨대, 중심 높이(H0), 최소 높이(H1), 최대 높이(H2)의 요철 구조(L)가 있고, 높이(H)가 상기 범위 내에서 규칙성 낮게 흐트러짐을 갖는 특이 구조를 포함하는 요철 구조(L)인 경우, 요철 구조(L)의 높이(H)의 흐트러짐의 규칙성은 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H)의 중감이 주기적으로 생기는 특이 구조를 포함하는 요철 구조(L)인 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다. 또한, 예컨대, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되는 경우, 상기 특이 부위가 비규칙적으로 산재하면, 요철 구조(L)의 높이(H)의 흐트러짐의 규칙성은 저하되고, 새로운 광학적 산란성으로서 광산란을 발현할 수 있다. 한편, 높이(H1)의 집합인 기본 구조 중에 국소적으로 높이(H2)의 특이 부위가 배치되고, 상기 특이 부위가 규칙적으로 형성되는 경우, 높이(H)의 흐트러짐은 높은 규칙성을 갖게 되고, 새로운 광학적 산란성으로서 광회절을 발현할 수 있다.

[0586] 볼록부(703)의 측면의 경사 각도(θ)는, 상기 설명한 요철 구조(L)의 형상 파라미터로부터 결정된다. 특히, 볼

복부(703)의 정상부로부터 바닥부를 향해 다단계로 경사 각도가 변화하면 바람직하다. 예컨대, 볼록부(703)의 측면이 위로 팽창된 변곡점이 하나인 곡선을 그리는 경우, 경사 각도는 2개가 된다. 이러한 다단계의 경사 각도를 가짐으로써, 요철 구조(L)의 흐트러짐에 의한 광학적 산란성(광회절 또는 광산란)의 효과를 보다 강하게 하는 것이 가능해져, 광 추출 효율(LEE)을 향상시킬 수 있다. 또한, 광학 기판(IV)(710)과 반도체 결정층의 재질에 의해, 볼록부(703)의 측면의 경사 각도를, 상기 측면에 나오는 결정면으로부터 선정할 수도 있다. 이 경우, 반도체 결정층의 성장성이 양호해지기 때문에, 보다 내부 양자 효율(IQE)을 높게 할 수 있는 것으로 생각된다.

[0587] 도 32의 C는, 제4 실시형태에 관련된 광학 기판(IV)의 다른 예를 도시한 단면 모식도이다. 도 32의 C에 도시한 바와 같이, 광학 기판(IV)(710)의 표면에 구조밀도가 높은 요철 구조(S)가 형성되고, 요철 구조(S)의 표면의 적어도 일부 상에 체적 변화가 큰 요철 구조(L)가 형성된다. 보다 구체적으로는, 광학 기판(IV)(710)의 기판 본체(702)의 주면에, 복수의 볼록부(705) 및 오목부(706)로 구성된 요철 구조(S)가 형성되고, 또한 요철 구조(S)의 표면이 일부 노출되도록 서로 이격되어 복수의 볼록부(703)가 형성되어, 요철 구조(L)를 구성하고 있다.

[0588] 이러한 구성에 의해, 요철 구조(L)를 구성하는 볼록부(703) 사이에 노출되는 요철 구조(S)에 의해 내부 양자 효율(IQE)을 향상시키는 것이 가능해지고, 요철 구조(L)에 의한 광학적 산란성(광회절 또는 광산란)에 의해 광 추출 효율(LEE)을 향상시킬 수 있다.

[0589] 도 32의 C에 도시한 바와 같이, 요철 구조(S)의 표면의 일부에 요철 구조(L)가 형성됨으로써 내부 양자 효율(IQE)을 향상시키며, 또한, 광 추출 효율(LEE)을 향상시킬 수 있다. 이것은, 요철 구조(S)에 의해 반도체 결정층 내부의 전위를 분산화하고 저감시킬 수 있으며, 또한, 요철 구조(L)에 의한 광학적 산란성에 의해 도파 모드를 흐트러뜨릴 수 있기 때문이다.

[0590] 요철 구조(L)의 재질과 기판 본체(702)의 재질이 상이한 경우, 요철 구조(L)는, 원반형이나 n 각기둥($n \geq 3$)형과 같은, 볼록부 정상부폭(1cvt)과 볼록부 바닥부폭(1cvb)이 실질적으로 동일한 구조여도 좋다. 특히, 제1 반도체 층(730) 내에 발생하는 크랙을 억제하는 관점에서, 요철 구조(L)의 볼록부 정상부폭(1cvt)은 요철 구조(L)의 볼록부 바닥부폭(1cvb)보다 작은 구조이면 바람직하다.

[0591] 한편, 요철 구조(L)와 기판 본체(702)의 재질이 동일한 경우, 요철 구조(L)의 볼록부(703)의 정상부로부터 발생하는 전위를 억제하기 위해, 요철 구조(L)의 볼록부(703)의 정상부는 그 바닥부보다 작은 구조이면 바람직하다. 특히, 요철 구조(L)의 볼록부(703)의 정상부가 그 측면부와 연속하여 이어지는 구조, 바꾸어 말하면 볼록부 정상부폭(1cvt)이 0에 접근하는 구조이면 바람직하다.

[0592] 또한, 요철 구조(L)에 의해서도 내부 양자 효율(IQE)을 보다 향상시키는 관점에서, 요철 구조(L)는 복수의 볼록부(703)로 구성되는 도트 구조이면 바람직하다. 이것은, 볼록부(703) 사이에 형성되는 오목부(704)로부터 성장하는 반도체 결정층 내부의 전위를, 가로 방향 성장에 의해 저감시킬 수 있기 때문이다. 동일한 효과에서, 요철 구조(L)의 볼록부 정상부폭(1cvt)은 볼록부 바닥부폭(1cvb)보다 작으면 바람직하다.

[0593] 한편, 내부 양자 효율(IQE)을 보다 향상시키는 관점에서, 요철 구조(S)는, 복수의 볼록부(705)로 구성되는 도트 구조이며, 또한, 요철 구조(S)의 오목부(706)의 바닥부는 평탄면을 갖는 것이 바람직하다. 또한, 요철 구조(S)의 볼록부 정상부폭(1cvt)이 볼록부 바닥부폭(1cvb)보다 작은 구조이면, 전위 분산화가 보다 촉진되기 때문에 바람직하다. 가장 바람직하게는, 볼록부 정상부폭(1cvt)이 0에 접근하는 상태이고, 볼록부(705)의 정상부와 측면부가 연속하는 구조이다. 이 평탄면의 크기는 30 nm 이상인 것이 바람직하다. 여기서 평탄면의 크기란, 서로 가장 근접하는 볼록부(705)에 있어서, 각각의 볼록부(705)의 바닥부 외연부 사이의 최단 거리로서 정의한다. 30 nm 이상인 것에 의해, 반도체 결정층의 초기 성장성을 양호하게 유지할 수 있기 때문에, 내부 양자 효율(IQE) 개선의 효과가 커진다. 동일한 관점에서, 평탄면의 크기는 60 nm 이상인 것이 보다 바람직하고, 80 nm 이상인 것이 가장 바람직하다.

[0594] 이상 설명한 바와 같이, 요철 구조(S)의 주된 기능은 내부 양자 효율(IQE)의 개선이다. 이 때문에, 요철 구조(S)의 재질은, 광학 기판(IV)(710)을 구성하는 재질이면 바람직하다. 한편, 요철 구조(L)의 주된 기능은 광 추출 효율(LEE)의 개선이다. 이 때문에, 요철 구조(L)의 재질은, 광학 기판(IV)(710)과 동일해도 좋고 상이해도 좋다.

[0595] 이상 설명한 도 32의 C에 도시한 요철 구조면(720)에 의해 내부 양자 효율(IQE) 및 광 추출 효율(LEE)을 함께 향상시키기 위한 요철 구조(L) 및 요철 구조(S)의 배열은, 이하의 배열이나 형상을 만족하는 것이 특히 바람직하다.

- [0596] <요철 구조(S)>
- [0597] 요철 구조(S)의 주된 기능은 내부 양자 효율(IQE)의 향상이다. 그 때문에, 상기 도 45의 A~도 45의 C를 참조하여 설명한 요철 구조(S)의 배열이나 형상을 동일한 효과로부터 채용할 수 있다.
- [0598] <요철 구조(L)>
- [0599] 요철 구조(L)의 주된 기능은 광 추출 효율(LEE)의 향상이다. 그 때문에, 상기 도 45의 A~도 45의 C를 참조하여 설명한 요철 구조(L)의 배열이나 형상을 동일한 효과로부터 채용할 수 있다.
- [0600] 계속해서, 제4 실시형태에 관련된 광학 기판을 반도체 발광 소자(LED)에 적용하는 경우에 관해 설명한다. 본 실시형태에 관련된 광학 기판은, 요철 구조면(720)이 요철 구조(L) 및 요철 구조(S)로 구성됨으로써, 크게 2가지 효과를 발현한다.
- [0601] (1) 내부 양자 효율(IQE)의 향상
- [0602] 미소한 요철 구조(S)에 의해, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해진다. 이에 따라, 반도체 결정층과 광학 기판의 격자 부정합에 의해 발생하는 전위를, 요철 구조(S)의 근방에서 소실시키는 것이 가능해진다. 즉, 반도체 결정층 내부의 전위는 요철 구조(S)에 따라 분산됨과 동시에, 전위 밀도가 감소한다. 이에 따라, 내부 양자 효율(IQE)이 향상되는 것으로 생각된다.
- [0603] (2) 광 추출 효율(LEE)의 향상
- [0604] 체적 변화가 큰 요철 구조(L)에 의해, 반도체 결정층 내부에 만들어지는 발광광의 도파 모드를, 광학적 산란성(광회절 혹은 광산란)에 의해 타파할 수 있다. 이것은, 도파 모드에 의해 소정의 진행 방향으로밖에 진행할 수 없는 발광광의 진행 방향을 변화시키는 것을 의미한다. 즉, 발광층으로부터 출광한 광은, 요철 구조(L)에서 기인하는 광학적 산란성에 의해, 소자 외부로 추출된다.
- [0605] 도 32의 C 및 도 45의 A~도 45의 C를 참조하여 설명한 바와 같이, 요철 구조면(720)이 요철 구조(L) 및 요철 구조(S)로 구성됨으로써, 이상 (1) 및 (2)의 효과를 동시에 발현할 수 있다. 즉, 내부 양자 효율(IQE)의 향상을 실현하고, 내부 양자 효율(IQE)의 향상을 유지한 상태에서, 광 추출 효율(LEE)을 크게 할 수 있다.
- [0606] 즉, 발광하는 효율 자체를 향상시키며, 또한, 발광한 광을 효과적으로 LED 외부로 추출하는 것이 가능해진다. 이 때문에, 제4 실시형태에 관련된 광학 기판(IV)(710)을 사용하여 제조된 LED 소자는, 발열량이 작아진다. 발열량이 작아지는 것은, LED 소자의 장기 안정성을 향상시킬 뿐만 아니라, 방열 대책에 관련된 부하(예컨대, 방열 부재를 과대하게 형성하는 것)를 저감시킬 수 있는 것을 의미한다.
- [0607] 제4 실시형태에 관련된 광학 기판(IV)(710)에 있어서는, 기판 본체(702)의 재질은, 제1 실시형태에 관련된 광학 기판(I)(1), 제2 실시형태에 관련된 광학 기판(II)(2), 혹은 제3 실시형태에 관련된 광학 기판(III)과 동일한 것을 채용할 수 있다.
- [0608] 광학 기판(IV)(710)은, 적어도 제1 반도체층(730)을 적층한 후의 공정에서 제거해도 좋다. 광학 기판(IV)(710)을 제거함으로써, 도파 모드의 흐트러뜨림 효과가 커지기 때문에, 광 추출 효율(LEE)이 크게 향상된다. 이 경우, 반도체 발광 소자의 발광광의 출광면은, 발광 반도체층(740)으로부터 보아 제1 반도체층(730)측이면 바람직하다.
- [0609] 기판 본체(702)와 요철 구조의 재질이 상이한 경우의 요철 구조를 구성하는 재료로는, 예컨대, 상기 설명한 기판 본체(702)의 재질이나, SiO_2 등을 사용할 수 있다.
- [0610] 다음으로, 제4 실시형태에 관련된 광학 기판(IV)을 적용한 반도체 발광 소자에 관해 설명한다.
- [0611] 제4 실시형태에 관련된 반도체 발광 소자에 있어서는, 상술한 광학 기판(IV)(710)를 적어도 하나 이상을 구성에 포함한다. 광학 기판(IV)(710)를 구성에 넣음으로써, 내부 양자 효율(IQE)의 향상 및 광 추출 효율(LEE)의 향상을 도모할 수 있다.
- [0612] 제4 실시형태에 관련된 반도체 발광 소자는, 예컨대, 요철 구조면(720) 상에, 적어도 2층 이상의 반도체층과 발광 반도체층을 적층하여 구성되는 적층 반도체층을 갖는다.
- [0613] 제4 실시형태에 관련된 반도체 발광 소자에 있어서, n형 반도체층으로는, 제1 실시형태에 관련된 광학 기판(I)(1), 제2 실시형태에 관련된 광학 기판(II)(2), 혹은 제3 실시형태에 관련된 광학 기판(III)을 사용한 반도체층을 갖는다.

체 발광 소자의 n형 반도체층을 채용할 수 있다.

[0614] 발광 반도체층(740)으로는, LED로서 발광 특성을 갖는 것이면, 특별히 한정되지 않고, 제1 실시형태에 관련된 광학 기판(I)(1), 제2 실시형태에 관련된 광학 기판(II)(2), 혹은 제3 실시형태에 관련된 광학 기판(III)을 사용한 반도체 발광 소자의 발광 반도체층을 채용할 수 있다.

[0615] 또한, p형 반도체층의 재질은, LED에 알맞은 p형 반도체층으로서 사용할 수 있는 것이면, 특별히 제한은 없다. 예컨대, 제1 실시형태에 관련된 광학 기판(I)(1), 제2 실시형태에 관련된 광학 기판(II)(2), 혹은 제3 실시형태에 관련된 광학 기판(III)을 사용한 반도체 발광 소자의 p형 반도체층을 채용할 수 있다.

[0616] 투명 도전막(760)의 재질은, LED에 알맞은 투명 도전막으로서 사용할 수 있는 것이면, 특별히 제한은 없다. 예컨대, 제1 실시형태에 관련된 광학 기판(I)(1), 제2 실시형태에 관련된 광학 기판(II)(2), 혹은 제3 실시형태에 관련된 광학 기판(III)을 사용한 반도체 발광 소자의 투명 도전막을 채용할 수 있다.

[0617] 이들 적층 반도체층(n형 반도체층, 발광 반도체층, 및 p형 반도체층)은, 광학 기판(IV)(710) 표면에 공지된 기술에 의해 제작할 수 있다. 예컨대, 제작 방법으로는, 유기 금속 기상 성장법(MOCVD), 하이드라이드 기상 성장법(HVPE), 및, 분자선 에피택셜 성장법(MBE)을 적용할 수 있다.

[0618] 상기 설명한 반도체 발광 소자(830)에서의 요철 구조(801)~요철 구조(808)에 관해 설명한다. 우선, 요철 구조(801)를 구성하는 요철 구조의 외형 및 배열은, 상기 설명한 요철 구조면(720)을 구성하는 요철 구조의 외형 및 배열을 채용할 수 있다. 요철 구조(801)에 의해, 광학 기판(IV)(710)의 발광 반도체층(740)과는 반대의 면에서 반사하는 발광광을 추출하는 경우, 광학 현상으로서, 유효 매질 근사, 광회절, 광산란의 어느 것이나 채용할 수 있다. 발광광의 파장을 λ 로 했을 때에 요철 구조(801)의 평균 간격(P)이, 대략 $P/\lambda \leq 0.5$ 를 만족하는 경우에 유효 매질 근사로서 취급할 수 있다. 이 경우, 임계각을 없앨 수 없다. 그러나, 요철 구조면(720)에 의해 출광 특성을 제어하여 수직에 가깝게 발광광을 기립시킨 경우, 광 추출 효율(LEE)은 크게 향상된다. 한편, 광회절이나 광산란을 이용하면, 도파 모드를 흐트러뜨리는 효과가 크기 때문에 바람직하다. 특히, 요철 구조(801)로는, 광학적 산란성(광회절 또는 광산란)을 이용하면 보다 바람직하다. 이상으로부터, 요철 구조(801)의 평균 간격(Pave)은, 200 nm 이상 50 μm 이하이면 바람직하고, 450 nm 이상 10 μm 이하이면 보다 바람직하고, 800 nm 이상 5 μm 이하이면 가장 바람직하다.

[0619] 요철 구조(802)~요철 구조(808)로는, 상기 설명한 요철 구조면(720)을 구성하는 요철 구조의 형상, 배열, 크기 등을 채용할 수 있고, 이에 따라 요철 구조에 따른 효과(전자 주입 효율(EIE)의 향상, 광 추출 효율(LEE)의 향상, 반도체 발광 소자의 대면적화, 전극 박리의 억제, 배선 박리의 억제)를 발현할 수 있다.

[0620] 이상 설명한 제4 광학 기판(IV)(710)에 있어서는, 광학 기판의 표면의 일부 또는 전면에 상기 설명한 요철 구조(요철 구조(S) 및 요철 구조(L))가 배치된다. 여기서, 일부 또는 전면이란, 제1 실시형태에 관련된 광학 기판(I)(1) 및 제2 실시형태에 관련된 광학 기판(II)(2)에서 설명한 바와 같다. 또, 설명에 관해 사용한 문언은, 적절히 제4 실시형태에 알맞도록 변경하면 된다.

[0621] 다음으로, 제4 실시형태에 관련된 광학 기판(IV)(710)의 제조 방법에 관해 설명한다.

[0622] 본 실시형태에 관련된 광학 기판(IV)(710)은, 상기 설명한 조건을 만족한 요철 구조를 구비하면, 그 제조 방법은 한정되지 않는다.

[0623] 광학 기판(IV)(710)의 경우, 요철 구조(L)를 제작하고, 계속해서 요철 구조(S)를 제작함으로써, 요철 구조면(720)을 제조할 수 있다. 요철 구조(L)의 제조 방법은 2가지로 분류할 수 있다.

[0624] (1) 기판 본체를 직접 가공하여 요철 구조(L)를 형성하는 경우

[0625] 기판 본체(702)를 직접 가공하여 요철 구조(L)를 형성하는 방법으로는, 전사법, 포토리소그래피법, 열 리소그래피법, 전자선 묘화법, 간접 노광법, 나노 입자를 마스크로 한 리소그래피법, 자기 조직화 구조를 마스크로 한 리소그래피법 등에 의해 제조할 수 있다. 특히, 기판 본체(702)의 요철 구조의 가공 정밀도나 가공 속도의 관점에서, 포토리소그래피법 혹은, 전사법을 채용하면 바람직하다. 또, 에칭방법은 습식 에칭이어도 좋고 건식 에칭이어도 좋다. 특히, 요철 구조(L)의 볼록부의 측면의 면방위를 정밀하게 제어하는 경우에는, 습식 에칭이면 바람직하다. 전사법에 관해서는 후술한다.

[0626] (2) 요철 구조(L)를 기판 본체 상에 별도 형성하는 경우

[0627] 요철 구조(L)를 기판 본체(702) 상에 별도 형성하는 방법으로는, 전사법, 입자를 내포하는 박막을 기판 본체

(702) 상에 성막하고, 그 후 입자 사이를 채우는 바인더를 제거하는 방법이나, 기판 본체(702) 상에 성막한 레지스트의 일부를 제거하고, 제거된 부분에 요철 구조(L)를 구성하는 재료를 채우고(예컨대, 중착이나 스퍼터법, 전기 주조법 등), 마지막으로 레지스트를 제거하는 방법이나, 기판 상에 요철 구조(L)의 재료를 성막하고, 성막된 요철 구조(L)의 재료를 직접 가공하는 방법 등을 들 수 있다.

[0628] 상기 설명한 방법에 의해 요철 구조(L)를 제작하고, 계속해서 요철 구조(S)를 제작함으로써 요철 구조면(720)을 제조할 수 있다.

[0629] 요철 구조(S)를 요철 구조(L) 상에 형성하는 방법으로는, 전사법, 포토리소그래피법, 열 리소그래피법, 전자선 묘화법, 간접 노광법, 나노 입자를 마스크로 한 리소그래피법, 자기 조직화 구조를 마스크로 한 리소그래피법 등을 들 수 있다. 특히, 기판 본체(702)의 요철 구조의 가공 정밀도나 가공 속도의 관점에서, 나노 입자를 마스크로 한 리소그래피법 또는, 전사법을 채용하면 바람직하다. 전사법에 관해서는 후술한다.

[0630] 또한, 요철 구조(S)를 제작하고, 계속해서 요철 구조(L)를 제작함으로써도, 요철 구조면(720)을 제조할 수 있다.

[0631] 요철 구조(S)를 형성하는 방법으로는, 전사법, 포토리소그래피법, 열 리소그래피법, 전자선 묘화법, 간접 노광법, 나노 입자를 마스크로 한 리소그래피법, 자기 조직화 구조를 마스크로 한 리소그래피법 등을 들 수 있다. 특히, 기판 본체(702)의 요철 구조의 가공 정밀도나 가공 속도의 관점에서, 나노 입자를 마스크로 한 리소그래피법 또는, 전사법을 채용하면 바람직하다. 전사법에 관해서는 후술한다.

[0632] 요철 구조(S)를 구비한 기판 본체(702)에 대하여, 요철 구조(L)를 제작함으로써 요철 구조면(720)을 제조할 수 있다.

[0633] 기판 본체(702)의 요철 구조(S)를 더욱 가공함으로써, 요철 구조면(720)을 제조할 수 있다. 요철 구조(S)의 추가적인 가공 방법으로는, 전사법, 포토리소그래피법, 열 리소그래피법, 전자선 묘화법, 간접 노광법, 나노 입자를 마스크로 한 리소그래피법, 자기 조직화 구조를 마스크로 한 리소그래피법 등에 의해 제조할 수 있다. 특히, 광학 기판(IV)(710)의 요철 구조의 가공 정밀도나 가공 속도의 관점에서, 포토리소그래피법 혹은, 전사법을 채용하면 바람직하다. 전사법에 관해서는 후술한다.

[0634] 다음으로, 광학 기판(IV)(710)이, 도 7의 B를 이용하여 설명한 바와 같이, 기판 본체(702)에 요철 구조면(720)을 갖는 요철 구조층을 별도 형성하는 경우, 요철 구조(S)를 제작하고, 계속해서 요철 구조(L)를 제작함으로써, 요철 구조면(720)을 제조할 수 있다.

[0635] 요철 구조(S)를 형성하는 방법으로는, 전사법, 포토리소그래피법, 열 리소그래피법, 전자선 묘화법, 간접 노광법, 나노 입자를 마스크로 한 리소그래피법, 자기 조직화 구조를 마스크로 한 리소그래피법 등을 들 수 있다. 특히, 기판 본체(702)의 요철 구조의 가공 정밀도나 가공 속도의 관점에서, 나노 입자를 마스크로 한 리소그래피법 또는, 전사법을 채용하면 바람직하다. 전사법에 관해서는 후술한다.

[0636] 요철 구조(S)를 구비한 기판에 대하여, 별도로 요철 구조(L)를 형성함으로써 광학 기판(IV)(710)을 제조할 수 있다.

[0637] 요철 구조(L)를 별도 형성하는 방법으로는, 예컨대, 전사법, 입자를 내포하는 박막을 기판 본체(702) 상에 성막하고, 그 후 입자 사이를 채우는 바인더를 제거하는 방법을 들 수 있다. 또한, 기판 본체(702) 상에 성막한 레지스트의 일부를 제거하고, 제거된 부분에 요철 구조(S)를 구성하는 재료를 채우고(예컨대, 중착이나 스퍼터법, 전기 주조법 등), 마지막으로 레지스트를 제거하는 방법을 들 수 있다. 또한, 요철 구조(L)의 재료를 성막하고, 성막된 요철 구조(L)의 막을 직접 가공하는 방법을 들 수 있다.

[0638] (전사법)

[0639] 전사법이란, 표면에 미세 패턴을 구비한 몰드의, 미세 패턴을 피처리체(기판 본체)에 전사하는 공정을 포함하는 방법으로서 정의한다. 즉, 몰드의 미세 패턴과 피처리체를 전사재를 통해 접합하는 공정과, 몰드를 박리하는 공정을 적어도 포함하는 방법이다. 보다 구체적으로, 전사법은 2가지로 분류할 수 있다.

[0640] 첫째로, 피처리체에 전사 부여된 전사재를 영구제로서 사용하는 경우이다. 이 경우, 기판 본체와 요철 구조를 구성하는 재료는 상이한 것이 된다. 또한, 요철 구조는 영구제로서 남고, 반도체 발광 소자로서 사용되는 것을 특징으로 한다. 반도체 발광 소자는, 수만 시간과 장기간에 걸쳐 사용하는 점에서, 전사재를 영구제로서 사용하는 경우, 전사재를 구성하는 재료는, 금속 원소를 포함하면 바람직하다. 특히, 가수 분해 · 중축합 반응을 발생

하는 금속 알콕시드나, 금속 알콕시드의 축합체를 원료에 포함함으로써, 영구제로서의 성능이 향상되기 때문에 바람직하다.

[0641]

둘째로, 임프린트 리소그래피법을 들 수 있다. 임프린트 리소그래피법은, 몰드의 미세 패턴을 피처리체 상에 전사하는 공정과, 에칭에 의해 피처리체를 가공하기 위한 마스크를 형성하는 공정과, 피처리체를 에칭하는 공정을 포함하는 방법이다. 예컨대, 전사재를 1종류 이용하는 경우, 우선 피처리체와 몰드를 전사재를 통해 접합한다. 계속해서, 열이나 광(UV)에 의해 전사재를 경화시키고, 몰드를 박리한다. 전사재로 구성되는 요철 구조에 대하여 산소 애싱으로 대표되는 에칭을 행하여, 피처리체를 부분적으로 노출시킨다. 그 후, 전사재를 마스크로 하여, 에칭에 의해 피처리체를 가공한다. 이 때의 가공 방법으로는, 건식 에칭과 습식 에칭을 채용할 수 있다. 요철 구조의 높이를 높이를 높게 하고 싶은 경우에는 건식 에칭이 유용하다. 또한, 예컨대 전사재를 2종류 이용하는 경우, 우선 피처리체 상에 제1 전사재층을 성막한다. 계속해서, 제1 전사재층과 몰드를 제2 전사재를 통해 접합한다. 그 후, 열이나 광(UV)에 의해 전사재를 경화시키고, 몰드를 박리한다. 제2 전사재로 구성되는 요철 구조에 대하여 산소 애싱으로 대표되는 에칭을 행하여, 제1 전사재를 부분적으로 노출시킨다. 계속해서, 제2 전사재층을 마스크로 하여, 제1 전사재층을 건식 에칭에 의해 에칭한다. 그 후, 전사재를 마스크로 하여, 에칭에 의해 피처리체를 가공한다. 이 때의 가공 방법으로는, 건식 에칭과 습식 에칭을 채용할 수 있다. 요철 구조의 높이를 높게 하고 싶은 경우에는 건식 에칭이 유용하다. 또한, 전사법으로서 마스크층과 레지스트층을 미리 구비한 나노 가공 시트를 제조하여, 상기 시트를 사용하는 방법을 채용할 수 있다. 여기서, 나노 가공용 시트란, 몰드의 미세 패턴의 오목부 내부에 마스크층을 충전 배치하고, 마스크층이 충전된 몰드의 미세 패턴면 상에, 미세 패턴을 평탄화하도록 레지스트층을 성막한 시트이다. 나노 가공용 시트를 피처리체에 접합하는 공정과, 몰드를 박리하는 공정을 적어도 이 순서로 포함함으로써, 피처리체/레지스트층/마스크층으로 구성되는 적층체를 얻을 수 있다. 얻어진 적층체의 마스크층 면측으로부터 제1 건식 에칭 처리를 행하여 부분적으로 비처리체를 노출시킨다. 여기서, 제1 건식 에칭 처리로서, 산소를 사용한 산소 애싱을 채용할 수 있다. 다음으로, 건식 에칭 혹은 습식 에칭에 의해 피처리체를 나노 가공할 수 있다. 특히, 건식 에칭을 채용함으로써, 피처리체 상에 종횡비가 높은 나노 구조를 부여할 수 있다. 예컨대, 피처리체가 사파이어 기판인 경우, 건식 에칭에 사용하는 가스로서, Cl_2 가스, BCl_3 가스, 혹은 Cl_2 가스와 BCl_3 가스의 혼합 가스를 사용할 수 있다. 또한, 이를 가스에 Ar을 첨가해도 좋다. 이와 같은 나노 가공 시트를 사용함으로써, 피처리체의 면내 가공 균등성이 향상된다. 나노 가공 시트를 구성하는 마스크층으로는, Ti, Si, Zr 등의 금속 원소를 포함할 수 있고, 금속 알콕시드나 실란 커플링제를 선정할 수 있다. 또한, 레지스트층으로는, 광경화성 수지나 열경화성 수지를 채용할 수 있다.

[0642]

실시예

[0643]

<원통형 마스터 스템퍼(수지 몰드 제작용 주형)의 제작>

[0644]

원통형 마스터 스템퍼의 기재로는, 직경 80 mm, 길이 50 mm의 원통형의 석영 유리 롤을 이용했다. 이 석영 유리를 표면에, 이하와 같이 반도체 펄스 레이저를 이용한 직접 묘화 리소그래피법에 의해 요철 구조를 형성하여, 3 종류의 원통형 마스터 스템퍼(원통형 마스터 스템퍼 1~원통형 마스터 스템퍼 3)를 제작했다.

[0645]

우선, 3개의 석영 유리 롤(1)~(3)을 각각 세정하고, 클린화한 석영 유리 롤(1)~(3)의 표면에 스퍼터링법에 의해 각각 레지스트층을 성막했다. 스퍼터링법은, 타깃으로서 CuO (8 atm% Si 함유)를 이용하고, RF 100 W의 전력으로 실시했다. 성막 후의 레지스트층의 막두께는 20 nm로 했다.

[0646]

다음으로, 석영 유리 롤(1)~(3)을 선속도 $s=1.0 \text{ m/sec}$ 로 회전시키면서, 파장 405 nm의 노광용 반도체 레이저로 레지스트층을 노광했다. 석영 유리 롤(1)에 관해서는, 둘레 방향의 간격이 200 nm, 통축 방향의 간격이 173 nm가 되도록 노광했다. 석영 유리 롤(2)에 관해서는, 둘레 방향의 간격이 460 nm, 통축 방향의 간격이 398 nm가 되도록 하여 노광했다. 석영 유리 롤(3)에 관해서는, 둘레 방향의 간격이 700 nm, 통축 방향의 간격이 606 nm가 되도록 노광했다. 또한, 둘레 방향의 펄스에 대하여, 조사 에너지를 일정하게 하여 x개의 펄스를 조사하고, 계속해서 y개분의 펄스분만큼 펄스를 조사하지 않는 시간을 형성했다. 이를 x개의 펄스와 y개의 펄스(가상 펄스)를 1주기로 설정하여 노광을 행했다.

[0647]

노광 후, 석영 유리 롤(1)~(3)의 레지스트층을 각각 현상했다. 레지스트층의 현상은, 0.03 중량%의 글리신 수용액을 이용하여, 처리 시간 240초의 조건으로 실시했다. 다음으로, 현상한 레지스트층을 마스크로 하여, 건식 에칭에 의해 석영 유리 롤(1)~(3)을 에칭했다. 건식 에칭은, 에칭 가스로서 SF_6 을 이용하고, 처리 가스압 1 Pa, 처리 전력 300 W, 처리 시간 3분~10분의 조건으로 실시했다. 다음으로, 표면에 요철 구조가 부여된 석영 유리 롤(1)~(3)을 pH 1의 염산으로 6분간 처리함으로써, 잔사의 레지스트층만을 석영 유리 롤(1)~(3)로부터

박리하여 원통형 마스터 스템퍼(전사용 몰드)(1)~(3)를 제작했다.

[0648] <수지 몰드의 제작>

[0649] 얻어진 원통형 마스터 스템퍼(1)~(3)의 표면에 대하여, 불소계의 표면 이형 처리재인 듀라사프 HD-1101Z(다이킨 화학 공업사 제조)를 도포하고, 60°C에서 1시간 가열한 후, 실온에서 24시간 정치, 고정화했다. 그 후, 듀라사프 HD-ZV(다이킨 화학 공업사 제조)로 3회 세정하고, 이형 처리를 실시했다.

[0650] 다음으로, 얻어진 원통형 마스터 스템퍼(1)~(3)를 이용하여 릴형 수지 몰드를 제작했다. 우선, 불소계 첨가제(다이킨 공업사 제조 오프츠루 DAC HP), 트리메틸올프로판 (EO 변성) 트리아크릴레이트(토아 합성사 제조 M350), 1-히드록시시클로헥실페닐케톤(BASF사 제조 Irgacure(등록 상표) 184), 및 2-벤질-2-디메틸아미노-1-(4-모르폴리노페닐)-부타논-1(BASF사 제조 Irgacure(등록 상표) 369)을 중량부로 15 : 100 : 5.5 : 2.0의 비율로 혼합하여 광경화성 수지를 조제했다. 다음으로, 이 광경화성 수지를 PET 필름(A4100, 토요보사 제조 : 폭 300 mm, 두께 100 μm)의 용이 접착면에 마이크로 그라비아 코팅(야스이 세이키사 제조)에 의해, 도포막 두께 6 μm 가 되도록 도포했다.

[0651] 다음으로, 원통형 마스터 스템퍼(1)~(3)에 대하여, 각각 광경화성 수지를 도포한 PET 필름을 닍롤(0.1 MPa)로 가압하고, 대기하, 온도 25°C, 습도 60%에서, 램프 중심하에서의 적산 노광량이 600 mJ/cm^2 가 되도록, UV 노광 장치(퓨전 UV 시스템즈 · 재팬사 제조, H 벌브)를 이용하여 자외선을 조사하고, 연속적으로 광경화를 실시했다. 그 결과, 표면에 요철 구조가 반전 전사된 릴형 투명 수지 몰드(1)~(3)가 얻어졌다. 릴형 투명 수지 몰드(1)~(3)는, 길이 200 mm, 폭 300 mm였다. 또, 릴형 투명 수지 몰드(1)~(3)를, 이하, 간단히 수지 몰드(1)~(3)라고도 표기한다.

[0652] 릴형 투명 수지 몰드(1)~(3)를 하기 주사형 전자 현미경으로 관찰한 바, 원통형 마스터 스템퍼(1)을 이용한 릴형 투명 수지 몰드(1)는, 단면 형상이 $\phi 180 \text{ nm}$, 평균 볼록부 높이(Have)가 200 nm인 볼록부가 배열되었다. 원통형 마스터 스템퍼(2)를 이용한 릴형 투명 수지 몰드(2)는, 단면 형상이 $\phi 430 \text{ nm}$, 평균 볼록부 높이(Have)가 460 nm인 볼록부가 배열되었다. 원통형 마스터 스템퍼(3)를 이용한 릴형 투명 수지 몰드(3)는, 단면 형상이 $\phi 650 \text{ nm}$, 평균 볼록부 높이(Have)가 700 nm인 볼록부가 배열되었다. 제작한 릴형 수지 몰드의 일례로서 릴형 투명 수지 몰드(3)의 주사형 전자 현미경 사진을 촬영하고, 상면 관찰했다. 이 결과, 평균 간격 700 nm의 복수의 볼록부가 배열됨과 동시에, 볼록부의 높이가 극단적으로 낮은 것, 즉 극소 볼록부가 산재되어 있는 것을 알 수 있었다. 이 극소 볼록부는, 반도체 레이저 펄스가 조사되지 않은 부분에 상당하는 것으로 추정된다. 또, 이 극소 볼록부는 주사형 전자 현미경 관찰에 있어서, 경사(Tilt)를 작용시킴과 동시에, 별도로 원자간력 현미경 감사를 행함으로써 판단할 수 있었다.

[0653] <주사형 전자 현미경>

[0654] 장치 ; HITACHI s-5500

[0655] 가속 전압 ; 10 kV

[0656] MODE ; Normal

[0657] <반전 수지 몰드의 제작>

[0658] 다음으로, 불소계 첨가제(다이킨 공업사 제조 오프츠루 DAC HP), 트리메틸올프로판 (EO 변성) 트리아크릴레이트(토아 합성사 제조 M350), 1-히드록시시클로헥실페닐케톤(BASF사 제조 Irgacure(등록 상표) 184), 및 2-벤질-2-디메틸아미노-1-(4-모르폴리노페닐)-부타논-1(BASF사 제조 Irgacure(등록 상표) 369)을 중량부로 17.5 : 100 : 5.5 : 2.0의 비율로 혼합하여 광경화성 수지를 조제했다. 이 광경화성 수지를 PET 필름(A4100, 토요보사 제조 : 폭 300 mm, 두께 100 μm)의 용이 접착면에 마이크로 그라비아 코팅(야스이 세이키사 제조)에 의해, 도포막 두께 2 μm 가 되도록 도포했다.

[0659] 다음으로, 상기 릴형 투명 수지 몰드(1)~(3)에, 각각 광경화성 수지를 도포한 PET 필름을 닍롤(0.1 MPa)로 가압하고, 대기하, 온도 25°C, 습도 60%에서, 램프 중심하에서의 적산 노광량이 600 mJ/cm^2 가 되도록, UV 노광 장치(퓨전 UV 시스템즈 · 재팬사 제조, H 벌브)를 이용하여 자외선을 조사하고 연속적으로 광경화를 실시했다. 그 결과, 표면에 요철 구조가 반전 전사된 투명 수지 몰드(이하, 「반전 수지 몰드」라고도 함)(1)~(3)가 얻어졌다. 이 반전 수지 몰드(1)~(3)는, 길이 200 mm, 폭 300 mm였다.

[0660] 얻어진 반전 수지 몰드(1)~(3)의 표면을 주사형 전자 현미경으로 관찰한 바, 반전 수지 몰드(1)는, 오목부 개

구 직경이 $\phi 180$ nm, 평균 오목부 깊이(Dave)가 200 nm인 오목부가 배열되었다. 반전 수지 몰드(2)는, 오목부 개구 직경이 $\phi 430$ nm, 평균 오목부 깊이(Dave)가 460 nm인 오목부가 배열되었다. 반전 수지 몰드(3)는, 오목부 개구 직경이 $\phi 650$ nm, 평균 오목부 깊이(Dave)가 700 nm인 오목부가 배열되었다. 또한, 반전 수지 몰드(1)~(3)는, 릴형 투명 수지 몰드(1)~(3)에서 관찰된 복수의 볼록부를 포함하는 요철 구조의 전사상으로 되어 있는 것이 관찰되었다. 또, 반전 수지 몰드에서의 극소 오목부는, 주사형 전자 현미경 관찰에서의 경사(Tilt)를 가한 측정과, 원자간력 현미경 관찰의 쌍방으로부터, 동일하게 판단할 수 있었다.

[0661] <실시예 1>

[0662] $\phi 2"$ 두께 0.33 mm의 c면 사파이어 기판 상에, 마스크 재료를 스펀 코팅법(2000 rpm, 20초)에 의해 도포하여 레지스트층을 형성했다. 마스크 재료로는, 감광성 수지 조성물의 고형분이 5 중량%가 되도록 프로필렌글리콜모노메틸에테르로 회석한 도포 용액을 이용했다.

[0663] 감광성 수지 조성물로는, 3-에틸-3{[3-에틸옥세탄-3-일)메톡시]메틸}옥세탄(OXT-221, 토아 합성사 제조) 20 중량부, 3',4'-에폭시시클로헥산카르복실산-3,4-에폭시시클로헥실메틸(와코 준야쿠 공업사 제조) 80 중량부, 페녹시디에틸렌글리콜아크릴레이트(아로닉스(등록 상표) M-101A, 토아 합성사 제조) 50 중량부, 에틸렌옥사이드 변성 비스페놀 A 디아크릴레이트(아로닉스(등록 상표) M-211B, 토아 합성사 제조) 50 중량부, DTS-102(미도리 화학사 제조) 8 중량부, 1,9-디부톡시안트라센(안트라큐아(등록 상표) UVS-1331, 가와사키 화성사 제조) 1 중량부, Irgacure(등록 상표) 184(Ciba사 제조) 5 중량부 및 오프츠루(등록 상표) DA CHP(20% 고형분, 다이킨 공업사 제조) 4 중량부를 혼합하여 사용했다.

[0664] 레지스트층을 형성한 사파이어 기판 상에, 반전 수지 몰드를 $70\text{ mm} \times 70\text{ mm}$ ($\square 70\text{ mm}$)로 절단하여 접합시켰다. 접합에는, 필름 접합 장치(산테크사 제조, TMS-S2)를 사용하고, 접합 넓력 90 N, 접합 속도 1.5 m/s의 조건으로 접합시켰다. 다음으로, 접합하여 일체화한 반전 수지 몰드/레지스트층/사파이어 기판을, $\square 70\text{ mm} \times t 10\text{ mm}$ 의 투명 실리콘판(경도 20) 2장으로 사이에 끼웠다. 그 상태에서, 나노임프린트 장치(엔지니어링 시스템사 제조, EUN-4200)를 이용하여, 0.05 MPa의 압력으로 프레스했다. 프레스한 상태에서, 반전 수지 몰드측으로부터 자외선을 2500 mJ/cm^2 로 조사하여, 레지스트층을 경화시켰다. 레지스트층의 경화 후, 투명 실리콘판 및 반전 수지 몰드를 박리하여, 패턴이 형성된 레지스트/사파이어 적층체를 얻었다.

[0665] 계속해서, 얻어진 레지스트층 패턴에 대하여, 산소 에칭을 행하여, 잔막을 제거했다. 그 후, 반응성 이온 에칭 장치(RIE-101iPH, 사무코사 제조)에 의해, 사파이어 기판을 에칭했다. 에칭은, 하기의 조건으로 실시했다.

[0666] 에칭 가스 : $\text{Cl}_2/(\text{Cl}_2+\text{BCl}_3)=0.1$

[0667] 가스 유량 : 10 sccm

[0668] 에칭 압력 : 0.1 Pa

[0669] 안테나 : 50 w

[0670] 바이어스 : 50 w

[0671] 에칭 후, 사파이어 기판(광학 기판)의 표면 및 단면을 주사형 전자 현미경으로 관찰했다. 반전 수지 몰드(1)을 이용하여 제작한 사파이어 기판(A)은, 평균 볼록부 높이(Have)가 104 nm, 평균 간격(Pave)이 200 nm였다. 또한, 볼록부 높이(hn)의 최소치는, 펜스를 조사하지 않은 부분에 해당하는 것으로 추정되고, 0 nm였다. 또, 이 hn=0 nm에 상당하는 극소 볼록부는, 극소 볼록부의 바닥면이 관찰되는 것이었다. 이 바닥면은, 윤곽이 대략 원형상이며, 또한 바닥면 표면에 거칠음이 관찰되었다. 즉, hn=0 nm는, 극소 볼록부에 상당하는 부위에 아무것도 존재하지 않는 것은 아니다. 바꾸어 말하면, 이 0 nm는, hn이 0 nm에 접근하고 있는 상태이다. 극소 볼록부의 존재 확률(Z)은, 주사형 전자 현미경의 표면 관찰로부터 판단했다. Z=1/6.6이었다. 한편, 거리(tcv)는, 1.0 P~4 P 사이에 포함되었다. 결과를 하기 표 1에 나타낸다.

[0672] 반전 수지 몰드(2)를 이용하여 제작한 사파이어 기판(B)은, 평균 볼록부 높이(Have)가 300 nm, 평균 간격(Pave)이 460 nm였다. 또한, 볼록부 높이(hn)의 최소치는, 펜스를 조사하지 않은 부분에 해당하는 것으로 추정되고, 0 nm였다. 또, hn=0 nm는, 반전 수지 몰드(1)을 사용한 경우와 동일하다. hn=0 nm의 존재 확률(Z)은, 주사형 전자 현미경의 표면상으로부터 판단했다. Z=1/1000이었다. 한편, 거리(tcv)는, 1.0 P~3 P 사이에 포함되었다. 결과를 하기 표 1에 나타낸다.

[0673] 반전 수지 몰드(3)를 이용하여 제작한 사파이어 기판(C)은, 평균 볼록부 높이(Have)가 392 nm, 평균 간격(Pave)

e)이 700 nm였다. 또한, 볼록부 높이(hn)의 최소치는, 펠스를 조사하지 않은 부분에 해당하는 것으로 추정되고, 0 nm였다. 또, hn=0 nm는, 반전 수지 몰드(1)을 사용한 경우와 동일하다. hn=0 nm의 존재 확률(Z)은, 주사형 전자 현미경의 표면상으로부터 판단했다. Z=1/48.6이었다. 한편, 거리(tcv)는, 1.0 P~3 P 사이에 포함되었다. 결과를 하기 표 1에 나타낸다.

[0674] <실시예 2>

[0675] 실시예 1에 관련된 광학 기판(A)~(C)의 제작에 있어서, 반전 수지 몰드(1)~(3)를 수지 몰드(1)~(3)로 변경한 것 이외에는, 동일한 조작에 의해 사파이어 기판을 제작했다. 얻어진 사파이어 기판의 표면 및 단면을 주사형 전자 현미경으로 관찰했다.

[0676] 수지 몰드(1)을 이용하여 제작한 사파이어 기판(D)은, 평균 볼록부 깊이(Dave)가 105 nm, 평균 간격(Pave)이 200 nm였다. 또한, 오목부 깊이(dn)의 최소치는, 펠스를 조사하지 않은 부분에 해당하는 것으로 추정되고, 0 nm였다. 또, 이 dn=0 nm에 상당하는 극소 오목부는, 극소 오목부의 바닥부가 관찰되는 것이었다. 이 바닥부에, 거칠음이 관찰되었기 때문에, 극소 오목부의 윤곽을 대략 원형상으로 관찰할 수 있었다. 즉, dn=0 nm는, 극소 오목부에 상당하는 부위에 아무것도 존재하지 않는 것은 아니다. 바꾸어 말하면, 이 0 nm는, dn이 0 nm에 접근하고 있는 상태이다. dn=0 nm의 존재 확률(Z)은, 주사형 전자 현미경의 표면상으로부터 판단했다. Z=1/6.4였다. 한편, 거리(tcc)는, 1.0 P~4 P 사이에 포함되었다. 결과를 하기 표 1에 나타낸다.

[0677] 수지 몰드(2)를 이용하여 제작한 사파이어 기판(E)은, 평균 오목부 깊이(Dave)가 299 nm, 평균 간격(Pave)이 460 nm였다. 또한, 오목부 깊이(dn)의 최소치는, 펠스를 조사하지 않은 부분에 해당하는 것으로 추정되고, 0 nm였다. 또, dn=0 nm의 극소 오목부는, 수지 몰드(1)을 사용한 경우와 동일하다. dn=0 nm의 존재 확률(Z)은, 주사형 전자 현미경의 표면상으로부터 판단했다. Z=1/1000이었다. 한편, 거리(tcc)는, 1.0 P~3 P 사이에 포함되었다. 결과를 하기 표 1에 나타낸다.

[0678] 수지 몰드(3)를 이용하여 제작한 사파이어 기판(F)은, 평균 오목부 깊이(Dave)가 392 nm, 평균 간격(Pave)이 700 nm였다. 또한, 오목부 깊이(dn)의 최소치는, 펠스를 조사하지 않은 부분에 해당하는 것으로 추정되고, 0 nm였다. 또, dn=0 nm의 극소 오목부는, 수지 몰드(1)을 사용한 경우와 동일하다. dn=0 nm의 존재 확률(Z)은, 주사형 전자 현미경의 표면상으로부터 판단했다. Z=1/50이었다. 한편, 거리(tcc)는, 1.0 P~3 P 사이에 포함되었다. 결과를 하기 표 1에 나타낸다.

[0679] 표 1에 기재된 용어의 의미는 이하와 같다.

[0680] · 기판…제작한 광학 기판에 대한 관리 기호

[0681] · Pave…요철 구조의 평균 간격

[0682] · Have…요철 구조가 도트형 구조인 경우의 평균 높이

[0683] · Dave…요철 구조가 홀형 구조인 경우의 평균 깊이

[0684] · hn 또는 dn…관찰된 극소 볼록부의 최소 높이 또는, 관찰된 극소 오목부의 최소 깊이

[0685] · Z…극소 볼록부 또는 극소 오목부의 존재 확률

[0686] · tcv…극소 볼록부를 사이에 둔 정상 볼록부 사이의 거리

[0687] · tcc…극소 오목부를 사이에 둔 정상 오목부 사이의 거리

[0688] · Tcv-ave…극소 볼록부를 사이에 둔 정상 볼록부의 정점 사이의 거리의 평균치

[0689] · Tcc-ave…극소 오목부를 사이에 둔 정상 오목부의 바닥부 중앙부 사이의 거리의 평균치

[0690] <실시예 3> (반도체 발광 소자의 제작)

[0691] 실시예 1 및 실시예 2에서 얻어진 사파이어 기판(광학 기판(A)~(F)) 상에, 유기 금속 기상 성장법(MOCVD)에 의해, (1) AlGaN 저온 베퍼층, (2) n형 GaN 층, (3) n형 AlGaN 클래드층, (4) InGaN 발광층(MQW), (5) p형 AlGaN 클래드층, (6) p형 GaN 층, (7) ITO 층을 연속적으로 적층하여 반도체 발광 소자(A)를 제작했다. 사파이어 기판 상의 요철은, (2) n형 GaN 층의 적층시의 성막 조건하에서 매립되어 평탄화되었다. 다음으로, 반도체 발광 소자(A)를 애칭 가공하고 전극 패드를 부착했다. 이 상태에서, 프로버를 이용하여 p 전극 패드와 n 전극 패드 사이에 20 mA의 전류를 흘려 반도체 발광 소자(A)의 발광 출력을 측정했다. 실시예 3에 관련된 반도체 발광 소자의

발광 출력비를 하기 표 3에 나타낸다.

[0692] <비>교예 1>

[0693] 평탄한 사파이어 기판 상에 발광 반도체층을 형성한 것 이외에는 실시예 1과 동일하게 하여 사파이어 기판(G)를 제작했다. 평가 결과를 하기 표 2에 나타낸다.

[0694] <비>교예 2>

[0695] 통상의 포토리소그래피법에 의해, 직경 3 μm , 간격(P) 6 μm , 볼록부 높이 2 μm 의 육방 배치의 요철 구조를 사파이어 기판 상에 형성한 것 이외에는 실시예 1과 동일하게 하여 사파이어 기판(H)를 제작했다. 평가 결과를 하기 표 2에 나타낸다.

[0696] <비>교예 3>

[0697] 직접 묘화 리소그래피의 펠스 조사마다의 파워를 일정하게 한 것 이외에는 실시예 1과 동일하게 하여 사파이어 기판(I)(광학 기판)을 제작했다. 평가 결과를 하기 표 2에 나타낸다.

[0698] 표 2에 기재된 용어의 의미는 이하와 같다.

[0699] · 기판…제작한 광학 기판에 대한 관리 기호

[0700] · Pave…요철 구조의 평균 간격

[0701] · Have…요철 구조가 도트형 구조인 경우의 평균 높이

[0702] · Dave…요철 구조가 홀형 구조인 경우의 평균 깊이

[0703] · hn 또는 dn…관찰된 극소 볼록부의 최소 높이 또는, 관찰된 극소 오목부의 최소 깊이

[0704] · Z…극소 볼록부 또는 극소 오목부의 존재 확률

[0705] · tcv, tcc…극소 볼록부를 사이에 둔 정상 볼록부 사이의 거리, 극소 오목부를 사이에 둔 정상 오목부 사이의 거리

[0706] <비>교예 4>

[0707] 비교예 1 내지 비교예 3에 의해 얻어진 사파이어 기판을 이용한 것 이외에는 실시예 3과 동일하게 하여 반도체 발광 소자(G)~(I)를 제작하고, 발광 출력을 측정했다. 그 결과를 하기 표 3에 나타낸다. 또, 하기 표 3에 있어서는, 비교예 1의 출력을 1로 하여, 발광 출력비로서 나타낸다. 또한, 반도체 발광 소자(A), (B), (C), (G), (H), (I)는, 각각 사파이어 기판(A), (B), (C), (G), (H), (I)을 이용하여 제조된 것이다.

표 1

	기판	Pave [nm]	Have	Dave [nm]	hn 또는 dn [nm]	Z	tcv	tcc	Tcv-ave	Tcc-ave
실시예 1	A	200	104	–	→0	1/6.6	1. OP~4P	–	2.7Pave	–
	B	460	300	–	→0	1/1000	1. OP~3P	–	2.5Pave	–
	C	700	392	–	→0	1/48.6	1. OP~3P	–	2.6Pave	–
실시예 2	D	200	–	105	→0	1/6.4	–	1.0P~4P	–	2.6Pave
	E	460	–	299	→0	1/1000	–	1.0P~3P	–	2.5Pave
	F	700	–	392	→0	1/50	–	1.0P~3P	–	2.6Pave

[0708] hn 및 dn은 최소치를 나타낸다

표 2

	기판	Pave [nm]	Have	Dave [nm]	hn 또는 dn [nm]	Z	tcv,tcc
비교예 1	G	–	–	–	–	–	–
비교예 2	H	6000	2000	–	2000	→0	–
비교예 3	I	200	200	–	200	→0	–

[0709] hn 및 dn은 최소치를 나타낸다

표 3

	소자	발광 출력비
실시예3	A	1.43
	B	1.54
	C	1.60
비교예4	G	1.00
	H	1.35
	I	1.40

[0710]

표 3으로부터 알 수 있는 바와 같이, 실시예 1에 관련된 사파이어 기판(광학 기판(A))에 의하면, 종래의 평탄한 사파이어 기판(비교예 1), μ 오더의 요철을 갖는 사파이어 기판(비교예 2), 나노 오더의 균질한 요철을 갖는 사파이어 기판(비교예 3)에 비해, 높은 발광 효율비가 얻어지는 것을 알 수 있다. 이 결과는, 요철 구조의 평균 간격(Pave)을 소정 범위 내로 함으로써, 사파이어 기판 상에 성막한 반도체층 중의 전위 결함수를 줄일 수 있고, 또한 평균 볼록부 높이(Have)보다 볼록부 높이(hn)가 낮은 볼록부, 즉 극소 볼록부가 소정의 확률로 존재하도록 요철 구조를 형성함으로써, 광산란에 의해 도파 모드를 해소하여 광 추출 효율을 높일 수 있기 때문인 것으로 생각된다. 또, 표 3 중에는 실시예 1의 결과만을 기재했지만, 다른 실시예의 사파이어 기판을 이용한 경우도 마찬가지로, 높은 발광 출력비를 나타내는 것이 확인되었다. 또한, 본 검토로부터 실시예 1 및 실시예 2에서 제조한 사파이어 기판을 사용함으로써 반도체 발광 소자를 제조할 때의 다른 이점을 확인할 수 있었다. 우선, 마이크로 오더의 요철을 갖는 사파이어 기판(비교예 2)에 비해, 반도체 결정층의 사용량을 저하시킴과 동시에, 반도체 발광 소자의 제조 시간을 향상시킬 수 있었다. 또한, 반도체 결정층 내부에 발생하는 크랙을 양호하게 억제할 수 있는 것도 확인되었다. 이것은, 사파이어 기판과 반도체 결정층의 계면에 대한 응력을 저감시킬 수 있기 때문인 것으로 생각된다.

[0712]

<실시예 4>

[0713]

상기 실시예 1~3과는 별도의 방법을 이용하여, 극소 볼록부를 갖는 사파이어 기판을 제작했다.

[0714]

<원통형 마스터 스템퍼(수지 몰드 제작용 주형)의 제작>

[0715]

원통형 마스터 스템퍼의 기재로는, 실시예 1 및 실시예 2와 동일한 것을 사용했다. 실시예 1 및 실시예 2와 동일하게, 레지스트막을 성막했다.

[0716]

다음으로, 석영 유리 를을 선속도 $s=1.0 \text{ m/sec}$ 로 회전시키면서, 파장 405 nm의 노광용 반도체 레이저로 레지스트층을 노광했다. 이 때, 둘레 방향의 간격이 300 nm로 하고, 축 방향의 간격은 정육방 배열이 되도록 조정했다. 또한, 조사 펄스의 에너지는 일정하게 했다.

[0717]

노광 후, 석영 유리 를의 레지스트층을 각각 현상했다. 현상 및 계속되는 건식 에칭의 조건은 실시예 1 및 실시예 2와 동일하게 했다.

[0718]

<수지 몰드의 제작>

[0719]

얻어진 원통형 마스터 스템퍼의 표면에 대하여, 실시예 1 및 실시예 2와 동일하게 이형 처리를 실시했다.

[0720]

다음으로, 얻어진 원통형 마스터 스템퍼를 이용하여 릴형 수지 몰드를 제작했다. 수지 몰드의 제조 조건은, 하기 2항목 이외에는, 실시예 1 및 실시예 2와 동일하게 했다.

[0721]

1. 자외선 조사의 적산 광량을 1200 mJ/cm^2 로 한 것.

[0722]

2. 닍롤의 가압력을 0.01 Mpa로 한 것.

[0723]

이하, 복수의 볼록부로 구성되는 미세 패턴을 갖는 수지 몰드를 릴형 수지 몰드 G1이라고 한다.

[0724]

릴형 투명 수지 몰드 G1을 원자간력 현미경(AFM)에 관찰한 바, 비주기적인 극소 볼록부가 산재되어 있는 것이 확인되었다. 제1 볼록부의 평균 간격(Pave)은 300 nm였다. 또한, 릴형 투명 수지 몰드 G1에 대한 극소 볼록부의 존재 확률(Z)은, 1/11.1, Tcv-ave는 2.5 Pave였다. 이와 같이, 원통형 마스터 스템퍼 표면에 주기적으로 대략 일정한 복수의 오목부를 형성한 경우에도, 나노임프린트의 접합시의 가압력을 조정함으로써, 용이하게 수지 몰드 상에 비주기적인 극소 볼록부를 형성할 수 있는 것을 알 수 있다.

[0725]

<반전 수지 몰드의 제작>

- [0726] 다음으로, 릴형 수지 몰드 G1을 주형으로 하여, 반전 수지 몰드를 제조했다. 반전 수지 몰드의 제조 조건은, 자외선의 적산 광량을 1300 mJ/m^2 로 한 것 이외에는, 실시예 1 및 실시예 2와 동일하게 했다. 이하, 얻어진 복수의 오목부로 구성되는 미세 패턴을 구비하는 반전 수지 몰드를 릴형 수지 몰드 G2라고 한다.
- [0727] <나노 가공용 필름의 제작>
- [0728] 릴형 수지 몰드 G2의 나노 구조면에 대하여, 하기 재료 2의 희석액을 도공했다. 계속해서, 재료 2를 나노 구조 내부에 내포하는 릴형 수지 몰드의 나노 구조면 상에, 하기 재료 3의 희석액을 도공하여, 나노 가공용 필름을 얻었다.
- [0729] 재료 2…TTB : 3APTMS : SH710 : I.184 : I.369=65.2 g : 34.8 g : 5.0 g : 1.9 g : 0.7 g
- [0730] 재료 3…바인딩 폴리머(Binding polymer) : SR833 : SR368 : I.184 : I.369=77.1 g : 11.5 g : 11.5 g : 1.47 g : 0.53 g
- [0731] 바인딩 폴리머…벤질메타크릴레이트 80 질량%, 메타크릴산 20 질량%의 2원 공중합체의 메틸에틸케톤 용액(고형분 50%, 중량 평균 분자량 56000, 산 당량 430, 분산도 2.7)
- [0732] · TTB…티탄(IV)테트라부톡시드 모노머(와코 준야쿠 공업사 제조)
- [0733] · SH710…페닐 변성 실리콘(도레·다우코닝사 제조)
- [0734] · 3APTMS…3-아크릴옥시프로필트리메톡시실란(KBM5103(신에츠 실리콘사 제조))
- [0735] · I.184…1-[히드록시시클로헥실페닐케톤(BASF사 제조 Irgacure(등록 상표) 184)
- [0736] · I.369…2-벤질-2-디메틸아미노-1-(4-모르폴리노페닐)-부타논-1(BASF사 제조 Irgacure(등록 상표) 369)
- [0737] · SR833…트리시클로데칸디메탄올디아크릴레이트(SR833(SARTOMER사 제조))
- [0738] · SR368…트리스(2-히드록시에틸)이소시아누레이트트리아크릴레이트(SR833(SARTOMER사 제조))
- [0739] 릴형 수지 몰드 G1의 제작과 동일한 장치를 사용하여, 프로필렌글리콜모노메틸에테르(PGME)로 희석한 재료 2를, 릴형 수지 몰드 G2의 나노 구조면 상에 직접 도공했다. 여기서, 희석 농도는, 단위 면적당의 도공 원료(PGME)로 희석한 재료 2) 중에 포함되는 고형분량이, 단위 면적당의 나노 구조의 체적보다 20% 이상 작아지도록 설정했다. 도공 후, 80°C 의 송풍 건조로(乾燥爐) 내를 5분에 걸쳐 통과시키고, 재료 2를 나노 구조 내부에 내포하는 릴형 수지 몰드를 권취 회수했다.
- [0740] 계속해서, 재료 2를 나노 구조 내부에 내포하는 릴형 수지 몰드를 권출함과 동시에, 릴형 수지 몰드 G1의 제작과 동일한 장치를 사용하여, PGME 및 메틸에틸케톤(MEK)으로 희석한 재료 3을, 나노 구조면 상에 직접 도공했다. 여기서, 희석 농도는, 나노 구조 내부에 배치된 재료 2와 도공된 재료 3의 계면과, 재료 3의 표면과의 거리가 500 nm가 되도록 설정했다. 도공 후, 80°C 의 송풍 건조로 내를 5분에 걸쳐 통과시키고, 재료 3의 표면에 폴리프로필렌제 커버 필름을 합하여, 권취 회수했다. 또, 커버 필름을 합할 때의 온도는, 30°C 로 했다.
- [0741] 얻어진 나노 가공용 필름에 대하여, 주사형 전자 현미경, 투과형 전자 현미경 및 에너지 분산형 X선 분광법으로 관찰을 행한 바, 재료 2는, 나노 구조의 오목부 내부에만 충전 배치되어 있는 것이 확인되었다. 또한, 필름형 수지 몰드 G2의 나노 구조 및 재료 2를 충전하여 평坦화하도록 재료 3이 성막되어 있는 것을 확인할 수 있었다.
- [0742] <광학 기판의 제작>
- [0743] 제작한 나노 가공용 필름을 사용하여, 광학 기판을 제작했다. 광학 기판으로는 c면 사파이어 기판을 사용했다.
- [0744] 사파이어 기판에 대하여 UV-O3 처리를 5분간 행하고, 표면의 파티클을 제거함과 동시에, 친수화했다. 계속해서, 나노 가공용 필름의 재료 3 표면을, 사파이어 기판에 대하여 접합했다. 이 때, 사파이어 기판을 80°C 로 가온한 상태에서 접합했다. 계속해서, 고압 수은등 광원을 사용하여, 적산 광량이 1200 mJ/cm^2 가 되도록, 릴형 수지 몰드 G2 너머로 광조사했다. 그 후, 릴형 수지 몰드 G2를 박리하여, 재료 2/재료 3/사파이어 기판으로 이루어지는 적층체를 얻었다.
- [0745] 계속해서, 재료 2 면측으로부터 산소 가스를 사용한 에칭을 행하고, 재료 2를 마스크로서 선정하여 재료 3을 나노 가공하고, 사파이어 기판 표면을 부분적으로 노출시켰다. 산소 에칭으로는, 압력 1 Pa, 전력 300 W의 조건으로 행했다. 그 후, 재료 2 면측으로부터 BCl_3 가스를 사용한 반응성 이온 에칭을 행하고, 사파이어를 나노 가공

했다. BCl_3 을 사용한 에칭은, ICP : 150 W, BIAS : 50 W, 압력 0.2 Pa로 실시하고, 반응성 이온 에칭 장치(RIE-101iPH, 사무코 주식회사 제조)를 사용했다.

[0746] 마지막으로, 황산 및 과산화수소수를 2 : 1의 중량비로 혼합한 용액으로 세정하고, 계속해서 순수로 세정하여, 광학 기판을 얻었다.

[0747] 제작한 광학 기판을 주사형 전자 현미경으로 관찰한 바, 사파이어 기판 표면에 복수의 볼록부가 형성됨과 동시에, 극소 볼록부가 산재되어 있는 것이 관찰되었다. 요철 구조의 평균 볼록부 높이(Have)는 150 nm였다. 극소 볼록부의 높이(hn)는, 0 nm~30 nm(0.2 Have)의 범위에서 관찰되었다. 극소 볼록부의 7할 정도가 0 nm의 높이를 갖고, 나머지 3할 정도가 30 nm 정도의 높이였다. 또한, 극소 볼록부의 존재 확률은 1/12.5, Tcv-ave는 2.5 Pav였다. 또한, 극소 볼록부를 개재하여 인접하는 제1 볼록부의 거리(tcv)는, 300 nm(Pave) 초과 900 nm(3 Pav) 이하였다. 상기 결과는, 주사형 전자 현미경 관찰에 있어서 경사(Tilt)를 구사함으로써도 마찬가지로 관찰할 수 있었다.

[0748] 주사형 전자 현미경에 의한 표면 관찰에 의해, 복수의 제1 볼록부 중에, 높이 0 nm의 극소 볼록부 및 높이 30 nm의 극소 볼록부가 관찰되었다. 또, 주사형 전자 현미경을 이용한 단면 관찰과 원자간력 현미경 관찰을 병용하여 극소 볼록부를 판단했다. 제1 볼록부는, 형상이 균등하지 않고, 흐트러져 있는 것을 알 수 있었다. 이 흐트러짐은, 각 볼록부의 높이의 분포, 각 볼록부의 볼록부 바닥부 윤곽 형상의 분포, 그리고 각 볼록부의 정점 위치의 분포로서 관찰되었다. 또한, 볼록부 바닥부의 윤곽 형상은 복수의 변곡점을 갖는 부정형이었다. 이것은, 상기 재료 3과 BCl_3 을 사용한 건식 에칭 조건의 밸런스에 의해 제어할 수 있는 것이다. 이러한 제1 볼록부의 흐트러짐은, 평균화된 굴절률의 흐트러짐으로 이어지기 때문에, 광 추출 효율(LEE)이 보다 향상되는 것으로 추찰된다.

[0749] 실시예 3과 동일하게 반도체 발광 소자를 조립하고, 발광 효율을 평가했다. 평가 방법은 실시예 3과 동일하게 했다. 비교예 4의 반도체 발광 소자(G)의 출력을 1로 하면, 실시예 4의 반도체 발광 소자의 출력은 1.8 정도인 것을 알 수 있었다. 실시예 4의 반도체 발광 소자의 출력이, 실시예 3의 반도체 발광 소자(A)의 출력보다 큰 것은, 평균 간격(Pave)이 커진 것에 의한 것으로 생각된다. 즉, 평균 간격(Pave)이 300 nm로 작기 때문에, 반도체 결정층의 전위 분산화와 국소적 전위 밀도의 저감에 의한 내부 양자 효율(IQE)의 개선은 유지하지만, 한편, 평균 간격(Pave)이 200 nm로부터 300 nm로 커진 것에 의해, 극소 볼록부와 제1 볼록부의 체적차가 커지고, 즉 평균화된 굴절률의 흐트러짐이 현저해져, 산란성이 크게 부여되었기 때문에, 광 추출 효율(LEE)이 크게 향상된 것으로 추정된다. 실제, 투과형 전자 현미경에 의해 전위 밀도를 측정한 바, 반도체 발광 소자(A)와 실시예 4의 반도체 발광 소자에서는, 측정 오차 범위 내에서 동일한 것이 확인되었다. 또한, 실시예 4에 있어서도, 실시예 3과 마찬가지로, 반도체 결정층의 사용량 저하와 반도체 발광 소자의 제조 시간 단축을 할 수 있는 것이 확인되었다.

[0750] <실시예 5>

[0751] 실시예 4와 동일하게 릴형 수지 몰드 G1을 제조했다. 여기서, 릴형 수지 몰드 G1을 얻을 때의 납의 가압력은 0.01 MPa로 하고, 광경화성 수지의 도포막 두께(고체분의 막두께)를, 3000 nm 내지 300 nm의 범위 내에서 변경했다. 여기서, 도포막 두께가 1500 nm 이하인 경우에는, 광경화성 수지를 프로필렌글리콜모노메틸에테르 및 아세톤의 혼합 용제로 회석하여, 막두께를 조정했다. 릴형 수지 몰드 G1을 주사형 전자 현미경과 원자간력 현미경에 의해 관찰하고, 극소 볼록부의 존재 확률을 구했다. 극소 볼록부의 존재 확률은 1/3.3~1/50000의 범위에서 조정할 수 있는 것을 알 수 있었다.

[0752] 다음으로 실시예 4와 동일하게 릴형 수지 몰드 G2를 제조했다. 다음으로, 실시예 4에 있어서, 도공 장치를 탁상 바 코터로 변경하고, 릴형 수지 몰드 G2를 나노 가공용 필름으로 가공했다. 또한, 실시예 4와 동일하게, 나노 가공용 필름을 사용하여 사파이어 기판을 가공하고, 광학 기판을 얻었다.

[0753] 얻어진 광학 기판을, 주사형 전자 현미경과 원자간력 현미경에 의해 관찰했다. 결과를 표 4에 기재했다. 계속해서, 실시예 4와 동일하게 반도체 발광 소자를 제작하고, 발광 출력비를 확인했다. 또한, 내부 양자 효율(IQE)을 PL 강도로부터 측정했다. 내부 양자 효율(IQE)은, (단위 시간에 발광 반도체층으로부터 발생하는 포톤의 수/단위 시간에 반도체 발광 소자에 주입되는 전자의 수)에 의해 정의된다. 본 명세서에 있어서는, 상기 내부 양자 효율(IQE)을 평가하는 지표로서, (300 K로 측정한 PL 강도/10 K로 측정한 PL 강도)를 채용했다. 또, 광 추출 효율(LEE)과 내부 양자 효율(IQE)에 대한 영향을 판단하기 위해, 발광 출력비를 내부 양자 효율(IQE)로 나눔으로써, 광 추출 효율비를 산출했다. 결과를 표 4에 나타낸다. 표 4 중, Tcv-ave나 극소 볼록부의 존재 확률(Z) 등

의 정보는, 명세서 본문에서 기재한 정의에 따라 산출하고 있다.

[0754] 표 4에 기재된 용어의 의미는 이하와 같다.

[0755] · No. …제작한 광학 기판에 대한 관리 기호

[0756] · Z…극소 볼록부의 존재 확률

[0757] · Tcv-ave…극소 볼록부를 사이에 둔 정상 볼록부의 정점 사이의 거리의 평균치

[0758] · IQE…내부 양자 효율

[0759] · LEE 비…광 추출 효율비

표 4

	No.	Z	Tcv-ave[nm]	IQE[%]	LEE 비	발광 출력비
실시예5	1	1/50000	2.59Pave	89	1.04	1.42
	2	1/5000	2.62Pave	89	1.06	1.45
	3	1/1000	2.60Pave	86	1.16	1.54
	4	1/500	2.66Pave	84	1.21	1.57
	5	1/55	2.98Pave	81	1.27	1.58
	6	1/50	3.13Pave	80	1.29	1.59
	7	1/49	3.56Pave	78	1.33	1.6
	8	1/25	9.19Pave	80	1.34	1.65
	9	1/19	5.21Pave	75	1.41	1.63
	10	1/14	3.98Pave	73	1.42	1.59
	11	1/7.6	6.76Pave	74	1.34	1.53
	12	1/5.4	4.99Pave	71	1.29	1.41
	13	1/3.3	5.21Pave	69	1.30	1.38
비교예4	소자 G	0	-	60	1	1

[0760]

[0761] 표 4로부터 이하의 것을 알 수 있다. 우선, 존재 확률(Z)이 작아질수록, 내부 양자 효율(IQE)이 향상된다. 다만, 존재 확률(Z)이 최대인 1/3.3의 경우라도, 실시예 4의 소자 G에 비하면, 내부 양자 효율(IQE)은 충분히 크다. 이것은, 평균 간격(Pave)이 300 nm인 미소한 요철 구조에 의해, 반도체 결정층의 성장 모드를 흐트러뜨리는 것이 가능해지고, 요철 구조의 볼록부 근방에서 전위끼리를 충돌시켜 소실시킬 수 있었기 때문이다. 이것은 실제로 투과형 전자 현미경 관찰로부터 확인할 수 있었다. 한편, 존재 확률(Z)이 커짐으로써, 극소 볼록부의 비율이 증가한다. 이 경우, 반도체 결정층이 제2 볼록부를 평탄화한 후에, 제1 볼록부 정상부를 평탄화하도록 성 막된다. 즉, 제2 볼록부 근방으로부터 제1 볼록부 근방에 걸쳐 생기는 내부 응력의 밀도가 증가하는 것으로 생각된다. 이 때문에, 반도체 결정층의 결정성이 저하되어, 내부 양자 효율(IQE)이 저하되는 것으로 추정된다.

[0762] 다음으로, 존재 확률(Z)이 커질수록 광 추출 효율(LEE)은 향상되지만, 존재 확률(Z)=1/7.6을 경계로 광 추출 효율(LEE)이 감소한다. 또한, 존재 확률(Z)에 상관없이, 실시예 4의 소자 G에 비하면 광 추출 효율(LEE)은 향상된다. 이것은, 평균 간격(Pave)이 300 nm인 요철 구조에 의해, 반도체 결정층 내를 도파하는 발광광이, 광회절에 의해 진행 방향이 변화시켜지기 때문인 것으로 생각할 수 있다. 한편, 존재 확률(Z)이 커짐으로써, 극소 볼록부의 비율이 증가한다. 이에 따라, 평균적 굴절률에 극소 볼록부의 분포에 준한 분포가 가해지기 때문에, 도파 모드를 형성하는 광을 광회절 및 광산란에 의해 추출할 수 있는 것으로 생각된다. 여기서, 존재 확률(Z)이 지나치게 커지는 경우, 극소 볼록부의 비율이 많아지는 점에서, 요철 구조의 평균 체적은 감소한다. 즉, 광회절 강도가 저하되는 점에서, 광 추출 효율(LEE)이 저하되는 것으로 생각할 수 있다.

[0763] 이상으로부터, 요철 구조를 형성함으로써 내부 양자 효율(IQE)을 향상시킬 수 있다. 여기서, 내부 양자 효율(IQE)을 향상시키기 위해 극소 볼록부를 형성한 경우, 그 존재 확률(Z)에 의해 광 추출 효율(LEE)이 알맞게 되는 범위가 있는 것을 알 수 있다. 또한, 극소 볼록부의 존재 확률(Z)이 지나치게 큰 경우, 내부 양자 효율(IQE)도 저하되는 것을 알 수 있다. 이상으로부터, 발광 출력비는, 존재 확률(Z)에 대하여 최적의 범위가 존재한다. 본 검토에 있어서는, 확률(Z)이 1/5.4~1/5000의 범위에서 발광 출력비가 크게 향상되는 것을 알 수 있다. 특히, 확률(Z)이 1/7.6~1/1000 사이에서 발광 출력비의 향상이 보다 현저해지는 것을 알 수 있다. 이것은 상기 설명한 외부 양자 효율(EQE)이 내부 양자 효율(IQE)과 광 추출 효율(LEE)의 곱에 의해 결정되기 때문이고, 이러한 존재 확률(Z)에 의한 최적치가 있는 이유는, 상기 고찰한 바와 같다.

[0764] 또한, 반도체 결정층의 성장을 관찰하여 분석한 바, 존재 확률(Z)을 상기 범위에 포함시킴으로써, 반도체 발광

소자의 누설 전류를 보다 개선할 수 있는 것도 확인되었다. 사파이어 기판(광학 기판) 상에 베퍼층, uGaN 층, nGaN 층, MQW 층, 및 pGaN 층을 MOCVD 법에 의해 성막한 후에, ITO를 성막하고, 메사 에칭을 행하고, 마지막으로 Cr/Ti/Au으로 이루어지는 금속 패드 패턴을 형성했다. 이 상태에서 누설 전류를 측정했다. 도 5에 도시한 바와 같이, 존재 확률(Z)이 작은 경우, 누설 전류가 보다 개선되고, 양호한 다이오드 특성을 나타내는 것을 알 수 있다. 또한, 존재 확률(Z)이 1/5 부근을 기점으로, 존재 확률(Z)이 커지면, 누설 전류가 급증하는 것을 알 수 있다. 예컨대, 존재 확률(Z)이 1/55인 경우에 비해, 존재 확률(Z)이 1/3.3인 경우의 누설 전류는 1.7~2.9배였다. 즉, 다이오드 특성이 크게 저하되는 것이 확인되었다. 여기서, 반도체 결정층의 성장성을 확인한 바, 존재 확률(Z)이 클수록, 극소 볼록부 근방으로부터 반도체 결정층의 특이 성장이 생기는 것이 확인되었다. 여기서 특이 성장이란, 주위보다 성장 속도가 빠른 것을 말한다. 도 6의 A 및 도 6의 B에, 특이 성장한 반도체 결정층을 단면 주사형 전자 현미경에 의해 관찰한 결과를 나타낸다. 도 6의 A는, 존재 확률(Z)이 1/3.3(도 5의 확률(Z)이 0.3, 표 4의 No.13에 상당)인 경우이다. 도 6의 A로부터, 특이 성장에 의해 반도체 결정층의 광학 기판(사파이어 기판)과는 가장 먼 면에 볼록형의 비평탄부가 발생되어 있는 것을 알 수 있다. 이것은, 큰 존재 확률(Z)에 의해 제2 볼록부의 집합이 형성되고, 이에 따라 급성장한 반도체 결정층이다. 한편, 도 6의 B3에 의해, 특이 성장한 반도체 결정층의 광학 기판과는 가장 먼 측의 면에 오목형의 비평탄부가 발생되어 있는 것을 알 수 있다. 이것은, 큰 존재 확률(Z)에 의해 생긴 제2 볼록부의 집합이 인접함으로써, 제2 볼록부에서의 특이 성장한 반도체 결정층끼리가 충돌하여 발생하는 것이다. 이상으로부터, 존재 확률(Z)을 소정의 값 이하로 함으로써, 반도체 결정층의 p-n 접합 계면의 어긋남, 바꾸어 말하면 밴드도에서의 밴드갭의 어긋남을 억제하는 것이 가능해지고, 이에 따라 누설 전류를 보다 양호하게 감소시킬 수 있는 것을 알 수 있다.

[0765] <실시예 6>

[0766] 우선, c면 편면 경면 사파이어(오프각 : 0.2°)의 경면에 대하여 UV-03 처리를 행하고, 표면을 친수화함과 동시에, 파티클을 제거했다. 계속해서, 포토레지스트용의 노블락 수지에, 나노 입자를 분산시켰다. 계속해서, 나노 입자가 분산된 노블락 수지를 스핀 코트법에 의해 사파이어 기판 상에 성막하고, 120°C의 핫 플레이트 상에서 프리베이크를 행했다. 다음으로 리소그래피를 행하고, 사파이어 기판 상에 다수의 평균 간격이 3.2 μm인 정육방 배열로 배열한 원뿔형의 도트를 제작했다. 주사형 전자 현미경에 의해 관찰한 바, 정상 볼록부와 특이 볼록부가 확인되었다. 정상 볼록부는, 주사형 전자 현미경 관찰로부터, 평균적으로 이하와 같은 도트 구조였다.

[0767] · 도트의 정점은, 곡률 반경이 0 초과인 둥그스름한 각부였다.

[0768] · 도트의 바닥부의 윤곽 형상은, 대략 원형이었다.

[0769] · 도트의 측면은 2단계의 경사 각도를 갖고 있었다. 이 2단계의 경사 각도는, 도트의 바닥부측 쪽이 상부측보다 경사 각도가 작은 경사를 갖고 있었다.

[0770] · 도트의 바닥부의 직경은, 1.7 μm였다.

[0771] 실시예 6에 있어서는, 노블락 수지에 분산시킨 나노 입자의 농도와 형상을 변화시켰다. 형상은, 구형의 것과, 필러형의 것으로 했다. 구형의 것은, 평균 입경이 25 nm인 TiO₂ 입자로 했다. 한편 필러형의 것은, 길이축 방향의 길이가 100 nm인 ZnO 로드로 했다. 또한, 이들 나노 입자의 농도를, 0.01%~3%의 범위에서 변경했다. 이에 따라, 특이 볼록부의 존재 비율과, 특이 볼록부에 형성되는 볼록형체 또는/및 오목형체의 피복률을 조정했다.

[0772] 제조한 광학 기판을 주사형 전자 현미경 및 원자간력 현미경으로 관찰한 결과를 표 5 및 표 6에 기재했다. 표 5는, 특이 볼록부의 존재 비율이 파라미터가 되도록, 표 6은 특이 볼록부에 대한 볼록형체 및 오목형체의 피복률이 파라미터가 되도록 정리했다. 또, 표 5 및 표 6에는 기재하지 않았지만, 특이 볼록부 표면에 형성된 볼록형체 및 오목형체의 높이 혹은 깊이는, 주사형 전자 현미경 및 원자간력 현미경 관찰로부터, 10 nm~400 nm의 범위에서 관찰되었다. 특히, 10 nm~50 nm의 볼록형체 또는 오목형체가 가장 많이 포함되어 있고, 순차적으로 많은 순으로, 50 nm~100 nm, 100 nm~150 nm, 150 nm~400 nm였다. 또한, 볼록형체 및 오목형체는, 특이 볼록부의 정상부 부근에 위치하는 것으로부터, 특이 볼록부의 바닥부 부근에 위치하는 것까지 흔재되어 있었지만, 비율로는, 정상부 부근에 위치하는 것 쪽이 많았다.

[0773] 표 5 및 표 6의 용어의 의미는 이하와 같다.

[0774] · 정상 볼록부…요철 구조를 구성하는 복수의 도트 중에서, 특이 볼록부가 아닌 것.

[0775] · Pave…요철 구조의 평균 간격

- [0776] · Have…요철 구조의 평균 높이
- [0777] · ϕ ave…요철 구조의 도트의 바닥부의 직경의 평균치
- [0778] · 특이 볼록부…표면에 볼록형체 또는/및 오목형체를 갖는 볼록부
- [0779] · 존재…특이 볼록부가 존재하는지의 여부. ○로써 특이 볼록부가 포함되고, ×로써 포함되지 않는 것을 의미한다.
- [0780] · 피복률…특이 볼록부의 표면에 대한 볼록형체 및 오목형체의 평면 점유율
- [0781] · P/R…특이 볼록부의 존재 비율
- [0782] · N…특이 볼록부의 존재 비율을 구하는 데에 카운트한 볼록부의 수
- [0783] · 비…특이 볼록부의 존재 비율
- [0784] 또, 표 5 및 표 6에서의 비교예 5는, 포토레지스트용의 노블락 수지에 나노 입자의 첨가를 행하지 않고, 리소그래피를 행하여 제조한 광학 기판이고, 특이 볼록부가 존재하지 않는 것이다.
- [0785] 다음으로, 실시예 5와 동일하게, 발광 출력비, 광 추출 효율비, 및 내부 양자 효율을 구했다. 결과를 표 5 및 표 6에 기재했다.

표 5

No.	정상 볼록부			특이 볼록부				IQE[%]	LEE 비	발광 출력비			
	Pave [μm]	Have [μm]	ϕ ave [μm]	존재	피복률 [%]	P/R							
						N[개]	비[%]						
비교예5	3.2	1.6	1.7	×	-	100	0	60	1.00	1			
1	3.2	1.6	1.7	○	0.02	100	1	70	0.98	1.14			
2	3.2	1.6	1.7	○	0.34	100	2	76	0.96	1.21			
3	3.2	1.6	1.7	○	1.76	100	1	74	0.99	1.22			
4	3.2	1.6	1.7	○	7.05	100	3	72	0.99	1.19			
5	3.2	1.6	1.7	○	8.65	100	2	73	0.99	1.2			
6	3.2	1.6	1.7	○	35.3	100	2	69	0.95	1.09			

피복: 특이 볼록부의 표면에 대한 볼록형체 및 오목형체의 평면 점유율

표 6

No.	정상 볼록부			특이 볼록부				IQE[%]	LEE 비	발광 출력비			
	Pave [μm]	Have [μm]	ϕ ave [μm]	존재	피복률 [%]	P/R							
						N[개]	비[%]						
비교예5	3.2	1.6	1.7	×	-	100	0	60	1.00	1			
7	3.2	1.6	1.7	○	1.76	10000	0.01	61	1.01	1.03			
8	3.2	1.6	1.7	○	1.76	5000	0.02	64	1.17	1.25			
9	3.2	1.6	1.7	○	1.66	1000	0.1	63	1.18	1.24			
10	3.2	1.6	1.7	○	1.47	1000	0.2	65	1.16	1.26			
11	3.2	1.6	1.7	○	1.89	1000	0.4	64	1.17	1.25			
12	3.2	1.6	1.7	○	1.91	1000	0.9	66	1.10	1.21			
13	3.2	1.6	1.7	○	1.65	100	2	68	1.05	1.19			
14	3.2	1.6	1.7	○	1.77	100	9	73	0.95	1.15			
15	3.2	1.6	1.7	○	1.65	100	26	72	0.94	1.13			
16	3.2	1.6	1.7	○	1.89	100	57	71	0.90	1.06			
17	3.2	1.6	1.7	○	2.41	100	97	74	0.83	1.02			

피복: 특이 볼록부의 표면에 대한 볼록형체 및 오목형체의 평면 점유율

[0787]

- [0788] 표 5 및 표 6으로부터 이하의 것을 알 수 있다. 특이 볼록부가 포함됨으로써, 발광 출력비가 증가한다. 표 5로부터, 볼록형체 및 오목형체의 피복률이 커지면, 내부 양자 효율(IQE)이 증가하는 것을 알 수 있다. 이것은, 특이 볼록부의 볼록형부 또는 오목형체부에서, 반도체 결정층의 성장 모드가 흐트러지기 때문인 것으로 생각할 수 있다. 그러나, 표 5의 No.6에 나타내는 피복률이 35.3%인 경우, 약간 내부 양자 효율(IQE)이 저하된다. 이것은, 하나의 특이 볼록부에 주목했을 때에, 그 표면의 조도가 커지고, 이에 따라 반도체 결정층의 성장의 흐트러짐이 지나치게 커졌기 때문인 것으로 생각된다. 즉, 반도체 결정층에 대하여 성장의 흐트러짐에 의한 응력이 강하게

작용하고, 이에 따라 결정 결함이 생긴 것으로 추정된다. 표 6으로부터, 특이 볼록부의 비율이 커지면 발광 출력비가 증가하는 것을 알 수 있다. 이것은, 특이 볼록부에 의한 광산란성이 증가하기 때문인 것으로 생각된다. 특히, 특이 볼록부에 있어서는, 그 표면의 볼록형체 또는 오목형체에 의해, 도파 모드를 흐트러뜨릴 때의 랜덤성이 증가한다. 즉, 광회절보다 광산란을 우선시킬 수 있었기 때문인 것으로 생각된다. 그러나, 표 6의 No.14에 나타내는 특이 볼록부의 존재 비율이 9%를 초과한 근처로부터, 약간 발광 출력비가 저하된다. 이것은, LEE 비로부터 알 수 있는 바와 같이, 광 충출 효율(LEE)이 저하되었기 때문이다. 이러한 현상이 생기는 이유는, 특이 볼록부가 지나치게 많은 경우, 한번 진행 방향이 흐트러진 발광광이 다시 도파 모드를 형성할 확률이 증가하는 것, 및, 반도체 발광 소자의 측면부로의 출광이 증가하는 점에서, 흡수 감쇠가 생기기 쉬운 것이라고 생각된다.

[0789] 이상으로부터, 특히, 특이 볼록부에 대한 볼록형체 및 오목형체의 피복률은, 0.02%~8.65%인 것이 적당한 것을 알 수 있다. 그 중에서도, 피복률은, 0.34%~8.65%이면 보다 발광 출력비가 향상되는 것을 알 수 있다. 한편, 특이 볼록부의 존재 비율은, 특히 0.02%~26%이면 적당하고, 그 중에서도 0.02%~0.9%이면 발광 출력비가 보다 향상되는 것을 알 수 있다.

[0790] 또한, 반도체 결정층의 성장을 보다 상세히 확인한 바, 특이 볼록부를 포함하는 광학 기판을 사용한 경우, 특이 볼록부를 포함하지 않는 광학 기판을 사용한 경우에 비해, 반도체 결정층의 요철 구조의 볼록부 근방에서의 크랙을 억제할 수 있는 것을 알 수 있었다.

[0791] <실시예 7 및 실시예 8>

[0792] 표면에 요철 구조면을 구비하는 광학 기판을 제작하고, 상기 기판을 사용하여 반도체 발광 소자(LED)를 제작하고, LED의 효율을 비교했다.

[0793] 이하의 검토에 있어서는, 표면에 요철 구조면을 구비하는 광학 기판을 제작하기 위해, 요철 구조(L)를 제작하고, 계속해서 요철 구조(S)를 요철 구조(L)의 표면 상에 제작했다.

[0794] · 요철 구조(L)의 제작

[0795] 사파이어 기판의 C면(0001) 상에, 예칭 마스크가 되는 SiO_2 막을 성막하고, 포토리소그래피법에 의해 패터닝했다. 계속해서, SiO_2 로 구성되는 마스크를 이용하여, 사파이어 기판을 예칭함으로써 요철 구조(L)를 제작했다. 또, 예칭은 습식 예칭에 의해 행하고, 예칭액으로서, 인산과 황산의 혼합산을 이용했다. 액온은 대략 295°C였다.

[0796] 제작한 요철 구조(L)를 주사형 전자 현미경을 이용하여 관찰했다. 결과를 표 7에 정리했다. 실시예 7의 요철 구조(L)는, 간격(PL)이 3000 nm인 육방 격자의 격자점 상에 볼록부가 배치되고, 볼록부의 평균 높이는 1500 μm 이고, 볼록부 바닥부폭(1cvb)은 1500 μm 였다. 또한, 볼록부 측면에는 2단계의 경사 각도를 형성했다. 볼록부 정상부로부터 볼록부 바닥부로 측면 경사 각도가 1회 전환된다. 이 전환에 의해, 경사각은 급해지도록 설정했다. 한편, 실시예 8에 있어서는, 육방 격자의 격자 중심부에 볼록부를 형성하지 않는 구조로 했다. 즉, 육방 격자의 중심에 볼록부가 없고, 육방 격자의 윤곽을 만드는 격자점에 볼록부가 있는 단위가 최밀 충전되어 있는 구조를 제작했다. 평균 간격이나 높이는 표 7에 기재된 바와 같고, 또한, 볼록부 측면의 상태는 실시예 7과 동일했다.

[0797] 표 7에 기재된 용어의 의미는 이하와 같다.

[0798] · 배열…요철 구조(L)의 볼록부의 배열

[0799] · PL…요철 구조(L)의 평균 간격

[0800] · Have…요철 구조(L)의 평균 높이

[0801] · 1cvb…요철 구조(L)의 볼록부 바닥부폭

표 7

요철 구조 L				
	배열	PL [μm]	Have [μm]	Icvb [μm]
실시예7	삼각 격자의 격자점 상에 볼록부.	3	1.5	1.5
실시예8	삼각 격자의 격자점 상에 볼록부, 다만, 육방 격자로서 본 경우, 육방 격자의 중심점에는 볼록부는 없다.	4	1.22	1.22

[0802]

[0803] · 요철 구조(S)의 제작

[0804] 요철 구조(L)의 표면 상에 요철 구조(S)를 제작했다.

[0805] (1) 원통형 마스터 몰드를 제작하고, (2) 원통형 마스터 몰드에 대하여 광전사법을 적용하여, 릴형 수지 몰드를 제작했다. (3) 그 후, 릴형 수지 몰드를 광학 기판의 나노 가공용 필름으로 가공했다. 계속해서, (4) 나노 가공용 필름을 사용하여, 요철 구조(L)를 구비하는 광학 기판 상에 마스크를 형성하고, 얻어진 마스크를 통해 건식 에칭을 행함으로써, 표면에 요철 구조(L) 및 요철 구조(S)로 구성된 요철 구조면을 구비한 광학 기판을 제작했다.

[0806] (1) 원통형 마스터 몰드의 제작

[0807] 실시예 1과 동일한 조작을 행하여, 원통형 마스터 몰드를 얻었다.

[0808] (2) 릴형 수지 몰드의 제작

[0809] 제작한 원통형 마스터 몰드를 주형으로 하고, 광 나노임프린트법을 적용하여, 연속적으로 릴형 수지 몰드 G1을 제작했다. 계속해서, 릴형 수지 몰드 G1을 템플릿으로 하여, 광 나노임프린트법에 의해, 연속적으로 릴형 수지 몰드 G2를 얻었다.

[0810] 릴형 수지 몰드는, 실시예 4와 동일하게 제작했다. 다만, 광경화성 수지의 도포막 두께를 $5 \mu\text{m}$ 로 하고, 자외선의 적산 광량을 1500 mJ/cm^2 로 했다. 계속해서, 릴형 수지 몰드 G1을 주형으로 하여, 릴형 수지 몰드 G2를 얻었다. 릴형 수지 몰드도 실시예 4와 동일하게 제작했다. 다만, 광경화성 수지의 도포막 두께를 $3 \mu\text{m}$, 자외선의 적산 광량을 1200 mJ/cm^2 로 했다.

[0811] (3) 나노 가공용 필름의 제작

[0812] 릴형 수지 몰드 G2를 나노 가공용 필름으로 가공했다. 순서는 실시예 4와 동일하게 했다. 다만, 재료 3을 도공할 때에, 나노 구조 내부에 배치된 재료 2와 도공된 재료 3의 계면과, 재료 3의 표면과의 거리를 1800 nm 로 하고, 재료 3을 도공한 후에, 95°C 의 송풍 건조로 내를 5분에 걸쳐 통과시켰다.

[0813] (4) 요철 구조(L)를 구비하는 광학 기판의 나노 가공

[0814] 제작한 나노 가공용 필름을 사용하여, 요철 구조(L)를 구비하는 광학 기판의 가공을 시도했다. 요철 구조(L)를 구비하는 광학 기판으로는, 표 7에 기재된 기판을 사용했다.

[0815] 요철 구조(L)를 구비하는 사파이어 기판에 대하여 UV-03 처리를 5분간 행하고, 표면의 파티클을 제거함과 동시에, 친수화했다. 계속해서, 나노 가공용 필름의 재료 3 표면을, 요철 구조(L)를 구비하는 사파이어 기판에 대하여 접합했다. 이 때, 요철 구조(L)를 구비하는 사파이어 기판을 115°C 로 가온한 상태에서 접합했다. 계속해서, 고압 수은등 광원을 사용하여, 적산 광량이 1200 mJ/cm^2 가 되도록, 릴형 수지 몰드 G2 너머로 광조사했다. 그 후, 릴형 수지 몰드 G2를 박리했다.

[0816] 얻어진 적층체(재료 2/재료 3/기판으로 이루어지는 적층체)의 재료 2 면측으로부터 산소 가스를 사용한 에칭을 행하고, 재료 2를 마스크로서 선정하여 재료 3을 나노 가공하고, 요철 구조(L)의 표면을 부분적으로 노출시켰다. 산소 에칭으로는, 압력 1 Pa, 전력 300 W의 조건으로 행했다. 계속해서, 재료 2 면측으로부터 BCl_3 가스 및 Cl_2 가스의 혼합 가스를 사용한 반응성 이온 에칭을 행하고, 요철 구조(L)를 구비하는 사파이어 기판을 나노 가공했다. 에칭은, ICP : 150 W, BIAS : 50 W, 압력 0.2 Pa로 실시하고, 반응성 이온 에칭 장치(RIE-

101iPH, 사무코 주식회사 제조)를 사용했다.

[0817] 마지막으로, 황산 및 과산화수소수를 2 : 1의 중량비로 혼합한 용액으로 세정하고, 요철 구조(L) 및 요철 구조(S)로 구성된 요철 구조면을 구비하는 사파이어 광학 기판을 얻었다. 또, 사파이어 기판 상에 제작되는 요철 구조의 형상은, 주로, 나노 가공용 필름의 재료 2의 충전율과 재료 3의 막두께에 의해 제어했다.

[0818] 요철 구조면을 구비하는 사파이어 광학 기판을 주사형 전자 현미경에 의해 관찰했다. 요철 구조(S)는 요철 구조(L)의 표면 전체에 형성되어 있었다. 또한, 요철 구조(L)의 정상부 부근의 요철 구조(S)는, 요철 구조(L)의 오목부 바닥부 부근의 요철 구조(S)에 비해 높이가 높고 균등성이 높은 것이 확인되었다. 요철 구조(S)는 평균적으로, 볼록부 바닥부의 윤곽에 각이 없는 구조이고, 볼록부 바닥부의 윤곽은 원이 아니라 흰 형상이었다. 요철 구조(S)의 볼록부의 높이, 볼록부 바닥부폭(lcvb) 및 요철 구조(S)의 요철 구조(L)에 대한 피복률을 표 8에 기재했다. 또, 표 8에 있어서는, 요철 구조(S)의 볼록부의 높이 및 볼록부 바닥부폭(lcvb)은, 요철 구조(L)의 오목부 바닥부에 형성된 요철 구조(S)의 볼록부에 대한 값을 기재했다.

[0819] 표 8에 기재된 용어의 의미는 이하와 같다.

[0820] · PS…요철 구조(S)의 평균 간격

[0821] · Have…요철 구조(S)의 평균 볼록부 높이

[0822] · lcvb…요철 구조(S)의 볼록부 바닥부폭

[0823] · PL/PS…요철 구조(L)의 평균 간격(PL)과 요철 구조(S)의 평균 간격(PS)의 비율

[0824] · 피복…요철 구조(S)의 요철 구조(L)의 볼록부 및 오목부에 대한 피복률

표 8

	요철 구조 S			PL/PS	피복[%]
	PS[nm]	Have	lcvb		
실시예7	300	60	90	10	2.18
실시예8	200	80	100	20	7.1

[0825]

[0826] 얻어진 사파이어 광학 기판의 요철 구조면 상에, MOCVD에 의해, (1) AlGaN 저온 베퍼층, (2) n형 GaN 층, (3) n형 AlGaN 클래드층, (4) InGaN 발광층(MQW), (5) p형 AlGaN 클래드층, (6) p형 GaN 층, (7) ITO 층을 연속적으로 적층했다. 사파이어 기판 상의 요철은, (2) n형 GaN 층의 적층시에 매립되어, 평탄화하는 제막 조건으로 했다. 또한, 에칭 가공하고 전극 패드를 부착했다.

[0827] 이 상태에서, 프로버를 이용하여 p 전극 패드와 n 전극 패드 사이에 20 mA의 전류를 흘려 발광 출력을 측정했다. 결과를 표 9 및 표 10에 정리했다.

[0828] 또, 표 9 및 표 10에 기재된 비교예 6 및 비교예 7은, 요철 구조(L)만으로 구성된 요철 구조면을 구비하는 광학 기판을 제작한 경우이다. 실시예 7의 요철 구조(L)에 대응하는 요철 구조로 구성된 요철 구조면을 구비하는 광학 기판을, 비교예 6에서 사용했다. 또한, 실시예 8의 요철 구조(L)에 대응하는 요철 구조로 구성된 요철 구조면을 구비하는 광학 기판을 비교예 7에서 사용했다.

[0829] 표 9는, 비교예 6의 광학 기판을 사용한 LED의 발광 출력비를 1로 했을 때의, 본 발명에 관련된 실시예 7에 기재된 광학 기판을 사용한 LED의 발광 출력을 나타낸다. 표 10은, 비교예 7의 광학 기판을 사용한 LED의 발광 출력비를 1로 했을 때의, 본 발명에 관련된 실시예 8에 기재된 광학 기판을 사용한 LED의 발광 출력을 나타낸다.

[0830] 또, 내부 양자 효율(IQE)은 PL 강도로부터 결정했다. 내부 양자 효율(IQE)은, (단위 시간에 발광 반도체층으로부터 발생하는 포톤의 수/단위 시간에 반도체 발광 소자에 주입되는 전자의 수)에 의해 정의된다. 본 명세서에 있어서는, 상기 내부 양자 효율(IQE)을 평가하는 지표로서, (300 K로 측정한 PL 강도/10 K로 측정한 PL 강도)를 채용했다.

표 9

	발광 출력비	IQE[%]
실시예7	1.28	75
비교예6	1	60

[0831]

표 10

	발광 출력비	IQE[%]
실시예8	1.39	82
비교예7	1	60

[0832]

[0833] 표 9 및 표 10으로부터, 요철 구조(L)만으로 구성된 요철 구조면을 구비하는, 비교예 6 및 비교예 7의 광학 기판에 비해, 실시예 7 및 실시예 8에서는, 요철 구조(S) 및 요철 구조(L)로 구성된 요철 구조면을 구비하는 광학 기판을 사용함으로써, 발광 강도가 향상되어 있는 것을 알 수 있다. 이 하나의 원인은, 내부 양자 효율(IQE)의 향상인 것을 알 수 있다. 내부 양자 효율(IQE)의 개선은, 요철 구조(L)의 오목부로부터 성장하는 반도체 결정층의 전위 저감 효과가, 요철 구조(S)에 의해 촉진되었기 때문인 것으로 추정된다. 또한, 내부 양자 효율(IQE)의 향상 정도에 비해, 발광 강도의 향상 정도가 큰 것을 알 수 있다. 이것은, 요철 구조(S)가 요철 구조(L) 상에서 흐트러짐을 갖는 점에서, 광산란성이 가해져, 광 추출 효율(LEE)이 보다 향상되었기 때문인 것으로 추정된다.

[0834]

<실시예 9>

[0835] 실시예 9의 요철 구조(L)를, 실시예 7과 동일하게 제작, 요철 구조(L)에 대하여 요철 구조(S)를 또한 제작했다. 여기서, 요철 구조(S)의 제조 방법은 실시예 7과 동일하게 하여, 나노 가공용 필름의 나노 구조를 변화시켰다. 나노 가공용 필름의 나노 구조를 파라미터로 설정하고, 실시예 7과 동일하게 하여 광학 기판을 얻고, 반도체 발광 소자를 제작하고, 평가했다. 또, 요철 구조(S)는, 요철 구조(L)의 볼록부 정상부, 볼록부 측면 및 오목부 바닥부에 제작되었다.

[0836]

제조한 광학 기판을 주사형 전자 현미경에 의해 관찰한 결과 및 발광 출력비를, 표 11에 나타낸다. 또, 요철 구조(L)는, 표 7의 실시예 7에 기재된 것이다.

[0837]

표 11에 기재된 용어의 의미는 이하와 같다.

[0838]

- PS…요철 구조(S)의 평균 간격

[0839]

- Have…요철 구조(S)의 평균 볼록부 높이

[0840]

- lcvb…요철 구조(S)의 볼록부 바닥부 폭

[0841]

- PL/PS…요철 구조(L)의 평균 간격(PL)과 요철 구조(S)의 평균 간격(PS)의 비율

[0842]

- 피복…요철 구조(S)의 요철 구조(L)의 볼록부 및 오목부에 대한 피복률

표 11

No.	PS[nm]	요철 구조 S			PL/PS	피복[%]	발광 출력비
		Have[nm]	lcvb[nm]	PL/PS			
실시예9	1	200	60	90	15.0	12.6	1.29
	2	300	120	140	10.0	14.7	1.31
	3	500	220	300	6.0	24.6	1.42
	4	700	300	360	4.3	17.4	1.44
	5	900	420	480	3.3	18.8	1.41
	6	1200	540	720	2.5	26.7	1.12
	7	2500	710	1450	1.2	21.2	1.02

[0843]

[0844] 표 11에 있어서, 특히 PL/PS가 2.5(표 11 중의 No.6)를 초과한 근처로부터, 요철 구조(S)의 형상의 왜곡이 커지고, 이에 따라 요철 구조(L)의 형상도 왜곡되었다. 이 관점에서 보면, 복수의 볼록부로 이루어지는 요철 구조(L)의 표면에 요철 구조(S)를 배치하는 경우, PL/PS는 2.5 초과이면 바람직한 것을 알 수 있었다. 특히, 3.3 이

상이면 보다 요철 구조(S)의 형상 정밀도가 향상되고, 6.0 이상에서, 형상의 안정성이 포화되었다.

[0845] 발광 출력비는, 표 7의 실시예 7에 기재된 것을 1로서 표시되어 있다. 우선, 어느 광학 기판에 있어서도 발광 출력이 증가되어 있는 것을 알 수 있다. 또한, PL/PS가 작을수록 발광 출력은 증가하지만, PL/PS=6.0을 경계로 약간 감소하는 것을 알 수 있다. 우선, 발광 출력이 증가하는 것은, 마이크로 스케일의 체적 변화가 큰 요철 구조(L)에 의한 광학 산란성 때문이다. 여기서, 요철 구조(L)의 표면에 요철 구조(S)가 형성되어 있다. 특히, 요철 구조(L)의 오목부 바닥면에도 요철 구조(S)가 배치되어 있었던 점에서, 반도체 결정층의 성장시에, 요철 구조(L)의 오목부 바닥부 근방에서, 반도체 결정의 성장 모드를 흐트러뜨리는 것이 가능해지고, 전위가 효과적으로 소실되었기 때문인 것으로 생각된다. 또한, PL/PS가 커질수록, 내부 양자 효율(IQE)이 향상되고, PL/PS=10에서 거의 포화되는 것이 확인되었다. 즉, 내부 양자 효율(IQE)은, PL/PS가 커지면, 어느 때를 경계로 포화된다. 그러나, PL/PS가 커지는 것은, 반도체 발광 소자의 발광광으로부터 본 체적의 저하를 의미하기 때문에, 광학적 산란성이 저하된다. 따라서, 발광 출력에 적합한 범위가 나타나는 것으로 생각할 수 있다.

[0846] <실시예 10>

[0847] 요철 구조(L)의 불록부 정상부 상면에만 요철 구조(S)를 구비한 광학 기판을 제작했다.

[0848] 우선, 실시예 4와 동일하게 릴형 수지 몰드 G2를 제작했다. 다만, 광경화성 수지의 도포막 두께를 $4 \mu\text{m}$ 로 하고, 자외선의 적산 광량을 1800 mJ/cm^2 로 했다. 계속해서, 릴형 수지 몰드 G1을 주형로 하여, 릴형 수지 몰드 G2를 얻었다. 릴형 수지 몰드도 실시예 4와 동일하게 제작했다. 다만, 광경화성 수지의 도포막 두께를 $2 \mu\text{m}$, 자외선의 적산 광량을 1300 mJ/cm^2 로 했다.

[0849] (3) 나노 가공용 필름의 제작

[0850] 릴형 수지 몰드 G2를 나노 가공용 필름으로 가공했다. 순서는 실시예 4와 동일하게 했다. 다만, 재료 3을 도공 할 때에, 나노 구조 내부에 배치된 재료 2와 도공된 재료 3의 계면과, 재료 3의 표면과의 거리를 350 nm 로 하고, 재료 3을 도공한 후에, 95°C 의 송풍 건조로 내를 5분에 걸쳐 통과시켰다.

[0851] (4) 광학 기판의 나노 가공

[0852] 제작한 나노 가공용 필름을 사용하여, 광학 기판을 가공하고, 요철 구조(S)를 제작했다.

[0853] c면 편면 경면 사파이어 기판의 경면에 대하여, UV-03 처리를 5분간 행하고, 표면의 파티클을 제거함과 동시에, 친수화했다. 계속해서, 나노 가공용 필름의 재료 3 표면을, 사파이어 기판에 대하여 접합했다. 이 때, 사파이어 기판을 110°C 로 가온한 상태에서 접합했다. 계속해서, 고압 수은등 광원을 사용하여, 적산 광량이 1400 mJ/cm^2 가 되도록, 릴형 수지 몰드 G2 너머로 광조사했다. 그 후, 릴형 수지 몰드 G2를 박리했다.

[0854] 얹어진 적층체(재료 2/재료 3/기판으로 이루어지는 적층체)의 재료 2 면측으로부터 산소 가스를 사용한 에칭을 행하고, 재료 2를 마스크로서 선정하여 재료 3을 나노 가공하고, 사파이어 기판의 표면을 부분적으로 노출시켰다. 산소 에칭으로는, 압력 1 Pa , 전력 300 W 의 조건으로 행했다. 계속해서, 재료 2 면측으로부터 BCl_3 가스 및 Cl_2 가스의 혼합 가스를 사용한 반응성 이온 에칭을 행하고, 요철 구조(S)를 구비하는 사파이어 기판을 나노 가공했다. 에칭은, ICP : 150 W , BIAS : 50 W , 압력 0.2 Pa 로 실시하고, 반응성 이온 에칭 장치(RIE-101iPH, 사무코 주식회사 제조)를 사용했다.

[0855] 마지막으로, 황산 및 과산화수소수를 2 : 1의 중량비로 혼합한 용액으로 세정하고, 요철 구조(S)로 구성된 요철 구조면을 구비하는 사파이어 광학 기판을 얻었다. 또, 사파이어 기판 상에 제작되는 요철 구조(S)의 형상은, 주로, 나노 가공용 필름의 재료 2의 충전율과 재료 3의 막두께에 의해 제어했다.

[0856] 다음으로, 요철 구조(S) 상에, 포토레지스트용의 노블락 수지를 스판 코트법에 의해 성막하고, 120°C 의 핫 플레이트 상에서 프리베이크를 행했다. 다음으로 리소그래피를 행하여, 요철 구조(L)를 제작했다. 여기서, 포토레지스트를 네거티브 현상하여 사용함으로써 요철 구조(L)를 도트 형상으로 하고, 포토레지스트를 포지티브 현상함으로써 요철 구조(L)를 홀 구조로 했다. 어느 경우에도, 평균 간격이 $3.2 \mu\text{m}$ 인 정육방 배열로 했다.

[0857] 얹어진 광학 기판을 주사형 전자 현미경에 의해 관찰했다. 도트형의 요철 구조(L)는, 이하의 도트형체였다.

[0858] · 평균 간격(Pave)이 $3.2 \mu\text{m}$ 이고, 정육방 배열되어 있다.

[0859] · 도트의 바닥부 직경은 $2.4 \mu\text{m}$ 이고, 바닥부 형상은 대략 원형.

- [0860] · 도트 사이의 오목부 바닥부는 평坦했다.
- [0861] · 도트 정상부에 평탄면이 있는 원뿔대 형상. 도트 정상부의 평탄면은 대략 원형이고, 그 직경은 $1.6 \mu\text{m}$ 였다.
- [0862] · 도트 정상부는 대략 원형의 테이블톱이고, 도트 정상부 상에만 요철 구조(S)가 배치되었다.
- [0863] 한편, 홀형의 요철 구조(L)는, 이하의 홀형체였다.
- [0864] · 평균 간격(Pave)이 $3.2 \mu\text{m}$ 이고, 정육방 배열되어 있다.
- [0865] · 홀의 개구부 직경은, $1.5 \mu\text{m}$ 이고, 개구 형상은 대략 원형.
- [0866] · 홀의 깊이는, $1.4 \mu\text{m}$.
- [0867] · 홀 사이의 볼록부 정상부는 평탄하고, 이 평탄면 상에만 요철 구조(S)가 배치되었다.
- [0868] · 홀의 형상은 바닥면이 대략 원형인 원뿔이고, 원뿔의 정상부는 곡률 반경이 0 초파인 각부였다.
- [0869] 요철 구조(L)가 도트형인 경우의, 요철 구조(S)의 결과는, 발광 출력비와 함께 표 12에 기재했다. 또, 발광 출력비는, 표 7의 실시예 7에 기재된 것을 1로서 표시되어 있다.
- [0870] 표 12에 기재된 용어의 의미는 이하와 같다.
- [0871] · PS…요철 구조(S)의 평균 간격
- [0872] · Have…요철 구조(S)의 평균 볼록부 높이
- [0873] · lcvb…요철 구조(S)의 볼록부 바닥부폭
- [0874] · PL/PS…요철 구조(L)의 평균 간격(PL)과 요철 구조(S)의 평균 간격(PS)의 비율
- [0875] · 피복 1…요철 구조(S)의 요철 구조(L)의 볼록부 및 오목부에 대한 피복률
- [0876] · 피복 2…요철 구조(L)의 볼록부 정상부 상면에 대한 요철 구조(S)의 피복률(T)

표 12

No.	요철 구조 S			PL/PS	피복1 [%]	피복2 [%]	발광 출력비
	PS[μm]	Have[μm]	lcvb[μm]				
8	300	30	60	10.7	0.2	3.1	1.18
9	300	40	90	10.7	0.5	7.1	1.21
10	300	60	120	10.7	0.9	12.6	1.32
11	300	80	150	10.7	1.5	19.6	1.36
12	300	110	180	10.7	2.1	28.3	1.41
13	300	140	200	10.7	2.6	34.9	1.44
14	300	180	240	10.7	3.8	50.2	1.3
15	300	200	260	10.7	4.5	59.0	1.19

피복 1 : 요철 구조 L에 대한 요철 구조 S의 피복률

피복 2 : 볼록부 정상부 상면에 대한 피복률(T)

[0877]

표 12로부터, 피복률이 커질수록, 발광 출력이 증대되는 것을 알 수 있다. 이것은, 요철 구조(S)에 의해, 이미 설명해온 바와 같이 반도체 결정층의 전위를 저감시킬 수 있는 것에 의한다. 특히, 요철 구조(L)가 도트형인 동시에, 이 도트형의 요철 구조(L)의 볼록부에 평탄면이 있고, 상기 평탄면 상에 요철 구조(S)가 형성되어 있는 점에서, 요철 구조(L)의 볼록부 정상부 상으로부터의 반도체 결정층의 성장을 양호하게 할 수 있다. 이것은, 요철 구조(S)의 오목부 바닥부에서의 반도체 결정층의 핵의 에너지의 방출 억제 효과가 기능하기 때문인 것으로 추정된다. 이 때문에, 요철 구조(L)의 볼록부 정상부 상으로부터의 반도체 결정층의 성장 속도를, 요철 구조(L)의 오목부 바닥부로부터 성장하는 반도체 결정층의 성장 속도보다 약간 느리게 할 수 있다. 이에 따라, 요철 구조(L)의 오목부 바닥부로부터 성장한 반도체 결정층과 요철 구조(L)의 볼록부 정상부 상으로보다 성장한 고품위의 반도체 결정층을 양호하게 접속할 수 있고, 이에 따라 전위가 저감되고, 내부 양자 효율이 향상되는 것으로 생각된다. 실제로, 요철 구조(S)의 피복률이 커짐에 따라, 전위가 저감되는 것이, 투과형 전자 현미경 관찰로부터 확인되었다. 그러나, 볼록부 정상부 상면에 대한 피복률(T)이 50.2%(표 12의 No.14)를 경계로, 발광 출력 강도가 저하된다. 이것은, 볼록부 정상부 상면에 대한 피복률(T), 즉, 요철 구조(S)가 부여되어 있는 요철 구조(L) 표면 내에서의 요철 구조(S)의 평면 점유율이 지나치게 큰 경우, 요철 구조(S)의 오목부 바닥부에서의

반도체 결정층의 에너지의 해방 작용이 현저히 저하되기 때문인 것으로 생각할 수 있다. 즉, 반도체 결정층의 핵 생성으로부터 성장으로 이행하는 단계에서, 요철 구조(S)의 오목부 바닥부에 부착된 핵의 에너지의 방출 속도가 저하된 것으로 추정된다. 또한, 볼록부 정상부 상면에 대한 피복률(T)이 7.1%(표 12의 No.9)를 경계로, 발광 출력이 저하된다. 이것은, 광학적 산란성의 저하, 즉 광 추출 효율이 작아졌기 때문인 것으로 생각된다. 간접적인 검토가 되지만, 요철 구조(S)만에 대한 헤이즈 측정으로부터, 산란성이 저하되는 것으로 확인된다.

[0879] 이상으로부터, 특히, 볼록부 정상부 상면에 대한 피복률(T)이 12.6%~50.2%의 사이에서, 발광 출력이 커지고, 그 중에서도 볼록부 정상부 상면에 대한 피복률(T)이 19.6%~34.9%의 사이에서, 보다 발광 출력이 증가하는 것을 알 수 있다.

[0880] 요철 구조(L)가 홀형인 경우의, 요철 구조(S)의 결과는, 발광 출력비와 함께 표 13에 기재했다. 또, 발광 출력비는, 표 7의 실시예 7에 기재된 것을 1로서 표시하고 있다.

[0881] 표 13에 기재된 용어의 의미는 이하와 같다.

[0882] · PS…요철 구조(S)의 평균 간격

[0883] · Have…요철 구조(S)의 평균 볼록부 높이

[0884] · lcvb…요철 구조(S)의 볼록부 바닥부 폭

[0885] · PL/PS…요철 구조(L)의 평균 간격(PL)과 요철 구조(S)의 평균 간격(PS)의 비율

[0886] · 피복 1…요철 구조(S)의 요철 구조(L)의 볼록부 및 오목부에 대한 피복률

[0887] · 피복 2…요철 구조(L)의 볼록부 정상부 상면에 대한 요철 구조(S)의 피복률(T)

표 13

No.	요철 구조 S			PL/PS	피복1 [%]	피복2 [%]	발광 출력비
	PS[nm]	Have[nm]	lcvb[nm]				
8	300	30	60	10.7	3.1	3.1	1.17
9	300	40	90	10.7	7.1	7.1	1.19
10	300	60	120	10.7	12.6	12.6	1.28
11	300	80	150	10.7	19.6	19.6	1.33
12	300	110	180	10.7	28.3	28.3	1.38
13	300	140	200	10.7	34.9	34.9	1.42
14	300	180	240	10.7	50.2	50.2	1.29
15	300	200	260	10.7	59.0	59.0	1.16

피복 1 : 요철 구조 L에 대한 요철 구조 S의 피복률

피복 2 : 볼록부 정상부 상면에 대한 피복률(T)

[0888] [0889] 표 13으로부터, 피복률이 커질수록, 발광 출력이 증대되는 것을 알 수 있다. 이것은, 요철 구조(S)에 의해, 이미 설명해온 바와 같이 반도체 결정층의 전위를 저감시킬 수 있는 것에 의한다. 실제로, 요철 구조(S)의 피복률이 커짐에 따라, 전위가 저감되는 것이, 투과형 전자 현미경 관찰로부터 확인되었다. 그러나, 볼록부 정상부 상면에 대한 피복률이 50.2%(표 13의 No.14)를 경계로, 발광 출력 강도가 저하된다. 이것은, 볼록부 정상부 상면에 대한 피복률(T)이 지나치게 큰 경우, 요철 구조(S)의 오목부 바닥부에서의 반도체 결정층의 에너지의 해방 작용이 현저히 저하되기 때문인 것으로 생각할 수 있다. 즉, 반도체 결정층의 핵 생성으로부터 성장으로 이행하는 단계에서, 요철 구조(S)의 오목부 바닥부에 부착된 핵의 에너지의 방출 속도가 저하된 것으로 추정된다. 또한, 볼록부 정상부 상면에 대한 피복률(T)이 7.1%(표 13의 No.9)를 경계로, 발광 출력이 저하된다. 이것은, 광학적 산란성의 저하, 즉 광 추출 효율이 작아졌기 때문인 것으로 생각된다. 간접적인 검토가 되지만, 요철 구조(S)만에 대한 헤이즈 측정으로부터, 산란성이 저하되는 것으로 확인된다.

[0890] 이상으로부터, 특히, 볼록부 정상부 상면에 대한 피복률(T)이 12.6%~50.2%의 사이에서, 발광 출력이 커지고, 그 중에서도 볼록부 정상부 상면에 대한 피복률(T)이 19.6%~34.9%의 사이에서, 보다 발광 출력이 증가하는 것을 알 수 있다.

[0891] 또한, 반도체 결정층을 보다 상세히 확인한 바, 반도체 결정층을 성막한 후의 상태에서, 요철 구조(L)의 오목부 내부에 공극을 관찰할 수 있었다. 이러한 점에서, 반도체 결정층과의 굴절률의 차가 커지고, 광 추출 효율이 향상되기 쉬운 것으로 생각된다. 또한, 반도체 결정층을 성막한 후에, 반도체 결정층의 표면에 지지 기재를 부착

하고, 광학 기판측으로부터 레이저광을 조사하여, 광학 기판의 레이저 리프트 오프를 행한 바, 광학 기판을 용이하게 박리할 수 있는 것도 확인할 수 있었다. 이것은, 이미 설명한 공극이 있는 점에서, 광학 기판과 반도체 결정층의 밀착성을 저감시킬 수 있었기 때문인 것으로 생각된다.

[0892] <실시예 11>

[0893] 적층체 마스크를 구성하는 재료로서, 제1 마스크층에 산화크롬, 제2 마스크층에 산화실리콘을 선택했다. 또, 후술하는, 제1 마스크층(산화크롬층) 및 사파이어 기판의 습식 에칭에 이용하는 에칭액에 대한 산화크롬과 사파이어 기판의 에칭 선택비는 3이고, 산화실리콘과 사파이어 기판의 에칭 선택비는 20 이상이다.

[0894] 우선, 스퍼터링법에 의해 50 nm의 산화크롬을 성막하고, 계속해서, 50 nm의 산화실리콘을 성막한 사파이어 기판을 2장 준비했다. 1장에는 UV 레지스트(PAK-02 ; 도요 합성 제조)를 스펀 코트법에 의해 성막했다. 다른 1장에는 열반응형 레지스트 CuO-8% Si를 스퍼터링법에 의해 성막했다.

[0895] UV 레지스트를 성막한 사파이어 기판은, 나노임프린트 몰드를 이용하여 UV 레지스트에 패턴을 전사했다. UV 레지스트의 잔막은, O₂ 가스를 이용한 건식 에칭에 의해 제거했다. 그 후, UV 레지스트 패턴을 마스크로 하여, 불소계 가스에 의한 건식 에칭으로 제2 마스크층(산화실리콘층)에 패턴을 전사했다.

[0896] 한편, 열반응형 레지스트 CuO-8% Si를 성막한 사파이어 기판은, 노광 장치에 의해 패턴을 묘화한 후, 옥살산암모늄과 글리신의 3 중량% 혼합 용액으로 현상하여 패턴을 형성했다. 그 후, 열반응형 레지스트 패턴을 마스크로 하여, 불소계 가스에 의한 건식 에칭으로 제2 마스크층(산화실리콘층)에 패턴을 전사했다.

[0897] 또, 금번 패턴의 간격은, 200 nm, 460 nm, 700 nm, 2 μm, 5 μm의 5 수준으로 실시했지만, 필요에 따라 패턴 간격은 변경할 수 있고, 본 발명은 패턴 형상에 의해 전혀 제한을 받지 않는다.

[0898] 다음으로, 제2 마스크층(산화실리콘층)을 마스크로 하여, 제1 마스크층(산화크롬층) 및 사파이어 기판의 습식 에칭을 실시했다. 습식 에칭액은, 인산과 황산을 1 : 3 vol%로 혼합한 용액을 230°C로 가열하여 이용하고, 습식 에칭을 4분간 실시했다.

[0899] 이 결과, 모든 간격에 있어서, 사파이어 기판은, 정확히 정점이 뾰족한 텐트형의 요철 형상으로 에칭되었다.

[0900] <실시예 12>

[0901] 마스크를 구성하는 재료로서, 제1 마스크층에 산화실리콘과 산화텅스텐으로 이루어지는 혼합물, 제2 마스크층에 산화실리콘을 선택했다. 상기 마스크의 조성비는 실리콘과 텅스텐의 비율이, 9 mol% : 1 mol%로 설정했다. 또, 후술하는, 제1 마스크층(산화실리콘) 및 사파이어 기판의 습식 에칭에 이용하는 에칭액에 대한, 산화실리콘과 산화텅스텐으로 이루어지는 혼합물과 사파이어 기판의 에칭 선택비는 3이고, 산화실리콘과 사파이어 기판의 에칭 선택비는 20 이상이다.

[0902] 도 48 및 도 49는, 실시예 12에서 실시한 광학 기판의 제조 방법의 각 공정을 도시한 단면 모식도이다.

[0903] 우선, 도 48의 A에 도시한 바와 같이, 스퍼터링법에 의해, 우선, 산화실리콘과 산화텅스텐으로 이루어지는 혼합물로 구성된 제1 마스크층(902a)을 50 nm의 막두께로 성막하고, 계속해서, 막두께 50 nm의 산화실리콘으로 구성된 제2 마스크층(902b)을 성막한 사파이어 기판(901)을 준비했다. 제1 마스크층(902a) 및 제2 마스크층(902b)을 통칭하여 적층체 마스크(902)라고 한다.

[0904] 계속해서, 도 48의 A에 도시한 패턴을 구비한 시트(906)를 준비했다. 시트(906)는, 수지 몰드(905), 마스크(903) 및 마스크(904)로 구성된다. 여기서, 마스크(904)는, 필요에 따라 배치할 수 있다. 수지 몰드(905) 및 마스크(903)의 재료로는, 예컨대, UV 경화 수지가 적합하다. 또한, 마스크(904)의 재료로는, 예컨대, 콜겔재 등으로 구성되는 무기재가 적합하다. 마스크(904)는, 후술하는 잔막 제거시 및 제2 마스크층(902b)에 대한 패턴 전사시에, 마스크(903)의 건식 에칭 내성을 높일 목적으로 배치할 수 있다. 본 실시예에서는, 수지 몰드(905)로서 후술하는 재료 A를, 마스크(904)로서 후술하는 재료 B를, 마스크(903)로서 후술하는 재료 C를 각각 사용했다. 또, 시트(906)의 패턴은, 간격 360 nm를 선택하여 제작했다. 또, 금번 패턴의 간격은 360 nm로 실시했지만, 필요에 따라 패턴 간격은 변경할 수 있고, 본 발명은 패턴 형상에 의해 전혀 제한을 받지 않는다.

[0905] 본 실시예에서는, 이하의 재료를 이용했다.

[0906] · DACHP…OPTOOL DAC HP(다이킨 공업사 제조)

[0907] · M350…트리메틸올프로판 (EO 변성) 트리아크릴레이트(토아 합성사 제조 M350)

- [0908] · I.184…Irgacure 184(BASF 재팬(주) 제조)
- [0909] · I.369…Irgacure 369(BASF 재팬(주) 제조)
- [0910] · TTB…티탄테트라부톡시드
- [0911] · 3APTMS…KBM5103(신에츠 실리콘사 제조)
- [0912] · SH710…페닐 변성 실리콘(도례 · 다우코닝사 제조)
- [0913] · SR833…트리시클로데칸디메탄올디아크릴레이트(SR833(SARTOMER사 제조))
- [0914] · SR368…트리스(2-히드록시에틸)이소시아누레이트트리아크릴레이트(SR368(SARTOMER사 제조))
- [0915] 상술한 시트(906)를, 제2 마스크층(902b) 상에, 80°C로 사파이어 기판(41)을 가열함과 동시에 UV 조사(500 mJ/cm²)로 접합했다.
- [0916] 계속해서, 도 48의 B에 도시한 바와 같이, 수지 몰드(905)를 박리한 후, 마스크(903)의 오목부의 바닥의 잔막을 O₂ 애싱에 의해 제거하여, 도 48의 C에 도시한 바와 같이, 제2 마스크층(902b)의 표면을 부분적으로 노출시켰다. 또, O₂ 애싱 조건은, 압력 1 Pa, O₂ 가스로 실시했다.
- [0917] 다음으로, 마스크(903) 및 마스크(904)를 마스크로 한 SF₆ 가스에 의한 건식 에칭에 의해, 도 48의 D에 도시한 바와 같이, 제2 마스크층(902b)에 패턴을 전사했다. 또, 건식 에칭 조건은 5 Pa, 2분으로 실시했다.
- [0918] 계속해서, 도 49의 A 및 도 49의 B에 도시한 바와 같이, 제2 마스크층(902b)을 마스크로 하여, 제1 마스크층(902a) 및 사파이어 기판(901)의 습식 에칭을 실시했다. 제1 마스크층(902a) 및 사파이어 기판(901)의 습식 에칭액에는, 인산과 황산을 1 : 1 vol%로 혼합한 용액을 230°C로 가열하여 사용했다. 또한, 습식 에칭은, 3분간 실시했다. 이 때, 제1 마스크층(902a)은 완전히 제거되었다. 또, 제1 마스크층(902a) 및 제2 마스크층(902b)(적층체 마스크(902)) 상에는, 마스크(903, 904)가 남은 상태에서 습식 에칭을 행했다. 그러나, 마스크(903, 904)를 미리 제거하더라도, 동일한 결과가 된다.
- [0919] 이 결과, 얻어진 사파이어 기판(901)의 표면은, 간격 360 nm로, 정확히 정점이 뾰족한 텐트형의 요철 형상으로 에칭되었다.
- [0920] 또, 상기 시트(906)는, 매엽으로 제작해도 좋고, 릴형으로 제작해도 좋다. 특히 릴형의 경우 대량 생산에 알맞기 때문에 바람직하다. 이하, 본 실시예에 있어서 릴형의 시트(906)를 제작한 공정에 관해 설명한다.
- [0921] (1) 원통형 마스터 몰드를 제작하고, (2) 원통형 마스터 몰드에 대하여 광전사법을 적용하여, 릴형의 수지 몰드를 제작했다. (3) 그 후, 릴형의 수지 몰드를 광학 기판의 나노 가공용 부재(나노 가공용 필름)로 가공했다.
- [0922] (1) 원통형 마스터 몰드의 제작
- [0923] 반도체 레이저를 이용한 직접 묘화 리소그래피법에 의해, 원통형 석영 유리의 표면에, 요철 구조를 형성했다. 우선, 원통형 석영 유리 표면 상에, 스퍼터링법에 의해 레지스트층을 성막했다. 스퍼터링법은, 타깃(레지스트층)으로서, φ3 인치의 CuO(8 atm% Si 함유)를 이용하고, RF 100 W의 전력으로 실시하여, 20 nm의 레지스트층을 성막했다. 계속해서, 원통형 석영 유리를 회전시키면서, 파장 405 nm 반도체 레이저를 이용하여 노광을 행했다. 다음으로, 노광 후의 레지스트층을 현상했다. 레지스트층의 현상은, 0.03 중량%의 글리신 수용액을 이용하여, 240 sec 처리로 했다. 다음으로, 현상한 레지스트층을 마스크로 하여, 건식 에칭에 의한 에칭층(석영 유리)의 에칭을 행했다. 건식 에칭은, 에칭 가스로서 SF₆을 이용하고, 처리 가스압 1 Pa, 처리 전력 300 W, 처리 시간 5분의 조건으로 실시했다. 마지막으로, 표면에 요철 구조가 부여된 원통형 석영 유리로부터, 레지스트층 잔사만을, pH 1의 황산을 이용하여 박리했다. 박리 시간은 6분간으로 했다.
- [0924] 얻어진 원통형 석영 유리의 요철 구조에 대하여, 불소계 이형제인 듀라사프 HD-1101Z(다이킨 화학 공업사 제조)를 도포하고, 60°C에서 1시간 가열 후, 실온에서 24시간 정치하고 고정화했다. 그 후, 듀라사프 HD-ZV(다이킨 화학 공업사 제조)로 3회 세정하여, 원통형 마스터 몰드를 얻었다.
- [0925] (2) 릴형의 수지 몰드의 제작
- [0926] 제작한 원통형 마스터 몰드를 주형으로 하고, 광 나노임프린트법을 적용하여, 연속적으로 릴형의 수지 몰드 G1을 제작했다. 계속해서, 릴형의 수지 몰드 G1을 템플릿으로 하여, 광 나노임프린트법에 의해, 연속적으로 릴형

의 수지 몰드 G2를 얻었다. 수지 몰드 G2를 얻음으로써, 원통형 마스터 몰드와 동일한 패턴 형상을 얻었다. 이 하에 수지 몰드 G1, G2의 제작 방법을 상세히 설명한다.

[0927] PET 필름 A-3100(토요보사 제조 : 폭 300 mm, 두께 100 μm)의 용이 접착면에 마이크로 그라비아 코팅(야스이 세이키사 제조)에 의해, 도포막 두께 5 μm 가 되도록 이하에 나타내는 재료 A를 도포했다. 계속해서, 원통형 마스터 몰드에 대하여, 재료 A가 도포된 PET 필름을 넵롤로 가압하고, 대기하, 온도 25°C, 습도 60%에서, 램프 중심 하에서의 적산 노광량이 1500 mJ/cm^2 가 되도록, 퓨전 UV 시스템즈·재팬 주식회사 제조의 UV 노광 장치(H 벌브)를 이용하여 자외선을 조사하고, 연속적으로 광경화를 실시하여, 표면에 요철 구조가 전사된 릴형의 수지 몰드 G1(길이 200 m, 폭 300 mm)을 얻었다.

[0928] 다음으로, 릴형의 수지 몰드 G1을 템플릿으로서 선정하고, 광 나노임프린트법을 적용하여 연속적으로, 릴형의 수지 몰드 G2를 제작했다.

[0929] PET 필름 A-3100(토요보사 제조 : 폭 300 mm, 두께 100 μm)의 용이 접착면에 마이크로 그라비아 코팅(야스이 세이키사 제조)에 의해, 하기 재료 A를 도포막 두께 3 μm 가 되도록 도포했다. 계속해서, 릴형의 수지 몰드 G1의 요철 구조면에 대하여, 재료 A가 도포된 PET 필름을 넵롤(0.1 MPa)로 가압하고, 대기하, 온도 25°C, 습도 60%에서, 램프 중심 하에서의 적산 노광량이 1200 mJ/cm^2 가 되도록, 퓨전 UV 시스템즈·재팬 주식회사 제조의 UV 노광 장치(H 벌브)를 이용하여 자외선을 조사하고, 연속적으로 광경화를 실시하여, 표면에 요철 구조가 전사된 릴형의 수지 몰드 G2(길이 200 m, 폭 300 mm)를 복수 얻었다.

[0930] 재료 A…DACHP : M350 : I.184 : I.369=17.5 g : 100 g : 5.5 g : 2.0 g

[0931] (3) 나노 가공용 필름의 제작

[0932] 릴형의 수지 몰드 G2의 요철 구조면에 대하여, 하기 재료 B의 희석액을 도공했다. 계속해서, 재료 B를 요철 구조 내부에 내포하는 릴형의 수지 몰드 G2의 요철 구조면 상에, 하기 재료 C의 희석액을 도공하여, 나노 가공용 필름을 얻었다.

[0933] 재료 B…TTB : 3APTMS : SH710 : I.184 : I.369=65.2 g : 34.8 g : 5.0 g : 1.9 g : 0.7 g

[0934] 재료 C…바인딩 폴리머 : SR833 : SR368 : I.184 : I.369=77.1 g : 11.5 g : 11.5 g : 1.47 g : 0.53 g

[0935] 바인딩 폴리머…벤질메타크릴레이트 80 질량%, 메타크릴산 20 질량%의 2원 공중합체의 메틸에틸케톤 용액(고형분 50%, 중량 평균 분자량 56000, 산 당량 330, 분산도 2.7)

[0936] 상술한 (2) 릴형의 수지 몰드의 제작과 동일한 장치를 사용하여, PGME로 희석한 재료 B를, 릴형의 수지 몰드 G2(수지 몰드 5)의 요철 구조면 상에 직접 도공했다. 여기서, 희석 농도는, 단위 면적당의 도공 원료(PGME로 희석한 상기 재료 B) 중에 포함되는 고형분량이, 단위 면적당의 요철 구조의 체적보다 20% 이상 작아지도록 설정했다. 도공 후, 80°C의 송풍 건조로 내를 5분에 걸쳐 통과시키고, 재료 B를 요철 구조 내부에 내포하는 릴형의 수지 몰드 G2를 권취 회수했다.

[0937] 계속해서, 재료 B를 요철 구조 내부에 내포하는 릴형의 수지 몰드 G2를 권출함과 동시에, 상술한 (2) 릴형의 수지 몰드의 제작과 동일한 장치를 사용하여, PGME 및 MEK로 희석한 재료 C를, 요철 구조면 상에 직접 도공했다. 여기서, 희석 농도는, 요철 구조 내부에 배치된 재료 B와 도공된 재료 C의 계면과, 재료 C의 표면과의 거리가 400 nm~800 nm가 되도록 설정했다. 도공 후, 80°C의 송풍 건조로 내를 5분에 걸쳐 통과시키고, 재료 C의 표면에 폴리프로필렌으로 이루어지는 커버 필름을 합하여, 권취 회수했다.

[0938] 또, 도 48의 A에서의, 마스크(903)가 재료 C, 마스크(904)가 재료 B, 수지 몰드(905)가 재료 A에 해당한다.

[0939] <실시예 13>

[0940] 마스크를 구성하는 재료로서, 사파이어 기판의 습식 에칭에 이용하는 에칭액에 대하여 내성이 있는 재료인 산화실리콘을 선택했다. 또, 후술하는 사파이어 기판의 습식 에칭액에 대한 산화실리콘과 사파이어 기판의 에칭 선택비는 20 이상이다.

[0941] 우선, 스퍼터링법에 의해 산화실리콘을 50 nm 성막한 사파이어 기판을 2장 준비했다. 1장에는 UV 레지스트(PAK-02 ; 도요 합성 제조)를 스핀 코트법에 의해 성막했다. 다른 1장에는 열반응형 레지스트 CuO-8% Si를 스퍼터링 법에 의해 성막했다.

- [0942] UV 레지스트를 성막한 사파이어 기판에는, 나노임프린트 몰드를 이용하여 UV 레지스트에 패턴을 전사했다. UV 레지스트의 잔막은, O_2 가스를 이용한 건식 에칭에 의해 제거했다. 그 후, UV 레지스트 패턴을 마스크로 하여, 불소계 가스에 의한 건식 에칭으로 산화실리콘에 패턴을 전사했다.
- [0943] 한편, 열반응형 레지스트 Cu0-8% Si를 성막한 사파이어 기판에는, 노광 장치에 의해 패턴을 묘화한 후, 옥살산 암모늄과 글리신의 3 중량% 혼합 용액으로 현상하여 패턴을 형성했다. 그 후, 열반응형 레지스트 패턴을 마스크로 하여, 불소계 가스에 의한 건식 에칭으로 산화실리콘에 패턴을 전사했다.
- [0944] 또, 금번 패턴의 간격은, 200 nm, 460 nm, 700 nm, 2 μm , 5 μm 의 5개 수준으로 실시했지만, 필요에 따라 패턴 간격은 변경할 수 있고, 본 발명은 패턴 형상에 의해 전혀 제한을 받지 않는다.
- [0945] 다음으로, 산화실리콘을 마스크로 하여, 사파이어 기판의 습식 에칭을 실시했다. 사파이어 기판의 습식 에칭액에는, 인산과 황산을 1 : 3 vol%로 혼합한 용액을 230°C로 가열하여 이용하고, 마스크의 에칭은 CF_4 가스를 이용하여 20 Pa로 건식 에칭을 행했다. 처음에 사파이어 기판의 에칭을 30초 실시하고, 그 후 마스크의 에칭을 10 초 실시했다. 이상의 공정을 6회 반복하여, 산화실리콘의 마스크를 정확히 제거한 시점에서, 사파이어 기판의 에칭을 종료했다.
- [0946] 이 결과, 모든 간격에 있어서, 사파이어 기판의 표면은, 정확히 정점이 뾰족한 텐트형의 요철 형상으로 에칭되었다.
- [0947] <실시 예 14>
- [0948] 마스크를 구성하는 재료로서, 사파이어 기판의 습식 에칭에 이용하는 에칭액에 대하여 내성이 없는 재료인 산화크롬을 선택했다. 또, 후술하는 사파이어 기판의 습식 에칭액에 대한 산화크롬과 사파이어 기판의 에칭 선택비는 3이다.
- [0949] 우선, 스퍼터링법에 의해 산화크롬을 50 nm 성막한 사파이어 기판을 준비했다. 그 위에 열반응형 레지스트 Cu0-8% Si를 스퍼터링법에 의해 성막했다. 열반응형 레지스트 재료를 이용한 패턴 형성은 실시예 1과 동일하게 실시했다.
- [0950] 다음으로, 열반응형 레지스트 패턴을 마스크로 하여, 질산세륨 수용액에 의한 습식 에칭으로, 산화크롬에 패턴을 전사했다.
- [0951] 그 후, 산화크롬을 마스크로 하여, 사파이어 기판의 습식 에칭을 실시했다. 사파이어 기판의 습식 에칭은, 실시 예 1과 동일한 조건으로 3분간 실시했다. 이 때, 산화크롬은 완전히 제거되고, 오버 에칭 상태였다.
- [0952] 이 결과, 모든 간격에 있어서, 사파이어 기판의 표면은, 정확히 정점이 뾰족한 텐트형의 요철 형상으로 에칭되었다.
- [0953] <실시 예 15>
- [0954] 마스크를 구성하는 재료로서, 사파이어 기판의 습식 에칭에 이용하는 에칭액에 대하여 내성이 없는 재료인 산화실리콘과 산화텅스텐으로 이루어지는 혼합물을 선택했다. 상기 마스크의 조성비는, 실리콘과 텅스텐의 비율이, 9 mol% : 1 mol%가 되도록 설정했다. 또, 후술하는 사파이어 기판의 습식 에칭액에 대한 산화실리콘과 산화텅스텐의 혼합물과 사파이어 기판의 에칭 선택비는 3이다.
- [0955] 우선, 스퍼터링법에 의해 산화실리콘과 산화텅스텐으로 이루어지는 혼합물을, 50 nm 성막한 사파이어 기판을 준비했다. 그 위에 열반응형 레지스트 Cu0-8% Si를 스퍼터링법에 의해 성막했다. 열반응형 레지스트 재료를 이용한 패턴 형성은 실시예 1 중 간격 460 nm를 선택하여 제작했다. 또, 금번 패턴의 간격은 460 nm로 실시했지만, 필요에 따라 패턴 간격은 변경할 수 있고, 본 발명은 패턴 형상에 의해 전혀 제한을 받지 않는다.
- [0956] 다음으로, 열반응형 레지스트 패턴을 마스크로 하여, SF_6 가스에 의한 건식 에칭으로, 산화실리콘과 산화텅스텐의 혼합물에 패턴을 전사했다. 또, 건식 에칭 조건은 5 Pa, 2분으로 실시했다.
- [0957] 계속해서, 산화실리콘과 산화텅스텐의 혼합물을 마스크로 하여, 사파이어 기판의 습식 에칭을 실시했다. 사파이어 기판의 습식 에칭액에는, 인산과 황산을 1 : 1 vol%로 혼합한 용액을 230°C로 가열하여 사용했다. 습식 에칭은 3분간 실시했다. 이 때, 산화실리콘과 산화텅스텐의 혼합물은 완전히 제거되었다.
- [0958] 이 결과, 얻어진 사파이어 기판의 표면을, 주사형 전자 현미경(SEM)으로 촬영하여 관찰한 바, 간격 460 nm로,

정확히 정점이 뾰족한 텐트형의 요철 형상으로 에칭되었다.

[0959] <실시예 16>

[0960] 마스크를 구성하는 재료로서, 실시예 3과 동일한 사파이어 기판의 습식 에칭에 이용하는 에칭액에 대하여 내성이 없는 재료인 산화실리콘과 산화텅스텐으로 이루어지는 혼합물을 선택했다. 상기 마스크의 조성비는, 실리콘과 텅스텐의 비율이, 9 mol% : 1 mol%가 되도록 설정했다. 또, 후술하는 사파이어 기판의 습식 에칭액에 대한 산화실리콘과 산화텅스텐의 혼합물과 사파이어 기판의 에칭 선택비는 3이다.

[0961] 도 50은, 실시예 16에 관련된 광학 기판의 제조 방법의 각 공정을 도시한 단면 모식도이다. 우선, 도 50의 A에 도시한 바와 같이, 스퍼터링법에 의해 산화실리콘과 산화텅스텐으로 이루어지는 혼합물로 구성된 마스크(912)를 50 nm 성막한 사파이어 기판(911)을 준비했다.

[0962] 계속해서, 도 50의 A에 도시한 패턴을 구비한 시트(916)를 준비했다. 시트(916)는, 수지 몰드(915), 마스크(913) 및 마스크(914)로 구성된다. 여기서, 마스크(914)는, 필요에 따라 배치할 수 있다. 수지 몰드(915) 및 마스크(913)의 재료로는, 예컨대, UV 경화 수지가 적합하다. 또한, 마스크(914)의 재료로는, 예컨대, 졸겔재 등으로 구성되는 무기재가 적합하다. 마스크(914)는, 후술하는 잔막 제거시 및 마스크(912)에 대한 패턴 전사시에 마스크(913)의 건식 에칭 내성을 높일 목적으로 배치할 수 있다. 본 실시예에서는, 수지 몰드(915)로서 후술하는 재료 A를, 마스크(914)로서 후술하는 재료 B를, 마스크(913)로서 후술하는 재료 C를 각각 사용했다. 또, 시트(916)의 패턴은, 간격 460 nm를 선택하여 제작했다. 또, 금번 패턴의 간격은 460 nm로 실시했지만, 필요에 따라 패턴 간격은 변경할 수 있고, 본 발명은 패턴 형상에 의해 전혀 제한을 받지 않는다.

[0963] 본 실시예에서는, 이하의 재료를 이용했다.

[0964] · DACHP…OPTOOL DAC HP(다이킨 공업사 제조)

[0965] · M350…트리메틸올프로판 (EO 변성) 트리아크릴레이트(토아 합성사 제조 M350)

[0966] · I.184…Irgacure 184(BASF 재팬(주) 제조)

[0967] · I.369…Irgacure 369(BASF 재팬(주) 제조)

[0968] · TTB…티탄테트라부톡시드

[0969] · 3APTMS…KBM5103(신에츠 실리콘사 제조)

[0970] · SH710…페닐 변성 실리콘(도례 · 다우코닝사 제조)

[0971] · SR833…트리시클로테칸디메탄올디아크릴레이트(SR833(SARTOMER사 제조))

[0972] · SR368…트리스(2-히드록시에틸)이소시아누레이트트리아크릴레이트(SR368(SARTOMER사 제조))

[0973] 상술한 시트(916)를, 마스크(912) 상에, 80°C로 사파이어 기판(911)을 가열함과 동시에 UV 조사(500 mJ/cm²)로 접합했다.

[0974] 계속해서, 도 50의 B에 도시한 바와 같이, 수지 몰드(915)를 박리한 후, 마스크(913)의 오목부의 바닥의 잔막을 O₂ 애싱에 의해 제거하고, 도 50의 C에 도시한 바와 같이, 마스크(912)의 표면을 부분적으로 노출시켰다. 또, O₂ 애싱 조건은, 압력 1 Pa, O₂ 가스로 실시했다.

[0975] 다음으로, 마스크(913) 및 마스크(914)를 마스크로 한 SF₆ 가스에 의한 건식 에칭에 의해, 도 50의 D에 도시한 바와 같이, 마스크(912)에 패턴을 전사했다. 또, 건식 에칭 조건은 5 Pa, 2분으로 실시했다.

[0976] 계속해서, 마스크(912)를 마스크로 하여, 사파이어 기판(911)의 습식 에칭을 실시했다. 사파이어 기판(911)의 습식 에칭액에는, 인산과 황산을 1 : 1 vol%로 혼합한 용액을 230°C로 가열하여 사용했다. 또한, 습식 에칭은, 3분간 실시했다. 이 때, 마스크(912)는 완전히 제거되었다. 또, 마스크(912) 상에는, 마스크(913, 914)가 남은 상태에서 습식 에칭을 행했다. 그러나, 마스크(913, 914)를 미리 제거하더라도, 동일한 결과가 된다.

[0977] 이 결과, 얻어진 사파이어 기판(911)의 표면은, 간격 460 nm로, 정확히 정점이 뾰족한 텐트형의 요철 형상으로 에칭되었다.

[0978] 또, 상기 시트(916)는, 매엽으로 제작해도 좋고, 릴형으로 제작해도 좋다. 특히 릴형의 경우 대량 생산에 알맞

기 때문에 바람직하다. 이하, 본 실시예에 있어서 릴형의 시트(916)를 제작한 공정에 관해 설명한다.

[0979] (1) 원통형 마스터 몰드를 제작하고, (2) 원통형 마스터 몰드에 대하여 광전사법을 적용하여, 릴형의 수지 몰드를 제작했다. (3) 그 후, 릴형의 수지 몰드를 광학 기관의 나노 가공용 부재(나노 가공용 필름)로 가공했다.

[0980] (1) 원통형 마스터 몰드의 제작

[0981] 반도체 레이저를 이용한 직접 묘화 리소그래피법에 의해, 원통형 석영 유리의 표면에, 요철 구조를 형성했다. 우선, 원통형 석영 유리 표면 상에, 스퍼터링법에 의해 레지스트층을 성막했다. 스퍼터링법은, 타깃(레지스트층)으로서, $\phi 3$ 인치의 CuO(8 atm% Si 함유)를 이용하고, RF 100 W의 전력으로 실시하여, 20 nm의 레지스트층을 성막했다. 계속해서, 원통형 석영 유리를 회전시키면서, 파장 405 nm 반도체 레이저를 이용하여 노광을 행했다. 다음으로, 노광 후의 레지스트층을 현상했다. 레지스트층의 현상은, 0.03 중량%의 글리신 수용액을 이용하여, 240 sec 처리로 했다. 다음으로, 현상한 레지스트층을 마스크로 하여, 전식 에칭에 의한 에칭층(석영 유리)의 에칭을 행했다. 전식 에칭은, 에칭 가스로서 SF₆을 이용하고, 처리 가스압 1 Pa, 처리 전력 300 W, 처리 시간 5분의 조건으로 실시했다. 마지막으로, 표면에 요철 구조가 부여된 원통형 석영 유리로부터, 레지스트층 잔사만을, pH 1의 황산을 이용하여 박리했다. 박리 시간은 6분간으로 했다.

[0982] 얻어진 원통형 석영 유리의 요철 구조에 대하여, 불소계 이형제인 듀라사프 HD-1101Z(다이킨 화학 공업사 제조)를 도포하고, 60°C에서 1시간 가열 후, 실온에서 24시간 정지하고 고정화했다. 그 후, 듀라사프 HD-ZV(다이킨 화학 공업사 제조)로 3회 세정하여, 원통형 마스터 몰드를 얻었다.

[0983] (2) 릴형의 수지 몰드의 제작

[0984] 제작한 원통형 마스터 몰드를 주형으로 하고, 광 나노임프린트법을 적용하여, 연속적으로 릴형의 수지 몰드 G1을 제작했다. 계속해서, 릴형의 수지 몰드 G1을 템플릿으로 하여, 광 나노임프린트법에 의해, 연속적으로 릴형의 수지 몰드 G2를 얻었다. 수지 몰드 G2를 얻음으로써, 원통형 마스터 몰드와 동일한 패턴 형상을 얻었다. 이하에 수지 몰드 G1, G2의 제작 방법을 상세히 설명한다.

[0985] PET 필름 A-4100(토요보사 제조 : 폭 300 mm, 두께 100 μm)의 용이 접착면에 마이크로 그라비아 코팅(야스이 세이키사 제조)에 의해, 도포막 두께 5 μm 가 되도록 이하에 나타내는 재료 A를 도포했다. 계속해서, 원통형 마스터 몰드에 대하여, 재료 A가 도포된 PET 필름을 넓롤로 가압하고, 대기하, 온도 25°C, 습도 60%에서, 램프 중심하에서의 적산 노광량이 1500 mJ/cm²가 되도록, 퓨전 UV 시스템즈·재팬 주식회사 제조의 UV 노광 장치(H 벌브)를 이용하여 자외선을 조사하고, 연속적으로 광경화를 실시하여, 표면에 요철 구조가 전사된 릴형의 수지 몰드 G1(길이 200 m, 폭 300 mm)을 얻었다.

[0986] 다음으로, 릴형의 수지 몰드 G1을 템플릿으로서 선정하고, 광 나노임프린트법을 적용하여 연속적으로, 릴형의 수지 몰드 G2를 제작했다.

[0987] PET 필름 A-4100(토요보사 제조 : 폭 300 mm, 두께 100 μm)의 용이 접착면에 마이크로 그라비아 코팅(야스이 세이키사 제조)에 의해, 하기 재료 A를 도포막 두께 3 μm 가 되도록 도포했다. 계속해서, 릴형의 수지 몰드 G1의 요철 구조면에 대하여, 재료 A가 도포된 PET 필름을 넓롤(0.1 MPa)로 가압하고, 대기하, 온도 25°C, 습도 60%에서, 램프 중심하에서의 적산 노광량이 1200 mJ/cm²가 되도록, 퓨전 UV 시스템즈·재팬 주식회사 제조의 UV 노광 장치(H 벌브)를 이용하여 자외선을 조사하고, 연속적으로 광경화를 실시하여, 표면에 요철 구조가 전사된 릴형의 수지 몰드 G2(길이 200 m, 폭 300 mm)를 복수 얻었다.

[0988] 재료 A…DACHP : M350 : I.184 : I.369=17.5 g : 100 g : 5.5 g : 2.0 g

[0989] (3) 나노 가공용 필름의 제작

[0990] 릴형의 수지 몰드 G2의 요철 구조면에 대하여, 하기 재료 B의 희석액을 도공했다. 계속해서, 재료 B를 요철 구조 내부에 내포하는 릴형의 수지 몰드 G2의 요철 구조면 상에, 하기 재료 C의 희석액을 도공하여, 나노 가공용 필름을 얻었다.

[0991] 재료 B…TTB : 3APTMS : SH710 : I.184 : I.369=65.2 g : 34.8 g : 5.0 g : 1.9 g : 0.7 g

[0992] 재료 C…바인딩 폴리머 : SR833 : SR368 : I.184 : I.369=77.1 g : 11.5 g : 11.5 g : 1.47 g : 0.53 g

[0993] 바인딩 폴리머…벤질메타크릴레이트 80 질량%, 메타크릴산 20 질량%의 2원 공중합체의 메틸에틸케톤 용액(고형

분 50%, 중량 평균 문자량 56000, 산 당량 430, 분산도 2.7)

[0994] 상술한 (2) 릴형의 수지 몰드의 제작과 동일한 장치를 사용하여, PGME로 희석한 재료 B를, 릴형의 수지 몰드 G2(수지 몰드 5)의 요철 구조면 상에 직접 도공했다. 여기서, 희석 농도는, 단위 면적당의 도공 원료(PGME로 희석한 상기 재료 B) 중에 포함되는 고형분량이, 단위 면적당의 요철 구조의 체적보다 20% 이상 작아지도록 설정했다. 도공 후, 80°C의 송풍 건조로 내를 5분에 걸쳐 통과시키고, 재료 2를 요철 구조 내부에 내포하는 릴형의 수지 몰드 G2를 권취 회수했다.

[0995] 계속해서, 재료 B를 요철 구조 내부에 내포하는 릴형의 수지 몰드 G2를 권출함과 동시에, 상술한 (2) 릴형의 수지 몰드의 제작과 동일한 장치를 사용하여, PGME 및 MEK로 희석한 재료 C를, 요철 구조면 상에 직접 도공했다. 여기서, 희석 농도는, 요철 구조 내부에 배치된 재료 B와 도공된 재료 C의 계면과, 재료 C의 표면과의 거리가 400 nm~800 nm가 되도록 설정했다. 도공 후, 80°C의 송풍 건조로 내를 5분에 걸쳐 통과시키고, 재료 C의 표면에 폴리프로필렌으로 이루어지는 커버 필름을 합하여, 권취 회수했다.

[0996] 또, 도 50의 A에서의, 마스크(913)가 재료 C, 마스크(914)가 재료 B, 수지 몰드(915)가 재료 A에 해당한다.

[0997] 또, 본 발명은 상기 실시형태에 한정되지 않고, 여러가지로 변경하여 실시할 수 있다. 상기 실시형태에 있어서, 첨부 도면에 도시되어 있는 크기나 형상 등에 관해서는, 이것에 한정되지 않고, 본 발명의 효과를 발휘하는 범위 내에서 적절히 변경이 가능하다. 그 밖에, 본 발명 목적의 범위를 일탈하지 않는 한에서 적절히 변경하여 실시할 수 있다.

[0998] 예컨대, 상기 실시형태에 있어서는 사파이어 기판을 습식 에칭하는 경우에 관해 설명했지만, 요철 구조를 형성하는 기판은 이것에 한정되지 않고 적절히 변경이 가능하다. 예컨대, 반도체 등에서 일반적으로 이용되는 스페넬 구조를 갖는 기판, 페로브스카이트 구조를 갖는 기판(예컨대, 이트륨알루미네이트), GaN 기판, SiC 기판 등을 습식 에칭하는 경우에도, 습식 에칭의 진행에 따라 마스크의 체적이 서서히 감소하는 방법을 이용함으로써, 정상 절단형의 요철 구조가 형성되는 것을 회피하고, 텐트형의 요철 구조를 형성하는 것이 가능해진다.

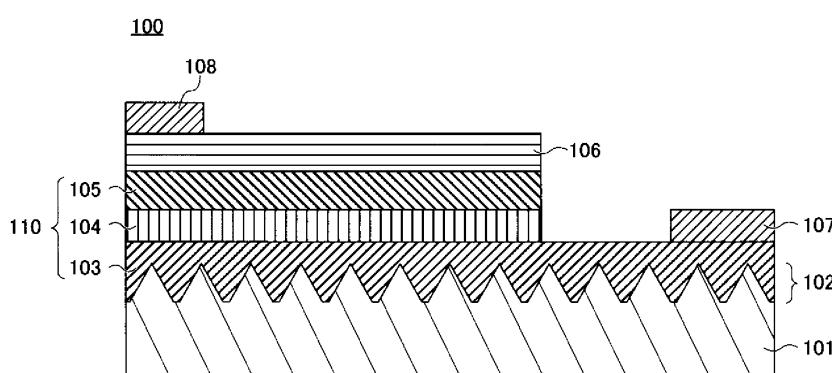
산업상 이용 가능성

[1000] 본 발명은, 반도체층 중의 전위를 분산화하고 전위 밀도를 감소시킴으로써 내부 양자 효율(IQE)을 개선하면서, 광산란에 의해 도파 모드를 해소하여 광 추출 효율(LEE)을 높임으로써, LED의 발광 효율을 향상시킬 수 있다는 효과를 갖고, 특히, 청색 LED, 자외 LED, 백색 LED에 적용되는 GaN계 반도체 발광 소자에 적합하게 이용할 수 있다.

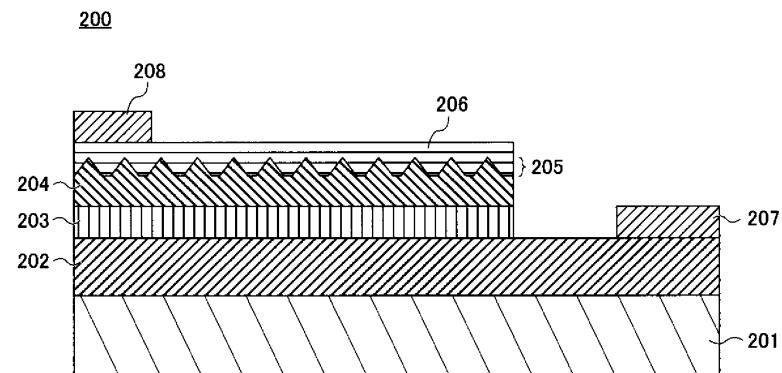
[1001] 본 출원은, 2012년 4월 2일 출원의 일본 특허 출원 제2012-084208호, 2012년 4월 27일 출원의 일본 특허 출원 제2012-103489호, 2012년 4월 27일 출원의 일본 특허 출원 제2012-103490호, 2012년 10월 12일 출원의 일본 특허 출원 제2012-227295호, 2012년 12월 6일 출원의 일본 특허 출원 제2012-267377호, 2012년 12월 6일 출원의 일본 특허 출원 제2012-267488호, 및 2012년 12월 21일 출원의 일본 특허 출원 제2012-280241호에 기초한다. 이들의 내용은 전부 여기에 인용된다.

도면

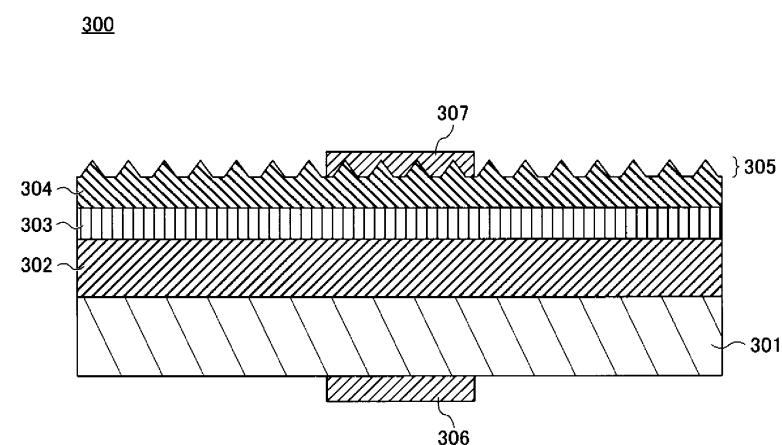
도면1



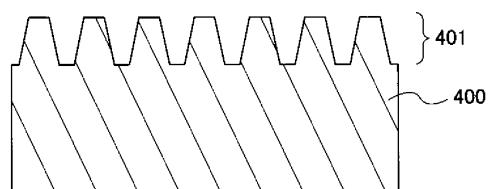
도면2



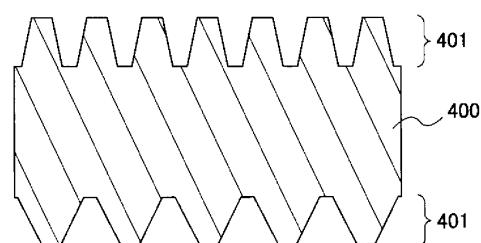
도면3



도면4

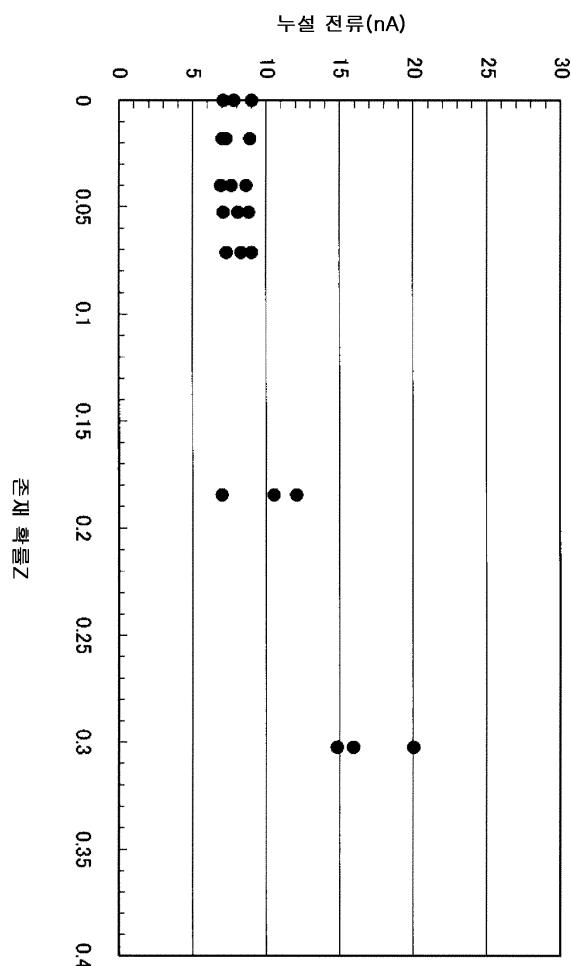


4A

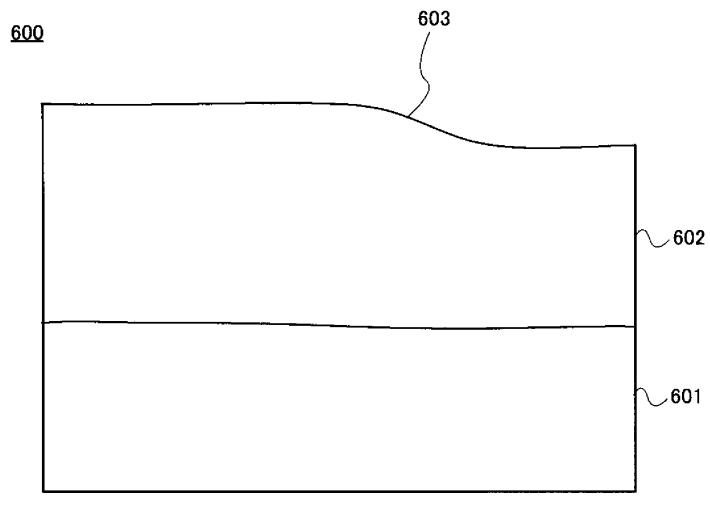


4B

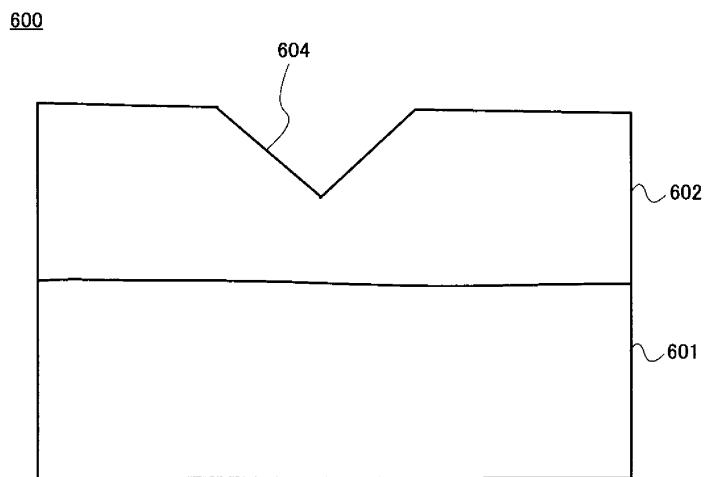
도면5



도면6

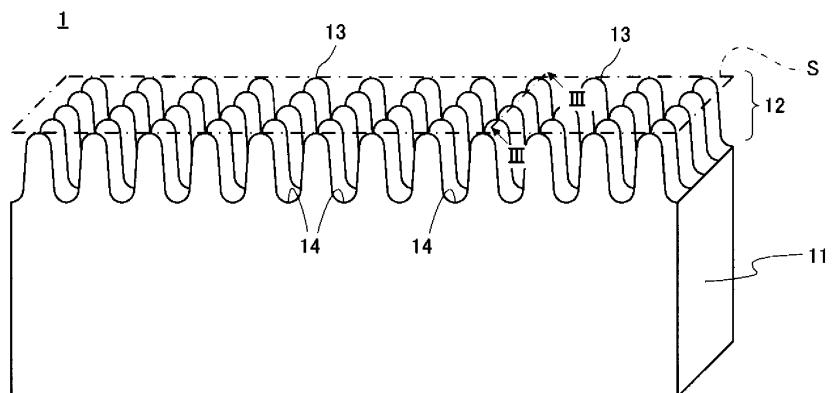


6A

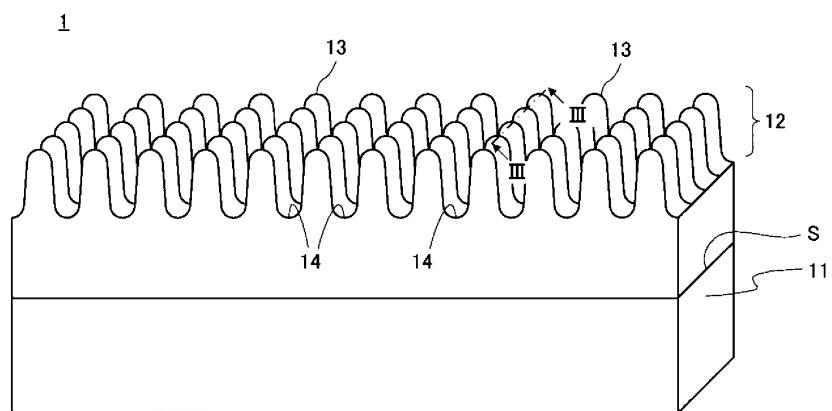


6B

도면7



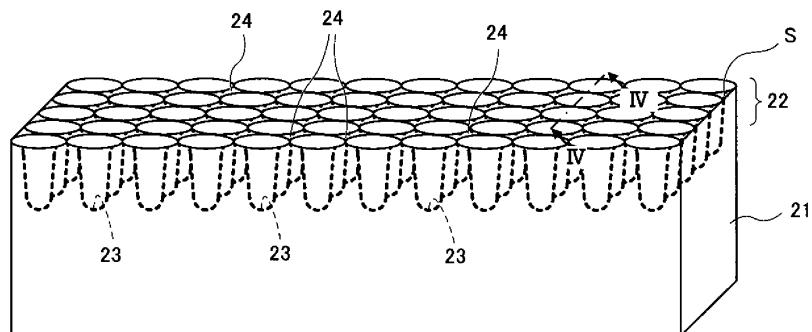
7A



7B

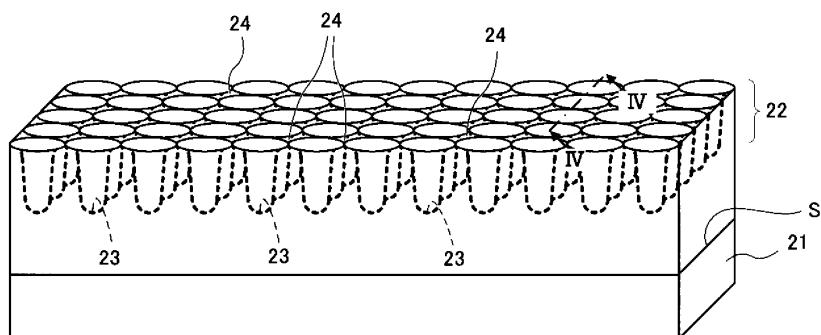
도면8

2



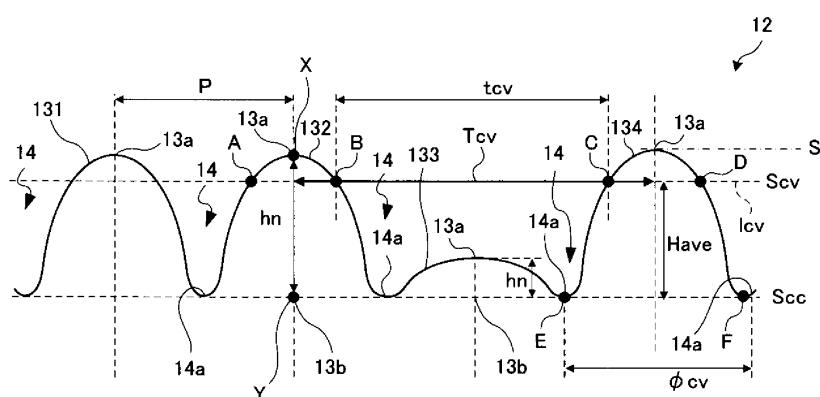
8A

2

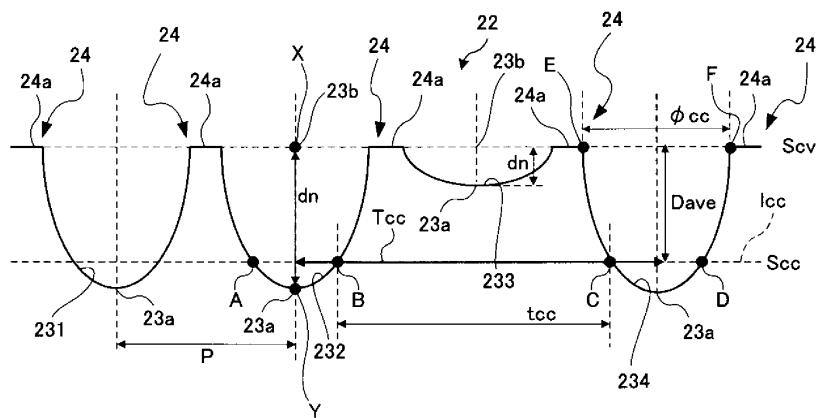


8B

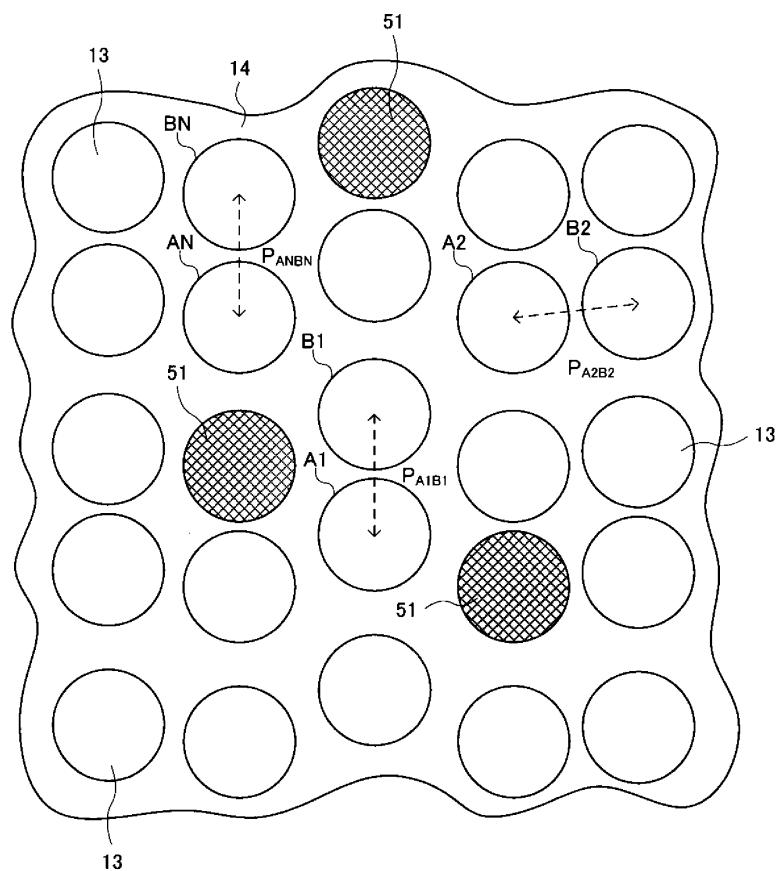
도면9



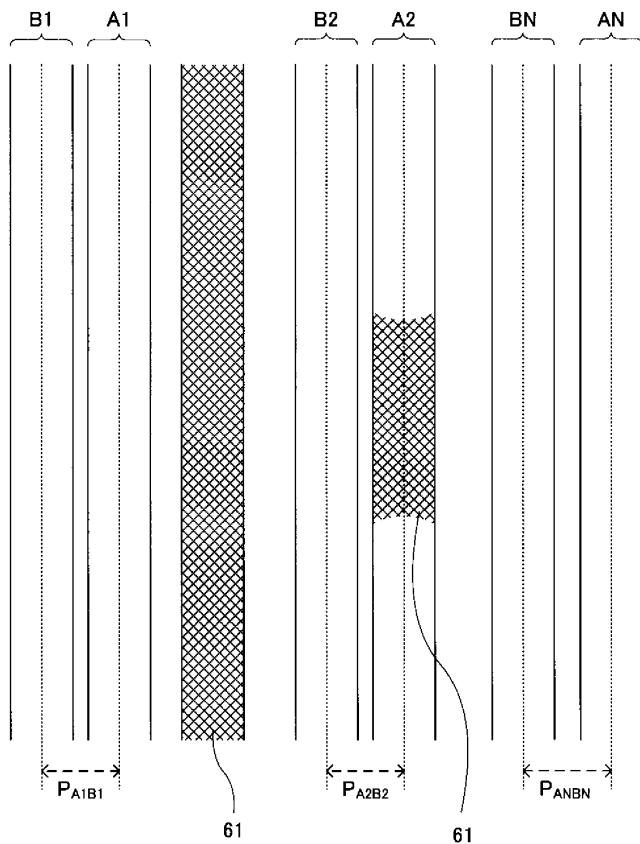
도면10



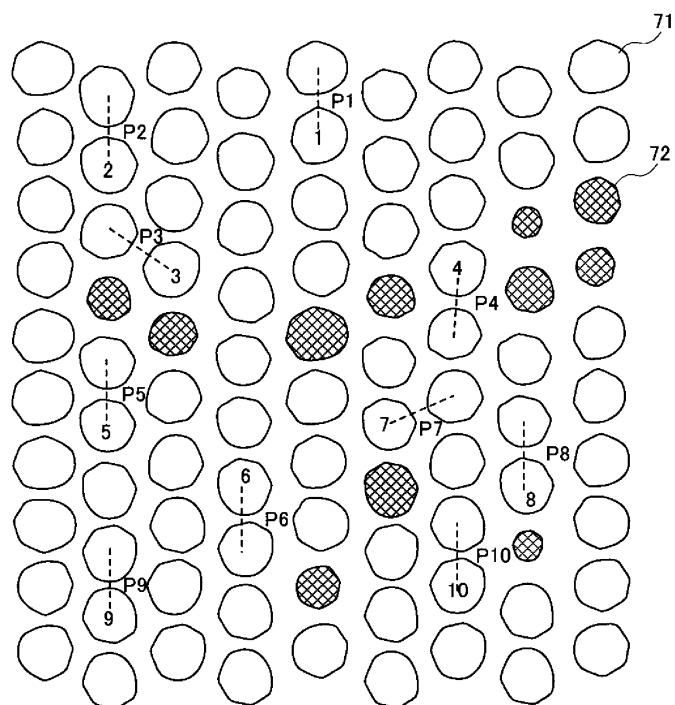
도면11



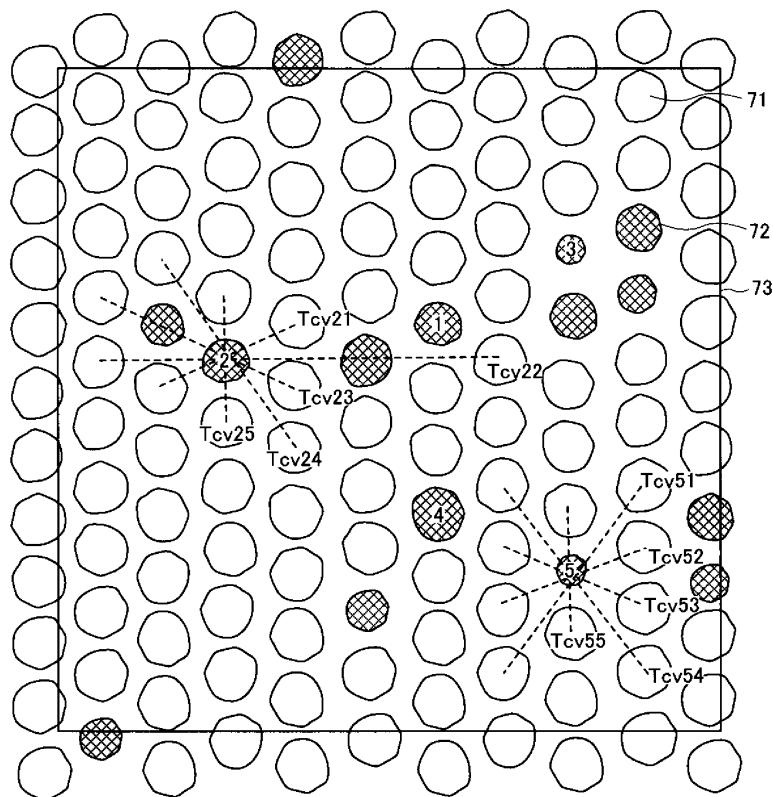
도면12



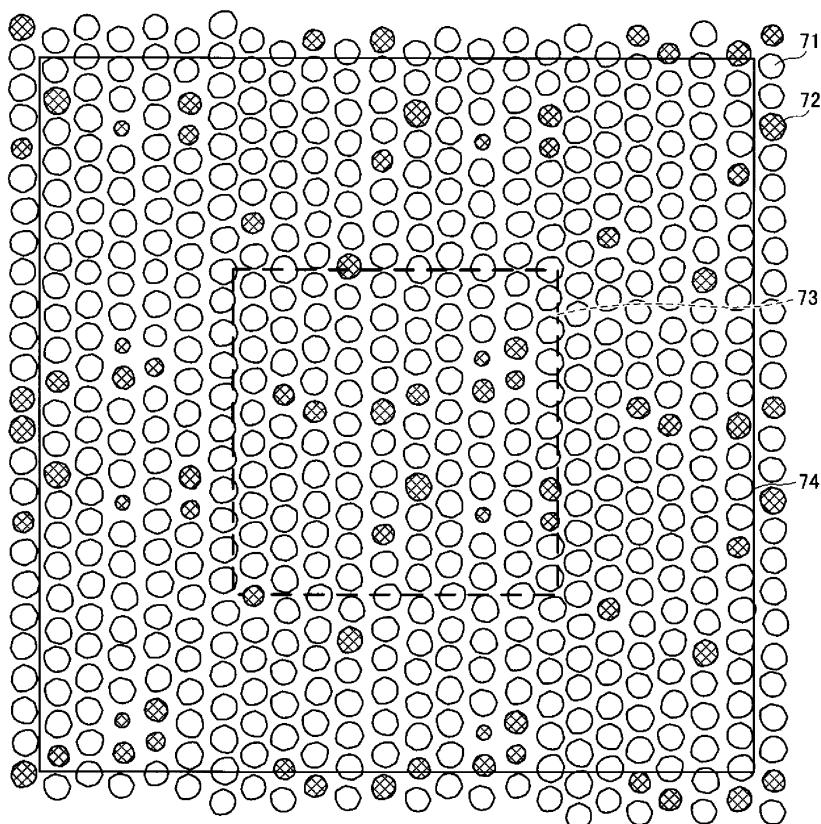
도면13



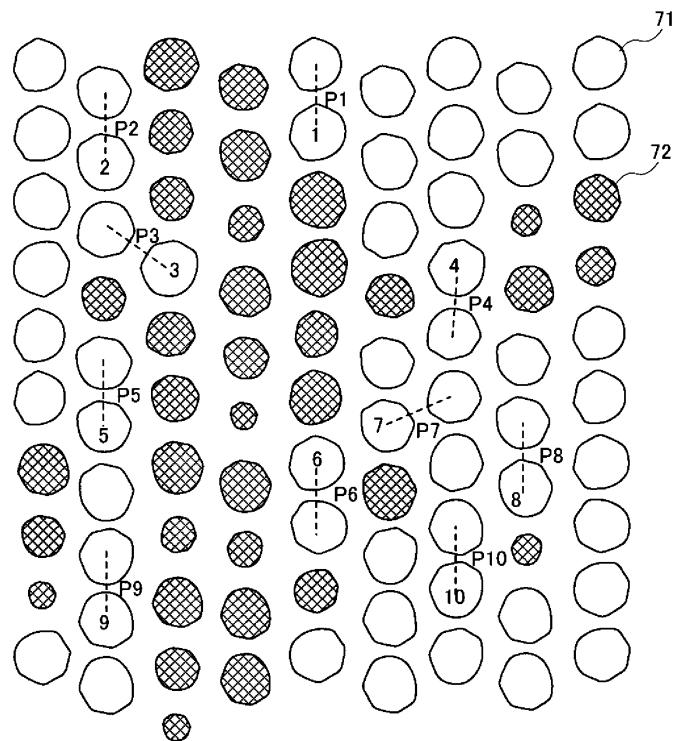
도면14



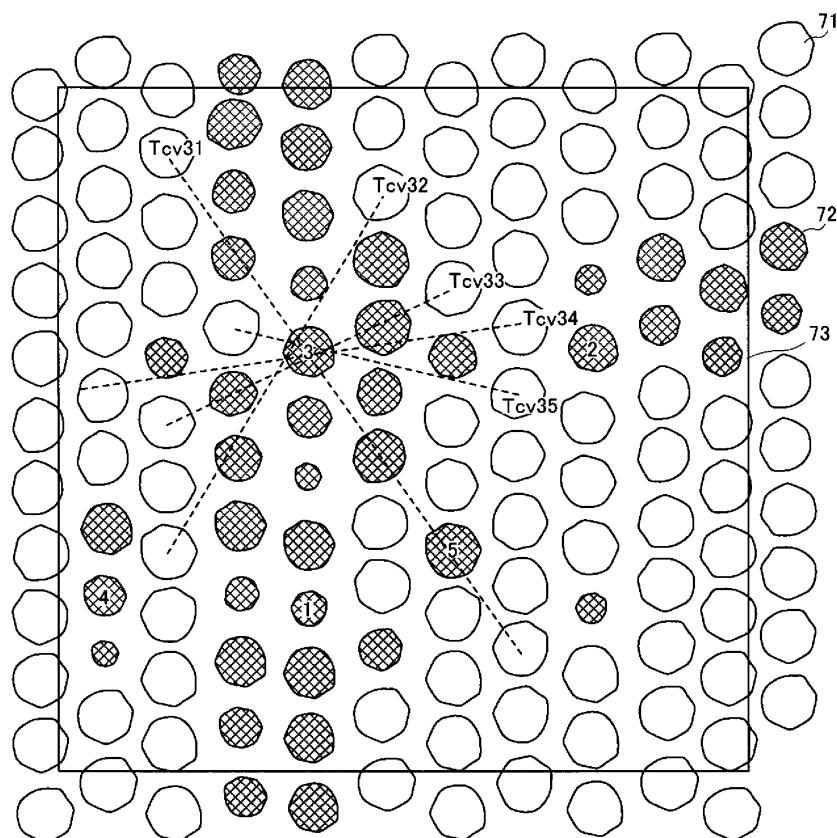
도면15



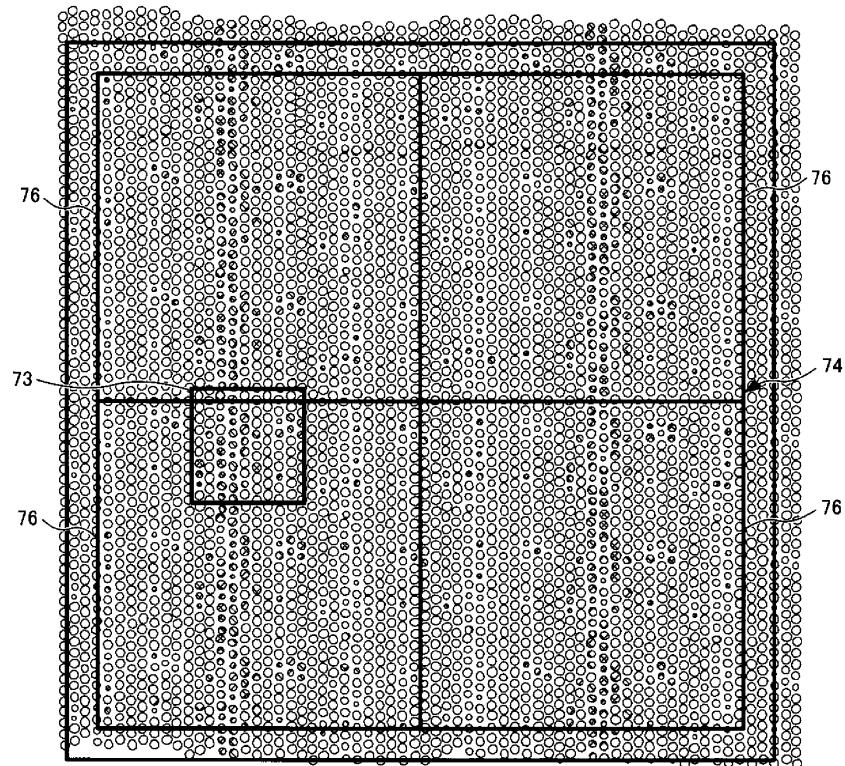
도면16



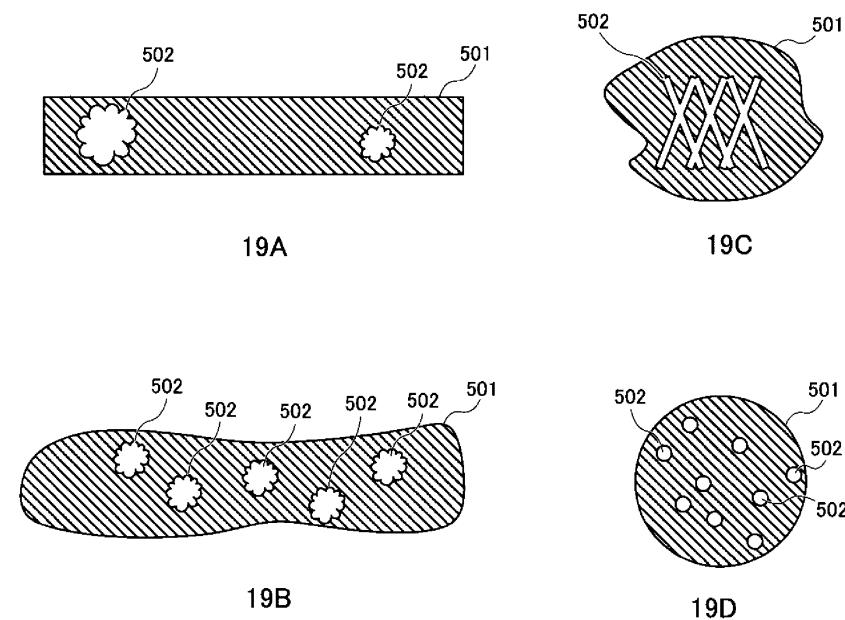
도면17



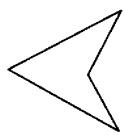
도면18



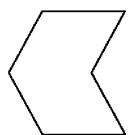
도면19



도면20



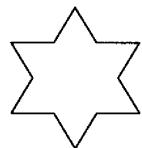
20A



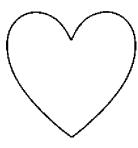
20B



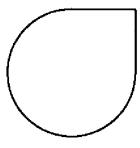
20C



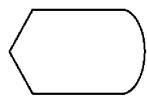
20D



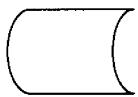
20E



20F

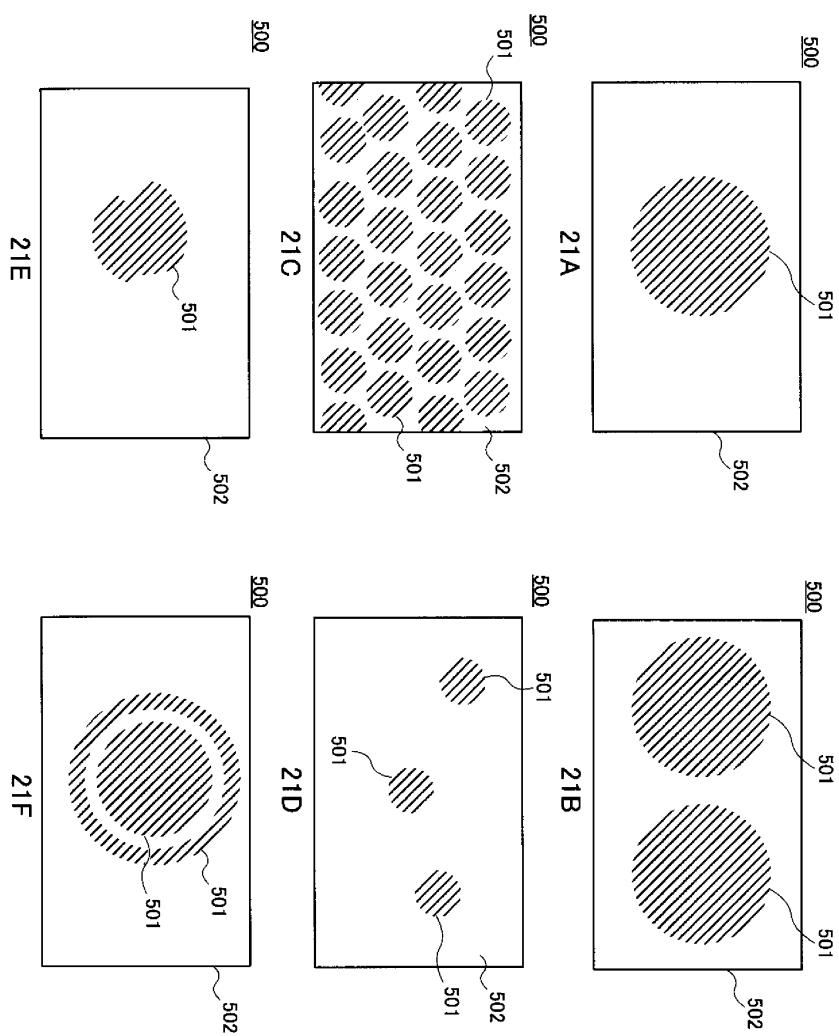


20G

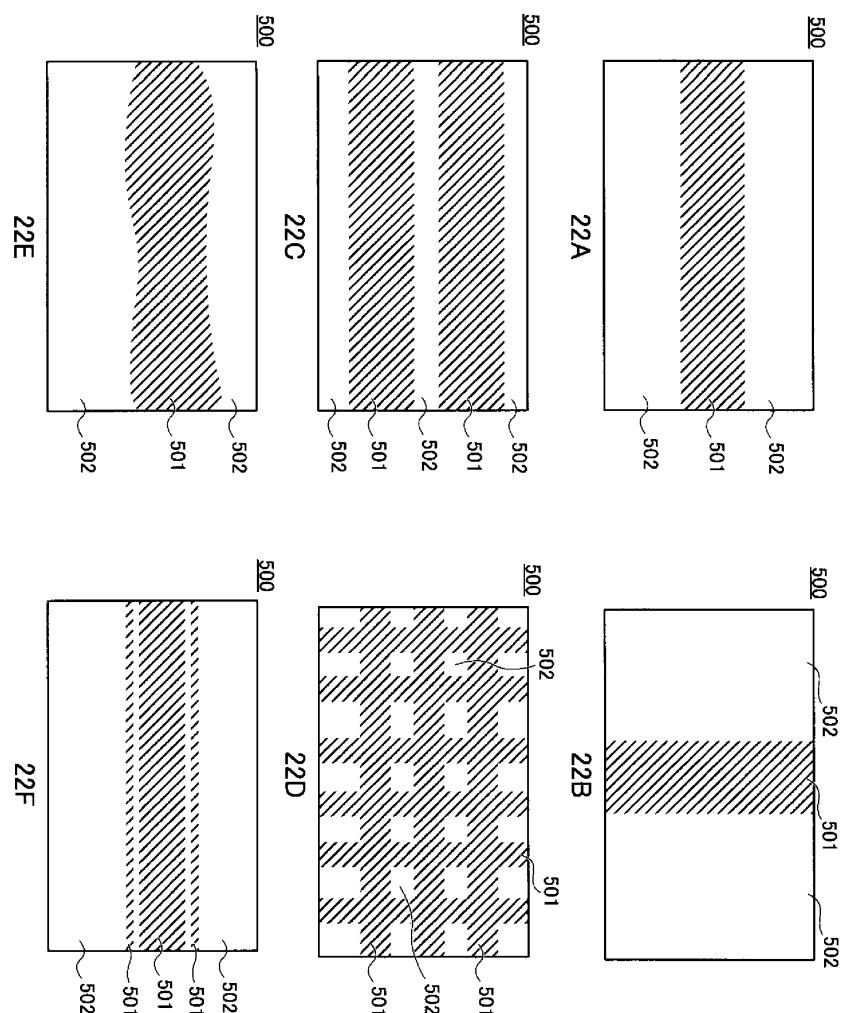


20H

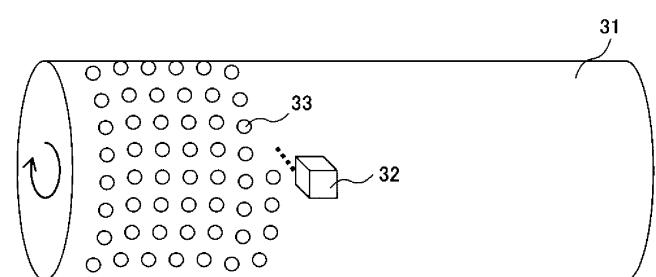
도면21



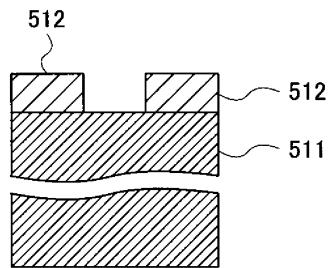
도면22



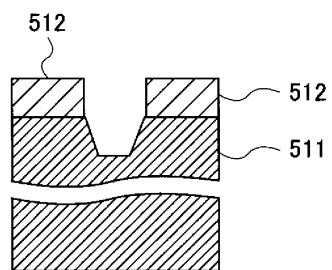
도면23



도면24

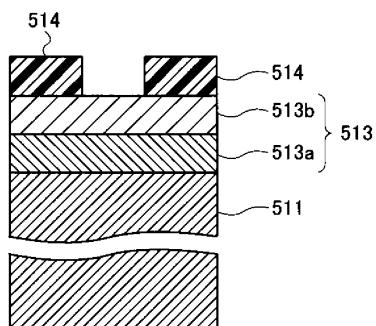


24A

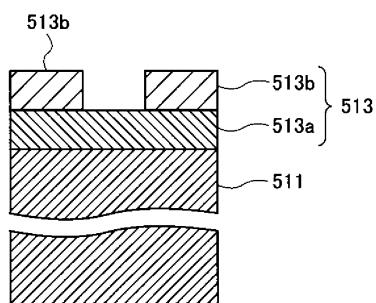


24B

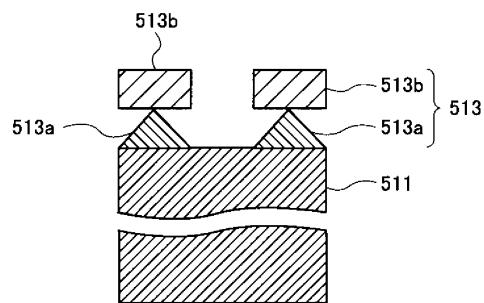
도면25



25A

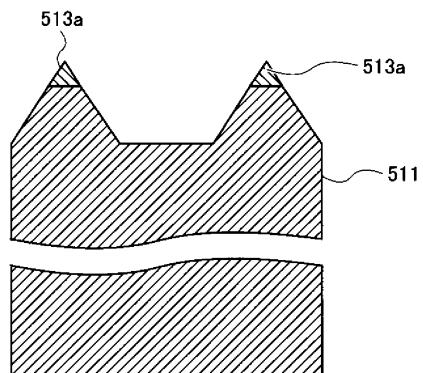


25B

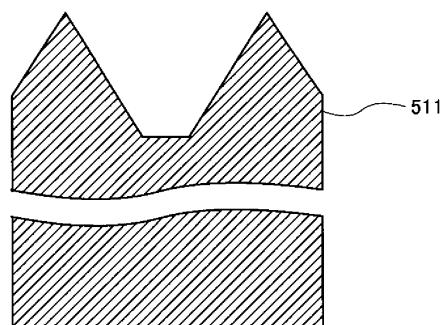


25C

도면26

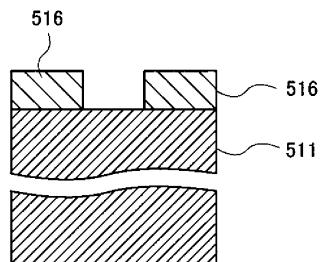


26A

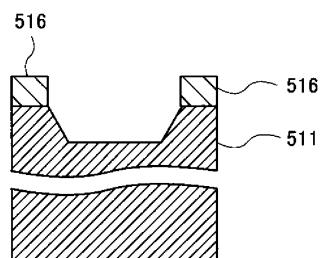


26B

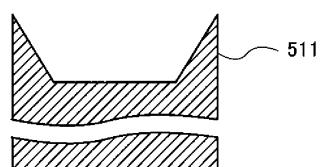
도면27



27A

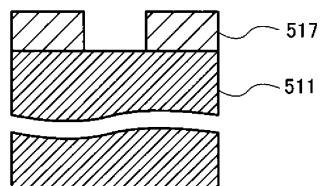


27B

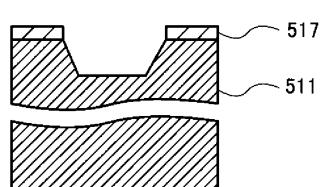


27C

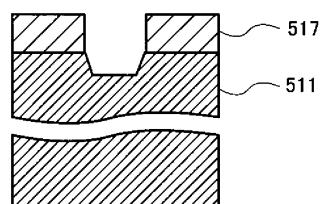
도면28



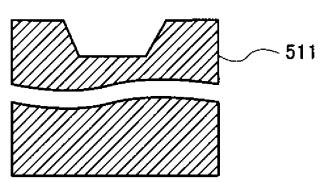
28A



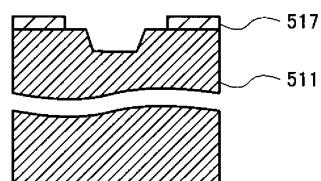
28D



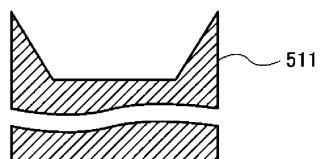
28B



28E

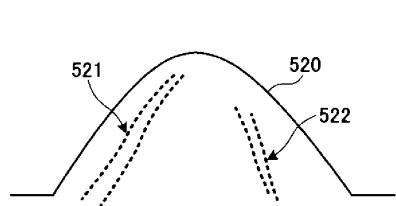


28C

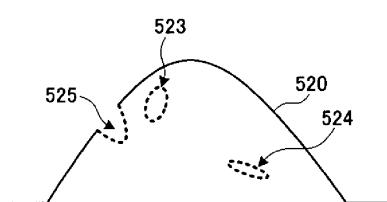


28F

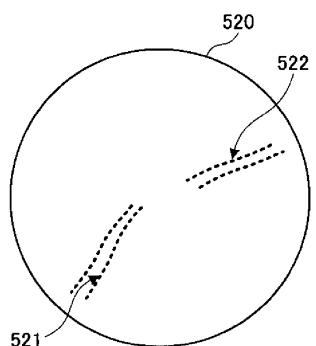
도면29



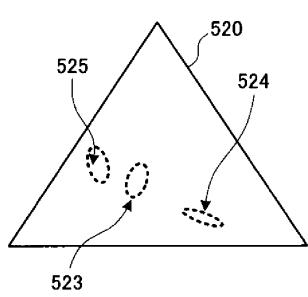
29A



29B

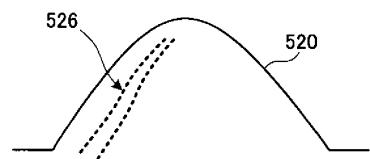


29C

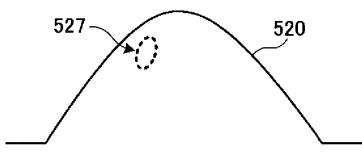


29D

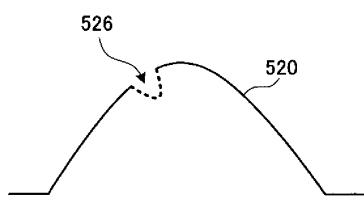
도면30



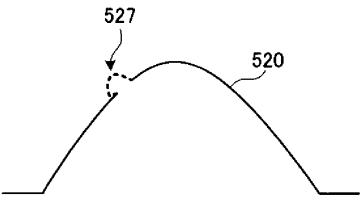
30A



30B

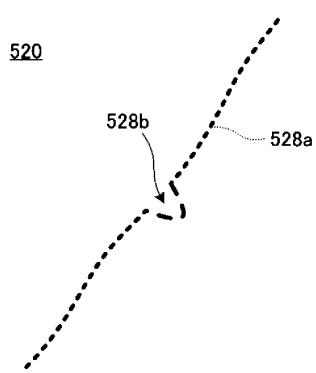


30C

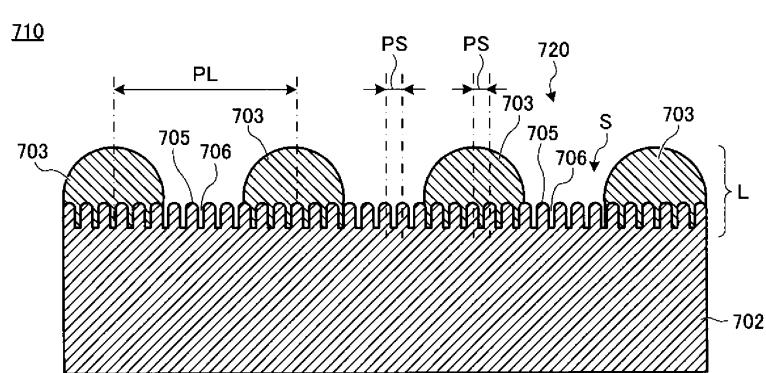
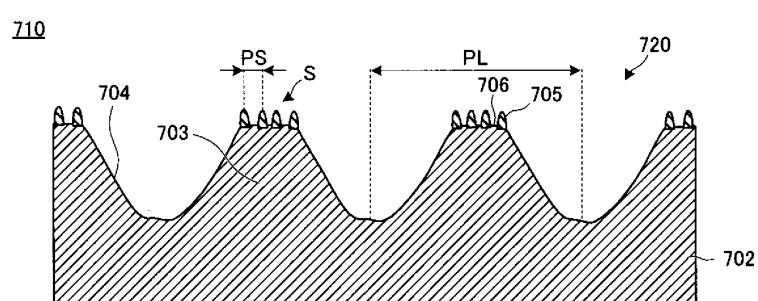
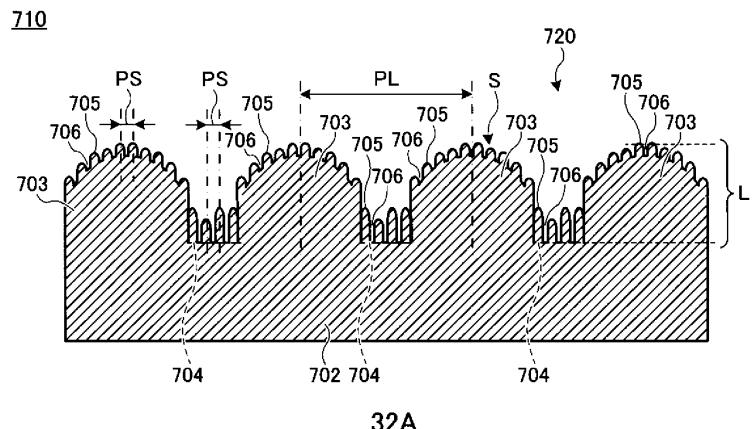


30D

도면31

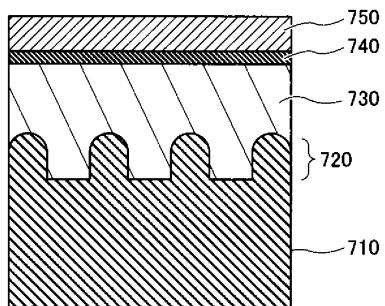


도면32



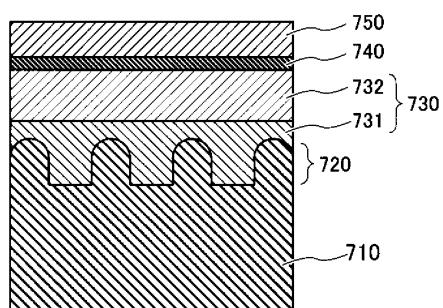
도면33

700



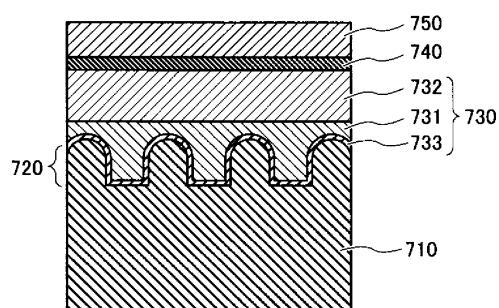
도면34

800

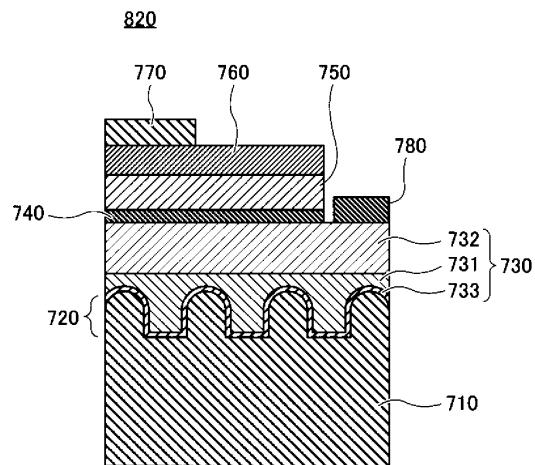


도면35

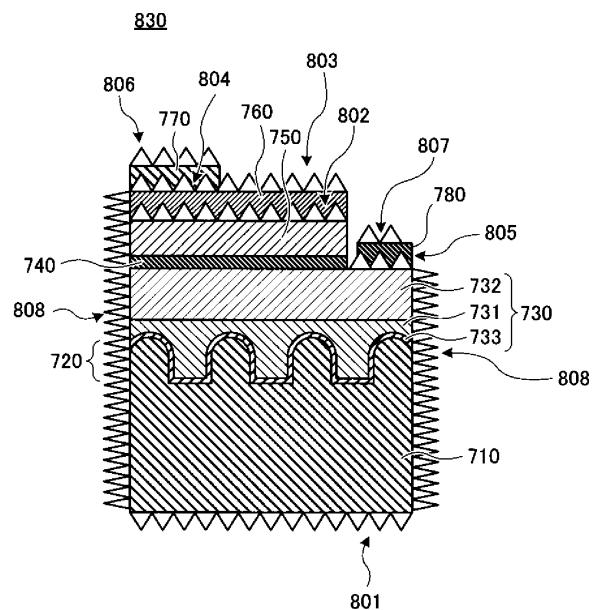
810



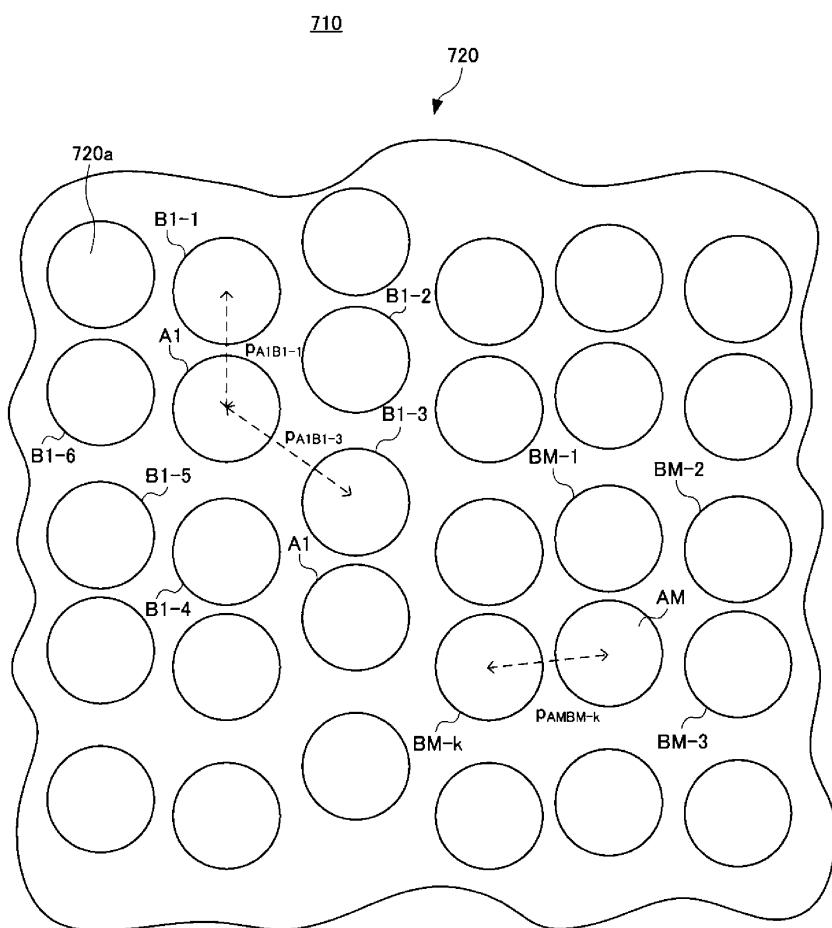
도면36



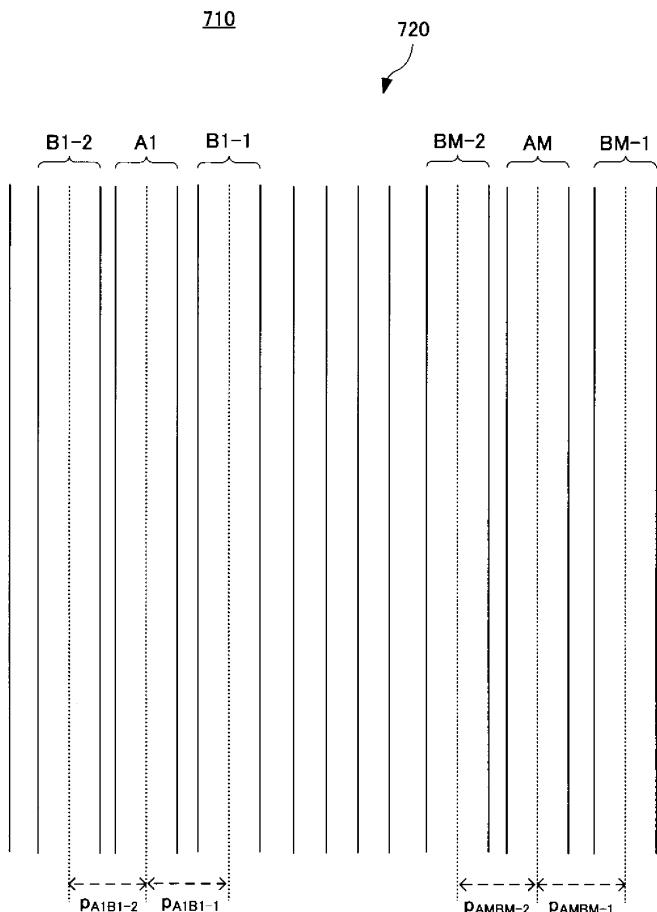
도면37



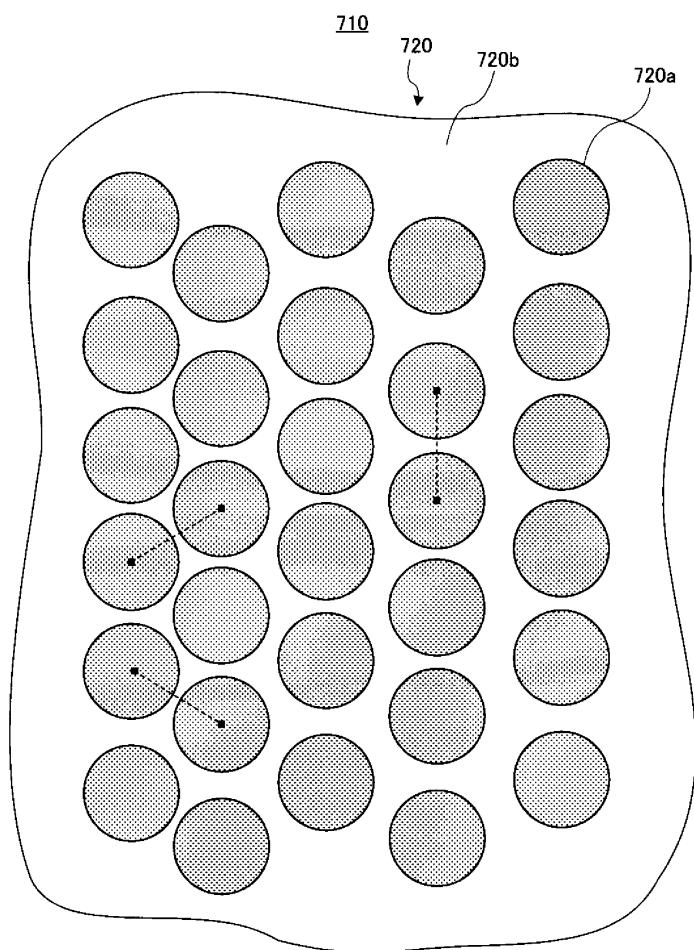
도면38



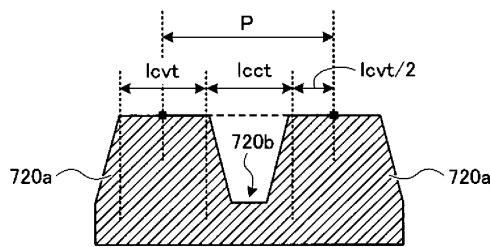
도면39



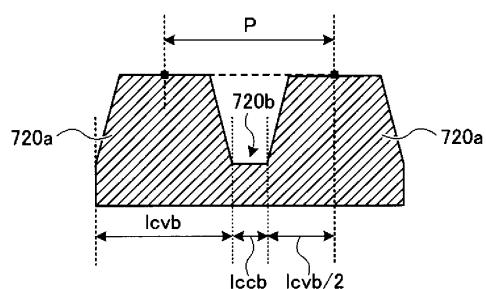
도면40



도면41

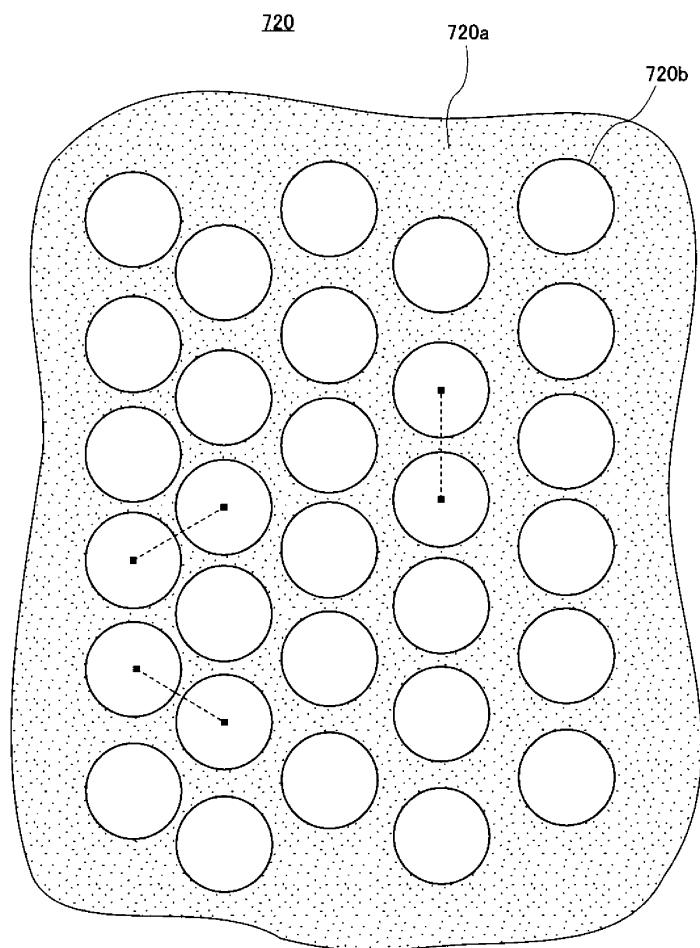


41A

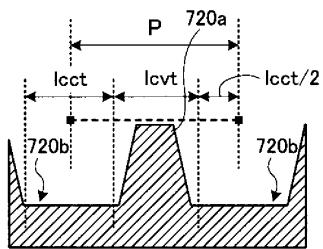


41B

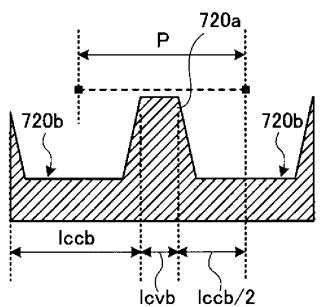
도면42



도면43

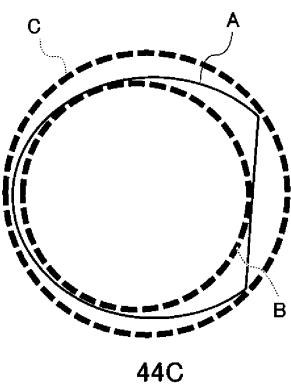
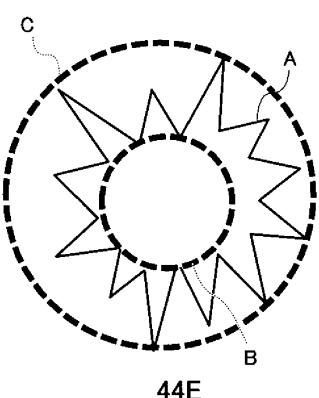
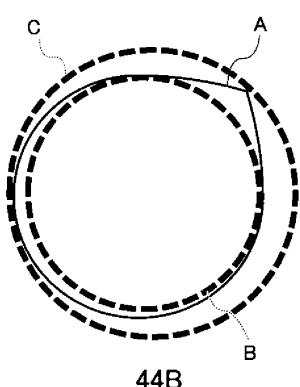
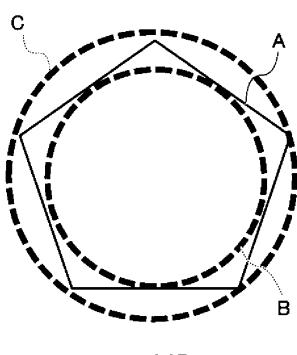
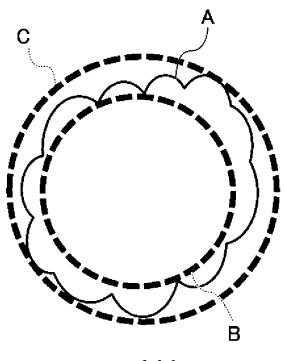


43A

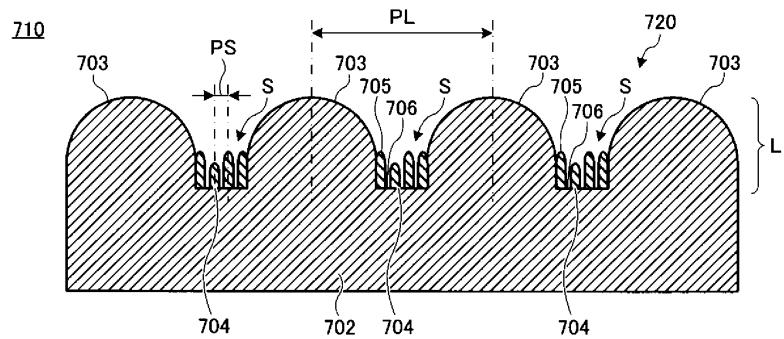


43B

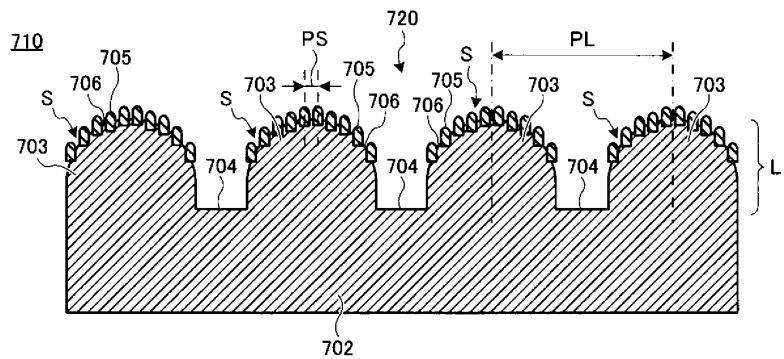
도면44



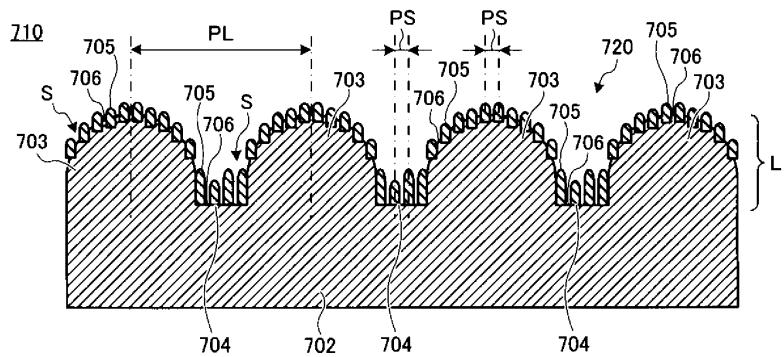
도면45



45A

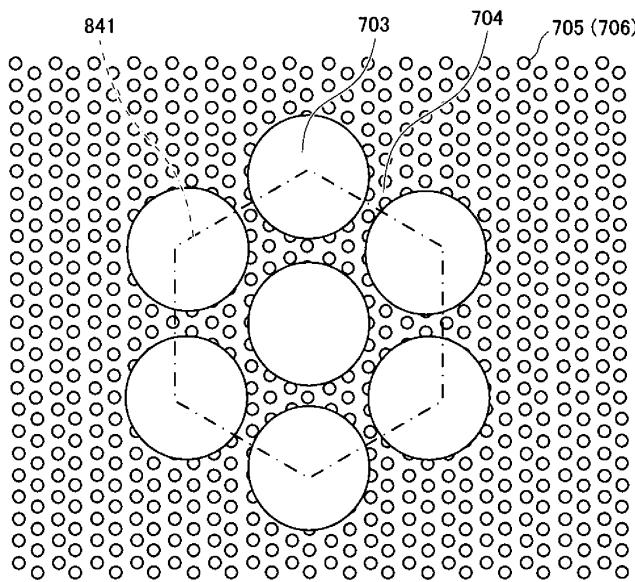


45B

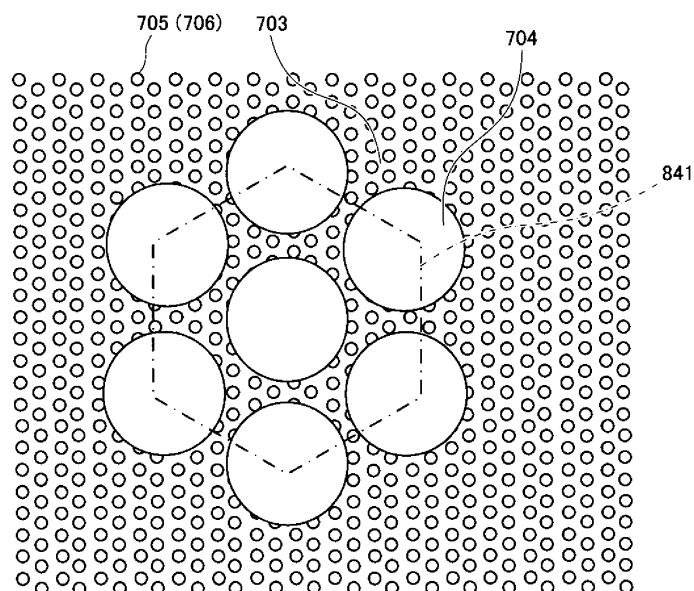


45C

도면46

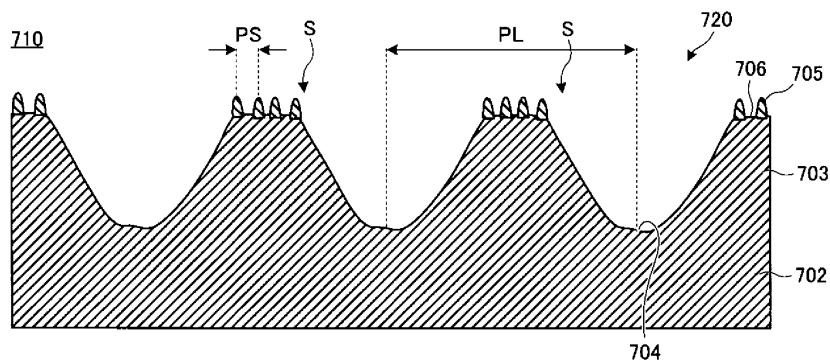


46A

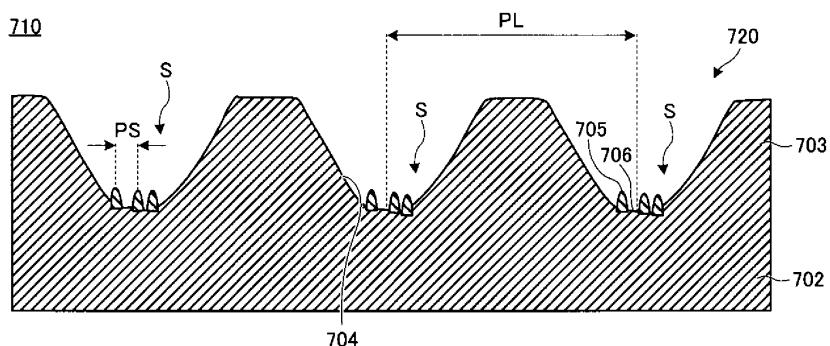


46B

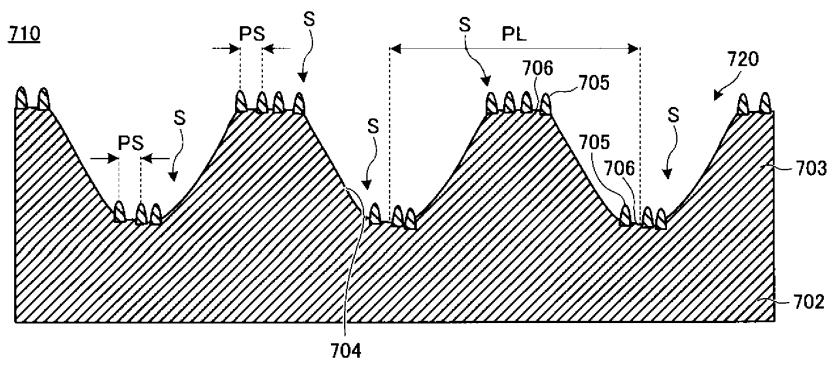
도면47



47A

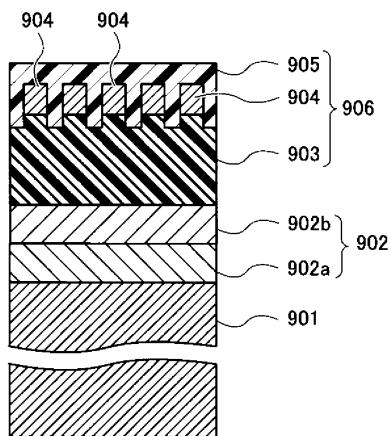


47B

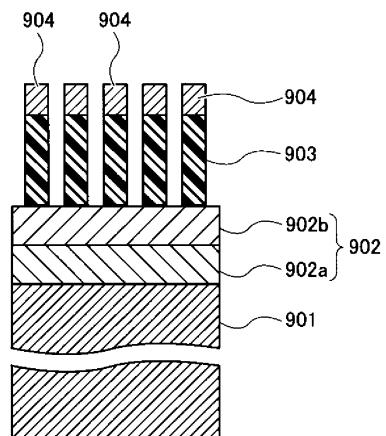


47C

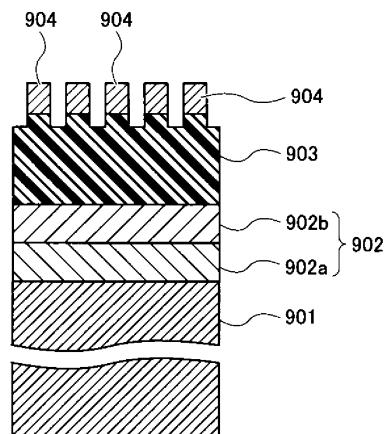
도면48



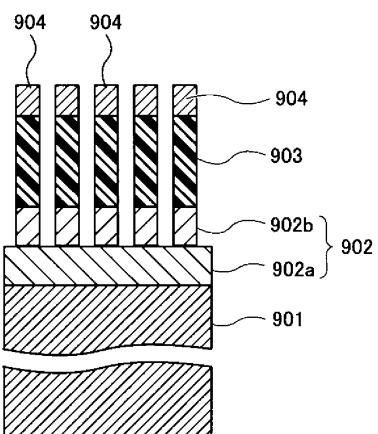
48A



48C

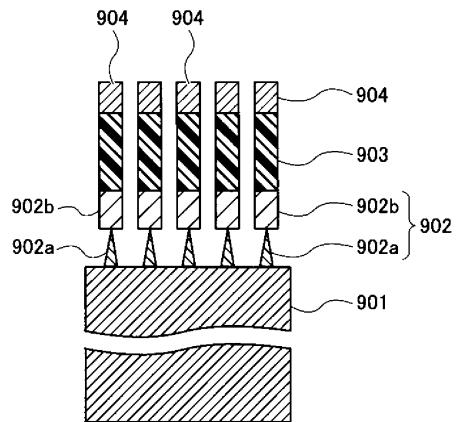


48B

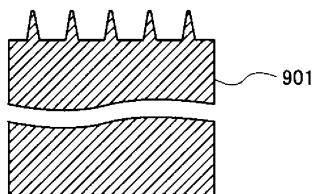


48D

도면49

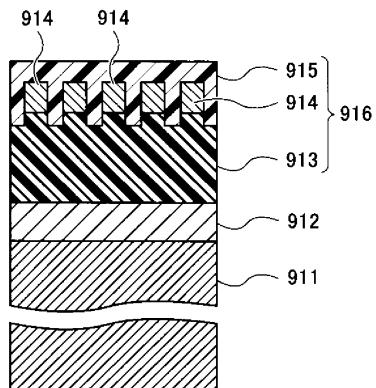


49A

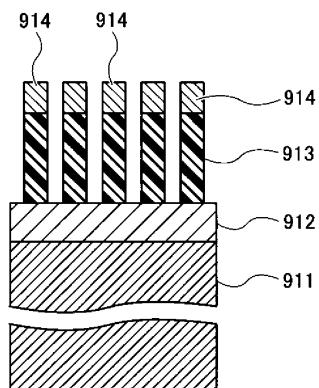


49B

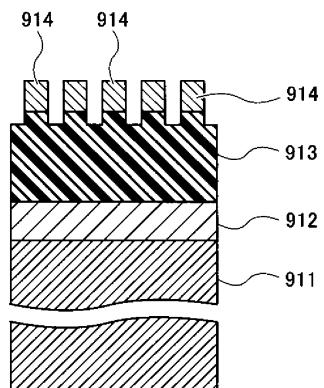
도면50



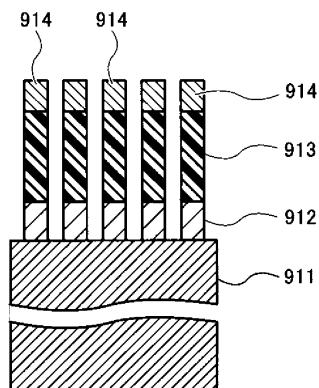
50A



50C



50B



50D