

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96138590

※ 申請日期：96.10.16

※IPC 分類：H01L 23/495 (2006.01)

一、發明名稱：(中文/英文)

H01L 23/489 (2006.01)

半導體裝置、積層型半導體裝置及中介基板

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日立電線股份有限公司

HITACHI CABLE LTD.

代表人：(中文/英文)

佐藤 教郎

住居所或營業所地址：(中文/英文)

日本東京都千代田區外神田四丁目 14 番 1 號

國 籍：(中文/英文)

日本 / Japan

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 細野 真行 / MASAYUKI, HOSONO

2. 柴田 明司 / AKIJI, SHIBATA

3. 稻葉 公男 / KIMIO, INABA

國 籍：(中文/英文)

1.2.3. 日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，
其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

日本；2006.11.17；JP2006-311850

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明關於一種半導體裝置、積層型半導體裝置及中介層基板，特別關於一種在半導體元件和中介層基板之間或中介層基板和印刷配線板(母板)之間有應力作用的 BGA 型、CSP 型、SIP 型、其等之複合體等半導體裝置、積層型半導體裝置及使用於該半導體裝置之中介層基板。

【先前技術】

以往，為了緩和在半導體裝置之中介層基板與半導體元件之間產生的應力，具有在半導體元件和中介層基板之間設置應力緩和彈性體之結構的 BGA 型等半導體裝置。

該半導體裝置的特徵在於具有應力緩和彈性體。該應力緩和彈性體，已知有由在焊料回焊溫度的彈性模量為 1MPa 以上之高分子材料構成的黏接帶(參照專利文獻 1)，或者由連續氣泡結構物或三維網格結構物所構成的多孔樹脂帶(參照專利文獻 2)。

但是，此種應力緩和彈性體的材料價格高，特別是在專利文獻 2 所示之由連續氣泡結構物或三維網格結構物構成之多孔樹脂帶的種類中尤為顯著。

因此，開發應力緩和彈性體的替代品，早於本案申請人先提出的專利申請案(未公開在先申請)，具有以下發明。

圖 1 係表示具有既定連接層之半導體裝置結構的說明圖，圖 2 係表示其積層型半導體裝置之結構的說明圖。

BGA 型的半導體裝置 10 是在中介層基板 3 與由 Si 晶片構成的半導體元件 4 之間設置連接層 5，將此等接著成一體化構成，其中的中介層基板 3 是在聚醯亞胺等絕緣基板（絕緣帶）1 上形成銅配線圖案 2 而成。

半導體裝置 10，係使用既定的接合工具（未圖示），將配線圖案 2 的內部引線 6 引接到半導體元件 4 的電極墊。引接的接合部以及連接層 5 的上面與半導體元件 4 的側面間所形成的直角狀轉角部分，全部皆是以模型樹脂或封裝樹脂等密封樹脂 7 來密封。焊球 8 搭載於形成在中介層基板 3 上的通孔，該焊球 8 與配線圖案 2 的既定部分電連接。

作為應力緩和彈性體替代品的連接層 5（以下，有時稱為“代替彈性體的連接層”），具有由當在半導體元件 4 和中介層基板 3 間有應力作用時會產生破壞、偏移（滑動）或剝離的材質所構成之層，或者具有會產生破壞、偏移（滑動）或剝離之結構（“應力”是指因半導體元件與構裝基板的熱膨脹率差所產生的熱應力、或因對 BGA 封裝之焊球 9 施加的外部衝擊所造成的應力等。而且，破壞，有脆性破壞或延性破壞，例如，有龜裂、破裂等）。

破壞、偏移（滑動）或剝離產生在半導體元件 4 與連接層 5 的部分接著界面、中介層基板 3 與連接層 5 的部分接著界面、或連接層 5 內的部分層間界面，或者半導體元件 4 與中介層基板 3 在未分離的範圍內該連接層內部的一部分。另，為了避免半導體元件 4 與中介層基板 3 分離而使用密封樹脂 7 保持時，產生破壞、偏移（滑動）或剝離

的部位不只是上述的各部分，例如還會產生在整個接著界面。

具體而言，例如如圖 1 所示，介於半導體元件 4 和中介層基板 3 之間的連接層 5，包含使用作為支持體的芯層 11、與用以將芯層 11 接著在半導體元件 4 和中介層基板 3 的接著層 12、13。

芯層 11，例如係以光照時會發生固化之光固化性物質（感光材料）經薄膜化的乾膜材料、內部具有液態層之具機械結構的膜材料等構成。亦可藉由將接著劑滲入芯層 11 等使其具有接著力，而只用芯層 11 來構成連接層 5。又，使用 Ag 糊材作為連接層 5 時，由於 Ag 糊材自身作為接著層使用，因此可以 Ag 糊材單層來使用。即，連接層 5 具有以帶（薄膜）或糊所構成之層，可以使該層為單層、2 層、3 層或 4 層以上的結構來使用。

接著層 12、13，可由因應力作用而會在與芯層 11 的接著界面、與半導體元件 4 的接著界面、或與中介層基板 3 的接著界面產生破壞、偏移（滑動）或剝離的材質來構成，或亦可為該等之任一接著界面具有會生成破壞、偏移（滑動）或剝離之結構者。

專利文獻 1：日本特開平 9-321084 號公報

專利文獻 2：日本特開平 10-340968 號公報

【發明內容】

利用上述發明，雖可緩和中介層基板和半導體元件之間所生成的應力，但除此之外，緩和因半導體封裝與欲組

入其中之印刷配線板（母板）之熱膨脹率係數差所產生的應力（壓力）、或緩和積層型半導體裝置之半導體裝置間所產生的應力，亦為結構設計的重點，故要求具有更加優異之應力緩和能力的半導體裝置、積層型半導體裝置以及使用於該半導體裝置的中介層基板。

因此，本發明的目的，在於提供應力緩和能力優異之半導體裝置、積層型半導體裝置以及用於該半導體裝置之中介層基板，其中該應力係產生於中介層基板與印刷電路板（母板）之間，或者產生於積層型半導體裝置之半導體裝置間。

為了實現上述目的，本發明提供一種半導體裝置，其具備半導體元件、具有與該半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板的中介層基板、接著該半導體元件和該中介層基板之間的連接層、以及設置在中介層基板上之焊球等外部端子，其特徵在於，該絕緣基板，設置在該半導體元件外側之該外部端子搭載部呈現彎曲，該絕緣基板的未彎曲部分與彎曲部分係以形成空隙的方式相對向著。

而且，為了實現上述目的，本發明提供一種半導體裝置，其具備半導體元件、具有與該半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板的中介層基板、接著該半導體元件與該中介層基板之間的連接層、以及設置在該中介層基板上之焊球等外部端子，其特徵在於，該絕緣基板，形成有具段差的段差部，使得設置在該半導體元

件外側之該外部端子搭載部與該半導體元件搭載部不在同一平面。

而且，為了實現上述目的，本發明提供一種半導體裝置，其具備半導體元件、具有與該半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板的中介層基板、接著該半導體元件與該中介層基板之間的連接層、以及設置在該中介層基板上之焊球等外部端子，其特徵在於，該絕緣基板，在較該半導體元件的搭載部更靠外側處形成有狹縫。

而且，為了實現上述目的，本發明提供一種積層型半導體裝置，其特徵在於，以該外部端子將上述本發明之半導體裝置多個積層而成。

而且，為了實現上述目的，本發明提供一種中介層基板，其具有與半導體元件電連接之配線圖案與形成有該配線圖案的絕緣基板，其特徵在於，該絕緣基板，設置在所搭載之半導體元件外側之焊球等外部端子的搭載部呈現彎曲，該絕緣基板的未彎曲部分與彎曲部分係以形成空隙的方式相對向著。

而且，為了實現上述目的，本發明提供一種中介層基板，其具有與半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板，其特徵在於，該絕緣基板形成有具段差的段差部，使得半導體元件之搭載部與設置在所搭載之半導體元件外側之焊球等外部端子的搭載部不在同一平面。

而且，為了實現上述目的，本發明提供一種中介層基板，其具有與半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板，其特徵在於，該絕緣基板，在較半導體元件搭載部更靠外側處形成有狹縫。

根據本發明，可以得到具有優異應力緩和能力之半導體裝置、積層型半導體裝置及用於該半導體裝置之中介層基板，其中該應力係產生於中介層基板和印刷電路板（母板）之間或者積層型半導體裝置之半導體裝置間。

【實施形態】

[本發明之第 1 實施形態]

(半導體裝置的結構)

圖 3，係顯示本發明第 1 實施形態之半導體裝置結構的說明圖，圖 4，係顯示其積層型半導體裝置結構的說明圖。除以下說明的事項外，與圖 1、2 所示之半導體裝置、積層型半導體裝置相同。又，連接層 5 不限於代替彈性體的連接層，亦可為使用以往之應力緩和彈性體的結構。而且，亦可不設置緩和層而只設接著層。

BGA 型的半導體裝置 20，構成中介層基板 3 之絕緣基板 1 的焊球 8（半導體元件 4 之外側的焊球 8）搭載部向印刷電路板 9 側（半導體元件 4 的非接著面）彎曲約 180° ，形成可摺疊部 1a。

絕緣基板 1 的未彎曲部分與彎曲部分相對向而具有空隙 22。由此，除了可緩和應力外，且還具有提高空間效率的效果及可使焊球 8 縮小化的效果。

於空隙 22 中，如圖 3 的右半部所示，可以填滿阻焊劑。也可以使用應力緩和彈性體或代替彈性體的連接層等作為填充物，來代替阻焊劑。由此，在可摺疊部的固定化、尺寸精度、平衡度等方面可以得到有利的效果。

在本實施形態中，除了像圖 3 所示般作為外部端子之焊球 8 在半導體 4 之外側的情形（Fan-Out 型）外，亦可適用於焊球 8 同時在半導體元件 4 之下面與外側的情形（Fan-In/Out 型）。

在圖 3 及圖 4 中，雖然圖示省略，但配線圖案 2 係與焊球 8 電連接（在以下所說明之作為第 2～6 實施形態之說明圖的圖 5～14 中，亦相同）。

（本實施形態的效果）

（1）由於在絕緣基板 1 之焊球搭載部設有可摺疊部 1a，因此能夠緩和半導體裝置 20 與印刷電路板 9（母板）之間產生的應力、及積層型半導體裝置 20 之半導體裝置 20 間產生的應力。

（2）積層半導體裝置 20 時，可彈性地調整上下半導體裝置 20 的間隔。而且，還可實現焊球等的多接腳化。

[本發明之第 2 實施形態]

（半導體裝置之構成）

圖 5 係顯示本發明第 2 實施形態之半導體裝置結構的說明圖，圖 6 係顯示其積層型半導體裝置結構的說明圖。除以下說明的事項外，與第 1 實施形態之半導體裝置、積層型半導體裝置相同。

即，第 1 實施形態之半導體裝置 20 的半導體元件 4 係接著在與相對印刷電路板 9 之面相反的面上，相對於此，本實施形態之半導體裝置 30 的半導體元件 4，則是接著於與印刷電路板 9 相對向的面上，在這一點並不相同。

可摺疊部 1a，係構成中介層基板 3 之絕緣基板 1 的焊球 8（半導體元件 4 之外側的焊球 8）搭載部向印刷電路板 9 側（半導體元件 4 的接著面側）彎曲約 180° 而形成。

在本實施形態中，可適用於如圖 5 所示般作為外部端子之焊球 8 在半導體元件 4 外側（Fan-Out 型）的情形。

[本發明之第 3 實施形態]

(半導體裝置的構成)

圖 7，係顯示本發明第 3 實施形態之半導體裝置結構的說明圖，圖 8，係顯示其積層型半導體裝置結構的說明圖。除以下說明的事項外，與圖 1、2 所示之半導體裝置、積層型半導體裝置相同。又，連接層 5 不限於代替彈性體的連接層，亦可為使用以往之應力緩和彈性體的結構。而且，可以不設置緩和層而只用接著層。

BGA 型的半導體裝置 40，構成中介層基板 3 之絕緣基板 1 的焊球 8（半導體元件 4 之外側的焊球 8）搭載部，朝半導體元件 4 之接著部（搭載部）的下方向（圖 7 左半部的構成）或上方向（圖 7 的右半部的構成）形成有成為階梯狀的段差部 41a、41b。

只要焊球搭載部與半導體元件 4 搭載部在同一平面即可，該段差，較佳為，在中介層基板的厚度以上，該封裝

高度以下。

在本實施形態中，除了像圖 7 所示般作為外部端子之焊球 8 在半導體元件 4 外側的情形（Fan-Out 型）外，亦可適用於焊球 8 同時在半導體元件 4 之下面與外側的情形（Fan-In/Out 型）。

（本實施形態的效果）

（1）由於焊球 8 搭載部與半導體元件 4 搭載部設置有階梯狀的段差部 41a、41b，因此能夠緩和半導體裝置 40 與印刷電路板 9（母板）之間產生的應力、及積層型半導體 400 之半導體裝置 40 間產生的應力。

[本發明之第 4 實施形態]

（半導體裝置的構成）

圖 9，係顯示本發明第 4 實施形態之半導體裝置結構的說明圖，圖 10，係顯示其積層型半導體裝置結構的說明圖。除以下說明的事項外，與第 3 實施形態之半導體裝置、積層型半導體裝置相同。

即，第 3 實施形態之半導體裝置 40 的半導體元件 4，係接著在與印刷電路板 9 相對之面相反的面上，相對於此，本實施形態之半導體裝置 50 的半導體元件 4，則是接著於與印刷電路板 9 相對向的面上，在這一點並不相同。

在本實施形態中，可適用於如圖 9 所示般作為外部端子之焊球 8 在半導體元件 4 外側的情況（Fan-Out 型）。

[本發明的第 5 實施形態]

（半導體裝置的構成）

圖 11，係顯示本發明第 5 實施形態之半導體裝置結構的說明圖，圖 12，係顯示其積層型半導體裝置結構的說明圖。除以下說明的事項外，與圖 1、2 所示之半導體裝置、積層型半導體裝置相同。又，連接層 5 不限於代替彈性體的連接層，亦可為使用以往之應力緩和彈性體的構成。而且，亦可不設置緩和層而只設有接著層。

BGA 型的半導體裝置 60，是在較半導體元件 4 之接著部（搭載部）更靠外側處，例如在半導體元件 4 搭載部與焊球 8（半導體元件 4 之外側的焊球 8）搭載部之間，以衝床或雷射等在絕緣基板 1 上形成狹縫 61。在狹縫 61 上，設計成部分地設置有配線圖案 2。

在狹縫 61 上，可以填充緩衝材料、其他的塑膠等。

狹縫 61，較佳為寬 $1\mu\text{m}\sim 1\text{mm}$ 左右，長 $100\mu\text{m}\sim$ 封裝全長左右。詳細之形狀會在後面敘述。

在本實施形態中，除了像圖 11 所示般作為外部端子的焊球 8 在半導體元件 4 外側（Fan-Out 型）的情形，亦適用於焊球 8 同時在半導體元件 4 之下面與外側（Fan-In/Out 型）的情形。

（本實施形態的效果）

（1）由於在較半導體元件 4 搭載部更靠外側處（在此為焊球 8 搭載部與半導體 4 搭載部之間）形成有狹縫 61，因此可緩和半導體裝置 60 與印刷電路板 9（母板）之間產生的應力、及積層型半導體裝置 600 之半導體裝置 60 間產生的應力。

[本發明之第 6 實施形態]

(半導體裝置的構成)

圖 13，係顯示本發明第 6 實施形態之半導體裝置結構的說明圖，圖 14，係顯示其積層型半導體裝置結構的說明圖。除以下說明的事項外，與第 5 實施形態之半導體裝置、積層型半導體裝置相同。

即，第 5 實施形態之半導體裝置 60 的半導體元件 4，係接著在與印刷電路板 9 相對之面相反的面上，相對於此，本實施形態之半導體裝置 70 的半導體元件 4，則是接著於與印刷電路板 9 相對向的面上，在這一點並不相同。

在本實施形態中，可適用於圖 13 所示般作為外部端子的焊球 8 在半導體元件 4 外側的情形（Fan-Out 型）。

(狹縫形狀)

在上述第 5、第 6 實施形態之半導體裝置、積層型半導體裝置中，狹縫 61 如以下說明，可取得各種形狀。

圖 15～圖 18 例示本發明第 5、第 6 實施形態之半導體裝置、積層型半導體裝置之絕緣基板 1 上所形成之狹縫 61 的形狀。

圖 15 的狹縫 61a，與位於圖中央之半導體元件 4 搭載部的長邊平行，完全分離半導體元件 4 搭載側與焊球 8 之焊接／接觸側。另一方面，狹縫 61b,61c 則與半導體元件 4 搭載部的長邊平行，不完全分離半導體元件 4 搭載側與焊球 8 之焊接／接觸側（狹縫 61b 為長方形的窗形，狹縫 61c 則是一端分離的梳齒狀）。

即，狹縫 61a~61c 係形成為與位於圖中央的半導體元件 4 搭載部的長邊平行，將半導體元件 4 搭載部與設置在半導體 4 外側之焊球 8 搭載部加以完全或部分地分離。

圖 16 的狹縫 61d 與位於圖中央的半導體元件 4 搭載部的長邊（或者短邊）成直角，在半導體元件 4 搭載部的外側，梳齒狀地分離焊球 8 的焊接／接觸區域。而且，狹縫 61e 為長方形的窗形，與半導體元件 4 搭載部的長邊（或者短邊）成直角，在半導體元件 4 搭載部的外側，分離焊球 8 的焊接／接觸區域。

即，狹縫 61d、61e 與位於圖中央的之半導體元件 4 搭載部的長邊或者短邊垂直，將半導體元件 4 搭載部與設置在半導體元件 4 之外側的焊球 8 搭載部加以完全或部分地分離。

圖 17，係顯示具有圖 15 與圖 16 所示之狹縫 61a~61e 所有形態的複合形態。

圖 18 之狹縫 61f 與位於圖中央之半導體元件 4 搭載部的短邊平行，完全分離半導體元件 4 搭載側與焊球 8 的焊接／接觸側。另一方面，狹縫 61g 與半導體元件 4 搭載部的短邊平行，不完全分離半導體元件 4 搭載側與焊球 8 的焊接／接觸側（狹縫 61g 為長方形的之窗形）。

即，狹縫 61f、61g 係形成為與位於圖中央的半導體元件 4 搭載部的短邊平行，將半導體元件 4 搭載部與設置在半導體元件 4 之外側的焊球 8 搭載部加以完全或部分地分離。

[代替彈性體的連接層 5 的形態]

與上述說明有一部分重複，但取得代替彈性體的連接層 5 的形態如下所述。

(1) 連接層 5，具有由當在半導體元件 4 與中介層基板 3 之間發生應力作用時會在半導體元件 4 與連接層 5 的接著界面的一部分、中介層基板 3 與連接層 5 的接著界面的一部分、或者連接層 5 內的層間界面的一部分產生破壞、偏移（滑動）或剝離之材質所構成的層，或者具有會產生破壞、偏移（滑動）或剝離的結構。

(2) 連接層 5，具有由當在半導體元件 4 與中介層基板 3 之間發生應力作用時會在半導體元件 4 與中介層基板 3 不分離的範圍內於該連接層 5 內部的一部分產生破壞或偏移（滑動）之材質所構成的層，或者，具有會產生破壞或偏移（滑動）的結構。

(3) 半導體元件 4 與中介層基板 3 係以樹脂保持部分或整體以使其不分離，並且，連接層 5，具有由當在半導體元件 4 與中介層基板 3 之間發生應力作用時，會在半導體元件 4 與連接層 5 的接著界面、中介層基板 3 與連接層 5 的接著界面、或者連接層 5 內的層間界面產生破壞、偏移（滑動）或剝離之材質所構成的層，或者具有會產生破壞、偏移（滑動）或剝離的結構。

(4) 半導體元件 4 與中介層基板 3 係藉由樹脂保持部分或整體，以使其不分離，並且，連接層 5，具有由當在半導體元件 4 與中介層基板 3 之間發生應力作用時，會在

該連接層 5 的內部產生破壞或偏移（滑動）之材質所構成的層，或者具有會產生破壞、偏移（滑動）的結構。

（5）連接層 5 具有由帶（薄膜）或糊所構成的層。

（6）連接層 5 包含芯層 11、與用以將芯層 11 接著在半導體元件 4 及中介層基板 3 的接著層 12、13。

（7）連接層 5 係由單層或 2 層的接著層構成。

（8）連接層 5 係由具有 2 層以上之具有接著力的芯層構成。

（9）連接層 5 具有以將光固化性物質（感光材料）薄膜化的乾膜材料、內部具有液態層之具機械結構的薄膜材料或者用 Ag 糊材構成的層。

以下，更具體地說明可取得代替彈性體的連接層 5 的形態。

（單層連接層）

連接層 5 係由單層的薄膜基材與滲入此基材的接著劑構成。藉由將此接著劑對於半導體元件 4 或中介層基板 3 的接著力設在 $1 \sim 500 \text{gf}$ ($0.01 \sim 5 \text{N}$) / mm^2 間之較弱的狀態，使得在與接著對象物件之間產生偏移（滑動）或剝離，以吸收應力。

（單層連接層）

連接層 5 係由樹脂材料與填料等填充材料構成之糊劑所形成。藉由 $0.01 \sim 5 \text{N} / \text{mm}^2$ 以上的應力，在樹脂材料與填充材料的界面上的部分或全面地產生剝離等，或者在樹脂材料內部（基體）部分或全面地產生裂紋、破裂等，來

吸收應力。

(2 層連接層)

連接層 5，係將滲入有上述接著劑之單層的薄膜基材疊合 2 片以製成 2 層結構。藉由將此接著劑對於半導體元件 4 或中介層基板 3 的接著力調整在 $0.01 \sim 5 \text{ N/mm}^2$ 間之較弱的狀態，使得在與接著對象之間，或者 2 層的薄膜基材之間產生偏移（滑動）或剝離等，來吸收應力。

(2 層連接層)

連接層 5，係將滲入有上述接著劑的單層薄膜基材和與該薄膜基材接著力不同的薄膜基材 2 片疊合以製成 2 層結構。藉由將該接著劑對於半導體元件 4 或中介層基板 3 的接著力調整在 $0.01 \sim 5 \text{ N/mm}^2$ 間之較弱的狀態，使得在與接著對象之間，或者 2 層的薄膜基材間產生偏移（滑動）或剝離等，來吸收應力。

(3 層連接層)

連接層 5，係將 3 片滲入有上述接著劑的單層薄膜基材、或者 2 片該薄膜基材和 1 片與該薄膜基材的接著力不同的薄膜基材疊合（不考慮疊合順序）製成 3 層結構。將該接著劑對於半導體元件 4 或中介層基板 3 的接著力調整在 $0.01 \sim 5 \text{ N/mm}^2$ 間之較弱的狀態，使得在與接著對象之間，或者同種類或不同種類的薄膜基材間產生偏移（滑動）或剝離等，來吸收應力。

(2 層連接層<連接層之方向性的例子>)

連接層 5，係將 2 片滲入有上述接著劑的單層薄膜基

材（芯層 11A,11B）、或者 1 片該薄膜基材和 1 片與該薄膜基材之接著力不同的薄膜基材疊合製成 2 層結構（將對半導體元件 4 或中介層基板 3 的接著力調整在 $0.01 \sim 5 \text{ N/mm}^2$ 間之較弱的狀態），各層在剝離或分裂強度上具有方向性（例如，在 X 方向上強，Y 方向上弱）。例如，藉由轉向 90 度疊合同種類的 2 片薄膜基材，來刻意地產生各層的剝離、分裂等，吸收施加於半導體元件 4 上之來自於 360 度全部 XY 面的應力。而且，上下 2 層之接著層的方向的改變可以在 $45 \sim 135$ 度的範圍。

（3 層以上連接層<以芯層吸收的例子>）

連接層 5，係將 3 片以上滲入有上述接著劑的單層薄膜基材（芯層 11A,11B）、或者 2 片該薄膜基材和 1 片以上與該薄膜基材的接著力不同的薄膜基材疊合製成 3 層以上的結構（將對於半導體元件 4 或中介層基板 3 的接著力調整在 $0.01 \sim 5 \text{ N/mm}^2$ 間之較弱的狀態），各層在剝離或分裂強度上具有方向性（例如，在 X 方向上強，Y 方向上弱）。例如，轉向 90 度疊合同種類的 2 片薄膜基材（芯層 11A），將與芯層 11A 為不同種類的 2 片薄膜基材（芯層 11B）轉向 90 度疊合夾住芯層 11A，藉由產生各層的剝離，分裂等來吸收施加於半導體元件 4 上來自於 360 度全部 XY 面的應力。而且，同種類的上下 2 層接著層的方向的改變，可以在 $45 \sim 135$ 度的範圍。

在上述具體例子中，雖然例舉了將接著劑滲入芯層的形態，但在此等之具體例中，亦可為採用將具有接著力的

接著層以其他的方法設置在單側或兩側的形態。

(接著強度的調整)

在下面，例示出調整連接層 5 之接著力的方法。

(1) 減少糊劑基材的量，增多與填料等直接接著性無關之部分的比例，減少在連接層內部及與接著對象的接著面積，來抑制接著強度使其變低。

(2) 藉由使接著劑不均勻（不均一）地滲入，可以實現接著強度的參差不一（0~100%）。

(3) 部分地滲入接著劑，減少在連接層內部及與接著對象的接著面積，來抑制接著強度使其變低。

(4) 當具有 2 層以上的芯層時，變更各層滲入的接著劑，將接著層間的接著強度調整為低於接著層與接著對象的接著強度，使得接著層間可先產生偏移（滑動）或剝離等。

(代替彈性體的連接層 5 的效果)

根據使用代替彈性體的連接層 5 的實施形態，可達成以下效果。

(1) 藉由使用在半導體元件與中介層基板間有應力作用時，會產生破壞、偏移（滑動）或剝離之材質所構成的連接層、或者使用具有會產生破壞、偏移（滑動）或剝離之結構的連接層，能得到可緩和該應力的半導體裝置。此處，緩和係指吸收、分散等。

(2) 由於不需要使用以往的應力緩和彈性體，因此在構成半導體裝置及中介層基板方面，能夠降低材料價格，

而且，與以往的應力緩和彈性體相比，處理亦較容易。

[本發明其他的實施形態]

本發明並不限於上述各實施形態，可以在不脫離或改變本發明之技術思想的範圍內進行各種變形。

例如，在上述實施形態中，雖以 BGA 型半導體裝置為例來說明，但亦可適用於會產生相同問題的半導體裝置，例如 CSP 型或 SIP 型的半導體裝置。而且，亦可適用於 MCP（多晶片封裝）。

【圖式簡單說明】

圖 1，係顯示具有代替彈性體的連接層之半導體裝置結構的說明圖。

圖 2，係顯示具有代替彈性體的連接層之積層型半導體裝置結構的說明圖。

圖 3，係顯示本發明第 1 實施形態之半導體裝置結構的說明圖。

圖 4，係顯示本發明第 1 實施形態之積層型半導體裝置結構的說明圖。

圖 5，係顯示本發明第 2 實施形態之半導體裝置結構的說明圖。

圖 6，係顯示本發明第 2 實施形態之積層型半導體裝置結構的說明圖。

圖 7，係顯示本發明第 3 實施形態之半導體裝置結構的說明圖。

圖 8，係顯示本發明第 3 實施形態之積層型半導體裝

置結構的說明圖。

圖 9，係顯示本發明第 4 實施形態之半導體裝置結構的說明圖。

圖 10，係顯示本發明第 4 實施形態之積層型半導體裝置結構的說明圖。

圖 11，係顯示本發明第 5 實施形態之半導體裝置結構的說明圖。

圖 12，係顯示本發明第 5 實施形態之積層型半導體裝置結構的說明圖。

圖 13，係顯示本發明第 6 實施形態之半導體裝置結構的說明圖。

圖 14，係顯示本發明第 6 實施形態之積層型半導體裝置結構的說明圖。

圖 15，係本發明第 5、第 6 實施形態之形成在半導體裝置、積層型半導體裝置之絕緣基板上的狹縫形狀例。

圖 16，係本發明第 5、第 6 實施形態之形成在半導體裝置、積層型半導體裝置之絕緣基板上的狹縫形狀例。

圖 17，係本發明第 5、第 6 實施形態之形成在半導體裝置、積層型半導體裝置之絕緣基板上的狹縫形狀例。

圖 18，係本發明第 5、第 6 實施形態之形成在半導體裝置、積層型半導體裝置之絕緣基板上的狹縫形狀例。

【主要元件符號說明】

1 絕緣基板

1a 可摺疊部

2	配線圖案	
3	中介層基板	
4	半導體元件	
5	連接層	
6	內部引線	
7	密封樹脂	
8	焊球	
9	印刷電路板	
9a	焊接區	
10,20,30,40,50,60,70	半導體裝置	
11	芯層	
12,13	接著層	
21	阻焊劑	
22	空隙	
41a,b	段差部	
61,61a~61g	狹縫	
100,200,300,400,500,600,700	積層型半導體裝置	

五、中文發明摘要：

本發明提供一種應力緩和和能力優異的半導體裝置、積層型半導體裝置以及用於該半導體裝置的中介層基板，其中該應力係產生於中介層基板與印刷電路板（母板）之間，或者積層型半導體裝置之半導體裝置間。

BGA 型半導體裝置（20），具備具有絕緣基板（1）與配線圖案（2）的中介層基板（3）、半導體元件（4）、接著半導體元件（4）與中介層基板（3）之間的連接層（5）、以及設置在中介層基板（3）上的焊球（8）；絕緣基板（1），設置在半導體元件（4）外側的焊球（8）搭載部彎曲形成可摺疊部（1a），絕緣基板（1）的未彎曲部分與彎曲部分係以形成空隙（22）的方式相對向著。

六、英文發明摘要：

十、申請專利範圍：

1.一種半導體裝置，其具備半導體元件、具有與該半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板的中介層基板、將該半導體元件與該中介層基板間加以接著的連接層、以及設置在該中介層基板上之焊球等外部端子，其特徵在於：

該絕緣基板，設置在該半導體元件外側之該外部端子搭載部呈現彎曲，該絕緣基板的未彎曲部分與彎曲部分係以形成空隙的方式相對向著。

2.如申請專利範圍第 1 項之半導體裝置，其中，在該空隙中，填充有阻焊劑、應力緩和彈性體或代替彈性體的連接層。

3.如申請專利範圍第 1 項之半導體裝置，其中，該連接層具有應力緩和彈性體連接層或代替彈性體的連接層。

4.如申請專利範圍第 1 項之半導體裝置，其中，該半導體裝置為 BGA 型、CSP 型、SIP 型、或是該等之複合體，亦即 MCP：多晶片封裝型。

5.一種半導體裝置，其具備半導體元件、具有與該半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板的中介層基板、將該半導體元件與該中介層基板間加以接著的連接層、以及設置在該中介層基板上之焊球等外部端子，其特徵在於：

該絕緣基板，形成有具段差的段差部，使得設置在該半導體元件外側之該外部端子搭載部與該半導體元件搭載

部不在同一平面。

6.如申請專利範圍第 5 項之半導體裝置，其中，該連接層具有應力緩和彈性體連接層或代替彈性體的連接層。

7.如申請專利範圍第 5 項之半導體裝置，其中，該半導體裝置為 BGA 型、CSP 型、SIP 型、或是該等之複合體，亦即 MCP：多晶片封裝型。

8.一種半導體裝置，其具備半導體元件、具有與該半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板的中介層基板、將該半導體元件與該中介層基板間加以接著的連接層、以及設置在該中介層基板上之焊球等外部端子，其特徵在於：

該絕緣基板，在較該半導體元件的搭載部更靠外側處形成有狹縫。

9.如申請專利範圍第 8 項之半導體裝置，其中，該狹縫係形成於該半導體元件搭載部與設置在該半導體元件外側之該外部端子搭載部間。

10.如申請專利範圍第 8 項之半導體裝置，其中，該連接層具有應力緩和彈性體連接層或代替彈性體的連接層。

11.如申請專利範圍第 8 項之半導體裝置，其中，該半導體裝置為 BGA 型、CSP 型、SIP 型、或是該等之複合體，亦即 MCP：多晶片封裝型。

12.如申請專利範圍第 8 項之半導體裝置，其中，該狹縫係形成為與該半導體元件搭載部的長邊或短邊平行，將該半導體元件搭載部與設置在該半導體元件外側之該外部

端子搭載部加以完全或部分地分離。

13.如申請專利範圍第 8 項之半導體裝置，其中，該狹縫係形成為與該半導體元件搭載部的長邊或短邊垂直，將設置在該半導體元件外側之該外部端子搭載部加以完全或部分地分離。

14.一種積層型半導體裝置，其特徵在於：

係以該外部端子，將申請專利範圍第 1 至 13 項中任一項之半導體裝置多個積層而成。

15.一種中介層基板，其具有與半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板，其特徵在於：

該絕緣基板，設置在所搭載之該半導體元件外側之焊球等外部端子的搭載部呈現彎曲，該絕緣基板的未彎曲部分與彎曲部分係以形成空隙的方式相對向著。

16.一種中介層基板，其具有與半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板，其特徵在於：

該絕緣基板，形成有具段差的段差部，使得半導體元件搭載部與設置在所搭載之半導體元件外側之焊球等外部端子的搭載部不在同一平面。

17.一種中介層基板，其具有與半導體元件電連接之配線圖案與形成有該配線圖案之絕緣基板，其特徵在於：

該絕緣基板在較半導體元件搭載部更靠外側處形成有狹縫。

十一、圖式：

如次頁

圖1

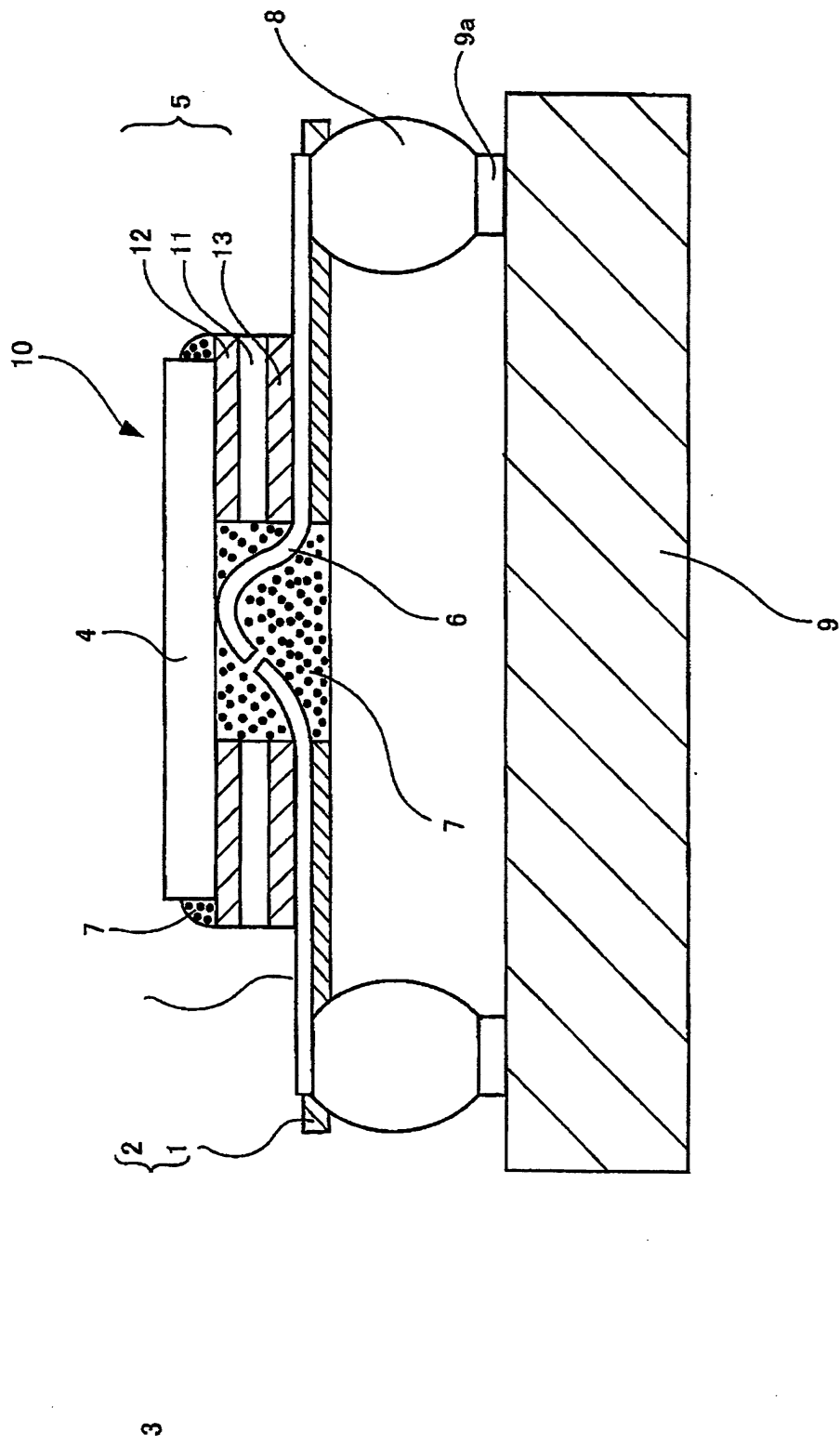


圖2

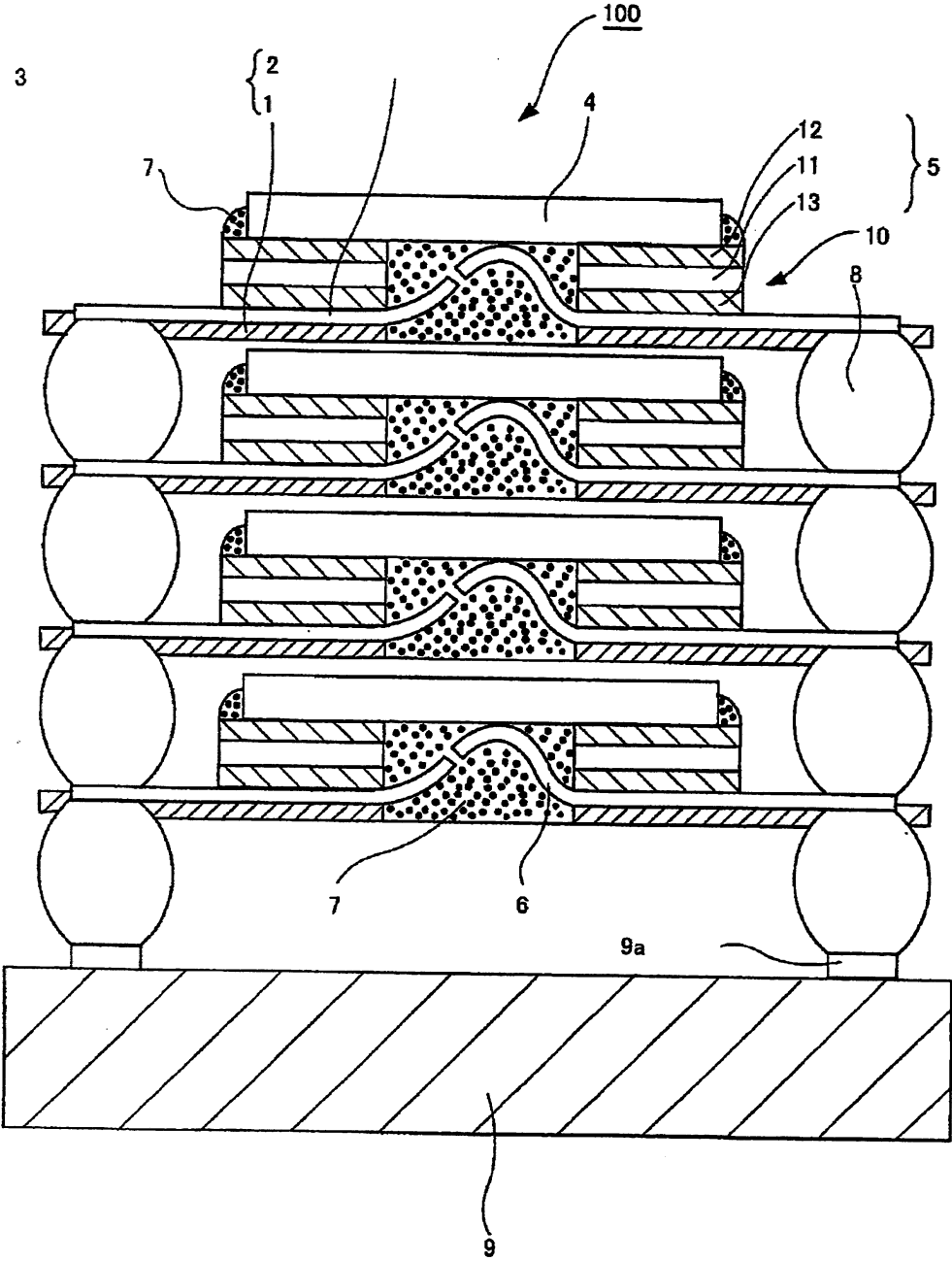


圖3

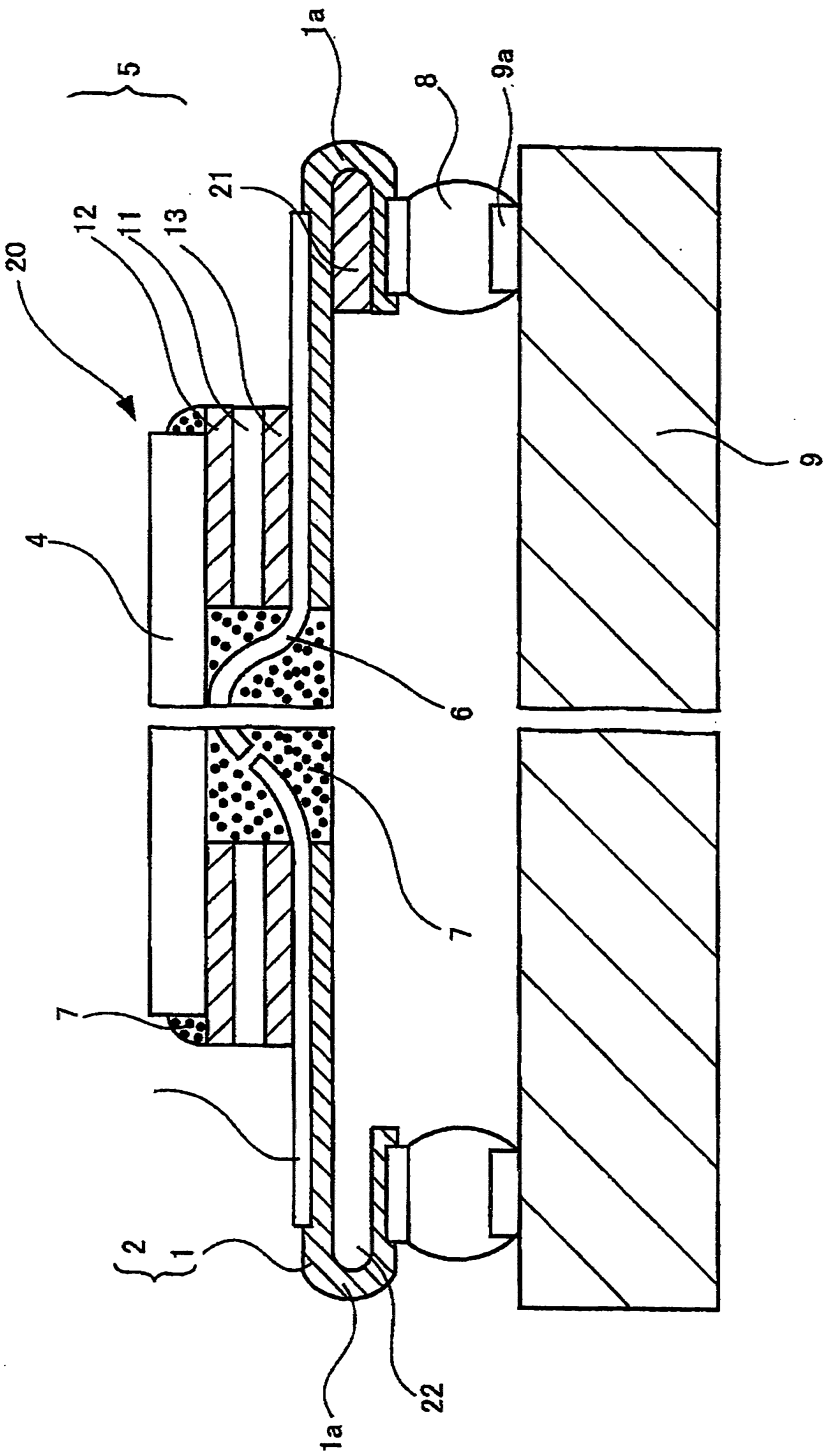


圖4

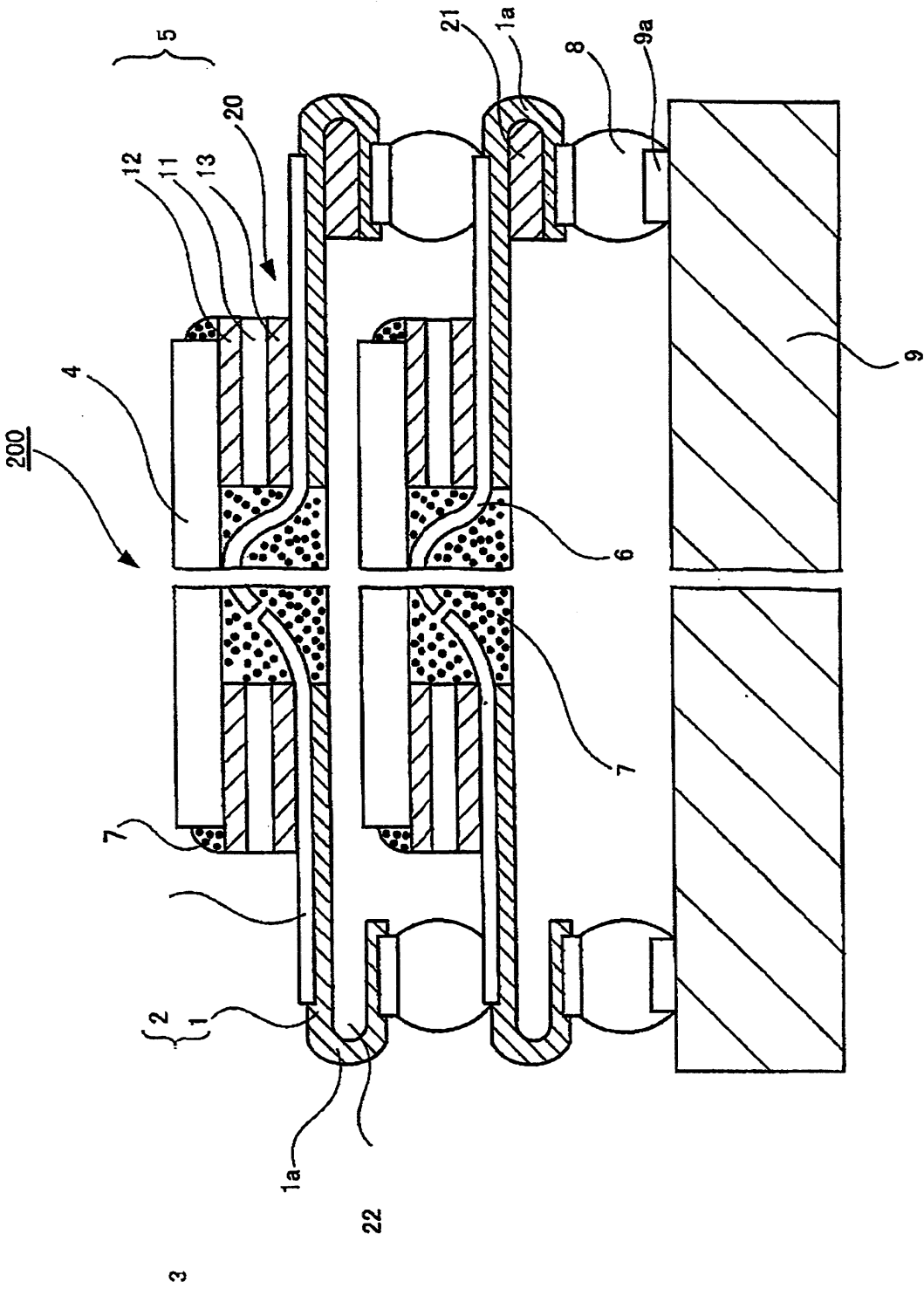


圖5

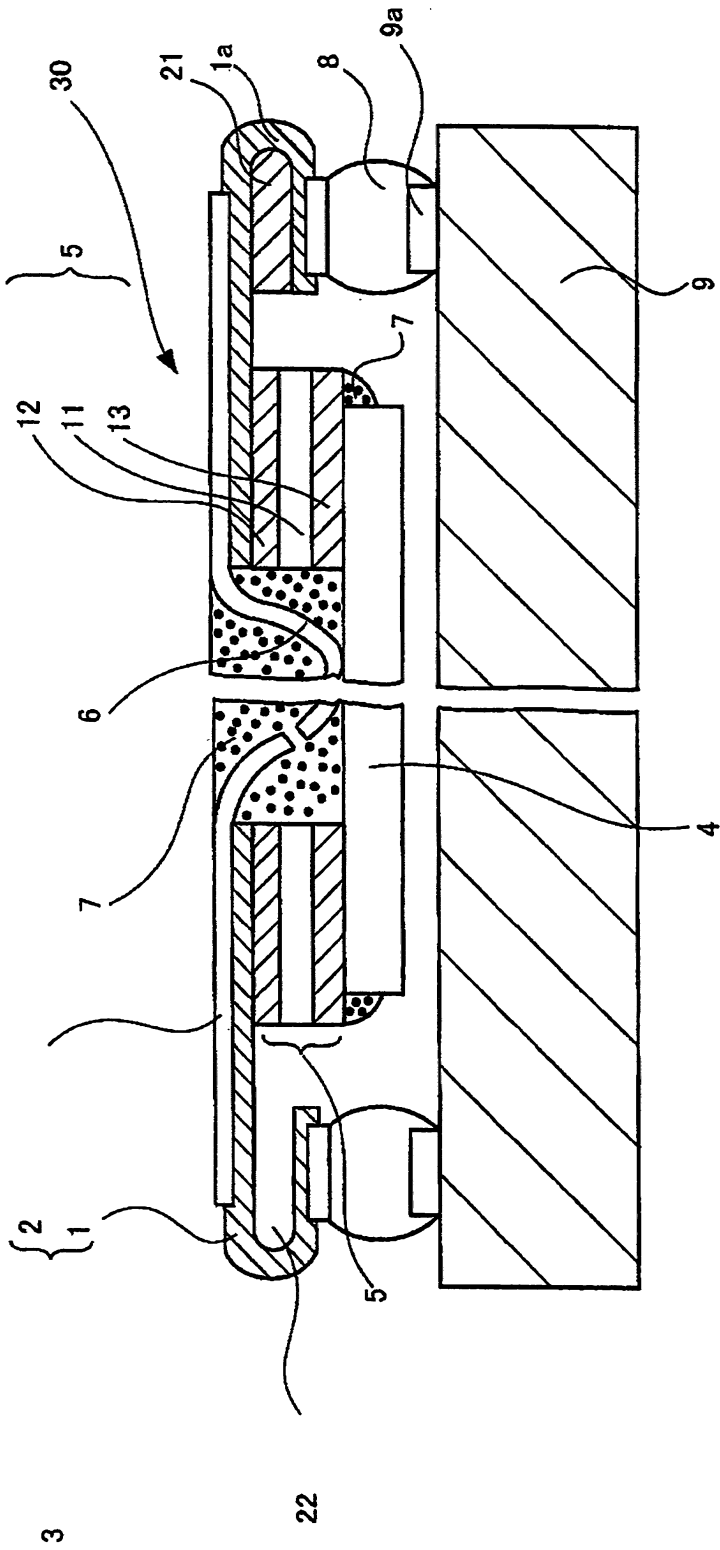


圖6

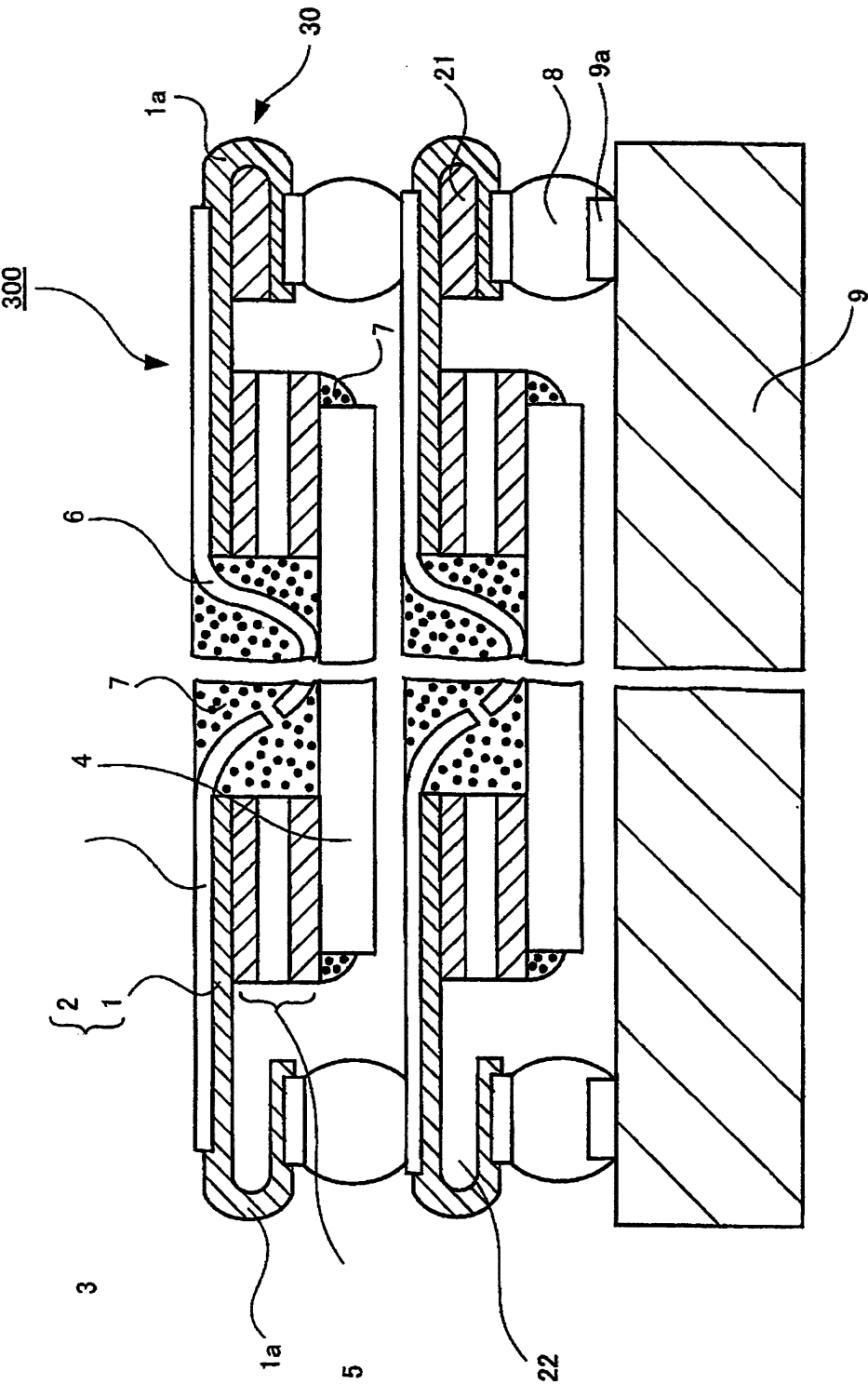


圖7

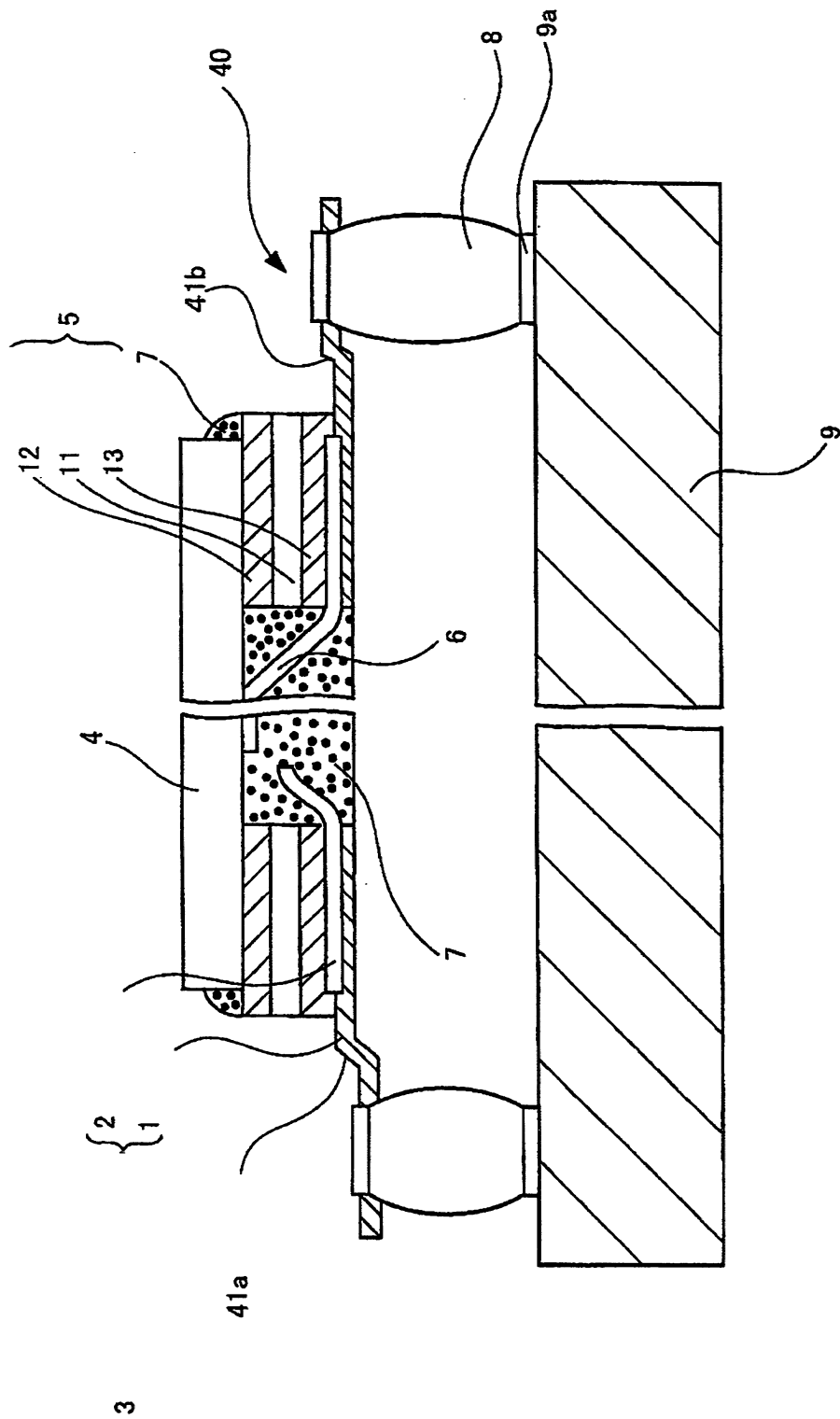


圖9

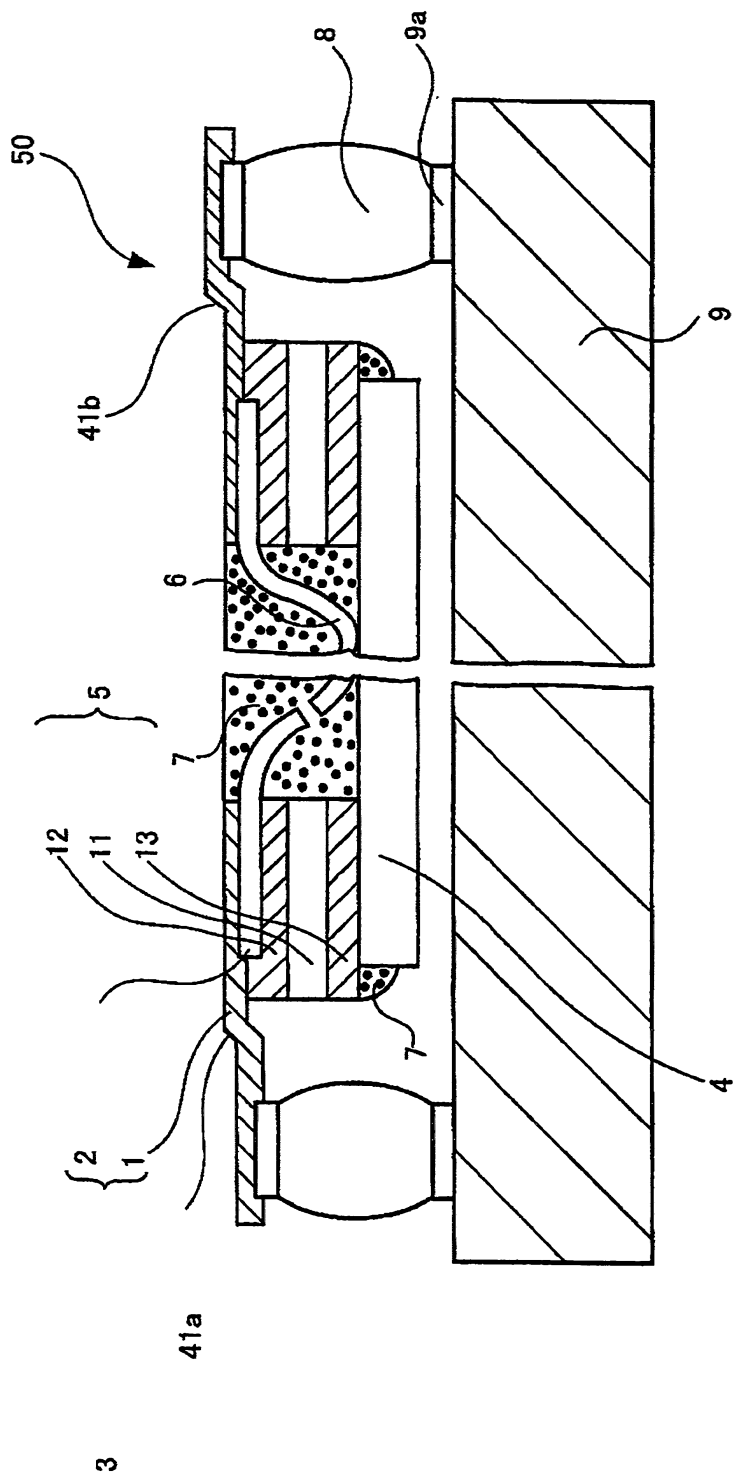


圖10

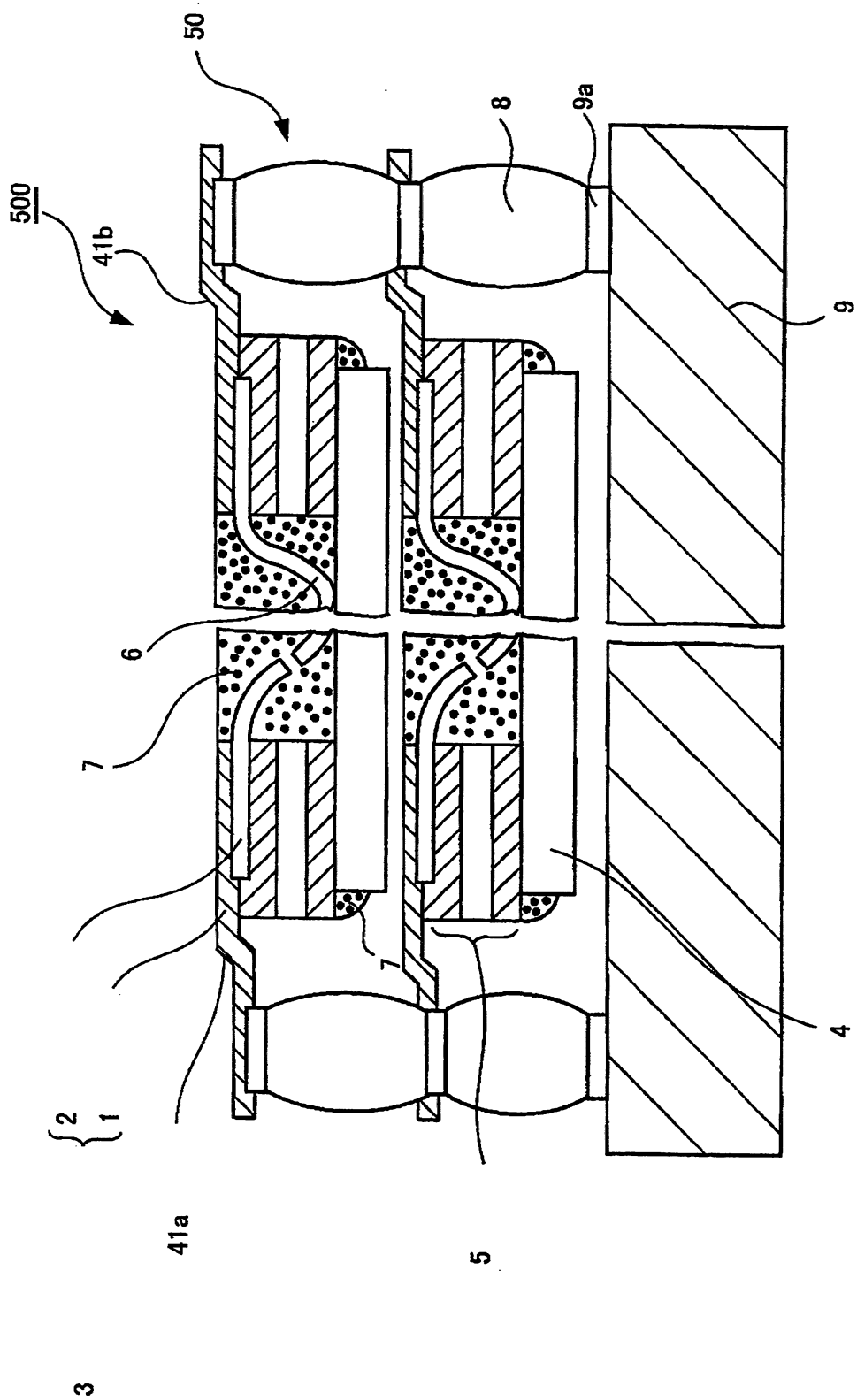


圖11

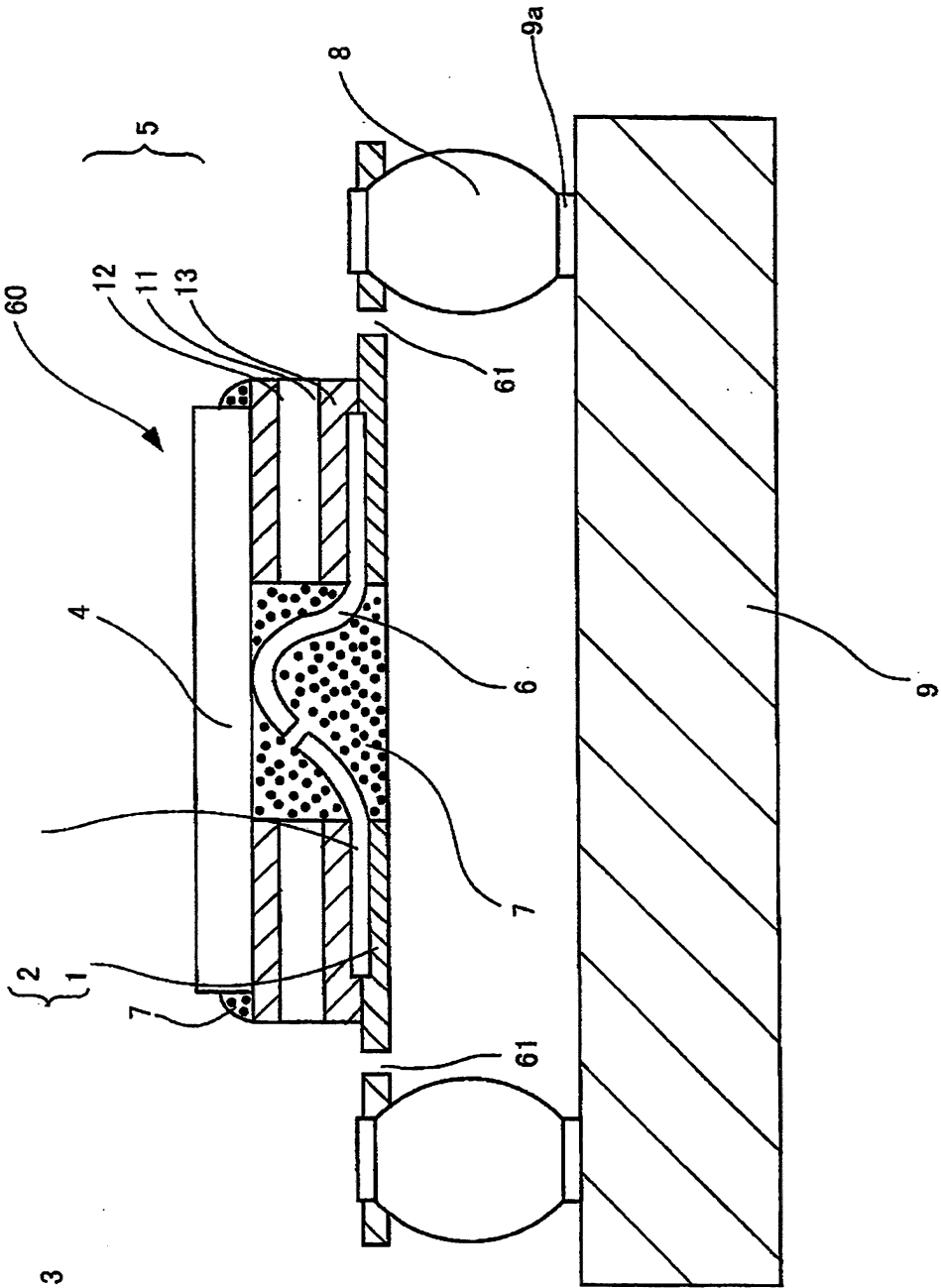


圖12

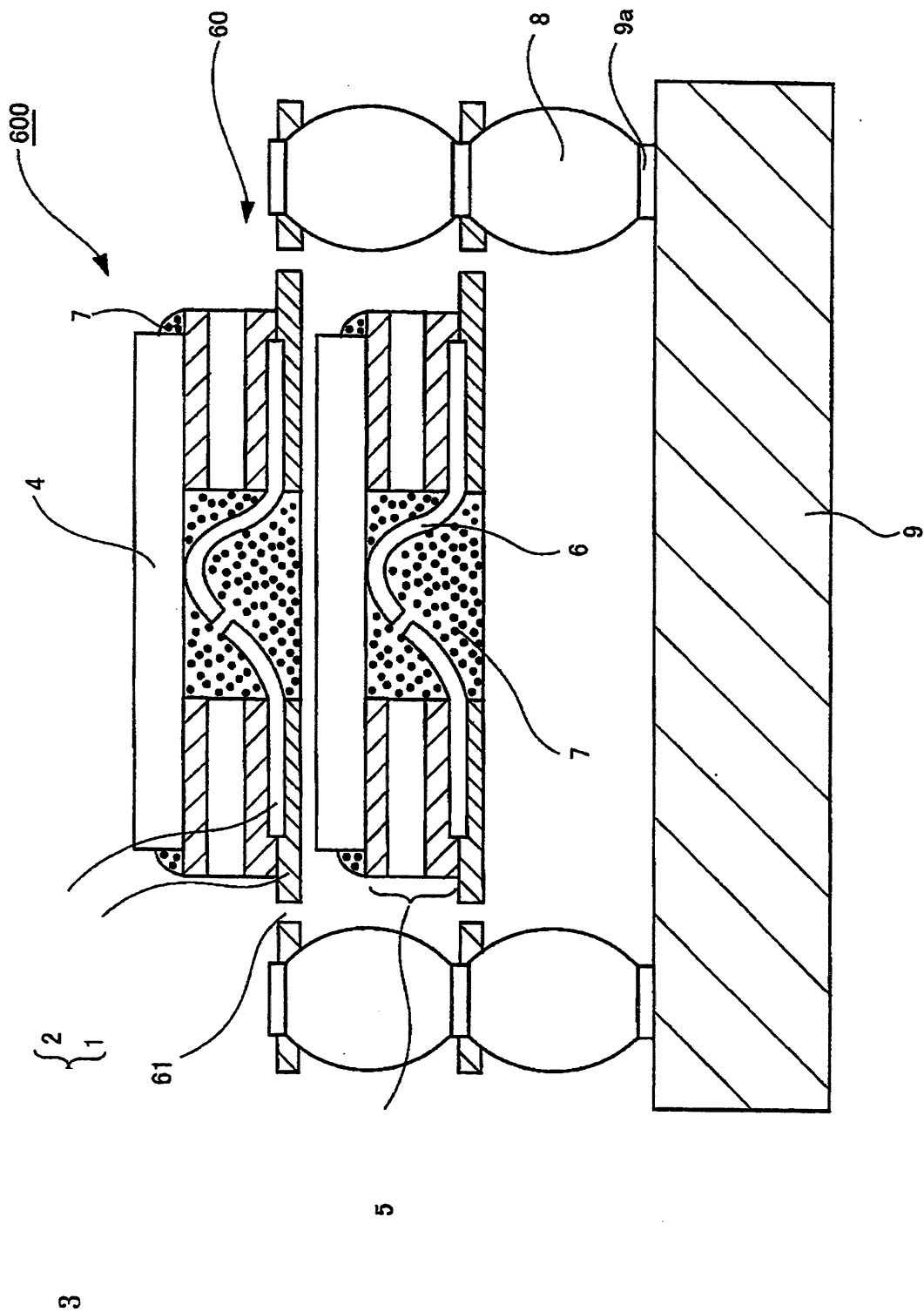


圖13

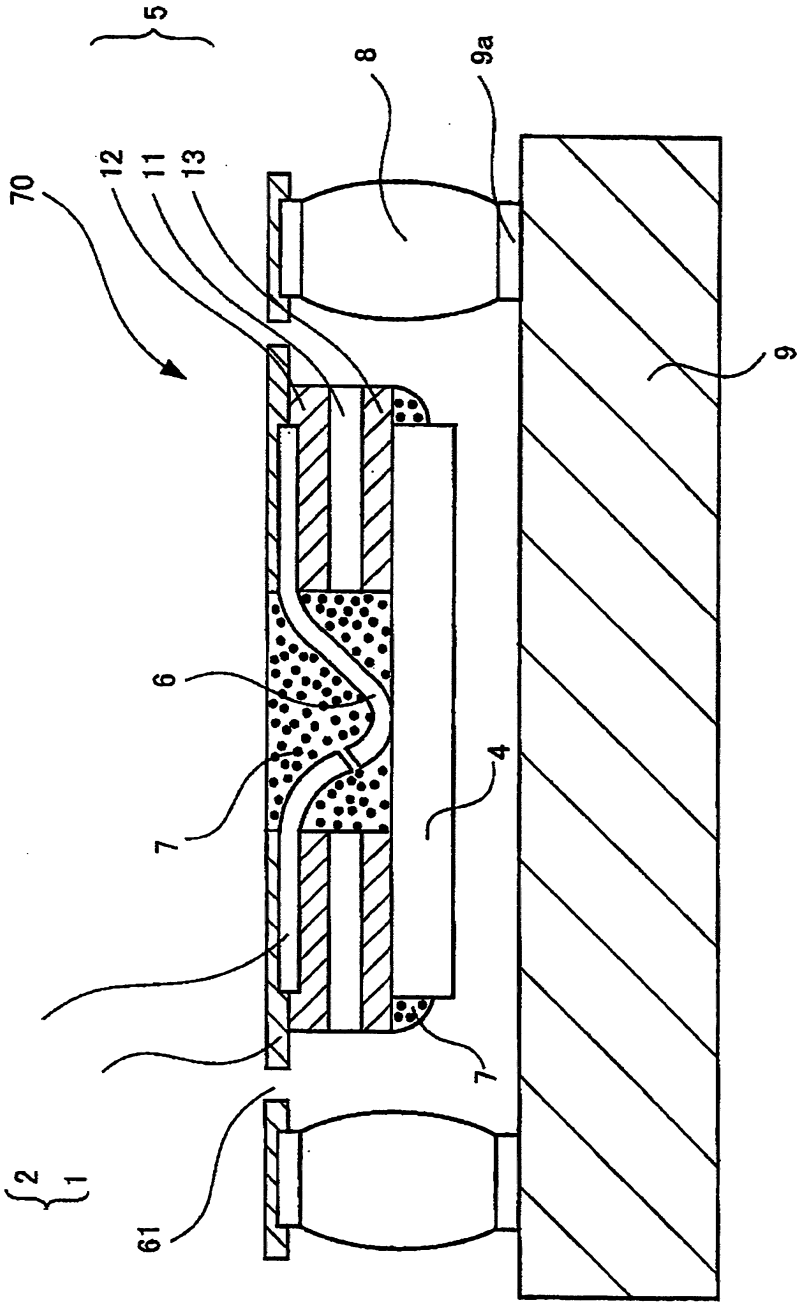


圖14

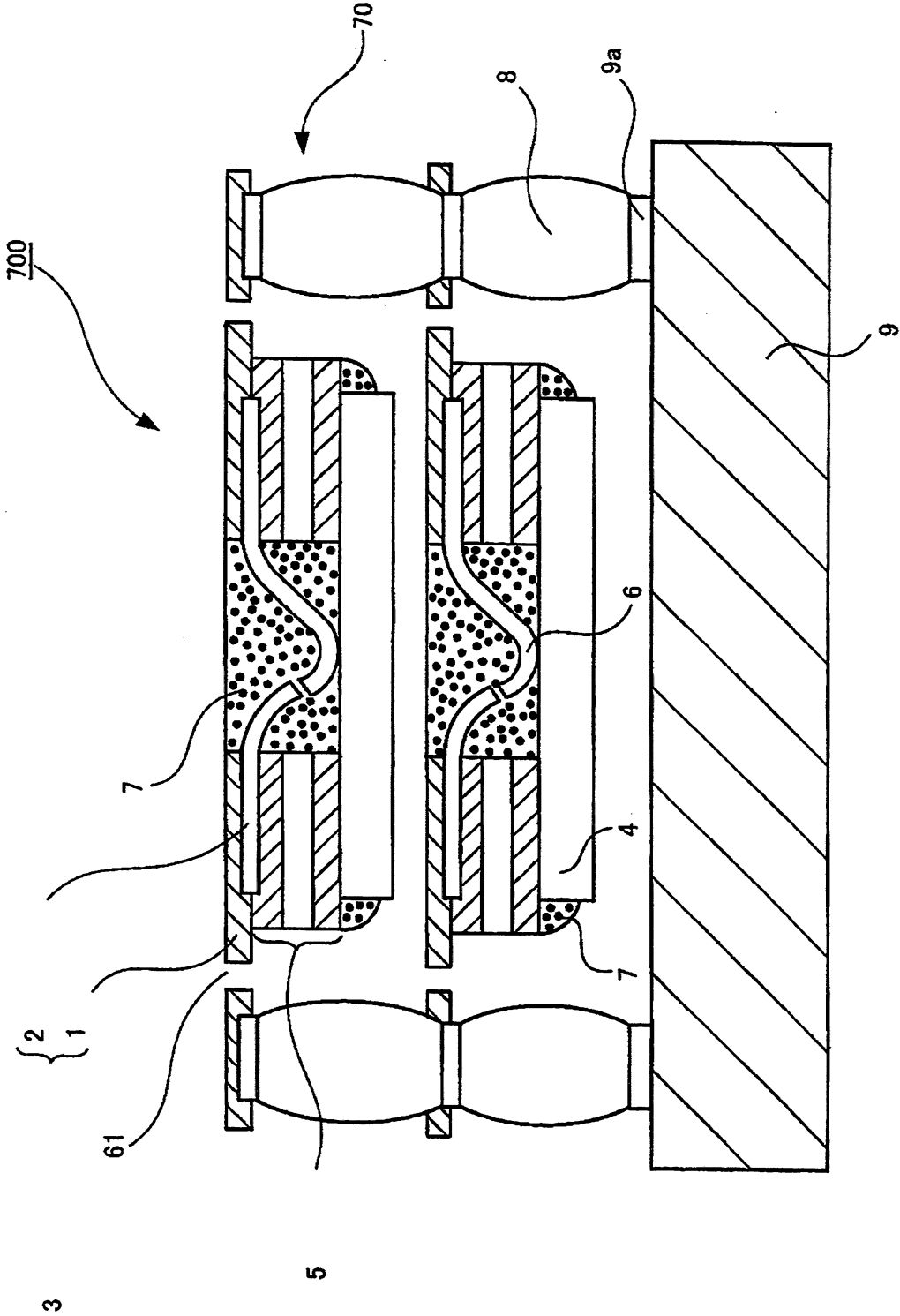


圖 15

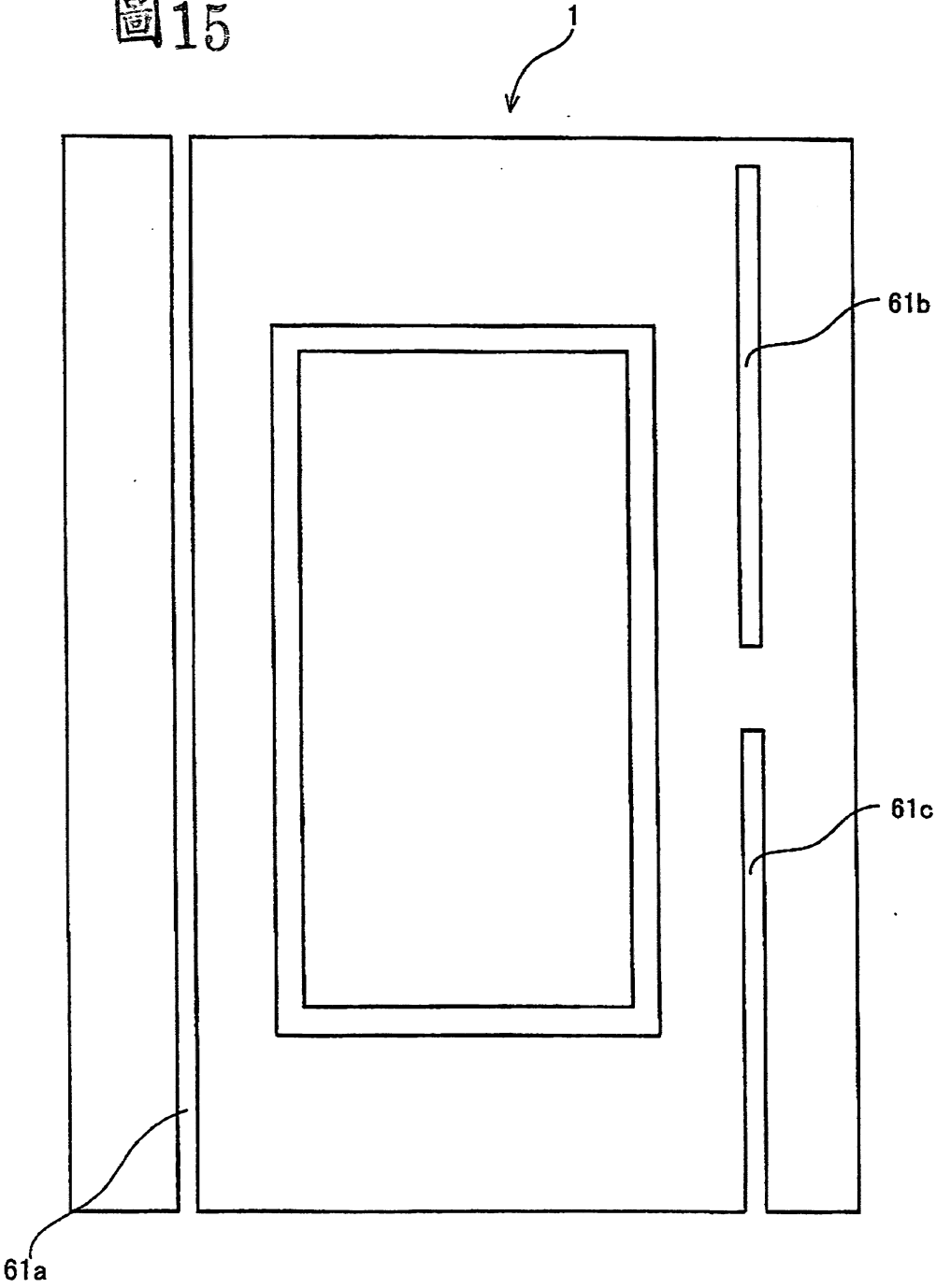


圖16

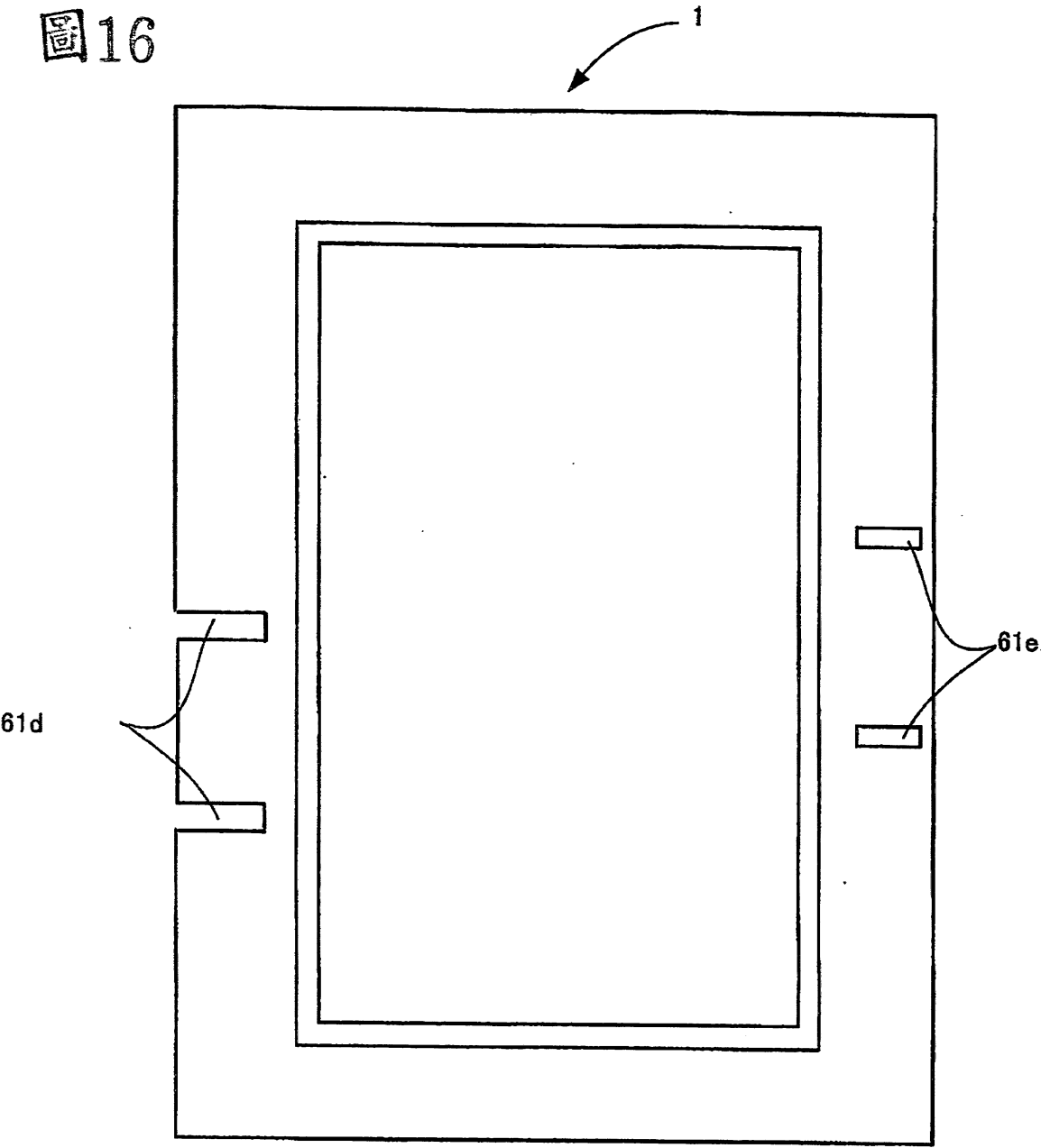


圖17

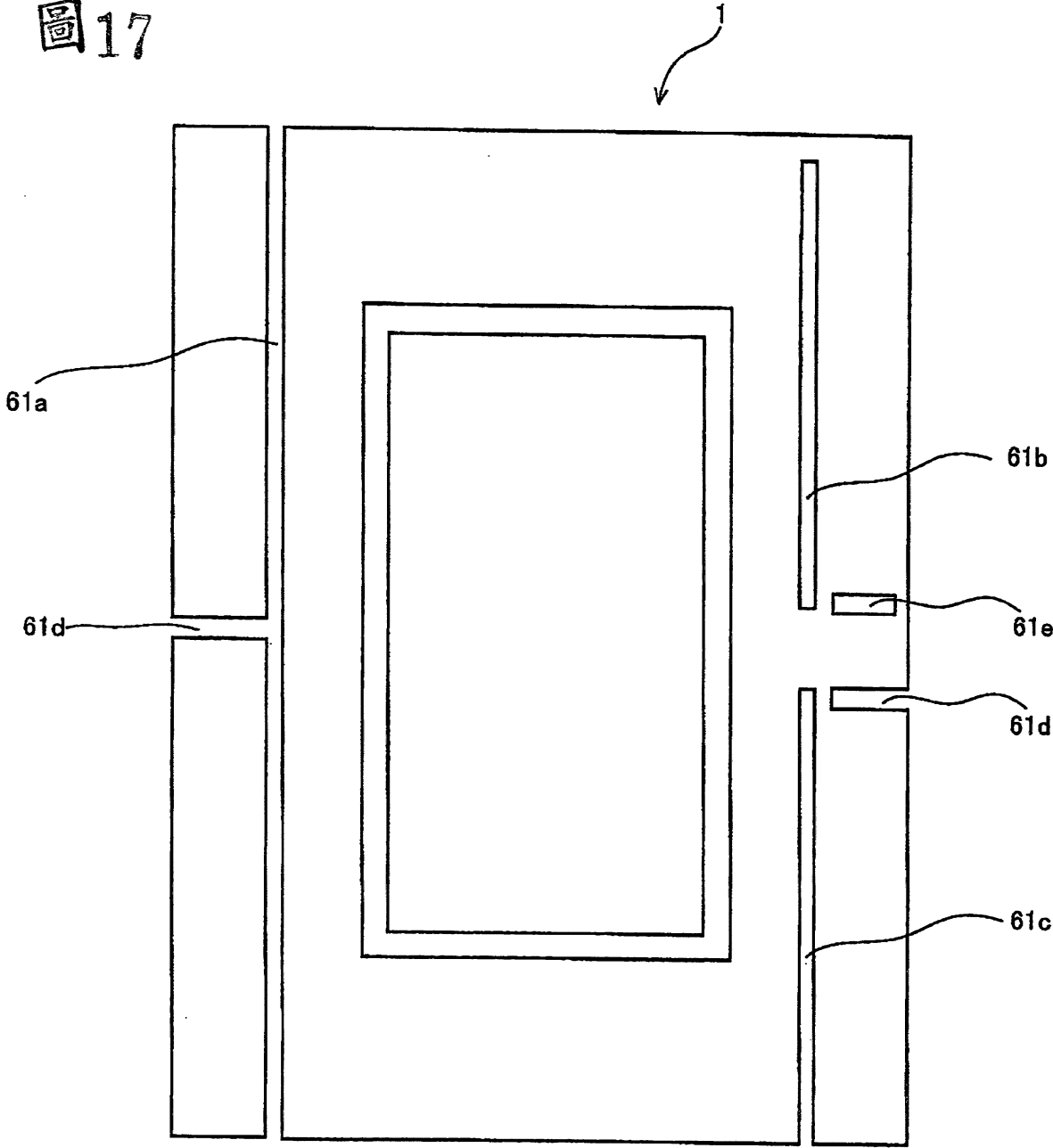
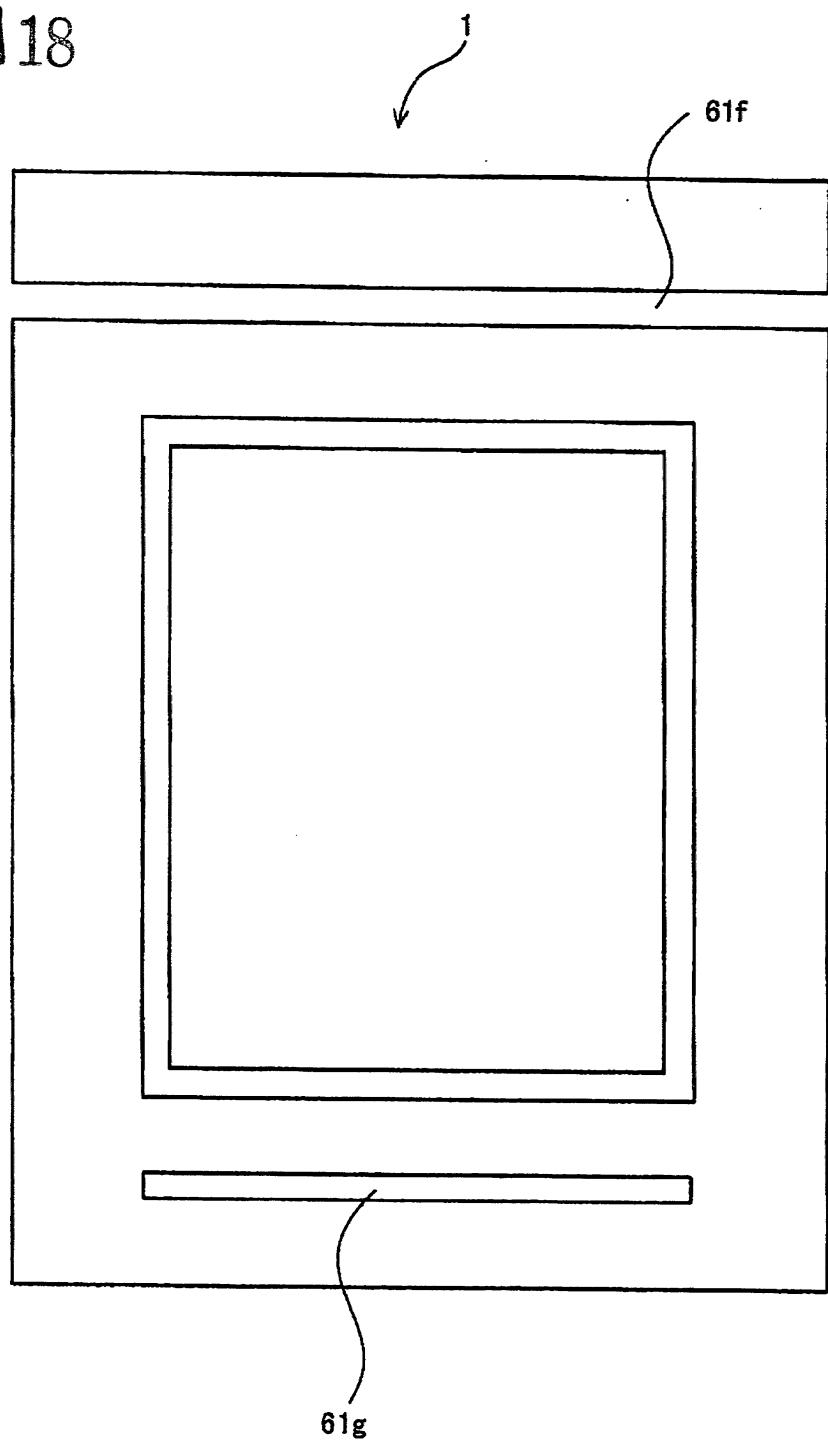


圖 18



七、指定代表圖：

(一)本案指定代表圖為：第 (3) 圖。

(二)本代表圖之元件符號簡單說明：

1	絕緣基板
1a	可摺疊部
2	配線圖案
3	中介層基板
4	半導體元件
5	連接層
6	內部引線
7	密封樹脂
8	焊球
9	印刷電路板
9a	焊接區
11	芯層
12,13	接著層
20	半導體裝置
21	阻焊劑
22	空隙

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無