



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I809675 B

(45)公告日：中華民國 112 (2023) 年 07 月 21 日

(21)申請案號：111102948

(22)申請日：中華民國 107 (2018) 年 08 月 03 日

(51)Int. Cl.：

G03F7/00 (2006.01)**G02B1/11 (2015.01)****G02B5/18 (2006.01)****G02B26/08 (2006.01)****G02B27/10 (2006.01)**

(30)優先權：2017/08/16 美國

62/546,172

2018/07/24 美國

16/044,081

(71)申請人：美商盧曼頓運作有限公司(美國) LUMENTUM OPERATIONS LLC (US)

美國

(72)發明人：米勒 約翰 麥克 MILLER, JOHN MICHAEL (CA)；維爾斯 格薩洛 WILLS,

GONZALO (CA)

(74)代理人：閻啓泰；林景郁

(56)參考文獻：

TW 201123266A

US 2004/0020892A1

US 2008/0074748A1

審查人員：呂燦

申請專利範圍項數：20 項 圖式數：6 共 49 頁

(54)名稱

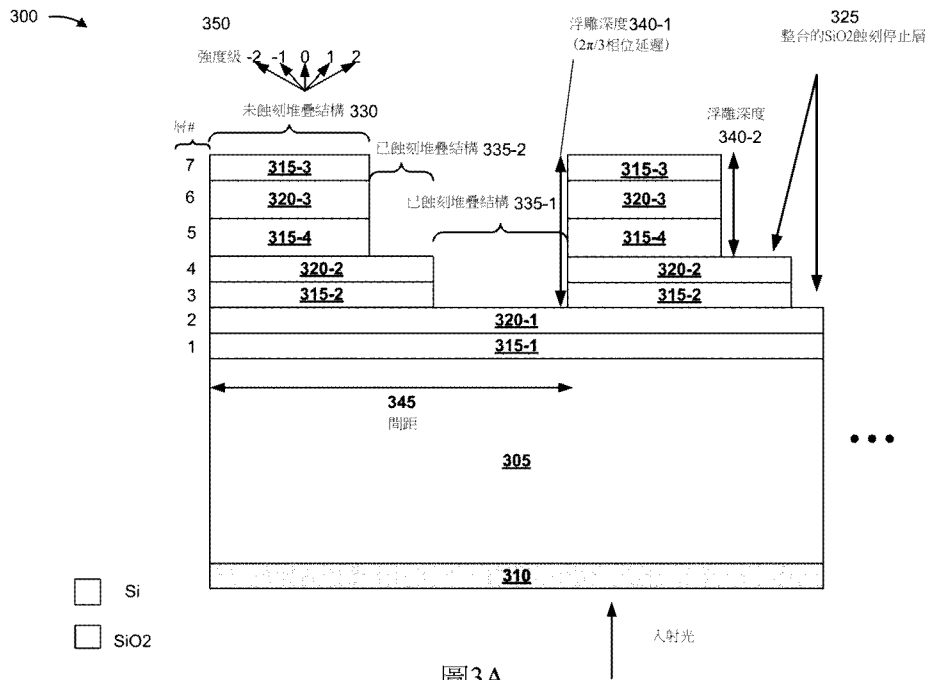
製造繞射光學元件之方法

(57)摘要

一種透射光學元件可以包括基板。所述透射光學元件可以包括形成在所述基板上的用於特定波長範圍的第一抗反射結構。所述透射光學元件可以包括形成在所述第一抗反射結構上的用於所述特定波長範圍的第二抗反射結構。所述透射光學元件可以包括形成在所述第二抗反射結構上的用於所述特定波長範圍的第三抗反射結構。所述透射光學元件可以包括設置在所述第一抗反射結構和所述第二抗反射結構之間或設置在所述第二抗反射結構和所述第三抗反射結構之間的至少一個層。

A transmissive optical element may include a substrate. The transmissive optical element may include a first anti-reflectance structure for a particular wavelength range formed on the substrate. The transmissive optical element may include a second anti-reflectance structure for the particular wavelength range formed on the first anti-reflectance structure. The transmissive optical element may include a third anti-reflectance structure for the particular wavelength range formed on the second anti-reflectance structure. The transmissive optical element may include at least one layer disposed between the first anti-reflectance structure and the second anti-reflectance structure or between the second anti-reflectance structure and the third anti-reflectance structure.

指定代表圖：



符號簡單說明：

300:DOE

305:基板

310:抗反射塗層

315-1:砂層/層

315-2:砂層/層

315-3:砂層/層

315-4:砂層/層

320-1:二氧化矽層/層

320-2:二氧化矽層/層

320-3:二氧化矽層/層

325:蝕刻停止層

330:未蝕刻堆疊結構

335-1:已蝕刻堆疊結構

335-2:已蝕刻堆疊結構

340-1:浮雕深度

340-2:浮雕深度

345:間距

350:強度級



111102948(由107127006分割)

112 年 03 月 07 日修正替換頁

I809675

【發明摘要】

【中文發明名稱】 製造繞射光學元件之方法

【英文發明名稱】 METHODS FOR MANUFACTURING A DIFFRACTIVE
OPTICAL ELEMENT

【中文】

一種透射光學元件可以包括基板。所述透射光學元件可以包括形成在所述基板上的用於特定波長範圍的第一抗反射結構。所述透射光學元件可以包括形成在所述第一抗反射結構上的用於所述特定波長範圍的第二抗反射結構。所述透射光學元件可以包括形成在所述第二抗反射結構上的用於所述特定波長範圍的第三抗反射結構。所述透射光學元件可以包括設置在所述第一抗反射結構和所述第二抗反射結構之間或設置在所述第二抗反射結構和所述第三抗反射結構之間的至少一個層。

【英文】

A transmissive optical element may include a substrate. The transmissive optical element may include a first anti-reflectance structure for a particular wavelength range formed on the substrate. The transmissive optical element may include a second anti-reflectance structure for the particular wavelength range formed on the first anti-reflectance structure. The transmissive optical element may include a third anti-reflectance structure for the particular wavelength range formed on the second anti-reflectance structure. The transmissive optical element may include at least one layer disposed between the first anti-reflectance structure and the second anti-reflectance structure or between the second anti-reflectance structure and the third anti-reflectance

structure.

【指定代表圖】 圖3A

【代表圖之符號簡單說明】

- 300:DOE
- 305:基板
- 310:抗反射塗層
- 315-1:矽層 / 層
- 315-2:矽層 / 層
- 315-3:矽層 / 層
- 315-4:矽層 / 層
- 320-1:二氧化矽層 / 層
- 320-2:二氧化矽層 / 層
- 320-3:二氧化矽層 / 層
- 325:蝕刻停止層
- 330:未蝕刻堆疊結構
- 335-1:已蝕刻堆疊結構
- 335-2:已蝕刻堆疊結構
- 340-1:浮雕深度
- 340-2:浮雕深度
- 345:間距
- 350:強度級

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 製造繞射光學元件之方法

【英文發明名稱】 METHODS FOR MANUFACTURING A DIFFRACTIVE
OPTICAL ELEMENT

【技術領域】

【0001】 本發明涉及薄膜結構。更具體地，本發明的一些方面涉及用於繞射光學元件（diffractive optical element：DOE）的多層薄膜結構，所述繞射光學元件能在多層薄膜結構的已蝕刻區域和未蝕刻區域之間提供特定相位延遲，且針對特定波長範圍提供抗反射。

【先前技術】

【0002】 繞射光學元件（DOE）可以用於引導光束。例如，DOE（例如繞射透鏡、點陣發光器、點陣產生器、傅立葉陣列產生器和/或類似器件）可以用於將光束分束、讓光束成形、將光束聚焦和/或類似操作。DOE可以整合到多播開關、波長選擇開關、姿態識別系統、動作感測系統、深度感測系統和/或類似物中。

【0003】 雙層表面浮雕輪廓（有時稱為“二元表面浮雕輪廓”）可以被選擇為用於表面浮雕DOE。例如，雙層表面浮雕輪廓可以被選擇以近似出連續表面浮雕輪廓，並使得光微影過程和/或蝕刻過程能用於製造DOE。雙層薄膜堆疊結構可以用於形成單級次二元DOE（single order binary DOE），例如繞射透鏡，且對於單級次二元DOE來說，可以與大約40%的繞射效率關聯。雙層薄膜堆疊結構可以用於點陣產生器，且可以提供對稱的點陣。例如，利用雙層薄膜堆疊結構可以提供對稱軸線，使得光點強度與180度對稱軸線關聯。用於DOE

的一些材料會要求浮雕深度(relief depth)大於臨界值，由此實現臨界蝕刻時間，以製造DOE。

【發明內容】

【0004】 根據一些可行實施方式，一種透射光學元件可以包括基板。所述透射光學元件可以包括形成在所述基板上的用於特定波長範圍的第一抗反射結構。所述透射光學元件可以包括形成在所述第一抗反射結構上的用於所述特定波長範圍的第二抗反射結構。所述透射光學元件可以包括形成在所述第二抗反射結構上的用於所述特定波長範圍的第三抗反射結構。所述透射光學元件可以包括設置在所述第一抗反射結構和所述第二抗反射結構之間或設置在所述第二抗反射結構和所述第三抗反射結構之間的至少一個層。所述第一抗反射結構的第一表面和所述第二抗反射結構的第二表面之間的第一浮雕深度與所述第一表面和所述第三抗反射結構的所述第三表面之間的第二浮雕深度可配置為形成用於所述特定波長範圍的分別與第一相位延遲和第二相位延遲關聯的繞射光學元件。

【0005】 根據一些可行實施方式，一種光學元件可以包括基板。所述光學元件可以包括形成在所述基板上的用於特定波長範圍的第一抗反射結構。所述光學元件可以包括形成在所述第一抗反射結構上的用於所述特定波長範圍的第二抗反射結構。所述光學元件可以包括形成在所述第二抗反射結構上的用於所述特定波長範圍的至少一個其他抗反射結構。所述第一抗反射結構的第一表面和所述至少一個其他抗反射結構的第二表面之間的浮雕深度可以配置為形成與用於所述特定波長範圍的特定相位延遲關聯的繞射光學元件。

【0006】 根據一些可行實施方式，一種方法可以包括在晶圓上沉積多個層，其中所述沉積形成用於特定波長範圍的三個或更多抗反射結構，其中所述

三個或更多抗反射結構中的第一抗反射結構形成在所述晶圓上且在所述三個或更多抗反射結構中的第二抗反射結構下方，且其中所述第二抗反射結構形成在所述三個或更多抗反射結構中的第三抗反射結構下方。所述方法可以包括蝕刻所述多個層中的子組層，以形成三層或更多層浮雕輪廓，其中所述蝕刻在所述第一抗反射結構和所述三個或更多抗反射結構中的另一個抗反射結構之間形成與用於所述特定波長範圍的特定相位延遲關聯的繞射光學元件。

【圖式簡單說明】

【0007】 [圖1]是本文所述的示例性實施方式的概況圖；

【0008】 [圖2A和2B]是本文所述的示例性實施方式的圖解；

【0009】 [圖3A和3B]是本文所述的示例性實施方式的圖解；

【0010】 [圖4]是用於製造本文所述的示例性實施方式的示例性過程的流程圖；

【0011】 [圖5A-5E]是與圖4所示的示例性過程關聯的示例性實施方式的圖解。

【0012】 [圖6A-6G]是與圖4所示的示例性過程關聯的示例性實施方式的圖解。

【實施方式】

【0013】 示例性實施方式的以下詳細描述參照了附隨的附圖。相同元件符號在不同附圖中可以表示相同或相似的元件。

【0014】 可以使用光微影過程和/或蝕刻過程製造繞射光學元件（DOE）。例如，為了近似連續表面浮雕輪廓，可以選擇雙層表面浮雕輪廓以用於DOE，且DOE的表面可以被蝕刻或圖案化，以形成雙層表面浮雕輪廓。雙

層表面浮雕輪廓可以用於對經過DOE的光束形成相位延遲。對於單級次二元（single order binary）DOE，例如繞射透鏡，可以使用雙層表面浮雕輪廓實現大約40%的繞射效率。然而，對於在光學系統中（例如光學通信系統、姿態識別系統、動作檢測系統、深度感測系統和/或類似系統）利用DOE來說，該繞射效率可以小於臨界值。而且，通過DOE形成的點陣圖案或繞射圖案可以是對稱的，且對於特定光學系統會期望使用不對稱的繞射圖案。

【0015】 本文所述的一些實施方式可以提供具有臨界繞射效率的多層DOE。例如，本文所述的一些實施方式可以提供多層DOE（例如大於兩層），以在DOE的一些部分之間在入射光的特定波長下提供特定的相位延遲並在入射光的特定波長下提供抗反射。而且，本文所述的一些實施方式可以提供與不對稱的點陣圖案或繞射圖案關聯的DOE。

【0016】 在本文所述的一些實施方式中，DOE可以與浮雕深度關聯，以製造出具有小於臨界值的經選擇表面浮雕輪廓，由此針對DOE實現減小的高寬比、減少的蝕刻時間和/或減小的製造成本（相對於用於製造DOE的其他技術而言）。進而，DOE的層可以為DOE提供整合的蝕刻停止層。本文所述的一些實施方式可以提供用於製造DOE的方法。例如，可以使用薄膜沉積過程、蝕刻過程和/或類似過程來製造DOE，其相對於用於製造DOE的其他技術可以提供改善的層厚度準確性和改善的可製造性。

【0017】 圖1是本文所述的示例性實施方式100的概況圖。圖1顯示了使用表面浮雕DOE光柵和作為點陣發光器（有時稱為點陣產生器或點陣列產生器）的會聚透鏡的點陣產生技術的例子。

【0018】 如圖1所示，具有波長 λ_0 的入射平面波浪110被朝向表面浮雕DOE光柵120引導。在一些實施方式中，表面浮雕DOE光柵120可以是具有多層表面浮雕輪廓的DOE，例如四層DOE、八層DOE、 2^n 層DOE（其中 $n>1$ ）、k層

DOE（例如其中 $k>2$ ）和/或類似的情況。在一些實施方式中，表面浮雕DOE光柵120例如可以包括矽（Si）和二氧化矽（SiO₂）的交替層、氫化矽（Si:H）和二氧化矽的交替層和/或類似情況。

【0019】 在一些實施方式中，表面浮雕DOE光柵120的層可以配置為在入射光的特定波長下提供抗反射功能。在一些實施方式中，表面浮雕DOE光柵120的層（例如二氧化矽層）可以在表面浮雕DOE光柵120的製造期間提供蝕刻停止功能。在一些實施方式中，入射平面波110可以具有的波長範圍為大約800奈米（nm）到大約1100 nm、大約800 nm到大約1000 nm、大約830 nm到大約1000 nm、大約850 nm到大約1000 nm、大約915 nm到大約1000 nm、大約940 nm到大約1000 nm、大約930 nm到大約950 nm和/或類似範圍。在一些實施方式中，入射平面波110可以具有的波長範圍為大約1100 nm到大約2000 nm、大約1400 nm到大約1700 nm、大約1520 nm到大約1630 nm、大約1540 nm到大約1560 nm和/或類似範圍。在本文描述與表面浮雕DOE光柵120有關的額外細節。

【0020】 如圖1進一步所示的，表面浮雕DOE光柵120使得入射平面波110繞射，且將波前（wavefront）130（例如入射平面波110的繞射級次）朝向會聚透鏡140引導。會聚透鏡140按焦距150與焦點平面160分開。在一些實施方式中，示例性實施方式100可以用於姿態識別系統，且焦點平面160可以用於姿態識別的目標。另外或替換地，焦點平面160可以是物體（例如物體感測系統）、通信目標（例如用於光學通信系統）和/或類似物。

【0021】 進一步如圖1所示，基於改變波前130的取向以形成波前170的會聚透鏡140，波前170被朝向焦點平面160引導，使得在焦點平面160處形成多點陣圖案。在一些實施方式中，多點陣圖案可以是不對稱的。在一些實施方式中，表面浮雕DOE光柵120可以用於形成二維點陣。以此方式，表面浮雕DOE光柵120可以用作點陣發光器，以從入射平面波110在焦點平面160處形成點

陣，由此實施姿態識別系統、動作感測系統、光學通信系統和/或類似系統。

【0022】 如上所述，圖1是僅作為例子提供的。其他例子也是可以的，且可以與針對圖1所述的有所不同。

【0023】 圖2A和2B是關於本文所述的示例性實施方式的圖解。如圖2A所示，且通過圖解200，連續浮雕輪廓可量化為一組個別的層，使得光微影和/或蝕刻過程能用於製造DOE。

【0024】 進一步如圖2A所示，且參見元件符號202，連續浮雕輪廓可以與大約100%的繞射效率關聯（對於單級次構造），且可以相對於第一間距位置0從第二間距位置 dx 提供連續增加的相位延遲 2π 。如通過元件符號204所示，可以通過雙層浮雕輪廓（有時稱為二元浮雕輪廓）來近似連續浮雕輪廓。雙層浮雕輪廓可以與大約40.5%的繞射效率關聯（對於單級次構造），且相對於從間距位置0到間距位置 $0.5dx$ 的DOE的第一區域，可以在從間距位置 $0.5dx$ 到間距位置 dx 的DOE的第二區域提供 π 相位延遲。

【0025】 進一步如圖2A所示，且參見元件符號206，可以通過4層浮雕輪廓來近似連續浮雕輪廓。4層浮雕輪廓可以與大約81%的繞射效率關聯（對於單級次構造），且相對於從0到 $0.25dx$ 的DOE的第一區域可以在從間距位置 $0.25dx$ 到間距位置 $0.5dx$ 的DOE的第二區域提供 $\pi/2$ 相位延遲；相對於DOE的第一區域在從 $0.5dx$ 到 $0.75dx$ 的DOE的第三區域提供 π 相位延遲；和相對於DOE的第一區域在從 $0.75dx$ 到 dx 的DOE的第四區域提供 $3\pi/2$ 相位延遲。

【0026】 進一步如圖2A所示，且參見元件符號208，可以通過8層浮雕輪廓來近似連續浮雕輪廓。8層浮雕輪廓可以與大約95%的繞射效率關聯（對於單級次構造），且可以在DOE的一些區域以 $\pi/4$ 的增量提供相位延遲（例如相對於從0到 $0.125dx$ 之DOE的第一區域，在從 $0.125dx$ 到 $0.25dx$ 的第二區域提供 $\pi/4$ ；在從 $0.25dx$ 到 $0.375dx$ 的第三區域提供 $\pi/2$ ；在從 $0.375dx$ 到 $0.5dx$ 的第四區域提供

$3\pi/4$ ；等）。在一些實施方式中，可以使用具有另一繞射效率的另一構造。例如，使用2級次、4級次、10級次、100級次和/或類似級次的構造相對於單級次構造可以用於增加繞射效率。在這種情況下，例如對於 ± 100 級次，可以針對雙層浮雕輪廓實現大約75%到80%的繞射效率。基於使用具有大於2層的多層DOE，繞射效率可以被改善為大於臨界值（對單級次構造和/或類似構造），例如大於41%、大於50%、大於75%、大於80%、大於85%、大於90%、大於95%、大於99%和/或類似的。

【0027】 雖然針對 2^n 層DOE（其中 $n>1$ ）（例如4層DOE、8層DOE等）在本文描述了一些實施方式，但是其他類型的 k 層DOE也是可以的（其中 $k>2$ ），例如3層DOE、5層DOE、6層DOE等。另外或替換地，雖然針對層的規則分佈描述了本文所述的一些實施方式（例如對於4層DOE，有 $k\pi/2$ 的相位延遲，其中 $k=[0, 3]$ ），但是其他非規則的層分佈也是可以的（例如對於4層DOE，有 0 、 $\pi/5$ 、 $\pi/3$ 、 $3\pi/4$ 和 $7\pi/8$ 的相位延遲）。另外或替換地，雖然針對具有帶規則間距分佈的區域的DOE描述了本文所述的一些實施方式（例如對於4層DOE，間距（ $1dx$ ）被平均劃分，每一個區域跨過 $0.25dx$ ），但是其他非規則間距分佈也是可以的（例如對於4層DOE，第一相位延遲區域可以跨過 $0.1dx$ ，而第二、第三和第四相位延遲區域可以分別跨過 $0.2dx$ 、 $0.4dx$ 和 $0.3dx$ ）。以此方式，多層DOE可以實現額外的相位延遲量和/或相位延遲值。

【0028】 如圖2B所示，DOE 210可以包括基板215。在一些實施方式中，基板215可以是玻璃基板、熔融石英基板和/或類似基板。例如，基板215可以是熔融石英基板，其具有大約200微米的厚度和1.45的折射率 n_{sub} 。例如，如圖2B所示，一組交替的矽和二氧化矽層可以設置在基板215的頂表面上且被圖案化為形成浮雕輪廓，如在本文所述的，且抗反射塗層220可以覆蓋基板215的底表面。在一些實施方式中，抗反射塗層220可以沒有，或可以被另一抗反射結構

（例如形成在頂表面上的抗反射結構）替代。在一些實施方式中，抗反射結構可以包括薄膜、薄膜結構、抗反射塗層、沉積薄層、沉積薄膜層和/或類似結構。

【0029】 進一步如圖2B所示，成組的交替矽和二氧化矽層可以包括一組矽層225和一組二氧化矽層230。例如，矽層225-1可以設置在基板215上，且二氧化矽層230-1可以設置在矽層225-1上。矽層225-1和二氧化矽層230-1可以形成一對匹配層235-1，其提供第一抗反射結構。類似地，二氧化矽層230-2可以設置在矽層225-2上，且可以形成一對匹配層235-2，其提供第二抗反射結構；二氧化矽層230-3可以設置在矽層225-3上，且可以形成一對匹配層235-3，其提供第三抗反射結構；矽層225-4可以設置在二氧化矽層230-4上，且可以形成一對匹配層235-4，其提供第四抗反射結構。如所示的，矽層225-5可以設置在匹配層235-3和匹配層235-4之間。矽層225-5可以配置為給DOE 210提供特定功能，且可以獨立於抗反射結構配置，由此改善DOE設計的靈活性。

【0030】 在一些實施方式中，DOE 210可以暴露到空氣或氣體介面。例如，DOE 210的第一表面（例如匹配層235的表面）和DOE 210的第二表面（例如抗反射塗層220的表面）可以暴露到具有1.0折射率 $n_{\text{空氣}}$ 的空氣介面。可以基於以下等式計算浮雕深度 h ：

$$h = \frac{(K - 1)\lambda_0}{K(n_{tf} - n_{\text{空氣}})}$$

其中 λ_0 為用於DOE（例如DOE 210）的名義照明波長，且 K 代表層的量。為了減小浮雕深度，可以選擇具有相對大折射率的材料，例如二氧化矽，其在一些實施方式中可以實現大約0.75微米（ μm ）的蝕刻（例如蝕刻240）的浮雕深度 h 。在一些實施方式中，浮雕深度可以是0.4 μm 到3.0 μm 、0.5 μm 到2.5 μm 、1.0 μm 到2.0 μm 和/或類似範圍的浮雕深度。在一些實施方式中，層可以經折射率匹配，以增加DOE 210的透光率。例如，可以基於在1.4到3.9的臨界量內的3.5和1.45的

相應折射率來選擇矽層225和二氧化矽層230。

【0031】 在一些實施方式中，可以針對薄膜塗層材料選擇其他材料，例如五氧化二鉬（ Ta_2O_5 ）和氮化矽（ Si_3N_4 ），其可以具有大約2.0的折射率。基於針對DOE 210的層使用矽薄膜，相對於其他材料選擇，4層浮雕輪廓的浮雕深度會減小。例如，對於1550nm的名義照明波長下的4層浮雕輪廓中的 $3\pi/2$ 相位延遲，二氧化矽可以與大約 $2.33\mu\text{m}$ 的浮雕深度關聯，五氧化二鉬和氮化矽可以與大約 $1.16\mu\text{m}$ 的浮雕深度關聯，且矽可以與大約 $0.47\mu\text{m}$ 的浮雕深度關聯。可以使用具有相似折射率的其他材料，例如1.5到3.5的折射率範圍、2.0的折射率和/或類似折射率。類似地，對於8層浮雕輪廓，二氧化矽可以與大約 $2.71\mu\text{m}$ 的浮雕深度關聯，五氧化二鉬和氮化矽可以與大約 $1.36\mu\text{m}$ 的浮雕深度關聯，且矽可以與大約 $0.54\mu\text{m}$ 的浮雕深度關聯。在一些實施方式中，氮化作用可以用於改善塗層材料的光學性能。例如，氮化矽可以用於矽層225。以此方式，氮化作用可以用於減小矽的吸收限，以用於800nm到1000nm的波長，並減小DOE的期望浮雕深度，以改善製造（例如增加品質和/或產量）。在一些實施方式中，氮可以用在沉積腔室中，以形成低吸收塗層（例如小於臨界吸收量）。在一些實施方式中，碳化矽可以用於大約2.7的折射率，以用於可見光波長和/或類似波長，例如用於相機的DOE鏡頭。

【0032】 如上所述，圖2A和2B是僅作為例子提供的。其他例子也是可以的，且可以與針對圖2A和2B所述的有所不同。

【0033】 圖3A和3B是DOE 300和300'的示例性實施方式的圖解。如圖3A所示，DOE 300包括基板305、抗反射塗層310、一組矽層315-1到315-4、和一組二氧化矽層320-1到320-3。

【0034】 進一步如圖3A所示，且通過元件符號325，二氧化矽層320-1和320-2可以用於實現蝕刻的蝕刻停止層，以針對層量K更準確地形成 2π （K-

1) $/K$ 的相位延遲。例如，可以執行蝕刻過程，使得未蝕刻堆疊結構330保持未蝕刻，而已蝕刻堆疊結構335-1和335-2被分別蝕刻到浮雕深度340-1和340-2。浮雕深度340-1可以在已蝕刻堆疊結構335-1和未蝕刻堆疊結構330之間提供 $2\pi (K-1) / K$ 的相位延遲。浮雕深度340-2可以在已蝕刻堆疊結構335-2和未蝕刻堆疊結構330之間提供0到 $2\pi / K$ 的相位延遲。在一些實施方式中，可以執行使用多個工具的多個蝕刻過程以對DOE 300進行蝕刻。例如，可以使用多個二氧化矽蝕刻工具、多個矽蝕刻工具、多種蝕刻技術（例如深反應離子（DRIE）蝕刻工具技術、反應離子蝕刻（RIE）工具技術、濺射蝕刻工具技術和/或類似技術）和/或類似手段來製造DOE 300。

【0035】 在一些實施方式中，DOE 300的層可以形成一組抗反射結構。例如，層320-1和315-1可以形成用於特定波長範圍（例如入射光的波長）的第一抗反射結構，層315-2和320-2可以形成用於特定波長範圍的第二抗反射結構，且層315-3和320-3可以形成用於特定波長範圍的第三抗反射結構，由此形成三層浮雕輪廓，其具有內置到DOE 300的每一個已蝕刻堆疊結構且內置到未蝕刻堆疊結構330的抗反射結構。因而，DOE 300可以在頂表面上不要求額外抗反射塗層或結構。

【0036】 在本文所述的一些實施方式中，第二抗反射結構可以形成在第一抗反射結構上，且第一抗反射結構的鄰近表面（例如層320-1的頂表面）可以用於蝕刻的蝕刻停止層，以形成已蝕刻堆疊結構335-1。類似地，第三抗反射結構可以形成在第二抗反射結構上，且在形成已蝕刻堆疊結構335-2時，第二抗反射結構的鄰近表面（例如層320-2的頂表面）可以是蝕刻停止層。

【0037】 在一些實施方式中，至少一個層（例如層315-4和/或類似層）可以在一組抗反射結構之間（例如在第一抗反射結構和第二抗反射結構之間、在第二抗反射結構和第三抗反射結構之間、和/或類似情況）。以此方式，可以

執行對浮雕深度340-1和/或340-2的改變，以改變DOE 300的特徵，而不改變DOE 300的透射特點。在一些實施方式中，第一抗反射結構、第二抗反射結構和/或第三抗反射結構可以不被層所分離。

【0038】 在一些實施方式中，每一個層可以與特定厚度關聯。例如，特定厚度可以對應於一光波長，針對該光波長需造成特定相位延遲且DOE 300應是能透射的（例如大於透射率的臨界百分比，例如大於99%、大於98%、大於97%、大於95%、大於90%和/或類似範圍）。在一些實施方式中，DOE 300可以與特定間距345（有時稱為區段）dx關聯，其可以對應於一光波長，針對該光波長需造成特定相位延遲且DOE 300應是能透射的。在一些實施方式中，覆蓋層可以形成在第七層上（例如另一二氧化矽層），這可以改善包括DOE 300的晶圓切割期間的穩健性。

【0039】 在一些實施方式中，DOE 300的層厚、間距345的尺寸、抗反射結構的折射率和/或其層和/或類似結構可以被選擇為在特定波長下造成特定相位延遲（例如 $2\pi(K-1)/K$ 的相位延遲），抗反射結構針對該特定波長提供抗反射功能。例如，對於940nm的三層薄膜DOE，第一抗反射結構可以與特定量的第一折射率關聯，第二抗反射結構可以與3.4的第二折射率關聯，第三抗反射結構可以與2.81的第三折射率關聯。在一些實施方式中，特定波長可以包括大約1530nm到1570nm、930nm到950nm和/或類似範圍的波長範圍。如元件符號350所示，基於被引導到基板305的第一側的入射光，通過DOE 300提供一組強度級（例如強度級-2、-1、0、1、2等）。在一些實施方式中，DOE 300可以提供大於50個的強度級、大於100個的強度級、大於200個的強度級、大於300個的強度級、大於350個的強度級、大於500個的強度級和/或類似強度級。

【0040】 如圖3B所示，DOE 300'包括形成在基板305的第一側上的第一繞射（透射）光學元件和形成在基板305的第二側上的第二繞射（透射）光學

元件。每一個繞射光學元件包括一組矽層315-1到315-4和一組二氧化矽層320-1到320-3。如元件符號355-1和355-2所示，基於被朝向DOE 300'引導的入射光，第二繞射光學元件使得第一組強度級被引導通過基板305並達到第一繞射光學元件，該第一繞射光學元件使得從DOE 300'能提供第二組強度級。以此方式，基板305保持第一繞射光學元件和第二繞射光學元件對準，由此相對於其他技術（例如自由空間光系統或使用取放機器以獨立地對準兩個分離的DOE），能降低保持對準的難度。而且，基於將DOE設置在基板的兩側上，可以針對DOE讓機械應力的量平衡，由此改善耐久性、增加DOE在工作溫度範圍內的平坦性、減少DOE的翹曲或弓起和/或類似效果。

【0041】 雖然針對特定量的層（例如7層）描述了本文所述的一些實施方式，但是其他量的層也是可以的，例如8層（例如8個交替的矽/二氧化矽層）、9層、10層、20層和/或類似量。

【0042】 如上所述，圖3A和3B是僅作為例子提供的。其他例子也是可以的，且可以與針對圖3A和3B所述的有所不同。

【0043】 圖4是用於製造DOE的示例性過程400的流程圖。針對圖5A-5E和圖6A-6G更詳細地顯示了過程400的一些製造步驟的例子。

【0044】 如圖4所示，過程400可以包括在基板上沉積一組層（圖塊410）。例如，在製造期間，沉積過程可以用於在基板上沉積該一組層。在一些實施方式中，一組或多組層可以是使用薄膜沉積過程沉積的薄膜，例如使用脈衝磁控管濺射系統的濺射沉積過程。在一些實施方式中，該一組層可以是一組矽層、一組二氧化矽層、和/或類似層。在一些實施方式中，該一組層可以按臨界公差沉積在基板上。例如，該一組層可以在規定厚度的2%以內、規定厚度的1%以內、規定厚度的0.5%以內、規定厚度的0.25%以內、規定厚度的0.1%以內、規定厚度的0.01%以內和/或類似範圍內沉積。以此方式，可以沉積出用於

針對特定波長形成第一抗反射結構、針對該特定波長形成第二抗反射結構...和針對該特定波長形成第 n 抗反射結構的層。在一些實施方式中，在沉積薄膜塗層時的高厚度準確性可以改善DOE的浮雕深度（一個或多個）的準確性。

【0045】 在一些實施方式中，基板可以是玻璃基板、熔融石英基板、特定波長的入射光可穿透的基板和/或類似基板。在一些實施方式中，該一組層可以包括多組矽和二氧化矽層。例如，對於4層DOE，第一組矽和二氧化矽層可以沉積在基板上，第二組矽和二氧化矽層可以沉積在第一組上，第三組矽和二氧化矽層可以沉積在第二組上，且第四組矽和二氧化矽層可以沉積在第三組上。在這種情況下，另一矽層可以沉積在第四組上，且三個遮罩層組成的一組可以沉積在其他矽層上，如本文詳細描述的，以實現蝕刻和遮罩去除，以形成4層DOE。在一些實施方式中，其他的DOE層量也是可以的，例如2層DOE、3層DOE、5層DOE、6層DOE、和/或類似量。

【0046】 在一些實施方式中，可以使用該一組層形成抗反射塗層。例如，抗反射塗層可以是DOE抗反射塗層，以讓基板和DOE應力平衡，由此在運行溫度範圍內減少基板翹曲。另外或替換地，抗反射層可以沉積在基板的後側上（且形成DOE的層可以沉積在基板的前側上）。在一些實施方式中，該一組層可以沉積在基板的多側上。例如，該一組層可以沉積，以在基板的第一側和基板的第二側上形成抗反射結構，這可實現對多個DOE進行支撐的基板。在一些實施方式中，另一組材料可以用於層中的至少一個，例如基於氮化矽的材料、基於五氧化二鉭的材料、基於氮化矽的材料和/或類似材料。

【0047】 進一步如圖4所示，過程400可以包括在該一組層的表面上沉積一組遮罩（圖塊420）。例如，在製造期間，沉積過程可以用於在該一組層的表面上沉積該一組遮罩。在一些實施方式中，可以沉積多個遮罩。例如，為了形成4層DOE，第一遮罩可以沉積在該一組層的頂層的一部分上，第二遮罩可

以沉積在頂層的一部分上和第一遮罩上，第三遮罩可以沉積在頂層的一部分上和第二遮罩上。在這種情況下，遮罩的圖案化（例如被每一個遮罩覆蓋的頂層的一部分）可以被選擇為在蝕刻和遮罩去除期間形成4層DOE。

【0048】 在一些實施方式中，用於遮罩的材料可以被選擇為使得遮罩與對矽蝕刻和/或二氧化矽蝕刻的臨界抵抗性或臨界選擇性關聯。在一些實施方式中，可以使用多種材料形成遮罩。例如，第一遮罩可以是鋁遮罩且第二遮罩可以是光阻劑遮罩。以此方式，遮罩可以配置為使得第一遮罩的去除不會造成第二遮罩的去除，由此實現DOE的形成。以此方式，相對於其他技術（例如在一個或多個蝕刻步驟之後在DOE的已蝕刻層上沉積遮罩層），基於在蝕刻之前沉積多個遮罩，製造準確性得以改善，可製造性得以改善，且對準公差得以改善。

【0049】 進一步如圖4所示，過程400可以包括蝕刻該一組層（圖塊430），和去除該一組遮罩中的一個遮罩（圖塊440）。例如，在製造期間，可以執行蝕刻過程和遮罩去除過程，以形成DOE。在這種情況下，蝕刻過程可以包括多個蝕刻步驟，且遮罩去除過程可以包括多個遮罩去除步驟。例如，對於4層DOE，可以執行第一蝕刻步驟，可以執行第一遮罩去除步驟，可以執行第二蝕刻步驟，可以執行第二遮罩去除步驟，可以執行第三蝕刻步驟，且可以執行第三遮罩去除步驟，如本文詳細描述的。在一些實施方式中，可以針對多種不同材料的遮罩執行多種不同類型的遮罩去除步驟。例如，可以執行鋁遮罩去除步驟，以去除第一鋁遮罩，且可以執行光阻劑遮罩去除步驟，以去除第二光阻劑遮罩。在一些實施方式中，可以執行蝕刻步驟，以去除該一組層中的子組層。例如，基於被配置為蝕刻停止層的二氧化矽層，單個蝕刻步驟可以包括二氧化矽蝕刻，以去除第一二氧化矽層，隨後進行矽蝕刻以去除第一矽層，使得設置在第一矽層下方的第二二氧化矽層讓矽蝕刻停止，以維持第二二氧化矽層

和/或設置在第二二氧化矽層下方的第二矽層。以此方式，可以針對DOE形成一組抗反射結構。

【0050】 進一步如圖4所示，過程400可以包括執行晶圓終加工（圖塊450）。例如，DOE可以經測試，DOE可以被切割成多個離散的DOE（例如在其上圖案化出多個DOE的晶圓可以被切割成多個離散的DOE），且DOE可以被封裝以包含在光學裝置中。在一些實施方式中，晶圓可以被切割以形成多個200毫米（mm）×0.725 mm的晶圓。

【0051】 雖然圖4顯示了過程400的示例性圖塊，但是在一些實施方式中，與圖4所示的圖塊相比，過程400可以包括額外的圖塊、更少的圖塊、不同的圖塊或不同佈置的圖塊。另外或替換地，過程400中的兩個或更多圖塊可以並存執行。

【0052】 圖5A-5E是與圖4所示的示例性過程400關聯的示例性實施方式500的圖解。如所示的，圖5A-5E顯示了如上針對圖塊430和440所述的蝕刻一組層和從該一組層去除一組遮罩的例子。

【0053】 如圖5A所示，且從輔助線502到輔助線508，示例性實施方式500可以包括一組層512到528。該一組層512到528可以是平面的且未經蝕刻的。例如，示例性實施方式500可以包括基板層514。一組交替的矽層516、520、524、528和二氧化矽層518、522、526被沉積在基板層514的一個表面上。可選抗反射塗層或結構512設置在基板層514的相反表面上。

【0054】 如針對圖5A進一步所示的，在矽層528的一些部分上可以沉積並圖案化出遮罩層536和538，使得遮罩層536和538覆蓋矽層528的一些部分。用於每一個遮罩的材料可以是不同的，使得遮罩538的去除不影響遮罩536的圖案。遮罩層536被沉積以覆蓋輔助線506和508之間的矽層528，以在蝕刻期間保護該一組層512-528，由此實施蝕刻以在輔助線506和508之間形成第三抗反射結

構。遮罩層538被沉積以覆蓋輔助線504和輔助線506之間的矽層528，以在蝕刻期間保護該一組層512到528，由此實施蝕刻以在輔助線504和506之間形成第二抗反射結構。遮罩層536和538不覆蓋輔助線502和504之間的矽層528，使得在蝕刻期間該一組層512到528無保護，由此實施蝕刻以在輔助線502和504之間形成第一抗反射結構，如本文詳細描述的。

【0055】 如圖5B所示，可以執行蝕刻過程的第一蝕刻步驟以去除矽層528、二氧化矽層526和矽層524的未被遮罩層538覆蓋的部分（例如在輔助線502和504之間）。在這種情況下，二氧化矽層522可以針對第一蝕刻步驟執行蝕刻停止功能。

【0056】 如圖5C所示，可以執行遮罩去除過程的第一遮罩去除步驟，以去除遮罩層538，由此露出矽層528的一部分（例如在輔助線504和506之間）和遮罩層536的一部分（例如在輔助線506和508之間）。

【0057】 如圖5D所示，可以執行蝕刻過程的第二蝕刻步驟，以去除輔助線502和504之間的二氧化矽層522和矽層520，且去除輔助線504和506之間的矽層528、二氧化矽層526和矽層524。在這種情況下，二氧化矽層518可以在輔助線502和504之間針對第二蝕刻步驟執行蝕刻停止功能，且二氧化矽層522可以在輔助線504和506之間針對第二蝕刻步驟執行蝕刻停止功能。

【0058】 如圖5E所示，可以執行遮罩去除過程的第二遮罩去除步驟，以去除遮罩層536，由此露出輔助線506和508之間的矽層528。以此方式，3層浮雕輪廓可以形成為在輔助線502和504之間具有用於特定波長的第一抗反射結構，在輔助線504和506之間具有用於特定波長的第二抗反射結構，和在輔助線506和508之間具有第三抗反射結構和另一矽層（例如矽層524）。在這種情況下，輔助線502和504之間的第一抗反射結構與輔助線506和508之間的第三抗反射結構之間的相位延遲可以是 π 相位延遲。

【0059】 如上所述，圖5A-5E僅僅是作為例子提供的。其他例子也是可以的，且可以與針對圖5A-5E所述的有所不同。

【0060】 圖6A-6G是與圖4所示的示例性過程400關聯的示例性實施方式600的圖解。如所示的，圖6A-6G顯示了如上針對圖塊430和440所述的蝕刻一組層和從該一組層去除一組遮罩的例子。

【0061】 如圖6A所示，從輔助線602到輔助線610的示例性實施方式600可以包括一組層612到632。該一組層612到632可以是平面的且未經蝕刻的。例如，示例性實施方式600可以包括基板層614。抗反射層612可以沉積在基板層614的第一側上，且一組交替的矽層616、620、624、628和632和二氧化矽層618、622、626和630可以沉積在基板層614的第二側上。

【0062】 進一步如圖6A所示，沉積並圖案化出遮罩層634、636和638，以覆蓋矽層632的一些部分，以使得蝕刻過程和遮罩去除過程被執行，以在輔助線602和610之間形成四個抗反射結構組成的組。用於每一個遮罩634、636、638的材料可以是不同的，使得其中一個的去除不影響其餘遮罩（一個或多個）的圖案。

【0063】 如圖6B所示，可以執行蝕刻過程的第一蝕刻步驟，以去除矽層632、二氧化矽層630和矽層628的未被遮罩層638覆蓋的部分（例如在輔助線602和604之間）。在這種情況下，二氧化矽層626可以針對第一蝕刻步驟執行蝕刻停止功能。

【0064】 如圖6C所示，可以執行遮罩去除過程的第一遮罩去除步驟，以去除遮罩層638，由此露出矽層632的在輔助線604和606之間的部分和遮罩層636的在輔助線606和610之間的部分。

【0065】 如圖6D所示，可以執行蝕刻過程的第二蝕刻步驟，以去除輔助線602和604之間的二氧化矽層626和矽層624，且去除輔助線604和606之間的矽

層632、二氧化矽層630和矽層628。在這種情況下，二氧化矽層622可以在輔助線602和604之間針對第二蝕刻步驟執行蝕刻停止功能，且二氧化矽層626可以在輔助線604和606之間針對第二蝕刻步驟執行蝕刻停止功能。

【0066】 如圖6E所示，可以執行遮罩去除過程的第二遮罩去除步驟，以去除遮罩層636，由此露出在輔助線606和608之間的矽層632和遮罩層634的在輔助線608和610之間的部分。

【0067】 如圖6F所示，可以執行蝕刻過程的第三蝕刻步驟，以去除輔助線602和604之間的二氧化矽層622和矽層620；輔助線604和606之間的二氧化矽層626和矽層624；和輔助線606和608之間的矽層632、二氧化矽層630和矽層628。在這種情況下，二氧化矽層618可以在輔助線602和604之間針對第三蝕刻步驟執行蝕刻停止功能，二氧化矽層622可以在輔助線604和606之間針對第三蝕刻步驟執行蝕刻停止功能，且二氧化矽層626可以在輔助線606和608之間針對第三蝕刻步驟執行蝕刻停止功能。

【0068】 如圖6G所示，可以執行遮罩去除過程的第三遮罩去除步驟，以去除遮罩層634，由此露出輔助線608和610之間的矽層632。

【0069】 以此方式，4層浮雕輪廓可以形成為在輔助線602和604之間具有用於特定波長的第一抗反射結構，在輔助線604和606之間具有用於該特定波長的第二抗反射結構，在輔助線606和608之間具有用於該特定波長的第三抗反射結構，和在輔助線608和610之間具有第四抗反射結構和另一矽層（例如矽層628）。在這種情況下，輔助線602和604之間的第一抗反射結構與輔助線608和610之間的第四抗反射結構之間的相位延遲可以是 π 相位延遲。

【0070】 如上所述，圖6A-6G僅僅是作為例子提供的。其他例子也是可以的，且可以與針對圖6A-6G所述的有所不同。

【0071】 以此方式，可以構造並製造具有薄膜堆疊結構的DOE，該薄膜

堆疊結構包括蝕刻為多層（例如三層或更多層）浮雕輪廓的交替矽層（例如氫化矽層）和二氧化矽層。而且，DOE的層可以被設計為提供抗反射性能、整合的蝕刻停止性能和/或類似性能。進而，可以使用薄膜沉積過程執行設計，其可以控制零級次功率。進而，基於使用薄膜沉積和蝕刻，可以減少製造DOE的製造步驟量，由此相對於用於製造DOE的其他技術減少時間和成本。

【0072】 在例如圖5A-5E、6A-6G示出的示例性實施例和/或類似實施例中，已經將浮雕深度和抗反射結構顯示為週期性或重複的樣式且具有恒定截面，例如在繞射光柵中的情況那樣。同樣可以想到具有不規則或可變截面的其他非週期性浮雕深度和抗反射結構，例如但不限於，用於圖案產生、深度映射點投影和結構光的DOE。

【0073】 前文內容提供了展示和描述，但是目的不是要將實施方式窮盡或限制為所公開的確切形式。可以在上述內容的啟發下或從具體實施方式的實施過程中做出改變和修改。

【0074】 本文所述的一些實施方式與臨界值有關。如在本文使用的，滿足臨界值可以是指大於臨界值、多於臨界值、高於臨界值、大於或等於臨界值、小於臨界值、少於臨界值、低於臨界值、小於或等於臨界值、等於臨界值等的情况。

【0075】 即使特徵的具體組合記載於申請專利範圍中和/或公開在說明書中，這些組合的目的也不是限制本發明的可能實施方式。事實上，許多這些特徵可以以申請專利範圍中未具體記載和/或說明書中未具體公開的各種方式組合。雖然每一個從屬請求項可以直接從屬於一個請求項，但是可行實施方式的公開包括與請求項書中每個其他請求項組合的每個從屬請求項。

【0076】 本文使用的元件、動作或指令都不應被理解為是關鍵或必不可少的，除非另有描述。還有，如本文使用的，冠詞“一”應是包括一個或多個項

目，且可以與“一個或多個”替換使用。進而，如本文使用的，術語“組”應是包括一個或多個項目（例如關聯項目，非關聯項目，關聯項目和非關聯專案的組合等），且可以與“一個或多個”替換使用。在指僅一個專案的情況下，使用術語“一個”或相似用語。還有，如本文使用的，術語“具有”、“包括”、“包含”等應是開放性的術語。進一步地，用語“基於”應是“至少部分地基於”，除非另有說明。

【符號說明】

【0077】

- 100:示例性實施方式
- 110:入射平面波
- 120:表面浮雕DOE光柵
- 130:波前
- 140:會聚透鏡
- 150:焦距
- 160:焦點平面
- 170:波前
- 200:圖解
- 202:連續浮雕輪廓
- 204:雙層浮雕輪廓
- 206:4層浮雕輪廓
- 208:8層浮雕輪廓
- 210:DOE
- 215:基板

220:抗反射塗層

225:矽層

225-1:矽層

225-2:矽層

225-3:矽層

225-4:矽層

225-5:矽層

230:二氧化矽層

230-1:二氧化矽層

230-2:二氧化矽層

230-3:二氧化矽層

230-4:二氧化矽層

235-1:匹配層

235-2:匹配層

235-3:匹配層

235-4:匹配層

240:蝕刻

300:DOE

300':DOE

305:基板

310:抗反射塗層

315-1:矽層 / 層

315-2:矽層 / 層

315-3:矽層 / 層

315-4:矽層 / 層
320-1:二氧化矽層 / 層
320-2:二氧化矽層 / 層
320-3:二氧化矽層 / 層
325:蝕刻停止層
330:未蝕刻堆疊結構
335-1:已蝕刻堆疊結構
335-2:已蝕刻堆疊結構
340-1:浮雕深度
340-2:浮雕深度
345:間距
350:強度級
355-1:強度級
355-2:強度級
400:過程
410:圖塊
420:圖塊
430:圖塊
440:圖塊
450:圖塊
500:示例性實施方式
502:輔助線
504:輔助線
506:輔助線

508:輔助線
512:可選抗反射塗層或結構
514:基板層
516:矽層
518:二氧化矽層
520:矽層
522:二氧化矽層
524:矽層
526:二氧化矽層
528:矽層
536:遮罩層
538:遮罩層
600:示例性實施方式
602:輔助線
604:輔助線
606:輔助線
608:輔助線
610:輔助線
612:抗反射層
614:基板層
616:矽層
618:二氧化矽層
620:矽層
622:二氧化矽層

- 624:矽層
- 626:二氧化矽層
- 628:矽層
- 630:二氧化矽層
- 632:矽層
- 634:遮罩層
- 636:遮罩層
- 638:遮罩層

【發明申請專利範圍】

【請求項1】一種製造繞射光學元件之方法，包括：

設置多個層至基板上；

設置第一遮罩和第二遮罩在所述多個層的頂部層上；

所述第一遮罩具有與所述第二遮罩不同的圖案；

蝕刻所述多個層中的不被所述第一遮罩或所述第二遮罩所覆蓋的第一位置處的第一子組層，

移除所述第一遮罩且在尚未移除所述第二遮罩下，暴露所述第一子組層的第二位置；以及

蝕刻所述第一子組層的所述第二位置以及所述多個層中的不被所述第二遮罩所覆蓋的第二子組層的所述第一位置，以在所述多個層內形成三或更多層浮雕輪廓，

所述三或更多層浮雕輪廓包括：

在所述第一子組層處的第一抗反射結構；

在所述第二子組層處的第二抗反射結構；以及

第三抗反射結構。

【請求項2】如請求項1所述的方法，進一步包括：

在蝕刻所述第一子組層的所述第二位置以及所述第二子組層的所述第一位置之後，移除所述第二遮罩。

【請求項3】如請求項1所述的方法，其中所述多個層包括具第一折射率的多個第一層和具第二折射率的多個第二層的交替層。

【請求項4】如請求項3所述的方法，其中所述多個第一層是多個矽層且所述多個第二層是多個二氧化矽層。

【請求項5】如請求項4所述的方法，其中所述第一遮罩和所述第二遮罩設

置到所述多個矽層的一矽層上。

【請求項6】如請求項1所述的方法，其中所述第一遮罩使用與所述第二遮罩不同的材料。

【請求項7】如請求項1所述的方法，其中所述第一遮罩係設置成覆蓋所述第二遮罩。

【請求項8】如請求項1所述的方法，其中所述第一遮罩係直接地設置在所述第二遮罩和所述多個層中的一層上。

【請求項9】如請求項1所述的方法，其中蝕刻所述第一子組層包括：

移除具第一折射率的第一層的一部分；

移除具第二折射率的第二層的一部分；以及

移除具所述第一折射率的第三層的一部分，

所述第一子組層包括所述第一層、所述第二層和所述第三層，以及

所述第一折射率不同於所述第二折射率。

【請求項10】如請求項9所述的方法，其中所述第二層是在所述第一層和所述第三層之間。

【請求項11】如請求項9所述的方法，其中蝕刻所述第一子組層包括：

暴露具所述第二折射率的第四層，

所述第四層是在所述第三層和所述基板之間。

【請求項12】如請求項1所述的方法，其中所述第二位置係直接地鄰近所述第一位置。

【請求項13】如請求項1所述的方法，其中所述第二子組層的所述第一位置係在所述第一子組層的所述第一位置下方。

【請求項14】如請求項1所述的方法，其中蝕刻所述第一子組層的所述第二位置和所述第二子組層的所述第一位置包括：

移除具第一折射率的第一層的一部分；

移除具第二折射率的第二層的一部分；

移除具所述第一折射率的第三層的一部分，

所述第一子組層包括所述第一層、所述第二層和所述第三層；

移除具所述第二折射率的第四層的一部分；以及

移除具所述第一折射率的第五層的一部分，

所述第二子組層包括所述第四層和所述第五層。

【請求項15】如請求項14所述的方法，其中所述第二層是在所述第一層和所述第三層之間，以及

其中所述第四層是在所述第五層和所述第三層之間。

【請求項16】如請求項14所述的方法，其中蝕刻所述第一子組層的所述第二位置 and 所述第二子組層的所述第一位置包括：

暴露具所述第二折射率的第六層，

所述第六層是在所述第五層和所述基板之間。

【請求項17】如請求項1所述的方法，進一步包括：

設置第三遮罩在所述多個層的所述頂部層上，

所述第三遮罩具有與所述第一遮罩和所述第二遮罩不同的圖案。

【請求項18】如請求項17所述的方法，進一步包括：

移除所述第二遮罩而在尚未移除所述第三遮罩下，暴露所述第一子組層的第三位置；以及

蝕刻所述第一子組層的所述第三位置、所述第二子組層的所述第二位置以及所述多個層中的不被所述第三遮罩所覆蓋的第三子組層的所述第一位置，

所述三或更多層浮雕輪廓是四或更多層浮雕輪廓。

【請求項19】如請求項18所述的方法，進一步包括：

在蝕刻所述所述第一子組層的所述第三位置、所述第二子組層的所述第二位置以及所述第三子組層的所述第一位置之後，移除所述第三遮罩。

【請求項20】如請求項1所述的方法，其中，

在所述第一抗反射結構的第一表面和所述第二抗反射結構的第二表面之間的第一浮雕深度以及在所述第一表面和所述第三抗反射結構的第三表面之間的第二浮雕深度被配置成形成繞射光學元件，所述繞射光學元件分別與特定波長範圍的第一相位延遲和第二相位延遲相關聯。

【發明圖式】

100 ↗

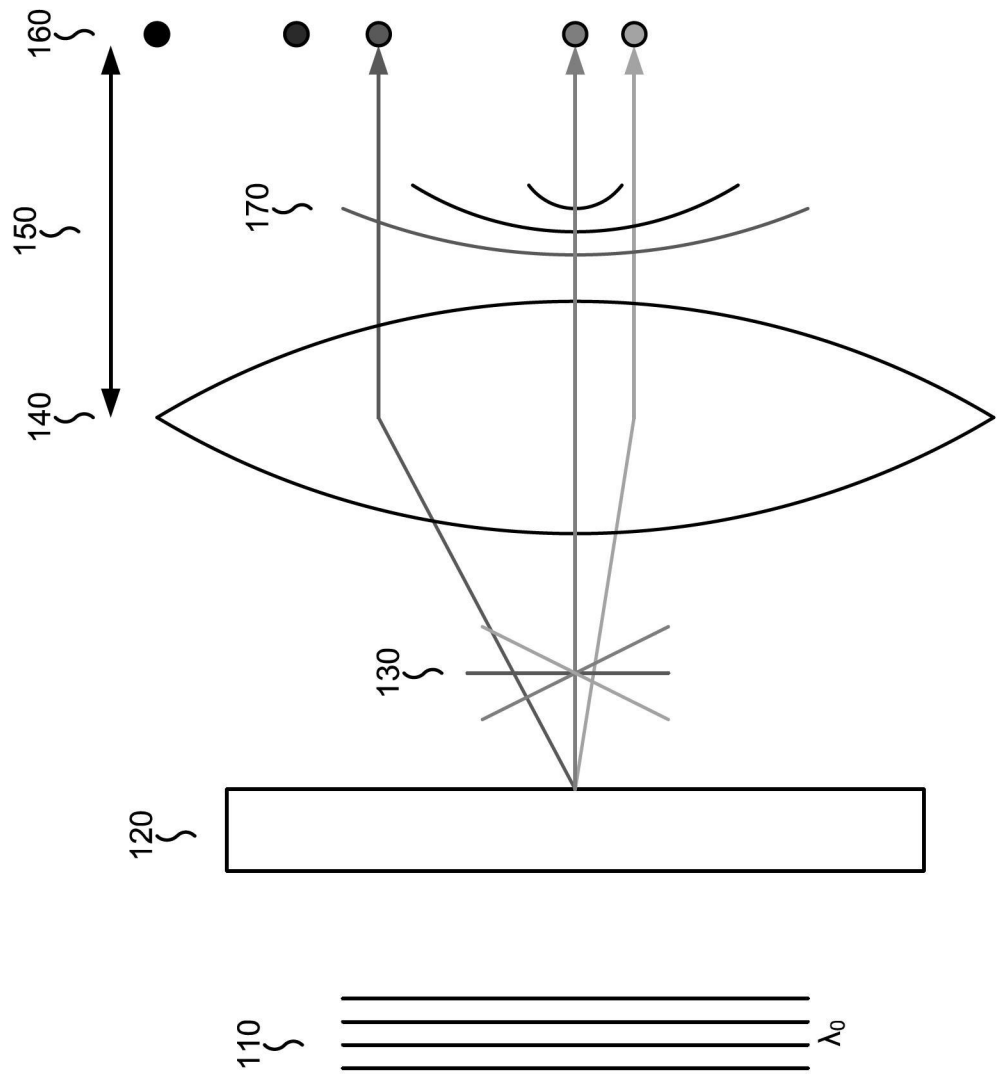


圖1

200 →

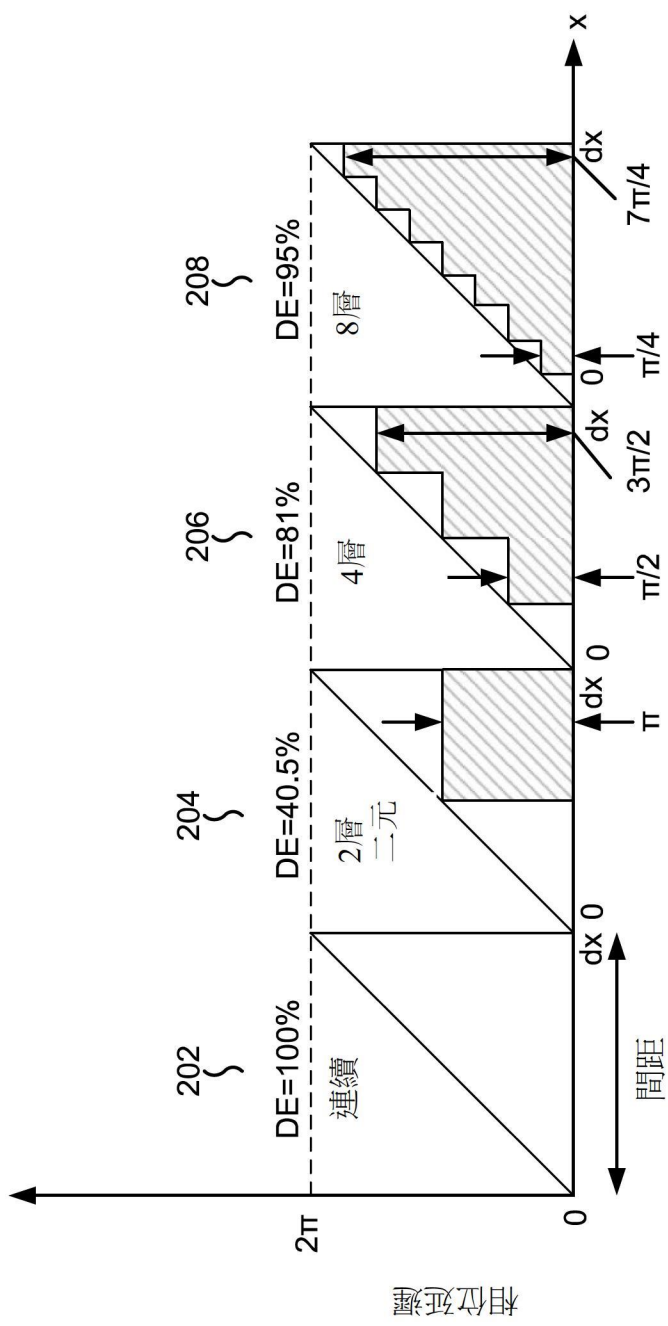


圖2A

210 →

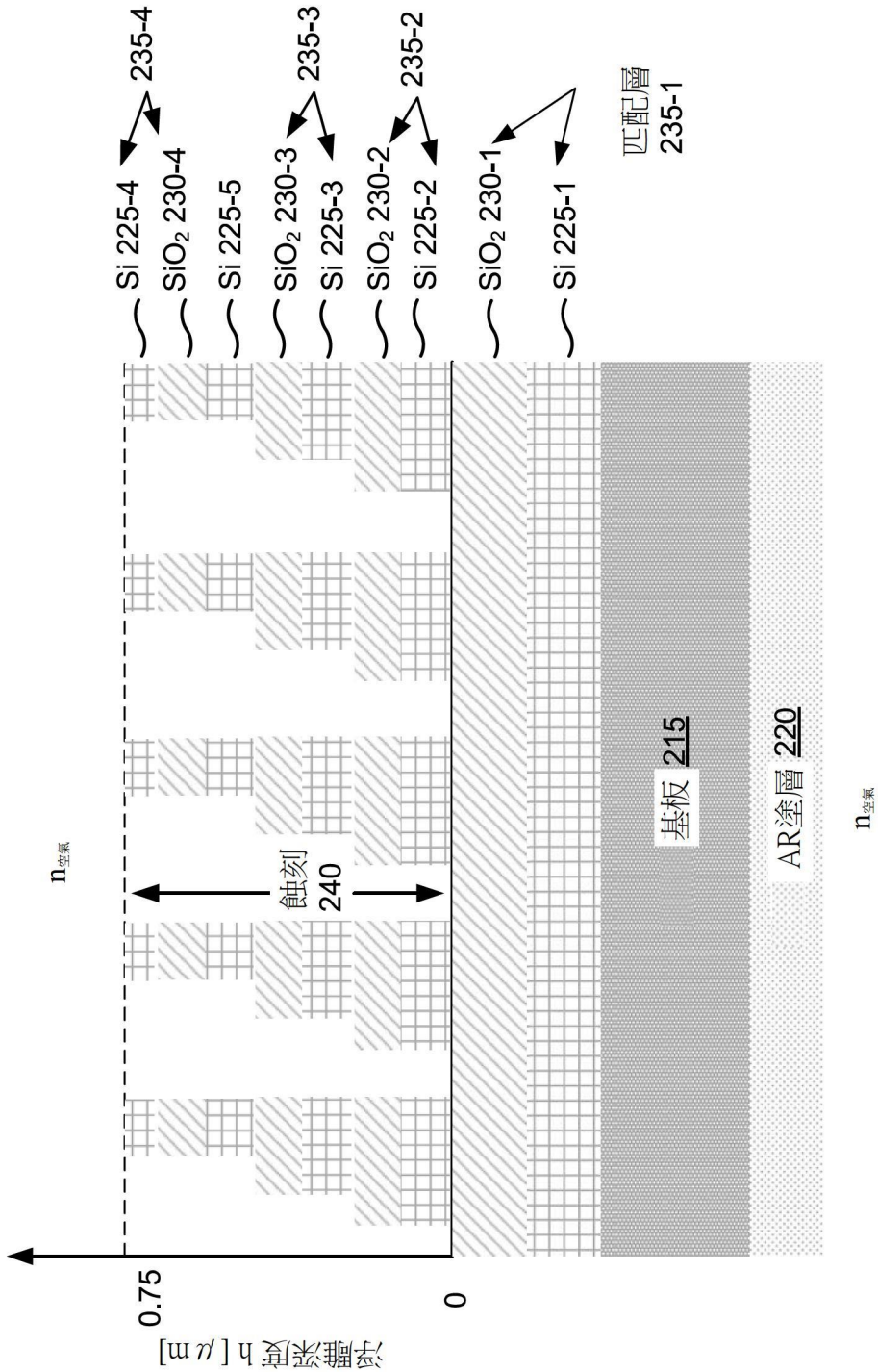


圖2B

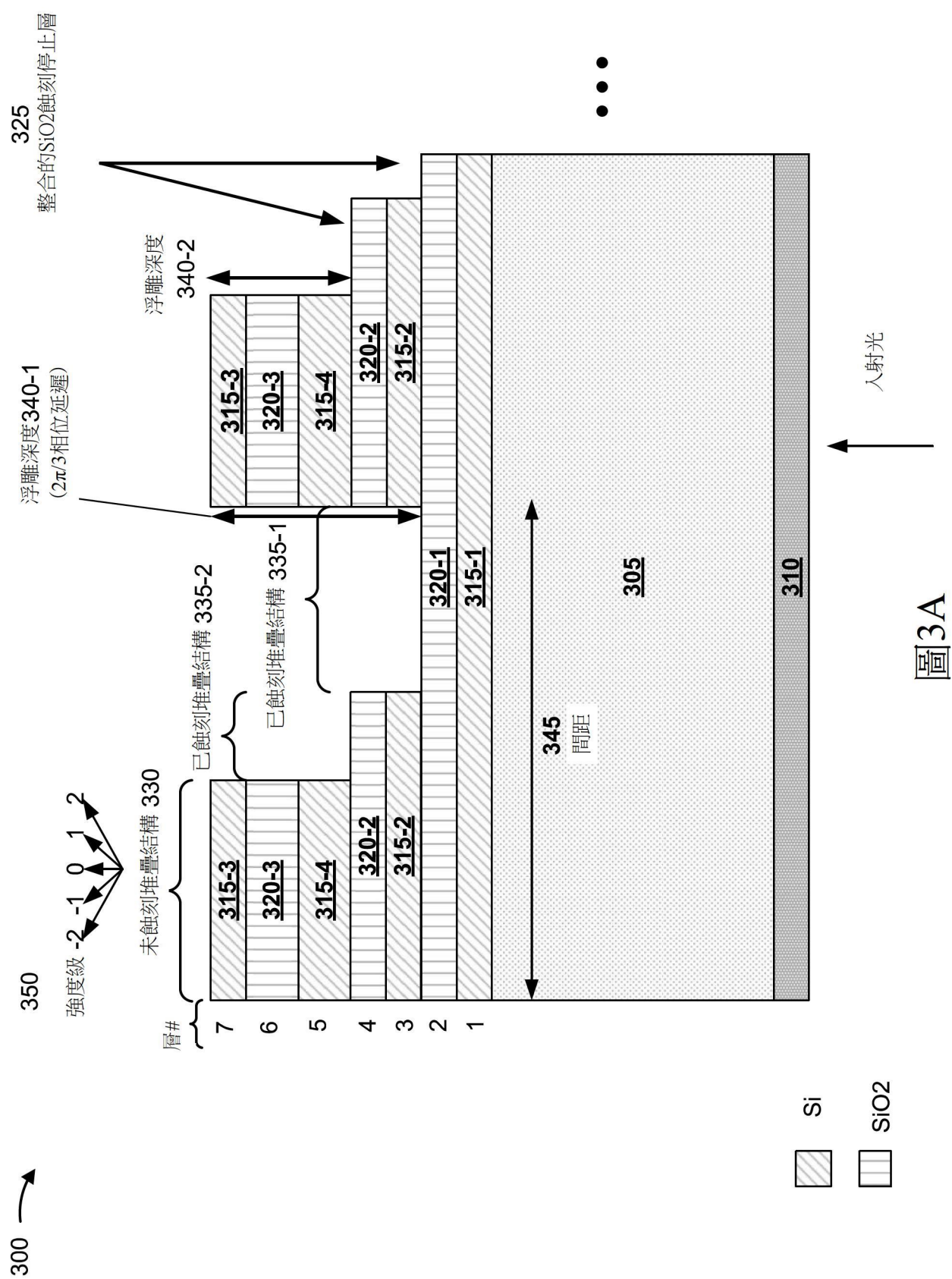
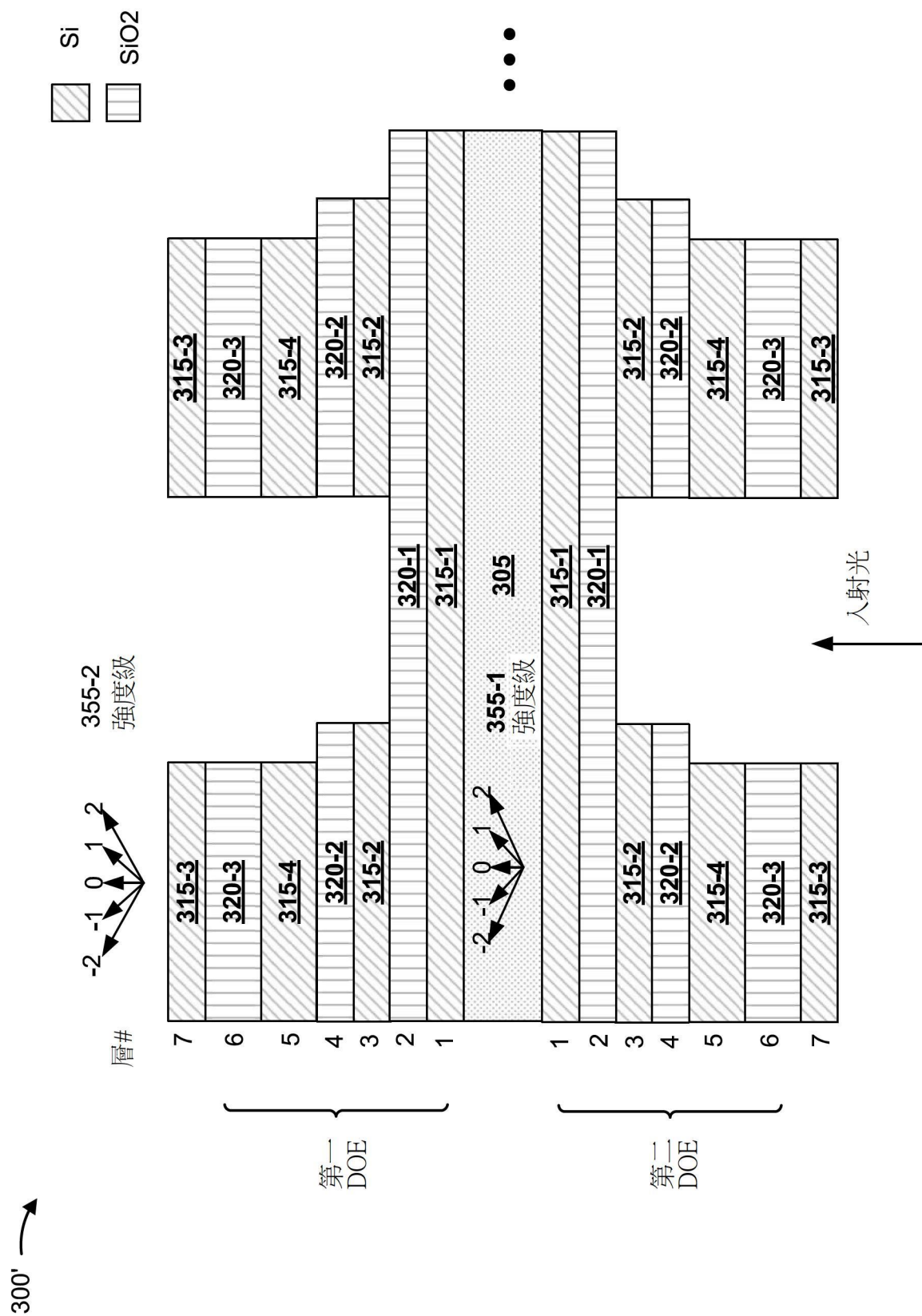


圖3A



3B
回

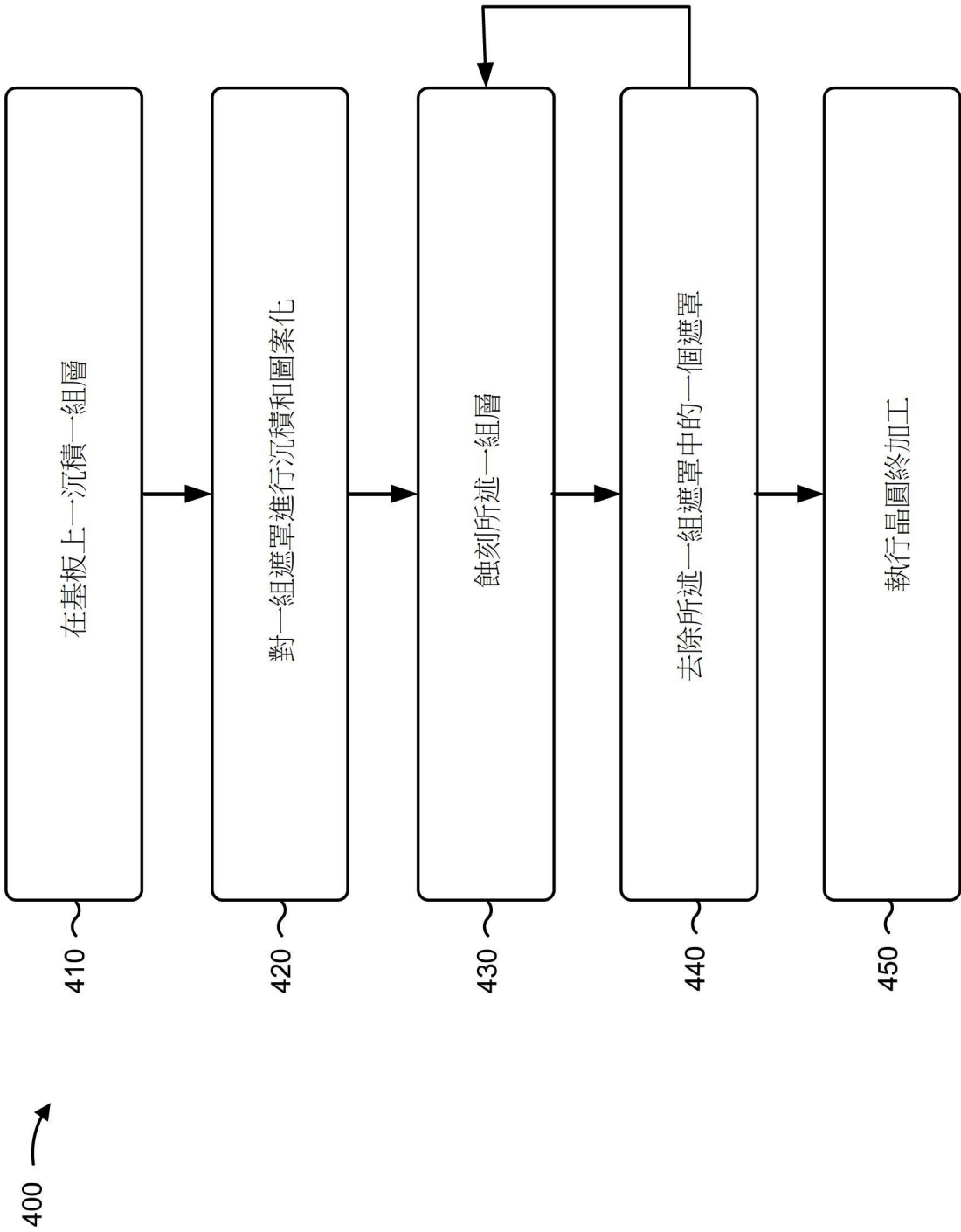


圖4

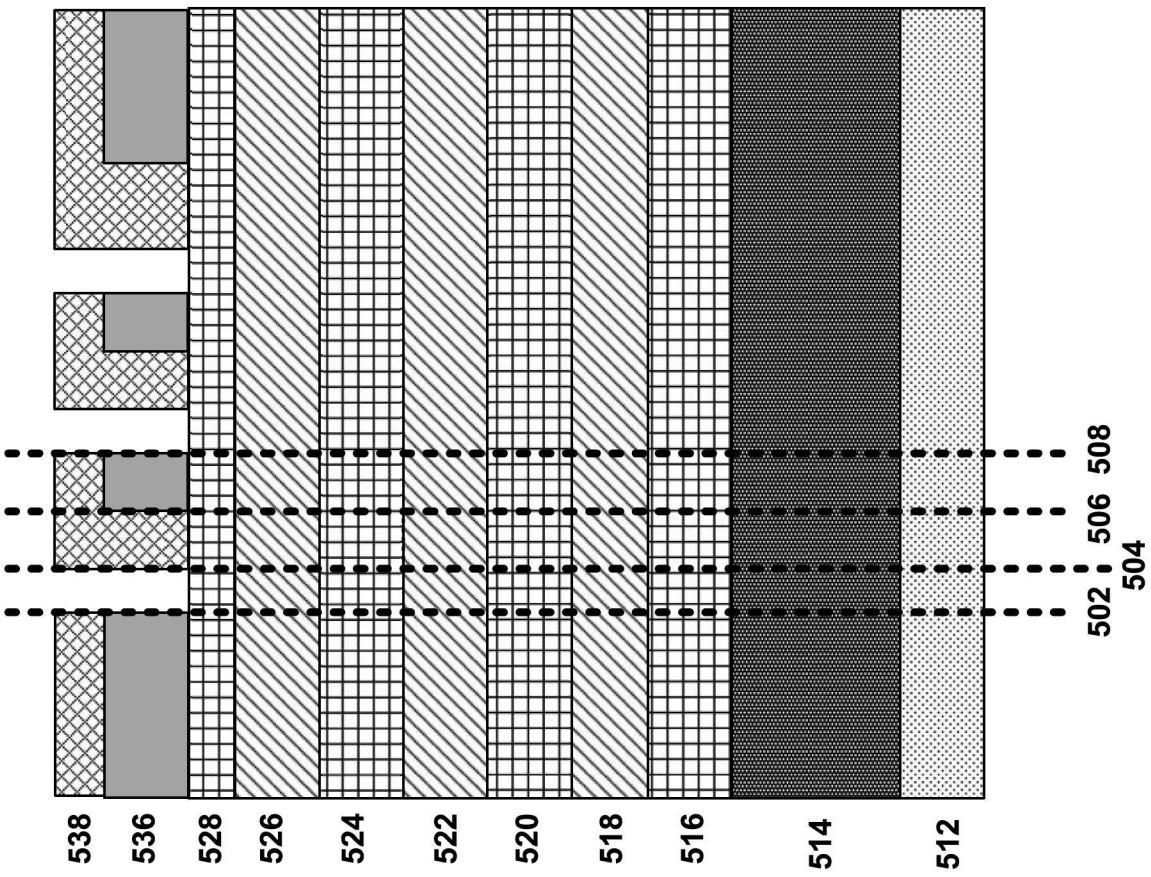
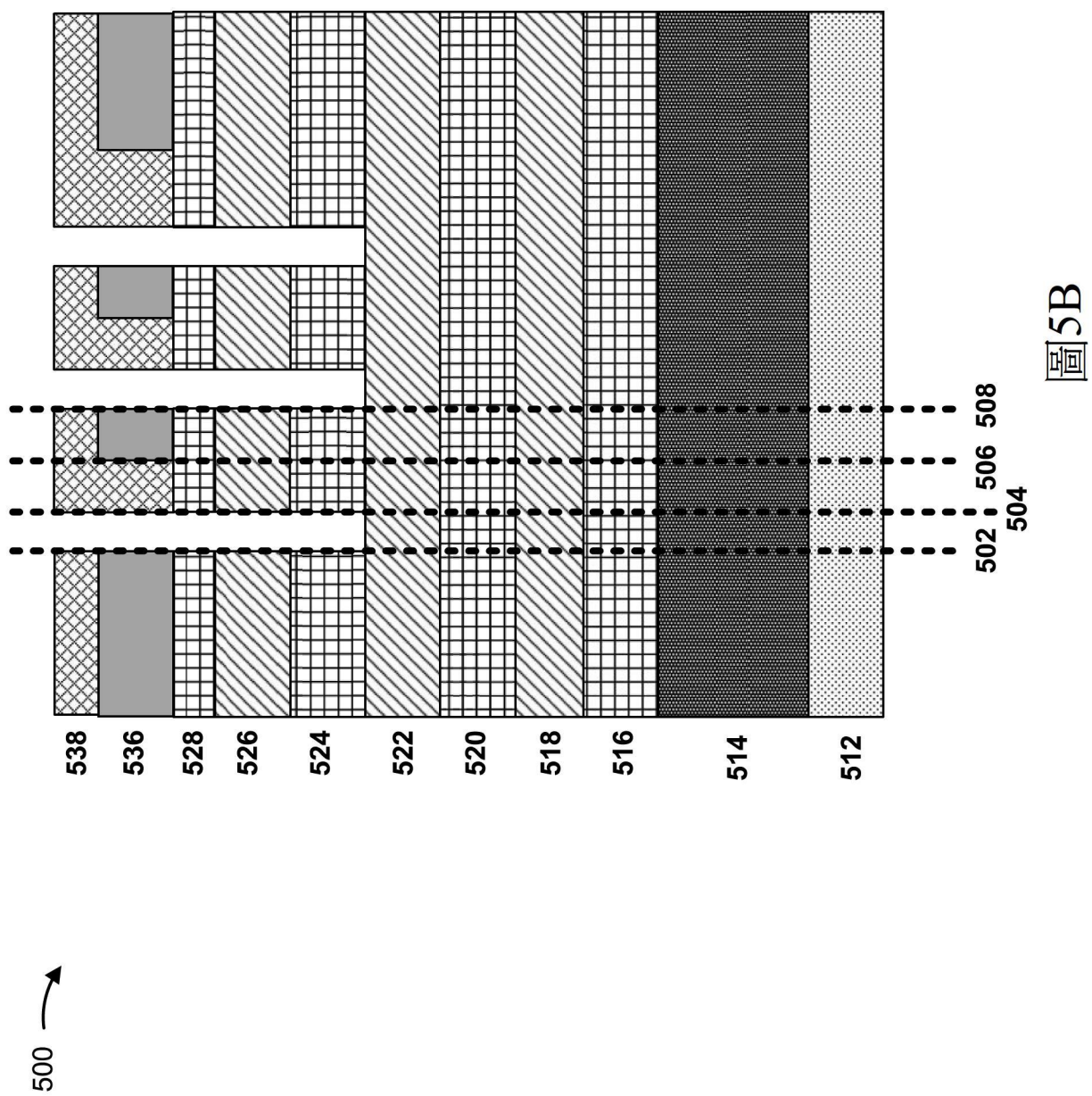
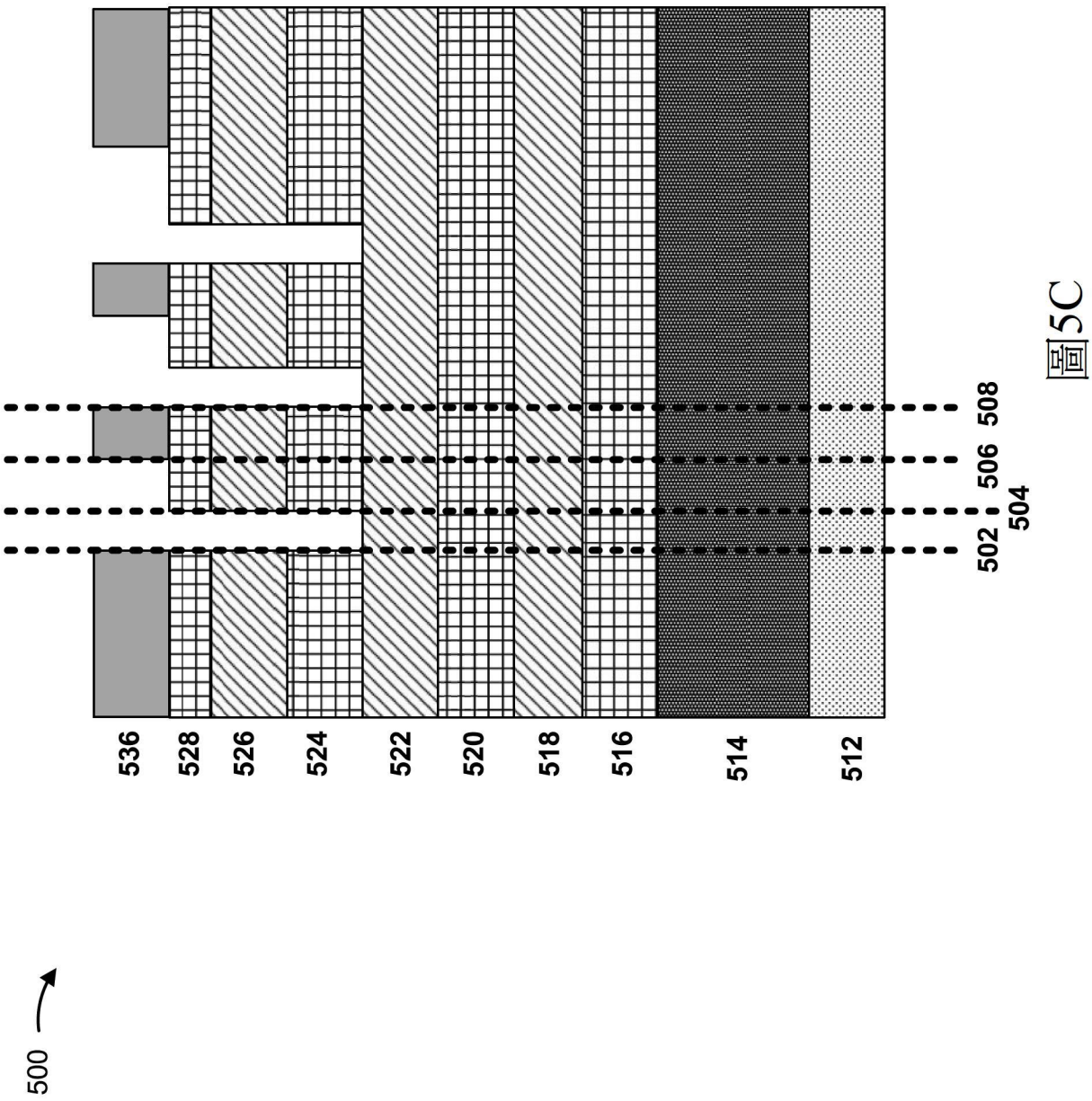
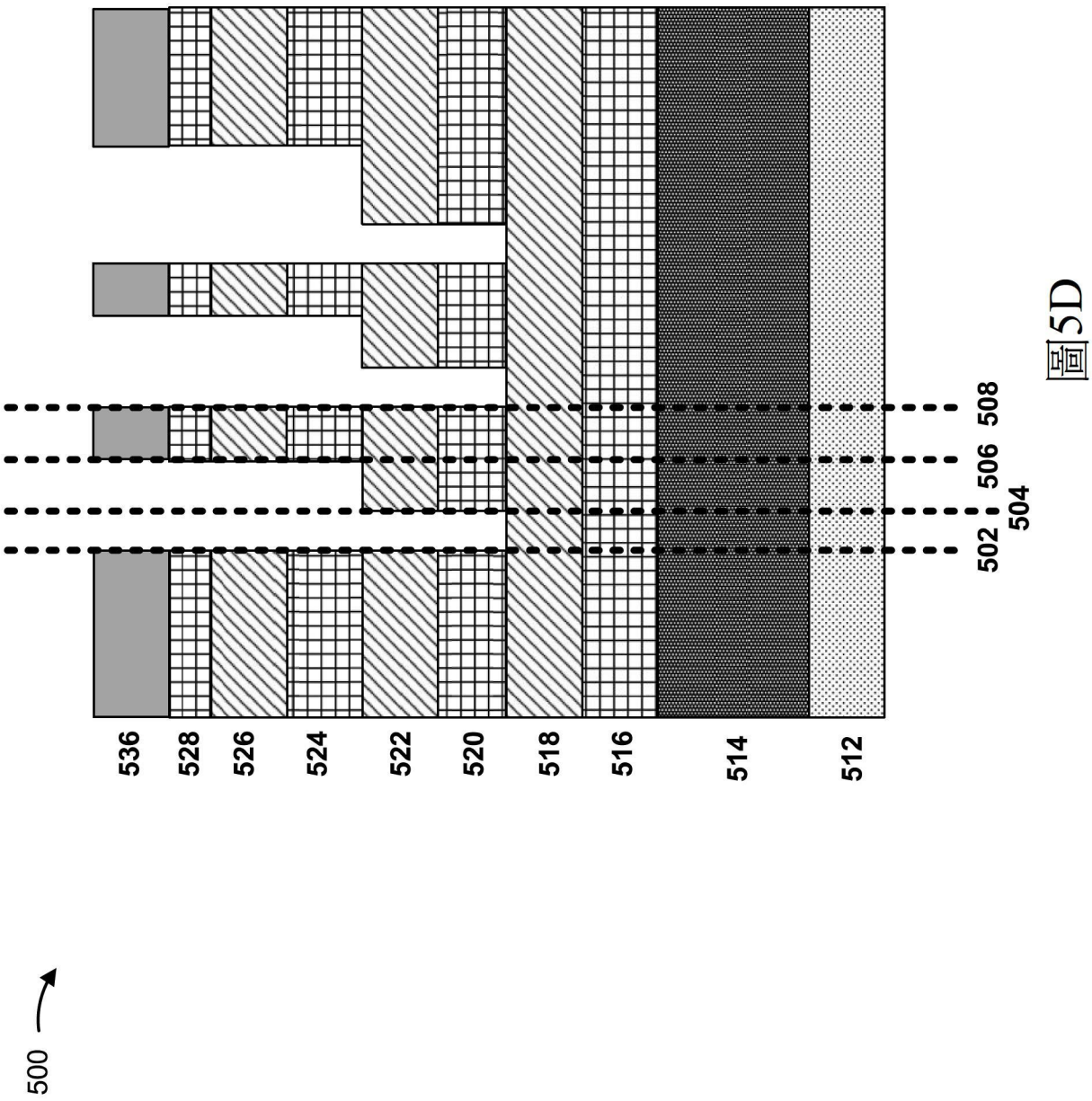
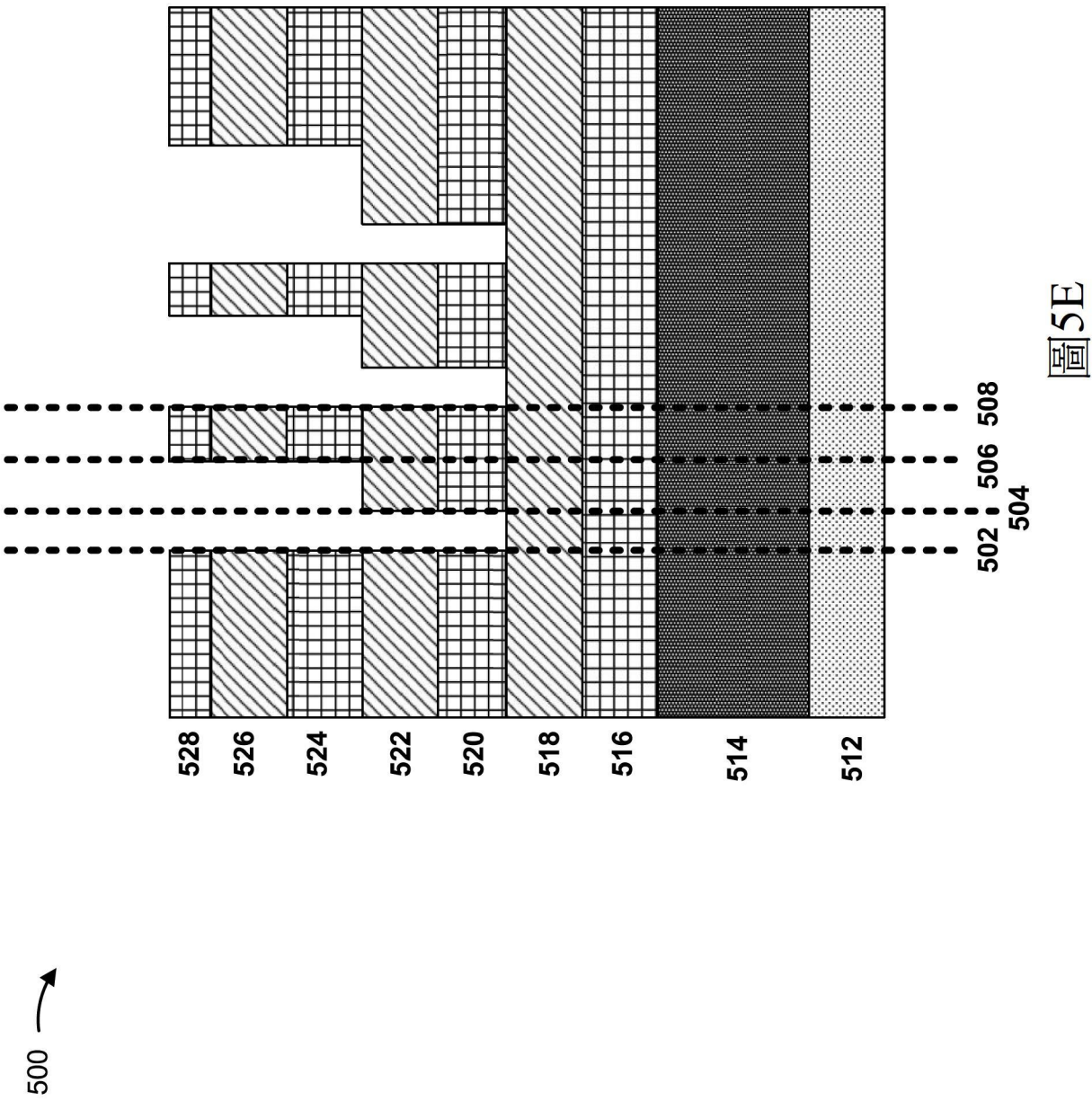


圖 5A









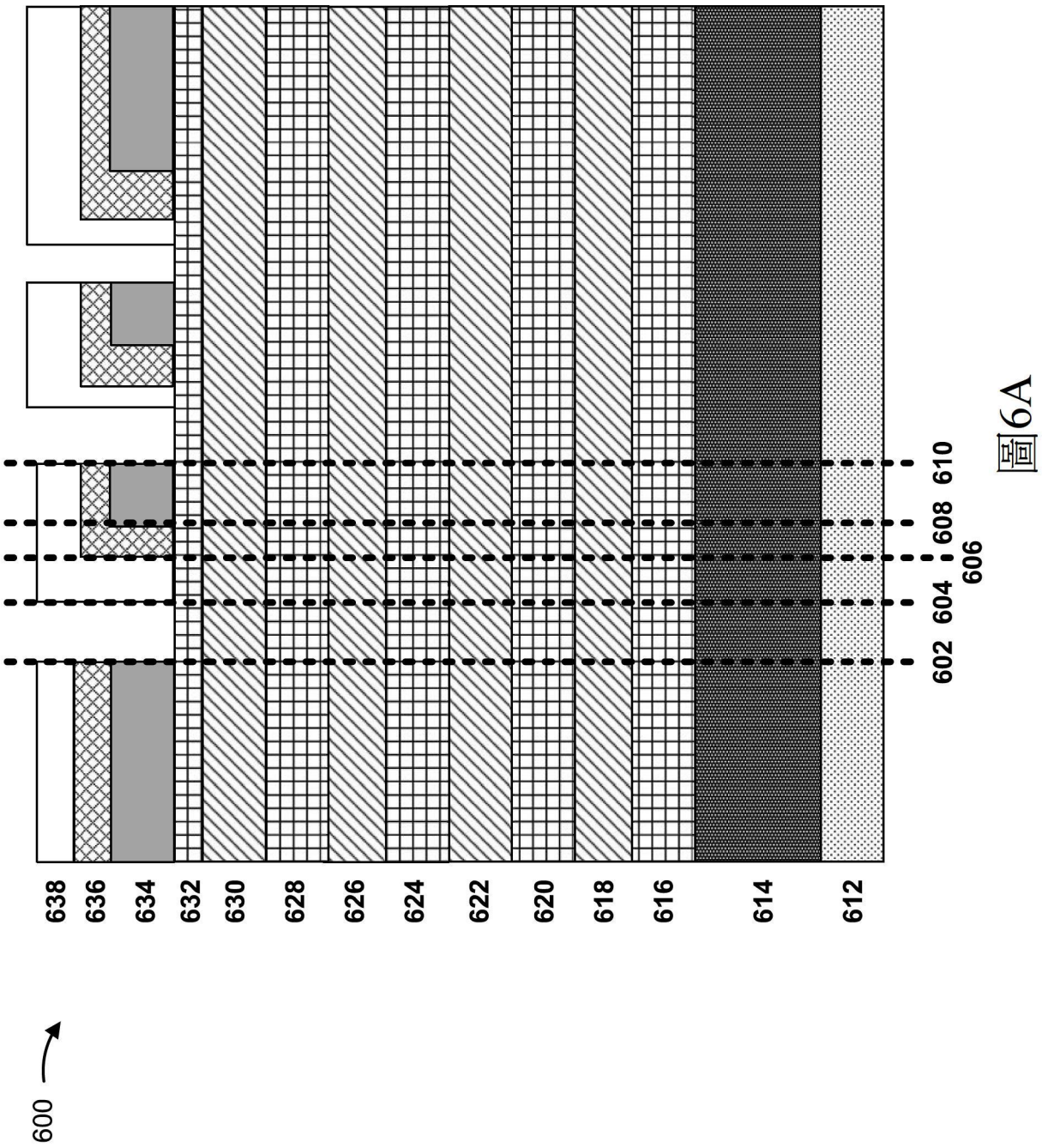


圖 6A

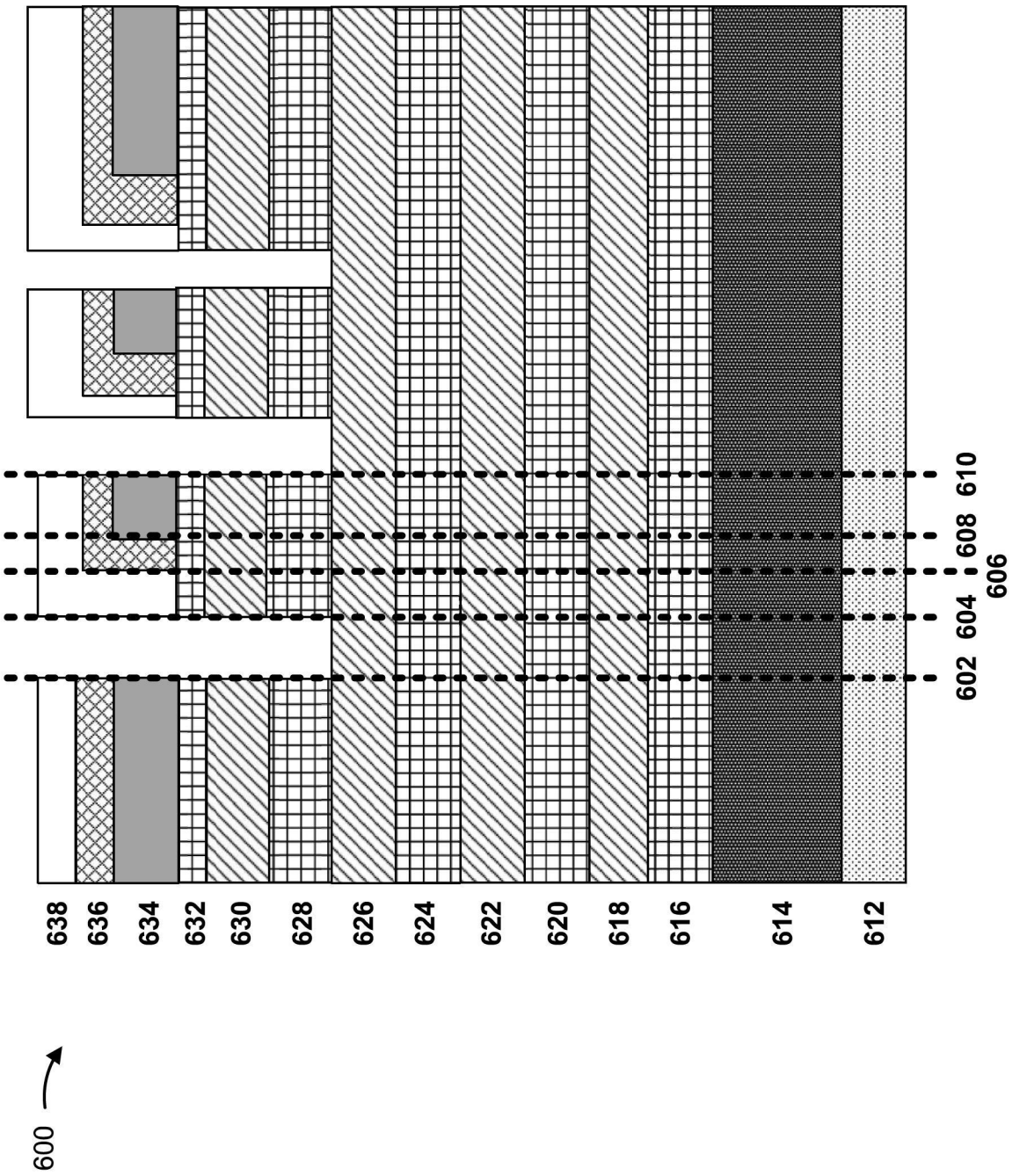


圖 6B

