



[12] 发明专利申请公开说明书

[21] 申请号 02821360.2

[43] 公开日 2005 年 7 月 6 日

[11] 公开号 CN 1636265A

[22] 申请日 2002.8.7 [21] 申请号 02821360.2

[30] 优先权

[32] 2001. 8. 27 [33] US [31] 09/940,241

[86] 国际申请 PCT/US2002/025253 2002. 8. 7

[87] 国际公布 WO2003/019626 英 2003. 3. 6

[85] 进入国家阶段日期 2004. 4. 27

[71] 申请人 摩托罗拉公司

地址 美国伊利诺斯

[72] 发明人 帕维特·曼加特 韩桑茵

[74] 专利代理机构 中国国际贸易促进委员会专利商
标事务所

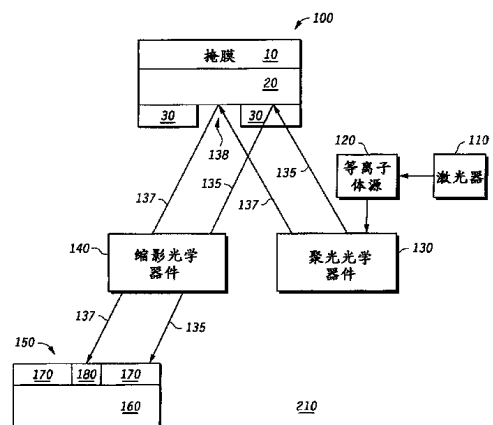
代理人 张 浩

权利要求书 3 页 说明书 6 页 附图 3 页

[54] 发明名称 使用衰减相移反射掩膜在半导体晶片上形成图案的方法

[57] 摘要

使用一个衰减相移反射掩膜(100)在覆盖一个半导体晶片的一个光刻胶层中形成所需图案。这个掩膜通过顺序地淀积一个衰减相移层(30)、一个缓冲层(40)和一个可修复层(50)所形成。根据所需图案,该可修复层(50)被构图。该可修复层(55)被检查以寻找没有获得所需图案的区域。用该缓冲层(45)保护该衰减相移层(30),该可修复层(55)被修复以获得所需图案。所需图案被转移到该缓冲层(45),接着再转移到该被构图的衰减相移层(35)以形成该衰减相移反射掩膜(100)。在该衰减相移反射掩膜(100)上把射线反射到该光刻胶层,用所需图案对该光刻胶层曝光。



1. 一种使用衰减相移反射掩膜对半导体晶片上的第一光刻胶层构图的方法, 包括:

- 5 提供有反射层(20)的掩膜基片(10);
在该反射层(20)上淀积衰减相移层(30);
在该衰减相移层(30)上淀积缓冲层(40);
在该缓冲层(40)上淀积可修复层(50);
在该可修复层(50)上淀积第二光刻胶层(60);
10 对该第二光刻胶层(60)构图以形成被构图的光刻胶层(60);
使用该被构图的光刻胶层(60)作为第一掩膜, 蚀刻该可修复层(50)
以形成被构图的可修复层(55);
除去该被构图的光刻胶层(60);
检查并修复该被构图的可修复层(55)以形成被构图的已修复层(55
15 和70);
使用该被构图的已修复层(55和70)作为第二掩膜, 蚀刻该缓冲
层(40)以形成被构图的缓冲层(45);
除去该被构图的已修复层(55和70);
使用该被构图的缓冲层(45)作为第三掩膜, 蚀刻该衰减相移层
20 (30);
除去该被构图的缓冲层(45)以形成该衰减相移反射掩膜(100);
将第一光刻胶(170和180)应用于该半导体晶片(140); 以及
在该衰减相移反射掩膜(100)上反射射线到该半导体晶片(140)
上的第一光刻胶(170和180)以在该光刻胶上提供已曝光的图案。

25

2. 根据权利要求1的方法, 进一步包括:

- 在蚀刻该缓冲层(40)之后检查该被构图的缓冲层(45); 以及
如果该被构图的缓冲层(45)有缺陷, 则修复该被构图的缓冲层
(45)。

3. 根据权利要求1的方法,其中该衰减相移层(30)的特征在于相对于该反射层(20)被选择性地蚀刻。

5 4. 根据权利要求1的方法,其中该缓冲层(40)相对于该衰减相移层(30)被选择性地蚀刻。

5. 根据权利要求1的方法,其中该可修复掩膜层(50)相对于该缓冲层(40)被选择性地蚀刻。

10

6. 一种方法,用于在半导体晶片上获得被曝光的光刻胶的所需图案,该方法包括:

提供有反射层(20)的掩膜基片(10);

在该反射层(20)上淀积衰减相移层(30);

15 在该衰减相移层(30)上淀积可修复层(50);

在该可修复层(50)上淀积第一光刻胶层(60);

根据所需图案,对该第一光刻胶层(60)构图;

将所需图案从该第一光刻胶层(60)转移到该可修复层(50);

检查该可修复层(55)以确定其是否有所需图案;

20 如果检查结果显示该可修复层(55)没有所需图案,则将该可修复层(55)修复成所需图案;

从该可修复层(55)把所需图案转移到该衰减相移层(30)以形成该衰减相移反射掩膜(100);

将该第二光刻胶(170和180)应用于该半导体晶片(140);以及

25 在该衰减相移反射掩膜(100)上反射射线,以使第二光刻胶层(170和180)按所需图案曝光。

7. 根据权利要求6的方法,进一步包括:

在淀积该可修复层(50)之前,在该衰减相移层(30)上淀积缓冲

层(40); 以及

使用该缓冲层(40)把所需图案从该可修复层(50)转移到该衰减相移层(30)上。

5 8. 根据权利要求6的方法, 其中该衰减相移层(30)的厚度足以引起通过该衰减相移层(30)的反射的射线相对于由该反射层(20)反射的射线具有至少90%的衰减。

10 9. 根据权利要求6的方法, 其中该反射层(20)包括钼和硅的多个交替层, 该衰减相移层(30)包括铬, 以及该可修复层(50)包括硅和氧。

10. 一种用于在半导体晶片上形成所需图案的方法, 包括:

提供有反射层(20)的掩膜基片(10);

15 在该反射层(20)上淀积衰减相移层(30), 其相对于该反射层(20)被选择性地蚀刻;

 在该衰减相移层(30)上淀积包括硅和氧的缓冲层(40);

 在该缓冲层(40)上淀积可修复层(50), 其相对于该缓冲层(40)被选择性地蚀刻;

20 根据所需图案, 对该可修复层(50)进行构图;

 在该可修复层(50)构图之后, 检查该可修复层(55);

 如果检查结果显示该可修复层(55)没有所需图案, 则将该可修复层(55)修复成所需图案;

25 将所需图案从该可修复层(55)转移到该衰减相移层(30)以形成衰减相移反射掩膜(100); 以及

 使用该衰减相移反射掩膜(100)在该半导体晶片(140)上形成所需图案。

使用衰减相移反射掩膜在半导体晶片上形成图案的方法

5 技术领域

本发明一般涉及半导体制造，并且进一步涉及衰减相移反射光刻技术。

背景技术

10 当前，透射光学蚀刻技术在半导体制造中被用于形成图案层。由于在光刻技术中分辨半导体器件特征的能力与光源的波长成比例，则光源的波长需要随着器件尺寸的缩小而缩小。为了对尺寸小于大约 70 纳米的器件构图，一个可选方案是使用波长在远紫外（EUV）状态的光源。如在此所用的，该 EUV 状态有一个在大约 4-25 纳米之间，更确切地说，
15 在 13-14 纳米间的特征波长。由于难以寻找当曝光于 EUV 波长的光时，透射 EUV 射线的材料，在反射方式中的 EUV 操作是与在透射方式相反的。因此，该 EUV 掩膜实际上是反射射线，而不是像用于光学蚀刻技术或诸如电子投射蚀刻技术或离子投射蚀刻技术之类的其他可选技术的掩膜一样透射射线。

20 为了改进透射光学蚀刻技术中小型构造的解析度，衰减相移的概念被使用，并且其可以延展到 EUV 光刻技术。在透射光学蚀刻技术中，该掩膜基片的厚度被改变以形成相移衰减层。变化一个 EUV 掩膜的厚度，无论如何都不是所希望的结果，因为这会改变该掩膜的反射性质。对这个问题一个解决方案是使用光刻胶作为一个掩膜，形成一个衰减
25 相移层。在实践中，无论如何，在图案转移过程中，使用光刻胶作为一个掩膜层会产生构图错误，导致需要对该掩膜检查并修复。在此情况中，修复该衰减相移层会损伤下面的反射层并改变相移特征，因此减小该掩膜的反射率并从而使该掩膜不可用。因此，需要用于形成一个衰减相移

EUV 掩膜的工艺，在光刻胶图案转移后，该掩膜允许被检查并修复，并且不损伤该掩膜的反射层。

附图说明

5 本发明通过举例加以说明，并不限制于附图，其中相同的参考标号表述相同的部件，其中：

图 1 说明依照本发明的一个实施例，在形成一个反射层之后的掩膜基片的一部分；

10 图 2 说明图 1 的掩膜在形成一个衰减相移层、一个缓冲层和一个硬掩膜层之后的状态；

图 3 说明图 2 的掩膜在形成一个被构图的光刻胶层之后的状态；

图 4 说明图 3 的掩膜在对该硬掩膜层构图后的状态；

图 5 说明图 4 的掩膜在对该硬掩膜层修复后的状态；

图 6 说明图 5 的掩膜在对该缓冲层构图后的状态；

15 图 7 说明图 6 的掩膜在对该衰减相移层构图后的状态；以及

图 8 说明使用图 7 的掩膜对一个半导体器件构图。

本领域的普通技术人员会理解图中的要素是为了简单明了地说明，而不一定按实际比例绘制。例如，图中某些要素的尺寸可能相对于其他要素被夸大以帮助对本发明实施例的理解。

20

具体实施方式

在一个实施例中，一个掩膜基片包括多个钼层和硅层交替而成的一个反射层和一个衰减相移层，该衰减相移层是通过借助一个硬掩膜层和一个缓冲层从一个光刻胶层把图案转印到该相移层而形成的。如果有必要，该硬掩膜层可以被修复。通过从有一个所需图案的衰减相移反射掩膜将射线反射到半导体晶片的光刻胶上，以在该光刻胶上曝光所需图案，该衰减相移反射掩膜被用于对一个半导体晶片上的光刻胶层构图。通过参照附图说明，本发明将被更好地理解。

图 1 所示为形成一个衰减相移反射掩膜 100 的起点，其中包括一个

掩膜基片 10 和一个反射层 20。该掩膜基片 10 是一种低热膨胀 (LTE) 材料, 在此于 ± 22 摄氏度范围内的热膨胀系数 (CTE) 低于约百万分之 30 (ppm) 每开氏度; 低缺陷密度, 在此为约大于 50 纳米的聚苯乙烯橡胶 (PSL) 球形等价物 (sphere equivalent) 这样的缺陷约小于 0; 5 以及低表面粗糙度, 在此使用峰谷差小于 50 纳米的平整度。另外, 该掩膜基片 10 将可以机械地支撑在掩膜制造过程和半导体器件的生产过程中的任何上覆层。在一个实施例中, 该掩膜基片可以是一种高质量的二氧化硅, 例如由 Corning 公司提供的 ULE®零膨胀玻璃。

10 该反射层 20 是一个多层叠层, 优选地, 包括一个以 7nm 为循环的 40 个硅钼层对的叠层。其中一个钼层和该掩膜基片表面接触, 并且一个硅层是该反射层 20 的顶层。离子流淀积 (IBD)、磁控溅射、电子流蒸镀等等的方法可以用于淀积该硅钼多层叠层。一个反射材料的盖层可以随意地形成于该反射层 20 上。

15 图 2 所示为该掩膜 100 在形成该反射层 20、一个衰减相移层 30、一个缓冲层 40 以及一个可修复层或硬掩膜层 50 之后的状态。该衰减相移层 30 可以通过溅射淀积, 淀积在该反射层 20 上的铬合金或铬。一般, 该衰减相移层 30 大约有 40-50nm 厚, 其引起 180 度的相移以及 6-10 % 的衰减。该缓冲层 40 包括硅元素和氧元素, 更确切地说, 是通过等离子增强化学气相淀积 (PECVD) 淀积的氮氧化硅。一般, 该缓冲层 20 40 大约有 30-50nm 厚。在该缓冲层 40 上, 在一个实施例中, 该硬掩膜层 50 是大约 50-80nm 厚的通过喷射淀积形成的钽硅氮化物层。另外, 在该反射层 20 上面形成的层可以通过完成于小于 150 摄氏度的任何过程而形成, 这是为了不引起在该反射层 20 中的相互扩散而导致降低该多层结构的反射性质。

25 图 3 所示为该掩膜 100 在淀积一个第一光刻胶层 60 被淀积并且在硬掩膜层 50 上构图以产生一个被构图的光刻胶层 60 之后的状态。在进一步关于图 8 的讨论之后, 将得到更好地理解, 如果第二光刻胶层是正性光刻胶, 那么形成于该被构图的光刻胶层 60 中的开口将对应于在一个半导体晶片上的第二光刻胶层中形成的开口。如果该第二光刻胶层

是负性光刻胶，则在对该被构图的光刻胶层 60 中形成的开口将对应于在该第二光刻胶层曝光以后，该第二光刻胶剩余的部分。

图 4 所示为在对该被构图的光刻胶层 60 构图，并且使用该被构图的光刻胶层 60 作为第一掩膜，蚀刻该硬掩膜层 50 以形成一个被构图的可修复层 53 后的掩膜 100。换句话说，一个所需图案从该光刻胶层转移到该衰减相移层 30。一种含氯化学组分，例如 Cl_2 ，可以用于等离子体蚀刻处理，例如反应离子蚀刻 (RIE)，以除去该可修复层 50 的一部分。在蚀刻该硬掩膜层 50 之后，该被构图的光刻胶层 60 被使用常用方法除去，例如灰化处理。

图 5 所示为该掩膜 100 在形成该被构图的可修复层 55 之后的状态。该被构图的可修复层 55 接着被用一种大约在 365 和 193nm 之间的远紫外区波长的光检查。该被构图的可修复层 55 与一个所需图案比较以测定该被构图的可修复层 55 是否有被不可预地增加或减少的部分。如果找到任何缺陷，则通过除去该被构图的可修复层 55 的一部分或增加一种金属 70，例如钽、钨、铂，等等，使用一种经过聚焦的离子流 (FIB) 以匹配所需图案并产生被构图的修复层，该被构图的可修复层 55 被修复。如果增加了该金属 70，则该被构图的修复层包括在修复之后的该被构图的可修复层 55 和金属 70。

图 6 所示为该掩膜 100 在检查并修复该被构图的可修复层 55 之后的状态。使用被构图的修复层作为一个第二掩膜，蚀刻该缓冲层 40，以形成一个被构图的缓冲层 45。该缓冲层 40 选择性地被使用一种氟基化学组分，例如 CHF_3 ，蚀刻到该衰减相移层 30，产生一个被构图的缓冲层 45。可以使用一种湿法或干法蚀刻，例如一种等离子体蚀刻。在对该缓冲层 40 构图后，通过使用一种含氯化学组分的干法蚀刻，除去该可修复层 50。

图 7 所示为在使用该被构图的缓冲层 45 作为第三掩膜，衰减相移层 30 被选择性地蚀刻到该反射层 20 以形成一个被构图的衰减相移层 35 之后的该掩膜 100。换句话说，所需图案被从该可修复层 50 转移到该衰减相移层以形成一个衰减相移反射掩膜 100。该被构图

层 35 和该反射层 20 和该掩膜基片 10 形成该衰减相移反射掩膜 100。使用一种含氯和氧的化学组分，例如 Cl_2 和 O_2 ，该衰减相移层 30 被干法蚀刻。在对该衰减相移层 30 构图之后，使用含氟化学组分通过干法蚀刻或通过湿法蚀刻，除去该被构图的缓冲层 45。

5 图 8 所示为一个用于使用该衰减相移反射掩膜 100 以对一个半导体晶片或器件 150 构图的光刻系统 210。该光刻系统 210 包括一个激光器 110、一个等离子体源 120、聚光光学器件 130、该衰减相移反射掩膜 100、缩影光学器件 140 以及该半导体器件 150。尽管各种来源可以提供 EUV 射线，但所展示的是一个激光器产生的等离子体源 120。该来源使用一个高能脉冲激光器 110，例如：钷：钷铝石榴石激光器，以启动一个超
10 声波气体喷口，如氙气喷口。该氙原子束被加热至高温，导致该等离子体源 120 的形成。从该等离子体源 120 发出 EUV 状态波长的射线，并通过该聚光光学器件 130 聚焦为准直光或射线 135 和 137。该准直光 135 以一个与该掩膜 100 的法线成大约 5 度的角度投射到该掩膜 100 上，并
15 反射。经反射离开该衰减相移层 30 的光 135 大约为光 137 被开口 138 反射的光强的 6-10%，该开口 138 曝光该掩膜 100 的反射层 20。换句话说，该衰减相移层的厚度足以导致通过该衰减相移层的反射的射线与由该反射层反射的射线相比具有 90% 的衰减。反射离开该反射层 20 和
20 衰减相移层 30 之间的界面的光 135 和该光 137 的相位差为 180 度。所反射的光通过该缩影光学器件 140 传播，该缩影光学器件 140 反射光以将该图案缩影在掩膜 100 上。代表性地，该缩影光学器件 140 将该图案在该掩膜 100 上缩影四倍或五倍。光 135 和 137 从该缩影光学器件 140 照射在该半导体器件 150 上的第二光刻胶层。该器件 150 包括第二光刻
25 胶层和应该半导体基片 160，该半导体基片优选地使用单晶硅，但也可以为其他半导体材料，例如砷化镓、锗，等等。该半导体基片 160 可以使任何数目的层或结构形成在该半导体基片 160 中，或者形成在该第二光刻胶层之下。如果该第二光刻胶层是正性的，则未发生相移的光 135 将曝光一个第一区域 180 并且发生相移的光 137 将不曝光该光刻胶的第二区域 170。如果使用负性光刻胶，则情况相反。

所描述的形成该衰减相移反射掩膜允许检查并修复该掩膜而不损伤该衰减相移层。进一步，用无缺陷层形成一个掩膜，以便于对该半导体晶片上的光刻胶进行小尺寸构图。

除了上述材料之外的其他材料可以用于该衰减相移反射掩膜 100 上的层。例如，该反射层 20 可能包括一个铍和钼的多层叠层或任何其他层或有合适的反射率的层。该衰减相移层 30 可以包括钨和锗或者可以包括多层结构。例如，该衰减相移层 30 可以是一个在铬合金或铬层上的三氧化二铬或氧化铬层。任何难熔的含金属材料，例如钽硅氧化物、钨、氮化钛等等，可以用于该可修复层 50。

在以上详述中，本发明已经参照具体实施例而描述。然而，普通本领域的普通技术人员将理解在不违背本发明在权利要求中阐述的范围下，本发明可以做出多种修改和变化。因此，详述和附图被认为是说明性的，而不是限制性，并且所有这样的修改包括在本发明的范围中。

上文已经针对具体实施例描述本发明的效果、其他优点和问题的解决方案。然而，该效果、优点和问题的解决方案和引起发生任何效果、优点和解决方案的任何要素不被认为是任何或所有权利要求的决定性的、必须的或基本的构造或要素。如在此使用的术语“包括”或其变型的含义是非排他的包含，如此，包括一个要素列表的工艺、方法、物品或设备不仅包括这些要素，而可能包括其他没有明确列举或对这样的过程、方法、项目或设备固有的要素。

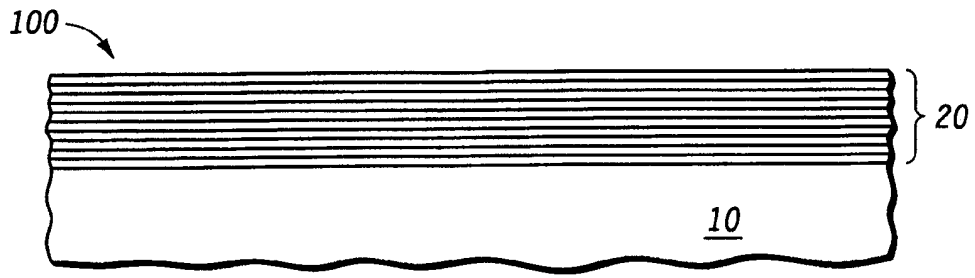


图1

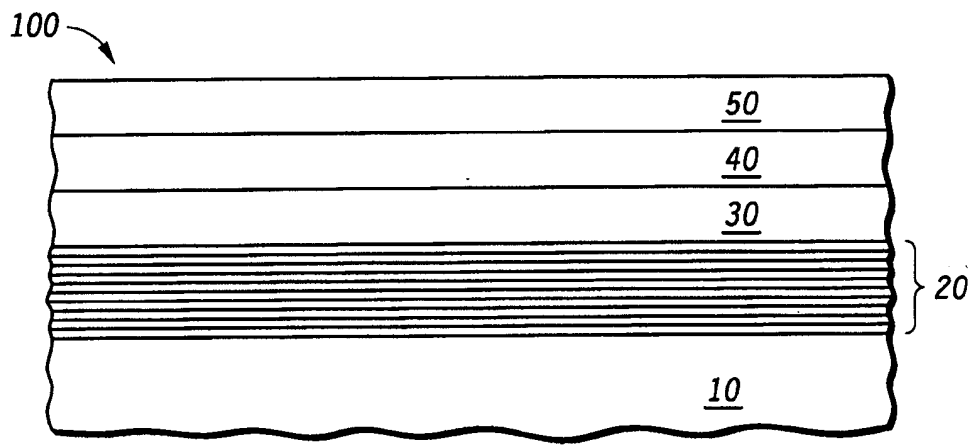


图2

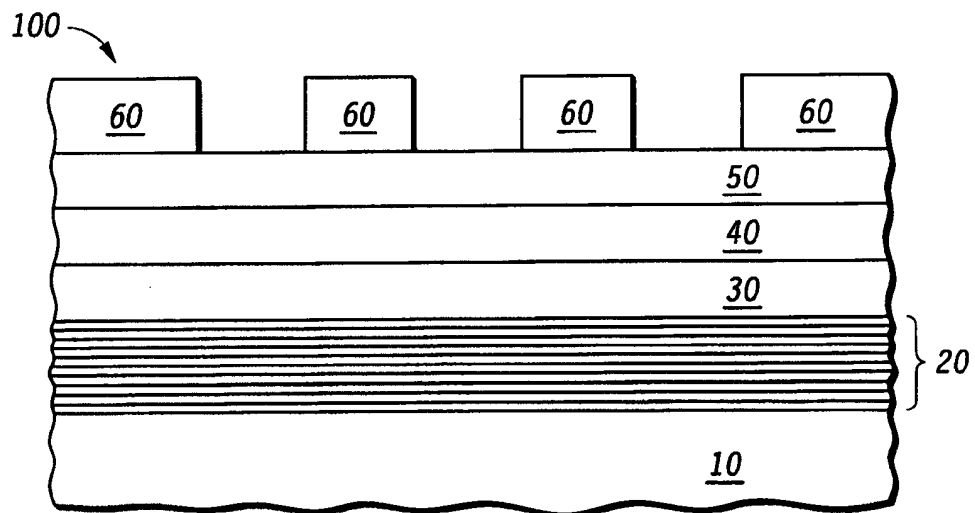


图3

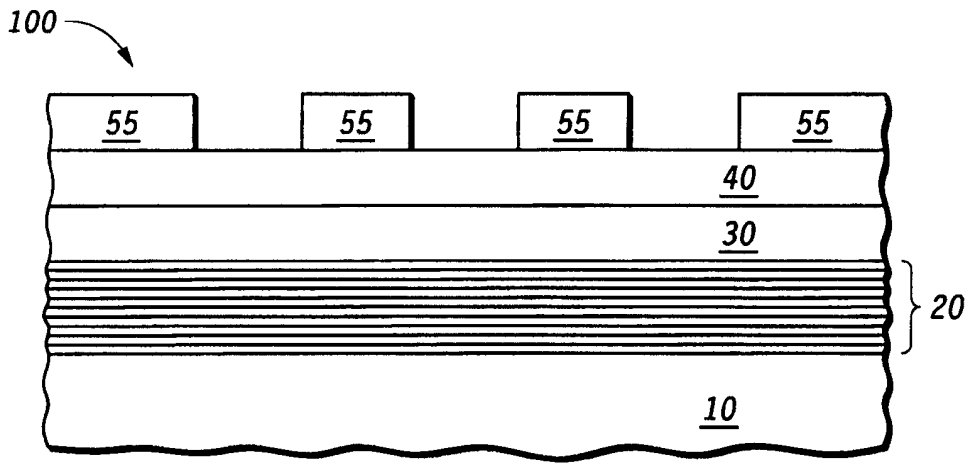


图 4

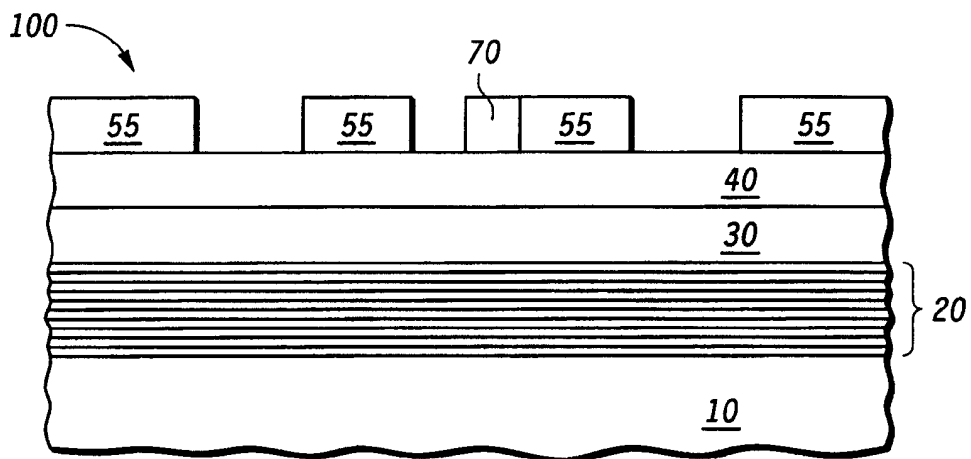


图 5

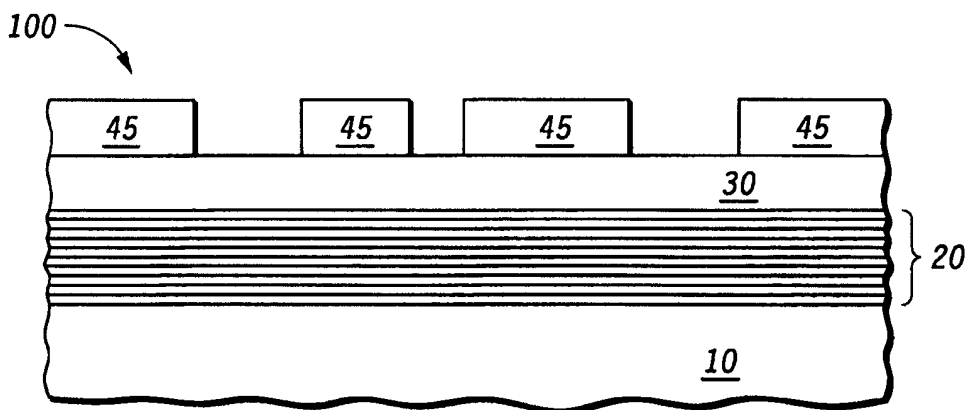


图 6

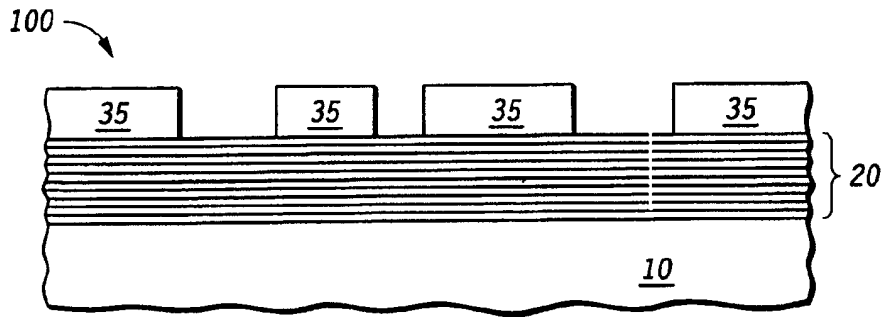


图7

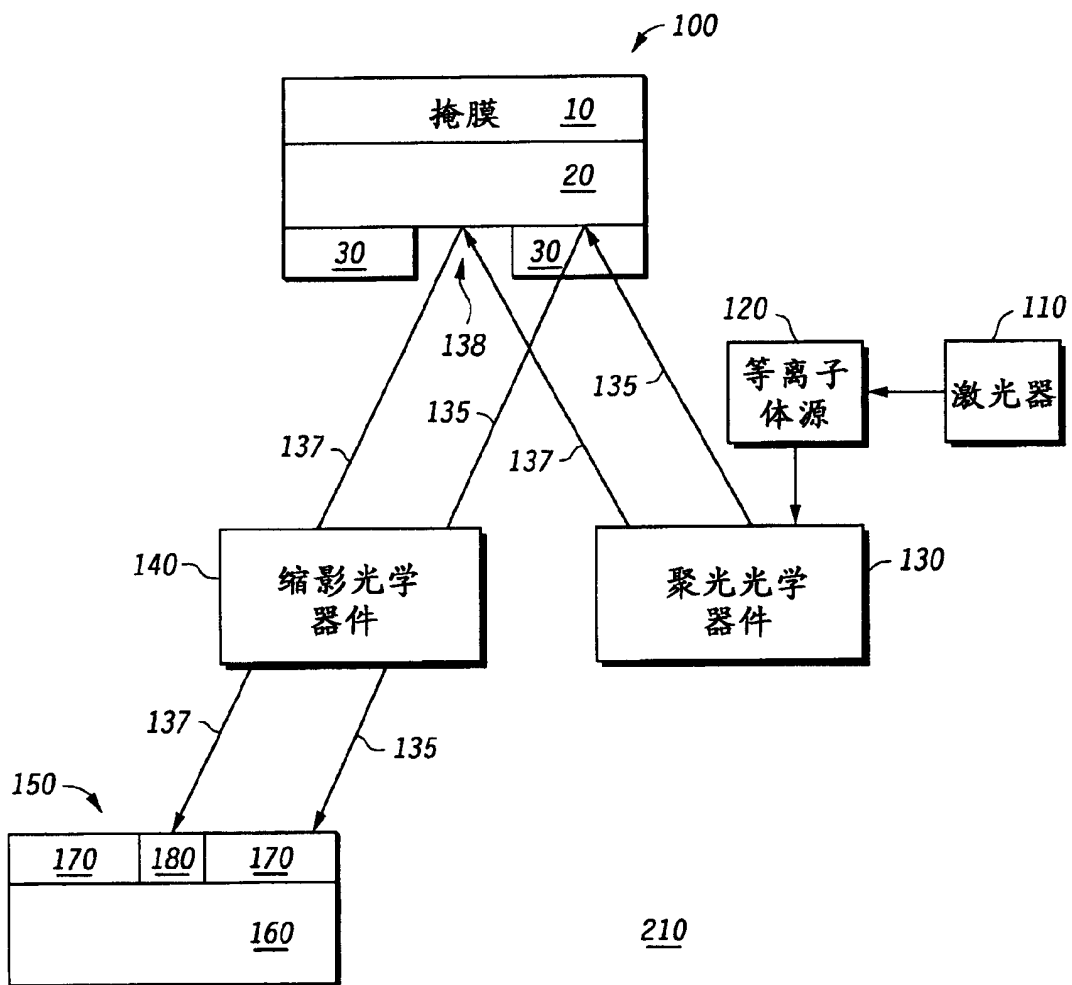


图8