



# [12] 发明专利申请公开说明书

[21] 申请号 03811317.1

[43] 公开日 2005 年 8 月 10 日

[11] 公开号 CN 1653709A

[22] 申请日 2003.4.8 [21] 申请号 03811317.1

[30] 优先权

[32] 2002. 4. 10 [33] DE [31] 10215798. 7

[32] 2002. 11. 11 [33] DE [31] 10252626. 5

[86] 国际申请 PCT/EP2003/003617 2003. 4. 8

[87] 国际公布 WO2003/092183 德 2003. 11. 6

[85] 进入国家阶段日期 2004. 11. 18

[71] 申请人 纳诺特罗恩技术有限责任公司

地址 德国柏林

[72] 发明人 曼弗雷德·科斯拉

兹比格纽·艾尼利 雷纳·霍尔兹

[74] 专利代理机构 北京市柳沈律师事务所

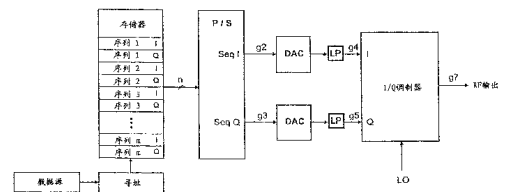
代理人 马莹 邵亚丽

权利要求书 5 页 说明书 20 页 附图 17 页

[54] 发明名称 发送 - 接收装置

[57] 摘要

本发明涉及一种发送和接收装置，其特征在于，可以在存储器中存放具有不同 BT 乘积和/或不同时间 - 频率特性的线性调频脉冲信号，以便选择性地调用该线性调频脉冲信号，并通过直接的向上转换上升到发送频带。在该过程中不出现镜像频带，从而可以取消花费很大的载波频率位置的带通滤波器。在接收器中还可以直接和自动解调到基带，该解调取决于异步工作的分散滤波器(例如作为 SAW 元件)用于载波频带的可行性。



1. 一种传输系统的收发器，具有用于产生线性调频脉冲信号的装置，其中设置一个存储器（RAM，ROM），在该存储器中存放多个不同的线性调频脉冲序列，这些线性调频脉冲序列分别单独或成对地对应于一个预定的线性调频脉冲信号，其中，在调用时从该存储器中读出期望的单个线性调频脉冲序列或一对线性调频脉冲序列，并借助产生装置产生预定的线性调频脉冲信号，所述产生装置优选单一或成对地包括由数字/模拟转换器和低通滤波器组成的组合。
2. 根据权利要求 1 所述的收发器，其特征在于，所述在存储器中存放的线性调频脉冲序列可以是扫描的且比特量化的基带、初始频率位置或 ZF 位置的线性调频脉冲信号，其中该比特量化可以在  $1..n$  的范围内自由选择。
3. 根据权利要求 2 所述的收发器，其特征在于，所述（任意的）线性调频脉冲信号可以在没有对应线性调频脉冲滤波器的情况下产生，其中，在所述产生装置的输出端输出两个信号 I 和 Q，这两个信号对应于基带的预定线性调频脉冲信号的实部和虚部。
4. 根据权利要求 2 所述的收发器，其中，在所述产生装置的输出端输出一个对应于发送频率位置的预定线性调频脉冲信号的信号。
5. 根据权利要求 2 所述的收发器，其中，在所述产生装置的输出端输出一个对应于中间频率位置的预定线性调频脉冲信号的信号。
6. 根据权利要求 2 所述的收发器，其特征在于，为了进行数据传输采用卷积脉冲，即由升频线性调频脉冲和降频线性调频脉冲组成的组合信号，其中该信号是纯实数信号，从而为了在基带中表示只需在存储器中存放一个单一的线性调频脉冲序列。
7. 根据权利要求 3 所述的收发器，其中，所述产生装置的输出信号 I 和 Q 借助 I/Q 调制器变换到发送频带。
8. 根据权利要求 5 所述的收发器，其中，所述产生装置的输出信号借助调制装置（例如混频器、调制器或简单的乘法器）从 ZF 位置变换到发送频带。
9. 根据权利要求 6 所述的收发器，其中，在所述产生装置的输出端的卷积脉冲-基带信号借助一个单一的调制器电路（例如混频器、调制器或简单的乘法器）表现为实数载波信号，并由此变换到发送频带。

10. 根据权利要求 1 至 5 中任一项权利要求所述的收发器, 其中, 具有不同 BT 乘积和/或具有不同时间-频率特性的线性调频脉冲信号存放在存储器中, 并可以从该存储器中调用。

11. 根据权利要求 10 所述的收发器, 其特征在于, 根据传输要求可以访问不同的存储的线性调频脉冲序列。

12. 根据权利要求 10 所述的收发器, 其中, 可以在传输进行期间切换到其它线性调频脉冲序列。

13. 根据权利要求 1 所述的收发器, 其特征在于, 所述需要的线性调频脉冲序列可以在投入运行或初始化时通过下载传输到该收发器的存储器中, 还可以在需要时通过重新编程更换。

14. 根据权利要求 2 所述的收发器, 其中, 所述扫描的线性调频脉冲信号在量化和存放于存储器中之前另外用可选的滤波函数(例如具有余弦滚降特性)进行加权。

15. 根据上述权利要求之一所述的收发器, 其中, 所述输入接收器侧的线性调频脉冲信号被合适的载波频带的分散滤波器压缩, 然后直接和异步的解调到基带。

16. 根据上述权利要求之一所述的收发器, 其中, 所述输入接收器的线性调频脉冲信号首先变换到中间频率位置, 接着用合适的分散滤波器压缩到 ZF 位置, 然后异步地解调到基带。

17. 根据上述权利要求之一所述的收发器, 其中, 所述接收装置通过简单更换所采用的分散滤波器, 在保留所有其它接收器组件的条件下可以调整(=编程)为与发送器端采用的线性调频脉冲信号协调一致。

18. 一种收发器, 尤其是根据上述权利要求之一所述的收发器, 用于产生、发送和接收卷积信号, 其中该卷积信号在接收器端借助互补的分散延迟电路压缩到载波频率位置, 并通过将两个延迟电路的输出信号相乘来直接和异步地解调到基带。

19. 根据上述权利要求之一所述的用于产生、发送和接收卷积信号的收发器, 其中, 该卷积信号在接收器侧首先变换到中间频率位置, 借助互补分散延迟电路压缩, 并通过将两个延迟电路的输出信号相乘来异步地解调到基带。

20. 根据权利要求 19 所述的收发器, 其中, 所述两个压缩信号的包络线随时间的重合用作判断 ZF 中间频率和互补分散滤波器的中间频率一致的基准,

以便在相位调节电路中调谐接收装置的本地振荡器。

21. 根据权利要求 19 所述的收发器, 其中, 所述互补分散延迟电路的输出信号首先分别输入一个后面连接着阈值比较器的包络线检测器中, 并且该阈值比较器的输出信号输入一个相位检测器中, 该相位检测器的输出信号根据大小和极性反映两个包络线的时移。

22. 根据权利要求 21 所述的收发器, 其中, 所述相位检测器的输出信号输入一个调节器, 该调节器一直更改压控振荡器 (VCO) 的调整电压, 直到两个包络线重合为止, 所述压控振荡器用于产生接收器端的本地振荡器 (LO)。

23. 根据上述权利要求之一所述的收发器, 其特征在于, 将所述接收信号同步到互补分散组运行时滤波器的中间频率。

24. 根据上述权利要求之一所述的收发器, 其特征在于, 所述相位调节电路也调整分散滤波器的由于发热、老化或其它影响产生的中间频率的变化。

25. 根据上述权利要求之一所述的用于突发式地借助卷积脉冲传输数据序列的收发器, 其中, 在待传输的数据序列前加上一个由卷积脉冲组成的前缀, 该前缀特别用于使频率调节起作用。

26. 根据权利要求 25 所述的收发器, 其中, 在达到频率调节就绪的状态时利用采样&保持电路扫描 VCO 调整电压, 并保持一个数据突发的持续时间那么长。

27. 根据上述权利要求之一所述的用于脉冲串式地传输升频线性调频脉冲/降频线性调频脉冲的收发器, 其中, 在待传输的数据序列前加上一个由卷积脉冲组成的前缀, 该前缀特别用于使频率调节起作用, 并在达到频率调节就绪的状态时利用采样&保持电路扫描 VCO 调整电压, 并将该调整电压保持一个数据突发的持续时间那么长。

28. 根据上述权利要求之一所述的用于在一个用于突发式地传输升频线性调频脉冲/降频线性调频脉冲的系统中进行自动频率调节的收发器, 其中, 在一个前缀的数据序列前加上一个相互更替的升频线性调频脉冲和降频线性调频脉冲序列, 根据图 3 的相位调节电路不调整到包络线重合, 而是调整到具有  $180^\circ$  的相移, 并在达到频率调节就绪的状态时利用采样&保持电路扫描 VCO 调整电压, 并将该调整电压保持一个数据突发的持续时间那么长。

29. 根据权利要求 28 所述的收发器, 其中, 所述相位检测器实施为可切换地接收卷积脉冲或升频线性调频脉冲/降频线性调频脉冲。

30. 根据上述权利要求之一所述的具有为接收升频/降频线性调频脉冲而进行频率调解的收发器，其中，在两个连接在分散滤波器后的支路中，通过补充哑符号产生不中断的符号序列，该不中断的符号序列等于一个卷积脉冲序列的被检测到的符号，从而连接在后的相位检测器可以检查包络线是否重合，根据图4的调节电路还可以用于对升频线性调频脉冲/降频线性调频脉冲系统进行频率调节。

31. 根据权利要求 30 所述的收发器，其中，在发送器端产生的符号序列在传输之间进行相应的扰频，其目的是相互连续的同极性符号的数量不超过设定值。

32. 根据上述权利要求之一所述的收发器，其中，输入接收器的线性调频脉冲信号首先变换到 ZF 位置，在互补分散延迟电路中被压缩，然后利用包络线检测器解调到基带，利用阈值比较器转换为可数字处理的信号，并将一个逻辑异或门用于导出符号时钟，该异或门将阈值检测器的输出信号逻辑连接，同时为了表示当前数据采用 JK 双稳态触发器，该触发器的输入端 J 和 K 与阈值检测器的输出端连接，并且该触发器的时钟输入由异或门的输出信号控制。

33. 根据上述权利要求之一所述的用于接收卷积脉冲的收发器，其中，输入接收器的线性调频脉冲信号首先变换到 ZF 位置，在互补分散延迟电路中被压缩，将该延迟电路的输出信号相乘，对所述乘法器的输出信号进行双向整流，然后输入一个输出端具有符号时钟的阈值比较器中。

34. 根据上述权利要求之一所述的用于接收卷积脉冲的收发器，其中，输入接收器的线性调频脉冲信号首先变换到 ZF 位置，在互补分散延迟电路中被压缩，然后利用包络线检测器解调到基带，利用阈值比较器转换为可数字处理的信号，将该阈值比较器的输出进行逻辑“与”连接，以导出符号时钟。

35. 根据上述权利要求之一所述的用于接收卷积脉冲的收发器，其中，输入接收器的线性调频脉冲信号首先变换到 ZF 位置，在互补分散延迟电路中被压缩，将该延迟电路的输出信号相乘，用后面连接的阈值比较器将乘法器的双极性输出信号转换为可数字处理的信号，然后将该阈值比较器的输出进行逻辑“与”连接，以导出符号时钟，同时为了表示当前数据采用 JK 双稳态触发器，该触发器的输入端 J 和 K 与阈值检测器的输出端连接，并且该触发器的时钟输入由或门的输出信号控制。

36. 一种具有对应于权利要求 32-35 的时钟导出的收发器，具有由一个开

关和一个时间控制器组成的选通装置，该选通装置这样工作，即到达输入端的符号时钟脉冲由时间控制器识别，并保持一个设定的阻塞时间间隔那么长，该阻塞时间间隔比用于断开所述开关的符号时钟周期短，由此抑制了在该符号间隔内出现的干扰脉冲，同时下个符号脉冲又可以通过并重新触发该过程。

5        37. 根据权利要求 36 所述的收发器，其中，一个逻辑与门与所述开关的功能一致，并且一个单稳态触发器确定所述阻塞时间间隔的长度。

38. 根据权利要求 36 所述的收发器，其中，所述阻塞时间间隔的长度是可变的，并可以调整为与传输情况一致，例如与传输干扰一致。

10       39. 根据权利要求 38 所述的收发器，其中，将一个短的阻塞时间间隔用于使接收系统起作用的阶段，而在就绪状态下转换为较长的阻塞时间间隔。

40. 根据权利要求 36 所述的收发器，其中，所述通过符号时钟脉冲触发的门闭合一个阻塞时间间隔那么长，接着断开一个断开时间间隔那么长（在该断开时间间隔内期待下个符号时钟脉冲），然后又闭合一个阻塞时间间隔那么长，并且该过程不断重复。

15       41. 一种收发器，尤其是根据上述权利要求之一所述的收发器，其中，输入收发器的线性调频脉冲信号首先变换到 ZF 位置，在互补分散延迟电路中被压缩，然后将该压缩信号在两个支路中分别输入包络线检测器、平均值检测器和峰值检测器，接着在后面连接的阈值比较器中将各包络线检测器的输出信号分别与一个阈值比较，该阈值可以可变地设定为检测信号的平均值和峰值之间的一个值。

20       42. 根据权利要求 42 所述的收发器，其中，在两个支路中可以数字地控制在信号平均值和信号峰值之间的阈值位置。

25       43. 根据权利要求 42 所述的收发器，其中，在两个支路中，对由信号平均值和信号峰值形成的阈值加上一个电压，由此使得在比较器输入端的所述阈值始终高于在包络线检测器输出端的噪声幅度。

## 发送-接收装置

5 本发明涉及一种发送-接收装置，即所谓的收发器，该收发器在传输系统中既适用于产生、发送又适用于接收和处理线性调频脉冲信号。

在按照本发明的收发器中，产生并输出线性调频脉冲信号或不同形态线性调频脉冲信号的组合，并接收和处理同样是不同的线性调频脉冲信号或线性调频脉冲信号的组合。

10 用于产生线性调频脉冲信号的方法在现有技术中已知。这样，例如在雷达技术中将分散延迟电路实施为表面波滤波器（SAW），使得该分散延迟电路在利用信号脉冲被激励之后产生相应的线性调频脉冲信号，也就是降频线性调频脉冲信号或升频线性调频脉冲信号。

通常，收发器也包括相应的接收装置，该装置接收降频或升频线性调频脉  
15 冲信号，并又在电路中进行再处理，其中在数字技术中，接收的升频线性调频脉冲可以是例如逻辑零，接收的降频线性调频脉冲可以是逻辑 1。为了接收线性调频脉冲信号又采用相应配置的 SAW 滤波器。

因此，迄今为止，当要在这种收发器中产生不同的线性调频脉冲信号时，也必须相应提供大量 SAW 元件，因为每个 SAW 滤波器只能产生一种特定的线  
20 性调频脉冲信号特性。为了变换线性调频脉冲特性，原则上需要切换到各所需的 SAW 滤波器，为此还需要宽带模拟开关。所追求的灵活性将以很高的电路费用获得。

根据现有技术，不能制造任意高频域的分散 SAW 滤波器。因此，一般必须产生 ZF 位置的线性调频脉冲信号，接着利用调制装置将该线性调频脉冲信  
25 号变换到发送频带。在发送前必须另外采取费事的措施来抑制镜像频率。目前可用的分散 SAW 滤波器还具有很高的插入阻尼（例如-24dB），利用合适的宽带放大器来补偿这种插入阻尼始终会伴随着增加整个系统的电流消耗。

产生线性调频脉冲信号的另一种变形是利用斜坡形信号来调谐电压控制的振荡器（VCO）。根据 VCO 的不同特性，斜坡形的上升电压可以在控制输入  
30 端产生升频线性调频脉冲，而斜坡形的下降电压可以产生降频线性调频脉冲。

该方法原理上非常简单，并且直接在发送频率位置产生线性调频脉冲信号。但问题是会输出具有相同特性的相互连续的线性调频脉冲信号，例如升频线性调频脉冲序列。在这种情况下，在从一个线性调频脉冲过渡到另一个线性调频脉冲时，控制信号会不连续，由此对输出信号叠加了一个开关函数，其结果是频谱被不期望地扩展了。也就是说，在发送前还必须对处于发送频率位置的线性调频脉冲信号进行费事的带通滤波。

一般不能任意快速地在 VCO 控制输入端复位斜坡形的电压信号，从而给出锯齿形控制信号，并具有产生线性调频脉冲的长斜坡和短的返回斜坡。该短的返回斜坡又产生另一个不期望的非常短的线性调频脉冲，其具有自身的频率-时间特性，该短线性调频脉冲在接收器那里被看作是干扰。但是，消隐该短斜坡又产生一个开关函数，其结果是扩展了发送信号的频谱。

另一种技术上公知且在此很好实施的方法是合成地产生中间频率位置或基带中的任意信号。其中，在存储器中存放采样和高阶量化的信号，根据需要对该信号进行数字/模拟转换，并变换到发送频带。该方法首先是由于其可能的灵活性而比较有利。也可以毫无问题地用于合成线性调频脉冲信号。但该方法的缺陷在于，在数字技术和存储空间上会出现比较高的花费，尤其是当在高量化必须保存较大数量的不同特性的线性调频脉冲信号时。如果要集成发送功能，则这种存储需要和必要的高阶 D/A 转换器还会增加收发器的发送部件中的功率需求，并且当然需要更大的芯片面积。

总而言之，目前公知的方法在产生不同特性的线性调频脉冲信号时具有较高的电路费用（大致通过在发送器中提供较大数量的不同分散 SAW 滤波器和对应的模拟开关）、具有发送器中较大的电流消耗（例如用于补偿在分散 SAW 滤波器中的插入阻尼），以及当必须实现诸如高阶 D/A 转换器的复杂数字电路时，需以费事的抑制镜像频率和在发送频带中修整频谱的措施，或增大对芯片面积的需求为代价。

本发明要解决的技术问题在于，提供一种收发器，即发送器和接收器，以产生、发送和接收不同特性的线性调频脉冲信号，该收发器就产生不同线性调频脉冲信号而言比目前公知的收发器构造更为简单，针对线性调频脉冲特性的选择提供了尽可能大的灵活性，不必绕道中间频率位置就能产生发送频带的线性调频脉冲信号或线性调频脉冲信号的组合，并且不采用对传输频带的频谱修正和滤波措施。

根据本发明,该技术问题是通过具有权利要求1的特征的收发器来解决的。优选扩展在从属权利要求中描述。

5 根据本发明的收发器用于产生、发送和接收线性调频脉冲。线性调频脉冲在特殊情况下是持续时间为  $T$ 、具有恒定振幅的经线性频率调制的脉冲,在该持续时间内一个下部频率和一个上部频率之间的频率始终线性增加(升频线性调频脉冲)或下降(降频线性调频脉冲)地变化。上频率和下频率之间的差表示线性调频脉冲的带宽。脉冲的总持续时间  $T$  与脉冲的带宽  $B$  相乘,表示扩展系数  $\psi$ 。

10 如果线性调频脉冲通过具有合适的频率-运行时特性的分散滤波器,则在该滤波器的输出端出现具有  $\sin(x)/x$  包络线形状的载波脉冲,即所谓的压缩脉冲。压缩脉冲的峰值功率相对于输入线性调频脉冲的峰值功率来说增加了  $B \cdot T$  倍。线性调频脉冲的压缩是可逆的。如果带宽为  $B$  并具有  $\sin(x)/x$  包络线形状的载波频率脉冲通过一个具有合适频率-组运行时间特性的分散滤波器,则出现长度为  $T$  的能量相同的线性调频脉冲。也就是说,为了将  $\sin(x)/x$  脉冲变换成线性调频脉冲,必须对该  $\sin(x)/x$  脉冲进行载波振荡,接着输入分散滤波器。由此已描述了一种用于产生线性调频脉冲的常用方法。

15 在一种特别简单的情况下,可以组织用线性调频脉冲进行的消息发送,使得符号字母表由两个元素“Upchirp”(升频线性调频脉冲)和“Downchirp”(降频线性调频脉冲)组成。以逻辑0来发送升频线性调频脉冲,以逻辑1来相应发送降频线性调频脉冲。

如果要放弃激活两个逻辑状态的发送的优点,则可以建立发送升频线性调频脉冲的开/关按键或发送降频线性调频脉冲的开/关按键。

20 线性调频脉冲信号或线性调频脉冲组合的一种特殊形式是卷积信号。通过同时产生和施加升频线性调频脉冲与降频线性调频脉冲来形成该卷积信号。通过在升频和降频线性调频脉冲之间选择合适的相位偏移,可以产生这样的卷积信号,该卷积信号在接收器端的解调之后具有正或负的偏向,从而也可以利用卷积脉冲激活两个逻辑状态(0和1)的发送。

30 本发明的目的在于,提供一种发送-接收装置,该装置在发送器端产生和发送线性调频脉冲信号,并在接收器端可以接收和解调线性调频脉冲信号。因此为了发送消息要选择线性调频脉冲信号,因为线性调频脉冲信号相对于其它调制信号来说具有一系列优点:

通过转换为一个线性调频脉冲，可以将具有高峰值功率的短脉冲转换为能量相同的、但更长的线性调频脉冲，其中发送功率相应降低，例如降低为功率有限的发送信道的允许峰值功率。通过发送信道将该脉冲发送到接收器，并在那里进行压缩。其中，又出现一个短脉冲，其相对于接收脉冲来说增加了功率。

5 其结果是通过功率有限的信道发送了具有更高峰值功率、也就是相对于干扰信号来说具有更大距离的信号。

在逆向观察时，通过线性调频地（即以剧烈减小的功率）发送自己的信号，可以从其它以全信号功率通过功率有限的信道进行传输的传输系统中表现出线性调频脉冲传输系统的优点，而相对于比较系统来说不会降低性能。因此，线性调频脉冲收发器可以用于那些需要减小发送设备的放射负担的环境中。

10 性调频脉冲收发器可以用于那些需要减小发送设备的放射负担的环境中。

线性调频脉冲信号是宽带信号，可以这样产生，即该信号的频谱完全占据带宽为  $B$  的可供利用的传输信道。为此，对于待发送的符号产生一个具有  $\sin(x)/x$  包络线形状的载波频率脉冲，并接着将该脉冲转换为一个线性调频脉冲。该载波频率脉冲具有平均带宽  $\Delta$ ，该带宽确定为带宽  $B$  的倒数。由此，可利用的信道带宽  $B$  确定了线性调频脉冲传输系统的可能时间分辨率。因此，在准备进行线性调频脉冲传输时，首先产生具有最小  $BT$  乘积 ( $B \cdot \delta = 1$ ) 的脉冲。将该脉冲在通过空气接口进行传输前转换为具有相同带宽  $B$ 、但更大持续时间  $T$  的线性调频脉冲。也就是说，通过空气接口以更大的  $BT$  乘积 ( $BT \gg 1$ ) 来传输这些脉冲。在接收器端进行相反的过程。到达的线性调频脉冲又转换为  $BT$  乘积为  $B \cdot \delta = 1$  的  $\sin(x)/x$  脉冲，并作进一步处理。

15 利用的信道带宽  $B$  确定了线性调频脉冲传输系统的可能时间分辨率。因此，在准备进行线性调频脉冲传输时，首先产生具有最小  $BT$  乘积 ( $B \cdot \delta = 1$ ) 的脉冲。将该脉冲在通过空气接口进行传输前转换为具有相同带宽  $B$ 、但更大持续时间  $T$  的线性调频脉冲。也就是说，通过空气接口以更大的  $BT$  乘积 ( $BT \gg 1$ ) 来传输这些脉冲。在接收器端进行相反的过程。到达的线性调频脉冲又转换为  $BT$  乘积为  $B \cdot \delta = 1$  的  $\sin(x)/x$  脉冲，并作进一步处理。

20 乘积为  $B \cdot \delta = 1$  的  $\sin(x)/x$  脉冲，并作进一步处理。

所述在通过空气接口进行传输之前增大  $BT$  乘积的实际原因是，使线性调频脉冲传输方法抗传输干扰的能力很强。对于  $BT$  乘积在发送器端的信号准备期间、传输期间和接收器端的信号处理期间都保持相同的其它信号传输方法，则不具有这些优点。

具有最大为边界数据率的任意符号率  $R$  的数据序列可以映射到线性调频脉冲上，并以全信道带宽传输。在符号率小于带宽  $B$  的情况下，可以将符号序列的频率扩展到信道带宽。与此相关的是扩展增益，它可以确定为带宽  $B$  和符号率  $R$  的商。

25 具有最大为边界数据率的任意符号率  $R$  的数据序列可以映射到线性调频脉冲上，并以全信道带宽传输。在符号率小于带宽  $B$  的情况下，可以将符号序列的频率扩展到信道带宽。与此相关的是扩展增益，它可以确定为带宽  $B$  和符号率  $R$  的商。

为了接收线性调频脉冲信号采用匹配的滤波器-接收器。很明显，因此这样来解释该扩展增益，在接收器中借助特殊匹配的匹配滤波器（即分散延迟电路）来压缩传输的线性调频脉冲信号，而在接收器的同一匹配滤波器中扩展未经线

30 为了接收线性调频脉冲信号采用匹配的滤波器-接收器。很明显，因此这样来解释该扩展增益，在接收器中借助特殊匹配的匹配滤波器（即分散延迟电路）来压缩传输的线性调频脉冲信号，而在接收器的同一匹配滤波器中扩展未经线

性调频的脉冲信号部分（例如叠加的干扰信号）。

如果符号持续时间  $1/R$  等于线性调频脉冲的持续时间  $T$ ，则可能的扩展增益达到最大值。如果符号率  $R$  等于线性调频脉冲带宽  $B$ ，则达到最小值。

5 如果对于线性调频脉冲的符号序列，符号持续时间  $1/R$  小于线性调频脉冲持续时间  $T$ ，则将每个符号在时间上扩展到其符号边界之外。对每个符号都产生一个长于该符号自身的线性调频脉冲。这样，在分散滤波器的输出端出现在时间上重叠并相互叠加的线性调频脉冲序列。

符号的时间扩展可以由线性调频脉冲持续时间  $T$  和符号持续时间  $1/R$  的商来确定。该扩展在符号率  $R$  和线性调频脉冲带宽  $B$  一致时达到最大值。

10 符号的时间扩展还与另一个传输优点相关，即在高数据率时特别有利。通过将符号时间扩展到更大的长度  $T$ ，每个符号的符号能量沿着时间轴分布在相应增大的区域上。

如果在信号传输时出现干扰，尤其是短时干扰，则可以将经过时间扩展的传输用于抑制干扰。假定由发送器发送经过时间扩展的符号（在该例中为线性调频脉冲），在传输路径上对该符号叠加宽带干扰脉冲（例如近似狄拉克脉冲（Quasidiracimpuls））。由线性调频脉冲和干扰脉冲组成的混合信号在接收器输入端经过一个分散滤波器（线性调频脉冲滤波器），该滤波器将线性调频脉冲压缩为  $\sin(x)/x$  形的脉冲。其中，对所有不相关的、即不是以线性调频脉冲形式出现的信号分量进行时间扩展。它们的干扰能量分布在一个更大的时间段上，也就是分布在多个相邻的符号上。单个符号被一个这种干扰脉冲破坏的概率减小。由此传输的误码率同时也减小。

总而言之，线性调频脉冲信号为通过宽带和具有干扰的消息信道进行的数据传输提供了一系列优点，这些优点使得线性调频脉冲信号适合用于本发明的收发器。

25 例如在软件-无线电系统中应用广泛的发送信号合成在技术上的一个公知变形是数字产生中间频率位置的信号。该方法也可以用于表示线性调频脉冲信号。

其中，在诸如 ROM 的存储器中存储经过扫描和量化的、ZF 位置的线性调频脉冲信号。为了产生线性调频脉冲，将存储的线性调频脉冲序列输入数字/模拟转换器，在该转换器的输出端可以获得模拟线性调频脉冲信号。由于需要较高的扫描速率，该方法只用于下面的频率位置（低 IF）。为了转换为常用的

发送频率位置，例如转换为 ISM 频带，还需要合适的升压混频器和对应的滤波措施来抑制镜像频率。在本发明要解决的技术问题中，还应当为简单起见舍弃发送频带中的频谱滤波、镜像频率抑制和频带限制。这样，就获得了尽可能简单的发送装置结构和对发送信号选择的最大灵活性。

5       因此，根据本发明，对基带的复数线性调频脉冲信号的存储提供了一种更好的途径。为此，对所设置的线性调频脉冲基带信号的实部和虚部进行扫描、量化，并作为独立的比特序列存放在存储器（例如 RAM 或 ROM）中。在收发器的基带部分，可以响应调用而读出所存储的基带序列，并转换为发送频率位置的线性调频脉冲信号。

10       图 1 示例性地示出一个发送装置。图 2 示出在该装置不同点上出现的信号。在存储器（见图 1）中将不同的线性调频脉冲基带信号存储为根据实部和虚部的比特序列（序列 1，序列 2，...）。通过例如与数字的数据源连接的“寻址”块，对有关的选出的线性调频脉冲序列对进行寻址。图 2a 例如示出应当传输的、一个数字数据源的 3 个信息符号（LOW 低;HIGH 高;LOW 低）。

15       对于每个符号都通过“寻址”块（图 1）由读取装置（例如一个并行/串行转换器）读取两个比特序列（Sequenz\_I 和 Sequenz\_Q）。在该并行/串行转换器的输出端给出两个比特序列 g2 和 g3（见图 2b、2c），这两个序列被输入数字/模拟转换器（DAC）的输入端。利用两个基带的低通滤波器（TP）对经过 D/A 转换的信号进行滤波。借助合适的调制装置（例如 I/Q 调制器）将低通滤波器  
20       输出端的信号 g4 和 g5（见图 2d、2e）直接变换到期望的发送频带。在 I/Q 调制器的输出端出现的线性调频脉冲信号 g6（见图 2f）不包含镜像频率，从而可以不经过其它滤波措施就以发送频率位置将该信号发送出去。

      该方法的一个特别优点在于，可以将任意特性的线性调频脉冲信号（例如具有不同 BT 乘积和不同特性的升频线性调频脉冲、降频线性调频脉冲或线性  
25       调频脉冲信号）存放在存储器中，在存储器空间足够时可以选择性地调用这些线性调频脉冲信号，从而可以根据传输要求访问这个或那个存储的线性调频脉冲信号。还可以想到，将所需的线性调频脉冲序列在投入运行或初始化过程中通过下载传送到存储器中，但还可以根据需要通过重新编程来更换。由此，收发器提供可编程的发送部分，它允许以最大的灵活性来选择发送信号并且在  
30       不更改硬件（见图 1）的情况下发送出去。

      对于线性调频脉冲信号的数字存储，尤其是为了评估存储需求，需要若干

参数。其中首先是扫描速率（线性调频脉冲采样率）。该扫描速率取决于线性调频脉冲信号的带宽，扫描速率的最小值由扫描法则确定。

在确定量化时存在更大的自由度。如果所选择的预存储序列的量化只具有很少的阶数，则利用图 1 的装置可以毫无困难的产生线性调频脉冲信号。

- 5        所提出的方法允许在  $1, 2, \dots, n$  比特的范围内自由选择比特量化。也就是说，在 1 比特量化的最简单情况下，数字符号“0”和“1”的序列就足以表示一个基带中的线性调频脉冲信号。在这种特殊情况中，再次通过使数字/模拟转换器变得多余而可简化所连接的电路。为了与基带信号合成的公知方法进行区分，根据本发明的收发器（根据图 1）可以在不采用附加数字/模拟转换器的情况下
- 10       就从两个存储的二进制序列中合成发送信号。

在所有其它情况下将设置相应阶的数字/模拟转换器。

- 在本发明的一个特别例子中，将卷积信号用于传输。为了产生卷积信号，按照特定方式这样来叠加升频线性调频脉冲信号和降频线性调频脉冲信号，使得产生的信号是纯实数。也就是在基带中必须只存储实部。由此，仅用一个信
- 15       道的 D/A 转换和利用实部载波信号的简单调制装置（例如混频器或调制器）就足以进行直接调制。由此使用于存储信号和将其调制到发送频带的费用减小了一半。

- 如图 1 所示，在两个 D/A 转换器（DAC）之后接着的是适当的低通滤波器（LP），这些滤波器的任务是将基带的频谱限制在期望的带宽上。在 1 比特量
- 20       化的情况下，该频谱限制只能通过该低通滤波进行，必要时必须采用更高阶的滤波器。

- 在较高量化时，扫描的和量化的基带信号可以在存放于存储器之前就已经用可选择的滤波器函数（例如具有余弦滚降特性）进行加权，从而在发送情况下被调用的线性调频脉冲序列就足以满足对基带信号的频谱纯度的要求。由此
- 25       减小了对后面连接的低通滤波器的要求。还可以想到，该基带预滤波已经完全满足了对线性调频脉冲信号的频谱要求，从而不需要其它滤波器级。如果为了进行这种附加基带滤波而特别选择更高阶的量化，则可以称作是将量化费用（存储需求、数字部件和 A/D 转换器的费用）转换成用于实现低通滤波级的费用。

在图 2g 中示出所描述的产生线性调频脉冲信号的实施例。

- 30       在根据图 2g 的实施例中，描述了具有不同特性的线性调频脉冲信号的产生，该线性调频脉冲信号在 2.44GHz 的 ISM 频带下，并具有  $1\mu\text{s}$  的符号持续时

间。

5 在一个分频器中，首先通过一个具有系数 10:1 的二阶分频器将载波频率 TX2441.75MHz 分为 244.175MHz。这样产生的频率与应当用于合成基带的线性调频脉冲的扫描速率相当。因此在 1 $\mu$ s 的符号持续时间内，必须对 244 个样本进行编码。由于普通存储器 (RAM/ROM) 的读取速度一般太小，以至于无法利用该速率进行读取，因此采用一个以一半扫描速率运行、但为此具有加倍数数据总线带宽的存储器。因此，还要对频率 TX244.175MHz 再划分 1/2 成为 122.0875MHz。利用该时钟来运行序列器 (SEQ) 和存储器。所需的存储器地址空间确定为线性调频脉冲扫描速率大小的 1/4。数据总线带宽可以确定为量化级数 (以比特为单位) 和系数 4 的乘积。在存储器中存放序列 IROM 和 QROM。

10 由于线性调频脉冲序列关于中间对称，因此只存储该序列的一半。在读取时，通过在序列器 (SEQ) 中向上计数地址值并接着向下计数地址值而形成完整的序列。

15 与存储器元件连接的多路复用器 (MUX) 将在存储器中相邻放置的数据字串行化。从存储器元件出发的数据总线被多路复用为其一半宽度的数据总线。其中，从存储器中读取的比特序列的数据率加倍。

20 为了产生升频线性调频脉冲、降频线性调频脉冲和卷积脉冲，或者升频线性调频脉冲-QPSK 模式 (Modus) 或降频线性调频脉冲-QPSK 模式下的符号，在连接的 MAP 块中将输入的 IROM 和 QROM 数据流 (见表) 进行逻辑关联，从而获得期望的符号。通过一个 4 比特的数据字 MD 来选择符号。由此，只用两个预存储的比特序列就可以合成所有不同线性调频脉冲运行类型的已建立的符号。

25 借助两个 D/A 转换器将 I 和 Q 的两个比特序列转换为模拟信号，并利用连接的低通滤波器 (例如跳耦滤波器) 来限制频带。接着利用 I/Q 调制器将低通滤波器的输出信号变换到发送频带。

30 本发明涉及的线性调频脉冲传输系统基本上允许在接收器端将输入的线性调频脉冲信号压缩并解调到基带。但由于适用于当前常用发送频带的分散滤波器还存在显著的技术难点，因此在本发明中所示的接收器变形的每一个都具有用于将接收信号变换到中间频率位置的输入级。如果在可预见的时间内也可以实现期望的较高载波频率位置的分散滤波器，则相应地可以去掉 ZF 级，而其余的根据本发明的接收器结构不会受到影响。

为了处理输入的线性调频脉冲信号，根据本发明的收发器在接收器端首先具有一个变换装置（混频器，降频转换器），用于将输入信号变换到中间频带。接着将中间频率信号输入两个互补的分散延迟电路的输入端，这两个分散延迟电路的频率组运行时特性必须调整为与发送器的线性调频脉冲信号特性协调一致。利用合适的检测器电路将在分散滤波器的输出端出现的压缩脉冲解调到基带，也就是在检测器电路中利用阈值比较器转换为数据脉冲，这些数据脉冲可以在接收器连接的数字分析电路中得到处理。

可以容易地对发送器端产生的线性调频脉冲信号的特性进行编程和更改，而接收装置则依赖于分散滤波器（例如 SAW 滤波器）的使用，也就是依赖不同硬件部分的配备。但由于除了分散滤波器之外整个接收器硬件是保持不变的，因此也可以轻松地、大约在调整时或在服务程序中将接收器调整为与新选择的发送线性调频脉冲信号协调一致。如果分散滤波器例如可以插入式地与接收装置连接并能方便地更换，则出于较好的理由也可以对接收器部件进行硬件编程。

因此，可以为了传输具有可选择线性调频脉冲特性的线性调频脉冲信号而方便地对根据本发明的收发器的发送装置和接收装置进行编程。

所述收发器的一种运行类型是借助卷积脉冲的数据传输。该运行类型的特殊优点在于为了存放线性调频脉冲序列只要很少的存储需求，并且发送部分的硬件结构较为简单。

通过叠加升频线性调频脉冲和同时产生的降频线性调频脉冲会产生卷积脉冲。通过在升频和降频线性调频脉冲之间选择合适的相移，可以产生卷积信号，使得在接收器端压缩之后、在互补的分散滤波器中出现的载波频率脉冲虽然一直都具有相同的包络线，但在卷积脉冲为“正”的情况下具有相同的载波相位，在卷积脉冲为“负”的情况下具有  $180^\circ$  的相移。

在接收器中可以特别方便地解调卷积脉冲。原理上存在这样的可能性，即从传输频带直接解调到基带。其中，升频线性调频脉冲和降频线性调频脉冲分量通过具有合适的频率/运行时特性的互补分散滤波器又被分开。在一个延迟线的输出端出现压缩的升频线性调频脉冲，而在互补的延迟线的输出端出现压缩的降频线性调频脉冲。通过将两个压缩信号进行简单的相乘可以连贯地解调到基带。脉冲形状与平方的  $\sin(x)/x$  脉冲一致，其中在发送正卷积脉冲的情况下具有正偏转，而在发送负卷积脉冲的情况下具有负偏转。

但是，所述直接将卷积信号解调到基带要以具有用于在发送频率位置（例

如 ISM 频带内约 2.4GHz) 运行的分散滤波器为前提。只要还不能制造或只能以很高的费用制造这种滤波器, 则只有在接收信号转变到 ZF 位置之后才能进行解调。

5 在接收器中对卷积脉冲进行成功解调的前提是在接收器中的压缩脉冲的包络线尽可能好地重合。

只有在所接收的、并向下混频到 ZF 位置的信号与两个互补的分散延迟线的中间频率尽可能好地一致时, 上述重合才能出现。

但在发送和接收 LO 的常见的石英晶体稳频时可能就已出现了很高的频移, 使得不能对卷积脉冲进行解调。由于延迟线的互补频率-组运行时特性, 两个压缩脉冲在时间轴上的包络线沿着相反的方向移动。

因此, 需要从接收的线性调频脉冲信号中进行载波再生。由于对卷积信号的解调不是发生在基带, 而是发生在 ZF 位置, 因此必须产生一个本地振荡器, 该振荡器的频率是再生的载波频率和已知的延迟线的中间频率 (也就是采用的中间频率) 之差。

15 由于在接收的线性调频脉冲信号中, 载波频率 (中间频率) 只是众多频率分量中的一个, 并且无论如何也不能与其它频率分量相区别, 因此只能用将该载波从一个纯双边带信号中提取出来的方法来获得载波再生。

由文献(K.D.Kammeyer: Nachrichtenebertragung 424-428 页, 2.Auflage 1996, Teubner Stuttgart) 可知基于对相位调制的接收信号进行频率加倍的原理。从形成的混合频率中可以窄带地滤波出  $n$  倍的载波频率并进行划分, 并借助相位调节电路产生期望的参考载波。这些方法的共同点在于, 必须根据相位调制的状态数  $n$  对接收信号平方 ( $I_d n$ ) 次, 以导出  $n$  倍的载波频率。

25 这些方法的缺点在于, 只能以非常大的技术代价来进行接收信号的多次相乘, 在一般的传输频带中 (约为 ISM 频带), 其中形成的频率很快就达到这样的高度, 使得在相位调节电路中的处理 (例如划分) 很难进行下去。此外, 反对使用这些方法还有一个重要的原因。对于线性调频脉冲信号来说, 不能对相位状态给出限定的数目, 因此为了获得可分析的载波频率, 接收信号的平方在理论上通常必须无限进行下去。

30 载波再生的另一个技术上常用的方法是采用 Costas 调节滑动器。利用 Costas 滑动器进行载波调节的原理是, 借助 I/Q 解调器将接收信号变换到基带, 对解调器的输出信号进行低通滤波, 然后彼此相乘, 从而通过这种方式获得参

考载波的相位的调节基准。利用该相乘的信号，可以直接控制产生参考频率的 VCO。

该方法不适用于在线性调频脉冲传输系统中进行载波调节，因为基带的解调信号不是恒定的，而是具有完全不同相位变化的线性调频脉冲信号，从而从  
5 相位比较中不能推导出参考载波的相位。

显而易见，目前公知的用于载波再生的方法都不适合用于传输卷积信号。需要找到一种方法，其可以用于线性调频脉冲传输方法，并且产生和稳定一个本地振荡器，使得可以接收并可靠地解调卷积脉冲。

该要求由根据权利要求 20 的结构得到满足。

10 该结构示例性地在图 3 中示出。

该结构是一接收装置，其首先利用变换装置（例如混频器）将到达的 RF 接收信号变换到合适的 ZF 位置，然后输入到具有互补频率-组运行时特性的分散延迟电路的输入端。利用检测器级将延迟线的输出信号解调到基带，然后利用  
15 阈值比较器转换为矩形脉冲。将这些矩形脉冲输入相位检测器，在相位检测器后连接着一个调节器。该调节器的输出信号影响压控振荡器（VCO），利用该振荡器产生系统的本地振荡器（LO）。

如果在接收器输入端具有卷积脉冲，则在互补延迟线的输出端形成压缩的线性调频脉冲，该线性调频脉冲的时移是 ZF 中间频率与延迟线的中间频率之间的偏移的一种度量，并且该时移可以用作调节参考载波（LO）的频率的基准。

20 相位检测器检查解调的压缩脉冲的一致性，该相位检测器的输出电压在大小和极性上随着设置的脉冲时移而变化。后面连接的调节器改变 VCO 的调整电压，直到压缩线性调频脉冲的包络线完全一致。锁定该调解电路，也给出了对卷积信号进行相乘方式解调的前提。

由此，频率同步不象在公知方法中常见的那样发生在接收信号和参考载波  
25 （LO）的载波频率之间，而是发生在分散滤波器的 ZF 信号和特性之间。该系统不是在一个接收的载波信号上同步，而是在系统自身的参考值上反向地同步接收信号，该参考值是互补的分散组运行时滤波器的中间频率。

在 ZF 位置，对进入的信号进行频移，直到其中间频率和分散滤波器的中间频率一致。也就是说，系统通过以简单方式来调整由于发热、老化或其它影  
30 响产生的滤波器中间频率的变化。

为了同步接收装置，在一个数据序列的前面加上由卷积脉冲组成的前缀，

该前缀特别用于使频率调节回路起振。所达到的同步在接着对数据脉冲进行传输时也可以保持，其中，是接收正或负卷积脉冲还是同极性的较长序列都无关紧要。如果利用所示的接收器结构接收到以脉冲串出现的卷积脉冲，则必须在每个数据突发之间重新加上用于同步的前缀。

- 5        在本发明的一个特别实施例中，在传输一个数据突发之前首先传输由卷积脉冲组成的前缀，在达到锁存的状态时，利用采样&保持电路对 VCO 调整电压进行扫描，并将该 VCP 调整电压保持该数据突发的持续时间那么长。

接收装置的结构（参见图 3）允许接收卷积脉冲和简单的线性调频脉冲信号（例如升频线性调频脉冲/降频线性调频脉冲）。对后一种情况，可以断开上述调节电路。这样，只采用具有用于产生本地振荡器的石英基准的简单 PLL 电

10 路就足够了。

在本发明的另一实施例中，在一个由升频线性调频脉冲（逻辑高）和降频线性调频脉冲（逻辑低）组成的数据序列前加上由卷积脉冲组成的前缀，该前缀用于频率同步，在锁存频率调节电路之后，对 VCO 调整电压进行扫描并保

15 持数据突发的持续时间那么长。在这种情况下，为接收简单的线性调频脉冲信号不需要另外的石英稳频的 PLL 电路来产生本地振荡器。

本发明的另一种实施方式是，为升频线性调频脉冲/降频线性调频脉冲-传输系统进行自动频率调解，如图 4 所示。其中，在一个前缀中传输一个升频线性调频脉冲和降频线性调频脉冲交替变换的序列。然后在相位检测器的输入端

20 出现以符号时钟为单位的矩形脉冲，这些脉冲在不同的输入端发生了时移。在就绪状态下，也就是在产生同步时，该时移恰好为半个符号周期，也就是  $180^\circ$ 。对于这种情况这样来调整相位检测器，使得其输出信号在大小和极性上反映瞬时相移，并在就绪状态下相应消失。这样，在图 4 中示出的频率调节电路也可以用于升频/降频线性调频脉冲系统的频率调节。首先这只是适用于设置在前

25 的前缀。必须将 VCO 输入信号在锁存状态的电压值下保持后面连着的数据序列的持续时间那么长。

对于选择性地用于传输升频/降频线性调频脉冲信号或卷积信号的传输系统，可以将相位检测器实施为可转换的，从而两个传输类型可以利用同一个频率调节电路进行工作。

30        对于升频/降频线性调频脉冲传输系统，仅当至少在锁存前例如在一个设置在数据突发前的前缀内交替接收到升频和降频线性调频脉冲符号，才能使用所

述频率调节。连接在后的数据信号一般通过升频线性调频脉冲（例如逻辑高）和降频线性调频脉冲信号（例如逻辑低）的不规则序列而表现出其特征。其中还有相同极性的较长脉冲序列。

对于已知的符号周期，还可以在两个时移超过一个周期的同极性符号之间的两个支路中插入错误符号作为哑符号。为此在图 4 中，在相位检测器前连接一个“恢复序列”块。然后，将由此在两个支路中产生的不间断的符号序列输入相位检测器，其余的调节电路按照公知方式工作。该方法的前提是，同类符号的时间间隔不能太大。为了保证这一点，可以在传输之前在发送器中相应地对符号序列进行扰频（scramble），其目的是相互连续的同极性符号的数量不超过设定值  $k$ 。

如果通过根据图 4 的接收器来使用升频/降频线性调频脉冲传输系统，则在后面接着传输一个任意长的数据序列期间也可以保持在前缀内产生的频率同步。

在接收器端，数字数据序列的传输不仅以频率同步为前提，还一般以时钟同步为前提。这就涉及到从接收信号中频率和相位正确地导出符号时钟。技术上常用的方法是利用频率调制信号的同步解调器导出时钟，或者从解调的基带信号中进行时钟再生，其中对低通滤波的基带信号求和，然后从该和信号中用一个带通滤波器滤波出时钟频率。其它用于时钟再生的方法又采用一个自身的 PLL 电路。

这些方法的共同之处在于，可以仅以相对较高的电路技术花费实现这些方法。对于集成的收发器电路，其功能应当在可能的电流消耗最小和对芯片大小的可能需求最小的条件下得到保证，因此这种复杂的结构不能用于时钟再生。要解决的技术问题在于，找到一种导出时钟的办法，其基于现有的用于接收线性调频脉冲信号的结构，在功能上直接从线性调频脉冲信号解调中给出，并以最小的附加费用实现系统时钟的可靠再生。

根据本发明，该技术问题是通过根据权利要求 32 的收发器解决的。

利用根据本发明的收发器，可以发送由升频线性调频脉冲/降频线性调频脉冲组成的数据序列或由卷积脉冲组成的数据序列，并在接收器端进行异步解调。

图 5 示出用于升频/降频传输并接着导出时钟的接收装置。

到达接收器输入端的线性调频脉冲信号首先变换到 ZF 位置，利用互补的分散延迟电路自动和异步地压缩，并且利用检测器电路解调到基带。

在后面连接的阈值比较器的输出端形成的矩形脉冲只需要再通过合适的逻辑电路(例如异或门)进行相互连接,以导出符号时钟。将符号时钟(CLOCK)输入 JK 双稳态触发器,输入端 J 和 K 相应地与比较器输出端连接。通过这种方式,利用每个时钟脉冲将该双稳态触发器的输出 Q (DATUM) 在当前逻辑状态(例如升频线性调频脉冲=低,降频线性调频脉冲=高)上保持一个周期那么长。

所述用于异步导出符号时钟的方法的特殊优点在于,接收装置直接跟随每个发送器端的符号速率变化,也就是符号时钟的变化,而无需在接收器中进行特殊的转换程序或重新初始化。由此首次使得传输系统的数据率的平滑变化成为可能。

在传输卷积脉冲的情况下,原理上也可以按照相同的方式导出作为频率调节就绪状态的前提的符号脉冲。

图 6 示出用于卷积脉冲传输的接收装置。

接收装置的输入电路还是由一个变换器和两个分散滤波器组成。为了解调卷积脉冲本身,直接将两个延迟线的输出信号相乘,其中形成双极性的基带信号。用于导出符号时钟的一种变形是,对该基带信号进行双向整流,然后用一个阈值比较器进行求值。该阈值比较器的输出信号同样导出符号时钟(CLOCK)。

图 7 中示出为卷积脉冲导出时钟的另一种变形。

该电路用于这种情况,即在接收卷积脉冲时,并且在频率调节就绪的状态下两个支路中的比较器输出信号同样地导出符号时钟,从而对于导出时钟可以限制为其中的一个支路。为了提高抗干扰性,优选通过一个逻辑与电路将两个比较器输出信号进行逻辑连接。在该与电路的输出端形成系统时钟(CLOCK)。

图 8 示出为卷积脉冲导出时钟的另一种变形。

图 8 首先示出用于解调卷积信号的输入电路(混频器、分散滤波器、乘法器)。在所示的接收装置中导出时钟的前提是频率调节的就绪状态。

为了解调卷积脉冲本身,直接将两个延迟线的输出信号相乘,其中形成一个双极性的基带信号。将该信号在两个阈值比较器上分别与一个正阈值和一个负阈值进行比较。为了导出系统时钟(CLOCK),通过一个逻辑或电路将比较器的输出信号进行逻辑连接。在 JK 双稳态触发器的输出端 Q 可以相应地取得当前数据。

根据本发明的收发器允许在两种运行类型中，在接收器端对比较器输出信号进行选通。该选通适用于符号速率固定或对接收器来说已知的情况。此外，导出时钟还需要一个电路部件作为前提。

5 在图 9 中示出选通的变形，该变形应用在收发器中。图 10 示例性示出对

图 9 以示意图的方式首先示出一个通过“时间控制器”块工作的开关。在前面连接的用于导出时钟的级中产生 CLOCK 信号 g8。利用信号 g9 断开和闭合开关。如图 10 所示，首先在静态位置闭合开关。首先到达的符号时钟脉冲由时间控制块识别出，并在短时间的延迟（通过信号 g9 控制）之后触发开关的断  
10 开，以及由此触发对其它位于一个小于符号周期的特定时间间隔内的脉冲的阻塞。在该阻塞时间间隔结束后又闭合开关。下个（期望的）符号时钟脉冲可以通过并重新触发阻塞。

该设置的优点在于，抑制在一个符号时间间隔内出现的干扰脉冲。该变形特别适用于系统的起振。如果大约在激活系统之后一个干扰脉冲不期望地首先  
15 触发了阻塞，则在短于一个时钟周期的时间后就已又断开了该开关。系统没有停留在阻塞状态，并且可以处理输入的符号时钟脉冲。

图 11 示出该设置的一个实施例。

在此，一个逻辑与电路和该开关的功能一致，并且一个单稳态触发器确定阻塞时间间隔的长度。

20 根据本发明的选通的特殊实施方式在于，采用可变长度的阻塞时间间隔。大约在使接收装置起作用的阶段中，阻塞时间间隔可以特别短，在就绪状态下可以转换为较长的阻塞时间间隔，后者在极限情况下可以只稍微短于符号持续时间本身。

另一个实施方式在于，符号时钟脉冲将该门闭合一个阻塞时间间隔那么  
25 长，接着断开一个断开时间间隔那么长（在该断开时间间隔内期待下个符号时钟脉冲），然后又闭合一个阻塞时间间隔那么长，这是一个不断重复的过程。该变形适用于在就绪状态下的运行。

如果由收发器的接收装置接收线性调频脉冲，变换到 ZF 位置并输入互补的分散滤波器，然后在两个滤波器之一的输出端不仅形成压缩脉冲，另外还在  
30 每个互补线性调频脉冲滤波器上形成扩展的线性调频脉冲。扩展的线性调频脉冲在两个支路的任一个中都作为系统自身的干扰信号，这些干扰信号在检测和

随后的解压缩时必须被考虑。在解调到基带之后，在每个支路中将检测的信号与一个阈值进行比较。所述效果是，比较器的阈值始终位于扩展脉冲和压缩脉冲的峰值之间的区域内。由此，已经限制了信号检测的动态性。另外，接收系统还应当可以对检测器输入端的功率变化做出反应。该功率变化同等地涉及扩展信号和压缩信号，并导致所检测信号的振幅发生振荡。如果用固定阈值工作，则当输入信号的振幅变化时很快就会撞上检测边界。

因此，需要找到一种用于确定阈值的装置，该装置一方面调谐线性调频脉冲信号接收的特性，但另一方面也能对输入信号的功率变化做出反应。

根据本发明，该技术问题是利用一种根据权利要求 41 的结构来解决的。

10 图 12 中示出根据本发明的接收装置。

到达的接收信号首先变换到 ZF 位置，并输入到两个互补分散滤波器的输入端。将在两个滤波器中任一个的输出端出现的压缩线性调频脉冲在两个支路中输入包络线检测器、平均值检测器和峰值检测器。从平均值检测器和峰值检测器的输出信号中，导出用于后面连接的比较器的阈值。该阈值可以变化地设定为检测信号的峰值和平均值之间的一个任意值。在本发明的一个特别实施方式中，可以在该间隔内数字地控制该阈值的位置。将包络线检测器的输出信号与这样在两个支路中产生的阈值进行比较。在两个比较器的输出端形成信号 COMP\_UP 和 COMP\_DOWN 用于数字地进一步处理。

对于没有接收信号的情况，阈值比较器必须提供最大可能的灵敏度，但不允许接收装置的基本噪声引起比较器关闭。因此，在本发明的一个特别实施方式中，这样来设置阈值的下限，即该阈值在静止状态下（在接收待命状态下）始终高于接收装置的基本噪声的检测信号。为此，由平均值和峰值形成的阈值在两个支路中都与电压  $U_{\min}$  相加，由此在比较器输入端的阈值始终高于在检测输出端的噪声幅度。

25 总而言之，具有根据本发明的由检测器和具有自适应阈值的比较器组成的组合的收发器这样来设置区别振幅的阈值，使得即使在检测器输入端信号的功率发生变化时也能可靠地检测互补的线性调频脉冲信号。

其电路方框图在图 14 中示出的 NANONET 收发器，在这里的优选变形中作为高度集成的电路示出，其设置为用于传输数字的数据序列，并在最小空间内包含一个完整的发送器（从数字输入端到 RF 功率放大器）、一个完整的模拟接收器（从天线输入端到用于解调和数字化的接收数据的输出端）、一个可编程

的模拟控制装置和一个可编程的数字控制装置。

模拟控制装置由电源管理、模拟/数字转换器、电流源、电池充电监控、警报发送器和其它部件。该功能块的所有重要功能都可以由应用软件初始化和控制。

- 5 可编程的数字控制装置通过串行外设接口 (SPI) 与外部微控制器通信, 并为 IC 的模拟部件提供不同的控制功能。此外, 该模块已经覆盖了直至 MAC 层的协议堆栈、纠错、实时时钟、唤醒管理、中断要求、自动产生确认信号和其它任务等的重要功能。该模块的所有功能都通过在外部微控制器上的应用软件来初始化和控制。

- 10 下面简要描述图 14 中的电路连接图:

发送器 (TX):

- 15 NANONET 收发器的一个重要应用情况是采集模拟的传感器数据, 将其转换为数字信号并将该数字数据通过空气接口传输到接收器。为了在多个信道中采集传感器信号, 使用模拟传感器接口 (1), 另外该模块提供电流源来为连接的传感器供电。通过应用软件启动连接的传感器的读取, 该传感器数据由模拟传感器接口进行 A/D 转换, 并传输到数字部件的控制寄存器 (x) 块。通过所示的导线 DiIO1、...DiO4 可以将传感器数据传递给应用程序。

- 20 该发送部件的核心部分是 I/Q 调制器 (2)。根据所选择的传输模式, 在脉冲序列 (3) 块中将待传输的数字符号映射为预先存储的比特序列, 后者代表基带下的发送信号的实部和虚部。利用低通滤波器 (3) 和 (4) 对这些比特序列进行频带限制, 并输入到 I/Q 调制器 (2) 的输入端。在频率同步块 (5) 中产生用于 I/Q 调制器的载波信号。该频率同步器选择性地产生用于发送器端的解调到发送频带的载波, 或用于接收器端的向上混频到 ZF 位置的载波。模拟开关 (6) 由信号 RX/TX 控制, 在发送和接收运行之间进行载波切换。

- 25 I/Q 调制器 (2) 的输出信号首先输入预放大器级 (7), 接着输入功率放大器 (8)。功率放大器的输出功率可以通过功率控制块 (9) 由数字部件控制。通过信号 RX/TX 可以将功率放大器断开接收周期那么长。

在发送器端的电路方框图中另外还示出内部振荡器 OSC (10), 其是为连接一个外部石英准备的, 以及电池管理装置 (11), 用于监控电池的充电状态。

- 30 接收器 (RX):

连接的天线的接收信号耦合到低噪声放大器 (LNA) (12) 中。可以用信

号 RX/TX 将 LNA 断开发送周期那么长。其放大由 AGC 块 (13) 控制。在 LNA 后连接向下混频器 (14), 后者将接收信号变换到中间频率位置。后面连接的放大器 (15) 象 LNA 那样嵌入到自动放大调节 (AGC) 中。该放大器 (15) 的输出信号从收发器中解耦合。

- 5 这样准备该电路, 使得可以从外部将一个 SAW 元件直接与 ZF 放大器 (15) 连接, 该 SAW 元件由两个具有互补组运行时特性的延迟电路组成。两个延迟电路的输出信号在多级调节的放大器 (16) 和 (17) 的输入端耦合到 IC 中。

为了将该输出信号解调到基带, 在电路中输入放大器 (16) 和 (17) 后分别连接了检测器级 (18)、(19) 以及后面连接的低通滤波器 (20)、(21)。

- 10 在两个低通滤波器后分别连接一个阈值比较器 (22)、(23)。两个比较器的阈值是自适应的, 并且在阈值块 (24) 中由 TP 输出信号本身确定。

在数字部件中, 首先在比特解码器中对比较器输出信号作进一步处理。

- 为了解调卷积脉冲, 在接收部件中设置了乘法器 (25), 后者将分散滤波器的输出信号相乘。在乘法器后连接一个放大器级 26 和两个阈值检测器 (27) 和 (28), 用来检测双极性的卷积信号。两个比较器的阈值在阈值块 (24) 中自适应地确定。

两个比较器的输出信号将在数字部件中作进一步处理。

微控制器接口 (29) 用于传输发送和接收数据以及在外部微控制器和收发器芯片之间传输控制信号。此外还同步这两个组件之间的数据通信。

- 20 FIFO (30) 缓存接收的或待发送的数据, 并实现收发器芯片和外部微控制器中的时间去耦过程。

MAC 状态机 (31) 根据采用的不同访问方法 (CSMA/CA、TDMA) 控制模拟和数字块, 控制发送和接收过程的运行, 并分析所接收的协议信息 (分组类型、自动目标地址比较、确定分组长度等)。

- 25 在数字-比特处理单元 (32) 中对待发送或接收的数据进行处理 (帧同步、校验和生成与控制、前向纠错、加扰/解扰、可选的加密/解密)。

由模拟部件接收的符号由比特检测器 (33) 检测, 并进行比特同步。

电源管理 (34) 断开外部和内部的供电 (省电模式), 并由内部事件控制 (唤醒定时、电池管理) 地重新接通。

- 30 微控制器管理 (35) 抑制供电和所有至外部微控制器的连接器件。在此, 在由电源管理接通供电之后控制微控制器的启动。

实时时钟 (36) 包含一个实时时钟, 其用于控制访问方法 (TDMA) 和省电模式。此外还用于为应用采集时间。唤醒定时器存储电源管理脱离省电模式的时刻。

收发器的模拟块由控制寄存器 (37) 控制或调用。DiIO (数字输入/输出) 表示数字传感器-执行器接口。

为了接收线性调频脉冲信号, 目前一般采用相应的外部 SAW (表面声波) 元件。本发明还允许在不采用相应的外部 SAW 元件的情况下接收线性调频脉冲信号并检测该信号。

为此在图 15 中示出, 在接收时将线性调频脉冲信号通过一个差分比较器, 并在移位寄存器中处理接收信号, 该移位寄存器与一个对应异或连接的参考移位寄存器连接。

在输出端, 可以通过这种方式清楚地检测升频线性调频脉冲信号和降频线性调频脉冲信号。

通过采用根据本发明的输出相关器, 可以放弃使用外部 SAW 元件(图 16), 这使得接收器非常便宜和简单。

只要在附图中使用附图标记 DDDL, 都表示“数字差分分散线”。

本发明不仅限于所公开的收发器, 还可以不依赖于收发器的发送部分来实现如图 15 和 16 中公开的线性调频脉冲信号接收器。

上述收发器可以在 ISM 频带下工作在约为 2.4GHz。其中, 对于每个传输的符号, 都用 80MHz 的带宽 (在滚降因子为 0.25 时实现 64MHz 的有效带宽) 发送线性调频脉冲。由此, 该收发器系统是真正的宽带系统, 具有所要求的全部特性, 例如不依赖于干扰。

在接收器中又“收集”分布在 80MHz 的宽带频率区间上的能量, 从而形成很短且很高的脉冲 ( $\sin x/x$  函数)。为此, 可以在接收器中采用外部 SAW 滤波器 (表面声波), 或者采用如图 15 和 16 所述的解决方法, 从而只对那些属于线性调频脉冲的能量分量“堆叠”, 而其它所有分量 (例如干扰信号) 则通过滤波器。由此, 实际信号从背景中清楚地显现出来。通过增大或减小线性调频脉冲的长度, 可以在大范围内自由选择“系统增益”。在上述方法中, 1 $\mu$ sec 的线性调频脉冲持续时间和 64MHz (18db) 的有效带宽就足够了。

利用上述方法和对应的收发器, 甚至在 2.4GHz 的相对较高频率时就可以在户外达到 700m 的作用范围, 在大楼中可以达到超过 50m 的作用范围 (发送

功率分别为 10mW，上界在 ISM 带内)。可供利用的信道资源几乎可以 100%地被利用。

同时该系统只需要非常小的电流，在起始运行时大约 5mA，在 10mW 的发送功率时为 33mA。其原因是还要进行模拟信号处理，该处理在没有开销大的数字信号处理器的情况下也能进行回波抑制。

更少的是在电网静止时间内（睡眠模式）的很小的电流消耗，因为一般只传输零星的数据。在此，具有小于 1 $\mu$ A 的电流的该系统已经到达了物理极限。由此电池寿命可以达到几年（电池可以置入收发器内）。

所述收发器芯片可以用硅-锗技术实现，也可以用 CMOS 技术实现。

所述收发器的特别应用例在工厂自动化中，例如用于监控机器。此外，一个好的应用领域是利用无线密钥（例如芯片卡、激活的 RFID）进行智能访问控制，以无线地识别人、动物或货物。与被动系统相比，主动的 RFID 后勤标签具有更大的作用范围，而且还能重新编程。此外，警报系统的启用也非常合适，尤其是用于火灾或移动的警报系统，在此，可以在收发器和对应的线性调频脉冲传感器之间进行双向通信。此外，还可以用于计算机联网，例如在个人计算机和 PDA 之间或个人计算机和外设（鼠标、键盘）之间联网。

如图 15 所示，DDDL 由输入-移位寄存器组成，后者获得差分比较器的输出信号。输入-移位寄存器的每个单元都与一个异或元件逻辑连接，后者还与一个存储器的输出端连接，该存储器包含一个升频线性调频脉冲信号的存储参考值和/或降频线性调频脉冲信号的存储序列。将多个异或元件的各结果相加，并提供给相关器输出端。求和的结果在比较器元件中作“上”（UP）或“下”（DOWN）处理，然后在该比较器的输出端检测对应的线性调频脉冲信号并提供结果。该比较器除了输出相关器输出信号之外还获得一个阈值信号，并且在可以相应检测到相关器输出信号和阈值信号之间的比较结果时，还在输出端给出线性调频脉冲检测的信号。

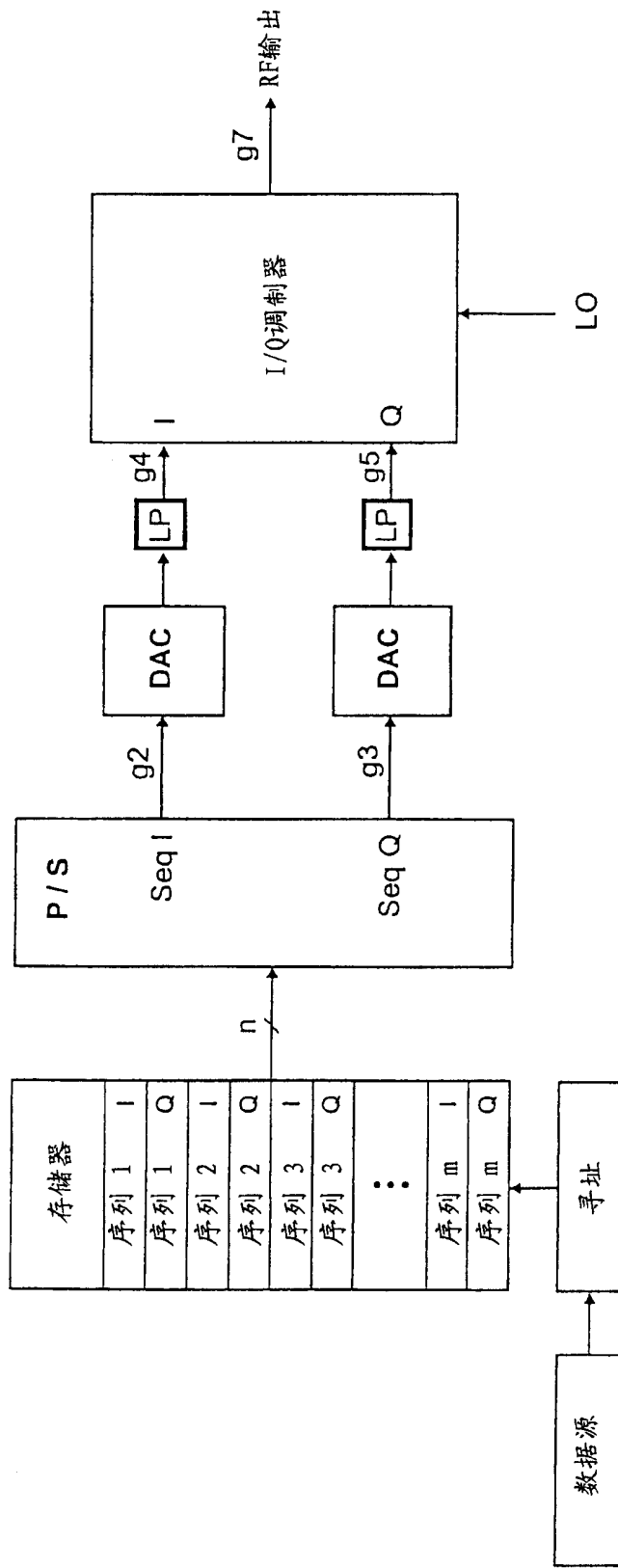
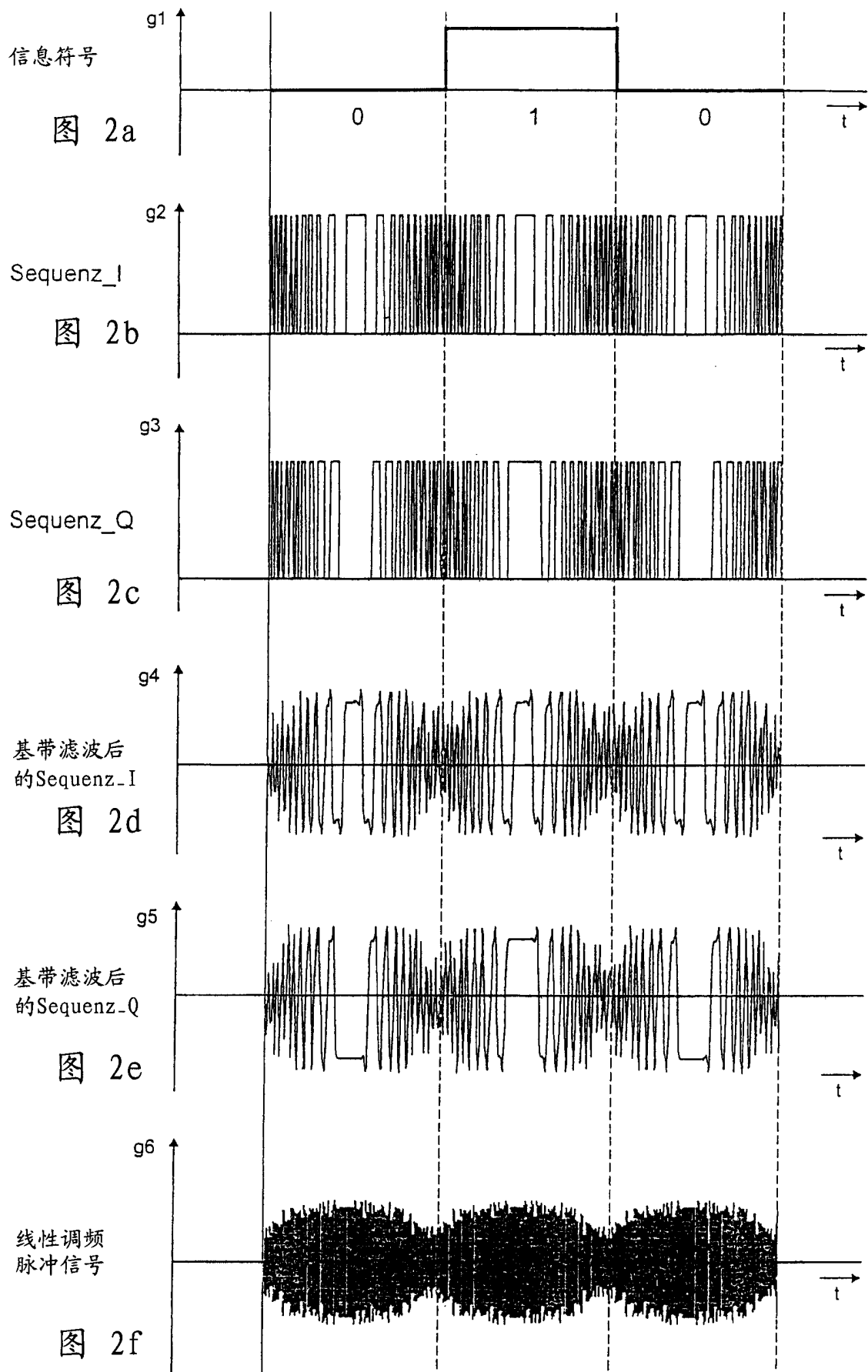
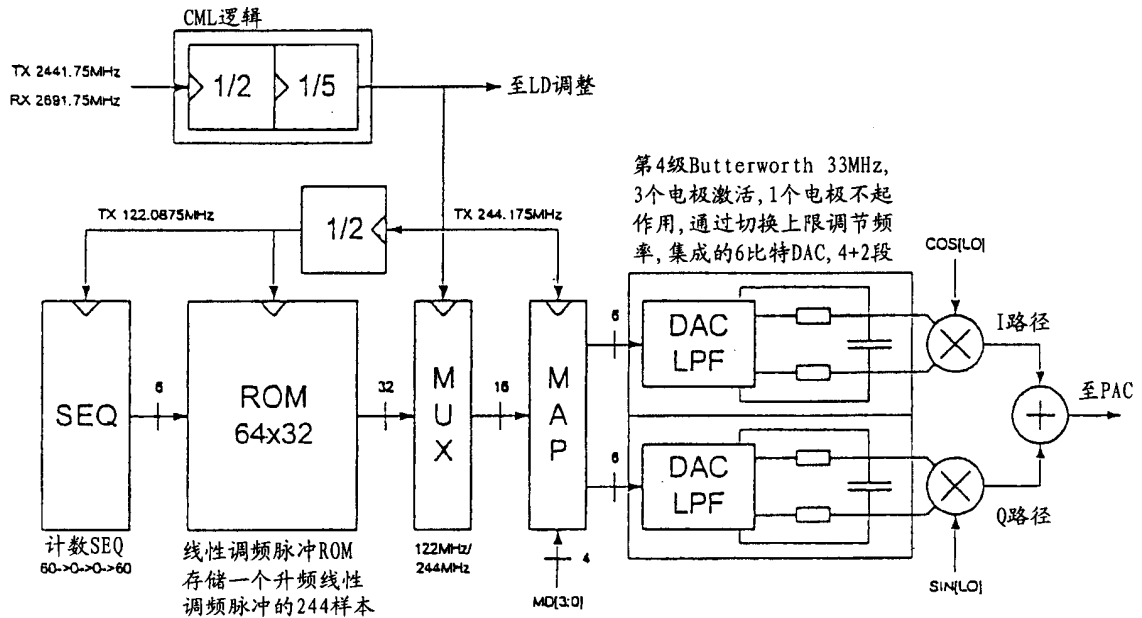


图 1



产生线性调频脉冲



IQ ROM至IQ DAC的映射定义

MD[3]	MD[2]	MD[1]	MD[0]	IDAC	QDAC	描述
基本模式						
0	0	0	0	IROM	QROM	升频线性调频脉冲
0	1	0	0	IROM	-QROM	降频线性调频脉冲
1	0	x	x	IROM	0	升频线性调频脉冲+降频线性调频脉冲
1	1	x	x	0	QROM	升频线性调频脉冲+降频线性调频脉冲
QPSK上行模式						
0	0	0	0	IROM	QROM	0
0	0	0	1	QROM	-IROM	$\pi/2$
0	0	1	0	-IROM	-QROM	$\pi$
0	0	1	1	-QROM	IROM	$3\pi/2$
QPSK下行模式						
0	1	0	0	IROM	-QROM	0
0	1	0	1	QROM	IROM	$\pi/2$
0	1	1	0	-IROM	QROM	$\pi$
0	1	1	1	-QROM	-IROM	$3\pi/2$

图 2g

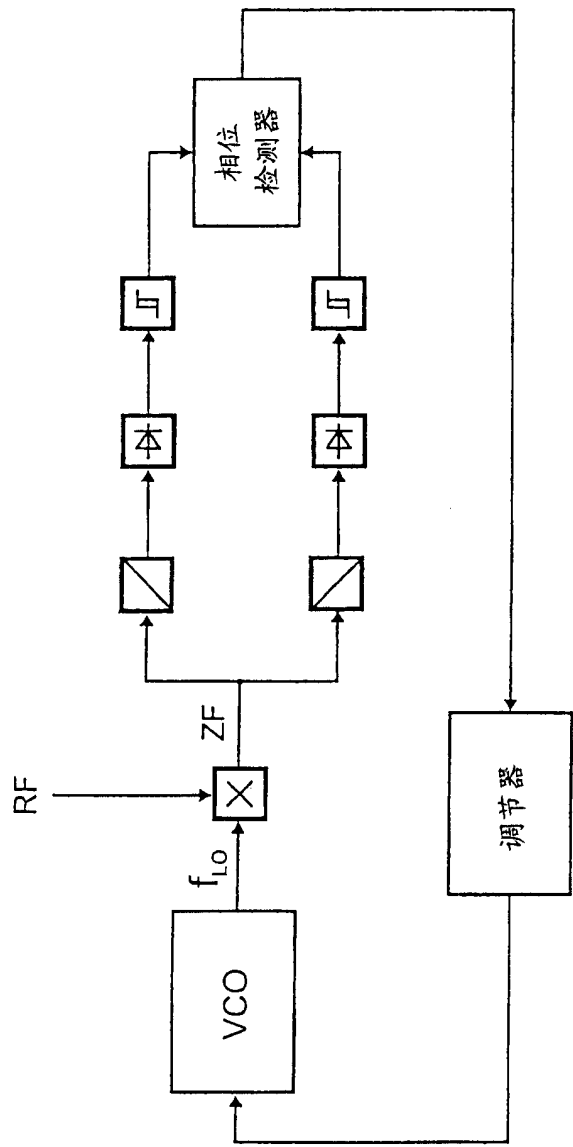


图 3



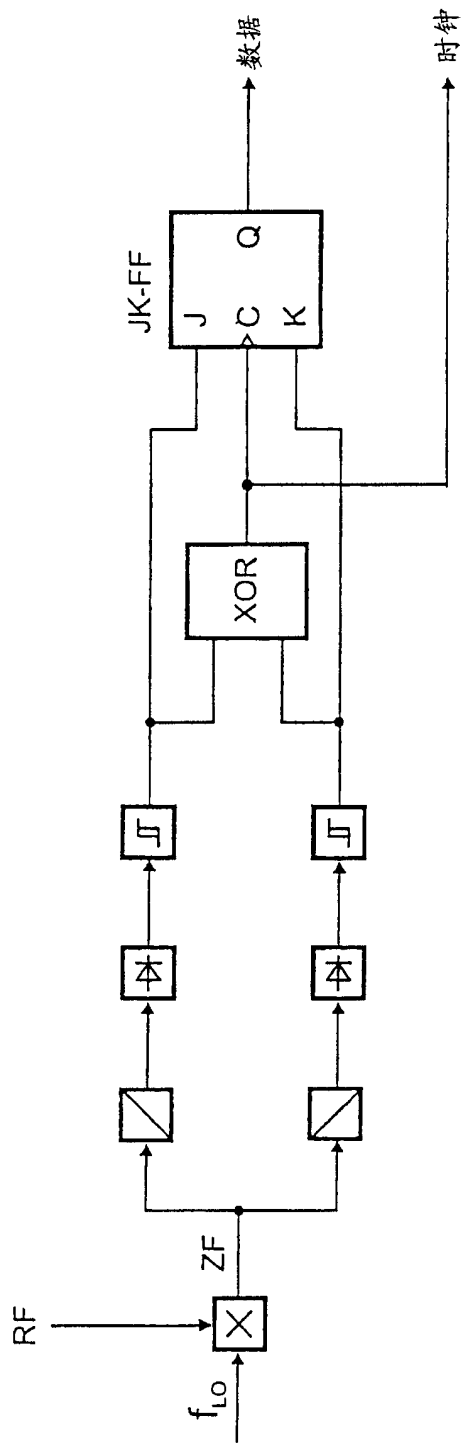


图 5

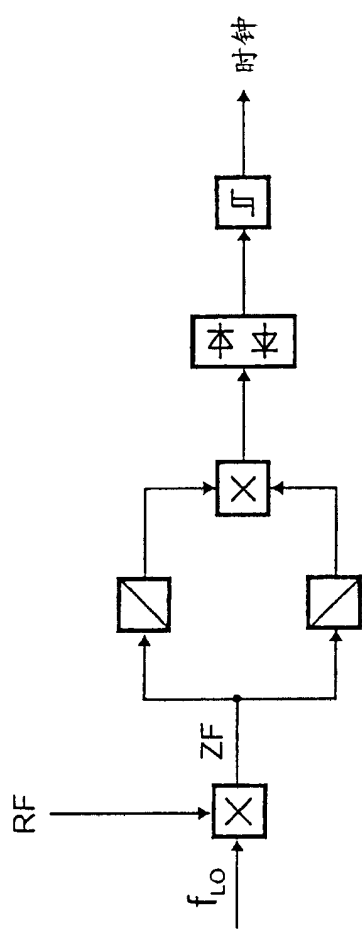


图 6

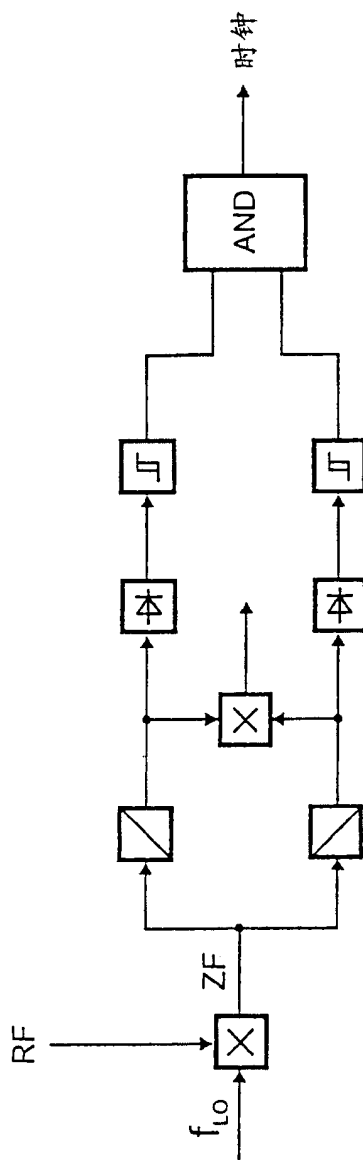


图 7

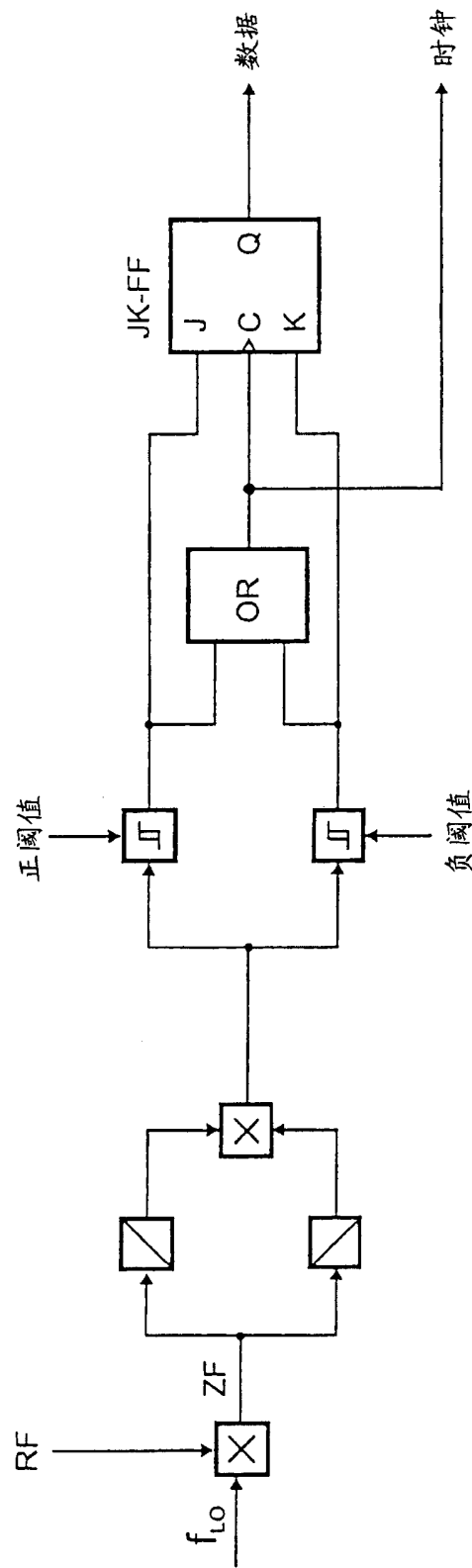


图 8

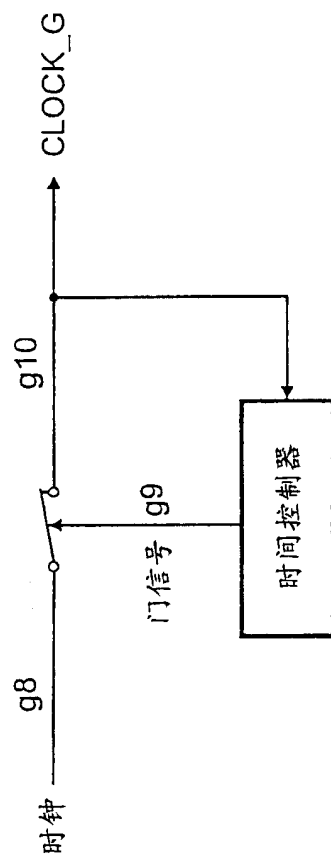


图 9

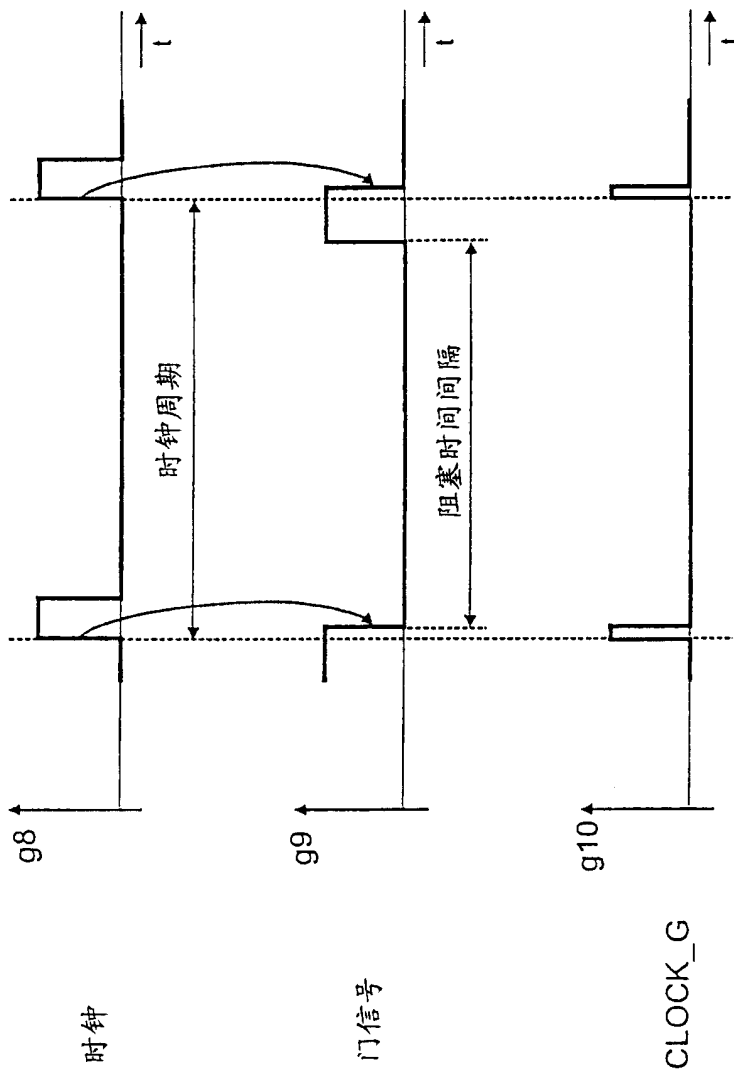


图 10

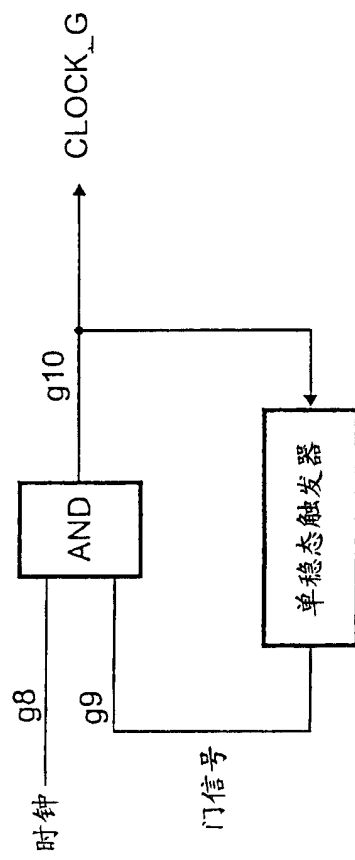


图 11

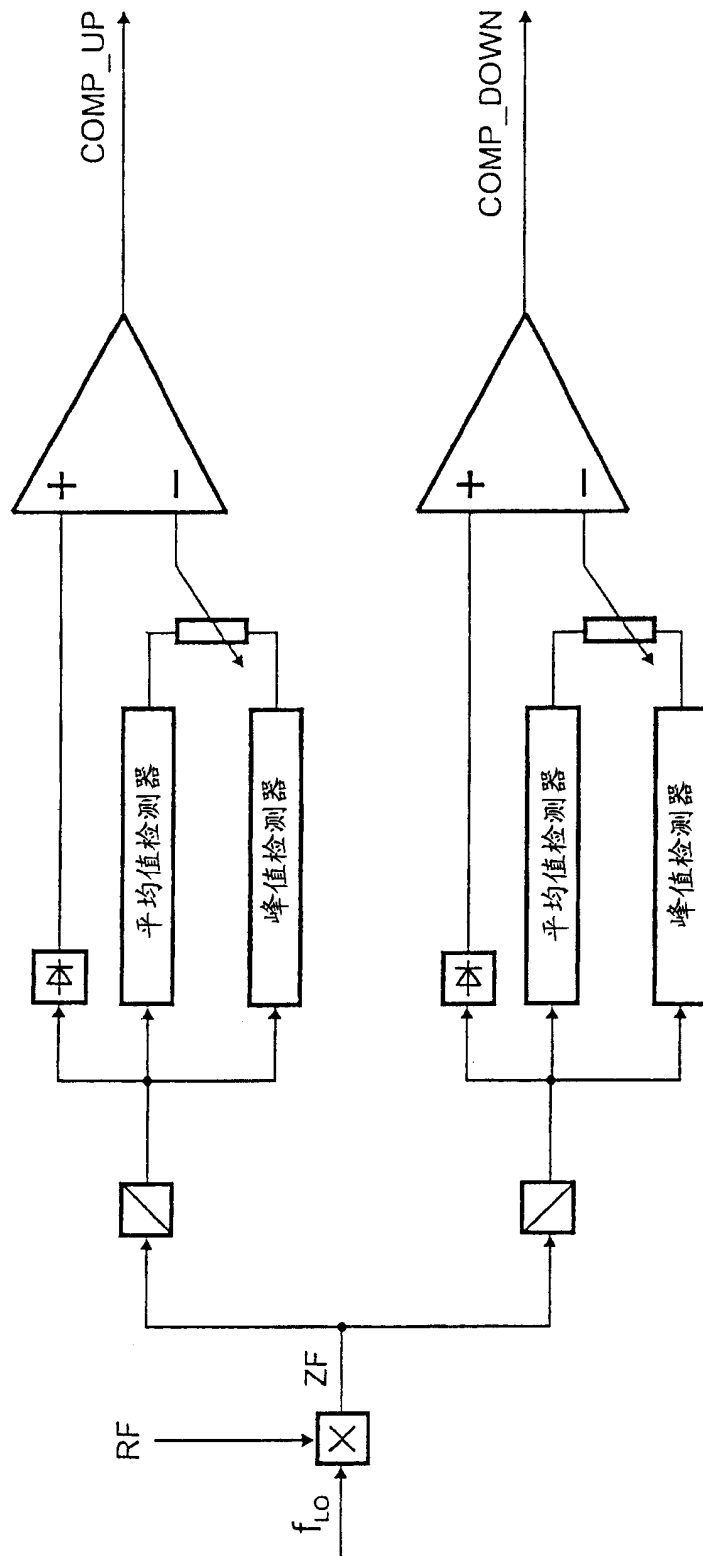


图 12

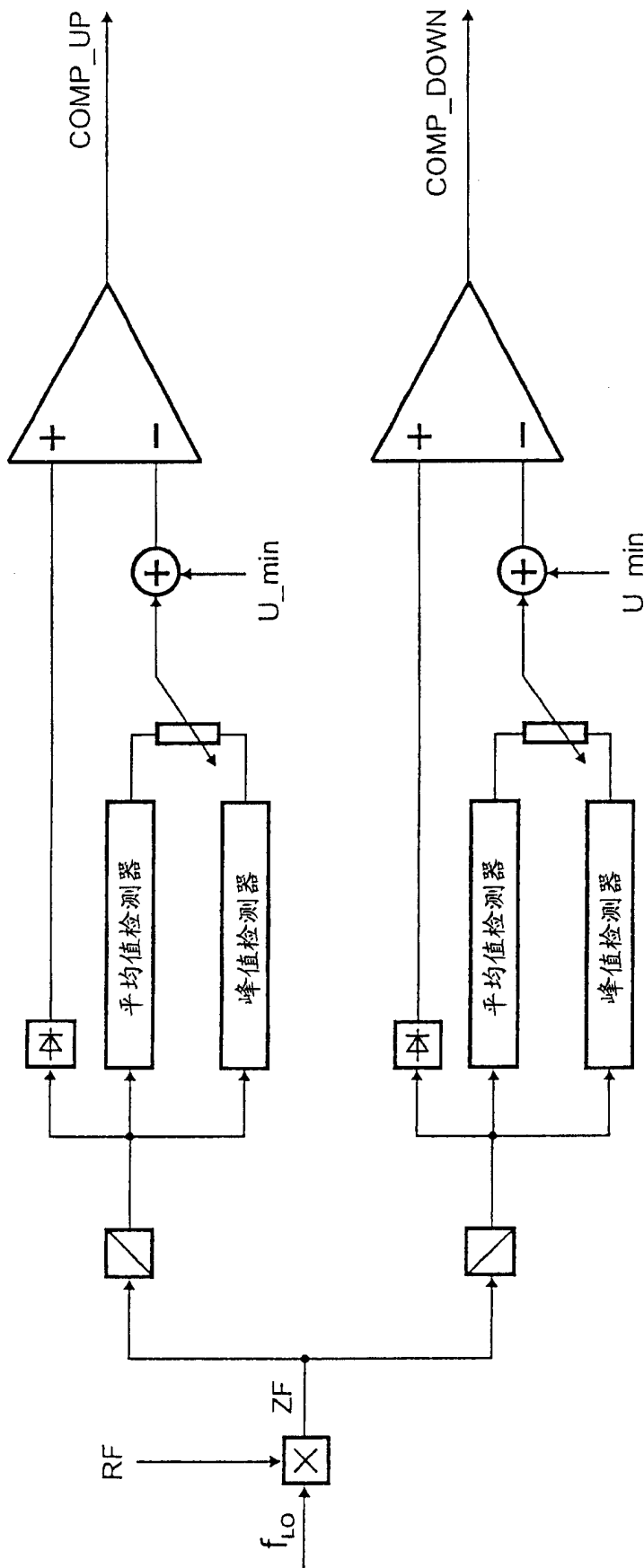


图 13

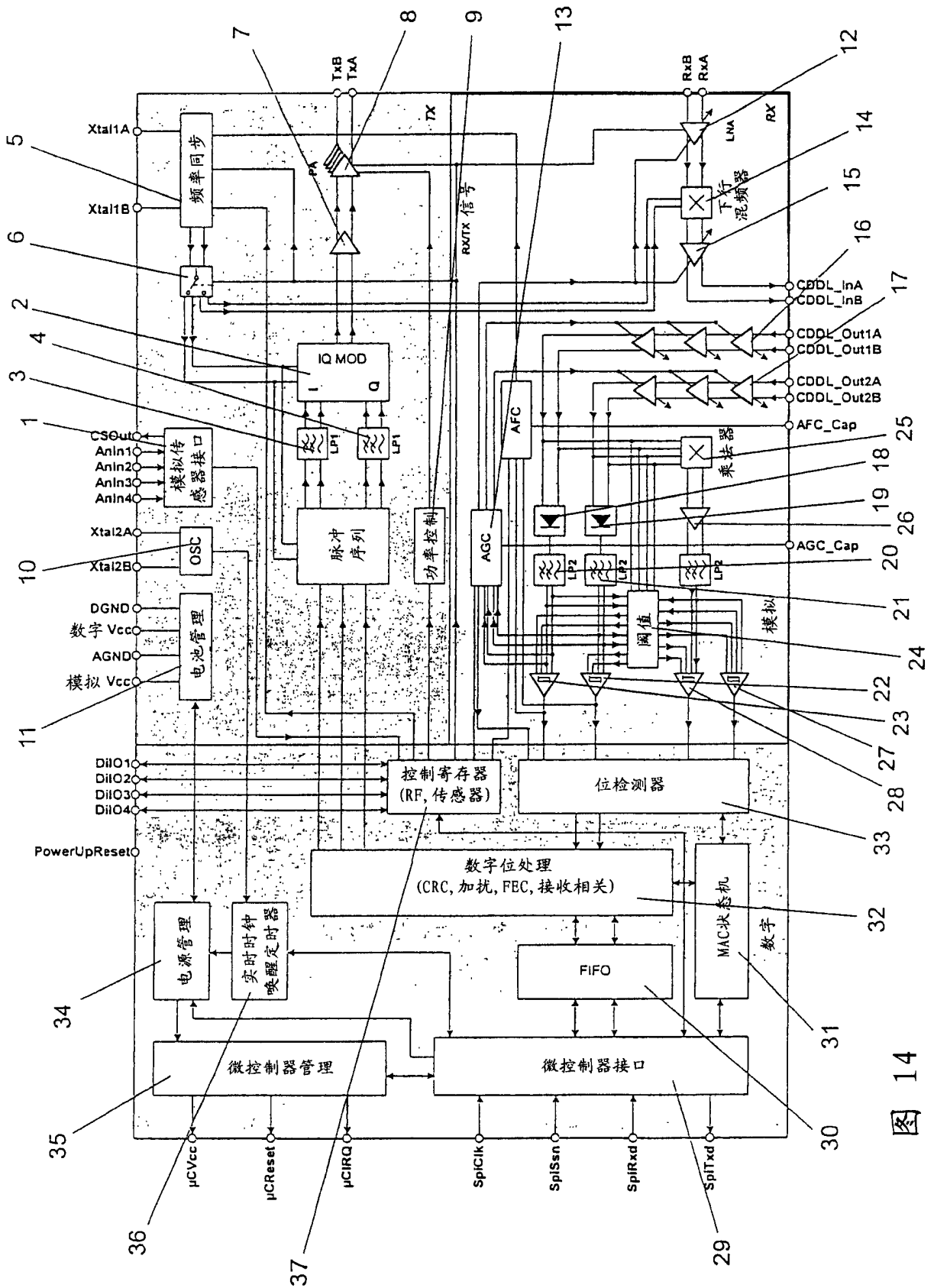


图 14

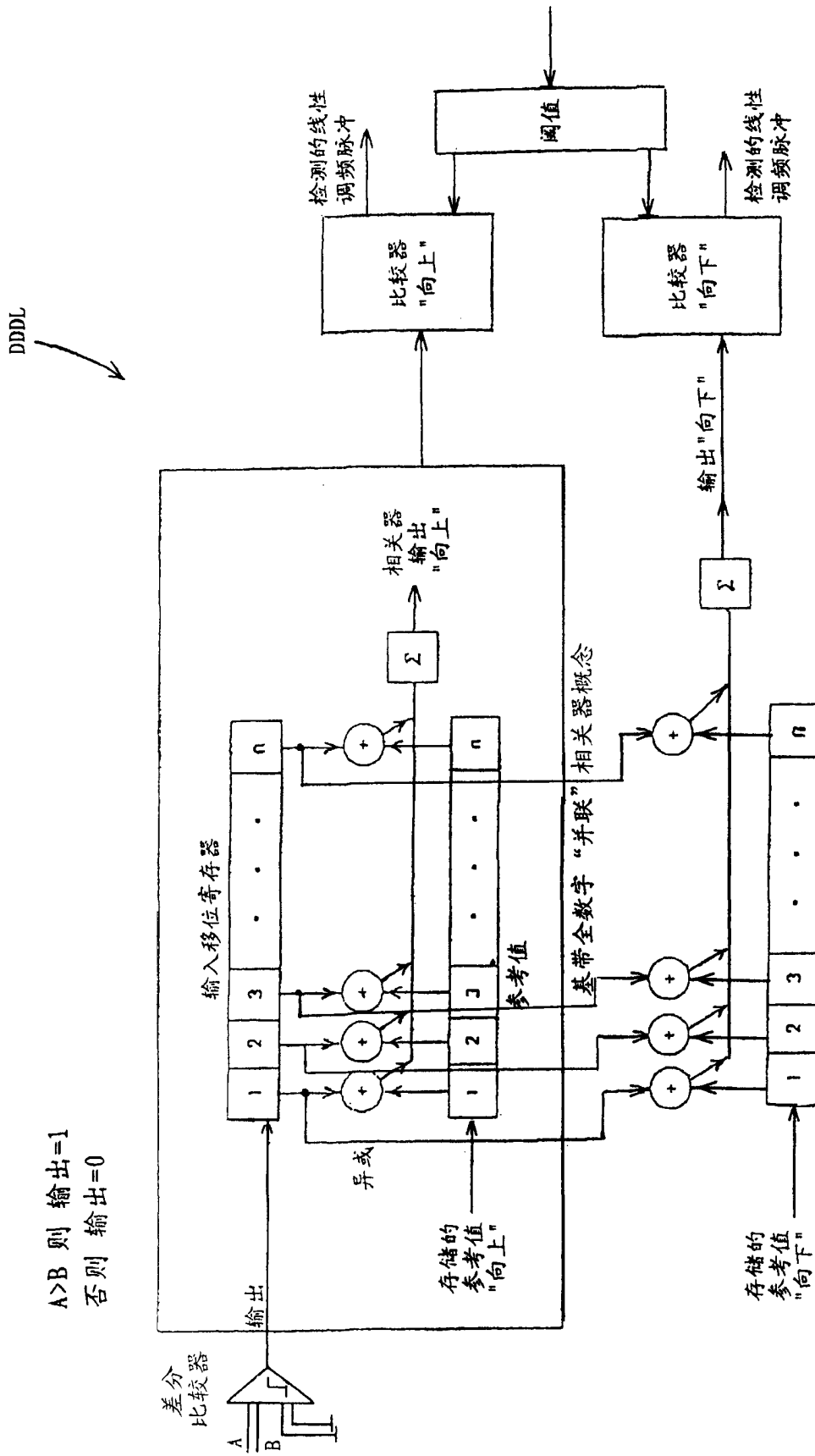


图 15

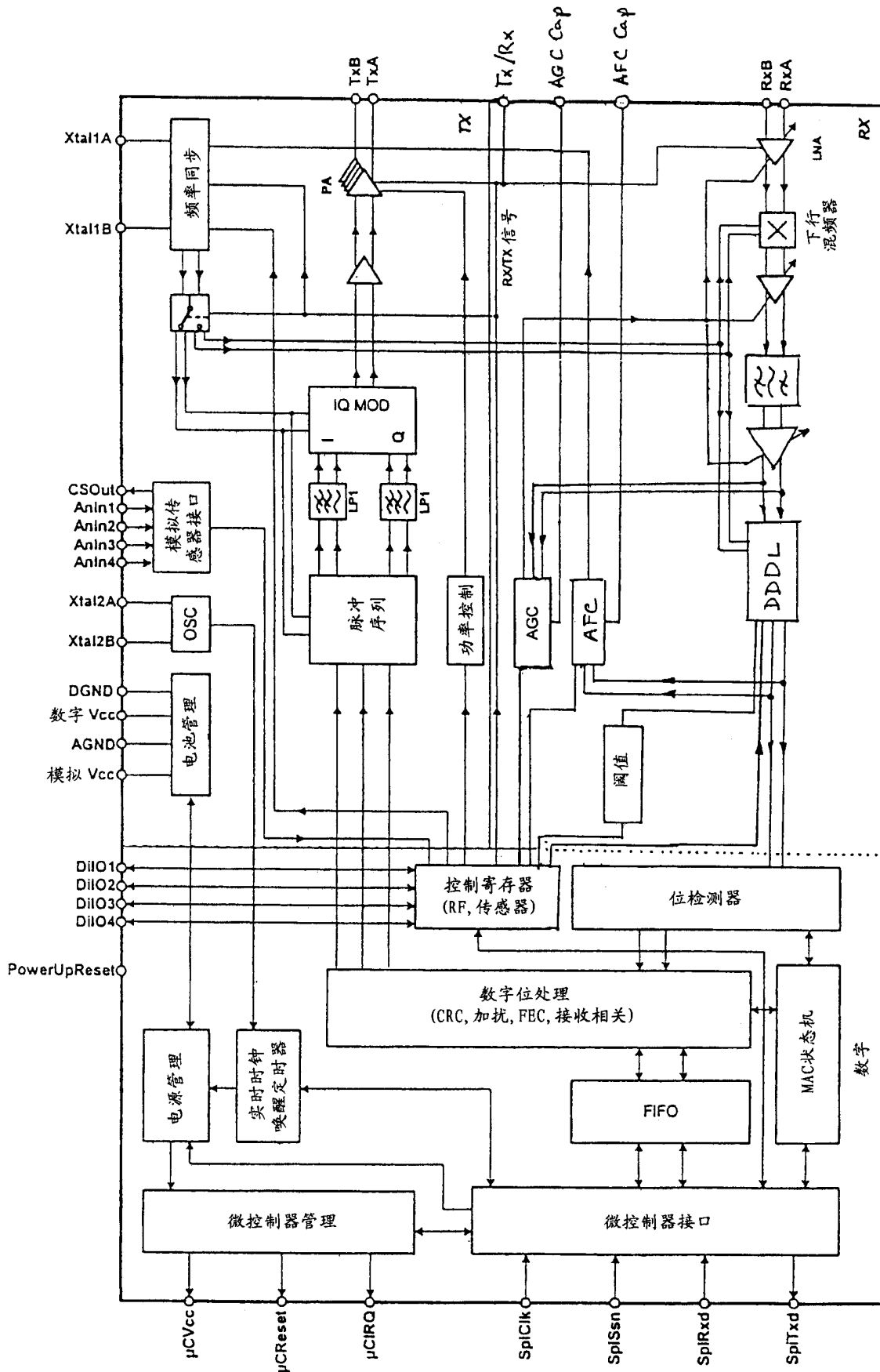


图 16