

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4986785号
(P4986785)

(45) 発行日 平成24年7月25日 (2012. 7. 25)

(24) 登録日 平成24年5月11日 (2012. 5. 11)

(51) Int. Cl.

F I

GO 1 R 1/073 (2006. 01)
HO 1 L 21/66 (2006. 01)GO 1 R 1/073 D
HO 1 L 21/66 B

請求項の数 3 (全 12 頁)

(21) 出願番号 特願2007-244813 (P2007-244813)
(22) 出願日 平成19年9月21日 (2007. 9. 21)
(65) 公開番号 特開2009-74958 (P2009-74958A)
(43) 公開日 平成21年4月9日 (2009. 4. 9)
審査請求日 平成22年8月5日 (2010. 8. 5)

(73) 特許権者 000232405
日本電子材料株式会社
兵庫県尼崎市西長洲町2丁目5番13号
(74) 代理人 100107847
弁理士 大槻 聡
(72) 発明者 森 親臣
兵庫県尼崎市西長洲町2丁目5番13号
日本電子材料株式会社内
(72) 発明者 松平 仁史
兵庫県尼崎市西長洲町2丁目5番13号
日本電子材料株式会社内
(72) 発明者 横山 和男
兵庫県尼崎市西長洲町2丁目5番13号
日本電子材料株式会社内

最終頁に続く

(54) 【発明の名称】 プローブカード

(57) 【特許請求の範囲】

【請求項 1】

プローブ基板と、平板状で端面を上記プローブ基板上に突き合わせて接合される複数の
コンタクトプローブとを備えたプローブカードにおいて、

上記複数のコンタクトプローブが、導電層を複数積層して構成され、上記端面が凹凸で
あって、上記端面において突出している層の位置がそれぞれ同一であることを特徴とする
プローブカード。

【請求項 2】

上記コンタクトプローブは、検査対象物に向けて、一部の上記導電層を他の導電層より
も突出させることにより形成された接触部を有し、

上記接触部を形成する上記導電層が、上記端面内で最も突出している層を形成している
ことを特徴とする請求項 1 に記載のプローブカード。

【請求項 3】

上記コンタクトプローブは、3つの導電層を積層することにより形成され、中央の層が
上記端面内で最も突出している層を形成していることを特徴とする請求項 1 又は 2 に記載
のプローブカード。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プローブカードに係り、さらに詳しくは、平板状で端面をプローブ基板上に

突き合わせて接合される複数のコンタクトプローブを備えたプローブカードの改良に関する。

【背景技術】

【0002】

一般に、半導体装置の製造工程では、半導体ウエハ上に形成された電子回路に対して電気的特性試験が行われている。このような検査対象物に対する電気的特性試験には、プローブカードが用いられる。プローブカードは、プローブ基板上に多数のコンタクトプローブを配列させた装置であり、各コンタクトプローブを検査対象物上の多数の電極パッドにそれぞれ接触させることによって、コンタクトプローブ及び電極パッドを導通させて電気的特性試験が行われる。コンタクトプローブは、例えば、複数の導電層を積層することにより形成され、片持ち梁構造を形成するビーム部と、プローブ基板上に接合させる接合部により構成される。

10

【0003】

図9は、従来のコンタクトプローブを示した図であり、導電層を積層して形成されたコンタクトプローブ100が示されている。コンタクトプローブ100は、3つの導電層101～103により構成され、各導電層の端面111により形成された接合部110と、検査対象物上の電極パッドに接触させるための接触部131が先端部に形成されたビーム部120とを有している。接触部131は、検査対象物に向けて、中央の導電層102を外側の導電層101、103よりも突出させることにより形成されている。コンタクトプローブ100は、接合部110を介してプローブ基板に固着される。つまり、プローブカードは、導電層101～103がプローブ基板と交差するように、各コンタクトプローブ100をプローブ基板上で立てて取り付けることによって形成される。

20

【0004】

近年、検査対象物上の端子電極の高密度化により、各コンタクトプローブ100をビーム部120の延伸方向に交差する方向に並べてプローブ基板上に配置する際の実装ピッチをこれまで以上に小さくしたいという要望がある。一般に、コンタクトプローブの実装ピッチをより小さくするためには、コンタクトプローブ間の間隙を小さくするだけでなく、コンタクトプローブ自体も微細化する必要がある。ところが、コンタクトプローブを微細化すると、プローブ自体の電気抵抗が大きくなってしまう。しかも、プローブ基板との接触面が小さくなるので、接触部分の抵抗も大きくなってしまいう問題があった。

30

【0005】

また、上述したコンタクトプローブ100では、パターニング用マスクの位置決め精度に限界があるなどの製造工程上の理由から、プローブ基板と接合させる各導電層の端面111を完全に一致させることはできないので、プローブ基板と接合させる接合面には必ずバラツキが発生することとなる。この接合面のバラツキによって、プローブ基板上に固着されたコンタクトプローブ100が斜めに立設している状態となり、隣接するコンタクトプローブ100が接触してショートする可能性があった。このため、従来のプローブカードでは、コンタクトプローブ100の実装ピッチを小さくできないという問題があった。

【0006】

図10は、従来のプローブカードを示した図であり、プローブ基板200上の電極パッド210に接合部110が半田付けされた複数のコンタクトプローブ100が示されている。このプローブカードでは、プローブ基板200上に一定間隔で設けられた電極パッド210にそれぞれ半田220を用いて接合部110を接合することにより、各コンタクトプローブ100が固着されている。各コンタクトプローブ100は、導電層101～103をプローブ基板200と交差させるとともに、隣接するコンタクトプローブの導電層を互いに対向させるように、プローブ基板200上に配列されている。各コンタクトプローブ100における接合面のバラツキにより、各コンタクトプローブ100が配列方向に倒れ、隣接するコンタクトプローブ100が接触している。

40

【発明の開示】

【発明が解決しようとする課題】

50

【 0 0 0 7 】

本発明は、上記事情に鑑みてなされたものであり、多数のコンタクトプローブをプローブ基板上に配置する際の実装ピッチを狭小化することができるプローブカードを提供することを目的としている。また、各コンタクトプローブについてプローブ基板との接触部分の抵抗増大を抑制することができるプローブカードを提供することを目的としている。

【課題を解決するための手段】

【 0 0 0 8 】

第1の本発明によるプローブカードは、プローブ基板と、平板状で端面を上記プローブ基板上に突き合わせて接合される複数のコンタクトプローブとを備えたプローブカードであって、上記複数のコンタクトプローブが、導電層を複数積層して構成され、上記端面が凹凸であって、上記端面において突出している層の位置がそれぞれ同一であるように構成される。

10

【 0 0 0 9 】

このような構成によれば、プローブ基板に接合させる接合面の凹凸状態が各コンタクトプローブについて揃うので、コンタクトプローブが倒れる方向をコンタクトプローブ間で一致させることができる。また、導電層を突出させることによって端面に凹凸が形成されているので、プローブ基板との接触面を広げることができ、接触部分の抵抗増大を抑制することができる。

【 0 0 1 0 】

第2の本発明によるプローブカードは、上記構成に加え、上記コンタクトプローブが、検査対象物に向けて、一部の上記導電層を他の導電層よりも突出させることにより形成された接触部を有し、上記接触部を形成する上記導電層が、上記端面内で最も突出している層を形成しているように構成される。このような構成によれば、接触部を形成する導電層が端面内で最も突出している層を形成しているので、プローブ基板に対する接触部の高さを安定させることができる。

20

【 0 0 1 1 】

第3の本発明によるプローブカードは、上記構成に加え、上記コンタクトプローブは、3つの導電層を積層することにより形成され、中央の層が上記端面内で最も突出している層を形成しているように構成される。このような構成によれば、中央の層以外の層を突出させた場合に比べて、各コンタクトプローブの配列方向に関してバランスが良くなるので、コンタクトプローブを倒れにくくすることができる。

30

【発明の効果】

【 0 0 1 2 】

本発明によるプローブカードによれば、プローブ基板に接合させる接合面の凹凸状態が各コンタクトプローブについて揃うので、コンタクトプローブが倒れる方向をコンタクトプローブ間で一致させることができる。従って、多数のコンタクトプローブをプローブ基板上に配置する際の実装ピッチを狭小化することができる。また、導電層を突出させることによって端面に凹凸が形成されているので、プローブ基板との接触面を広げることができ、接触部分の抵抗増大を抑制することができる。

【発明を実施するための最良の形態】

40

【 0 0 1 3 】

実施の形態1.

<プローブカード>

図1(a)及び(b)は、本発明の実施の形態1によるプローブカード10の一例を示した図であり、図中の(a)は、検査対象物側から見た平面図であり、図中の(b)は、側面図である。プローブカード10は、ガラスエポキシなどにより形成されたプローブ基板12と、プローブ基板12上に固着された複数のコンタクトプローブ11により構成される。

【 0 0 1 4 】

各コンタクトプローブ11は、プローブ基板12における一方の主面上に設けられてい

50

る。なお、検査対象物がシリコン基板からなる半導体装置である場合、コンタクトプローブ 11 も、プローブ基板 12 に支持されたシリコンからなるコンタクト基板（図示せず）上に形成し、両者の熱膨張率を一致させておくことが望ましい。プローブ基板 12 及びコンタクト基板は、いずれも配線パターンなどが形成された配線基板である。

【0015】

このプローブカード 10 は、コンタクトプローブ 11 が直線上に所定のピッチで配置され、その様なコンタクトプローブ 11 の列が、ビーム先端を対向させて 2 列に形成されている。通常、プローブカード 10 は、水平に保持され、コンタクトプローブ 11 が形成されたプローブ基板 12 の主面を鉛直方向の下側に向けて配置されている。従って、検査対象物は、プローブ基板 12 の上記主面と対向するように、プローブカード 10 の下方に配置されている。

10

【0016】

検査対象物の電气的特性試験を行う際には、各コンタクトプローブ 11 がそれぞれ検査対象物上の電極パッドと対向するように、検査対象物及びプローブカード 10 のアライメント、すなわち、検査対象物に対するプローブ基板 12 の位置合わせが行われる。検査対象物及びプローブカード 10 が適切に位置合わせされた状態で、プローブ基板 12 及び検査対象物を互いに近づけることにより、コンタクトプローブ 11 の先端を当該検査対象物上の電極パッドに当接させることができる。

【0017】

プローブ基板 12 は、円形状からなり、テスター装置との間で信号入出力を行うための多数の外部端子 13 が周縁部に形成されている。このプローブ基板 12 は、その周辺部がプローブ装置の筐体によって把持され、筐体内において水平となるように支持される。

20

【0018】

コンタクトプローブ 11 は、検査対象物上に形成された微細な電極パッドに対し、弾性的に接触させるプローブ（探針）であり、プローブ基板 12 上には、多数のコンタクトプローブ 11 が整列配置されている。各コンタクトプローブ 11 は、プローブ基板 12 の各配線を介して外部端子 13 と導通しており、コンタクトプローブ 11 を当接させることによって、微小な電極パッドをテスター装置と導通させることができる。

【0019】

なお、本実施の形態では、外部端子 13 及びコンタクトプローブ 11 が同一基板に設けられる場合の例について説明したが、互いに異なる材料からなる 2 つの基板にそれぞれ外部端子 13 及びコンタクトプローブ 11 を設け、周縁部に外部端子 13 や配線が形成された基板と、中央部にコンタクトプローブ 11 が接合された基板とを接合したものであっても良い。

30

【0020】

<コンタクトプローブ>

図 2 は、図 1 のプローブカード 10 の要部の一構成例を示した図であり、プローブ基板 12 上に形成されるコンタクトプローブ 11 が示されている。コンタクトプローブ 11 は、3 つの導電層 21 ~ 23 を積層することにより形成され、各導電層 21 ~ 23 の端面 21a ~ 23a により形成された接合部 1 と、検査対象物上の電極パッドに接触させるための接触部 4 が先端部に形成されたビーム部 2 とを有している。

40

【0021】

接触部 4 は、検査対象物に向けて、中央の導電層 22 を外側の導電層 21, 23 よりも突出させることにより形成されている。すなわち、接触部 4 は、導電層 21, 23 の端面 3a から突出した構造体となっている。

【0022】

端面 21a ~ 23a 上には、加熱により容易に溶融する低融点層 20 が形成されている。低融点層 20 は、接合部 1 をプローブ基板 12 上の電極パッドに固着するための半田バンプであり、導電層 21 ~ 23 よりも融点の低い半田などの導電性材料からなるメッキ層として、接合面全体に形成されている。コンタクトプローブ 11 は、この低融点層 20 を

50

加熱溶融させることによって、接合部 1 を介してプローブ基板 1 2 に取り付けられる。

【 0 0 2 3 】

接合部 1 は、コンタクトプローブ 1 1 を構成する導電層 2 1 ~ 2 3 のいずれか 1 つが形成する端面を他の導電層の端面よりも突出させて形成されている。本実施の形態によるプローブカード 1 0 は、この様なコンタクトプローブ 1 1 をプローブ基板 1 2 上に配列することにより、導電層 2 1 ~ 2 3 の層配列に関し、プローブ基板 1 2 に向けて最も突出する端面を形成する導電層の層配列内における位置を各コンタクトプローブ 1 1 について一致させている。

【 0 0 2 4 】

この例では、外側の導電層 2 1 の端面 2 1 a を他の導電層 2 2 , 2 3 の端面 2 2 a 及び 2 3 a よりも突出させている。ここで、導電層 2 1 の端面 2 1 a を他の導電層 2 2 , 2 3 の端面 2 2 a 及び 2 3 a よりも突出させる際の突出量は、コンタクトプローブ 1 1 の製造工程において生じると考えられる各導電層の端面に関するバラツキに比べて、十分大きいものとする。すなわち、端面 2 1 a を他の端面 2 2 a , 2 3 a から突出させる量は、製造時に偶発的に生じる接合面における凹凸に比べて十分大きいものとする。

【 0 0 2 5 】

この様に外側の導電層 2 1 のみを突出させたことにより、プローブ基板 1 2 に接合させる接合面に段差が形成されている。これにより、接合面が平坦である場合に比べて、プローブ基板 1 2 との接触面が広がるので、接触部分の抵抗を小さくすることができ、良好な導通性を得ることができる。

【 0 0 2 6 】

また、コンタクトプローブ 1 1 をプローブ基板 1 2 上に実装した際に、プローブ基板 1 2 に接合させる接合面の凹凸状態が各コンタクトプローブ 1 1 について揃うので、コンタクトプローブ 1 1 が倒れる方向をコンタクトプローブ 1 1 間で一致させることができる。

【 0 0 2 7 】

図 3 は、図 1 のプローブカード 1 0 の要部を示した側面図であり、プローブ基板 1 2 上の電極パッド 3 1 に接合部 1 が半田付けされた複数のコンタクトプローブ 1 1 が示されている。各コンタクトプローブ 1 1 は、プローブ基板 1 2 上に一定間隔で設けられた電極パッド 3 1 に半田 2 0 a を介して接合部 1 が接合されている。半田 2 0 a は、接合時に加熱溶融した低融点層 2 0 が固化したものである。

【 0 0 2 8 】

このプローブカード 1 0 では、接合部 1 における端面 2 1 a ~ 2 3 a の凹凸状態が各コンタクトプローブ 1 1 について揃っているので、各コンタクトプローブ 1 1 の配列方向（図 3 の左右方向）に関して、倒れる方向及び量が各コンタクトプローブについて一致している。

【 0 0 2 9 】

この例では、各コンタクトプローブ 1 1 が、いずれも左側の導電層 2 1 を突出させて形成されており、右側の導電層 2 3 の右角と、左側の導電層 2 1 の右角とが電極パッド 3 1 に当接し、各コンタクトプローブ 1 1 が右側に倒れている。

【 0 0 3 0 】

この様に、倒れる方向や量が各コンタクトプローブ 1 1 について一致しているので、接触部 4 の位置が配列方向やプローブ基板 1 2 からの高さ方向（図 3 の上下方向）に関してばらつくのを防止することができる。また、隣接するコンタクトプローブ 1 1 が接触してショートするのを防止することができる。

【 0 0 3 1 】

<コンタクトプローブ形成工程>

図 4 ~ 図 6 は、図 2 のコンタクトプローブ 1 1 の接合部 1 を形成する工程を模式的に示した断面図である。図 4 (a) には、犠牲層 4 1 が形成されたコンタクトプローブ形成用のシリコン基板 4 0 が示されている。コンタクトプローブ 1 1 の接合部 1 を形成する際には、まず、コンタクトプローブ形成用のシリコン基板 4 0 上に、導電層 2 1 ~ 2 3 とは異

10

20

30

40

50

なる導電性材料からなる犠牲層 4 1 が形成される。

【 0 0 3 2 】

図 4 (b) には、図 4 (a) の犠牲層 4 1 上にレジスト層 4 2 が形成され、このレジスト層 4 2 が除去された部分に導電層 2 1 が形成されたシリコン基板 4 0 が示されている。犠牲層 4 1 の形成後、犠牲層 4 1 上に感光性有機物質からなるフォトリソグが塗布され、レジスト層 4 2 が形成される。そして、このレジスト層 4 2 の表面にパターンニング用マスク (第 1 のマスク) を形成し、当該レジスト層 4 2 表面を選択的に露光させることにより、レジスト層 4 2 が部分的に除去される。

【 0 0 3 3 】

この様にしてレジスト層 4 2 が除去された部分には、電気めっきにより 1 層目の導電層 2 1 が形成される。

10

【 0 0 3 4 】

図 4 (c) には、図 4 (b) のレジスト層 4 2 が完全に除去されたシリコン基板 4 0 が示されている。導電層 2 1 の形成後には、レジスト層 4 2 が完全に除去される。

【 0 0 3 5 】

図 4 (d) には、図 4 (c) の犠牲層 4 1 及び導電層 2 1 上に犠牲層 4 3 を形成し、導電層 2 1 が露出するまで犠牲層 4 3 表面が研磨されたシリコン基板 4 0 が示されている。レジスト層 4 2 が除去されることにより露出した犠牲層 4 1 及び導電層 2 1 上には、電気めっきにより犠牲層 4 3 が形成され、余分に形成された犠牲層 4 3 を除去するために、導電層 2 1 表面が完全に露出するまで犠牲層 4 3 の表面が研磨される。この犠牲層 4 3 は、

20

【 0 0 3 6 】

図 5 (a) には、図 4 (d) の導電層 2 1 及び犠牲層 4 3 上にレジスト層 4 4 が形成され、このレジスト層 4 4 が除去された部分に導電層 2 2 が形成されたシリコン基板 4 0 が示されている。平滑面とされた導電層 2 1 及び犠牲層 4 3 上には、フォトリソグが塗布され、レジスト層 4 4 が形成される。

【 0 0 3 7 】

そして、このレジスト層 4 4 の表面にパターンニング用マスク (第 2 のマスク) を形成し、当該レジスト層 4 4 表面を選択的に露光させることにより、導電層 2 1 に対向する領域のレジスト層 4 4 が除去される。レジスト層 4 4 が除去された部分には、電気めっきにより 2 層目の導電層 2 2 が形成される。

30

【 0 0 3 8 】

図 5 (b) には、図 5 (a) のレジスト層 4 4 が完全に除去され、その後、犠牲層 4 5 を形成して研磨されたシリコン基板 4 0 が示されている。レジスト層 4 4 が除去されることにより露出した犠牲層 4 3 及び導電層 2 2 上には、電気めっきにより犠牲層 4 5 が形成され、余分に形成された犠牲層 4 5 を除去するために、導電層 2 2 表面が完全に露出するまで犠牲層 4 5 の表面が研磨される。この犠牲層 4 5 は、3 層目の導電層 2 3 の端面を他の導電層の端面から突出させるのに用いられる。

【 0 0 3 9 】

図 5 (c) には、図 5 (b) の導電層 2 2 及び犠牲層 4 5 上にレジスト層 4 6 が形成され、レジスト層 4 6 が除去された部分に導電層 2 3 が形成されたシリコン基板 4 0 が示されている。平滑面とされた導電層 2 2 及び犠牲層 4 5 上には、フォトリソグが塗布され、レジスト層 4 6 が形成される。

40

【 0 0 4 0 】

そして、このレジスト層 4 6 の表面にパターンニング用マスク (第 3 のマスク) を形成し、当該レジスト層 4 6 表面を選択的に露光させることにより、導電層 2 2 に対向する領域と、犠牲層 4 5 の導電層 2 2 側の端部に対向する領域のレジスト層 4 6 が除去される。レジスト層 4 6 が除去された部分には、電気めっきにより 3 層目の導電層 2 3 が形成される。

【 0 0 4 1 】

50

第3のマスクにより形成されるレジストパターンは、第1及び第2のマスクにより形成されるレジストパターンよりも端面21aとなる部分を突出させたパターンとなっている。

【0042】

図5(d)には、図5(c)のレジスト層46が完全に除去されたシリコン基板40が示されている。3層目の導電層23の形成後には、レジスト層46が完全に除去される。

【0043】

図6(a)には、図5(d)の導電層23及び犠牲層45上にレジスト層47が形成され、このレジスト層47が部分的に除去されたシリコン基板40が示されている。レジスト層46除去後の導電層23及び犠牲層45上には、再びフォトリソが塗布され、レジスト層47が形成される。

10

【0044】

そして、このレジスト層47の表面を選択的に露光させることにより、端面21aに対向する領域のレジスト層47が除去される。

【0045】

図6(b)には、図6(a)のレジスト層47が除去された部分の犠牲層45、43及び41がエッチングにより除去されたシリコン基板40が示されている。レジスト層47が除去された部分に露出している犠牲層45と、その部分の犠牲層45の下方に対向している犠牲層43及び41がエッチングにより除去される。これにより、端面21a~23aが露出し、これらの端面の前方に空間48が形成される。

20

【0046】

この空間48は、接合部1を構成している全ての導電層の端面に隣接しており、この様にして形成された空間48内に、低融点層20が形成される。ここで、図6(b)に示した状態では、導電性を有しないシリコン基板40の表面が空間48を介して露出している。このため、空間48内に電気めっきによりメッキ層を形成する場合、導電性材料からなる導電層21~23、犠牲層41、43及び45における空間48に隣接している端面上に、メッキ層が形成されることになる。

【0047】

図6(c)には、図6(b)の空間48内に融点の低い導電性材料からなるメッキ層49が形成されたシリコン基板40が示されている。空間48内には、導電層21~23及びこれらの導電層が積層された部分の犠牲層41の各端面に沿った部分と、これらの導電層が積層されていない部分の犠牲層41及びこの犠牲層41上に積層された犠牲層43、45の端面に沿った部分とからなるメッキ層49が電気めっきにより形成される。

30

【0048】

図6(d)には、図6(c)のメッキ層49形成後に、3層目の導電層23が完全に露出するまでレジスト層47及びメッキ層49表面が研磨されたシリコン基板40が示されている。余分に形成されたメッキ層49を除去するために、3層目の導電層23が完全に露出するまでレジスト層47及びメッキ層49表面を研磨すると、低融点層20がベース端面上に形成された接合部1が完成する。

【0049】

この様にして形成された構造物からレジスト層47を完全に除去し、さらに、犠牲層45、43及び41を除去すると、図2に示したようなコンタクトプローブ11が完成する。

40

【0050】

本実施の形態によれば、プローブ基板12に接合させる接合面の凹凸状態が各コンタクトプローブ11について揃うので、コンタクトプローブ11が倒れる方向をコンタクトプローブ11間で一致させることができる。従って、多数のコンタクトプローブ11をプローブ基板12上に配置する際の実装ピッチを狭小化することができる。また、導電層の端面をプローブ基板12に向けて突出させることによって接合面に凹凸が形成されるので、プローブ基板12との接触面を広げることができ、接触部分の抵抗増大を抑制することが

50

できる。

【 0 0 5 1 】

実施の形態 2 .

実施の形態 1 では、外側の導電層 2 1 の端面 2 1 a を他の導電層 2 2 , 2 3 の端面よりも突出させて接合部 1 が形成される場合の例について説明した。これに対して、本実施の形態では、接触部 4 を形成する導電層の端面を他の導電層の端面よりも突出させる場合について説明する。

【 0 0 5 2 】

図 7 は、本発明の実施の形態 2 によるコンタクトプローブ 5 1 の一構成例を示した図である。このコンタクトプローブ 5 1 は、図 2 のコンタクトプローブ 1 1 と比較すれば、接合部 1 における端面 2 1 a ~ 2 3 a の凹凸状態が異なっている。

10

【 0 0 5 3 】

このコンタクトプローブ 5 1 では、接合部 1 が、中央の導電層 2 2 が形成する端面 2 2 a を他の導電層 2 1 及び 2 3 の端面 2 1 a 及び 2 3 a よりも突出させて形成されている。つまり、コンタクトプローブ 5 1 を構成する 3 つの導電層のうちの中央の層が、接合部 1 内で最も突出する端面を形成している。また、接触部 4 を形成する導電層 2 2 が、接合部 1 内で最も突出する端面を形成している。

【 0 0 5 4 】

図 8 は、図 7 のコンタクトプローブ 5 1 を用いて形成されたプローブカード 1 0 の要部を示した側面図である。このプローブカード 1 0 では、接合部 1 における端面 2 1 a ~ 2 3 a の凹凸状態が各コンタクトプローブ 5 1 について揃っているので、倒れる方向や量がコンタクトプローブ 5 1 間で一致している。

20

【 0 0 5 5 】

この例では、各コンタクトプローブ 5 1 が、いずれも中央の導電層 2 2 を突出させて形成されており、導電層 2 2 の端面 2 2 a 全体が電極パッド 3 1 表面に当接し、各コンタクトプローブ 5 1 は、殆ど倒れることなく配置されている。

【 0 0 5 6 】

本実施の形態によれば、接触部 4 を形成する導電層 2 2 が接合部 1 内で最も突出する端面 2 2 a を形成しているので、プローブ基板 1 2 に対する接触部 4 の高さを安定させることができる。また、中央の導電層以外の導電層を突出させた場合に比べて、各コンタクトプローブ 5 1 の配列方向に関してバランスが良くなるので、コンタクトプローブ 5 1 を倒れにくくすることができる。

30

【図面の簡単な説明】

【 0 0 5 7 】

【図 1】本発明の実施の形態 1 によるプローブカード 1 0 の一例を示した図である。

【図 2】図 1 のプローブカード 1 0 の要部の一構成例を示した図であり、プローブ基板 1 2 上に形成されるコンタクトプローブ 1 1 が示されている。

【図 3】図 1 のプローブカード 1 0 の要部を示した側面図であり、プローブ基板 1 2 上の電極パッド 3 1 に半田付けされた複数のコンタクトプローブ 1 1 が示されている。

【図 4】図 2 のコンタクトプローブ 1 1 の接合部 1 を形成する工程を模式的に示した断面図であり、接触部 4 形成用の犠牲層 4 3 が形成されるまでの工程が示されている。

40

【図 5】図 2 のコンタクトプローブ 1 1 の接合部 1 を形成する工程を模式的に示した断面図であり、3 層目の外層 2 1 が形成されるまでの工程が示されている。

【図 6】図 2 のコンタクトプローブ 1 1 の接合部 1 を形成する工程を模式的に示した断面図であり、低融点層 2 0 が形成されるまでの工程が示されている。

【図 7】本発明の実施の形態 2 によるコンタクトプローブ 5 1 の一構成例を示した図である。

【図 8】図 7 のコンタクトプローブ 5 1 を用いて形成されたプローブカード 1 0 の要部を示した側面図である。

【図 9】従来のコンタクトプローブを示した図である。

50

【図 10】従来のプローブカードを示した図であり、プローブ基板 200 上の電極パッド 210 に半田付けされた複数のコンタクトプローブ 100 が示されている。

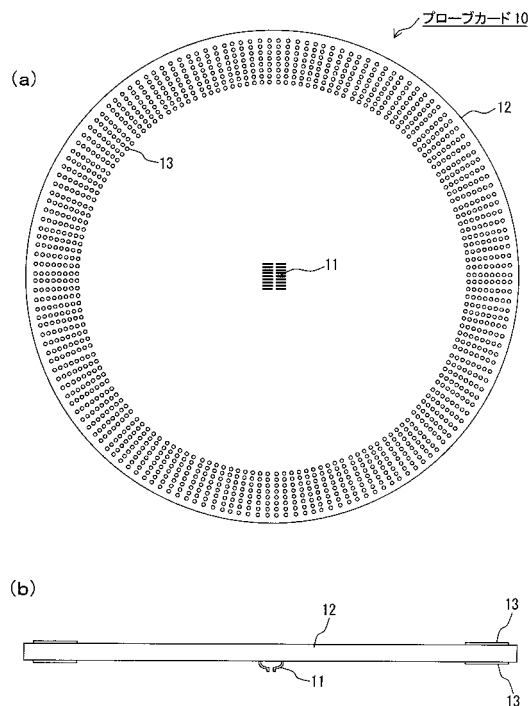
【符号の説明】

【0058】

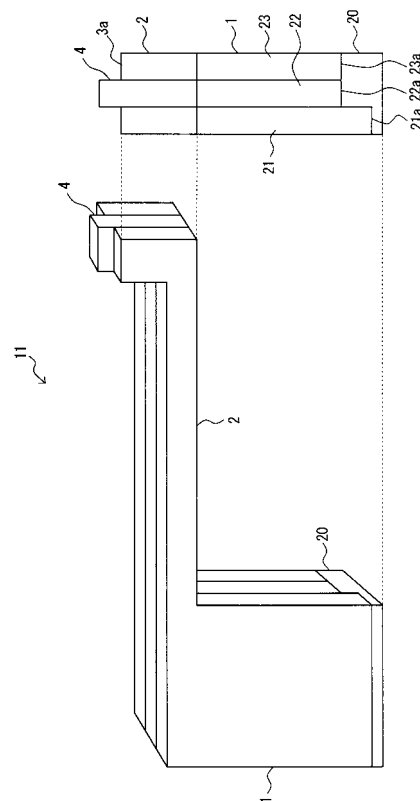
- 1 接合部
- 2 ビーム部
- 3 a 端面
- 4 接触部
- 10 プローブカード
- 11 コンタクトプローブ
- 12 プローブ基板
- 13 外部端子
- 20 低融点層
- 21 ~ 23 導電層
- 21 a ~ 23 a 端面
- 31 電極パッド
- 51 コンタクトプローブ

10

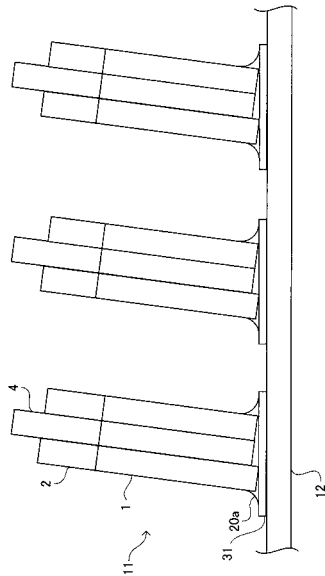
【図 1】



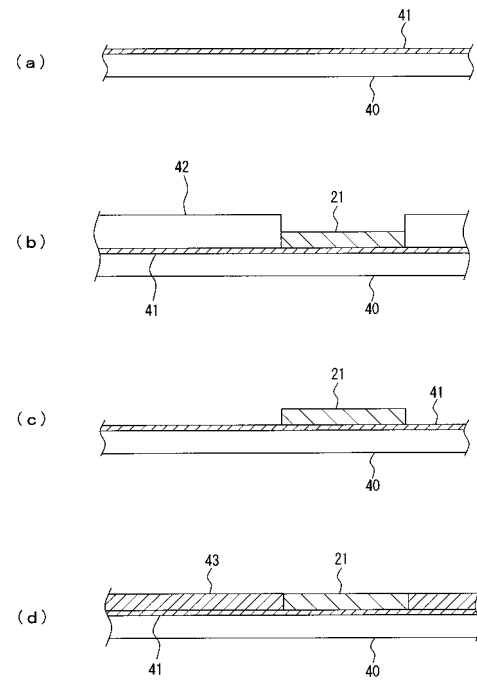
【図 2】



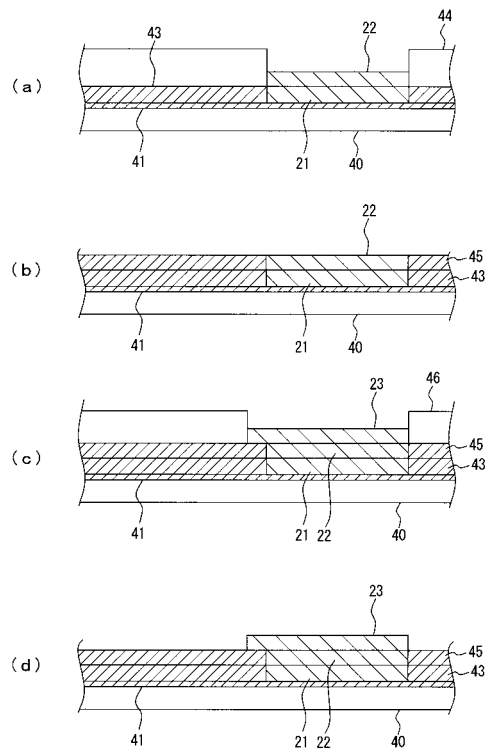
【図 3】



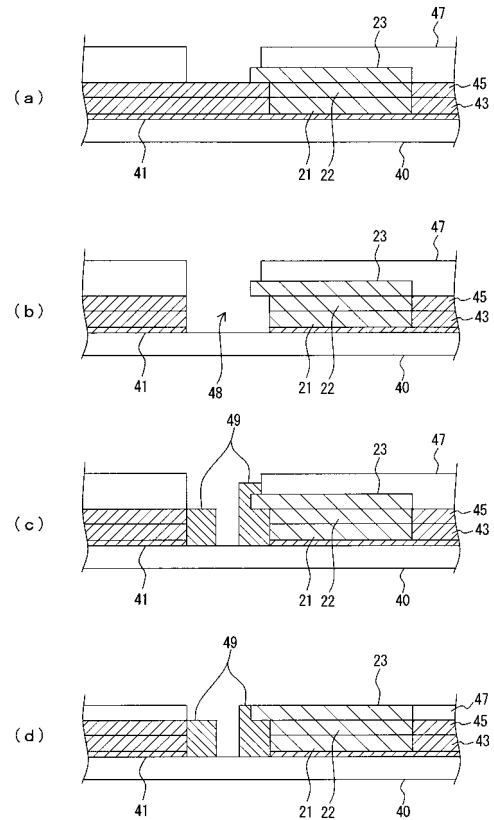
【図 4】



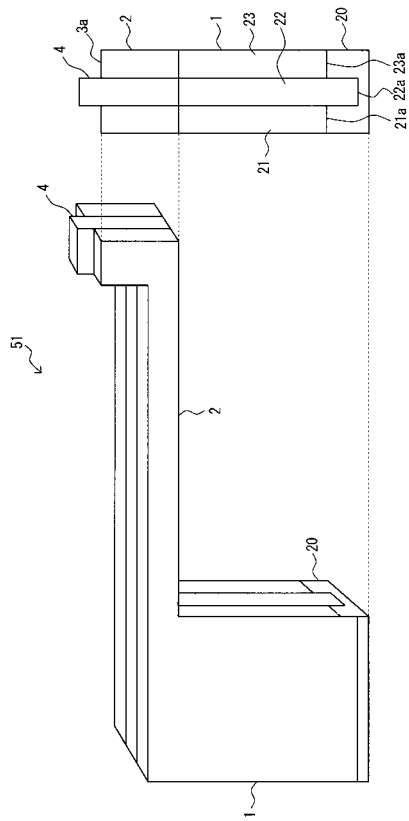
【図 5】



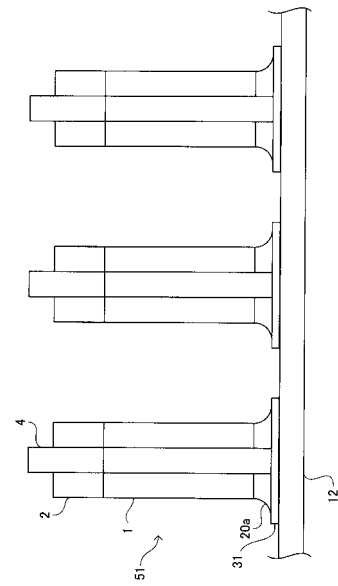
【図 6】



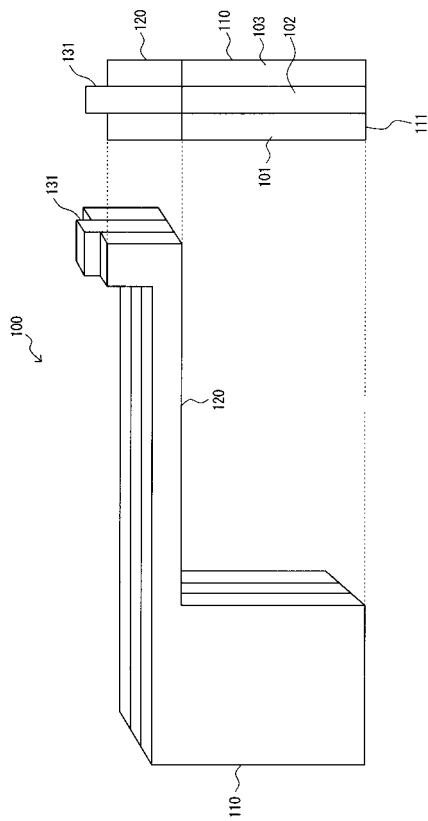
【図 7】



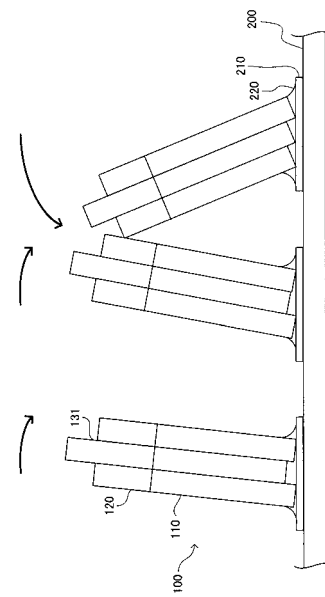
【図 8】



【図 9】



【図 10】



フロントページの続き

審査官 荒井 誠

(56)参考文献 特開 2 0 0 7 - 2 4 0 2 3 5 (J P , A)
特開 2 0 0 4 - 1 5 0 8 7 4 (J P , A)
国際公開第 2 0 0 7 / 0 8 6 1 4 7 (W O , A 1)
登録実用新案第 3 0 8 9 8 7 3 (J P , U)

(58)調査した分野(Int.Cl. , D B 名)
G 0 1 R 1 / 0 7 3
H 0 1 L 2 1 / 6 6
H 0 5 K 3 / 3 2