

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 11 月 12 日 (12.11.2020)



(10) 国际公布号
WO 2020/224196 A1

(51) 国际专利分类号:
G09G 3/30 (2006.01)

(21) 国际申请号: PCT/CN2019/112960

(22) 国际申请日: 2019 年 10 月 24 日 (24.10.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201910382279.7 2019 年 5 月 9 日 (09.05.2019) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 蔡振飞 (CAI, Zhenfei); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: PIXEL DRIVE CIRCUIT AND DISPLAY PANEL

(54) 发明名称: 像素驱动电路以及显示面板

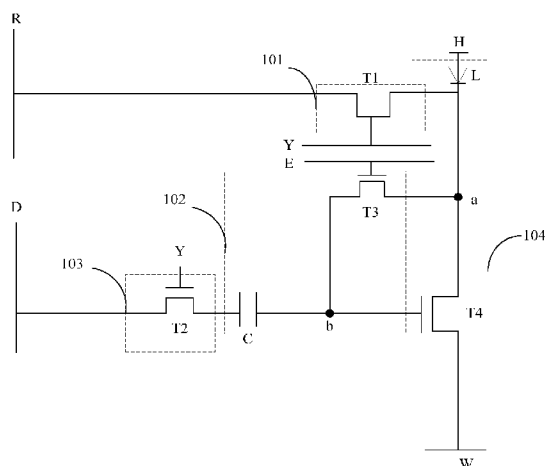


图 2

(57) Abstract: A pixel drive circuit and a display panel. The pixel drive circuit comprises a re-set module (101), a compensation module (102), a data write module (103) and a light-emitting module (104), wherein the re-set module (101), the data write module (103) and the light-emitting module (104) are all connected to the compensation module (102). A threshold voltage of a drive transistor (T4) in a pixel can be effectively compensated for, thereby improving the stability of light emission and improving the picture quality.

(57) 摘要: 一种像素驱动电路和显示面板, 像素驱动电路包括复位模块 (101)、补偿模块 (102)、数据写入模块 (103) 和发光模块 (104); 复位模块 (101)、数据写入模块 (103) 以及发光模块 (104) 均与补偿模块 (102) 连接。能够对像素中驱动晶体管 (T4) 的阈值电压进行有效补偿, 提高了发光的稳定性, 进而提高画质。

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告(条约第21条(3))。

发明名称：像素驱动电路以及显示面板

技术领域

[0001] 本申请涉及显示技术领域，具体一种像素驱动电路以及显示面板。

背景技术

[0002] 现有技术中，像素驱动电路中的晶体管大多采用低温多晶硅薄膜晶体管或氧化物薄膜晶体管。

[0003] 由于晶化工艺的局限性，在大面积玻璃基板上制作的低温多晶硅薄膜晶体管，常常在诸如阈值电压、迁移率等电学参数上具有非均匀性。因此，会对像素驱动电路进行补偿。然而现有的像素补偿电路存在一个不足，驱动电流与电源信号相关，电源信号的压降会影响驱动电流，导致发光器件的发光不稳定，进而影响画质。

发明概述

技术问题

[0004] 本申请主要解决的技术问题，如何能够补偿驱动晶体管的阈值电压变化，提高发光器件的发光均匀性，进而提升画质。

问题的解决方案

技术解决方案

[0005] 第一方面，本申请提供了一种像素驱动电路，包括：复位模块、补偿模块、数据写入模块和发光模块；所述复位模块、所述数据写入模块以及所述发光模块均与所述补偿模块连接；

[0006] 所述复位模块接入第一控制信号，所述复位模块用于在所述第一控制信号的控制下将复位信号传输至所述发光模块以对所述发光模块进行第一次复位；

[0007] 所述数据写入模块接入所述第一控制信号，所述数据写入模块用于在所述第一控制信号的控制下，并通过数据信号的参考电位对所述发光模块进行第二次复位；

[0008] 所述补偿模块接入第二控制信号，所述补偿模块用于在所述第二控制信号的控制下

制下获取阈值电压；

[0009] 所述数据写入模块还用于在所述第一控制信号的控制下将数据信号的显示电位传输至所述补偿模块；

[0010] 其中，所述第一控制信号以及所述第二控制信号均由外部时序器提供，流经所述发光器件的电流与所述第四晶体管的阈值电压无关。

[0011] 在本申请所提供的像素驱动电路中，所述复位模块包括：第一晶体管；

[0012] 所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的漏极电性连接于所述复位信号，所述第一晶体管的源极电性连接于第一节点。

[0013] 在本申请所提供的像素驱动电路中，所述补偿模块包括：第二晶体管以及存储电容；

[0014] 所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的漏极电性连接于所述第一节点，所述第三晶体管的源极电性连接于第二节点；

[0015] 所述存储电容的第一端电性连接于数据写入模块，所述存储电容的第二端电性连接于所述第二节点。

[0016] 在本申请所提供的像素驱动电路中，所述数据写入模块包括：第三晶体管；

[0017] 所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的漏极电性连接于所述数据信号，所述第三晶体管的源极电性连接于所述存储电容的第一端。

[0018] 在本申请所提供的像素驱动电路中，所述发光模块包括：发光器件以及第四晶体管；

[0019] 所述发光器件的阳极电性连接于第一电源信号，所述发光器件的阴极电性连接于所述第一节点；

[0020] 所述第四晶体管的栅极电性连接于所述第二节点，所述第四晶体管的漏极电性连接于所述第一节点，所述第四晶体管的源极电性连接于第二电源信号。

[0021] 在本申请所提供的像素驱动电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管均为NMOS管。

[0022] 在本申请所提供的像素驱动电路中，所述像素驱动电路的驱动时序包括：

[0023] 复位阶段，对所述第一节点的电位以及所述第二节点的电位进行复位；

- [0024] 阈值电压获取阶段，抓取所述第四晶体管的阈值电压并存储至所述存储电容上
- [0025] 数据写入阶段，将所述数据信号写入所述存储电容的第一端，并根据所述存储电容的耦合作用，所述存储电容的第二端的电位跳变至相应电位；
- [0026] 发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的发光显示。
- [0027] 在本申请所提供的像素驱动电路中，在所述复位阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述复位信号通过所述第二晶体管传输至所述第一节点，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第二节点的电位根据所述存储电容的耦合作用跳变至所述数据信号对应的电位；
- [0028] 在阈值电压获取阶段，所述第一控制信号为低电位，所述第二控制信号为高电位，所述第一电源信号通过所述第三晶体管对所述存储电容进行充电，直至所述第四晶体管的栅极与源极之间的压差等于所述第四晶体管的阈值电压时截止；
- [0029] 在数据写入阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第一节点的电位根据所述存储电容的耦合作用跳变相应电位；
- [0030] 在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过发光器件的阳极传输至所述发光器件的阴极，所述发光器件发光。
- [0031] 第二方面，本申请提供了一种像素驱动电路，包括：复位模块、补偿模块、数据写入模块和发光模块；所述复位模块、所述数据写入模块以及所述发光模块均与所述补偿模块连接；
- [0032] 所述复位模块接入第一控制信号，所述复位模块用于在所述第一控制信号的控制下将复位信号传输至所述发光模块以对所述发光模块进行第一次复位；
- [0033] 所述数据写入模块接入所述第一控制信号，所述数据写入模块用于在所述第一控制信号的控制下，并通过数据信号的参考电位对所述发光模块进行第二次复位；

- [0034] 所述补偿模块接入第二控制信号，所述补偿模块用于在所述第二控制信号的控制下获取阈值电压；
- [0035] 所述数据写入模块还用于在所述第一控制信号的控制下将数据信号的显示电位传输至所述补偿模块。
- [0036] 在本申请所提供的像素驱动电路中，所述复位模块包括：第一晶体管；
- [0037] 所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的漏极电性连接于所述复位信号，所述第一晶体管的源极电性连接于第一节点。
- [0038] 在本申请所提供的像素驱动电路中，所述补偿模块包括：第二晶体管以及存储电容；
- [0039] 所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的漏极电性连接于所述第一节点，所述第三晶体管的源极电性连接于第二节点；
- [0040] 所述存储电容的第一端电性连接于数据写入模块，所述存储电容的第二端电性连接于所述第二节点。
- [0041] 在本申请所提供的像素驱动电路中，所述数据写入模块包括：第三晶体管；
- [0042] 所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的漏极电性连接于所述数据信号，所述第三晶体管的源极电性连接于所述存储电容的第一端。
- [0043] 在本申请所提供的像素驱动电路中，所述发光模块包括：发光器件以及第四晶体管；
- [0044] 所述发光器件的阳极电性连接于第一电源信号，所述发光器件的阴极电性连接于所述第一节点；
- [0045] 所述第四晶体管的栅极电性连接于所述第二节点，所述第四晶体管的漏极电性连接于所述第一节点，所述第四晶体管的源极电性连接于第二电源信号。
- [0046] 在本申请所提供的像素驱动电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管均为NMOS管。
- [0047] 在本申请所提供的像素驱动电路中，所述像素驱动电路的驱动时序包括：
- [0048] 复位阶段，对所述第一节点的电位以及所述第二节点的电位进行复位；
- [0049] 阈值电压获取阶段，抓取所述第四晶体管的阈值电压并存储至所述存储电容上

- [0050] 数据写入阶段，将所述数据信号写入所述存储电容的第一端，并根据所述存储电容的耦合作用，所述存储电容的第二端的电位跳变至相应电位；
- [0051] 发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的发光显示。
- [0052] 在本申请所提供的像素驱动电路中，在所述复位阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述复位信号通过所述第二晶体管传输至所述第一节点，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第二节点的电位根据所述存储电容的耦合作用跳变至所述数据信号对应的电位；
- [0053] 在阈值电压获取阶段，所述第一控制信号为低电位，所述第二控制信号为高电位，所述第一电源信号通过所述第三晶体管对所述存储电容进行充电，直至所述第四晶体管的栅极与源极之间的压差等于所述第四晶体管的阈值电压时截止；
- [0054] 在数据写入阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第一节点的电位根据所述存储电容的耦合作用跳变相应电位；
- [0055] 在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过发光器件的阳极传输至所述发光器件的阴极，所述发光器件发光。
- [0056] 在本申请所提供的像素驱动电路中，所述第一控制信号以及所述第二控制信号均由外部时序器提供。
- [0057] 在本申请所提供的像素驱动电路中，流经所述发光器件的电流与所述第四晶体管的阈值电压无关。
- [0058] 第三方面，本申请提供一种显示面板，包括像素驱动电路；
- [0059] 所述像素驱动电路包括：复位模块、补偿模块、数据写入模块和发光模块；所述复位模块、所述数据写入模块以及所述发光模块均与所述补偿模块连接；
- [0060] 所述复位模块接入第一控制信号，所述复位模块用于在所述第一控制信号的控制下将复位信号传输至所述发光模块以对所述发光模块进行第一次复位；

[0061] 所述数据写入模块接入所述第一控制信号，所述数据写入模块用于在所述第一控制信号的控制下，并通过数据信号的参考电位对所述发光模块进行第二次复位；

[0062] 所述补偿模块接入第二控制信号，所述补偿模块用于在所述第二控制信号的控制下获取阈值电压；

[0063] 所述数据写入模块还用于在所述第一控制信号的控制下将数据信号的显示电位传输至所述补偿模块。

发明的有益效果

有益效果

[0064] 本申请的有益效果是：采用4T1C结构的像素驱动电路对每一像素中的驱动晶体管的阈值电压进行有效补偿，并且，发光器件的驱动电流不受第一电源信号的影响，因此，提高了发光器件发光的稳定性，进而提高画质。

对附图的简要说明

附图说明

[0065] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0066] 图1为本申请实施例提供的像素驱动电路的结构示意图；

[0067] 图2为本申请实施例提供的像素驱动电路的电路示意图；

[0068] 图3为本申请提供的像素驱动电路的驱动信号的时序图。

发明实施例

本发明的实施方式

[0069] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0070] 本申请所有实施例中采用的晶体管可以为薄膜晶体管或场效应管或其他特性相同的器件，由于这里采用的晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本申请实施例中，为区分晶体管除栅极之外的两极，将其中一极称为源极，另一极称为漏极。按附图中的形态规定开关晶体管的中间端为栅极、信号输入端为源极、输出端为漏极。此外本申请实施例所采用的晶体管可以包括P型晶体管和/或N型晶体管两种，其中，P型晶体管在栅极为低电平时导通，在栅极为高电平时截止，N型晶体管为在栅极为高电平时导通，在栅极为低电平时截止。

[0071] 参阅图1，图1为本发明提供的像素驱动电路的结构示意图。如图1所示，该像素驱动电路，包括：复位模块101、补偿模块102、数据写入模块103和发光模块104。复位模块101、数据写入模块103以及发光模块104均与补偿模块102连接。

[0072] 其中，复位模块101接入第一控制信号Y，复位模块101用于在第一控制信号Y的控制下将复位信号R传输至发光模块103以对发光模块103进行第一次复位。数据写入模块103接入第一控制信号Y，数据写入模块103用于在第一控制信号Y的控制下，并通过数据信号D的参考电位对发光模块104进行第二次复位。补偿模块102接入第二控制信号E，补偿模块102用于在第二控制信号E的控制下写入数据信号D获取阈值电压。数据写入模块103还用于在第一控制信号Y的控制下将数据信号D的显示电位传输至补偿模块102。

[0073] 具体的，请参阅图2，图2为本发明提供的像素驱动电路的电路原理图。

[0074] 复位模块101包括：第一晶体管T1。第一晶体管T1的栅极电性连接于第一控制信号Y，第一晶体管T1的漏极电性连接于复位信号R，第一晶体管T1的源极电性连接于第一节点a。

[0075] 补偿模块102包括：第二晶体管T2以及存储电容C。第二晶体管T2的栅极电性连接于第二控制信号E，第二晶体管T2的漏极电性连接于第一节点a，第二晶体管T2的源极电性连接于第二节点b。存储电容C的第一端电性连接于数据写入模块103，存储电容C的第二端电性连接于第二节点b。

[0076] 数据写入模块103包括：第三晶体管。第三晶体管T3的栅极电性连接于第一控制信号Y，第三晶体管T3的漏极电性连接于数据信号D，第三晶体管T3的源极电

性连接于存储电容C的第一端。

[0077] 发光模块104包括：发光器件L以及第四晶体管T4。发光器件L的阳极电性连接于第一电源信号Y，发光器件L的阴极电性连接于所述第一节点a。第四晶体管T4为驱动晶体管，第四晶体管T4的栅极电性连接于第二节点b，第四晶体管T4的漏极电性连接于第一节点a，第四晶体管T4的源极电性连接于第二电源信号W。

[0078] 进一步的，第一晶体管T1用于对发光器件L的阴极进行复位，第二晶体管T3用于抓取第四晶体管T4的阈值电压，第三晶体管T2用于对存储电容C的第一端进行复位，并通过存储电容C的耦合作用对第二节点b进行复位，即，通过存储电容C的耦合作用对第四晶体管T4的栅极进行复位，第四晶体管T4用于产生驱动电流并提供至发光器件L，使发光器件L发光。

[0079] 在一些实施例中，第一晶体管T1、第二晶体管T2、第三晶体管T3以及第四晶体管T4均为N型晶体管。本申请实施例提供的像素驱动电路中的晶体管为同一种类型的晶体管，从而避免不同类型的晶体管之间的差异性对像素驱动电路造成的影响。

[0080] 请参阅图3，图3为本发明提供的像素驱动电路的驱动信号的时序图。该像素驱动电路的驱动时序包括：

[0081] 复位阶段t1，对第一节点a的电位以及第二节点b的电位进行复位。

[0082] 阈值电压获取阶段t2，抓取第四晶体管T4的阈值电压 V_{th} 并存储至所述存储电容上

[0083] 数据写入阶段t3，将数据信号D写入存储电容C的第一端，并根据存储电容C的耦合作用，存储电容C的第二端的电位跳变至相应电位。

[0084] 发光阶段t4，像素驱动电路产生驱动电流并提供至发光器件L，用于驱动发光器件L的发光显示。

[0085] 需要说明的是，在一些实施例中，第一控制信号Y以及第二控制信号E均由外部时序器提供。

[0086] 其中，在复位阶段t1，第一控制信号Y为高电位，第二控制信号E为低电位，第一晶体管T1导通，第二晶体管T2导通，复位信号R通过第一晶体管T1传输至第一节点a，消除上一阶段残留在发光器件L的信号，以复位发光器件L，数据信号

D通过第二晶体管T2传输至存储电容C的第一端，由于存储电容C的耦合作用，存储电容C的第二端的电位抬升至相应的电位，即第二节点b的电位抬升至相应的电位，以使第四晶体管T4导通。

[0087] 也就是说，复位模块101对发光模块104进行第一次复位指的是：复位模块101中的第一晶体管T1对第一节点a进行复位，以复位发光模块104中的发光器件L。数据写入模块103通过数据信号D的参考电位对发光模块104进行第二次复位指的是：数据写入模块103中的第三晶体管T3通过数据信号D的参考电位对第二节点b进行复位。

[0088] 比如，在复位阶段t1，第一控制信号的电位为22V，第二控制信号的电位为-8V。第一晶体管T1导通，第二晶体管T2导通，复位信号R通过第一晶体管T1传输至第一节点a，消除上一阶段残留在发光器件L的信号，以复位发光器件L，数据信号D的参考电位通过第二晶体管T2传输至存储电容C的第一端，数据信号D的参考电位可以为0V。由于存储电容C的耦合作用，存储电容C的第二端的电位抬升至相应的电位，即第二节点b的电位抬升至可以使第四晶体管T4导通电位，需要说明的是，第四晶体管T4可以和第三晶体管T3为同种晶体管，即，当第四晶体管T4栅极的电位大于-8V时，第四晶体管导通。即，在一些实施例中，第二节点b的电位可以抬升至数据信号D的参考电位0V，从而导通第四晶体管T4。

[0089] 在阈值电压获取阶段t2，第一控制信号Y为低电位，第二控制信号E为高电位，第三晶体管T3导通，第四晶体管T4导通，第一电源信号H通过第三晶体管T3对存储电容进行充电，直至第四晶体管T4的栅极与源极之间的压差等于第四晶体管的阈值电压 V_{th} 时截止，第四晶体管T4源极的电位为第二电源信号W的电位 V_w ，即，第四晶体管T4截止时，第四晶体管T4的栅极的电位等于 $V_w + |V_{th}|$ 。

[0090] 比如，第一控制信号Y的电位为0V，第二控制信号E的电位为22V，第三晶体管T3导通，第四晶体管T4导通，第一电源信号H通过第三晶体管T3对存储电容进行充电，直至第四晶体管T4的栅极与源极之间的压差等于第四晶体管的阈值电压 V_{th} 时截止，第四晶体管T4源极的电位为第二电源信号W的电位 V_w ，即，第四晶体管T4截止时，第四晶体管T4的栅极的电位等于 $V_w + |V_{th}|$ 。

[0091] 在数据写入阶段t3，第一控制信号Y为高电位，第二控制信号E为低电位，第一

晶体管T1导通，第二晶体管T2导通，数据信号D通过第二晶体管T2传输至存储电容C的第一端，第二节点b的电位根据存储电容C的耦合作用跳变相应电位，第二节点b的电位 $V_d+V_w+|V_{thl}|$ ，即，第四晶体管T4的栅极的电位为 $V_d+V_w+|V_{thl}|$ 。

[0092] 比如，第一控制信号Y的电位为22V，第二控制信号E的电位为-8V，第一晶体管T1导通，第二晶体管T2导通，数据信号D的显示电位通过第二晶体管T2传输至存储电容C的第一端，数据信号D的显示电位可以为8V，第二节点b的电位根据存储电容C的耦合作用跳变至数据信号D的显示电位8V。

[0093] 在所述发光阶段t4，第一控制信号Y为低电位，第二控制信号E为低电位，第四晶体管T4导通，由于存储电容C的耦合作用，第二节点b的电位 $V_d+V_w+|V_{thl}|$ ，即，第四晶体管T4的栅极的电位为 $V_d+V_w+|V_{thl}|$ ，第一电源信号H通过发光器件L的阳极传输至发光器件的阴极，即，第一电源信号H通过发光器件L传输至第一节点a，即，第四晶体管T4的漏极电位为第一电源信号H的电位 V_h 。此时，将对应于第四晶体管T4的栅源电压的驱动电流 I_d 供应到发光器件D，导致发光器件D发光，第四晶体管T4产生的驱动电流 I_d 由以下方程表示：

[0094] $I_d = k(V_{gs} - V_{th})^2 = k[V_d + V_w + |V_{thl}| - V_w - |V_{thl}|]^2 = k(V_d)^2$ 。

[0095] 在这个方程中， I_d 表示流经发光器件D的电流， V_{gs} 表示第四晶体管T4的栅源电压， V_{th} 表示第四晶体管T4的阈值电压， V_d 表示数据信号Z的电位， k 表示常数。由上式分析可知：该像素补偿电路的驱动电流 I_d 将与 V_{th} 和 V_w 无关。因此，提高发光器件发光的稳定性，进而提高画质。

[0096] 本申请提供的像素驱动电路以及显示面板，采用4T1C结构的像素驱动电路对每一像素中的驱动晶体管的阈值电压进行有效补偿，并且，发光器件的驱动电流不受第一电源信号的影响，因此，提高了发光器件发光的稳定性，进而提高画质。

[0097] 以上仅为本申请的实施例，并非因此限制本申请的专利范围，凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种像素驱动电路，其包括：复位模块、补偿模块、数据写入模块和发光模块；所述复位模块、所述数据写入模块以及所述发光模块均与所述补偿模块连接；
- 所述复位模块接入第一控制信号，所述复位模块用于在所述第一控制信号的控制下将复位信号传输至所述发光模块以对所述发光模块进行第一次复位；
- 所述数据写入模块接入所述第一控制信号，所述数据写入模块用于在所述第一控制信号的控制下，并通过数据信号的参考电位对所述发光模块进行第二次复位；
- 所述补偿模块接入第二控制信号，所述补偿模块用于在所述第二控制信号的控制下获取阈值电压；
- 所述数据写入模块还用于在所述第一控制信号的控制下将数据信号的显示电位传输至所述补偿模块；
- 其中，所述第一控制信号以及所述第二控制信号均由外部时序器提供，流经所述发光器件的电流与所述第四晶体管的阈值电压无关。
- [权利要求 2] 根据权利要求1所述的像素驱动电路，其中，所述复位模块包括：第一晶体管；
- 所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的漏极电性连接于所述复位信号，所述第一晶体管的源极电性连接于第一节点。
- [权利要求 3] 根据权利要求2所述的像素驱动电路，其中，所述补偿模块包括：第二晶体管以及存储电容；
- 所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的漏极电性连接于所述第一节点，所述第三晶体管的源极电性连接于第二节点；
- 所述存储电容的第一端电性连接于数据写入模块，所述存储电容的第二端电性连接于所述第二节点。

- [权利要求 4] 根据权利要求3所述的像素驱动电路，其中，所述数据写入模块包括：
第三晶体管；
所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的漏极电性连接于所述数据信号，所述第三晶体管的源极电性连接于所述存储电容的第一端。
- [权利要求 5] 根据权利要求4所述的像素驱动电路，其中，所述发光模块包括：发光器件以及第四晶体管；
所述发光器件的阳极电性连接于第一电源信号，所述发光器件的阴极电性连接于所述第一节点；
所述第四晶体管的栅极电性连接于所述第二节点，所述第四晶体管的漏极电性连接于所述第一节点，所述第四晶体管的源极电性连接于第二电源信号。
- [权利要求 6] 根据权利要求5所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管均为N型晶体管。
- [权利要求 7] 根据权利要求6所述的像素驱动电路，其中，所述像素驱动电路的驱动时序包括：
复位阶段，对所述第一节点的电位以及所述第二节点的电位进行复位；
阈值电压获取阶段，抓取所述第四晶体管的阈值电压并存储至所述存储电容上；
数据写入阶段，将所述数据信号写入所述存储电容的第一端，并根据所述存储电容的耦合作用，所述存储电容的第二端的电位跳变至相应电位；
发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的发光显示。
- [权利要求 8] 根据权利要求7所述的像素驱动电路，其中，在所述复位阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述复位信号通过所述第二晶体管传输至所述第一节点，所述数据信号通过所述第

一晶体管传输至所述存储电容的第一端，所述第二节点的电位根据所述存储电容的耦合作用跳变至所述数据信号对应的电位；

在阈值电压获取阶段，所述第一控制信号为低电位，所述第二控制信号为高电位，所述第一电源信号通过所述第三晶体管对所述存储电容进行充电，直至所述第四晶体管的栅极与源极之间的压差等于所述第四晶体管的阈值电压时截止；

在数据写入阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第一节点的电位根据所述存储电容的耦合作用跳变相应电位；

在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过发光器件的阳极传输至所述发光器件的阴极，所述发光器件发光。

[权利要求 9]

一种像素驱动电路，其包括：复位模块、补偿模块、数据写入模块和发光模块；所述复位模块、所述数据写入模块以及所述发光模块均与所述补偿模块连接；

所述复位模块接入第一控制信号，所述复位模块用于在所述第一控制信号的控制下将复位信号传输至所述发光模块以对所述发光模块进行第一次复位；

所述数据写入模块接入所述第一控制信号，所述数据写入模块用于在所述第一控制信号的控制下，并通过数据信号的参考电位对所述发光模块进行第二次复位；

所述补偿模块接入第二控制信号，所述补偿模块用于在所述第二控制信号的控制下获取阈值电压；

所述数据写入模块还用于在所述第一控制信号的控制下将数据信号的显示电位传输至所述补偿模块。

[权利要求 10]

根据权利要求9所述的像素驱动电路，其中，所述复位模块包括：第一晶体管；

所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的漏极电性连接于所述复位信号，所述第一晶体管的源极电性连接于第一节点。

[权利要求 11] 根据权利要求10所述的像素驱动电路，其中，所述补偿模块包括：第二晶体管以及存储电容；

所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的漏极电性连接于所述第一节点，所述第三晶体管的源极电性连接于第二节点；

所述存储电容的第一端电性连接于数据写入模块，所述存储电容的第二端电性连接于所述第二节点。

[权利要求 12] 根据权利要求11所述的像素驱动电路，其中，所述数据写入模块包括：第三晶体管；

所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的漏极电性连接于所述数据信号，所述第三晶体管的源极电性连接于所述存储电容的第一端。

[权利要求 13] 根据权利要求12所述的像素驱动电路，其中，所述发光模块包括：发光器件以及第四晶体管；

所述发光器件的阳极电性连接于第一电源信号，所述发光器件的阴极电性连接于所述第一节点；

所述第四晶体管的栅极电性连接于所述第二节点，所述第四晶体管的漏极电性连接于所述第一节点，所述第四晶体管的源极电性连接于第二电源信号。

[权利要求 14] 根据权利要求13所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管均为N型晶体管。

[权利要求 15] 根据权利要求14所述的像素驱动电路，其中，所述像素驱动电路的驱动时序包括：

复位阶段，对所述第一节点的电位以及所述第二节点的电位进行复位；

阈值电压获取阶段，抓取所述第四晶体管的阈值电压并存储至所述存储电容上；

数据写入阶段，将所述数据信号写入所述存储电容的第一端，并根据所述存储电容的耦合作用，所述存储电容的第二端的电位跳变至相应电位；

发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的发光显示。

[权利要求 16] 根据权利要求15所述的像素驱动电路，其中，在所述复位阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述复位信号通过所述第二晶体管传输至所述第一节点，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第二节点的电位根据所述存储电容的耦合作用跳变至所述数据信号对应的电位；

在阈值电压获取阶段，所述第一控制信号为低电位，所述第二控制信号为高电位，所述第一电源信号通过所述第三晶体管对所述存储电容进行充电，直至所述第四晶体管的栅极与源极之间的压差等于所述第四晶体管的阈值电压时截止；

在数据写入阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，所述数据信号通过所述第一晶体管传输至所述存储电容的第一端，所述第一节点的电位根据所述存储电容的耦合作用跳变相应电位；

在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过发光器件的阳极传输至所述发光器件的阴极，所述发光器件发光。

[权利要求 17] 根据权利要求9所述的像素驱动电路，其中，所述第一控制信号以及所述第二控制信号均由外部时序器提供。

[权利要求 18] 一种显示面板，其特征在于，包括像素驱动电路；
所述像素驱动电路包括：复位模块、补偿模块、数据写入模块和发光模块；所述复位模块、所述数据写入模块以及所述发光模块均与所述

补偿模块连接；

所述复位模块接入第一控制信号，所述复位模块用于在所述第一控制信号的控制下将复位信号传输至所述发光模块以对所述发光模块进行第一次复位；

所述数据写入模块接入所述第一控制信号，所述数据写入模块用于在所述第一控制信号的控制下，并通过数据信号的参考电位对所述发光模块进行第二次复位；

所述补偿模块接入第二控制信号，所述补偿模块用于在所述第二控制信号的控制下获取阈值电压；

所述数据写入模块还用于在所述第一控制信号的控制下将数据信号的显示电位传输至所述补偿模块。

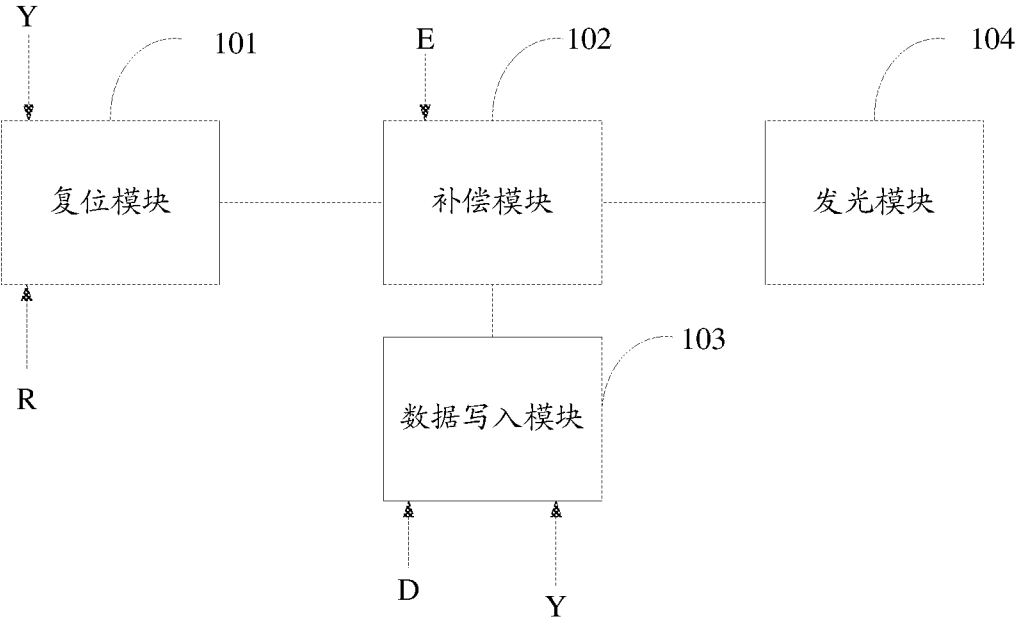


图 1

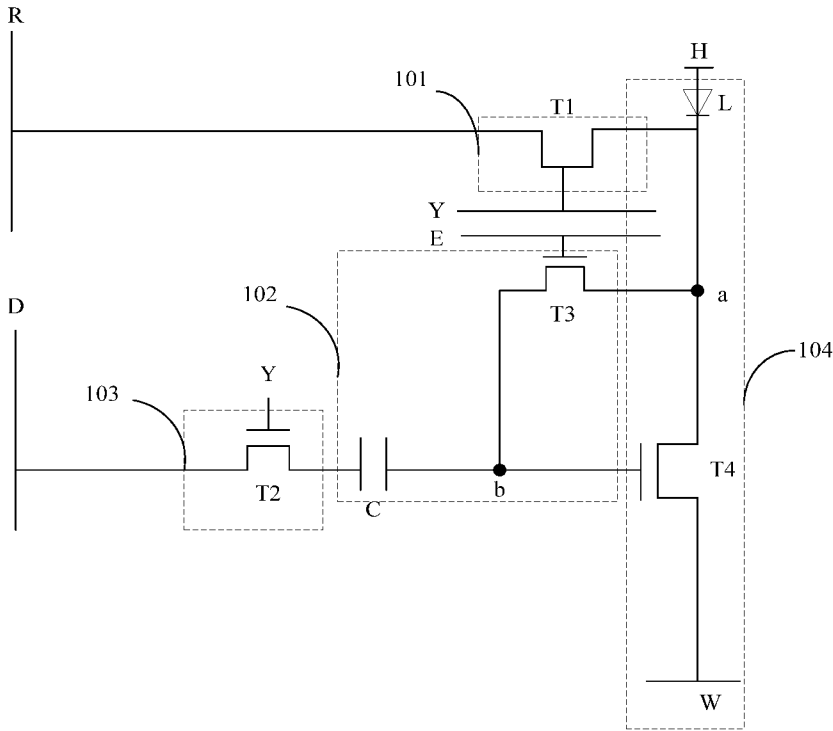


图 2

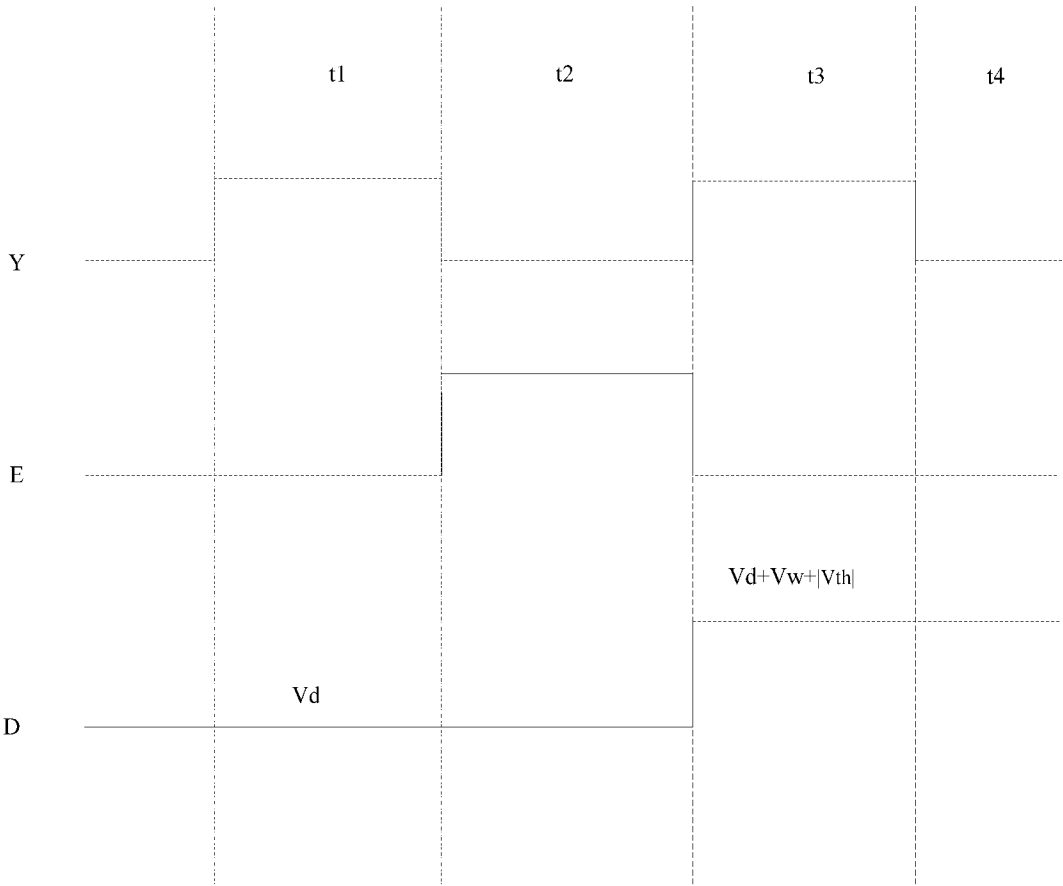


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/112960

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/30(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: 晶体管, 阈值, 补偿, 复位, 重置, 数据写入阶段, 发光阶段, transistor, threshold, compensat
+, reset, data writ+ stage, light emitting stage**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 110232889 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 13 September 2019 (2019-09-13) description, paragraphs [0040]-[0064], and figures 1-3	1-18
X	CN 108877667 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 23 November 2018 (2018-11-23) description, paragraphs [0040]-[0098], and figures 2-5	1-18
A	CN 105513535 A (SHANGHAI TIANMA AMOLED CO., LTD. et al.) 20 April 2016 (2016-04-20) entire document	1-18
A	CN 105185305 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 23 December 2015 (2015-12-23) entire document	1-18
A	CN 109087609 A (BOE TECHNOLOGY GROUP CO., LTD.) 25 December 2018 (2018-12-25) entire document	1-18
A	US 2014292736 A1 (INNOLUX CORPORATION) 02 October 2014 (2014-10-02) entire document	1-18



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

20 January 2020

Date of mailing of the international search report

12 February 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/112960**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 20180102733 A (IPRIME LTD.) 18 September 2018 (2018-09-18) entire document	1-18
A	CN 107342048 A (BOE TECHNOLOGY GROUP CO., LTD.) 10 November 2017 (2017-11-10) entire document	1-18

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/112960

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110232889	A	13 September 2019	None			
CN	108877667	A	23 November 2018	None			
CN	105513535	A	20 April 2016	None			
CN	105185305	A	23 December 2015	US	10083658	B2	25 September 2018
				US	2017270860	A1	21 September 2017
				WO	2017041453	A1	16 March 2017
CN	109087609	A	25 December 2018	None			
US	2014292736	A1	02 October 2014	US	9230483	B2	05 January 2016
KR	20180102733	A	18 September 2018	None			
CN	107342048	A	10 November 2017	US	2019057651	A1	21 February 2019

国际检索报告

国际申请号

PCT/CN2019/112960

A. 主题的分类 G09G 3/30 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																							
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNKI, CNPAT, WPI, EP0D0C: 晶体管, 阈值, 补偿, 复位, 重置, 数据写入阶段, 发光阶段, transistor, threshold, compensat+, reset, data writ+ stage, light emitting stage																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 110232889 A (深圳市华星光电半导体显示技术有限公司) 2019年 9月 13日 (2019 - 09 - 13) 说明书第[0040]-[0064]段, 图1-3</td> <td>1-18</td> </tr> <tr> <td>X</td> <td>CN 108877667 A (京东方科技集团股份有限公司 等) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0040]-[0098]段, 图2-5</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 105513535 A (上海天马有机发光显示技术有限公司 等) 2016年 4月 20日 (2016 - 04 - 20) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 105185305 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 109087609 A (京东方科技集团股份有限公司) 2018年 12月 25日 (2018 - 12 - 25) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>US 2014292736 A1 (INNOLUX CORP.) 2014年 10月 2日 (2014 - 10 - 02) 全文</td> <td>1-18</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 110232889 A (深圳市华星光电半导体显示技术有限公司) 2019年 9月 13日 (2019 - 09 - 13) 说明书第[0040]-[0064]段, 图1-3	1-18	X	CN 108877667 A (京东方科技集团股份有限公司 等) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0040]-[0098]段, 图2-5	1-18	A	CN 105513535 A (上海天马有机发光显示技术有限公司 等) 2016年 4月 20日 (2016 - 04 - 20) 全文	1-18	A	CN 105185305 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 全文	1-18	A	CN 109087609 A (京东方科技集团股份有限公司) 2018年 12月 25日 (2018 - 12 - 25) 全文	1-18	A	US 2014292736 A1 (INNOLUX CORP.) 2014年 10月 2日 (2014 - 10 - 02) 全文	1-18
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 110232889 A (深圳市华星光电半导体显示技术有限公司) 2019年 9月 13日 (2019 - 09 - 13) 说明书第[0040]-[0064]段, 图1-3	1-18																					
X	CN 108877667 A (京东方科技集团股份有限公司 等) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0040]-[0098]段, 图2-5	1-18																					
A	CN 105513535 A (上海天马有机发光显示技术有限公司 等) 2016年 4月 20日 (2016 - 04 - 20) 全文	1-18																					
A	CN 105185305 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 全文	1-18																					
A	CN 109087609 A (京东方科技集团股份有限公司) 2018年 12月 25日 (2018 - 12 - 25) 全文	1-18																					
A	US 2014292736 A1 (INNOLUX CORP.) 2014年 10月 2日 (2014 - 10 - 02) 全文	1-18																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期 2020年 1月 20日		国际检索报告邮寄日期 2020年 2月 12日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 纵浩 电话号码 86-(10)-53962541																					

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	KR 20180102733 A (IPRIME LTD.) 2018年 9月 18日 (2018 - 09 - 18) 全文	1-18
A	CN 107342048 A (京东方科技集团股份有限公司) 2017年 11月 10日 (2017 - 11 - 10) 全文	1-18

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/112960

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110232889	A	2019年 9月 13日	无			
CN	108877667	A	2018年 11月 23日	无			
CN	105513535	A	2016年 4月 20日	无			
CN	105185305	A	2015年 12月 23日	US	10083658	B2	2018年 9月 25日
				US	2017270860	A1	2017年 9月 21日
				WO	2017041453	A1	2017年 3月 16日
CN	109087609	A	2018年 12月 25日	无			
US	2014292736	A1	2014年 10月 2日	US	9230483	B2	2016年 1月 5日
KR	20180102733	A	2018年 9月 18日	无			
CN	107342048	A	2017年 11月 10日	US	2019057651	A1	2019年 2月 21日