

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7088041号
(P7088041)

(45)発行日 令和4年6月21日(2022.6.21)

(24)登録日 令和4年6月13日(2022.6.13)

(51)国際特許分類

H 0 2 M 7/48 (2007.01)

F I

H 0 2 M 7/48

E Z H V

請求項の数 1 (全10頁)

(21)出願番号 特願2019-7219(P2019-7219)
(22)出願日 平成31年1月18日(2019.1.18)
(65)公開番号 特開2020-120435(P2020-120435
A)
(43)公開日 令和2年8月6日(2020.8.6)
審査請求日 令和3年7月15日(2021.7.15)

(73)特許権者 000004260
株式会社デンソー
愛知県刈谷市昭和町1丁目1番地
(74)代理人 110000110弁理士法人 快友国際特許事
務所
(72)発明者 部谷 圭彦
愛知県豊田市トヨタ町1番地 トヨタ自
動車株式会社内
審査官 柳下 勝幸

最終頁に続く

(54)【発明の名称】 電力変換装置

(57)【特許請求の範囲】

【請求項1】

電源と負荷との間で電力変換を行う電力変換装置であって、
前記電源から前記負荷への電力供給経路上に設けられているとともに、各々が互いに並列に接続された第1スイッチング素子及び第2スイッチング素子を有する、少なくとも二つのスイッチング回路と、
前記第1スイッチング素子を駆動する第1スイッチング制御と、前記第2スイッチング素子を駆動する第2スイッチング制御とを選択的に実行する制御装置と、
を備え、
前記第1スイッチング素子は、第1半導体材料を用いて構成されており、
前記第2スイッチング素子は、M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor) であり、前記第1半導体材料よりもバンドギャップの広い第2半導体材料を用いて構成されているとともに、そのサイズは前記第1スイッチング素子のサイズよりも小さく、
前記制御装置は、前記第1スイッチング制御の実行中において、前記M O S F E T のソースに対するゲート電圧を、所定の電圧に保持するように構成されており、それによって、前記M O S F E T のボディダイオードに所定の許容値を超える逆導通電流が流れたときに、前記M O S F E T のドレインに対するゲート電圧が、前記M O S F E T の閾値電圧よりも大きくなる、
電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書が開示する技術は、電力変換装置に関する。

【背景技術】

【0002】

DC-DCコンバータやインバータといった、電源と負荷との間で電力変換を行う電力変換装置が知られている。この種の電力変換装置は、電源と負荷との間を複数のスイッチング回路を介して接続し、各々のスイッチング回路を例えばパルス幅変調（PWM；Pulse Width Modulation）方式により制御することによって、電源と負荷との間で電力変換を行っている。

10

【0003】

例えば特許文献1に、電力変換装置が開示されている。この電力変換装置では、各々のスイッチング回路が、並列に接続された2つのスイッチング素子を有している。一方のスイッチング素子はIGBT（Insulated Gate Bipolar Transistor）であり、他方のスイッチング素子はMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）である。スイッチング回路を流れる電流等に応じて、IGBTとMOSFETを選択的に使用する。MOSFETについては、炭化シリコン（SiC）などのワイドバンドギャップ半導体を用いて構成されている。ワイドバンドギャップ半導体により構成されたMOSFETは、耐電圧性に優れ、許容電流密度も高いという利点を有するため、高い性能を維持しつつ、小型化を図ることが可能である。

20

【先行技術文献】

【特許文献】

【0004】

【文献】特開2014-027816号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

通常、各々のスイッチング回路には、還流ダイオードが設けられている。還流ダイオードは、二つのスイッチング素子と別体で用意されてもよいし、例えばIGBTと一体に設けることもできる。これにより、逆導通時の逆導通電流は、スイッチング素子を迂回し、還流ダイオードを通して流れる。しかしながら、MOSFETには、ボディダイオードが内在している。従って、還流ダイオードだけでなく、MOSFETのボディダイオードにも、逆導通電流が流れるおそれがある。特に、一方のスイッチング素子に大型のIGBTが採用され、他方のスイッチング素子に小型のMOSFETが採用された構成であると、IGBTを駆動しているときの逆導通時において、過大な電流がMOSFETのボディダイオードに流れるおそれがある。これを鑑み、本明細書は、IGBT、又は、その他の第1スイッチング素子の駆動中において、MOSFETのボディダイオードに過大な逆導通電流が流れることを未然に防止、又は、抑制し得る技術を提供する。

30

【課題を解決するための手段】

【0006】

本明細書が開示する電力変換装置は、少なくとも二つのスイッチング回路と、制御装置とを備える。それらのスイッチング回路は、電源から負荷への電力供給経路上に設けられているとともに、各々のスイッチング回路は、互いに並列に接続された第1スイッチング素子、及び、第2スイッチング素子を有する。制御装置は、スイッチング回路を流れる電流等に基づいて、第1スイッチング素子を駆動する第1スイッチング制御と、第2スイッチング素子を駆動する第2スイッチング制御とを、選択的に実行する。第1スイッチング素子は、第1半導体材料を用いて構成されている。第2スイッチング素子はMOSFETである。MOSFETは、第1スイッチング素子よりバンドギャップの広い第2半導体材料を用いて構成されている。MOSFETのサイズは、第1スイッチング素子のサイズより

40

50

も小さく構成されている。制御装置は、第1スイッチング制御の実行中において、MOSFETのソースに対するゲート電圧を、所定の電圧に保持する。それによって、MOSFETのボディダイオードに所定の許容値を超える逆導通電流が流れたときに、MOSFETのドレインに対するゲート電圧が、MOSFETの閾値電圧よりも大きくなるように構成されている。

【0007】

上記した電力変換装置では、第1スイッチング制御の実行中に、MOSFETのソースに対するゲート電圧が、所定の電圧に保持される。それによって、MOSFETのボディダイオードに、所定の許容値を超える逆導通電流が流れたときは、MOSFETのドレインに対するゲート電圧が、MOSFETの閾値電圧よりも大きくなる。その結果、MOSFETが導通状態になり、ソースドレイン間に電流が流れることによって、ボディダイオードを流れる電流が制限される。これにより、MOSFETのボディダイオードに、過大な電流が流れることが未然に防止されるか、あるいは、そのような事態の発生が抑制される。

【図面の簡単な説明】

【0008】

【図1】電力変換装置10の構成を示すブロック図である。

【図2】スイッチング回路に流れる電流に応じて決定される、各スイッチング素子のゲート駆動電圧を示すグラフである。

【図3】逆導通時における、逆導通電流（ I_{F1} 、 I_{F2} ）の流れを模式的に示す。

【図4】図2のA点において、MOSFET36がターンオンされる様子を模式的に示す。

【図5】大電流域での逆導通時において、MOSFET36のゲート電圧 V_{ges2} を0Vに保持した際の、逆導通電流（ I_{F1} 、 I_{ds} 、 $I_{F2} - I_{ds}$ ）の流れを示す図である。

【発明を実施するための形態】

【0009】

図面を参照して実施例の電力変換装置10を説明する。本実施例の電力変換装置10は、電源4と負荷6との間で電力変換を行う、DC-DCコンバータやインバータといった電力変換器の一部を構成することができる。本実施例の電力変換装置10は、一例ではあるが、ハイブリッド車、燃料電池車、又は、電気自動車といった自動車に搭載される。但し、本実施例で開示される技術は、自動車に搭載される電力変換装置10だけでなく、様々な用途の電力変換装置にも採用することができる。

【0010】

図1は、本実施例の電力変換装置10のブロック図を示す。電力変換装置10は、上側スイッチング回路20と、下側スイッチング回路30と、制御装置12と、複数の駆動回路42、44、46、48とを備える。上側スイッチング回路20と、下側スイッチング回路30は、電源4と負荷6との間の電力供給経路上で、直列に接続されている。上側スイッチング回路20は、電源4の正極と負荷6との間を接続する電力供給経路に設けられている。下側スイッチング回路30は、電源4の負極と負荷6との間を接続する電力供給経路上に設けられている。即ち、上側スイッチング回路20は、いわゆる上アームに位置しており、下側スイッチング回路30は、いわゆる下アームに位置している。負荷6は、上側スイッチング回路20と、下側スイッチング回路30の midpoint で接続されている。制御装置12は、駆動回路42、44、46、48を介して、各々のスイッチング回路20、30に接続されている。

【0011】

上側スイッチング回路20は、IGBT22とMOSFET26とを備える。IGBT22とMOSFET26は、互いに並列に接続されている。IGBT22は、シリコン（Si）を用いて構成された半導体素子であり、MOSFET26は、炭化シリコン（SiC）を用いて構成された半導体素子である。本実施例におけるIGBT22は、RC（Reverse-Conducting）-IGBTであり、還流ダイオード24が一体に設けられている。ま

た、MOSFET 26には、ボディダイオード28が内在している。なお、還流ダイオード24は、IGBT 22とは別に、独立した半導体素子として設けられてもよい。

【0012】

下側スイッチング回路30も同様に、IGBT 32とMOSFET 36とを備える。IGBT 32とMOSFET 36は、互いに並列に接続されている。IGBT 32は、シリコンを用いて構成された半導体素子であり、MOSFET 36は、炭化シリコンを用いて構成された半導体素子である。下側スイッチング回路30においても、IGBT 32は、RC (Reverse-Conducting) - IGBTであり、還流ダイオード34が一体に設けられている。また、MOSFET 36には、ボディダイオード38が内在している。なお、還流ダイオード34は、IGBT 32とは別に、独立した半導体素子として設けられてもよい。

10

【0013】

MOSFET 26、36を構成する炭化シリコンは、シリコンよりも広いバンドギャップを有しており、ワイドバンドギャップ半導体と称されるものの1つである。炭化シリコンは、本技術における第2半導体材料の一例である。MOSFET 26、36を構成する第2半導体材料は、炭化シリコンに限定されず、例えば窒化ガリウム (GaN)、酸化ガリウム (Ga₂O₃)、又は、ダイヤモンドといった他のワイドバンドギャップ半導体であってもよい。また、IGBT 22、32を構成する半導体材料は、シリコンに限定されない。MOSFET 26、36を構成する半導体材料が、IGBT 22、32を構成する半導体材料よりも広いバンドギャップを有すればよい。また、IGBT 22、32は、必ずしもIGBTに限定されず、他の構造を有するスイッチング素子であってもよい。

20

【0014】

制御装置12は、上側スイッチング回路20と、下側スイッチング回路30を、例えばPWM方式により制御することによって、電源4と負荷6との間で電力変換を行う。上側スイッチング回路20のIGBT 22は、第1駆動回路42を介して、制御装置12と接続されている。同様に、上側スイッチング回路20のMOSFET 26は、第2駆動回路44を介して制御装置12と接続され、下側スイッチング回路30のIGBT 32は、第3駆動回路46を介して制御装置12と接続され、下側スイッチング回路30のMOSFET 36は、第4駆動回路48を介して制御装置12と接続されている。制御装置12は、複数の駆動回路42、44、46、48を介して、上側スイッチング回路20及び下側スイッチング回路30の動作を制御する。

30

【0015】

特に、本実施例における制御装置12は、スイッチング回路20、30に流れる電流に応じて、第1スイッチング制御と第2スイッチング制御とを選択的に実行する。第1スイッチング制御では、IGBT 22、32のみが駆動され、MOSFET 26、36は使用されない。一方、第2スイッチング制御では、MOSFET 26、36のみが駆動され、IGBT 22、32は使用されない。即ち、制御装置12は、第1スイッチング制御を実行する場合、駆動回路42、46を介して、IGBT 22、32のゲート電圧V_{ge1}、V_{ge2}を制御する。一方、制御装置12は、第2スイッチング制御を実行する場合、駆動回路44、48を介して、MOSFET 26、36のゲート電圧V_{gs1}、V_{gs2}を制御する。

40

【0016】

前述したように、MOSFET 26、36は、炭化シリコンを用いて構成されている。炭化シリコンは、ワイドバンドギャップ半導体の一種であり、それを用いて構成されたMOSFET 26、36は、耐電圧性に優れ、許容電流密度も高いという利点を有する。従って、MOSFET 26、36については、高い性能を維持しつつ、小型化を図ることが可能である。この点に関して、一般に、IGBTやMOSFETといったスイッチング素子22、26、32、36の製造コストは、そのサイズに比例して増大するとともに、その傾向は、ワイドバンドギャップ半導体を採用したMOSFET 26、36において顕著となる。そのことから、本実施例では、MOSFET 26、36のサイズが、IGBT 22、32のサイズよりも小さくされており、それによって、高い性能を維持しつつも、製造

50

コストの低減が図られている。なお、本明細書におけるスイッチング素子 22、26、32、36 のサイズとは、平面視したときのサイズを意図しており、例えばチップサイズとも称される。

【0017】

制御装置 12 は、上側スイッチング回路 20 に所定の電流を超える大電流が流れる期間においては、サイズの大きい IGBT 22 を駆動する第 1 スwitchング制御を行う。本明細書では、所定の電流よりも大きい大電流が流れる期間を、「大電流域」と称する。制御装置 12 は、上側スイッチング回路 20 に所定の電流よりも小さい小電流が流れる期間においては、サイズの小さい MOSFET 26 を駆動する第 2 スwitchング制御を行う。本明細書では、所定の電流よりも小さい小電流が流れる期間を、「小電流域」と称する。同様に、下側スイッチング回路 30 に、大電流域の電流が流れる期間においては、制御装置 12 は、サイズの大きい IGBT 32 を駆動する第 1 スwitchング制御を行う。下側スイッチング回路 30 に、小電流域の電流が流れる期間においては、サイズの小さい MOSFET 36 を駆動する第 2 スwitchング制御を行う。

【0018】

図 2 は、制御装置 12 によるゲート電圧 V_{ge1} 、 V_{ge2} 、 V_{gs1} 、 V_{gs2} の制御例を示す。図 2 に示すように、大電流域では第 1 スwitchング制御が実行され、IGBT 22、32 を駆動するために、IGBT 22、32 のゲート電圧 V_{ge1} 、 V_{ge2} が経時的に制御される。一例ではあるが、第 1 スwitchング制御では、IGBT 22、32 のゲート電圧 V_{ge1} 、 V_{ge2} が、0 ボルトと 15 ボルトとの間で制御される。一方、MOSFET 26、36 のゲート電圧 V_{gs1} 、 V_{gs2} は、0 ボルトに維持される。小電流域では第 2 スwitchング制御が実行され、MOSFET 26、36 を駆動するために、MOSFET 26、36 のゲート電圧 V_{gs1} 、 V_{gs2} が経時的に制御される。一例ではあるが、第 2 スwitchング制御では、MOSFET 26、36 のゲート電圧 V_{gs1} 、 V_{gs2} が、-5 ボルトと 20 ボルトとの間で制御される。一方、IGBT 22、32 のゲート電圧 V_{ge1} 、 V_{ge2} は、ゼロボルトに維持される。

【0019】

ここで、図 2 に示すゲート電圧 V_{gs1} 、 V_{gs2} のグラフから理解されるように、第 1 スwitchング制御と第 2 スwitchング制御との間において、MOSFET 26、36 をターンオフさせるときのゲート電圧 V_{gs1} 、 V_{gs2} は互いに相違する。即ち、第 1 スwitchング制御では、MOSFET 26、36 をターンオフするときのゲート電圧 V_{gs1} 、 V_{gs2} がゼロボルトである一方で、第 2 スwitchング制御では、MOSFET 26、36 をターンオフするときのゲート電圧 V_{gs1} 、 V_{gs2} は -5 ボルトとなっている。

【0020】

制御装置 12 は、上側スイッチング回路 20 を導通させる状態から、下側スイッチング回路 30 を導通させる状態へ切り替えるタイミング（図 2 中の A）で、全てのスイッチング素子 22、26、32、36 が、電源 4 の正極側から負極側に向かう方向に対して、非導通状態になる時間を設けている。この時間はデッドタイムと称される。上側スイッチング回路 20 が非導通状態になった直後には、電流が完全に切れていないため、そのタイミングで下側スイッチング回路 30 を、電源 4 の正極側から負極側に向かう方向に対して導通状態にしてしまうと、ショートを起こすおそれがある。これを未然に防ぐために、デッドタイムが設けられている。このデッドタイムにおいて、下側スイッチング回路 30 では逆導通電流が生じ得る。本実施例では、上側スイッチング回路 20 から、下側スイッチング回路 30 に切り替えるタイミングでの逆導通電流をメインとして説明するが、下側スイッチング回路 30 から、上側スイッチング回路 20 に切り替えるタイミングでも同様である。

【0021】

図 3 に、上側スイッチング回路 20 を導通させる状態から、下側スイッチング回路 30 を導通させる状態に切り替えるタイミングにおいて、下側スイッチング回路 30 で発生する逆導通電流（ I_{F1} 、 I_{F2} ）の流れを示す。通常、逆導通電流（ I_{F1} 、 I_{F2} ）は、IGBT 32 と一体に設けられた還流ダイオード 34 に流れることが想定されている。し

10

20

30

40

50

かしながら、それらと並列に接続されたMOSFET36にも、ボディダイオード38が内在している。従って、図3に示すように、還流ダイオード34だけでなく、MOSFET36のボディダイオード38にも、逆導通電流IF2が流れるおそれがある。

【0022】

ここで、IGBT32は、大電流域でのスイッチングを担うことから、比較的にサイズの大きいものが採用されている。一方、MOSFET36は、小電流域でのスイッチングを担うことから、比較的にサイズの小さいものが採用されている。そのために、IGBT32の許容電流に対して、MOSFET36の許容電流は比較的に小さい。従って、大電流域における逆導通電流は、MOSFET36のボディダイオード38にとって過大であり、例えばMOSFET36にダメージを与えるおそれがある。

10

【0023】

上記の問題に関して、本実施例の電力変換装置10では、第1スイッチング制御の実行中に、MOSFET36のソースに対するゲート電圧Vgs2が、ゼロボルトに保持されている。それにより、図4に示すように、MOSFET36のボディダイオード38に、所定の許容値を超える逆導通電流が流れ、その順方向電圧Vfが所定のレベルに達すると、MOSFET36のドレインに対するゲートの電圧(Vgs2-Vdであり、Vd=-Vf)が、MOSFET36の閾値電圧よりも大きくなる。その結果、図5に示すように、MOSFET36が導通状態になり、ソースドレイン間に電流Idsが流れることによって、ボディダイオード38を流れる電流IF2が制限される(即ち、IF2-Idsとなる)。

20

【0024】

本実施例の電力変換装置10では、第1スイッチング制御において、MOSFET36のゲート電圧Vgs1がゼロボルトに維持される。これにより、MOSFET36のボディダイオード38に、所定の許容値を超える逆導通電流が流れたときに、MOSFET36のドレインに対するゲートの電圧Vdが、MOSFET36の閾値電圧よりも大きくなる。言い換えると、第1スイッチング制御において、MOSFET36に与える具体的なゲート電圧Vgs1の値は、MOSFET36の電流に関する許容値や、MOSFET36の閾値電圧に応じて定めることができる。そのことから、例えばMOSFET36の閾値電圧は、MOSFET36の温度に応じて変化することから、第1スイッチング制御においてMOSFET36に与えるゲート電圧Vgs1も、温度に応じて調節してもよい。

30

【0025】

いずれにしても、MOSFET36のソースに対するゲートの電圧をVaとした場合、逆導通電流IF2が流れた時のゲートドレイン間電圧Vgdは、 $Vgd = Va + VF$ となる。このゲートドレイン間電圧Vgdが、MOSFET36の閾値電圧Vthを超えていれば、すなわち、 $Va + VF > Vth$ を満たせば、MOSFET36がターンオンされ、ソースドレイン間で導通状態となる。従って、第1スイッチング制御においてMOSFET36に与えるゲート電圧Vgs1は、ゼロボルトに限定されることなく、 $Va + VF > Vth$ を満たすような任意の値であってよい。

【0026】

また、本実施例においては、上側スイッチング回路20から、下側スイッチング回路30に切り替えるタイミングで、下側スイッチング回路30に発生する逆導通電流について述べた。一方で、下側スイッチング回路30から、上側スイッチング回路20に切り替えるタイミングにおいては、上側スイッチング回路20に、負荷6から電源4の正極側の方向へ向かう、逆導通電流が発生する。この場合においても、上側スイッチング回路20と、下側スイッチング回路30の役割を反対にすることで、同様の効果を得ることができる。すなわち、第2駆動回路44が出力する電圧を、所定の電圧に保持し、MOSFET26を、ソースドレイン間で導通させることにより、ボディダイオード28に過大な逆導通電流が流れることを未然に防止、又は、抑制し得る。

40

【0027】

以上、本明細書が開示する技術の具体例を詳細に説明したが、これらは例示に過ぎず、特

50

許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。本明細書、又は、図面に説明した技術要素は、単独で、あるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書、又は、図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【符号の説明】

【 0 0 2 8 】

4：電源

6：負荷

10

10：電力変換装置

12：制御装置

20、30：スイッチング回路

22、32：IGBT

24、34：還流ダイオード

26、36：MOSFET

28、38：ボディダイオード

42、44、46、48：駆動回路

20

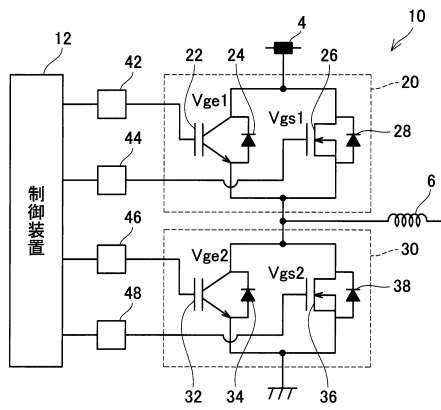
30

40

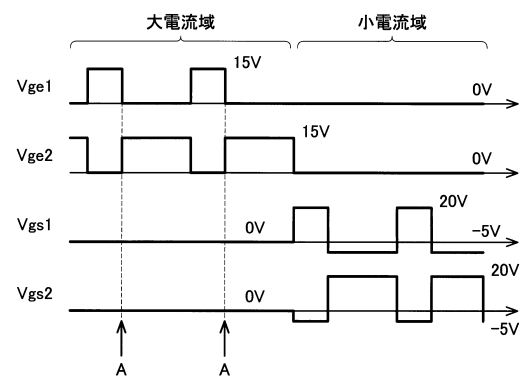
50

【図面】

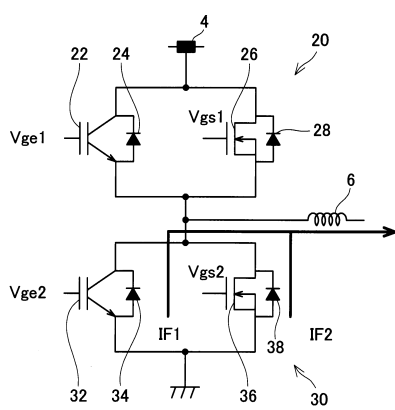
【図 1】



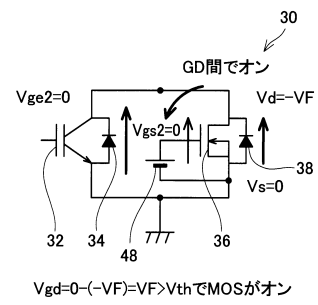
【図 2】



【図 3】



【図 4】



10

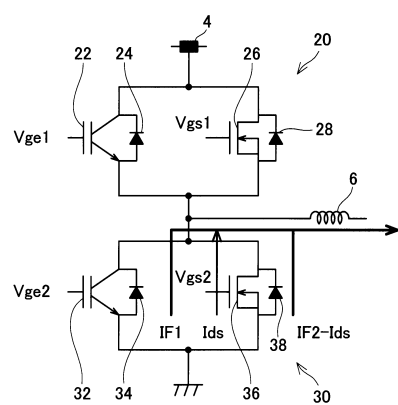
20

30

40

50

【図 5】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開２０１４－０２７８１６（ＪＰ，Ａ）
 特開２０１０－２７９１９３（ＪＰ，Ａ）
 特開平１０－０８０１５２（ＪＰ，Ａ）
 特開２００９－１８３１１５（ＪＰ，Ａ）
 国際公開第２０１９／０３９０６４（ＷＯ，Ａ１）
 特開２０１３－１８７９４０（ＪＰ，Ａ）
- (58)調査した分野 (Int.Cl., DB名)
- H 02 M 7 / 48
 H 02 M 1 / 08
 H 03 K 17 / 00