【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】令和5年3月30日(2023.3.30)

【国際公開番号】WO2022/044123
【出願番号】特願2022-544935(P2022-544935)
【国際特許分類】
H03K 17/0812(2006.01)
H03K 17/687(2006.01)
H02H 7/122(2006.01)
H02M 1/00(2007.01)
【FI】
H03K 17/0812
H03K 17/687
H02H 7/122
H02M 1/00 H

【手続補正書】
【提出日】令和5年1月16日(2023.1.16)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
制御電極と正極側電極と負極側電極とを有する電力用半導体素子の駆動制御回路であって、
前記制御電極と前記負極側電極の間に印加される電圧を遷移させることによって前記電力用半導体素子を駆動する駆動器と、
前記駆動器と前記制御電極との間に流れるゲート電流を検出するゲート電流検出器と、
前記検出したゲート電流量に基づいて、前記電力用半導体素子に供給されるゲート電荷量を算出するゲート電荷量演算器と、
前記ゲート電流の大きさおよび前記ゲート電荷量の大きさに基づいて、アーム短絡または負荷短絡を検出する短絡検出器と、
を備え、
前記短絡検出器は、
前記ゲート電流の大きさと、少なくとも１つの基準値とを比較するゲート電流判定器と、
前記ゲート電荷量の大きさと、少なくとも１つの基準値とを比較するゲート電荷量判定器と、
前記ゲート電流判定器の出力信号と前記ゲート電荷量判定器の出力信号との論理演算を実行する短絡検出用論理演算器とを含む、電力用半導体素子の駆動制御回路。
【請求項２】
前記ゲート電流検出器は、前記駆動器と前記制御電極との間の配線に流れる電流の大きさを検出し、
前記ゲート電流判定器は、
前記ゲート電流の大きさと、０よりも大きな値であるゲート電流下限基準値とを比較するゲート電流用第１の比較器と、
前記ゲート電流の大きさと、ゲート電流上限基準値とを比較するゲート電流用第２の比

較器と、
前記ゲート電流用第１の比較器の出力信号と前記ゲート電流用第２の比較器の出力信号との論理演算を実行するゲート電流用論理演算器とを含み、
前記ゲート電荷量判定器は、
前記ゲート電荷量の大きさと、ゲート電荷量下限基準値とを比較するゲート電荷量用第１の比較器と、
前記ゲート電荷量の大きさと、ゲート電荷量上限基準値とを比較するゲート電荷量用第２の比較器と、
前記ゲート電荷量用第１の比較器の出力信号と前記ゲート電荷量用第２の比較器の出力信号との論理演算を実行するゲート電荷量用論理演算器とを含み、
前記短絡検出用論理演算器は、前記ゲート電流用論理演算器の出力信号と前記ゲート電荷量用論理演算器の出力信号との論理演算によって、前記電力用半導体素子の短絡状態を検出する、
請求項１記載の電力用半導体素子の駆動制御回路。
【請求項３】
前記駆動器は、直列に接続された正ゲート電圧源と、第１のトランジスタと、オンゲート抵抗と、オフゲート抵抗と、第２のトランジスタと、基準電位とを含み、前記オンゲート抵抗と前記オフゲート抵抗との間のノードが前記電力用半導体素子の制御電極と接続し、
前記ゲート電流検出器は、前記第１のトランジスタから前記オンゲート抵抗に流れる電流の大きさを検出し、
前記ゲート電流判定器は、
前記ゲート電流の大きさと、ゲート電流上限基準値とを比較するゲート電流用第２の比較器を含み、
前記ゲート電荷量判定器は、
前記ゲート電荷量の大きさと、ゲート電荷量下限基準値とを比較するゲート電荷量用第１の比較器と、
前記ゲート電荷量の大きさと、ゲート電荷量上限基準値とを比較するゲート電荷量用第２の比較器と、
前記ゲート電荷量用第１の比較器の出力信号と前記ゲート電荷量用第２の比較器の出力信号との論理演算を実行するゲート電荷量用論理演算器とを含み、
前記短絡検出用論理演算器は、前記ゲート電流用第２の比較器の出力信号と前記ゲート電荷量用論理演算器の出力信号との論理演算によって、前記電力用半導体素子の短絡状態を検出する、
請求項１記載の電力用半導体素子の駆動制御回路。
【請求項４】
前記ゲート電流上限基準値は、通常のスイッチング動作時のミラー期間中におけるゲート電流の値よりも小さな値であり、
前記ゲート電荷量下限基準値は、通常のスイッチング動作時のゲート電流がピーク値におけるゲート電荷量よりも大きな値であり、
前記ゲート電荷量上限基準値は、通常のスイッチング動作時のミラー期間終了時におけるゲート電荷量よりも小さな値である、
請求項２または３記載の電力用半導体素子の駆動制御回路。
【請求項５】
前記ゲート電流上限基準値は、温度に応じて変化するように設定され、
前記ゲート電荷量下限基準値、および前記ゲート電荷量上限基準値は、前記電力用半導体素子の正極側電極と負極側電極との間に印加される電圧に応じて変化するように設定される、請求項２または３記載の電力用半導体素子の駆動制御回路。
【請求項６】
前記ゲート電流検出器は、前記駆動器と前記制御電極との間の配線に流れる電流の大き

さを検出し、
前記ゲート電流判定器は、
前記ゲート電流の大きさと、ゲート電流上限基準値とを比較するゲート電流用第３の比較器を含み、
前記ゲート電荷量判定器は、
前記ゲート電荷量の大きさと、ゲート電荷量下限基準値とを比較するゲート電荷量用第１の比較器を含み、
前記ゲート電流上限基準値は、０よりも小さな値であり、
前記ゲート電荷量下限基準値は、通常のスイッチング動作時のゲート電流がピーク値におけるゲート電荷量よりも大きな値であり、
前記短絡検出用論理演算器は、前記ゲート電流用第３の比較器の出力信号および前記ゲート電荷量用第１の比較器の出力信号に基づいて、前記電力用半導体素子の短絡状態を検出する、
請求項１記載の電力用半導体素子の駆動制御回路。
【請求項７】
前記短絡検出器は、さらに、
前記ゲート電流の大きさと、０よりも小さな値である別のゲート電流上限基準値とを比較するゲート電流用第３の比較器と、
前記ゲート電流用第３の比較器の出力信号と、前記ゲート電荷量用第１の比較器の出力信号との論理演算とによって、前記電力用半導体素子の短絡状態を検出する負荷短絡検出用論理演算器とを含む、
請求項２～５のいずれか１項に記載の電力用半導体素子の駆動制御回路。
【請求項８】
前記ゲート電流検出器は、電流センサである、
請求項２～７のいずれか１項に記載の電力用半導体素子の駆動制御回路。
【請求項９】
前記駆動器と前記制御電極との間の配線に設けられた抵抗を備え、
前記ゲート電流検出器は、前記抵抗の両端の電圧を検出する差動増幅器である、
請求項２に記載の電力用半導体素子の駆動制御回路。
【請求項１０】
前記ゲート電流検出器は、前記オンゲート抵抗の両端の電圧を検出する差動増幅器である、
請求項３に記載の電力用半導体素子の駆動制御回路。
【請求項１１】
前記ゲート電流検出器の出力信号の波形を所定の時定数で整形するフィルタを備え、前記フィルタの出力信号は、前記ゲート電荷量演算器および前記短絡検出器に送られる、
請求項１～１０のいずれか１項に記載の電力用半導体素子の駆動制御回路。
【請求項１２】
前記駆動器に前記電力用半導体素子をターンオンさせる指令またはターンオフさせる指令を出力する指令器と、
前記短絡検出器によって、アーム短絡または負荷短絡が検出されたときには、前記指令器の指令に関わらず、前記駆動器に前記電力用半導体素子をターンオフさせる指令を出力する保護回路を備える、
請求項１～１１のいずれか１項に記載の電力用半導体素子の駆動制御回路。
【請求項１３】
前記ゲート電荷量演算器の出力信号を初期化するための演算器を備える、
請求項１～１２のいずれか１項に記載の電力用半導体素子の駆動制御回路。
【請求項１４】
前記電力用半導体素子は、Ｓｉ－ＩＧＢＴ、ＲＣ－ＩＧＢＴ、ＳｉＣ－ＭＯＳＦＥＴ、ＧａＮトランジスタ、およびＧａ２Ｏ３トランジスタのうちのいずれかである、

請求項１～１３のいずれか１項に記載の電力用半導体素子の駆動制御回路。
【請求項１５】
請求項１～１４のいずれか１項に記載の電力用半導体素子の駆動制御回路と、
前記電力用半導体素子と、
を備えた電力用半導体モジュール。
【請求項１６】
請求項１５記載の電力用半導体モジュールを有し、入力される電力を変換して出力する主変換回路と、
前記主変換回路を制御する制御信号を前記主変換回路に出力する制御回路と、
を備えた電力変換装置。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００６７
【補正方法】変更
【補正の内容】
【００６７】
実施の形態５．
図６は、実施の形態５の電力用半導体素子の駆動制御回路を示す図である。図６の実施の形態５の電力用半導体素子の駆動制御回路が図４の実施の形態３の電力用半導体素子１と相違する点は、実施の形態５の電力用半導体素子の駆動制御回路は、保護回路４００を備える点である。