

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 11 月 9 日 (09.11.2017)



(10) 国际公布号
WO 2017/190567 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) **H01L 21/84** (2006.01)
- (21) 国际申请号: PCT/CN2017/078272
- (22) 国际申请日: 2017 年 3 月 27 日 (27.03.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610293562.9 2016 年 5 月 5 日 (05.05.2016) CN
- (71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号, Beijing
100015 (CN)。 北京京东方显示技术有限公司
(BEIJING BOE DISPLAY TECHNOLOGY CO.,
LTD.) [CN/CN]; 中国北京市北京经济技术开发
区经海一路 118 号, Beijing 100176 (CN)。
- (72) 发明人: 刘正(LIU, Zheng); 中国北京市北京经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。

张治超(ZHANG, Zhichao); 中国北京市北京经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。
陈曦(CHEN, Xi); 中国北京市北京经济技术开
发区地泽路 9 号, Beijing 100176 (CN)。 张小祥
(ZHANG, Xiaoxiang); 中国北京市北京经济技术
开发区地泽路 9 号, Beijing 100176 (CN)。 刘明
悬(LIU, Mingxuan); 中国北京市北京经济技术开
发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京天昊联合知识产权代理有
限公司(TEE&HOWE INTELLECTUAL PROPERTY
ATTORNEYS); 中国北京市东城区建国门
内大街 28 号民生金融中心 D 座 10 层陈
源, Beijing 100005 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY DEVICE

(54) 发明名称: 阵列基板及其制造方法和显示装置

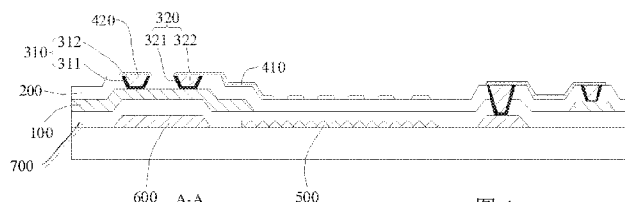


图 1

(57) Abstract: Disclosed is an array substrate. The array substrate is divided into a plurality of pixel units; each of the pixel units is provided with a thin film transistor; the thin film transistor includes an active layer (100) as well as a passive layer (200), a source electrode (310) and a drain electrode (320) provided on the active layer; a source via hole penetrating through the passive layer, a drain via hole penetrating through the passive layer and a data line groove communicating with the source via hole are formed on the passive layer. The source electrode is provided in the source via hole so as to be connected to the active layer; the drain electrode is provided in the drain via hole so as to be connected to the active layer; a data line (330) is provided in the data line groove so as to be electrically connected to the corresponding source electrode. Also provided are a method for manufacturing an array substrate and a display device. By means of an array substrate having a new structure, an active layer of the array substrate is no longer limited by the manufacturing process.

(57) 摘要: 一种阵列基板, 该阵列基板被划分为多个像素单元, 每个该像素单元内均设置有薄膜晶体管, 该薄膜晶体管包括有源层 (100)、设置在该有源层上的钝化层 (200)、源极 (310) 和漏极 (320), 该钝化层上形成有贯穿该钝化层的源极过孔、贯穿该钝化层的漏极过孔和与该源极过孔相连接的数据线槽, 该源极设置在该源极过孔中, 以与该有源层相连, 该漏极设置在该漏极过孔中, 以与该有源层相连, 数据线 (330) 设置在该数据线槽中, 以与相对应的该源极电连接。一种阵列基板的制造方法和一种显示装置, 一种具有新结构的阵列基板, 并且, 该阵列基板的有源层不再受制造工艺的限制。

LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

阵列基板及其制造方法和显示装置

5 技术领域

本发明实施例涉及显示技术领域，具体地，涉及一种阵列基板、该阵列基板的制造方法和包括该阵列基板的显示装置。

背景技术

10 薄膜晶体管是应用于阵列基板中的重要开关元件，根据有源层材料的不同，可以将薄膜晶体管划分为氧化物薄膜晶体管和多晶硅薄膜晶体管。

在制作形成多晶硅薄膜晶体管时，形成了有源层之后，可以直接在有源层上方形成金属层，然后再对金属层进行湿刻构图工艺，从而可以获得源极和漏极。

15 在制作形成氧化物薄膜晶体管时，形成了有源层之后，需要在有源层上方形成刻蚀阻挡层，然后再通过刻蚀形成源极和漏极。

随着电子产品的多样化，对阵列基板的结构多样化也提出了要求，因此，如何提供一种具有新结构、便于制造的薄膜晶体管成为本领域亟待解决的技术问题。

20 发明内容

本发明实施例的目的至少在于提供一种阵列基板、该阵列基板的制造方法和显示装置，所述阵列基板具有一种新的结构，符合市场对阵列基板结构多样化的要求。

25 为了实现上述目的，作为本发明实施例的一个方面，提供一种阵列基板，所述阵列基板被划分为多个像素单元，每个所述像素单元内均设置有薄膜晶体管，所述薄膜晶体管包括有源层、设置在所述有源层上的钝化层、源极和漏极，其中，所述钝化层上形成有贯穿所述钝化层的源极过孔、贯穿所述钝化层的漏极过孔和与所述源极过孔相

连通的数据线槽，所述源极设置在所述源极过孔中，以与所述有源层相连，所述漏极设置在所述漏极过孔中，以与所述有源层相连，所述数据线设置在所述数据线槽中，以与设置在与该数据线槽相连通的源极过孔中的所述源极电连接。

5 所述源极、所述漏极和所述数据线的上表面可与所述钝化层的上表面平齐。

所述源极可包括源极防扩散金属层和源极芯材，所述源极防扩散金属层位于所述源极过孔的外表面和所述源极芯材之间；

10 所述漏极包括漏极防扩散金属层和漏极芯材，所述漏极防扩散金属层位于所述漏极过孔的外表面和所述漏极芯材之间；

所述数据线包括数据线防扩散金属层和数据线芯材，所述数据线防扩散层位于所述数据线槽的外表面和所述数据线芯材之间。

15 所述源极芯材、所述漏极芯材和所述数据线芯材的材料均可铜，所述源极防扩散金属层、所述漏极防扩散金属层和所述数据线防扩散层可均由钼或者钼合金制成。

所述阵列基板还可包括设置在每个所述像素单元中的像素电极，所述像素电极形成在所述钝化层上，并与所述漏极电连接。

20 所述阵列基板还可包括多个源极保护件和多个数据线上保护件，每个源极对应一个所述源极保护件，每条所述数据线对应一个所述数据线上保护件，所述源极保护件和所述数据线上保护件与所述像素电极同层设置，并且所述源极保护件、所述数据线上保护件与所述像素电极的材料相同。

所述有源层可由氧化物制成。

25 所述阵列基板还可包括栅极、栅线和栅极绝缘层，所述栅极绝缘层设置在所述栅极所在的层和所述有源层之间，并位于所述有源层下方，所述阵列基板还包括多个数据线下保护件，所述数据线下保护件与所述有源层同层设置，每条所述数据线对应一个所述数据线下保护件，且所述数据线下保护件位于相对应的数据线的下方。

30 作为本发明实施例的另一个方面，提供一种阵列基板的制作方法，其中，所述制造方法包括：

在衬底上形成有源层的图形，所述衬底被划分为用于形成多个像素单元的多个区域，每个所述像素单元内均形成有所述有源层；

在包括有源层的图形上方形成钝化层；

5 在所述钝化层上形成源极过孔、漏极过孔和数据线槽，所述源极过孔和所述漏极过孔均贯穿所述钝化层，所述源极过孔和所述漏极过孔位于所述有源层上方以暴露出所述有源层的部分上表面，所述数据线槽与相对应的所述源极过孔相连通；

10 形成源极、漏极和数据线的图形，所述源极位于所述源极过孔中，所述漏极位于所述漏极过孔中，所述数据线位于所述数据线槽中，并与相应的所述源极电连接。

形成源极、漏极和数据线的图形的步骤可包括：

形成金属层，以使得所述金属层的部分位于所述源极过孔、所述漏极过孔和所述数据线槽中；

15 对所述金属层进行研磨，去除所述金属层中位于所述钝化层上表面上的部分，而仅保留所述金属层的位于所述源极过孔、所述漏极过孔和所述数据线槽中的部分，以使得所述金属层的位于所述源极过孔中的部分形成所述源极、所述金属层的位于所述漏极过孔中的部分形成所述漏极、所述金属层的位于所述数据线槽中的部分形成所述数据线。

20 优选地，所述源极包括源极防扩散金属层和源极芯材，所述源极防扩散金属层位于所述源极过孔的外表面和所述源极芯材之间；

所述漏极包括漏极防扩散金属层和漏极芯材，所述漏极防扩散金属层位于所述漏极过孔的外表面和所述漏极芯材之间；

25 所述数据线包括数据线防扩散金属层和数据线芯材，所述数据线防扩散层位于所述数据线槽的外表面和所述数据线芯材之间；

形成金属层的步骤包括：

形成防扩散金属层；

形成芯材金属层，其中，

30 对所述金属层进行研磨的步骤之后，所述防扩散金属层位于所述源极过孔中的部分形成所述源极防扩散金属层，所述芯材金属层

位于所述源极过孔中的部分形成所述源极芯材,所述防扩散金属层位于所述漏极过孔中的部分形成所述漏极防扩散金属层,所述芯材金属层位于所述漏极过孔中的部分形成所述漏极芯材,所述防扩散金属层位于所述数据线槽中的部分形成所述数据线防扩散金属层,所述芯层金属层位于所述数据线槽中的部分形成所述数据线芯材。

所述防扩散金属层可由钼或者钼合金制成,所述芯层金属层可由铜制成。

在对所述金属层进行研磨的步骤中,可利用化学机械研磨法对所述金属层进行研磨。

可利用研磨液对所述金属层进行研磨,所述研磨液可包括研磨颗粒和水的混合物。

所述方法还可包括在形成源极、漏极和数据线的图形之后进行的:

形成像素电极、源极保护件、和数据线上保护件的图形的步骤,每个所述像素单元内均设置有一个所述像素电极,所述像素电极与所述漏极电连接,每个所述源极对应一个所述源极保护件,每条所述数据线对应一个所述数据线上保护件,所述源极保护件覆盖在所述源极的上方,所述数据线上保护件覆盖在所述数据线上方。

所述有源层可由金属氧化物制成。

所述制造方法还可包括在衬底上形成有源层的图形的步骤之前进行的:

提供衬底,包括:

提供玻璃基板;

在所述玻璃基板上形成栅极和栅线的图形;

形成栅极绝缘层;

所述包括有源层的图形还包括多个数据线下保护件,每条所述数据线对应一个所述数据线下保护件,且所述数据线下保护件位于相对应的数据线的下方。

所述研磨颗粒可包括二氧化硅颗粒。

作为本发明实施例的还一个方面,提供一种显示装置,所述显

示装置包括阵列基板，其中，所述阵列基板为本发明实施例所提供的上述阵列基板。

本发明实施例提供一种具有新结构的阵列基板，并且，该阵列基板的有源层不再受制造工艺的限制。

5

附图说明

附图是用来提供对本发明实施例的进一步理解，并且构成说明书的一部分，与下面的具体实施方式一起用于解释本发明，但并不构成对本发明的限制。在附图中：

10 图 1 是本发明实施例所提供的阵列基板的含有薄膜晶体管的一部分沿图 2 的线 A-A 截取的剖视结构图；

图 2 是本发明实施例所提供的阵列基板的一部分的俯视结构图；

图 3 是示出制造所述阵列基板时形成了公共电极后的衬底的示意图；

15 图 4 是示出制造所述阵列基板时形成了包括栅极的图形之后的衬底的示意图；

图 5 是示出制造所述阵列基板时形成了包括有源层的图形之后的衬底示意图；

图 6 是部分有源层图形的俯视图；

20 图 7 是示出制造所述阵列基板时在钝化层上形成源极过孔和漏极过孔的示意图；

图 8 是示出在制造阵列基板时形成了金属层后的衬底的示意图；

图 9 是示出在制造阵列基板时经过研磨步骤后的衬底的示意图。

25 具体实施方式

以下结合附图对本发明的具体实施方式进行详细说明。应当理解的是，此处所描述的具体实施方式仅用于说明和解释本发明，并不用于限制本发明。

30 作为本发明实施例的一个方面，提供一种阵列基板，所述阵列基板被划分为多个像素单元，每个所述像素单元内均设置有薄膜晶体

管，所述薄膜晶体管包括有源层 100、设置在该有源层 100 上的钝化层 200、源极 310 和漏极 320，其中，钝化层 200 上形成有贯穿该钝化层 200 的源极过孔、贯穿该钝化层 200 的漏极过孔和与所述源极过孔相连接的数据线槽。源极 310 设置在所述源极过孔中，以与有源层 100 相连，漏极 320 设置在所述漏极过孔中，以与有源层 100 相连。如图 2 所示，数据线 330 设置在所述数据线槽中，以与相对应的源极 310 电连接。

本领域技术人员容易理解的是，图 1 中的薄膜晶体管部分是沿着图 2 中的线 A-A 截取的剖视图。并且，数据线与源极的对应关系也是本领域技术人员所公知的。作为本发明实施例的一种实施方式，同一列像素单元中的薄膜晶体管的源极可以与同一条数据线相对应，当然，本发明实施例并不限于此，数据线和源极也可以具有其他对应关系，这里不在一一列举。

在制造本发明实施例所提供的阵列基板时，形成了源极过孔、漏极过孔和数据线槽之后，直接在钝化层 200 上设置金属层，金属层的材料可以填充源极过孔、漏极过孔和数据线槽中。接下来，利用研磨的方法将钝化层上方多余的金属打磨掉，而仅保留填充源极过孔、漏极过孔和数据线槽中的金属，其中，源极过孔中残留的金属层材料形成为源极，漏极过孔中残留的金属层材料形成为漏极，数据线槽中残留的金属层材料形成为数据线。由此可知，在对金属层进行图形化以形成源极、漏极和数据线时，无需用到掩模板，从而可以节约成本。

并且，在本发明实施例所提供的阵列基板中，对形成有源层 100 的具体材料并没有特殊的限制，既可以利用多晶硅材料制造有源层 100，也可以用氧化物（例如，IGZO）制造有源层 100。

本发明实施例提供一种具有新结构的阵列基板，并且，该阵列基板的有源层不再受制造工艺的限制。

为了便于通过利用研磨的方法形成源极、漏极和数据线从而获得所述阵列基板，作为本发明实施例的一种实施方式，如图 1 所示，源极 310、漏极 320 和所述数据线的上表面与钝化层 200 的上表面平齐。此处所用到的方位“上”是指图 1 中的上方。

本领域技术人员容易理解的是，在阵列基板中，源极、漏极以及数据线均是由金属材料制成。可以利用一种材料制成源极、漏极和数据线。也可以用多层不同金属材料形成的具有“堆叠结构”的金属层结构制成源极、漏极和数据线。其中，与钝化层 200 直接接触的一层金属可以用于防止其他层金属扩散。

具体地，如图 1 和图 2 所示，源极 310 包括源极防扩散金属层 311 和源极芯材 312，源极防扩散金属层 311 位于源极芯材 312 和源极过孔的外表面之间。具体地，所述源极过孔的外表面包括所述源极过孔的侧壁和底壁，也就是说，源极防扩散金属层 311 直接与所述源极过孔的外表面相接触，防止形成源极芯材 312 的金属扩散。

漏极 320 包括漏极防扩散金属层 321 和漏极芯材 322，漏极防扩散金属层 321 位于所述漏极过孔的外表面和漏极芯材 322 之间。具体地，所述漏极过孔的外表面包括所述漏极过孔的侧壁和底壁，也就是说，漏极防扩散金属层 321 直接与所述漏极过孔的外表面相接触，防止形成漏极芯材 322 的金属扩散。

如图 2 所示，数据线 330 包括数据线防扩散金属层 331 和数据线芯材 332，数据线防扩散层 331 位于所述数据线槽的外表面和数据线芯材 332 之间。具体地，所述数据线槽的外表面包括所述数据线槽的侧壁和底壁，也就是说，数据线防扩散层 331 的直接与所述数据线槽的外表面相接触，防止形成数据线芯材 332 的金属扩散。

通常，还会在数据线和源极等上方形成钝化保护层、取向层等其他功能层。通过根据本发明实施例的数据线槽的设置，能够减小数据线和源极之类的结构的整体厚度，从而更有利于在其上形成其他功能层。

通常，利用导电性能较好的金属制成源极芯材 312、漏极芯材 322 和数据线芯材 332，可选地，源极芯材 312、漏极芯材 322 和数据线芯材 332 均由铜制成。相应地，可以利用扩散性能较差的金属制成源极防扩散金属层 311、漏极防扩散金属层 321 和数据线防扩散金属层 331，可选地，源极防扩散金属层 311、漏极防扩散金属层 321 和数据线防扩散层 331 均由钼或者钼合金制成。

本领域技术人员容易理解的是，所述阵列基板还包括设置在每个所述像素单元中的像素电极 410，该像素电极 410 形成在钝化层 200 上，并与漏极 320 电连接。

如上所述，源极芯材 312、漏极芯材 322 和数据线芯材 332 均由导电性能较好的材料制成。为了防止制作过程中源极芯材 312 和数据线芯材 322 被氧化，可选地，如图 1 所示，所述阵列基板还包括多个源极保护件 420 和多个数据线上保护件，每个源极 310 对应一个源极保护件 420，每条所述数据线 330 对应一个所述数据线上保护件，所述源极保护件 420 和所述数据线上保护件与像素电极 410 同层设置，且材料相同。

源极保护件 420 和数据线上保护件由 ITO（氧化铟锡）制成，具有较好的抗氧化性能，从而可以对源极芯材 312 和数据线芯材 332 进行较好的保护。由于漏极芯材 322 的上方覆盖有像素电极 410，因此，无需在漏极芯材 322 上设置其他的保护层。像素电极层 410 也由 ITO 制成。

虽然在本发明实施例中，对制成有源层 100 的材料并没有特殊的限制，可选地，有源层 100 由氧化物制成。具体地，有源层 100 可以由 IGZO 制成。

在本申请中，对薄膜晶体管的具体结构并没有特殊的限制，例如，所述薄膜晶体管可以具有底栅结构，如图中所示，所述阵列基板包括栅极 600、栅线和栅极绝缘层 700，所述栅极绝缘层设置在所述栅极所在的层和所述有源层之间，并位于有源层 100 下方。如图 2 所示，所述阵列基板还包括多个数据线下保护件 110，所述数据线下保护件 110 与所述有源层 100 同层设置，每条数据线 330 对应一个数据线下保护件 110，且数据线下保护件 110 位于相对应的数据线 330 的下方。设置数据线下保护层的目的在于，防止刻蚀形成数据线槽时将数据下方的栅极绝缘层刻穿，从而可以避免栅线和数据线之间产生短路。

作为本发明实施例的另一个方面，提供一种阵列基板的制作方法

法，其中，所述制造方法包括：

如图 5 所示，在衬底上形成包括有源层 100 的图形，所述衬底被划分为用于形成多个像素单元的多个区域，每个所述像素单元内均形成有有源层 100；

5 在包括有源层 100 的图形上方形成钝化层 200，如图 7 所示；

在钝化层 200 上形成源极过孔 310a、漏极过孔 320a 和数据线槽，源极过孔 310a 和漏极过孔 320a 均贯穿钝化层 200，源极过孔 310a 和漏极过孔 320a 位于有源层 100 上方并将有源层 100 的部分上表面暴露出来，如图 7 所示。其中，所述数据线槽与相对应的源极过孔 310a 相连通；

形成源极 310、漏极 320 和数据线的图形，其中，源极 310 位于所述源极过孔中，漏极 320 位于所述漏极过孔中，如图 9 所示。并且，所述数据线位于所述数据线槽中，并与相应的所述源极电连接。

15 利用本发明实施例所提供的制造方法可以得到本发明实施例所提供的上述阵列基板。

为了减少制造方法所用到的掩膜板的数量，并降低成本，可选地，形成包括源极、漏极和数据线的图形的步骤包括：

形成金属层 300，该金属层 300 的部分材料填充所述源极过孔、所述漏极过孔中，如图 8 所示。并且，金属层 300 的部分材料还填充所述数据线槽中；

20 对金属层 300 进行研磨，去除金属层 300 中位于钝化层 200 上表面上的部分，而仅保留金属层 300 的填充源极过孔、漏极过孔和数据线槽中的部分，以使得金属层 300 的填充所述源极过孔中的部分形成成为源极 310、金属层 300 的填充所述漏极过孔中的部分形成成为漏极 320、金属层 300 的填充所述数据线槽中的部分形成成为所述数据线。

25 通过对金属层 300 进行研磨即可获得源极、漏极和数据线，从而可以减少制作方法中掩膜板的使用，降低制造方法的成本。

如上文所述，作为本发明的一种实施方式，源极 310 包括源极防扩散金属层 311 和源极芯材 312，源极防扩散金属层 311 位于源极芯材 312 和所述源极过孔的外表面之间。

漏极 320 包括漏极防扩散金属层 321 和漏极芯材 322, 漏极防扩散金属层 321 位于所述漏极过孔的外表面和漏极芯材 322 之间。

数据线 330 包括数据线防扩散金属层 331 和数据线芯材 332, 数据线防扩散层 331 位于所述数据线槽的外表面和数据线芯材 332 之间。

相应地, 形成金属层 300 的步骤包括:

形成防扩散金属层 300a;

形成芯材金属层 300b。

对所述金属层进行研磨的步骤中, 如图 9 所示, 所述防扩散金属层位于所述源极过孔中的部分形成为源极防扩散金属层 311, 所述芯材金属层位于所述源极过孔中的部分形成为源极芯材 312。所述防扩散金属层位于所述漏极过孔中的部分形成为漏极防扩散金属层 321, 所述芯材金属层位于所述漏极过孔中的部分形成为漏极芯材 322。所述防扩散金属层位于所述数据线槽中的部分形成为数据线防扩散金属层 331, 所述芯材金属层中位于所述数据线槽中的部分形成为数据线芯材 332。

可选地, 所述防扩散金属层由钼或者钼合金制成, 所述芯层金属层由铜制成。

为了提高掩膜效率, 优选地, 在对所述金属层进行研磨的步骤中, 利用化学机械研磨法对所述金属层进行研磨。

化学机械研磨包括化学研磨和机械研磨, 如当源极和漏极的金属为 Cu 时, 研磨液体通常可包括 H_2O_2 、研磨液和添加剂。由于在诸如数据线槽、源极和漏极的凹槽位置和大片金属位置, 金属材料与研磨液体的接触面积不同, 将导致研磨速率不一样。也就是说, 在凹槽位置, 金属材料的密度低, 与研磨液体的接触面积小, 导致该位置的金属研磨速率降低; 而在非凹槽位置, 由于大片金属暴露在研磨液体中, 同时在机械研磨的作用下, 其研磨速率远大于凹槽位置的研磨速率, 因此可以保证凹槽位置不被研磨。同时由于 PVX (SiN_x) 与金属具有一定的选择比, 可以保证 PVX 不被研磨, 从而形成如图所示的结构。

可选地，在对所述金属层进行研磨的步骤中，采用的研磨液包括研磨颗粒和水的混合物，其中，研磨颗粒可以包括二氧化硅颗粒。除此之外，研磨液还可以包括调节研磨液流动性的添加剂等。

可选地，所述方法包括在化学研磨之后进行的：

5 形成像素电极、源极保护件、和数据线上保护件的图形的步骤，
每个所述像素单元内均设置有一个所述像素电极，所述像素电极与所
述漏极电连接，每个所述源极对应一个所述源极保护件，每条所述数
据线对应一个所述数据线上保护件，所述源极保护件覆盖在所述源极
的上方，所述数据线上保护件覆盖在所述数据线上方。

10 可选地，所述有源层由金属氧化物制成。

容易理解的是，所述制造方法包括在衬底上形成包括有源层的
图形的步骤之前进行的：

提供衬底的步骤，包括：

提供玻璃基板；

15 在玻璃基板上形成包括栅极 600 和栅线的图形；
形成栅极绝缘层。

相应地，如图 6 所示，包括有源层的图形还包括多个数据线下
保护件 110，每条所述数据线对应一个数据线下保护件 110，且数据
线下保护件 110 位于相对应的数据线的下方。

20 在本发明实施例中，衬底可以包括玻璃基板、形成在玻璃基板
上的公共电极 500、形成在玻璃基板上的包括栅极 600 的图形和覆盖
包括栅极 600 的图形的栅极绝缘层。

因此，作为本发明实施例的一种实施方式，提供衬底的步骤可
以包括：

25 在玻璃基板上形成包括公共电极 500 的图形，如图 3 所示；
在玻璃基板上形成包括栅极 600 的图形，如图 4 所示；
在包括栅极 600 的图形和包括公共电极 500 的图形上方形成栅
极绝缘层。

30 作为本发明实施例的另一个方面，提供一种显示装置，所述显
示装置包括阵列基板，其中，所述阵列基板为本发明实施例所提供的

上述阵列基板。

所述显示装置可以为：液晶显示面板、电子纸、OLED 面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

5 在制造本发明实施例所提供的阵列基板时，在形成了源极过孔、漏极过孔和数据线槽之后，直接在钝化层上设置金属层，金属层的部分可以位于源极过孔、漏极过孔和数据线槽中。接下来，利用研磨的方法将钝化层上方的金属层的多余部分打磨掉，而仅保留金属层位于源极过孔、漏极过孔和数据线槽中的部分，以使得源极过孔中残留的金属层材料形成为源极，漏极过孔中残留的金属层材料形成为漏极，
10 数据线槽中残留的金属层材料形成为数据线。由此可知，在对金属层进行图形化以形成源极、漏极和数据线时，无需用到掩模板，从而可以节约成本并且提高工艺效率。

 并且，在本发明实施例所提供的阵列基板中，对形成有源层的具体材料并没有特殊的限制，既可以利用多晶硅材料制造有源层，也可以用氧化物（例如，IGZO）制造有源层。
15

 可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。
20

权 利 要 求 书

1、一种阵列基板，所述阵列基板被划分为多个像素单元，每个
所述像素单元内均设置有薄膜晶体管，所述薄膜晶体管包括有源层、
5 设置在所述有源层上的钝化层、源极和漏极，其中，所述钝化层上形
成有贯穿所述钝化层的源极过孔、贯穿所述钝化层的漏极过孔和与所
述源极过孔相连通的数据线槽，所述源极设置在所述源极过孔中，以
与所述有源层相连，所述漏极设置在所述漏极过孔中，以与所述有源
层相连，所述数据线设置在所述数据线槽中，以与设置在与该数据线
10 槽相连通的源极过孔中的所述源极电连接。

2、根据权利要求 1 所述的阵列基板，其中，所述源极、所述漏
极和所述数据线的上表面与所述钝化层的上表面平齐。

3、根据权利要求 1 所述的阵列基板，其中，所述源极包括源极
防扩散金属层和源极芯材，所述源极防扩散金属层位于所述源极过孔
15 的外表面和所述源极芯材之间；

所述漏极包括漏极防扩散金属层和漏极芯材，所述漏极防扩散
金属层位于所述漏极过孔的外表面和所述漏极芯材之间；

20 所述数据线包括数据线防扩散金属层和数据线芯材，所述数据
线防扩散层位于所述数据线槽的外表面和所述数据线芯材之间。

4、根据权利要求 3 所述的阵列基板，其中，所述源极芯材、所
述漏极芯材和所述数据线芯材的材料均为铜，所述源极防扩散金属
25 层、所述漏极防扩散金属层和所述数据线防扩散层均由钼或者钼合金
制成。

5、根据权利要求 1 至 4 中任意一项所述的阵列基板，还包括设
置在每个所述像素单元中的像素电极，所述像素电极形成在所述钝化
30 层上，并与所述漏极电连接。

6、根据权利要求 5 所述的阵列基板，还包括多个源极保护件，每个源极对应一个所述源极保护件，所述源极保护件与所述像素电极同层设置，并且所述源极保护件与所述像素电极的材料相同。

5

7、根据权利要求 1 至 4 中任意一项所述的阵列基板，其中，所述有源层的材料为氧化物。

10

8、根据权利要求 1 至 4 中任意一项所述的阵列基板，还包括栅极和栅极绝缘层，所述栅极绝缘层设置在所述栅极所在的层和所述有源层之间，并位于所述有源层下方，所述阵列基板还包括多个数据线下保护件，所述数据线下保护件与所述有源层同层设置，每条所述数据线对应一个所述数据线下保护件，且所述数据线下保护件位于相对应的数据线的下方。

15

9、一种阵列基板的制作方法，包括：

在衬底上形成有源层的图形，所述衬底被划分为用于形成多个像素单元的多个区域，每个所述像素单元内均形成有所述有源层；

在包括有源层的图形上方形成钝化层；

20

在所述钝化层上形成源极过孔、漏极过孔和数据线槽，所述源极过孔和所述漏极过孔均贯穿所述钝化层，所述源极过孔和所述漏极过孔位于所述有源层上方以暴露出所述有源层的部分上表面，所述数据线槽与相对应的所述源极过孔相连通；

25

形成源极、漏极和数据线的图形，所述源极位于所述源极过孔中，所述漏极位于所述漏极过孔中，所述数据线位于所述数据线槽中，并与相应的所述源极电连接。

10、根据权利要求 9 所述的制造方法，其中，形成源极、漏极和数据线的图形的步骤包括：

30

形成金属层，以使得所述金属层的部分位于所述源极过孔、所

述漏极过孔和所述数据线槽中；

5 对所述金属层进行研磨，去除所述金属层中位于所述钝化层上表面上的部分，而保留所述金属层的位于所述源极过孔、所述漏极过孔和所述数据线槽中的部分，以使得所述金属层的位于所述源极过孔中的部分形成成为所述源极，所述金属层的位于所述漏极过孔中的部分形成成为所述漏极，所述金属层的位于所述数据线槽中的部分形成成为所述数据线。

10 11、根据权利要求 10 所述的制造方法，其中，所述源极包括源极防扩散金属层和源极芯材，所述源极防扩散金属层位于所述源极过孔的外表面和所述源极芯材之间；

所述漏极包括漏极防扩散金属层和漏极芯材，所述漏极防扩散金属层位于所述漏极过孔的外表面和所述漏极芯材之间；

15 所述数据线包括数据线防扩散金属层和数据线芯材，所述数据线防扩散层位于所述数据线槽的外表面和所述数据线芯材之间；

形成金属层的步骤包括：

形成防扩散金属层；

形成芯材金属层，其中，

20 对所述金属层进行研磨的步骤之后，所述防扩散金属层位于所述源极过孔中的部分形成成为所述源极防扩散金属层，所述芯材金属层位于所述源极过孔中的部分形成成为所述源极芯材，所述防扩散金属层位于所述漏极过孔中的部分形成成为所述漏极防扩散金属层，所述芯材金属层位于所述漏极过孔中的部分形成成为所述漏极芯材，所述防扩散金属层位于所述数据线槽中的部分形成成为所述数据线防扩散金属层，
25 所述芯层金属层位于所述数据线槽中的部分形成成为所述数据线芯材。

12、根据权利要求 11 所述的制造方法，其中，所述防扩散金属层由钼或者钼合金制成，所述芯层金属层由铜制成。

30 13、根据权利要求 10 所述的制造方法，其中，在对所述金属层

进行研磨的步骤中，利用化学机械研磨法对所述金属层进行研磨。

14、根据权利要求 10 所述的制造方法，其中，利用研磨液对所述金属层进行研磨，所述研磨液包括研磨颗粒和水的混合物。

5

15、根据权利要求 9 至 14 中任意一项所述的制造方法，还包括在形成源极、漏极和数据线的图形之后进行的：

10

形成像素电极、源极保护件的图形的步骤，每个所述像素单元内均设置有一个所述像素电极，所述像素电极与所述漏极电连接，每个所述源极对应一个所述源极保护件，所述源极保护件覆盖在所述源极的上方。

16、根据权利要求 9 至 14 中任意一项所述的制造方法，其中，所述有源层由金属氧化物制成。

15

17、根据权利要求 9 至 14 中任意一项所述的制造方法，还包括在衬底上形成有源层的图形的步骤之前进行的：

提供衬底，包括：

提供玻璃基板；

20

在所述玻璃基板上形成栅极的图形；

形成栅极绝缘层；

所述包括有源层的图形还包括多个数据线下保护件，每条所述数据线对应一个所述数据线下保护件，且所述数据线下保护件位于相对应的所述数据线的下方。

25

18、根据权利要求 14 所述的制造方法，其中，所述研磨颗粒包括二氧化硅颗粒。

30

19、一种显示装置，所述显示装置包括阵列基板，其中，所述阵列基板为权利要求 1 至 8 中任意一项所述的阵列基板。

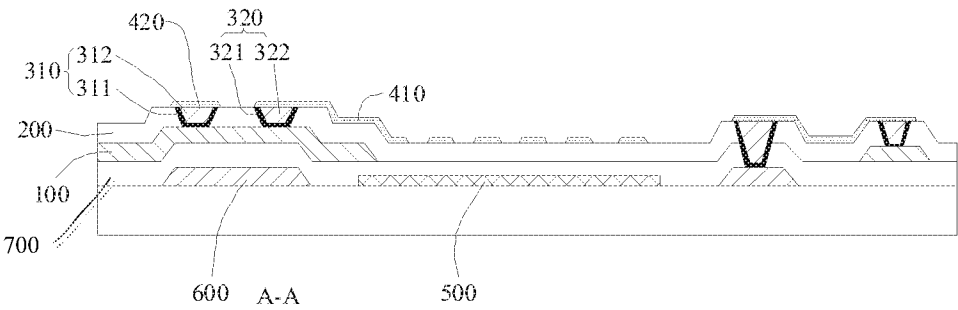


图 1

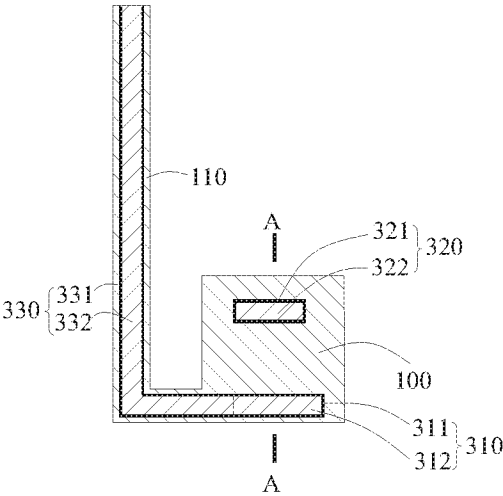


图 2

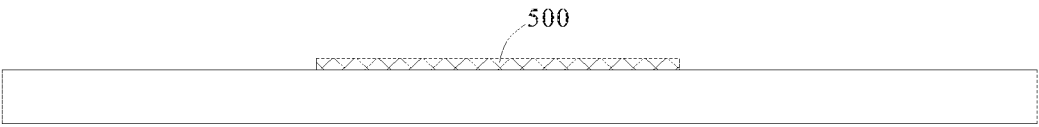


图 3

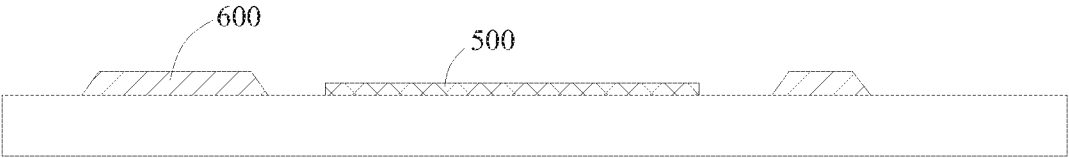


图 4

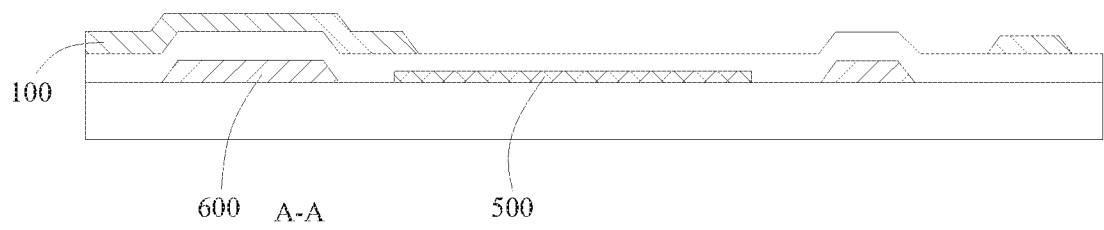


图 5

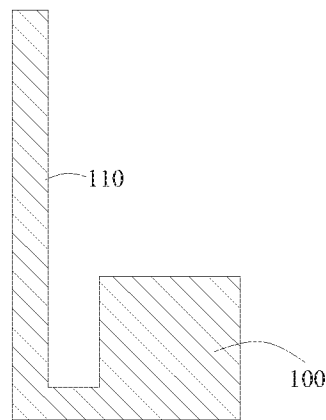


图 6

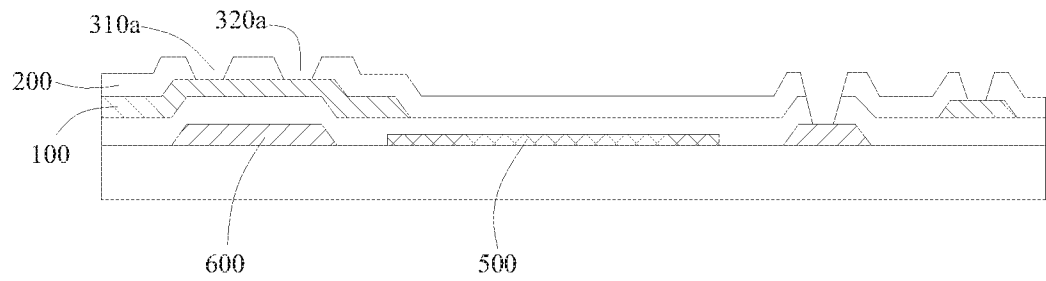


图 7

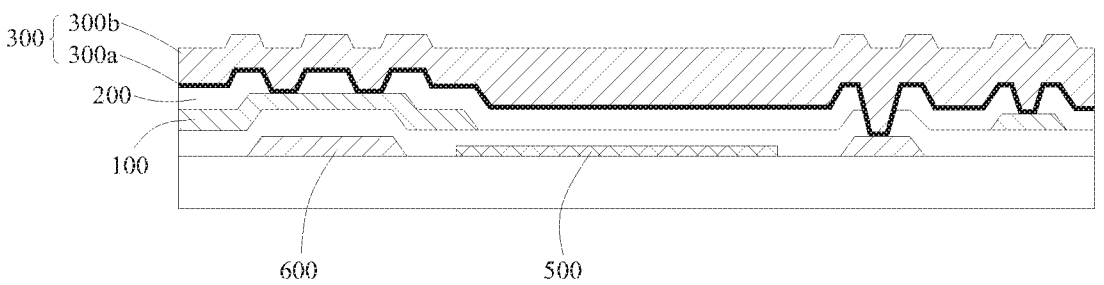


图 8

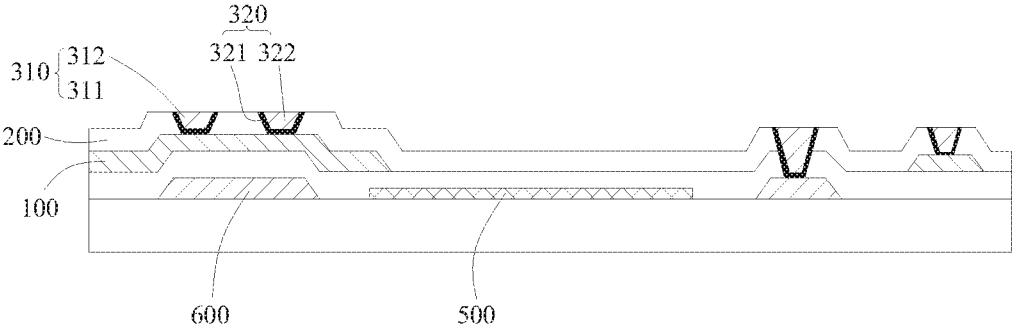


图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/078272

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/84 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, DWPI, SIPOABS, CNKI: TFT, thin film transistor, array substrate, active, matrix, semiconduct+, source, drain, electrode, diffus+, grind

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105932024 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 07 September 2016 (07.09.2016) claims 1-18, description, paragraphs [0007]-[0119], and figures 1-9	1-19
X	CN 1819125 A (GUANGHUI ELECTRONIC CO., LTD.) 16 August 2006 (16.08.2006) description, page 5, line 4 to page 8, line 6, and figures 1A-4	1, 2, 5-7, 9, 10, 13-16, 18, 19
Y	CN 1819125 A (GUANGHUI ELECTRONIC CO., LTD.) 16 August 2006 (16.08.2006) description, page 5, line 4 to page 8, line 6, and figures 1A-4	3-8, 11, 12, 15-17, 19
Y	CN 104766891 A (SOUTH CHINA UNIVERSITY OF TECHNOLOGY) 08 July 2015 (08.07.2015) description, paragraphs [0012]-[0035], [0044]-[0071], and figures 1 and 4	3-8, 11, 12, 15-17, 19

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&”document member of the same patent family

Date of the actual completion of the international search
26 April 2017

Date of mailing of the international search report
02 June 2017

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
LI, Ying
Telephone No. (86-10) 62089296

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.
PCT/CN2017/078272

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105932024 A	07 September 2016	None	
CN 1819125 A	16 August 2006	CN 100452325 C	14 January 2009
CN 104766891 A	08 July 2015	None	

A. 主题的分类 H01L 27/12(2006.01)i; H01L 21/84(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CNTXT, DWPI, SIPOABS, CNKI: 薄膜晶体管, 阵列基板, 有源, 矩阵, 半导体, 源极, 漏极, 扩散, 研磨, TFT, thin film transistor, array substrate, active, matrix, semiconductor, source, drain, electrode, diffus+, grind																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 105932024 A (京东方科技集团股份有限公司等) 2016年 9月 7日 (2016 - 09 - 07) 权利要求1-18、说明书第[0007]-[0119]段、附图1-9</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 1819125 A (广辉电子股份有限公司) 2006年 8月 16日 (2006 - 08 - 16) 说明书第5页第4行-第8页第6行、附图1A-4</td> <td>1, 2, 5-7, 9, 10, 13-16, 18, 19</td> </tr> <tr> <td>Y</td> <td>CN 1819125 A (广辉电子股份有限公司) 2006年 8月 16日 (2006 - 08 - 16) 说明书第5页第4行-第8页第6行、附图1A-4</td> <td>3-8, 11, 12, 15-17, 19</td> </tr> <tr> <td>Y</td> <td>CN 104766891 A (华南理工大学) 2015年 7月 8日 (2015 - 07 - 08) 说明书第[0012]-[0035], [0044]-[0071]段、附图1, 4</td> <td>3-8, 11, 12, 15-17, 19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 105932024 A (京东方科技集团股份有限公司等) 2016年 9月 7日 (2016 - 09 - 07) 权利要求1-18、说明书第[0007]-[0119]段、附图1-9	1-19	X	CN 1819125 A (广辉电子股份有限公司) 2006年 8月 16日 (2006 - 08 - 16) 说明书第5页第4行-第8页第6行、附图1A-4	1, 2, 5-7, 9, 10, 13-16, 18, 19	Y	CN 1819125 A (广辉电子股份有限公司) 2006年 8月 16日 (2006 - 08 - 16) 说明书第5页第4行-第8页第6行、附图1A-4	3-8, 11, 12, 15-17, 19	Y	CN 104766891 A (华南理工大学) 2015年 7月 8日 (2015 - 07 - 08) 说明书第[0012]-[0035], [0044]-[0071]段、附图1, 4	3-8, 11, 12, 15-17, 19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
PX	CN 105932024 A (京东方科技集团股份有限公司等) 2016年 9月 7日 (2016 - 09 - 07) 权利要求1-18、说明书第[0007]-[0119]段、附图1-9	1-19															
X	CN 1819125 A (广辉电子股份有限公司) 2006年 8月 16日 (2006 - 08 - 16) 说明书第5页第4行-第8页第6行、附图1A-4	1, 2, 5-7, 9, 10, 13-16, 18, 19															
Y	CN 1819125 A (广辉电子股份有限公司) 2006年 8月 16日 (2006 - 08 - 16) 说明书第5页第4行-第8页第6行、附图1A-4	3-8, 11, 12, 15-17, 19															
Y	CN 104766891 A (华南理工大学) 2015年 7月 8日 (2015 - 07 - 08) 说明书第[0012]-[0035], [0044]-[0071]段、附图1, 4	3-8, 11, 12, 15-17, 19															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2017年 4月 26日		国际检索报告邮寄日期 2017年 6月 2日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 李莹 电话号码 (86-10)62089296															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/078272

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	105932024	A	2016年 9月 7日	无	
CN	1819125	A	2006年 8月 16日	CN 100452325	C 2009年 1月 14日
CN	104766891	A	2015年 7月 8日	无	