[19]中华人民共和国专利局

[51]Int.Cl[6]
H03K 19/00

[12] 发明专利申请公开说明书

[21] 申请号 97105525.4

[43]公开日 1997 年 12 月 10 日

[11] 公开号 CN 1167372A

[22]申请日 97.5.26

[30]优先权

[32]96.5.28 [33]JP[31]133373 / 96

[71]申请人 冲电气工业株式会社

地址 日本东京

[72]发明人 高桥唯夫

[74]专利代理机构 上海专利商标事务所

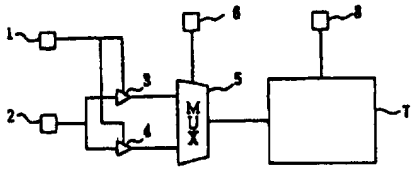
代理人 孙敬国

权利要求书 1 页 说明书 5 页 附图页数 2 页

[54]发明名称 多电源半导体集成电路

[57]摘要

一种多电源半导体集成电路，具有为电源电压 5V 时使阈值电压为 1.5V 而设计的输入缓冲器（5VTTL 缓冲器）3 和为电源电压 3V 时使阈值电压为 1.5V 而设计的输入缓冲器（3V TTL 缓冲器）4。输入端子（IN）2 连接两缓冲器 3、4 的输入，两缓冲器 3、4 的输出连接于下级切换电路（MUX）5 的对应的两输入。切换端子 6 连接切换电路 5 的选择控制输入，切换电路 5 的输出端子连接内部电路 7 的输入。该电路能获得与电源电压无关的不变的输入阈值电压，能确保噪声余量。



权　利　要　求　书

1．一种多电源半导体集成电路，其特征在于，设有:

(a)可设定为多个电源电压的电源;

(b)与该电源连接的输入缓冲器;

(c)不取决于所述电源电压而使所述输入缓冲器的阈值电压保持不变的切换手段。

2．如权利要求 1 所述的多电源半导体集成电路，其特征在于，所述切换手段具有对应于不同电源电压的切换端子，对第一电源输入缓冲器和第二电源输入缓冲器进行切换。

3．如权利要求 1 所述的多电源半导体集成电路，其特征在于，所述切换手段具有对应于不同电源电压的切换端子，对一个输入缓冲器中晶体管的比例进行切换。

4．如权利要求 1 所述的多电源半导体集成电路，其特征在于，所述切换手段通过检测电源电压的电源电压判定电路，对第一电源输入缓冲器和第二电源输入缓冲器进行切换。

5．如权利要求 1 所述的多电源半导体集成电路，其特征在于，所述切换手段通过检测电源电压的电源电压判定电路，对一个输入缓冲器的晶体管比例进行切换。

说　明　书

多电源半导体集成电路

本发明涉及使用2个以上电压电源的半导体集成电路中的输入缓冲器电路。

在已有技术的多电源半导体集成电路中，设有专用于输入缓冲器的特定的电源端子，并根据使用情况将该电源端子电压设定为如5V或3V使用。

但是在上述已有技术的多电源半导体集成电路中，在电源电压为5V和3V情况下，输入缓冲器的阈值电压随各电源电压而变，故存在只有CMOS接口（阈值=电源电压/2）才能适应的问题。也就是说，在CMOS电路中进行TTL电平接口时，电源电压为5V时阈值电压设定为1.5V（TTL电平），在这种情况下，当电源电压为3V时，则阈值电压变为0.9V，不能保证低电平噪声余量(富余量)。

本发明可解决上述问题，其目的在于提供一种能确保TTL电平中输入噪声余量的多电源半导体集成电路，即使在具有多个电源电压的多电源半导体集成电路中，也能使输入阈值电压保持不变。

为实现上述发明目的，本发明

[1] 在多电源半导体集成电路中，设有可设定为多个电源电压的电源，与该电源连接的输入缓冲器，不取决于所述电源电压而使所述输入缓冲器的阈值电压保持不变的切换手段。

按照上述结构，即使在具有多电源电压的多电源半导体集成电路中，也能使输入阈值不变，保证有TTL电平中的输入噪声余量。

[2]在上述[1]所述的多电源半导体集成电路中，所述切换手段具有对应于不同电源电压的切换端子，对第一电源输入缓冲器和第二电源输入缓冲器进行切换。

因此，电源电压如为5V时或为3V时，都能将输入阈值固定在1.5V，所以能确保TTL电平中输入噪声余量。

[3]在上述[1]所述的多电源半导体集成电路中，所述切换手段具有对应于不同电源电压的切换端子，对一个输入缓冲器中晶体管的比例进行切换。

因而，如当电源电压为5V时，利用切换端子构成5V TTL缓冲器，电源电压为3V时，利用切换端子构成3V TTL缓冲器，通过这种方式能获得与电源电压

无关的期望输入阈值电压（ TTL 电平 = 1.5V ）。

[4]在上述[1]所述的多电源半导体集成电路中，所述切换手段通过检测电源电压的电源电压判定电路，对第一电源输入缓冲器和第二电源输入缓冲器进行切换。

通过电源电压判定电路对电源电压的判定，如当电源电压判定为 5V 时选择 5V TTL 缓冲器，判定为 3V 时选择 3V TTL 缓冲器，这样选择对应于各电源电压的 TTL 缓冲器，所以能获得期望的输入阈值电压。

[5]在上述[1]所述的多电源半导体集成电路中，所述切换手段通过检测电源电压的电源电压判定电路，对一个输入缓冲器的晶体管比例进行切换。

由于电源电压判定电路判定电源电压，如判定为 5V 时或判定为 3V 时都能将输入阈值电压保持在 1.5V，故能确保 TTL 电平中输入噪声余量。

下面结合附图详细说明本发明的较佳实施例。

图 1 为本发明第一实施例所示多电源半导体集成电路;

图 2 为本发明第二实施例所示多电源半导体集成电路;

图 3 为本发明第三实施例所示多电源半导体集成电路;

图 4 为本发明第四实施例所示多电源半导体集成电路。

图 1 为表示本发明第一实施例的多电源半导体集成电路图。在该图中，为方便起见，省略了接地（ GND ）端子和布线。

该图中， 1 为电源电压端子（ 5V/3V ）， 2 为输入端子（ IN ）， 3 为输入缓冲器（ 5V TTL 缓冲器）， 4 为输入缓冲器（ 3V TTL 缓冲器）， 5 为切换电路（ MUX ）， 6 为切换端子， 7 为内部电路， 8 为 Vdd 芯子（ core(3V) ）。

如图 1 所示，该多电源集成电路具有：电源电压 5V 时为使阈值电压为 1.5V 而设计的输入缓冲器（ 5V TTL 缓冲器） 3；和电源电压 3V 时为使阈值电压为 1.5V 而设计的输入缓冲器（ 3V TTL 缓冲器） 4。输入端子（ IN ） 2 连接两缓冲器 3、 4 的输入，两缓冲器 3、 4 的输出连接下一级切换电路（ MUX ） 5 的 2 个对应的输入。切换端子 6 连接于切换电路 5 的选择控制输入，切换电路 5 的输出端子连接于内部电路 7 的输入。

按照上述结构，由于在电源电压为 5V 时经切换端子 6 选择 5V TTL 缓冲器 3，电源电压 3V 经切换端子 6 选择 3V TTL 缓冲器 4，选择对应于各电源电压的 TTL 缓冲器，故能获得期望的输入阈值电压。

如上所述，按照第一实施例，电源电压 5V 也好， 3V 也好，都能将输入阈值电压保持在 1.5V，故能确保 TTL 电平中输入噪声余量。

下面，说明本发明第二实施例。

图 2 为表示本发明第二实施例的多电源半导体集成电路图。为简便起见，省略该图中内部电路的 GND 端子和布线。

在该图中， 11 为电源电压端子（ 5V/3V ）， 12 为输入端子（ IN ）， 13 为输入缓冲器， 14 为 P 型 MOS 晶体管（ P1 ）， 15 为 N 型 MOS 晶体管（ N1 ），16 为第二 N 型 MOS 晶体管（ N2 ）， 17 为切换端子， 18 为内部电路， 19 为 Vdd 芯子（ core ）（ 3V ）。

如图 2 所示，电源电压端子（ 5V/3V ） 11 和输入端子（ IN ） 12 及切换端子 17 连接于输入缓冲器 13，输入缓冲器 13 的输出连接于内部电路 18。

输入缓冲器 13，其 P 型 MOS 晶体管（ P1 ） 14 连接于电源电压端子 11 与输出之间，在输出与接地（ GND ）之间并联配置有第一 N 型 MOS 晶体管（ N1 ） 15，和第二 N 型 MOS 晶体管（ N2 ） 16。 P 型 MOS 晶体管（ P1 ） 14 和第一 N 型 MOS 晶体管（ N1 ） 15 的栅极输入连接于输入（ IN ） 12，第二 N 型 MOS 晶体管（ N2 ） 16 的栅极连接于切换端子 17。

按照上述结构，电源电压为 5V 时，经切换端子 17 使第二 N 型 MOS 晶体管（ N2 ） 16 导通，构成 5V TTL 缓冲器；电源电压为 3V 时，经切换端子 17 使第二 N 型 MOS 晶体管（ N2 ） 16 截止，构成 3V TTL 缓冲器。由此，可获得与电源电压无关的期望的阈值电压（ TTL 电平 = 1.5V ）。阈值由 PMOS 与 NMOS 的量纲（ dimension ）比确定。

通过第 2 N 型 MOS 晶体管（ N2 ） 16 的导通、截止，改变 P 与 N 的比。

具体而言， 5V TTL 缓冲器时， P 与 N 的比为 1： 3， 3V TTL 缓冲器时， P 与 N 的比为 1： 1，照此设定。但是，上述比例多少会随实际使用的 P 和 N 晶体管特性而变，这就是说，上述值未必不变。

如上所述，按照第二实施例，与第一实施例一样，电源电压不管是 5V 还是 3V，输入阈值电压都能保持 1.5V，故能确保 TTL 电平中输入噪声余量。与第一实施例相比，结构上具有减少晶体管数量的效果。

下面，说明本发明第三实施例。

图 3 为表示本发明第三实施例的多电源半导体集成电路图。为简便起见，省

略该图中接地（ GND ）端子和布线。与第一实施例相同部分赋以同一标号，并省略其说明。

在该实施例中，在第一实施例基础上附加了电源电压判定电路 21 。电源电压端子（ 5V/3V ）1 连接于输入缓冲器（ 5V TTL 缓冲器）3，输入缓冲器（ 3T TTL 缓冲器）4，和电源电压判定电路 21，两输入缓冲器 3 、 4 的输出连接于下一级切换电路（ MUX ） 5 的 2 个输入，进而连接于内部电路 7 。

按照上述结构，电源电压判定电路 21 判定电源电压，当电源电压判定为 5V 时，选择 5V TTL 缓冲器 3，当电源电压判定为 3V 时，选择 3V TTL 缓冲器 4，由此选择对应于各电源电压的 TTL 缓冲器，从而可获得期望的输入阈值电压。

下面，说明本发明第四实施例。

图 4 为表示本发明第四实施例的多电源半导体集成电路图．为方便起见，省略内部电路中 GND（接地）端子和布线。与第二实施例相同部分赋以同一标号，并省略其说明。

在该实施例中，在第二实施例基础上附加电源电压判定电路 31 。电源电压端子（ 5V/3V ） 11 连接于输入缓冲器 13 和电源电压判定电路 31，输入缓冲器 13 的输出连接于内部电路 18 。

然后，电源电压判定电路 31 判定电源电压，当判定电源电压为 5V 时，使第二 N 型 MOS 晶体管（ N2 ） 16 导通，构成 5V TTL 缓冲器，当判定电源电压为 3V 时，使第二 N 型 MOS 晶体管（ N2 ）截止，构成 3V TTL 缓冲器。由此，可获得与电源电压无关的期望的输入阈值电压（ TTL 电平 = 1.5V ）。

如上所述，按照第三、四实施例，与第一、二实施例一样，不管电源电压是 5V 还是 3V，都能保持输入阈值电压为 1.5V，故能确保 TTL 电平中输入噪声余量。并具有可删除第一、二实施例中所必需的切换端子的效果。

本发明不限定于上述实施例，根据本发明的实质可作种种实施例变化，而这些种种变化不能排除在本发明范围之外。

按照上述详细描述，本发明具有如下效果。

[1]即使在具有多个电源电压的多电源半导体集成电路中，也能固定输入阈值电压，从而能确保 TTL 电平中输入噪声余量。

[2]不管电源电压是 5V 还是 3V，都能将输入阈值电压固定在 1.5V，从而能保证 TTL 电平中输入噪声余量。

[3]电源电压 5V 时经切换端子构成 5V TTL 缓冲器，电源电压 3V 时，经切换端子构成 3V TTL 缓冲器，由此，能获得与电源电压无关的期望的输入阈值电压（ TTL 电平 = 1.5V ）。

[4]通过电源电压判定电路判定电源电压，当判定电源电压为 5V 时选择 5V TTL 缓冲器，当判定电源电压为 3V 时选择 3V TTL 缓冲器，由此选择对应于各电源电压的 TTL 缓冲器，从而可获得期望的输入阈值电压。

[5]通过电源电压判定电路判定电源电压，不管是判定为 5V 还是 3V，都能将输入阈值电压固定在 1.5V，故能确保 TTL 电平中输入余量。

说 明 书 附 图

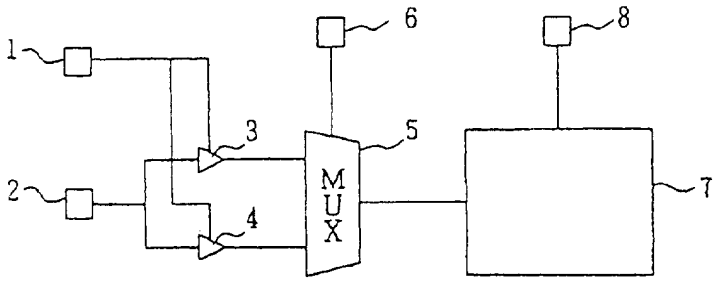


图 1

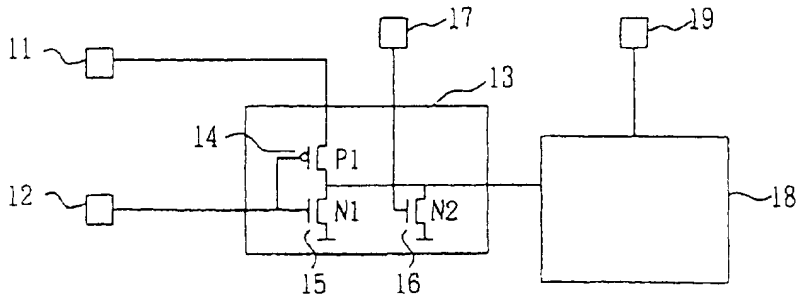


图 2

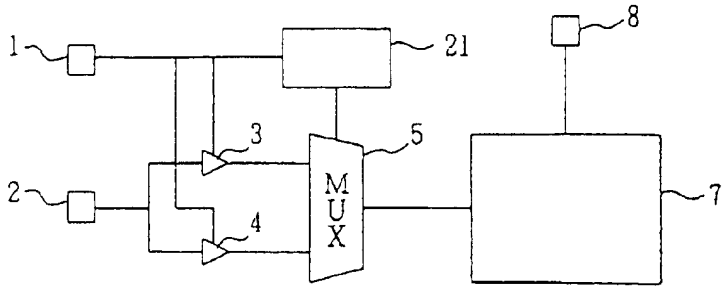


图 3

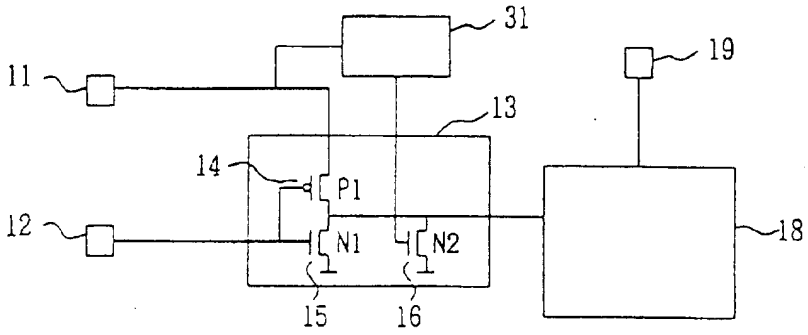


图 4