

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-334070

(P2006-334070A)

(43) 公開日 平成18年12月14日(2006.12.14)

(51) Int.CI.

A63F 7/02

(2006.01)

F 1

A 63 F 7/02

3 2 O

テーマコード(参考)

2 C 0 8 8

		審査請求 未請求 請求項の数 3 O L (全 10 頁)
(21) 出願番号	特願2005-161287 (P2005-161287)	(71) 出願人 000135210
(22) 出願日	平成17年6月1日(2005.6.1)	株式会社ニューギン 愛知県名古屋市中村区烏森町3丁目56番地
		(74) 代理人 100068755 弁理士 恩田 博宣
		(74) 代理人 100105957 弁理士 恩田 誠
		(72) 発明者 成松 錠一 名古屋市中村区烏森町3丁目56番地 株式会社ニューギン内
		(72) 発明者 高津 巨樹 東京都中央区日本橋茅場町2丁目9番4号 ニューギン東京ビル 内
		F ターム(参考) 2C088 AA35 AA36 AA42 BC22

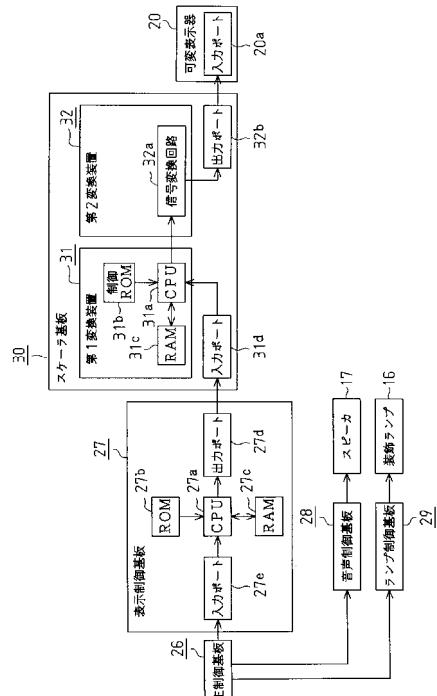
(54) 【発明の名称】遊戯機

## (57) 【要約】

【課題】表示装置の解像度と、表示制御部の出力する表示信号の解像度とが一致しない場合も、該表示制御部により確実に表示装置を制御することができる。

【解決手段】画像を表示する可変表示器20と、該可変表示器20に画像表示を指示する表示制御基板27(サブCPU27a)を設ける。また、サブCPU27aが出力する表示信号を可変表示器20に応じた解像度に拡大する第1変換装置31と、該第1変換装置31が出力した拡大表示信号を可変表示器20で要求される入力信号形式に変換する第2変換装置32を設ける。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

画像を表示する表示装置と、

前記表示装置に画像表示を指示する表示信号を出力する表示制御部と、

前記表示信号を入力し、該表示信号を、前記表示装置に応じて画像表示を拡大させるとともに前記表示装置に応じて解像度を上昇させる拡大表示信号に変換する第1の信号変換部と、

前記第1の信号変換部が出力する前記拡大表示信号を、前記表示装置で要求される入力信号形式に変換する第2の信号変換部とを備えたことを特徴とする遊技機。

**【請求項 2】**

前記第1の信号変換部と前記第2の信号変換部は、前記表示制御部が設けられた表示制御基板とは別基板とされた変換基板に設けられていることを特徴とする請求項1に記載の遊技機。

**【請求項 3】**

前記第1の信号変換部、前記第2の信号変換部及び前記表示制御部は各別基板に設けられていることを特徴とする請求項1に記載の遊技機。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、解像度の異なる表示装置を制御することができる遊技機に関する。 20

**【背景技術】****【0002】**

従来、遊技機の一種であるパチンコ機では、表示装置にて図柄組み合わせゲーム（図柄変動ゲーム）が行われている。このような遊技機では、図柄組み合わせゲーム中に前記表示装置にて様々な表示内容により表示演出を行い、該表示装置の該表示演出の制御を表示制御基板により制御している。ところで、表示制御基板は、表示装置に合わせて作製され、該表示装置専用の表示制御基板が用意されていた。そして、表示制御基板は、表示装置に応じた画像信号を供給し、該表示装置に画像を表示させていた。すなわち、表示装置に応じて作製された表示制御基板では、種類の異なる表示装置を制御することができなかつた。このため、特許文献1に記載の発明が提案されている。特許文献1では、表示制御基板から表示装置に供給される画像信号を、表示装置に応じた解像度に変換した拡大画像信号に変換し、その変換した拡大画像信号を表示装置に供給することができる遊技機が開示されている。 30

**【特許文献1】特開2004-147875号公報（請求項1，請求項2，段落番号[0080]）****【発明の開示】****【発明が解決しようとする課題】****【0003】**

しかしながら、表示装置では、表示装置毎で要求する画像信号の種類が異なる場合がある。例えば、表示装置毎に画像信号を入力する入力端子の数が異なる場合がある。このため、表示制御基板の出力した画像信号を単に表示装置に応じた解像度に変換した拡大画像信号を入力しただけでは、表示制御基板の出力端子の数が表示装置の入力端子の数と一致していなければ、表示装置には接続できないこととなる。 40

**【0004】**

この発明は、このような実情に鑑みてなされたものであり、表示装置の解像度と、表示制御部の出力する表示信号の解像度とが一致しない場合も、該表示制御部により確実に表示装置を制御することができる遊技機を提供することにある。

**【課題を解決するための手段】****【0005】**

上記目的を達成するために、請求項1に記載の発明は、画像を表示する表示装置と、前 50

記表示装置に画像表示を指示する表示信号を出力する表示制御部と、前記表示信号を入力し、該表示信号を、前記表示装置に応じて画像表示を拡大させるとともに前記表示装置に応じて解像度を上昇させる拡大表示信号に変換する第1の信号変換部と、前記第1の信号変換部が出力する前記拡大表示信号を、前記表示装置で要求される入力信号形式に変換する第2の信号変換部とを備えたことを要旨とする。

#### 【0006】

請求項2に記載の発明は、請求項1に記載の遊技機において、前記第1の信号変換部と前記第2の信号変換部は、前記表示制御部が設けられた表示制御基板とは別基板とされた変換基板に設けられていることを要旨とする。

#### 【0007】

請求項3に記載の発明は、請求項1に記載の遊技機において、前記第1の信号変換部、前記第2の信号変換部及び前記表示制御部は各別基板に設けられていることを要旨とする。

#### 【発明の効果】

#### 【0008】

本発明によれば、表示装置の解像度と、表示制御部の出力する表示信号の解像度とが一致しない場合も、該表示制御部により確実に表示装置を制御することができる。

#### 【発明を実施するための最良の形態】

#### 【0009】

#### (第1の実施形態)

以下、本発明をその一種であるパチンコ遊技機（以下、「パチンコ機」と示す）に具体化した第1の実施形態を図1～図3にしたがって説明する。

#### 【0010】

図1には、パチンコ機10の機表側が略示されており、機体の外郭をなす外枠11の開口前面側には、各種の遊技用構成部材をセットする縦長方形の中枠12が開閉及び着脱自在に組み付けられている。中枠12の前面側には、機内部に配置された遊技盤13を透視保護するための保護ガラスが装着されるガラス枠を備えた前枠14と、上球皿15がそれぞれ横開き状態で開閉可能に組み付けられている。前枠14の上方及び遊技盤13の遊技領域13aには、点灯（点滅）又は消灯し、発光装飾に基づく遊技演出（発光演出）を行う装飾ランプ16が設けられている。外枠11の下部には、各種音声を出力し、音声出力に基づく遊技演出（音声演出）を行うスピーカ17が配置されている。中枠12の下部には、下球皿18及び発射装置19が装着されている。

#### 【0011】

遊技盤13の遊技領域13aの略中央には、液晶ディスプレイ型（液晶式）の表示装置としての可変表示器20を備えたセンター役物装置21が配設されている。図1に示すパチンコ機10には、S V G A（Super Video Graphics Array）方式とされた10.4インチ（画面サイズ）の液晶ディスプレイ型の可変表示器20が搭載されている。なお、S V G A方式のディスプレイでは、その解像度が、800×600ピクセルとなる。可変表示器20では、変動画像（又は画像表示）に基づく遊技演出（表示演出）が行われ、その表示演出として複数種類（例えば、1～8までの8種類の数字図柄）を複数列（例えば、3列）で変動させて表示する図柄組み合わせゲーム（図柄変動ゲーム）が行われるようになっている。

#### 【0012】

そして、遊技者は、図柄組み合わせゲームにて最終的に表示された図柄組み合わせから大当たり又ははずれを認識できる。大当たりの図柄組み合わせ（例えば、[111]や[333]などの同一図柄の組み合わせ）が表示された場合、遊技者には、大当たり遊技が付与される。大当たり遊技が付与されると、遊技盤13に設けられた大入賞口25の大入賞口扉24が開放されて遊技球が入賞可能となり、多数の賞球が獲得できるチャンスを得ることができる。なお、図柄組み合わせゲームは、遊技盤13に設けられた開閉羽根22を備えた始動入賞口23に遊技球が入賞することを契機に行われる。

## 【0013】

次に、パチンコ機10の制御構成を図3に基づき説明する。

パチンコ機10の機裏側には、パチンコ機10全体を制御する主制御基板26が装着されている。主制御基板26は、パチンコ機10全体を制御するための各種処理を実行し、該処理結果に応じて遊技を制御するための各種制御信号（制御コマンド）を演算処理し、該制御コマンドを出力する。また、機裏側には、表示制御基板27と、音声制御基板28と、ランプ制御基板29とが装着されている。表示制御基板27は、主制御基板26が出力する制御コマンドに基づき、可変表示器20の表示態様（図柄、背景、文字などの表示画像）を制御する。音声制御基板28は、主制御基板26が出力する制御コマンドに基づき、スピーカ17の音声出力態様（音声出力のタイミングなど）を制御する。ランプ制御基板29は、主制御基板26の出力する制御コマンドに基づき、装飾ランプ16の発光態様（点灯（点滅）／消灯のタイミングなど）を制御する。

10

## 【0014】

そして、本実施形態のパチンコ機10には、VGA（Video Graphics Array）方式とされた9インチの液晶ディスプレイ型の可変表示器を搭載したパチンコ機に装着されていた表示制御基板27が装着されている。この表示制御基板27は、VGA方式のディスプレイに合わせて作製されたものである。なお、VGA方式のディスプレイでは、その解像度が $640 \times 480$ ピクセルとなる。

## 【0015】

図2は、VGA方式（9インチ）の可変表示器20（図2（a））とSVG A方式（10.4インチ）の可変表示器20（図2（b））の画面例を示す。VGA方式用に作成された画像をSVG A方式のディスプレイに表示させた場合、その画像は、解像度が一致しておらず、かつ高解像度のディスプレイに表示されることにより全体的に粗く表示される。特に、細部においては、画像の粗さが目立つようになる（図2（c））。可変表示器20で行われる遊技演出（表示演出）は、現行のパチンコ機10において最も遊技効果（面白さやドキドキ感など）を高め得る演出であって重要視されているので、低画質のパチンコ機10は遊技者から倦厭される虞がある。このため、制御対象となる可変表示器20の形式が異なる表示制御基板27を用いる場合には、当該表示制御基板27に制御させる可変表示器20の形式に合った画像処理を施す必要がある。

20

## 【0016】

そこで、本実施形態のパチンコ機10には、表示制御基板27と可変表示器20との間に、画像の解像度を変換処理するスケーラ基板（変換基板）30が装着されている。

30

以下、表示制御基板27、スケーラ基板30について、その具体的な構成を説明する。

## 【0017】

表示制御基板27には、サブCPU27aと、ROM27bと、RAM27cと、入力ポート27eと、出力ポート27dとが設けられている。サブCPU27aには、ROM27bと、RAM27cと、入力ポート27eと、出力ポート27dとが接続されている。ROM27bには、表示演出を制御するための表示制御プログラムと、画像データ（図柄、背景、文字などの表示画像）が記憶されている。また、RAM27cには、パチンコ機10の動作中に適宜書き換えられる各種の情報が記憶（設定）されるようになっている。

40

## 【0018】

サブCPU27aは、主制御基板26が出力した図柄組み合わせゲームの開始を指示する制御コマンドを入力ポート27eを介して入力すると、表示制御プログラムにしたがって図柄組み合わせゲームの演出内容（可変表示器20の表示内容）を決定する。続いて、サブCPU27aは、決定した演出内容に応じた表示画像をROM27bに記憶している画像データをもとに作成し、その表示画像をRAM27cに一時記憶する。そして、サブCPU27aは、所定のタイミングで作成した表示画像の表示を指示する表示信号を出力ポート27dから出力する。この表示信号は、出力ポート27dを介してパラレル信号形式でスケーラ基板30に出力される。本実施形態では、サブCPU27aと、ROM2

50

7 b と、RAM 27 c と、入力ポート 27 e と、出力ポート 27 d により、表示制御部が構成される。

#### 【0019】

次に、スケーラ基板 30 について説明する。本実施形態のスケーラ基板 30 には、第1の信号変換部としての第1変換装置 31 と第2の信号変換部としての第2変換装置 32 とが搭載されている。また、スケーラ基板 30 には、入力ポート 31 d と出力ポート 32 b とが搭載されている。

#### 【0020】

第1変換装置 31 には、変換 CPU 31 a と、制御 ROM 31 b と、RAM 31 c とが設けられている。変換 CPU 31 a には、制御 ROM 31 b と、RAM 31 c と、入力ポート 31 d とが接続されている。入力ポート 31 d は、パラレル信号形式の信号を入力可能とされ、表示制御基板 27 の出力ポート 27 d とパラレル伝送可能に信号線で接続されている。制御 ROM 31 b には、変換制御プログラムが記憶されている。また、RAM 31 c には、パチンコ機 10 の動作中に適宜書き換えられる情報が記憶（設定）されるようになっている。

#### 【0021】

変換 CPU 31 a は、表示信号を入力すると、変換制御プログラムに基づき、該表示信号の解像度を可変表示器 20 に応じた所定の解像度に変換する。本実施形態では、VGA 方式とされた表示信号の解像度を VGA 方式に拡大し、該表示信号を解像度が拡大された拡大表示信号に変換する。表示信号の解像度を拡大するとは、可変表示器 20 に応じた画面サイズ（10.4 インチ）に表示画像を拡大させるとともに、可変表示器 20 に応じた解像度（VGA 方式）に表示画像の解像度を上昇させることである。具体的には、変換 CPU 31 a は、表示信号を入力すると、表示画像を RAM 31 c の所定の領域に記憶する。続いて、変換 CPU 31 a は、RAM 31 c に記憶した表示画像を順次読み出し、変換制御プログラムに基づき、所定の解像度（VGA 方式の解像度から VGA 方式の解像度）に拡大（変換）する。変換 CPU 31 a は、表示画像の水平方向サイズと垂直方向サイズを、変換前の解像度と変換後の解像度に基づく倍率で拡大し、その拡大した表示画像のビットを補填して表示画像の解像度を拡大する。変換制御プログラムとしては、表示信号を変換させるべき解像度に応じた変換制御プログラムが用意されている。

#### 【0022】

また、表示画像を変換した変換 CPU 31 a は、変換した表示画像を RAM 31 c に一時記憶する。そして、一時記憶させた変換 CPU 31 a は、変換後の表示画像（拡大表示画像）の表示を指示する拡大表示信号を第2変換装置 32 に出力する。

#### 【0023】

次に、第2変換装置 32 について説明する。

第2変換装置 32 には、信号変換回路（集積回路）32 a が設けられている。信号変換回路 32 a は、第1変換装置 31 の変換 CPU 31 a と出力ポート 32 b とに接続されている。また、信号変換回路 32 a は、出力ポート 32 b を介して可変表示器 20 の入力ポート 20 a に接続されている。本実施形態の第2変換装置 32 は、第1変換装置 31（変換 CPU 31 a）が出力する拡大表示信号を、可変表示器 20 で要求される入力信号形式に変換する。

#### 【0024】

本実施形態では、可変表示器 20 で要求される入力信号形式がシリアル信号形式とされている。このため、第2変換装置 32（信号変換回路 32 a）は、第1変換装置 31 が出力した拡大表示信号をシリアル信号形式に変換し、その変換後の拡大表示信号を出力する。また、第2変換装置 32 には、可変表示器 20 の入力ポート 20 a に接続可能で、かつ当該入力ポート 20 a との間でシリアル伝送可能な出力ポート 32 b が接続されている。すなわち、第2変換装置 32 には、可変表示器 20 側の入力端子（入力ポート 20 a）の形状及びピン数に応じた出力端子（出力ポート 32 b）が接続されている。

#### 【0025】

10

20

30

40

50

本実施形態のパチンコ機 10 では、表示制御基板 27（サブ C P U 27a）が出力した表示信号をスケーラ基板 30 の第 1 変換装置 31（変換 C P U 31a）にて可変表示器 20 の解像度に拡大した拡大表示信号に変換する。そして、この拡大表示信号は、パラレル信号形式で出力されるので、当該拡大表示信号をスケーラ基板 30 の第 2 変換装置 32（信号変換回路 32a）にて可変表示器 20 で要求されるシリアル信号形式に変換する。すなわち、スケーラ基板 30 は、表示信号の解像度の変換と入力信号形式の変換を行う。このため、表示制御基板 27（サブ C P U 27a）が出力した表示信号は、可変表示器 20 の解像度に一致し、かつ可変表示器 20 で要求される入力信号形式に一致する信号となって可変表示器 20 に入力される。その結果、可変表示器 20 では、当該可変表示器 20 に見合った表示画像が表示され、高画質を維持した状態で表示演出が行われる。

10

#### 【0026】

したがって、本実施形態によれば、以下に示す効果を得ることができる。

(1) 第 1 変換装置 31（変換 C P U 31a）は、表示制御基板 27（サブ C P U 27a）が出力する表示信号を可変表示器 20 に応じた解像度に拡大する拡大表示信号に変換する。また、第 2 変換装置 32（信号変換回路 32a）は、第 1 変換装置 31（変換 C P U 31a）によって変換された拡大表示信号を可変表示器 20 で要求される入力信号形式（シリアル信号形式）に変換する。このため、可変表示器 20 の種類（解像度）に応じて表示制御基板 27（サブ C P U 27a）を変更する必要がなく、異なる種類（解像度）の可変表示器のために作製された表示制御基板 27（サブ C P U 27a）を流用することができる。したがって、可変表示器 20 の解像度と、表示制御基板 27（サブ C P U 27a）の出力する表示信号の解像度とが一致しない場合も、該表示制御基板 27（サブ C P U 27a）により確実に可変表示器 20 を制御することができる。

20

#### 【0027】

(2) 第 1 変換装置 31 と第 2 変換装置 32 は、表示制御基板 27 とは別基板（スケーラ基板 30）に設けられている。このため、サブ C P U 27a（表示制御基板 27）の出力する表示信号の解像度と異なる解像度の可変表示器 20 を制御する場合、制御する可変表示器 20 に合わせて第 1 変換装置 31 及び第 2 変換装置 32 が設けられているスケーラ基板 30 を交換すれば良い。すなわち、前記可変表示器の制御を前記サブ C P U 27a（表示制御基板 27）を流用して制御することができる。また、前記サブ C P U 27a（表示制御基板 27）で前記可変表示器 20 を制御する場合、第 1 変換装置 31 及び第 2 変換装置 32 の両方を交換する事があるため、スケーラ基板 30 を交換するのみで対応できる。また、可変表示器毎にサブ C P U 27a（表示制御基板 27）を開発する場合に比べて、サブ C P U 27a（表示制御基板 27）の開発に係る作業効率も向上させることができる。

30

#### 【0028】

(3) また、可変表示器 20 の種類（解像度）の変更に伴って表示制御プログラムの新たな開発に掛かる時間や人件費などを削減できる。また、可変表示器 20 の解像度が高解像度化されることに伴って高性能な C P U を表示制御基板 27 に搭載する必要もない。したがって、可変表示器 20 の種類（解像度）を変更してもパチンコ機 10 自体の製造コスト増を抑制できる。

40

#### 【0029】

(4) 第 2 変換装置 32 は、第 1 変換装置 31 が出力するパラレル信号形式の拡大表示信号をシリアル信号形式に変換するようにした。このため、第 2 変換装置 32 と可変表示器 20 との接続を単純化することができる。すなわち、信号線の数を減らすことができ、可変表示器 20 に係る制御の負担を軽減することができる。

#### 【0030】

(5) 第 2 変換装置 32 には、可変表示器 20 の入力ポート 20a の形状及びピン数に応じた出力ポート 32b が接続されている。このため、可変表示器 20 には、可変表示器 20 の入力ポート 20a の形状及ピン数に応じた表示信号が第 2 変換装置 32 から出力ポート 32b を介して入力される。したがって、可変表示器 20 の入力ポート 20a に合わ

50

せて出力ポート32bを設けることで、確実に可変表示器20に信号を入力させることができる。

#### (第2の実施形態)

次に、本発明の第2の実施形態を図4に基づき説明する。なお、以下に説明する実施形態では、既に説明した実施形態と同一構成（又は同一制御内容）は、同一の符号を付すなどして、その重複する説明を簡略又は省略する。

#### 【0031】

本実施形態のパチンコ機10では、第1変換装置31、第2変換装置32及び表示制御基板27（サブC P U 2 7 a、R O M 2 7 b、R A M 2 7 c、入力ポート27e、出力ポート27d）を図4に示すように各別の基板に設けている。そして、第1変換装置31は第1変換基板33に搭載され、第2変換装置32は第2変換基板34に搭載されている。10

#### 【0032】

次に、第1変換基板33（第1変換装置31）及び第2変換基板34（第2変換装置32）について説明する。

第1変換基板33には、入力ポート31dと、出力ポート31eが設けられている。出力ポート31eは、変換C P U 3 1 aに接続されている。そして、変換C P U 3 1 aは、拡大表示信号を出力ポート31eを介して第2変換基板34（第2変換装置32）に出力する。出力ポート31eからは、パラレル信号形式で拡大表示信号が出力される。

#### 【0033】

第2変換基板34には、入力ポート32cと、出力ポート32bが設けられている。入力ポート32cは、信号変換回路32aに接続されている。入力ポート32cは、パラレル信号形式の信号を入力可能とされ、第1変換基板33の出力ポート31eとパラレル伝送可能に信号線で接続されている。20

#### 【0034】

したがって、本実施形態によれば、第1の実施形態の効果（1）～（5）と同様の効果に加えて以下に示す効果を得ることができる。

（6）表示制御基板27（サブC P U 2 7 a、R O M 2 7 b、R A M 2 7 c、入力ポート27e、出力ポート27d）と、第1変換装置31と、第2変換装置32とを各別基板に設けた。このため、サブC P U 2 7 a（表示制御基板27）の出力する表示信号の解像度と異なる可変表示器20を制御する場合、制御する可変表示器20に合わせて第1変換基板33（第1変換装置31）又は第2変換基板34（第2変換装置32）を交換すれば良い。例えば、表示信号の解像度を変換する場合には第1変換装置31（第1変換基板33）を変更し、入力信号形式（パラレル信号形式及びシリアル信号形式）を変換する場合には第2変換装置32（第2変換基板34）を変更すれば良い。また、表示信号の解像度及び入力信号形式の両方を変更する場合には、第1変換装置31（第1変換基板33）及び第2変換装置32（第2変換基板34）の両方を変更すれば良い。したがって、第1変換基板33（第1変換装置31）又は第2変換基板34（第2変換装置32）を可変表示器20に合わせて任意に変更することができ、組み合わせの自由度を広げることができる。30

#### (第3の実施形態)

次に、本発明の第3の実施形態を図5に基づき説明する。40

#### 【0035】

本実施形態のパチンコ機10では、図5に示すように、表示制御部（サブC P U 2 7 a、R O M 2 7 b、R A M 2 7 c、入力ポート27e、出力ポート27d）と第1変換装置31とを表示制御基板27に設け、第2変換装置32を表示制御基板27とは別基板に設けている。そして、第2変換装置は、第2変換基板34に搭載されている。

#### 【0036】

次に、表示制御基板27及び第2変換基板34（第2変換装置32）について説明する。

表示制御基板27では、サブC P U 2 7 aと変換C P U 3 1 aとが接続され、変換C P

50

U31aに出力ポート27dが接続されている。変換CPU31aは、拡大表示信号を出力ポート27dを介して第2変換基板34(第2変換装置32)に出力する。出力ポート27dからは、パラレル信号形式で拡大表示信号が出力される。

#### 【0037】

第2変換基板34には、入力ポート32cが設けられている。入力ポート32cは、信号変換回路32aに接続されている。入力ポート32cは、パラレル信号形式の信号を入力可能とされ、表示制御基板27の出力ポート27dとパラレル伝送可能に信号線で接続されている。

#### 【0038】

したがって、本実施形態によれば、第1の実施形態及び第2の実施形態の効果(1)～10(5)と同様の効果に加えて以下に示す効果を得ることができる。

(7) 表示制御部(サブCPU27a、ROM27b、RAM27c、入力ポート27e、出力ポート27d)と第1変換装置31とを表示制御基板27に設け、第2変換装置32を別基板に設けた。このため、表示信号の解像度を変更する必要がなく(第1変換装置31を交換する必要がない場合)、入力信号形式(パラレル信号及びシリアル信号)を変更したい場合、第2変換装置32(第2変換基板34)を交換すれば良い。すなわち、可変表示器20を、サブCPU27a(表示制御基板27)及び第1変換装置31を流用して制御することができる。また、第1変換装置31及び第2変換装置32を1枚基板(スケーラ基板30)に装着し、該基板自体を交換する場合に比べて、コストダウンを図ることができる。

20

#### 【0039】

尚、前記各実施形態は以下のように変更しても良い。

- 上記各実施形態において、第1変換装置31の制御ROM31bには、複数種類の変換制御プログラムを記憶させておき、表示信号を変換する解像度に合わせて変換制御プログラムを選択し、選択した変換制御プログラムに基づき該表示信号を変換しても良い。この場合、可変表示器20の種類に合わせていずれの変換制御プログラムを用いて表示信号を変換するかの設定を行えるように構成し、変換CPU31aは、その設定に基づき変換制御プログラムを選択し、表示信号を変換する。このため、第1変換装置31を複数種類の可変表示器に対応させることができる。

30

#### 【0040】

- 上記各実施形態は、VGA方式の表示信号をSVA方式の表示信号(拡大表示信号)に変換する場合を例に挙げて説明したが、変換前の形式と変換後の形式の組み合わせを変更しても良い。例えば、VGA方式をXGA(Extended Graphics Array)方式に変換しても良いし、SVA方式をXGA方式に変換しても良い。なお、XGA方式のディスプレイでは、その解像度が $1024 \times 768$ ピクセルとなる。この場合、可変表示器20の解像度に合わせ、第1変換装置31の制御ROM31bに記憶される変換制御プログラムが変更される。

40

#### 【0041】

- 上記各実施形態において、各基板間(表示制御基板27及びスケーラ基板30)及び各装置間(第1変換装置31及び第2変換装置32)において、表示信号及び拡大表示信号の信号形式は、任意に変更しても良い。この場合、第2変換装置32は、最終的に可変表示器20で要求される入力信号形式に変換し、該可変表示器20に入力可能であれば良い。例えば、可変表示器20で要求される入力信号形式がパラレル信号形式であって、第2変換装置32には、シリアル信号形式の拡大表示信号が入力される場合には、第2変換装置32の信号変換回路32aは、シリアル信号形式で入力した拡大表示信号をパラレル信号形式に変換する。

#### 【0042】

- 上記各実施形態において、第1変換装置31及び第2変換装置32は、前記表示制御基板27及び前記可変表示器20のコネクタ(接続部)に着脱自在としても良い。こうすることで、第1変換装置31又は第2変換装置32を必要としない場合(表示制御基板2

50

7 の出力する表示信号の信号形式と、可変表示器で要求する信号形式とが一致する場合)には、表示制御基板 27 と可変表示器 20 を直接接続させることができる。したがって、表示信号を変換する必要がない場合には、第 1 変換装置 31 及び及び第 2 変換装置 32 を取り外し、可変表示器 20 の制御を行うことができる。一方、表示信号と可変表示器 20 の解像度が一致しない場合には、第 1 変換装置 31 及び第 2 変換装置 32 を取り付けることができる。したがって、可変表示器 20 の解像度と、表示制御基板 27 の出力する表示信号の解像度とが一致しない場合も、表示制御基板 27 により確実に可変表示器 20 を制御することができる。

#### 【0043】

・上記各実施形態における信号変換回路 32a としては、例えば、入力したパラレル信号形式の信号を低電圧作動のシリアル信号形式の信号に変換して伝送する方式を採用した集積回路が好ましい。この集積回路では、入力信号が L V D S (Low Voltage Differential Signaling) 信号に変換されて出力される。

#### 【0044】

・上記各実施形態において、出力ポート 32b は、第 2 変換装置 32 に設けられても良い。

次に、前記実施形態及び別例から把握できる技術的思想を以下に追記する。

#### 【0045】

(イ) 前記表示制御部と前記表示装置とは、接続部を介して直接接続可能とされ、前記第 1 の信号変換部および前記第 2 の信号変換部は、前記接続部に着脱自在であることを特徴とする請求項 1 ~ 請求項 3 のうちいずれか一項に記載の遊技機。

#### 【0046】

(ロ) 前記第 2 の信号変換部は、前記第 1 の信号変換部が出力するパラレル形式の拡大表示信号をシリアル形式の拡大表示信号に変換する請求項 1 ~ 請求項 3 及び技術的思考(イ)のうちいずれか一項に記載の遊技機。

#### 【0047】

(ハ) 前記第 2 の信号変換部には、前記表示装置の入力端子の形状及び入力端子の数に応じた出力端子が接続されていることを特徴とする請求項 1 ~ 請求項 3、又は技術的思考(イ)又は技術的思考(ロ)のうちいずれか一項に記載の遊技機。

#### 【0048】

(二) 前記第 1 の信号変換部は、前記表示制御部が設けられた表示制御基板に設けられ、第 2 の信号変換部は、前記表示制御基板とは別基板に設けられていることを特徴とする請求項 1 に記載の遊技機。

#### 【図面の簡単な説明】

#### 【0049】

【図 1】パチンコ遊技機の機表側を示す正面図。

【図 2】(a) ~ (c) は、可変表示器の表示サイズ毎の表示態様を示す説明図。

【図 3】パチンコ遊技機の制御構成を示すブロック図。

【図 4】第 2 の実施形態におけるパチンコ遊技機の制御構成を示すブロック図。

【図 5】第 3 の実施形態におけるパチンコ遊技機の制御構成を示すブロック図。

#### 【符号の説明】

#### 【0050】

10 ... パチンコ機、20 ... 可変表示器、27 ... 表示制御基板、27a ... サブ C P U、30 ... スケーラ基板、31 ... 第 1 変換装置、31a ... 変換 C P U、32 ... 第 2 変換装置、32a ... 信号変換回路。

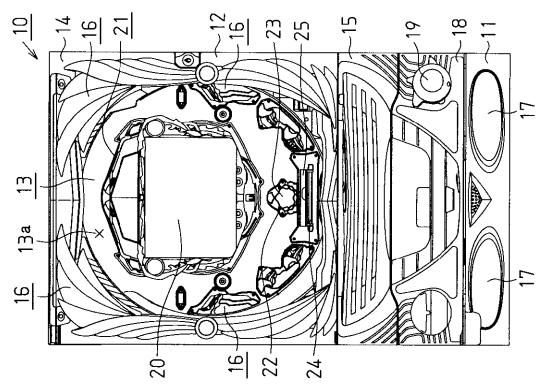
10

20

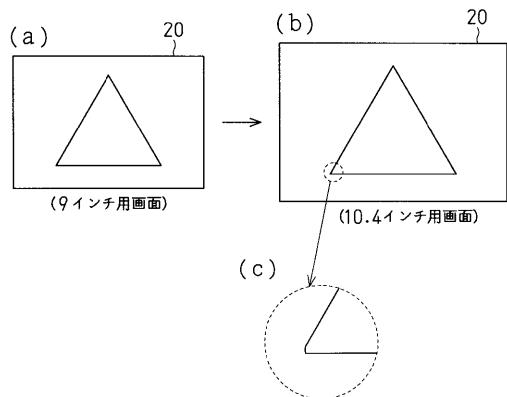
30

40

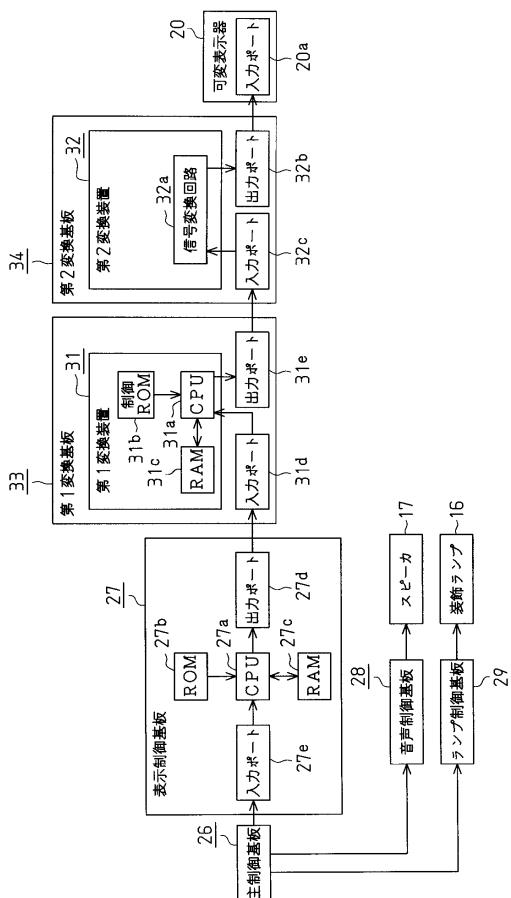
【図1】



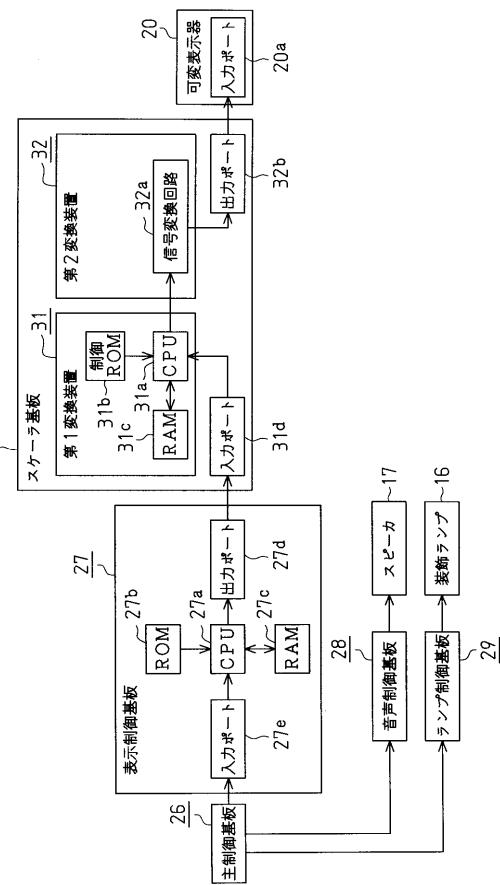
【図2】



【図4】



【図3】



【図5】

