



(12) 发明专利

(10) 授权公告号 CN 110753473 B

(45) 授权公告日 2021.03.30

(21) 申请号 201810809693.7

(56) 对比文件

(22) 申请日 2018.07.23

CN 202816379 U, 2013.03.20

(65) 同一申请的已公布的文献号

审查员 芦婧

申请公布号 CN 110753473 A

(43) 申请公布日 2020.02.04

(73) 专利权人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 邓抄军 马飞 方炜 杨志文

李纯刚 郝顺

(51) Int.Cl.

H05K 7/20 (2006.01)

H05K 7/02 (2006.01)

H05K 1/02 (2006.01)

H05K 1/18 (2006.01)

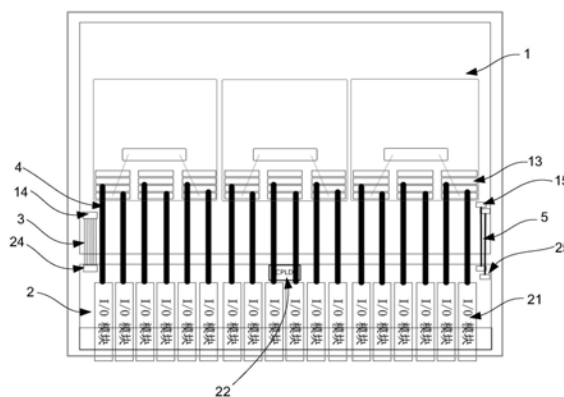
权利要求书3页 说明书15页 附图6页

(54) 发明名称

电路板组合以及电子设备

(57) 摘要

本申请实施例公开了一种电路板组合,应用于电子通信技术领域,以解决现有技术中电路板的散热问题。该电路板组合通过将多个I/O(input/output,输入/输出)模块与IC(integrated circuit,集成电路)芯片之间传输的低速信号在所述第二电路板经过汇总后通过低速线缆传输给所述IC芯片,所述IC芯片发送给多个所述I/O模块的低速信号在所述第二电路板经过扩展为多路后,分别发送给多个所述I/O模块。从而具有较少数量的低速线缆,有利于气流的流通,可以解决现有技术中电路板的散热问题。可以应用在设置需要在电路板上设置较多电子元件的场景中。



1. 一种电路板组合,其特征在于,所述电路板组合包括第一电路板,第二电路板,一条或多条低速线缆,多条高速线缆,IC(integrated circuit,集成电路)芯片,芯片散热器,多个高速连接器,多个I/O(input/output,输入/输出)模块,以及监控模块,所述IC芯片和多个所述高速连接器安装在所述第一电路板,多个所述I/O模块和所述监控模块安装在所述第二电路板,所述IC芯片通过所述低速线缆与所述监控模块连接,所述监控模块通过板内走线与多个所述I/O模块连接,其中:

所述监控模块用于将从所述低速线缆接收的一路低速信号扩展为多路低速信号,并将所述多路低速信号对应发送给多个所述I/O模块,并用于将来自多个所述I/O模块的低速信号,汇总后通过所述低速线缆发送给所述IC芯片,每个所述I/O模块通过一条或多条所述高速线缆与所述第一电路板的所述高速连接器连接,所述高速连接器通过所述第一电路板的板内走线与所述IC芯片连接,所述芯片散热器贴在所述IC芯片的表面,多个所述高速连接器与所述IC芯片位于所述第一电路板的同一侧表面,多个所述高速连接器的一部分或整体,以及所述IC芯片布置在所述芯片散热器在所述第一电路板的投影区域内。

2. 如权利要求1所述的电路板组合,其特征在于,所述电路板组合还包括第一低速连接器,以及第二低速连接器,所述第一低速连接器安装在所述第一电路板,所述第二低速连接器安装在所述第二电路板,所述第一低速连接器通过所述低速线缆与所述第二低速连接器连接,所述第一低速连接器与所述IC芯片之间通过板内走线连接,所述第二低速连接器与所述监控模块之间通过板内走线连接,所述监控模块与所述I/O模块之间通过板内走线连接。

3. 如权利要求1或2所述的电路板组合,其特征在于,所述高速线缆的端部设置有线缆侧连接器,所述线缆侧连接器与所述I/O模块的尾端配合,所述线缆侧连接器的底部设置有信号引脚,所述信号引脚安装在所述第二电路板并与所述第二电路板的板内走线连接,所述线缆侧连接器内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述高速电缆内部的导线连接;所述第二组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述信号引脚连接。

4. 如权利要求1或2所述的电路板组合,其特征在于,多个所述I/O模块分别安装在所述第二电路板的正面和反面。

5. 如权利要求4所述的电路板组合,其特征在于,以平行于所述第二电路板的正面的平面为参考平面,或者以平行于所述第二电路板的反面的平面为参考平面,或者以垂直于所述第二电路板的厚度方向的平面为参考平面,所述第二电路板的同一部分的正反两面上安装所述I/O模块的区域在所述参考平面的投影重合或大部分重合。

6. 如权利要求3所述的电路板组合,其特征在于,多个所述I/O模块分别安装在所述第二电路板的正面和反面。

7. 如权利要求6所述的电路板组合,其特征在于,以平行于所述第二电路板的正面的平面为参考平面,或者以平行于所述第二电路板的反面的平面为参考平面,或者以垂直于所述第二电路板的厚度方向的平面为参考平面,所述第二电路板的同一部分的正反两面上安装所述I/O模块的区域在所述参考平面的投影重合或大部分重合。

8. 一种电路板组合, 其特征在于, 所述电路板组合包括第一电路板, 第二电路板, 一条或多条低速线缆, 多条高速线缆, IC (integrated circuit, 集成电路) 芯片, 芯片散热器, 多个高速连接器, 多个 I/O (input/output, 输入/输出) 模块, 以及监控模块, 所述 IC 芯片, 以及所述高速连接器安装在所述第一电路板, 多个所述 I/O 模块, 以及所述监控模块安装在所述第二电路板, 所述 IC 芯片通过所述低速线缆与所述监控模块连接, 所述监控模块通过板内走线与多个所述 I/O 模块连接, 所述监控模块用于将从所述低速线缆接收的 1 路低速信号扩展为多路低速信号, 并将所述多路低速信号对应发送给多个所述 I/O 模块, 并用于将来自多个所述 I/O 模块的低速信号, 汇总后通过所述低速线缆发送给所述 IC 芯片, 每个所述 I/O 模块通过一条或多条所述高速线缆与所述第一电路板的所述高速连接器连接, 所述高速连接器通过所述第一电路板的板内走线与所述 IC 芯片连接, 所述芯片散热器贴在所述 IC 芯片的表面, 所述第一电路板的高速连接器设置在所述第一电路板的反面, 也就是与所述 IC 芯片相背的一面, 以平行于所述第一电路板的正面的平面为基准平面, 或者以平行于所述第一电路板的反面的平面为基准平面, 或者以垂直于所述第一电路板的厚度方向的平面为基准平面, 所述高速连接器在所述基准平面的投影, 部分或全部落在所述芯片散热器在所述基准平面的投影内。

9. 一种电路板组合, 其特征在于, 所述电路板组合包括第一电路板, IC (integrated circuit, 集成电路) 芯片, 芯片散热器, 以及高速连接器, 所述 IC 芯片安装在所述第一电路板, 所述芯片散热器贴在所述 IC 芯片的表面, 所述高速连接器的一部分或整体, 以及所述 IC 芯片布置在所述芯片散热器在所述第一电路板的投影区域内, 所述高速连接器通过位于所述第一电路板的板内走线与所述 IC (integrated circuit, 集成电路) 芯片连接。

10. 一种电路板组合, 其特征在于, 所述电路板组合包括第一电路板, IC (integrated circuit, 集成电路) 芯片, 芯片散热器, 以及高速连接器, 所述 IC 芯片安装在所述第一电路板, 所述芯片散热器贴在所述 IC 芯片的表面, 所述高速连接器设置在所述第一电路板的反面, 也就是与所述 IC 芯片相背的一面, 以平行于所述第一电路板的正面的平面为基准平面, 或者以平行于所述第一电路板的反面的平面为基准平面, 或者以垂直于所述第一电路板的厚度方向的平面为基准平面, 所述高速连接器在所述基准平面的投影, 部分或全部落在所述芯片散热器在所述基准平面的投影内。

11. 一种电路板组合, 其特征在于, 所述电路板组合包括第二电路板, 监控模块, 多个 I/O (input/output, 输入/输出) 模块, 所述监控模块, 以及多个所述 I/O 模块安装在所述第二电路板, 所述监控模块通过板内走线与多个所述 I/O 模块连接, 所述监控模块用于将接收的 1 路低速信号扩展为多路低速信号, 并将所述多路低速信号对应发送给多个所述 I/O 模块, 并用于将来自多个所述 I/O 模块的低速信号, 汇总后输出。

12. 如权利要求 11 所述的电路板组合, 其特征在于, 所述电路板组合还包括第二低速连接器, 所述第二低速连接器安装在所述第二电路板, 所述第二低速连接器与所述监控模块之间通过板内走线连接, 所述监控模块与所述 I/O 模块之间通过板内走线连接。

13. 如权利要求 11 或 12 所述的电路板组合, 其特征在于, 多个所述 I/O 模块分别安装在所述第二电路板的正面和反面。

14. 如权利要求 13 所述的电路板组合, 其特征在于, 以平行于所述第二电路板的正面的平面为参考平面, 或者以平行于所述第二电路板的反面的平面为参考平面, 或者以垂直于

所述第二电路板的厚度方向的平面为参考平面,所述第二电路板的同一部分的正反两面上安装所述I/O模块的区域在所述参考平面的投影重合或大部分重合。

15.如权利要求11或12所述的电路板组合,其特征在于,所述电路板组合还包括高速线缆,所述高速线缆的端部设置有线缆侧连接器,所述线缆侧连接器与所述I/O模块的尾端配合,所述线缆侧连接器的底部设置有信号引脚,所述信号引脚安装在所述第二电路板并与所述第二电路板的板内走线连接,所述线缆侧连接器内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述高速电缆内部的导线连接;所述第二组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述信号引脚连接。

16.如权利要求13所述的电路板组合,其特征在于,所述电路板组合还包括高速线缆,所述高速线缆的端部设置有线缆侧连接器,所述线缆侧连接器与所述I/O模块的尾端配合,所述线缆侧连接器的底部设置有信号引脚,所述信号引脚安装在所述第二电路板并与所述第二电路板的板内走线连接,所述线缆侧连接器内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述高速电缆内部的导线连接;所述第二组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述信号引脚连接。

17.如权利要求14所述的电路板组合,其特征在于,所述电路板组合还包括高速线缆,所述高速线缆的端部设置有线缆侧连接器,所述线缆侧连接器与所述I/O模块的尾端配合,所述线缆侧连接器的底部设置有信号引脚,所述信号引脚安装在所述第二电路板并与所述第二电路板的板内走线连接,所述线缆侧连接器内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述高速电缆内部的导线连接;所述第二组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述信号引脚连接。

18.一种电子设备,所述电子设备包括外壳,散热装置,以及多个如权利要求1至17中任意一项中所述的电路板组合,所述电路板组合安装在所述外壳的内部,所述散热装置用于为所述电路板组合散热。

电路板组合以及电子设备

技术领域

[0001] 本申请涉及电子技术领域及通信技术领域,尤其涉及电路板互连技术。

背景技术

[0002] 电路板上一般设置有很多元件,这些元件在工作过程中散发的热量需要及时传导或散发出去,目前随着元件布局密度的提高,散热问题变得越来越难解决。

发明内容

[0003] 有鉴于此,本申请实施例提供了一种电路板组合,以一定程度上解决现有技术中电路板的散热问题。

[0004] 第一方面,本申请提供了一种电路板组合的实施方式,该电路板组合包括第一电路板,第二电路板,一条或多条低速线缆,多条高速线缆,IC(integrated circuit,集成电路)芯片,多个I/O(input/output,输入/输出)模块,所述IC芯片安装在所述第一电路板,多个所述I/O模块安装在所述第二电路板,将多个I/O(input/output,输入/输出)模块与IC(integrated circuit,集成电路)芯片之间传输的低速信号和高速信号通过不同的通道传输,所述高速信号通过多条所述高速线缆传输,所述低速信号在所述第二电路板经过汇总后通过低速线缆传输给所述IC芯片,所述IC芯片发送给多个所述I/O模块的低速信号在所述第二电路板经过扩展为多路后,分别发送给多个所述I/O模块。

[0005] 这样,多个所述I/O模块与所述IC芯片之间传输的低速信号经过汇总后经过少量的低速线缆传输,也就是说,所述第一电路板和所述第二电路板之间仅连接有少量的低速线缆,低速线缆数量少,所占用的空间很小,可以留出更多的空间用于散热气流的流通,有助于散热。

[0006] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式相结合,在该具体的实现方式中,所述电路板组合还包括监控模块,所述监控模块安装在所述第二电路板,所述IC芯片通过所述低速线缆与所述监控模块连接,所述监控模块通过板内走线与多个所述I/O模块连接,所述监控模块用于将从所述低速线缆接收的1路低速信号扩展为多路低速信号,并将所述多路低速信号对应发送给多个所述I/O模块,并用于将来自多个所述I/O模块的低速信号,汇总后通过所述低速线缆发送给所述IC芯片11。这样,通过监控模块实现了对多个I/O(input/output,输入/输出)模块与IC(integrated circuit,集成电路)芯片之间传输的低速信号的扩展和汇总。

[0007] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括芯片散热器,以及多个高速连接器,多个所述高速连接器安装在所述第一电路板,每个所述I/O模块通过一条或多条所述高速线缆与所述第一电路板1的所述高速连接器连接,所述高速连接器通过所述第一电路板的板内走线与所述IC芯片连接,所述芯片散热器贴在所述IC芯片的表面,多个所述高速连接器与所述IC芯片位于所述第一电路板的同一侧表面,多个所述高速连接器的一部分或整

体,以及所述IC芯片布置在所述芯片散热器在所述第一电路板的投影区域内;或者,所述高速连接器设置在所述第一电路板的反面,也就是与所述IC芯片相背的一面。以平行于所述第一电路板的正面的平面为基准平面,或者以平行于所述第一电路板的反面的平面为基准平面,或者以垂直于所述第一电路板的厚度方向的平面为基准平面,所述高速连接器在所述基准平面的投影,部分或全部落在所述芯片散热器在所述基准平面的投影内。

[0008] 所述高速连接器的一部分或整体布置在所述芯片散热器12在所述第一电路板或所述基准平面的投影区域内,这样,所述高速连接器与所述IC芯片的距离很近,所述高速连接器与所述IC芯片之间传输的高速信号,由于在所述第一电路板内传输的距离很短,所以衰减不会很大,可以满足高速系统对SI (Signal Integrity, 信号完整性) 的质量要求,这样对所述第一电路板的信号传输性能要求也比较低,所述第一电路板的成本也比较低。

[0009] 再者,由于所述高速连接器的一部分或整体布置在所述芯片散热器在所述第一电路板或所述基准平面的投影区域内,这样所述高速连接器在所述第一电路板上不再额外占用太多的其他区域,充分利用了所述第一电路板的表面上的区域,提高了所述第一电路板表面的利用率。

[0010] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述第二电路板上安装的所述I/O模块的数量可以为2个或2个以上,所述低速线缆的数量小于所述I/O模块的数量。

[0011] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括包括第一低速连接器,以及第二低速连接器,所述第一低速连接器安装在所述第一电路板,所述第二低速连接器安装在所述第二电路板,所述第一低速连接器通过所述低速线缆与所述第二低速连接器连接,所述第一低速连接器与所述IC芯片之间通过板内走线连接,所述第二低速连接器与所述监控模块之间通过板内走线连接。所述监控模块与所述I/O模块之间通过板内走线连接。

[0012] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述监控模块可以是一种根据非固化指令工作的集成电路或根据固化指令工作的集成电路。例如:所述监控模块可以为CPLD (complex programmable logic device, 复杂可编程逻辑器件) 芯片。

[0013] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,在本申请的上述实施例中,所述IC芯片与所述I/O模块之间传输的低速信号可以包括监控类信号,所述监控类信号包括所述IC芯片向所述I/O模块发送的监控类信号,例如:复位信号,或设置低功耗模式信号,或使能信号等。

[0014] 所述监控类信号还可以进一步包括所述I/O模块向所述IC芯片发送的监控类信号,例如:光模块在位信号,或光模块错误上报信号,或光模块的中断信号等。

[0015] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述IC芯片与所述I/O模块之间传输的低速信号可以包括:管理类的业务数据。

[0016] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括一条或多条电源线缆,所述电源线缆连接在所述第一电路板和所述第二电路板之间,用于将所述第一电路板的板内电源走线

中的电能输出到所述第二电路板的板内电源走线,多个所述I/O模块从所述第二电路板的板内电源走线获取电能。

[0017] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述I/O模块可以采用压接的方式固定在所述第二电路板上,并且可以在所述第二电路板的正面和反面都压接I/O模块,以提高所述I/O模块的布局密度。

[0018] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,以平行于所述第二电路板的正面的平面为参考平面,或者以平行于所述第二电路板的反面的平面为参考平面,或者以垂直于所述第二电路板的厚度方向的平面为参考平面,所述第二电路板的同一部分的正反两面上压接所述I/O模块的区域在所述参考平面的投影重合或大部分重合。

[0019] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述高速线缆的两端设置有线缆侧连接器,一端的线缆侧连接器连接在所述I/O模块的尾端,所述高速线缆的另一端的线缆侧连接器与所述第一电路板的高速连接器配合。所述第一电路板的高速连接器排为一列,压接在所述第二电路板的同一部分的正反两面的两个I/O模块所连接的两条高速线缆的线缆侧连接器与所述第一电路板的两个相邻的高速连接器一一对应连接。

[0020] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述线缆侧连接器的底部设置有信号引脚,所述信号引脚安装在所述第二电路板并与所述第二电路板的板内走线连接,所述线缆侧连接器内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述高速电缆内部的导线连接;所述第二组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述信号引脚连接。

[0021] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,将扁平排线形式的所述高速线缆束成圆柱形的形式。连接所述第二电路板的同一部分的正面和反面的I/O模块的高速线缆在高度方向上层叠设置。

[0022] 这种重叠走线方案减少了风阻,提升了系统的散热性能,更有利于光模块的散热。

[0023] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第一电源连接器,所述第一电源连接器安装在所述第一电路板,在所述第一电路板上,连接所述低速线缆的第一低速连接器和连接所述电源线缆的第一电源连接器位于所述第一电路板的边缘位置。

[0024] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第二电源连接器,所述第二电源连接器安装在所述第二电路板,连接所述低速线缆的第二低速连接器和连接所述电源线缆的第二电源连接器位于所述第二电路板的边缘位置。

[0025] 第二方面,本申请提供了另一种电路板组合的实施方式,该电路板组合包括第一电路板,IC(integrated circuit,集成电路)芯片,芯片散热器,以及高速连接器,所述IC芯片安装在所述第一电路板,所述芯片散热器贴在所述IC芯片的表面,所述高速连接器与所

述IC芯片位于所述第一电路板的同一侧表面,所述高速连接器的一部分或整体,以及所述IC芯片布置在所述芯片散热器在所述第一电路板的投影区域内,所述高速连接器通过位于所述第一电路板的板内走线与所述IC(integrated circuit,集成电路)芯片连接,或者,所述的高速连接器设置在所述第一电路板的反面,也就是与所述IC芯片相背的一面。以平行于所述第一电路板的正面的平面为基准平面,或者以平行于所述第一电路板的反面的平面为基准平面,或者以垂直于所述第一电路板的厚度方向的平面为基准平面,所述高速连接器在所述基准平面的投影,部分或全部落在所述芯片散热器在所述基准平面的投影内。

[0026] 由于所述高速连接器的一部分或整体布置在所述芯片散热器在所述第一电路板或所述基准平面的投影区域内,这样所述高速连接器在所述第一电路板上不再额外占用太多的其他区域,充分利用了所述第一电路板的表面上的区域,提高了所述第一电路板表面的利用率。

[0027] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式相结合,在该具体的实现方式中,连接所述高速连接器与所述IC芯片的所述第一电路板的板内走线,用于传输高速信号。

[0028] 所述高速连接器的一部分或整体布置在所述芯片散热器在所述第一电路板或所述基准平面的投影区域内,这样,所述高速连接器与所述IC芯片的距离很近,所述高速连接器与所述IC芯片之间传输的高速信号,由于在所述第一电路板1内传输的距离很短,所以衰减不会很大,可以满足高速系统对SI(Signal Integrity,信号完整性)的质量要求,这样对所述第一电路板的信号传输性能要求也比较低,所述第一电路板的成本也比较低。

[0029] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式相结合,在该具体的实现方式中,所述电路板组合还包括高速线缆,所述高速线缆与所述高速连接器连接。所述高速线缆用于传输高速信号。

[0030] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第一低速连接器,所述第一低速连接器安装在所述第一电路板,所述低速连接器通过所述第一电路板的板内走线与所述IC芯片连接。

[0031] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括一条或多条低速线缆,所述低速线缆与所述第一低速连接器配合,所述低速线缆用于传输低速信号。

[0032] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述低速信号可以包括监控类信号,例如:复位信号,或设置低功耗模式信号,或使能信号,或光模块在位信号,或光模块错误上报信号,或光模块的中断信号等。

[0033] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述低速信号可以包括:管理类的业务数据。

[0034] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第一电源连接器,所述第一电源连接器安装在所述第一电路板上。

[0035] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种

相结合,在该具体的实现方式中,所述电路板组合还包括一条或多条电源线缆,所述电源线缆与所述第一电源连接器配合,所述电源线缆用于传输电能。

[0036] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述高速连接器的数量为多个,所述高速线缆的数量也相应为多个,多个所述高速连接器排成一列。

[0037] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,所述高速线缆的端部设置有线缆侧连接器,所述线缆侧连接器与所述高速连接器配合。

[0038] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,将扁平形式的所述高速线缆束成圆柱形的形式。

[0039] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第一电源连接器,所述第一电源连接器安装在所述第一电路板,在所述第一电路板1上,连接所述低速线缆的第一低速连接器和连接所述电源线缆的第一电源连接器位于所述第一电路板的边缘位置。

[0040] 第三方面,本申请还提供了一种电路板组合的实施方式,该电路板组合包括第二电路板,监控模块,多个I/O(input/output,输入/输出)模块,所述监控模块,以及多个所述I/O模块安装在所述第二电路板,所述监控模块通过板内走线与多个所述I/O模块连接,所述监控模块用于将接收的1路低速信号扩展为多路低速信号,并将所述多路低速信号对应发送给多个所述I/O模块,并用于将来自多个所述I/O模块的低速信号,汇总后输出。

[0041] 这样,通过监控模块实现了对输入多个所述I/O(input/output,输入/输出)模块的低速信号的扩展,以及对多个所述I/O(input/output,输入/输出)模块输出的低速信号的汇总。多个所述I/O(input/output,输入/输出)模块与外部联络的低速信号仅通过少量的低速线缆传输,低速线缆数量少,所占用的空间很小,可以留出更多的空间用于散热气流的流通,有助于散热。

[0042] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括一条或多条低速线缆,所述低速线缆与所述监控模块连接,所述监控模块用于从所述低速线缆接收所述1路低速信号,并用于将汇总后的低速信号输出给所述低速线缆。

[0043] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述第二电路板上安装的所述I/O模块的数量可以为2个或2个以上,所述低速线缆的数量小于所述I/O模块的数量。

[0044] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第二低速连接器,所述第二低速连接器安装在所述第二电路板,所述第二低速连接器与所述低速线缆连接,所述第二低速连接器与所述监控模块之间通过板内走线连接。所述监控模块与所述I/O模块之间通过板内走线连接。

[0045] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述监控模块可以是一种根据非固化指令工作的集成电路或根据固化指令工作的集成电路。例如:所述监控模块可以为CPLD(complex

programmable logic device,复杂可编程逻辑器件)芯片。

[0046] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,在本申请的上述实施例中,所述低速信号可以包括监控类信号,所述监控类信号包括所述复位信号,或设置低功耗模式信号,或使能信号等。

[0047] 所述监控类信号还可以进一步包括光模块在位信号,或光模块错误上报信号,或光模块的中断信号等。

[0048] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述低速信号可以包括:管理类的业务数据。

[0049] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括一条或多条电源线缆,所述电源线缆与所述第二电路板的板内电源走线连接。

[0050] 所述电源线缆可以向所述第二电路板的板内电源走线输送电能。这样,多个所述I/O模块可以从所述第二电路板的板内电源走线获取电能。

[0051] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述I/O模块可以采用压接的方式固定在所述第二电路板上,并且可以在所述第二电路板的正面和反面都压接I/O模块,以提高所述I/O模块的布局密度。

[0052] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,以平行于所述第二电路板的正面的平面为参考平面,或者以平行于所述第二电路板的反面的平面为参考平面,或者以垂直于所述第二电路板的厚度方向的平面为参考平面,所述第二电路板的同一部分的正反两面上压接所述I/O模块的区域在所述参考平面的投影重合或大部分重合。

[0053] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括多条高速线缆,多个所述高速线缆与所述I/O模块一一对应连接,其中所述高速线缆连接在所述I/O模块的尾端。

[0054] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述高速线缆的两端设置有线缆侧连接器,一端的线缆侧连接器连接在所述I/O模块的尾端。

[0055] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述线缆侧连接器的底部设置有信号引脚,所述信号引脚安装在所述第二电路板并与所述第二电路板的板内走线连接,所述线缆侧连接器内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述高速电缆内部的导线连接;所述第二组端子的一端与所述I/O模块或所述I/O模块内部的光模块连接,另一端与所述信号引脚连接。

[0056] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,将扁平的排线形式的所述高速线缆束成圆柱形的形式。连接第二电路板的同一部分的正面和反面的I/O模块的高速线缆在高度方向上层叠设置。

[0057] 这种重叠走线方案减少了风阻,提升了系统的散热性能,更有利于光模块的散热。

[0058] 接下来介绍一种具体的实施方式,该实施方式可以与上述的实施方式中任意一种相结合,在该具体的实现方式中,所述电路板组合还包括第二电源连接器,所述第二电源连接器安装在所述第二电路板,所述第二电源连接器与所述电源线缆连接。所述第二低速连接器和所述第二电源连接器位于所述第二电路板的边缘位置。

[0059] 第四方面,本申请还提供了一种电子设备的实施方式,所述电子设备包括多个电路板组合,外壳以及散热装置,所述电路板组合安装在所述外壳的内部,所述散热装置用于为所述电路板组合散热。所述电路板组合可以采用上述第一方面或第二方面或第三方面中的各种实施方式。

附图说明

[0060] 图1为云数据中心网络的拓扑结构图;

[0061] 图2为本申请电路板组合的实施例中各部件布局情况的俯视示意图;

[0062] 图3为本申请电路板组合的实施例中各部件布局情况的侧面示意图;

[0063] 图4为本申请电路板组合的实施例中的I/O模块与IC芯片之间交互的低速信号的示意图;

[0064] 图5为本申请电路板组合的实施例中各部件布局情况的结构示意图;

[0065] 图6为图5中所示的电路板组合的实施例的另一视角的结构示意图;

[0066] 图7为图6中所示的电路板组合的实施例的爆炸的结构示意图;

[0067] 图8为本申请电路板组合的实施例中的I/O模块与高速线缆的结构示意图;

[0068] 图9为本申请电路板组合的实施例中的一个I/O模块与一条高速线缆的爆炸的结构示意图;

[0069] 图10为本申请电路板组合的实施例中的一个I/O模块与一条高速线缆之间的组合关系的结构示意图;

[0070] 图11为本申请电路板组合的实施例中的第二电路板与底板之间组合关系的结构示意图;以及

[0071] 图12为本申请电子设备实施例的结构示意图。

[0072] 第一电路板1;IC芯片11;芯片散热器12;高速连接器13;第一低速连接器14;第一电源连接器15;第二电路板2;I/O模块21;监控模块22;第二低速连接器24;第二电源连接器25;低速线缆3;高速线缆4;线缆侧连接器41;电源线缆5;散热器211;散热板212;信号引脚213;端口面板214;底板8;电路板组合01;外壳02;槽位03;以及走线支架9。

具体实施方式

[0073] 目前数据传输速率比较高的网络,例如:光传送网(Optical Transport Network),云数据中心网络,企业网络等,由于器件密度比较大,处理的数据量比较大,因此产生的热量多,对网络中的设备的散热效率要求比较高。这些设备一般包括交换机或路由器等。

[0074] 以图1所示的一种云数据中心网络为例,该云数据中心网络包括ASW(Access Switch,接入交换机)、PSW(POD交换机或节点交换机),DSW(Distributed Switch,分发交换机),以及数据中心超核。其中,ASW位于接入层,PSW位于汇聚层,DSW位于核心层。ASW用于实

现服务器的接入。PSW用于实现POD(节点)内的交换机之间的互联。DSW用于实现POD之间的交换机的互联。数据中心超核用于实现不同区域的数据中心的互联。互联的设备之间的数据传输速率一般是100Gbps,这么高的数据传输速率,使得位于数据中心超核的数据中心交换机,以及DSW等设备,对散热效率的要求较高。

[0075] 上述的各种交换机或路由器等设备,可以采用下述实施例中的方案来提高散热效率。需要说明的是,下述实施例中的方案也可以用于对散热效率要求较高的其他电子设备。

[0076] 参见图2及图3,本申请提供一种电路板组合的实施例,该电路板组合包括第一电路板1,第二电路板2,一条或多条低速线缆3,多条高速线缆4,IC(integrated circuit,集成电路)芯片11,芯片散热器12,多个高速连接器13,多个I/O(input/output,输入/输出)模块21,以及监控模块22,所述IC芯片11,以及所述高速连接器13安装在所述第一电路板1,多个所述I/O模块21,以及所述监控模块22安装在所述第二电路板2,所述IC芯片11通过所述低速线缆3与所述监控模块22连接,所述监控模块22通过板内走线与多个所述I/O模块21连接,所述监控模块22用于将从所述低速线缆3接收的1路低速信号扩展为多路低速信号,并将所述多路低速信号对应发送给多个所述I/O模块21,并用于将来自多个所述I/O模块21的低速信号,汇总后通过所述低速线缆3发送给所述IC芯片11,每个所述I/O模块21通过一条或多条所述高速线缆4与所述第一电路板1的所述高速连接器13连接,所述高速连接器13通过所述第一电路板1的板内走线与所述IC芯片11连接,所述芯片散热器12贴在所述IC芯片11的表面,多个所述高速连接器13与所述IC芯片11位于所述第一电路板1的同一侧表面,多个所述高速连接器13的一部分或整体,以及所述IC芯片11布置在所述芯片散热器12在所述第一电路板1的投影区域内。

[0077] 在本申请的上述实施例中,所述IC芯片11与所述I/O模块21之间的高速信号通过所述高速线缆4传输,所述IC芯片11与所述I/O模块21之间的低速信号通过所述监控模块22和所述低速线缆3传输。因为来自多个所述I/O模块21的低速信号是经过所述监控模块22汇总后,通过少量的低速线缆3发送给所述IC芯片11,甚至可以仅通过一条低速线缆3发送给所述IC芯片11,相应地,来自所述IC芯片11的低速信号也经过所述监控模块22的扩展后发送给多个所述I/O模块21。因此,所述第一电路板1与所述第二电路板2之间的线缆数量比较少,这样可以留出一些气流流通的空间,有助于所述电路板组合的散热。

[0078] 在本申请的上述实施例中,所述芯片散热器12贴在所述IC芯片11的表面,可以是所述芯片散热器12与所述IC芯片11直接接触,或者,所述芯片散热器12通过导热媒介与所述IC芯片11接触。所述芯片散热器12用于为所述IC芯片散热,所述IC芯片11所产生的热量直接导到所述芯片散热器12,或者通过导热媒介导到所述芯片散热器12。

[0079] 如图3及图5所示,在本申请的上述实施例中,所述芯片散热器12的底面一般与所述IC芯片11的顶面直接抵接在一起或通过导热媒介抵接在一起,以便于将所述IC芯片11产生的热量传输到所述芯片散热器12。为了更高效的为所述IC芯片11散热,所述芯片散热器12一般会做的比较大,相应地,所述芯片散热器12的底面也会设置的比较大。所述芯片散热器12的底面会大于所述IC芯片11的顶面,这样,所述芯片散热器12的底面的一部分覆盖在所述IC芯片11的顶面上,一部分突出于所述IC芯片11的顶面之外。例如,所述芯片散热器12的底面的边缘位置突出在所述IC芯片11的顶面之外。这样,所述第一电路板1的表面与所述芯片散热器12的底面之间的空间,可以用来容纳所述高速连接器13的全部或者一部分。需

要说明的是,图5是图6的俯视图,图7是图5及图6中所示的电路板组合的爆炸图,通过参考图7,可以发现,在所述第一电路板1布置了三个IC芯片11以及三个芯片散热器12。在图5中,最右边的芯片散热器12是被切掉了一部分,以方便看清楚所述芯片散热器12覆盖住的所述高速连接器13。

[0080] 如图3及图5所示,所述高速连接器13的一部分或整体,以及所述IC芯片11布置在所述芯片散热器12在所述第一电路板1的投影区域内,这样,所述高速连接器13与所述IC芯片11的距离很近,所述高速连接器13与所述IC芯片11之间传输的高速信号,由于在所述第一电路板1内传输的距离很短,所以衰减不会很大,可以满足高速系统对SI (Signal Integrity,信号完整性)的质量要求,这样对所述第一电路板1的信号传输性能要求也比较低,所述第一电路板1的成本也比较低。

[0081] 再者,由于所述高速连接器13的一部分或整体布置在所述芯片散热器12在所述第一电路板1的投影区域内,这样所述高速连接器13在所述第一电路板1上不再额外占用太多的其他区域,充分利用了所述第一电路板1的表面上的区域,提高了所述第一电路板1表面的利用率。

[0082] 在本申请的上述实施例中,多个所述高速连接器13的一部分或整体,以及所述IC芯片11布置在所述芯片散热器12在所述第一电路板1的投影区域内,可以是,多个所述高速连接器13中一部分高速连接器13的一部分或整体,以及所述IC芯片11布置在所述芯片散热器12在所述第一电路板1的投影区域内,也可以是,多个所述高速连接器13中全部的高速连接器13的一部分或整体,以及所述IC芯片11布置在所述芯片散热器12在所述第一电路板1的投影区域内。

[0083] 在本申请的上述实施例中,所述第二电路板2上安装的所述I/O模块21的数量可以为2个或2个以上。因为所述监控模块22对所述IC芯片11和多个所述I/O模块之间传输的低速信号进行了扩展和汇总,所以,所述IC芯片11不需要和多个所述I/O模块21之间一一对应连接,这样减少了所述第一电路板1和所述第二电路板2之间连接的线路的数量。在满足所述IC芯片11和所述I/O模块21之间的传输低速信号的速度和质量的要求的情况下,所述低速线缆3的数量可以设置为一条,但是如果所述IC芯片11和所述I/O模块21之间的传输低速信号的速度和质量的要求较高,所述低速线缆3的数量也可以设置为两条或更多条。但是,所述低速线缆3的数量要小于所述I/O模块21的数量。

[0084] 参见图5,在本申请的上述实施例中,所述第一电路板1可以安装有第一低速连接器14,所述第二电路板2可以安装有第二低速连接器24,所述第一低速连接器14通过所述低速线缆3与所述第二低速连接器24连接,所述第一低速连接器14与所述IC芯片11之间通过板内走线连接,所述第二低速连接器24与所述监控模块22之间通过板内走线连接。所述监控模块22与所述I/O模块21之间通过板内走线连接。

[0085] 具体来讲,所述监控模块22可以是一种根据非固化指令工作的集成电路或根据固化指令工作的集成电路。例如:所述监控模块可以为CPLD (complex programmable logic device,复杂可编程逻辑器件) 芯片。

[0086] 所述I/O模块21可以通过信号引脚213将所述低速信号传输到板内走线。

[0087] 所述低速线缆用于传输低速信号。

[0088] 具体来讲,所述低速线缆可以为I2C总线。

[0089] 具体来讲,所述板内走线可以为板内I2C总线。

[0090] 在本申请的上述实施例中,所述高速线缆4位于所述第一电路板1和所述第二电路板2的外部,不同于所述第一电路板1的板内走线和所述第二电路板的板内走线。

[0091] 在本申请的上述实施例中,所述IC芯片与所述I/O模块之间传输的低速信号可以包括监控类信号,所述监控类信号包括所述IC芯片向所述I/O模块发送的监控类信号,例如:复位信号,或设置低功耗模式信号,或使能信号等;

[0092] 所述监控类信号也可以包括所述I/O模块向所述IC芯片发送的监控类信号,例如:光模块在位信号,或光模块错误上报信号,或光模块的中断信号等。

[0093] 所述IC芯片与所述I/O模块之间传输的低速信号还可以包括:管理类的业务数据。

[0094] 在本申请的上述实施例中,所述I/O模块用于连接以及收容光模块(图中未示出),所述光模块用于将接收到的光信号转换为电信号。所述I/O模块与所述IC芯片之间传输的所述低速信号或高速信号,其实就是所述光模块通过所述I/O模块与所述IC芯片之间传输的高速信号或低速信号。供给所述I/O模块的电能是用于提供给所述光模块的。所述光模块通过所述I/O模块与所述IC芯片之间传输的信号为电信号。具体来讲,所述I/O模块可以设置为笼子结构,所述光模块插入所述笼子内。

[0095] 参见图4,在图4中具体列出了所述IC芯片,所述CPLD芯片以及所述I/O模块之间交互的各类低速信号,其中n为自然数。管理所述I/O模块所需的LPMODE、/RST、EN、/FAULT、/MODPRS、/INT信号及I/O模块的LED信号,均可以通过CPLD芯片来提供。

[0096] 以装载400G的光模块的电路板组合为例,所述IC芯片与所述I/O模块(或者光模块)之间交互的各种低速信号,可以参考标准《QSFP-DD Hardware Rev 3.0:QSFP-DD MSA QSFP-DD Hardware Specification for QSFP DOUBLE DENSITY 8X PLUGGABLE TRANSCEIVER》,关于各个低速信号的解释可以具体参考第11、12、以及13页中关于引脚匹配(pinmap)的定义。光模块的每个引脚传输的信号也就组成了所述IC芯片与所述I/O模块(或者光模块)之间的交互的各种低速信号。本申请中关于IC芯片与I/O模块(或者光模块)之间交互的各种高速信号和低速信号的具体定义,不仅可以参考该标准的当前版本,也可以参考该标准的后续版本。

[0097] 以所述I/O模块采用QSFP-DD(Quad Small Form-factor Pluggable Double Density)模块为例,QSFP-DD模块的监控信号以及指示灯信号等低速信号通过第二电路板2内的电信号传输给CPLD芯片,并通过所述CPLD芯片,以及所述低速线缆传输给所述IC芯片。

[0098] 参见图5,在本申请上述电路板组合的实施例中,还包括一条或多条电源线缆5,所述电源线缆5连接在所述第一电路板1和所述第二电路板2之间,用于将所述第一电路板1的板内电源走线中的电能输出到所述第二电路板2的板内电源走线,多个所述I/O模块21从所述第二电路板2的板内电源走线获取电能。

[0099] 在本申请上述电路板组合的实施例中,所述第一电路板1安装有第一电源连接器15,所述第二电路板2安装有第二电源连接器25,所述电源线缆5连接所述第一电源连接器15和所述第二电源连接器25,所述第一电源连接器15连接所述第一电路板1内的板内电源走线,所述第二电源连接器25连接所述第二电路板2的板内电源走线。

[0100] 所述电源线缆5的数量可以为一条,如果所述I/O模块21的数量较多或者需要的电量较大,所述电源线缆5也可以设置为两条或更多条。

[0101] 可以在所述第一电路板1的一层导电层内设置所述电源走线,例如:将整个导电层内的导线全部用来传输电能。所述导电层可以为铜层。与所述第一电路板1相似,也可以在所述第二电路板2的一层导电层内设置所述电源走线。

[0102] 具体来讲,所述第一电路板1通过所述电源线缆5为所述第二电路板2提供的供电电压可以是48V,也可以是12V。以所述I/O模块采用QSFP-DD模块为例,所述第二电路板2为所述QSFP-DD模块提供的供电电压一般是3.3V。

[0103] 参见图8,在本申请的上述实施例中,所述I/O模块21可以采用压接的方式安装在所述第二电路板2上,并且可以在所述第二电路板2的正面和反面都压接所述I/O模块21,以提高所述I/O模块21的布局密度。在所述第二电路板2的正面和反面都布满所述I/O模块21时,所述第二电路板2上承载的I/O模块21的数量最多。如图中所示,在所述第二电路板2的同一部分的正反两面可以分别压接一个I/O模块21,这样,所述第二电路板2的正反两面上压接所述I/O模块的区域是对称的。所述第二电路板2的正反两面上压接所述I/O模块21的区域是对称的是指:以平行于所述第二电路板2的正面的平面为参考平面,或者以平行于所述第二电路板2的反面的平面为参考平面,或者以垂直于所述第二电路板2的厚度方向的平面为参考平面,所述第二电路板2的同一部分的正反两面上压接所述I/O模块21的区域在所述参考平面的投影重合或大部分重合。

[0104] 图8是以所述I/O模块采用QSFP-DD模块为例的附图,所述第二电路板2的正反面一共布局了36个QSFP-DD模块。

[0105] 如图9及图10所示,在本申请的上述实施例中,所述高速线缆4的两端设置有线缆侧连接器41,一端的线缆侧连接器41连接在所述I/O模块21的尾端,所述高速线缆4的另一端的线缆侧连接器41与所述第一电路板1的高速连接器13配合。参见图7,所述第一电路板1的高速连接器13排为一列,压接在所述第二电路板2的正反两面的对称区域的两个I/O模块21所连接的两条高速线缆4的线缆侧连接器41与所述第一电路板1的两个相邻的高速连接器13一一对应连接。例如:在所述第一电路板1的高速连接器13排为一列的情况下,如果位于奇数位(例如:位于第1个位置的高速连接器,位于第3个位置的高速连接器等等)的高速连接器13是与所述第二电路板2正面的所述I/O模块21连接的话,那么位于偶数位(例如:位于第2个位置的高速连接器,位于第4个位置的高速连接器等等)的所述高速连接器13与所述第二电路板2反面的所述I/O模块21连接。如果位于奇数位的所述高速连接器13是与所述第二电路板2反面的所述I/O模块21连接的话,那么位于偶数位的所述高速连接器13与所述第二电路板2正面的所述I/O模块21连接。

[0106] 具体来讲,所述线缆侧连接器41可以为高速连接器。参见图9,作为一种具体的实现方式,用于将低速信号传输到板内走线的信号引脚213可以与所述线缆侧连接器41集成在一起,所述线缆侧连接器41与所述I/O模块21配合,并可以进一步与所述I/O模块21内的光模块对接,所述线缆侧连接器41的底部设置有所述信号引脚213,所述信号引脚213安装在所述第二电路板2的表面并信号引脚与所述第二电路板的板内走线连接。所述光模块的高速信号通过所述线缆侧连接器41,以及所述高速线缆4传输,所述光模块与所述监控模块22之间传输的低速信号,则通过所述信号引脚213传输到所述板内走线。

[0107] 所述信号引脚213设置在所述线缆侧连接器41的底部。所述线缆侧连接器41内部的导电端子包括第一组端子和第二组端子,所述第一组端子用于传输所述高速信号,所述

第二组端子用于传输所述低速信号,所述第一组端子的一端与所述I/O模块21或所述I/O模块21内部的光模块连接,另一端与所述高速电缆4内部的导线连接;所述第二组端子的一端与所述I/O模块21或所述I/O模块21内部的光模块连接,另一端与所述信号引脚213连接。其中,在所述第一组端子的一端与所述I/O模块21连接的情况下,所述I/O模块21与内部的光模块连接,也就是说,所述I/O模块21内部的光模块通过所述I/O模块21与所述第一组端子连接。在所述第二组端子的一端与所述I/O模块21连接的情况下,所述I/O模块21与内部的光模块连接,也就是说,所述I/O模块21内部的光模块通过所述I/O模块21与所述第二组端子连接。

[0108] 作为一种实施方式,所述信号引脚213安装到所述第二电路板2的方式,可以是所述信号引脚213压接到第二电路板2的孔里面或焊接(例如通过波峰焊或回流焊的方式)在所述第二电路板2的表面。

[0109] 作为一种实施方式,所述线缆侧连接器41与所述I/O模块21配合的方式,可以是,所述线缆侧连接器41与所述I/O模块21可以是两个独立的部件,所述线缆侧连接器41与所述I/O模块21组装在一起,或者焊接在一起;也可以是,所述线缆侧连接器41与所述I/O模块21是一体成型的部件。

[0110] 作为一种实施方式,将扁平的排线形式的所述高速线缆束成圆柱形的形式。连接第二电路板2的正面和反面的所述I/O模块21的高速线缆在高度方向上层叠设置,连接第二电路板2正面的I/O模块21的高速线缆位于顶层,连接所述第二电路板2反面的I/O模块21高速线缆位于底层。在所述第二电路板2的正、反面对称区域压接的所述I/O模块21连接的2个高速线缆为一组,它们在高度方向上重叠走线。图8是以所述I/O模块采用QSFP-DD模块为例的图,36个高速线缆4对应18组走线。这种重叠走线方案减少了此单板内50%风阻,提升了系统的散热性能,更有利于光模块的散热。

[0111] 在本申请的上述实施例中,所述高速线缆4的数量大于或等于所述I/O模块21的数量,所述高速线缆4与所述I/O模块21可以是一一对应的,或者,全部或部分所述I/O模块21连接有两条或两条以上的所述高速线缆4。所述高速线缆4的数量与所述高速连接器13的数量是相等的,所述高速线缆4与所述高速连接器13是一一对应的。所述第二电路板2上安装的I/O模块21的数量可以为2个或2个以上,相应地,所述高速连接器13的数量可以为2个或2个以上,所述高速线缆4的数量可以为2个或2个以上。

[0112] 如图5及6所示,在所述第一电路板1上,连接所述低速线缆3的第一低速连接器14和连接所述电源线缆5的第一电源连接器15位于所述第一电路板1的边缘位置,例如:所述第一低速连接器14和所述第一电源连接器15分别位于多个所述高速线缆4的外侧。

[0113] 如图5及6所示,在所述第二电路板2上,连接所述低速线缆3的第二低速连接器24和连接所述电源线缆5的第二电源连接器25位于所述第二电路板2的边缘位置,例如:所述第二低速连接器24和所述第二电源连接器25分别位于多个所述高速线缆4的外侧。

[0114] 如图9及图10所示,作为一种具体的实施方式,与所述高速连接器13对接的所述线缆侧连接器41的高度小于或等于3.0mm。如果将加工误差考虑在内的话,与所述高速连接器13对接的所述线缆侧连接器41的高度小于或等于3.6mm。

[0115] 所述线缆侧连接器41与所述第一电路板1的高速连接器13配合后,包括高速线缆在内的总高度不超过3.0mm,小于或等于IC芯片11的高度,可以布局在所述芯片散热器12的

下面。如果将加工误差考虑在内的话,所述线缆侧连接器41与所述高速连接器13配合后的总高度小于或等于3.6mm。

[0116] 如图2中所示,作为另一种实现方式,所述第一电路板1的高速连接器13也可以设置在所述第一电路板1的反面,也就是与所述IC芯片11相背的一面(可以理解为,所述IC芯片11安装在所述第一电路板1的正面,所述高速连接器13安装在所述第一电路板1的反面)。以平行于所述第一电路板1的正面的平面为基准平面,或者以平行于所述第一电路板1的反面的平面为基准平面,或者以垂直于所述第一电路板1的厚度方向的平面为基准平面,所述高速连接器13在所述基准平面的投影,部分或全部落在所述芯片散热器12在所述基准平面的投影内。

[0117] 所述高速线缆4自带的线缆侧连接器41与所述第一电路板1的高速连接器13配合后,位于所述第一电路板1的反面,由于所述高速连接器13设置在距离所述IC芯片11较近的位置,可以尽量缩短所述高速连接器13与所述IC芯片11之间的板内走线的距离,这样也可以降低高速信号的插损。

[0118] 继续参见图2,作为另一种实现方式,可以在所述第一电路板1的正反面都安装所述高速连接器13,位于所述第一电路板1的正面的所述高速连接器13的一部分或整体布置在所述芯片散热器12在所述第一电路板1的投影区域内,位于所述第一电路板1的反面的所述高速连接器13在所述基准平面的投影,部分或全部落在所述芯片散热器12在所述基准平面的投影内。具体来讲,位于所述第一电路板1的正面的所述高速连接器13在所述基准平面的投影,与位于所述第一电路板1的反面的所述高速连接器13在所述基准平面的投影可以部分重合或全部重合。

[0119] 如图2中所示,安装在所述第二电路板2的正面的所述I/O模块21所连接的高速线缆4的线缆侧连接器41与所述第一电路板1的正面的所述高速连接器13一一对应连接。安装在所述第二电路板2的反面的所述I/O模块21所连接的高速线缆4的线缆侧连接器41与所述第一电路板1的反面的高速连接器13一一对应连接。

[0120] 如图7所示,所述I/O模块21的顶部可以设置散热器211。在所述第二电路板2的靠近所述I/O模块21的边缘可以拼接一块端口面板214,所述端口面板214用于保护所述I/O模块。所述I/O模块21的开口处的边缘设置有散热板212,所述散热板212用于给所述I/O模块21散热,该散热板212结构和材料形式不限,可以是铝板、或铜板、或热管、或VC基板等。

[0121] 如图11所示,在本申请的上述实施例中,所述电路板组合还可以包括底板8,所述第一电路板1和所述第二电路板2安装于所述底板8的同一侧表面。具体来讲,所述第一电路板1和所述第二电路板2分别通过螺钉,或螺柱,或压铆螺母固定在底板8上,所述底板8的结构形态不限,可以是插框的单板支撑结构,也可以是盒体。

[0122] 如图5所示,在本申请的上述实施例中,所述电路板组合还可以包括走线支架9,所述走线支架9安装在所述第一电路板1或所述底板8,所述走线支架9用于安装或固定所述高速线缆4。

[0123] 在本申请的上述实施例中,所述第一电路板1可以为高速电路板,所述第二电路板2可以为低速电路板。所述高速电路板和所述低速电路板是相对而言的,所述高速电路板与所述低速电路板传输的信号速率不相等,传输的信号速率较高的为高速电路板,传输信号的速率较低的为低速电路板。具体来讲,所述第一电路板1可以为PCB(Printed

Circuit Board)板,所述第二电路板也可以为PCB板。

[0124] 在本申请的上述实施例中,所述一条高速线缆包括多条或多根芯线。所述一条低速线缆包括多条或多根芯线。所述一条电源线缆包括多条或多根芯线。

[0125] 在本申请的上述实施例中,所述高速信号一般是指单通道传输速率大于或等于1Gbps的信号。例如:单通道传输速率为25Gbps,或28Gbps,或56Gbps,或112Gbps的信号。所述低速信号是指单通道传输速率小于1Gbps的信号。对于高速信号和低速信号的区分可以参考标准《QSFP-DD Hardware Rev 3.0:QSFP-DD MSA QSFP-DD Hardware Specification for QSFP DOUBLE DENSITY 8X PLUGGABLE TRANSCEIVER》中的相关定义。本申请中关于高速信号和低速信号的相关定义,不仅可以参考该标准的当前版本,也可以参考该标准的后续版本。

[0126] 在本申请上述的各个实施例中,所述IC芯片可以是交换芯片,或CPU芯片,或GPU芯片等。所述I/O模块可以是QSFP28(Quad Small Form-factor Pluggable,其中28代表端口速率最高为28Gbps)模块、或QSFP-DD模块、或SFP-DD(Small Form-factor Pluggable Double Density)模块、或OSFP(Octal Small Formfactor Pluggable)模块、或CFP(Centum Form factor Pluggable)模块等光模块笼子。所述高速线缆的传输速率可以是56Gbps、或112Gbps。例如:所述电路板组合可以应用在IC芯片56Gbps SerDes(SERIALIZER/DESERIALIZER,串行器/解串器)或112Gbps SerDes场景中。需要说明的是:所述高速线缆,所述第一电路板1,所述高速连接器13,所述IC芯片11,所述第二电路板2,以及所述I/O模块21之间传输信号的速率是匹配的,或者换句话说来讲,如果打算在所述I/O模块21与所述IC芯片11之间传输速率为56Gbps的信号,那么在由所述高速线缆,所述第一电路板1,所述高速连接器13,所述IC芯片11,所述第二电路板2,以及所述I/O模块21等组成的传输通道上,各个元件是支持传输速率为56Gbps的信号的。

[0127] 如图12所示,本申请还提供一种电子设备的实施例,所述电子设备包括外壳02,散热装置(图中未示出),以及多个电路板组合01,所述电路板组合01安装在所述外壳02的内部,所述散热装置用于为所述电路板组合01散热。所述电路板组合01可以采用上述实施例中所描述的电路板组合的各种实施方式。

[0128] 具体来讲,所述外壳02内部设置有用于安装所述电路板组合01的槽位03,所述槽位03是为所述电路板组合01提供的容纳空间,一般设置有导轨,以及与所述电路板组合01连接的连接器,所述导轨可以设置在所述电子设备的外壳02的内壁上,所述电路板组合01中的底板或第一电路板或第二电路板的边缘放置在所述导轨上,使得所述电路板组合01就像抽屉一样,可以在所述导轨上滑动。这样,在装载所述电路板组合01时,将所述电路板组合01推入所述外壳02的内部,与连接器对接,在需要将所述电路板组合01卸载时,再将所述电路板组合01拉出。需要说明的是,为了显示出槽位03,图12中所示的电子设备中仅安装了一个所述电路板组合01,其实根据业务需要,所述电子设备中的所有槽位03都可以装上所述电路板组合01。

[0129] 所述电子设备可以为交换机或路由器。

[0130] 在本申请的描述中,需要说明的是,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。

[0131] 在本申请的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的具体含义。

[0132] 在本申请说明书的描述中,具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0133] 在本申请的描述中,需要理解的是,“-”和“~”表示的是两个数值之间的范围,并且该范围包括端点。例如:“A-B”表示大于或等于A,且小于或等于B的范围。“A~B”表示大于或等于A,且小于或等于B的范围。

[0134] 本申请中,“至少一个”是指一个或者多个,“多个”是指两个或两个以上。“和/或”,描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B的情况,其中A,B可以是单数或者复数。字符“/”一般表示前后关联对象是一种“或”的关系。“以下至少一项(个)”或其类似表达,是指的这些项中的任意组合,包括单项(个)或复数项(个)的任意组合。例如,a,b,或c中的至少一项(个),可以表示:a,b,c,a-b,a-c,b-c,或a-b-c,其中a,b,c可以是单个,也可以是多个。

[0135] 在本申请的描述中,需要理解的是,术语“中心”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“正面”、“反面”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。

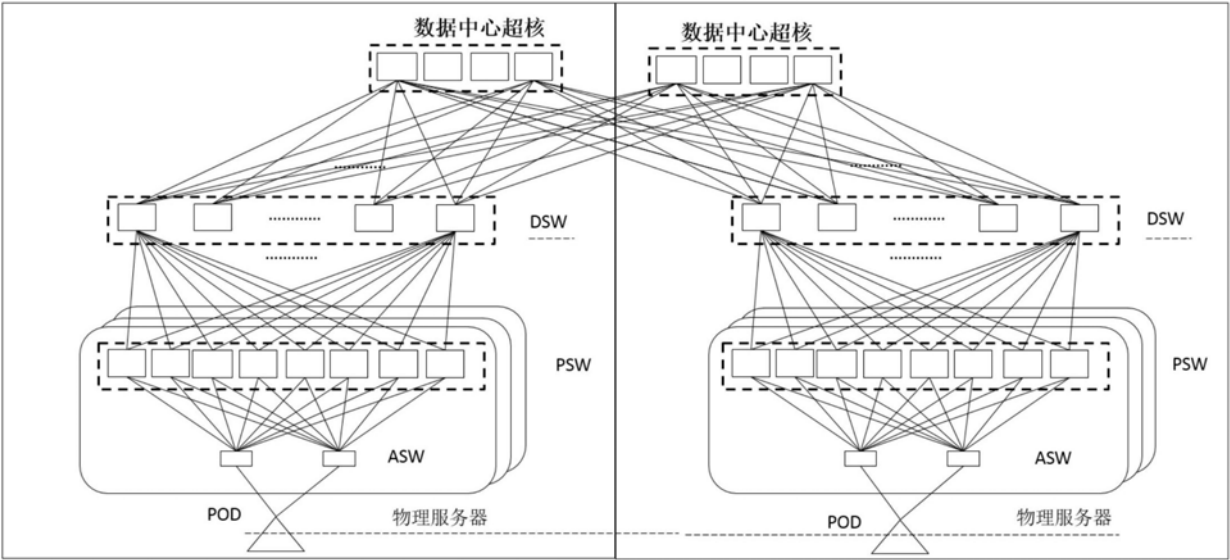


图1

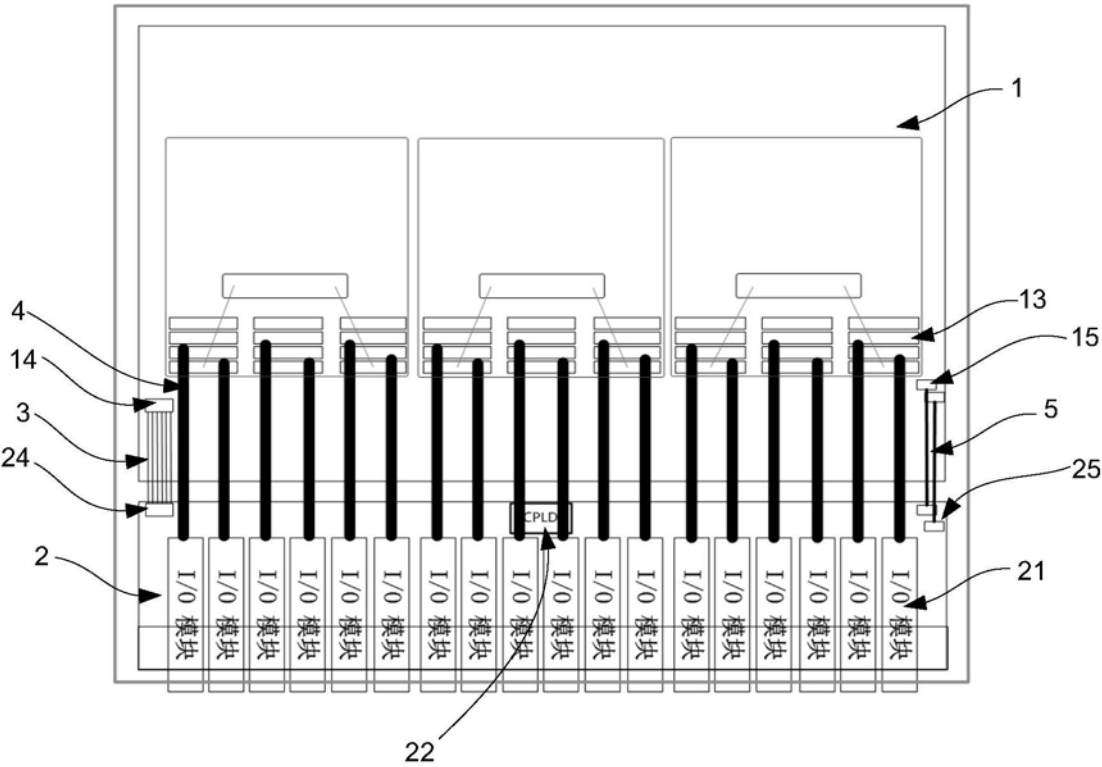


图2

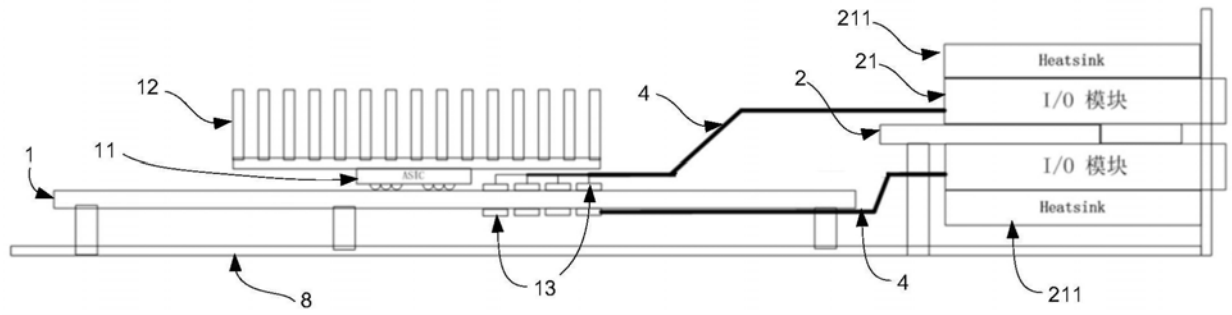


图3

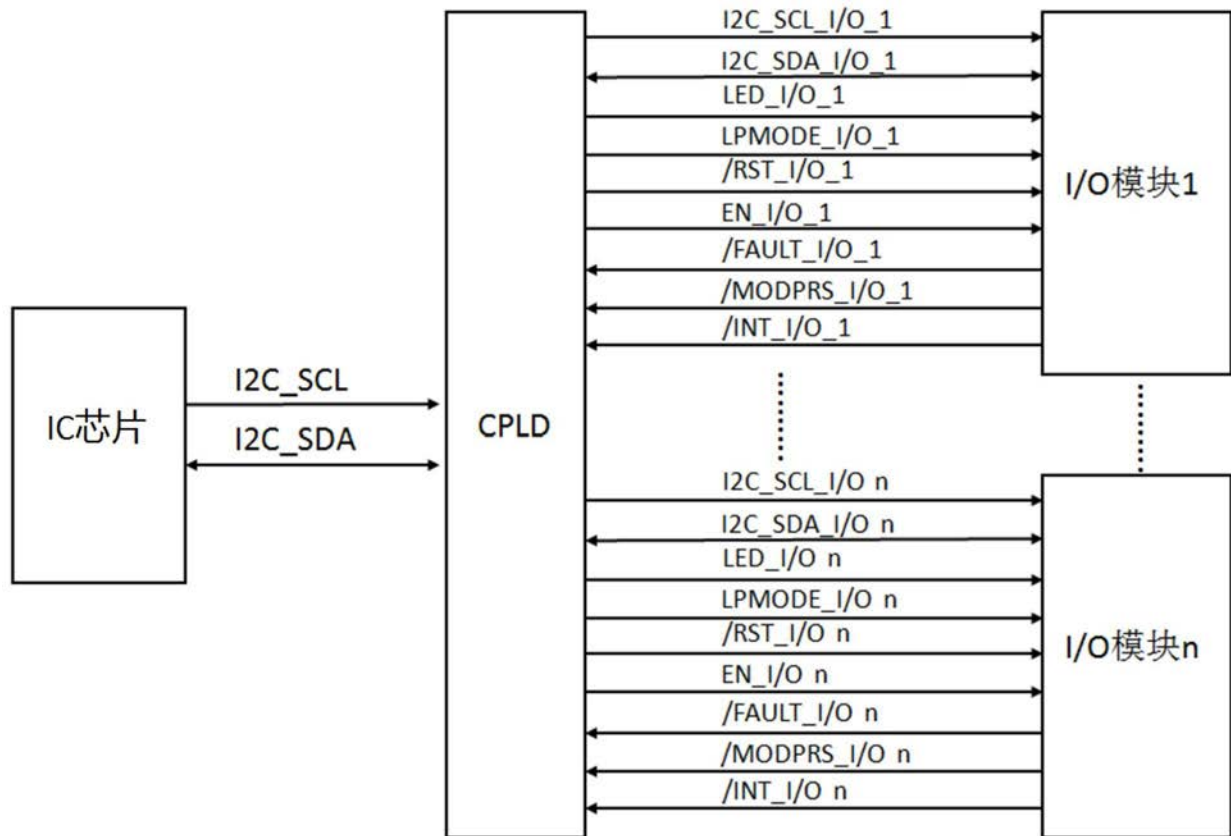


图4

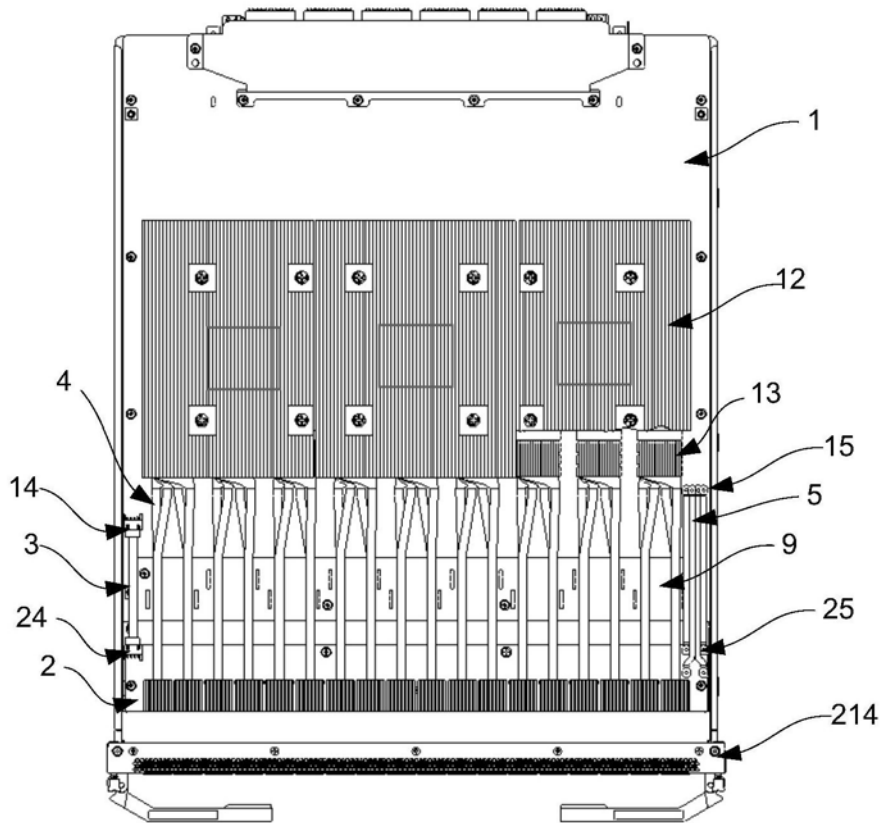


图5

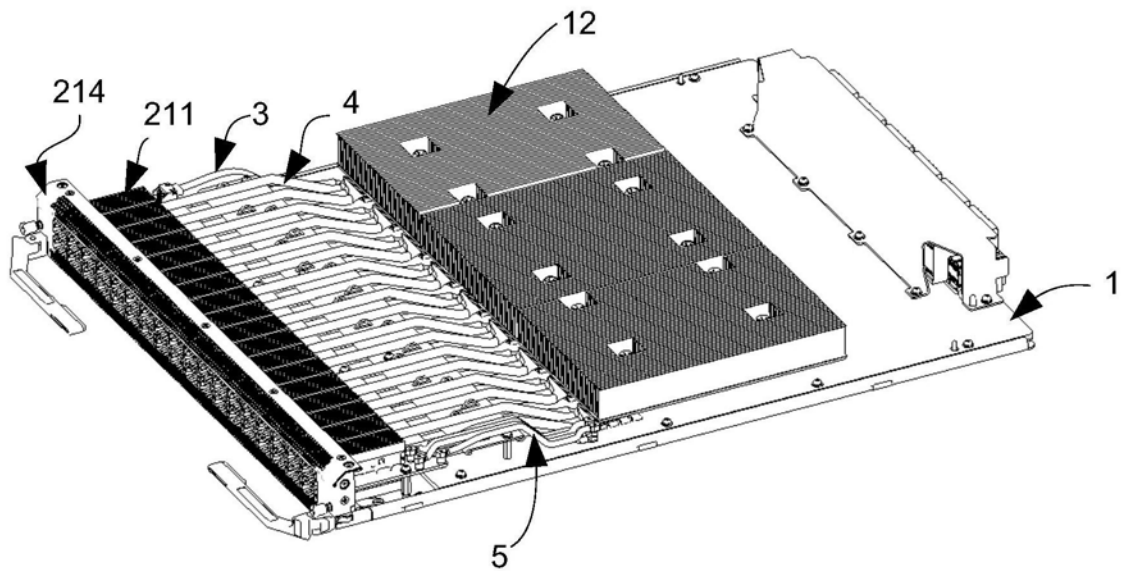


图6

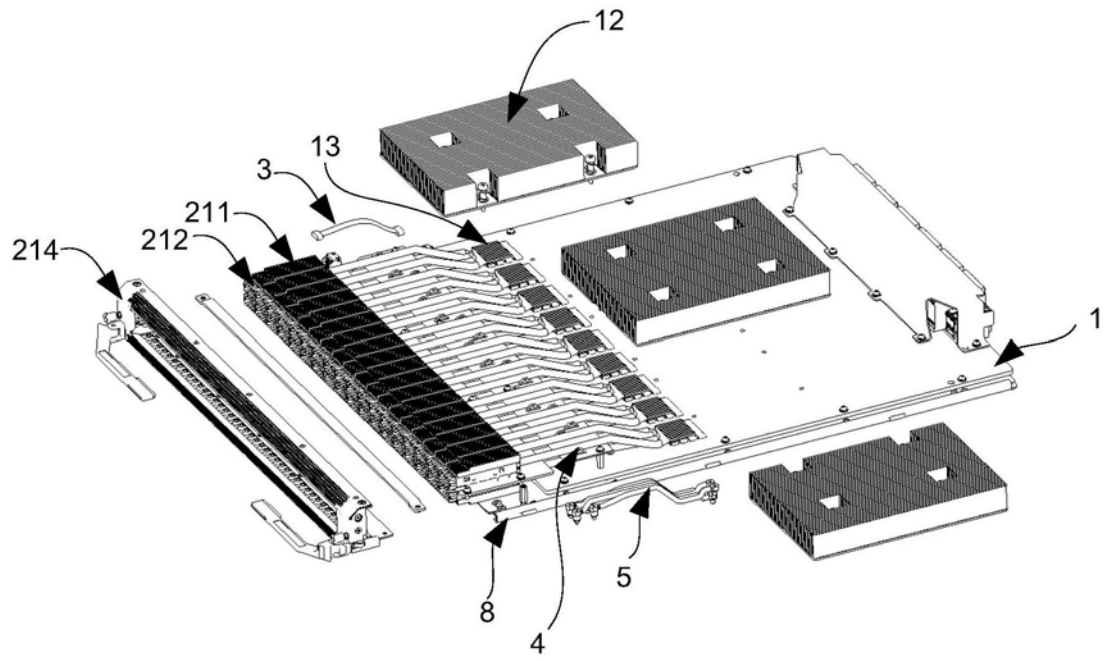


图7

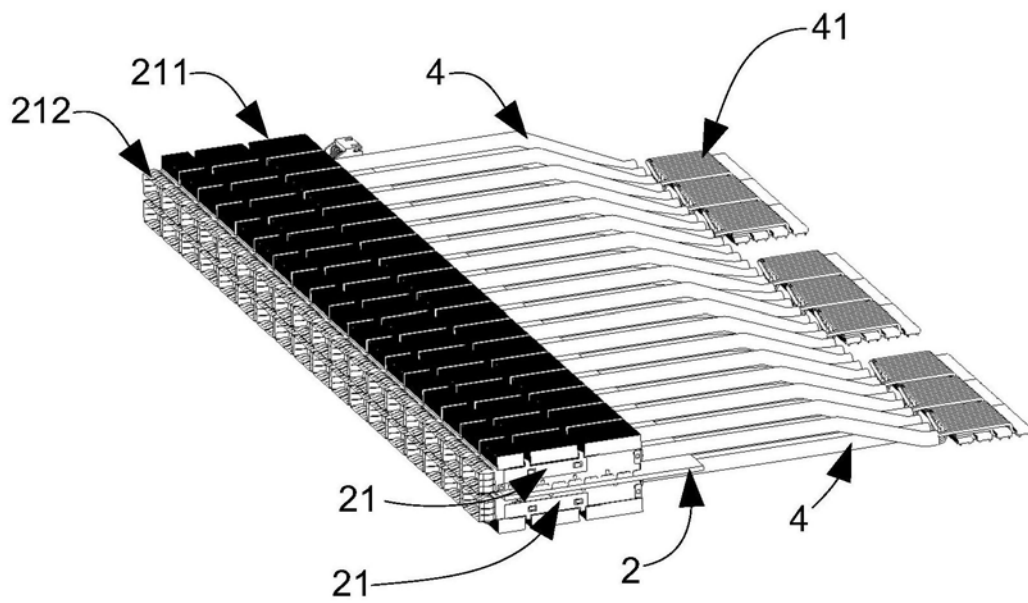


图8

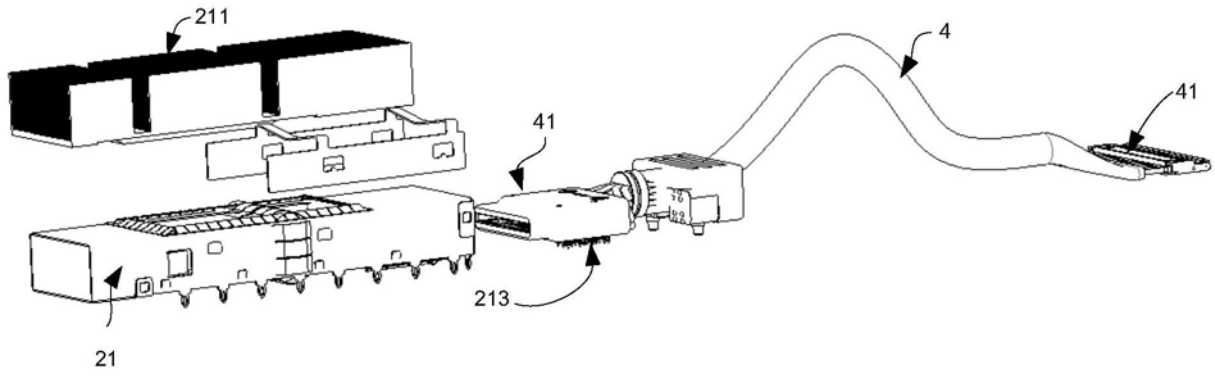


图9

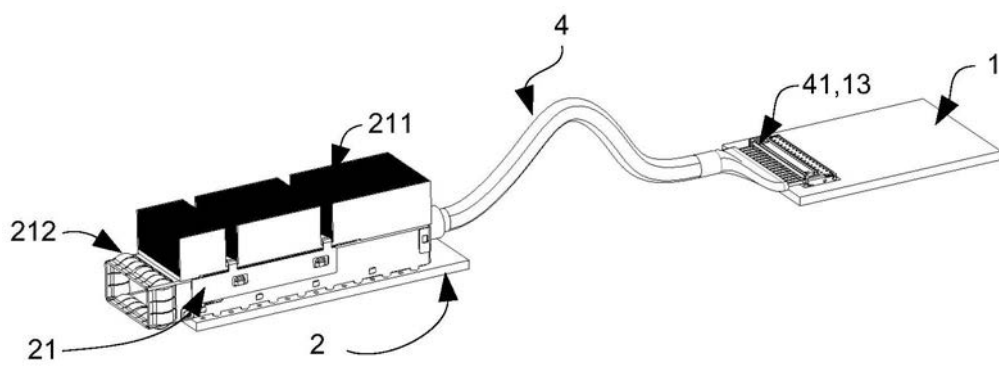


图10

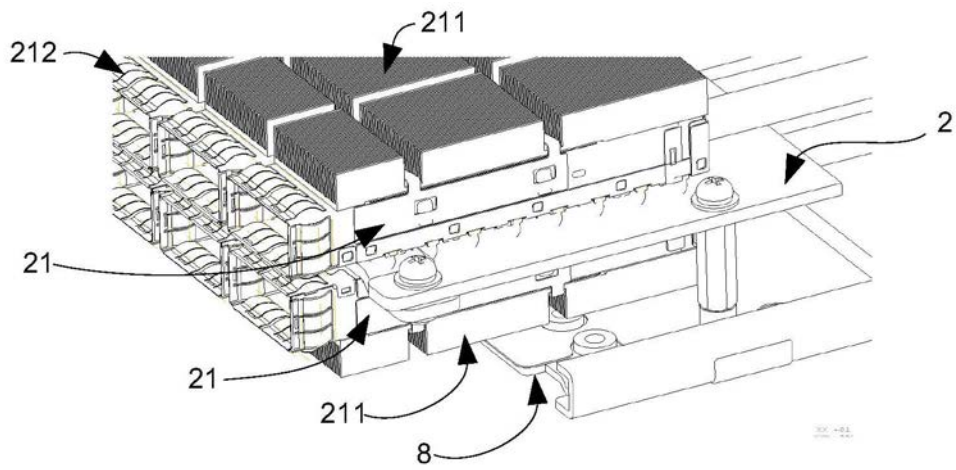


图11

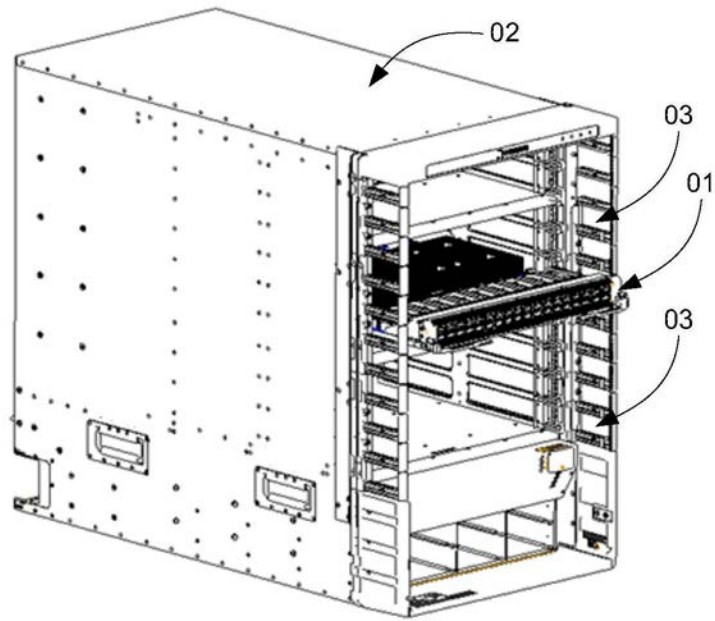


图12