

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局



(10) 国际公布号

WO 2017/016232 A1

(43) 国际公布日

2017年2月2日 (02.02.2017)

WIPO | PCT

(51) 国际专利分类号:

G06F 9/38 (2006.01)

(21) 国际申请号:

PCT/CN2016/078069

(22) 国际申请日:

2016年3月31日 (31.03.2016)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201510449099.8 2015年7月28日 (28.07.2015) CN

(71) 申请人: 成都腾悦科技有限公司 (CHENGDU TENYUM TECHNOLOGY CO., LTD) [CN/CN]; 中国四川省成都市高新区府城大道西段 399 号 9 栋 13 层 6 号, Sichuan 610041 (CN)。

(72) 发明人: 周海林 (ZHOU, Hailin); 中国四川省成都市高新区府城大道西段 399 号 9 栋 13 层 6 号, Sichuan 610041 (CN)。

(74) 代理人: 成都金英专利代理事务所 (CHENGDU JINYING PATENT FIRM); 中国四川省成都市青羊区光华东三路 489 号西环广场 1 栋 12 层, Sichuan 610072 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: VARIABLE INSTRUCTION SET MICROPROCESSOR AND IMPLEMENTATION METHOD THEREFOR

(54) 发明名称: 一种可变指令集微处理器及其实现方法

(57) Abstract: A variable instruction set microprocessor and an implementation method therefor. Register names comprise: a variable instruction address register, for storing a variable instruction set address; a variable instruction number register, for storing a variable instruction set number, a value of the register starting from 0, and each time the value of a variable instruction set register of a processor varies, the value of the register increasing by 1; a variable instruction enabling register, wherein when the value of the register is set, the processor uses a variable instruction set specified by a thread or a task, and when the register is reset, the processor uses an instruction set of the processor; a variable instruction set register, for storing a corresponding relation between a program variable instruction set and a processor instruction set; and a variable instruction number clearing instruction, wherein when a program uses the instruction, the processor will clear a variable instruction set address corresponding to a variable instruction set number. Adopting the variable instruction set microprocessor can prevent a reverse cracking program from cracking an instruction of a processor, thereby preventing an attack from malicious software, and improving the data security.

(57) 摘要: 一种可变指令集微处理器及其实现方法, 寄存器命名如下: 变指地址寄存器, 用于存放可变指令集地址; 变指令寄存器, 用于存放可变指令集号码, 该寄存器的值从 0 开始, 每当处理器可变指令集寄存器的值改变一次, 该寄存器的值增加 1; 变指使能寄存器: 当该寄存器的值被置位, 处理器使用线程或者任务规定的可变指令集; 当该寄存器被复位, 处理器使用处理器自身的指令集; 可变指令集寄存器储存程序可变指令集对应处理器指令集的关系; 变指令清除指令: 当程序使用该指令后, 处理器会清除可变指令集号码对应的可变指令集地址。采用可变指令集微处理器, 可以避免逆向破解程序破解处理器的指令, 从而防止恶意软件的攻击, 提高数据安全性。

WO 2017/016232 A1

说明书

发明名称：一种可变指令集微处理器及其实现方法

技术领域

[0001] 本发明涉及一种可变指令集微处理器及其实现方法。

背景技术

[0002] 指令集是存储在CPU内部，对CPU运算进行指导和优化的硬程序。拥有这些指令集，CPU就可以更高效地运行。Intel有x86, x86-64, MMX, SSE, SSE2, SSE3, SSSE3 (Super

SSE3), SSE4.1, SSE4.2和针对64位桌面处理器的EM-64T。AMD主要是3D-Now!指令集。CPU靠指令来计算和控制系统，每款CPU设计时就规定了与其硬件电路相配合的指令系统。指令的强弱也是CPU的重要指标，指令集是提高微处理器效率的最有效工具之一。从现阶段的主流体系结构讲，指令集可分为复杂指令集(CISC指令集)和精简指令集(RISC指令集)两部分，而从具体运用看，如Intel的MMX (Multi Media Extended)、SSE、SSE2 (Streaming-Single instruction multiple data-Extensions 2) 和AMD的3DNow!等都是CPU的扩展指令集，分别增强了CPU的多媒体、图形图像和Internet等处理能力。通常把CPU的扩展指令集称为"CPU的指令集"。

[0003] 现有处理器都采用固定指令集，这样破解程序通过分析二进制目标程序可以破解程序的源代码，这样容易导致数据安全隐患。

技术问题

[0004] 本发明的目的在于克服现有技术的不足，提供一种可变指令集微处理器及其实现方法，当前程序可以随时更改可变指令集，使得非法程序不能更改当前程序，防止恶意软件的攻击，提高数据处理的安全性。

问题的解决方案

技术解决方案

[0005] 本发明的目的是通过以下技术方案来实现的：一种可变指令集微处理器，所述可变指令集微处理器的寄存器命名如下：

- [0006] 变指地址寄存器：用于存放可变指令集地址，可变指令集地址指用于存储用户可变指令集的内存地址，该寄存器只能被程序写入，而不能被程序读取，否则产生异常；
- [0007] 变指号寄存器：用于存放可变指令集号码，该寄存器的值从0开始，每当处理器可变指令集寄存器的值改变一次，该寄存器的值增加1，该寄存器能够被线程或者任务读写；
- [0008] 变指使能寄存器：当该寄存器的值被置位，处理器使用线程或者任务规定的可变指令集；当该寄存器被复位，处理器使用处理器自身的指令集；
- [0009] 可变指令集存储单元：用于存放用户可变指令集，存放在主存、辅存或者处理器中；所述的处理器指令集（我们把处理器完成计算或者控制的指令合称为指令集）为基于某一个固定地址偏移对应的处理器指令集，或者是基于某一个固定地址程序可变指令集处对应的处理器指令集，或者是基于处理器固定指令对应的程序可变指令集；
- [0010] 变指号清除指令：当程序使用该指令后，处理器会清除可变指令集号码以及可变指令集号码对应的可变指令集地址。
- [0011] 所述的可变指令集地址为：处理器可变指令集在主存、辅存或者处理器中的地址。
- [0012] 所述的处理器指令集为基于某一个固定地址偏移对应处理器指令集，或者是基于某一个固定地址程序可变指令集处对应处理器指令集，或者是基于处理器固定指令对应程序可变指令集，处理器机械地在主存或者辅存中划分一定容量的存储单元，把可变指令集的号码对应的可变指令集地址，可变指令集放在该存储单元中，处理器对该地址段内容进行了硬件加密，不能被程序读写，否则产生异常。
- [0013] 一种可变指令集微处理器的实现方法，包括以下步骤：
- [0014] (1) 开启模式可变指令：
- [0015] 程序在合适的存储单元建立好可变指令集，然后程序把可变指令目录地址放到处理器可变指令集寄存器，然后把程序的指令替换成需要更改的可变指令集，最后使能可变指令集寄存器，处理器使用程序提供的指令集；

[0016] (2) 遗弃处理器使用的可变指令集:

[0017] 程序要遗弃可变指令集，首先程序将程序正在使用的可变指令集代码转换成处理器的固定指令集代码，然后复位变指使能寄存器，使用清除可变指令集指令清除可变指令集地址和可变指令集号码；

[0018] (3) 在程序运行过程中改变处理器指令集，包括以下子步骤：

[0019] S1：程序把对应处理器可变指令集的可变指令集存放在合适的储存单元，可变指令集存放在主存、片上缓存或者辅存中；

[0020] S2：把程序的指令替换成需要更改的可变指令集；

[0021] S3：程序把可变指令集地址放到变指地址寄存器，处理器将变指使能寄存器的值加1；

[0022] S4：把程序的指令替换成新的可变指令集，置位变指使能寄存器，处理器使用程序提供的新的指令集；

[0023] (4) 程序上下文的切换：

[0024] 程序把使能可变指令集寄存器、变指使能寄存器存入程序结构中，当要恢复线程上下文的时候，把程序结构中的使能可变指令集寄存器的值放到使能可变指令集寄存器中，把变指使能寄存器的值放到变指使能寄存器中。

发明的有益效果

有益效果

[0025] 本发明的有益效果是：逆向破解程序知道处理器的指令，从而得到软件的源代码。本申请采用可变指令集微处理器，可以避免逆向破解程序破解处理器的指令，从而防止恶意软件的攻击，提高数据安全性。

发明实施例

本发明的实施方式

[0026] 下面进一步详细描述本发明的技术方案，但本发明的保护范围不局限于以下所述。

[0027] 一种可变指令集微处理器，所述可变指令集微处理器的寄存器命名如下：

[0028] 变指地址寄存器：用于存放可变指令集地址（指示处理器对应的可变指令集，在主存中，或者在辅存中，或者在处理器中的地址），可变指令集地址指用于

存储用户可变指令集的内存地址，该寄存器只能被程序写入，而不能被程序读取（可防止其他程序窥探其他用户程序的指令集），否则产生异常；

- [0029] 变指令寄存器：用于存放可变指令集号码，该寄存器的值从0开始，每当处理器可变指令集寄存器的值改变一次，该寄存器的值增加1，该寄存器能够被线程或者任务读写；为了保证写的数据正确，不使用未被使用的值，并且也不要使用其他程序的可变指令集的号码，否则会产生不能预测的错误；
- [0030] 变指使能寄存器：当该寄存器的值被置位，处理器使用线程或者任务规定的可变指令集；当该寄存器被复位，处理器使用处理器自身的指令集；
- [0031] 可变指令集存储单元：用于存放用户可变指令集，存放在主存、辅存或者处理器中；所述的处理器指令集（我们把处理器完成计算或者控制的指令合称为指令集）为基于某一个固定地址偏移对应的处理器指令集，或者是基于某一个固定地址程序可变指令集处对应的处理器指令集，或者是基于处理器固定指令对应的程序可变指令集；
- [0032] 变指令清除指令：当程序使用该指令后，处理器会清除可变指令集号码以及可变指令集号码对应的可变指令集地址。
- [0033] 所述的可变指令集地址为处理器可变指令集在主存、辅存或者处理器中的地址。
 - 。
- [0034] 一种可变指令集微处理器的实现方法，包括以下步骤：
- [0035] (1) 开启模式可变指令：
- [0036] 程序在合适的存储单元建立好可变指令集，然后程序把可变指令目录地址放到处理器可变指令集寄存器，然后把程序的指令替换成需要更改的可变指令集，最后使能可变指令集寄存器，处理器使用程序提供的指令集；
- [0037] (2) 遗弃处理器使用的可变指令集：
- [0038] 程序要遗弃可变指令集，首先程序将程序正在使用的可变指令集代码转换成处理器的固定指令集代码，然后复位变指使能寄存器，使用清除可变指令集指令清除可变指令集地址和可变指令集号码；
- [0039] (3) 在程序运行过程中改变处理器指令集，包括以下子步骤：
- [0040] S1：程序把对应处理器可变指令集的可变指令集存放在合适的储存单元（可变

指令集可以放在主存，片上缓存，或者辅存中）；

[0041] S2：把程序的指令替换成需要更改的可变指令集；

[0042] S3：程序把可变指令集地址放到变指地址寄存器，处理器将变指令寄存器的值加1；

[0043] S4：置位变指使能寄存器，处理器使用程序提供的新的指令集；

[0044] (4) 程序上下文的切换：

[0045] 程序把使能可变指令寄存器、变指令寄存器存入程序结构中，当要恢复线程上下文的时候，把程序结构中的使能可变指令寄存器的值放到使能可变指令集寄存器中，把变指令寄存器的值放到变指令寄存器中。

[0046] 以上所述仅是本发明的优选实施方式，应当理解本发明并非局限于本文所披露的形式，不应看作是对其他实施例的排除，而可用于各种其他组合、修改和环境，并能够在本文所述构想范围内，通过上述教导或相关领域的技术或知识进行改动。而本领域人员所进行的改动和变化不脱离本发明的精神和范围，则都应在本发明所附权利要求的保护范围内。

权利要求书

[权利要求 1]

一种可变指令集微处理器，其特征在于，所述可变指令集微处理器的寄存器命名如下：

变指地址寄存器：用于存放可变指令集地址，可变指令集地址指用于存储用户可变指令集的内存地址，该寄存器只能被程序写入，而不能被程序读取，否则产生异常；

变指令寄存器：用于存放可变指令集号码，该寄存器的值从0开始，每当处理器可变指令集寄存器的值改变一次，该寄存器的值增加1，该寄存器能够被线程或者任务读写；

变指使能寄存器：当该寄存器的值被置位，处理器使用线程或者任务规定的可变指令集；当该寄存器被复位，处理器使用处理器自身的指令集；

可变指令集存储单元：用于存放用户可变指令集，存放在主存、辅存或者处理器中；所述的处理器完成计算或者控制的指令集为基于某一个固定地址偏移对应的处理器指令集，或者是基于某一个固定地址程序可变指令集处对应的处理器指令集，或者是基于处理器固定指令对应的程序可变指令集；

变指令清除指令：当程序使用该指令后，处理器会清除可变指令集号码以及可变指令集号码对应的可变指令集地址。

[权利要求 2]

根据权利要求1所述的一种可变指令集微处理器，其特征在于：所述的可变指令集地址为：处理器可变指令集在主存、辅存或者处理器中的地址。

[权利要求 3]

根据权利要求1所述的一种可变指令集微处理器，其特征在于：所述的处理器指令集为基于某一个固定地址偏移对应处理器指令集，或者是基于某一个固定地址程序可变指令集处对应处理器指令集，或者是基于处理器固定指令对应程序可变指令集，处理器机械地在主存或者辅存中划分一定容量的存储单元，把可变指令集的号码对应的可变指令集地址，可变指令集放在该存储单元中，处理器对该地址段内容进

行了硬件加密，不能被程序读写，否则产生异常。

[权利要求 4] 根据权利要求1-3中任意一项所述的一种可变指令集微处理器的实现方法，其特征在于，包括以下步骤：

(1) 开启模式可变指令：

程序在合适的存储单元建立好可变指令集，然后程序把可变指令目录地址放到处理器可变指令集寄存器，然后把程序的指令替换成需要更改的可变指令集，最后使能可变指令集寄存器，处理器使用程序提供的指令集；

(2) 遗弃处理器使用的可变指令集：

程序要遗弃可变指令集，首先程序将程序正在使用的可变指令集代码转换成处理器的固定指令集代码，然后复位变指使能寄存器，使用清除可变指令集指令清除可变指令集地址和可变指令集号码；

(3) 在程序运行过程中改变处理器指令集，包括以下子步骤：

S1：程序把对应处理器可变指令集的可变指令集存放在合适的储存单元，可变指令集存放在主存、片上缓存或者辅存中；

S2：把程序的指令替换成需要更改的可变指令集；

S3：程序把可变指令集地址放到变指地址寄存器，处理器将变指寄存器的值加1；

S4：把程序的指令替换成新的可变指令集，置位变指使能寄存器，处理器使用程序提供的新的指令集；

(4) 程序上下文的切换：

程序把使能可变指令集寄存器、变指寄存器存入程序结构中，当要恢复线程上下文的时候，把程序结构中的使能可变指令集寄存器的值放到使能可变指令集寄存器中，把变指寄存器的值放到变指寄存器中。

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/078069

A. CLASSIFICATION OF SUBJECT MATTER

G06F 9/38 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F 9 G06F 21

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE; ZHOU, Hailin; instruction set, instruction, set, register, memory, store, two, multi, clear, processor, address, enable, switch, alter

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 104991759 A (CHENGDU TENGYUE TECHNOLOGY CO., LTD.), 21 October 2015 (21.10.2015), claims 1-4	1-4
A	CN 1147307 A (ADVANCED RISC MACHINES LTD.), 09 April 1997 (09.04.1997), description, page 5, line 26 to page 6, line 28 and page 7, lines 24-28	1-4
A	US 5854913 A (INTERNATIONAL BUSINESS MACHINES CORPORATION), 29 December 1998 (29.12.1998), the whole document	1-4
A	CN 1450450 A (FUDAN UNIVERSITY), 22 October 2003 (22.10.2003), the whole document	1-4

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
18 May 2016 (18.05.2016)

Date of mailing of the international search report
04 July 2016 (04.07.2016)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
REN, Xingchao
Telephone No.: (86-10) **62413667**

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2016/078069

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104991759 A	21 October 2015	None	
CN 1147307 A	09 April 1997	GB 2289353 A CN 1395168 A JP 2006079652 A TW 242184 B JP 2002366348 A RU 2137183 C1 WO 9530188 A1 IN 190632 B EP 1296225 A2 EP 0813144 A2 KR 100327776 B1 IL 113153 A US 5740461 A JP H09512652 A EP 0758464 A1 DE 69530520 T2 DE 69502098 T2 KR 100315739 B1	15 November 1995 05 February 2003 23 March 2006 01 March 1995 20 December 2002 10 September 1999 09 November 1995 16 August 2003 26 March 2003 17 December 1997 15 March 2002 15 July 1998 14 April 1998 16 December 1997 19 February 1997 24 December 2003 06 August 1998 28 February 2002 15 June 1999 11 December 1996 24 December 1996 28 January 1997
US 5854913 A	29 December 1998	KR 100195666 B1 EP 0747808 A2 JP H08339325 A KR 970002607 A	
CN 1450450 A	22 October 2003	None	

国际检索报告

国际申请号

PCT/CN2016/078069

A. 主题的分类

G06F 9/38(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06F9 G06F21

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNPAT, CNKI, IEEE: 周海林, 处理器, 指令集, 存储, 寄存器, 切换, 多个, 两个, 变指, 使能, 清除, instruction, set, register, memory, store, two, multi, clear, processor, address, enable, switch, alter

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 104991759 A (成都腾悦科技有限公司) 2015年 10月 21日 (2015 - 10 - 21) 权利要求1-4	1-4
A	CN 1147307 A (先进RISC机器有限公司) 1997年 4月 9日 (1997 - 04 - 09) 说明书第5页第26行至第6页第28行, 第7页第24-28行	1-4
A	US 5854913 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 1998年 12月 29日 (1998 - 12 - 29) 全文	1-4
A	CN 1450450 A (复旦大学) 2003年 10月 22日 (2003 - 10 - 22) 全文	1-4

 其余文件在C栏的续页中列出。 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 5月 18日

国际检索报告邮寄日期

2016年 7月 4日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

任兴超

传真号 (86-10) 62019451

电话号码 (86-10) 62413667

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/078069

检索报告引用的专利文件		公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
CN	104991759	A	2015年 10月 21日	无			
CN	1147307	A	1997年 4月 9日	GB	2289353	A	1995年 11月 15日
				CN	1395168	A	2003年 2月 5日
				JP	2006079652	A	2006年 3月 23日
				TW	242184	B	1995年 3月 1日
				JP	2002366348	A	2002年 12月 20日
				RU	2137183	C1	1999年 9月 10日
				WO	9530188	A1	1995年 11月 9日
				IN	190632	B	2003年 8月 16日
				EP	1296225	A2	2003年 3月 26日
				EP	0813144	A2	1997年 12月 17日
				KR	100327776	B1	2002年 3月 15日
				IL	113153	A	1998年 7月 15日
				US	5740461	A	1998年 4月 14日
				JP	H09512652	A	1997年 12月 16日
				EP	0758464	A1	1997年 2月 19日
				DE	69530520	T2	2003年 12月 24日
				DE	69502098	T2	1998年 8月 6日
				KR	100315739	B1	2002年 2月 28日
US	5854913	A	1998年 12月 29日	KR	100195666	B1	1999年 6月 15日
				EP	0747808	A2	1996年 12月 11日
				JP	H08339325	A	1996年 12月 24日
				KR	970002607	A	1997年 1月 28日
CN	1450450	A	2003年 10月 22日	无			