

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年6月30日(30.06.2022)



(10) 国際公開番号

WO 2022/138227 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 5/369* (2011.01)
- (21) 国際出願番号: PCT/JP2021/045489
- (22) 国際出願日: 2021年12月10日(10.12.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-216374 2020年12月25日(25.12.2020) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

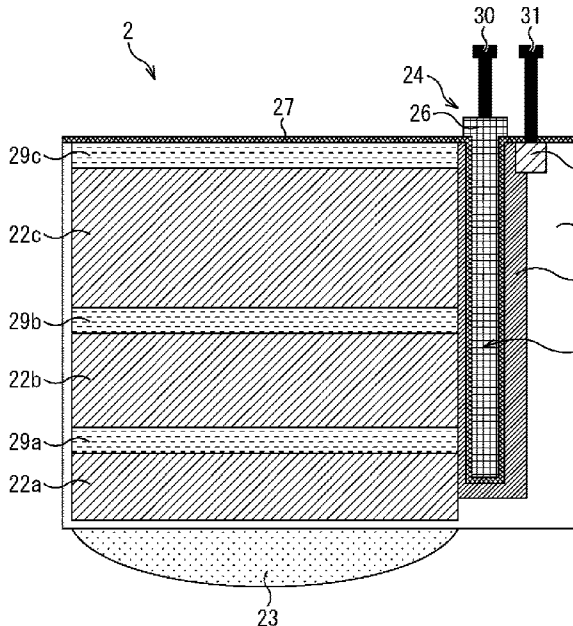
神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

- (72) 発明者: 小野 雅彦(ONO Masahiko); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 今水健太郎(IMAMIZU Kentaro); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP).
- (74) 代理人: 西川 孝, 外(NISHIKAWA Takashi et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋F Nビル4階 Tokyo (JP).

(54) Title: SOLID-STATE IMAGING ELEMENT, METHOD FOR MANUFACTURING SAME, AND ELECTRONIC APPARATUS

(54) 発明の名称: 固体撮像素子およびその製造方法、並びに電子機器

FIG. 2



(57) Abstract: The present technology relates to: a solid-state imaging element which makes it possible to achieve a stacked structure of a plurality of photodiodes and improve sensitivity; a method for manufacturing same; and an electronic apparatus. A solid-state imaging element of the present technology comprises: a plurality of photodiodes stacked, inside a semiconductor substrate, in the thickness direction of the semiconductor substrate; and a transistor that has a gate electrode at least partially embedded in the semiconductor substrate and that individually reads out signal charges, stored in the plurality of photodiodes, in response to a voltage applied to the gate electrode. The present technology can be applied to, for example, an imaging device.

(57) 要約: 本技術は、複数のフォトダイオードの積層構造を実現し、感度を向上させることができるようにする固体撮像素子およびその製造方法、並びに電子機器に関する。本技術の固体撮像素子は、半導体基板内に、半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、半導体基板に少なくとも一部が埋設されたゲート電極を有し、ゲート電極に印加された電圧に応じて、複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタとを備える。本技術は、例えば、撮像装置に適用することができる。

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

明 細 書

発明の名称： 固体撮像素子およびその製造方法、並びに電子機器 技術分野

[0001] 本技術は、固体撮像素子およびその製造方法、並びに電子機器に関し、特に、複数のフォトダイオードの積層構造を実現し、感度を向上させることができるようにした固体撮像素子およびその製造方法、並びに電子機器に関する。

背景技術

[0002] 従来のイメージセンサにおいては、例えば、R(Red)、G(Green)、またはB(Blue)のカラーフィルタを各画素に設け、各画素に設けられた1つのフォトダイオードにより、R, G, Bのうちの1色の光に対応する信号電荷が生成され、出力される。このようなカラーフィルタを用いた構成では、フォトダイオードに到達する光量が大幅にロスされることによる感度の低下が問題となる。

[0003] 昨今、イメージセンサは、画素の微細化により、1画素当たりの画素領域が縮小してきている。この場合、フォトダイオードの信号電荷容量の低下が問題となる。フォトダイオードの信号電荷容量を増やすためには広い画素領域が必要であり、画素の微細化と信号電荷容量増大のトレードオフに直面している。

[0004] 信号電荷容量の低下を抑えるため、画素にカラーフィルタを設けずに、シリコン基板に対する光の侵入深さを利用して、1画素でR, G, Bの各色に対応する信号電荷を生成して出力する技術が考案されている。

[0005] 具体的には、1画素内に、青色光に対応する信号電荷を得るためのフォトダイオード、緑色光に対応する信号電荷を得るためのフォトダイオード、赤色光に対応する信号電荷を得るためのフォトダイオードを、受光面側からシリコン基板の厚さ方向に沿って積層する構造が提案されている（特許文献1，2）。

先行技術文献

特許文献

[0006] 特許文献1：特開 2 0 1 4 － 2 2 5 5 6 0 号公報

特許文献2：特開 2 0 1 5 － 1 4 6 3 6 4 号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特許文献 1 および 2 に記載された構造では、積層された複数のフォトダイオードから個別に信号電荷を読み出すために、1つのフォトダイオードに対して1つの縦型トランジスタを形成する必要があった。換言すれば、1画素に3つのフォトダイオードを積層した構造の場合、3つの縦型トランジスタを形成する必要があった。

[0008] また、特許文献 2 に記載された構造は、縦型トランジスタを半導体層に埋設する構造であり、フォトダイオードの作成後にエピタキシャル成長により半導体層を形成する必要があり、プロセスの実現が困難であると考えられる。

[0009] 本技術はこのような状況に鑑みてなされたものであり、複数のフォトダイオードの積層構造を実現し、感度を向上させることができるようにするものである。

課題を解決するための手段

[0010] 本技術の第 1 の側面の固体撮像素子は、半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタとを備える。

[0011] 本技術の第 2 の側面の固体撮像素子の製造方法は、半導体基板内に、前記半導体基板の厚み方向に沿って複数のフォトダイオードを積層し、前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積さ

れた信号電荷を個別に読み出すトランジスタを形成する。

[0012] 本技術の第3の側面の電子機器は、半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタとを備える固体撮像素子を有する。

[0013] 本技術の第1および第3の側面においては、半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタとが設けられる。

[0014] 本技術の第2の側面においては、半導体基板内に、前記半導体基板の厚み方向に沿って複数のフォトダイオードが積層され、前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタが形成される。

図面の簡単な説明

[0015] [図1]本技術を適用した固体撮像素子の概略構成例を示す図である。

[図2]固体撮像素子の画素の概略断面図である。

[図3]画素の等価回路の例を示す図である。

[図4]縦型トランジスタの第1の構造を示す断面図である。

[図5]フォトダイオードに蓄積された信号電荷を読み出す流れとポテンシャルイメージの例を示す図である。

[図6]フォトダイオードに蓄積された信号電荷を読み出す流れとポテンシャルイメージの例を示す図である。

[図7]縦型トランジスタの第2の構造を示す断面図である。

[図8]縦型トランジスタの第3の構造を示す断面図である。

[図9]第1の構造にかかる縦型トランジスタを有する画素の形成方法について

説明する図である。

[図10]第1の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図11]第1の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図12]第1の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図13]第1の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図14]第1の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図15]第2の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図16]第2の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図17]第3の構造にかかる縦型トランジスタを有する画素の形成方法について説明する図である。

[図18]画素の第1変形例を示す断面図である。

[図19]第1変形例に係る画素が複数配列された半導体基板を回路形成面側から見た平面図である。

[図20]画素の第2変形例を示す断面図である。

[図21]画素の第3変形例を示す断面図である。

[図22]画素の第4変形例を示す断面図である。

[図23]画素の第5変形例を示す断面図である。

[図24]本開示の技術を適用した電子機器としての撮像装置の構成例を示すブロック図である。

[図25]本開示の技術を適用した撮像装置の使用例を説明する図である。

[図26]車両制御システムの概略的な構成の一例を示すブロック図である。

[図27]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0016] 以下、本技術を実施するための形態について説明する。説明は以下の順序で行う。

1. 固体撮像素子の実施の形態
2. 画素の形成方法
3. 変形例
4. 電子機器への適用例
5. 撮像装置の使用例
6. 移動体への応用例

[0017] <<1. 固体撮像素子の実施の形態>>

<外観概略図>

図1は、本技術を適用した固体撮像素子1の概略構成例を示す図である。

[0018] 図1の固体撮像素子1は、半導体として例えばシリコン(Si)を用いた半導体基板21に、画素2が2次元アレイ状に配列された画素アレイ部3と、その周辺の周辺回路部とを有して構成される。周辺回路部には、垂直駆動回路4、カラム信号処理回路5、水平駆動回路6、出力回路7、制御回路8などが含まれる。

[0019] 画素2は、光電変換素子としてのフォトダイオードと、複数の画素トランジスタ等を有する。複数の画素トランジスタは、例えば、転送トランジスタ、選択トランジスタ、リセットトランジスタ、及び、増幅トランジスタの4つのMOSトランジスタで構成される。

[0020] 制御回路8は、入力クロックと、動作モードなどを指令するデータを受け取り、また固体撮像素子1の内部情報などのデータを出力する。すなわち、制御回路8は、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路4、カラム信号処理回路5及び水平駆動回路6などの動作の基準となるクロック信号や制御信号を生成する。そして、制御回路8は、生成したクロック信号や制御信号を、垂直駆動回路4、カラム信号処理回路5

及び水平駆動回路 6 等に出力する。

[0021] 垂直駆動回路 4 は、例えばシフトレジスタによって構成され、所定の画素駆動配線 10 を選択し、選択された画素駆動配線 10 に画素 2 を駆動するためのパルスを供給し、行単位で画素 2 を駆動する。すなわち、垂直駆動回路 4 は、画素アレイ部 3 の各画素 2 を行単位で順次垂直方向に選択走査し、各画素 2 の光電変換素子において受光量に応じて生成された信号電荷に基づく画素信号を、垂直信号線 9 を通してカラム信号処理回路 5 に供給させる。

[0022] カラム信号処理回路 5 は、画素 2 の列ごとに配置されており、1 行分の画素 2 から出力される信号を画素列ごとにノイズ除去などの信号処理を行う。例えば、カラム信号処理回路 5 は、画素固有の固定パターンノイズを除去するための CDS (Correlated Double Sampling : 相関二重サンプリング) 及び AD 変換等の信号処理を行う。

[0023] 水平駆動回路 6 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路 5 の各々を順番に選択し、カラム信号処理回路 5 の各々から画素信号を水平信号線 11 に出力させる。

[0024] 出力回路 7 は、カラム信号処理回路 5 の各々から水平信号線 11 を通して順次に供給される信号に対し、所定の信号処理を行って出力する。出力回路 7 は、例えば、バッファリングだけする場合もあるし、黒レベル調整、列ばらつき補正などの各種のデジタル信号処理を行う場合もある。入出力端子 13 は、外部と信号のやりとりをする。

[0025] 以上のように構成される固体撮像素子 1 は、CDS 処理と AD 変換処理を行うカラム信号処理回路 5 が画素列ごとに配置されたカラム AD 方式と呼ばれる CMOS イメージセンサである。

[0026] また、固体撮像素子 1 は、画素トランジスタが形成される半導体基板 21 の表面側と反対側の裏面側から光が入射される裏面照射型の MOS 型固体撮像素子である。

[0027] <画素の基本構造>

図2は、固体撮像素子1の画素2の概略断面図である。

[0028] 画素2には、図2に示すように、例えばシリコンで構成された半導体基板21内に、3つのフォトダイオード22a乃至22cが、基板の厚み方向に沿って積層されている。半導体基板21は、例えば、低濃度のP型（第1導電型）の不純物領域で構成される。図2において半導体基板21の上側の一面が回路形成面となっており、この回路形成面上には図示しない多層配線層が形成されている。半導体基板21の回路形成面と反対側となる下側の一面が受光面となっており、受光面側にはオンチップレンズ23が設けられている。

[0029] 半導体基板21の回路形成面には、フォトダイオード22a乃至22cから信号電荷を読み出すための縦型トランジスタ24と、読み出した信号電荷を蓄積するFD（フローティングディフュージョン）25が形成されている。なお、回路形成面には、この他にも図示しないリセットトランジスタ41、増幅トランジスタ42、および選択トランジスタ43など（図3）も形成されている。

[0030] フォトダイオード22a乃至22cは、例えば、高濃度のN型（第2導電型）の不純物領域で構成され、高濃度のP型不純物領域により形成された素子分離層29a乃至29cとのPN接合により、受光量に応じた信号電荷を生成し、蓄積する光電変換層である。フォトダイオード22a乃至22cは、例えば互いに異なる波長の光を吸収して光電変換し、信号電荷を生成する。

[0031] 素子分離層29aは、フォトダイオード22aとフォトダイオード22bとの間に形成され、素子分離層29bは、フォトダイオード22bとフォトダイオード22cとの間に形成されている。また、素子分離層29cは、半導体基板21の回路形成面の界面とフォトダイオード22cとの間に形成されている。

[0032] 画素2に入射した光は、波長が長くなる程、半導体基板21の深部に到達する。例えば、画素2に入射した青色光は、半導体基板21の受光面から0.2乃至0.5 μm の深さに到達する。フォトダイオード22aは、半導体基板21

の受光面から 0.2 乃至 $0.5\mu\text{m}$ の深さに形成され、青色光（短波長光）を選択的に吸収して光電変換を行う。換言すれば、フォトダイオード $22a$ は、青色光に対応する信号電荷を得るためのフォトダイオードである。

[0033] 画素 2 に入射した緑色光は、半導体基板 21 の受光面から 0.5 乃至 $1.5\mu\text{m}$ の深さに到達する。フォトダイオード $22b$ は、半導体基板 21 の受光面から 0.5 乃至 $1.5\mu\text{m}$ の深さに形成され、緑色光（中波長光）を選択的に吸収して光電変換を行う。換言すれば、フォトダイオード $22b$ は、緑色光に対応する信号電荷を得るためのフォトダイオードである。

[0034] 画素 2 に入射した赤色光は、半導体基板 21 の受光面から 1.5 乃至 $3\mu\text{m}$ の深さに到達する。フォトダイオード $22c$ は、半導体基板 21 の受光面から 1.5 乃至 $3\mu\text{m}$ の深さに形成され、赤色光（長波長光）を選択的に吸収して光電変換を行う。換言すれば、フォトダイオード $22c$ は、赤色光に対応する信号電荷を得るためのフォトダイオードである。

[0035] 3 つのフォトダイオード $22a$ 乃至 $22c$ が積層して形成された領域に隣接して、縦型トランジスタ 24 が形成されている。縦型トランジスタ 24 は、フォトダイオード $22a$ 乃至 $22c$ に蓄積された信号電荷をFD 25 へ転送する転送トランジスタとして機能する。縦型トランジスタ 24 は、少なくとも一部が半導体基板 21 に埋設されたゲート電極 26 を有している。ゲート電極 26 は、半導体基板 21 の深さ方向に掘り込まれた凹部 H に、ゲート絶縁膜 27 を介して形成されている。

[0036] ゲート電極 26 は、例えば、 n 型または p 型の不純物が高濃度でドーパされたポリシリコン等の導電膜材料により構成されており、ゲート電極 26 に電圧を供給するための配線 30 と接続されている。

[0037] また、縦型トランジスタ 24 は、ゲート電極 26 とフォトダイオード $22a$ 乃至 $22c$ およびFD 25 との間に、電荷転送層 28 を有する。より具体的には、電荷転送層 28 は、凹部 H に埋め込まれたゲート電極 26 の側面および底面を、ゲート絶縁膜 27 を介して取り囲むように形成されている。電荷転送層 28 は、フォトダイオード $22a$ 乃至 $22c$ からのFD 25 までの信号

電荷の転送経路を構成する。電荷転送層 28 は、光電変換層であるフォトダイオード 22 a 乃至 22 c と同一の導電型、即ち、N 型の高濃度不純物領域で形成されている。この縦型トランジスタ 24 では、例えばフォトダイオード 22 a 乃至 22 c がソース、FD 25 がドレインとして機能する。

[0038] FD 25 は、フォトダイオード 22 a 乃至 22 c から読み出された信号電荷を保持する信号電荷保持部である。FD 25 は、高濃度の N 型の不純物領域で構成されている。FD 25 には、回路形成面上の多層配線層に形成された読み出し配線 31 が接続されており、縦型トランジスタ 24 により FD 25 に転送された信号電荷が、読み出し配線 31 を介してカラム信号処理回路 5 に出力される。

[0039] 以上のように、画素 2 においては、積層された 3 つのフォトダイオード 22 a 乃至 22 c に対して、縦型トランジスタ 24 が 1 つ形成されている。縦型トランジスタ 24 は、配線 30 を介してゲート電極 26 に印加される電圧に応じて、フォトダイオード 22 a 乃至 22 c のそれぞれに蓄積された信号電荷を個別に読み出すことができる。ただし、図 2 に示した画素 2 の構造は、3 つのフォトダイオード 22 a 乃至 22 c に対して、1 つの縦型トランジスタ 24 を備えればよいことを説明するための概略の構造であり、フォトダイオード 22 a 乃至 22 c のそれぞれから信号電荷を個別に読み出すために取り得る縦型トランジスタ 24 の詳細構造については後述する。

[0040] <画素の回路構成例>

図 3 は、画素 2 の等価回路の例を示す図である。

[0041] 図 3 に示すように、画素 2 は、フォトダイオード 22 a 乃至 22 c、縦型トランジスタ 24、FD 25、リセットトランジスタ 41、増幅トランジスタ 42、および選択トランジスタ 43 を有する。

[0042] フォトダイオード 22 a 乃至 22 c のアノード端子は接地されているとともに、カソード端子は縦型トランジスタ 24 を介して FD 25 に接続されている。

[0043] 縦型トランジスタ 24 は、ゲート電極 26 に供給される転送信号 TR により

オンされたとき、フォトダイオード22a乃至22cのうちのいずれかで生成された信号電荷を読み出し、FD25に転送する。ここで、縦型トランジスタ24は、転送信号TRとしてゲート電極26に供給される制御電圧を、低電圧LV、中電圧MV、高電圧HV ($LV < MV < HV$) と切り分けることにより、フォトダイオード22a乃至22cで生成された信号電荷を、順番に読み出し、FD25に転送する。より具体的には、最初に、低電圧LVの転送信号TRがゲート電極26に供給されると、フォトダイオード22cとの経路が接続され、フォトダイオード22cに蓄積された信号電荷が読み出される。次に、中電圧MVの転送信号TRがゲート電極26に供給されると、フォトダイオード22bおよび22cとの経路が接続され、フォトダイオード22cの蓄積電荷は既に読み出されているので、フォトダイオード22bに蓄積された信号電荷が読み出される。最後に、高電圧HVの転送信号TRがゲート電極26に供給されると、フォトダイオード22a乃至22cとの経路が接続され、フォトダイオード22bおよび22cの蓄積電荷は既に読み出されているので、フォトダイオード22aに蓄積された信号電荷が読み出される。

[0044] FD25は、フォトダイオード22a乃至22cのうちのいずれかから読み出された信号電荷を保持する。

[0045] リセットトランジスタ41は、リセット信号RSTによりオンされたとき、FD25に保持されている信号電荷を定電圧源Vddに排出させることで、FD25の電位をリセットする。

[0046] 増幅トランジスタ42は、FD25の電位に応じた画素信号を出力する。すなわち、増幅トランジスタ42は、定電流源としての負荷MOS（不図示）とソースフォロワ回路を構成し、FD25に保持されている信号電荷に応じたレベルを示す画素信号を、選択トランジスタ43を介してカラム信号処理回路5に出力する。

[0047] 選択トランジスタ43は、選択信号SELにより画素2が選択されたときオンされ、画素2の画素信号を、垂直信号線9を介してカラム信号処理回路5に出力する。転送信号TR、リセット信号RST、および選択信号SELは、垂直駆動

回路 4 によって制御され、画素駆動配線 10 を介して供給される。

[0048] なお、画素 2 の回路構成としては、図 2 に示した構成に限定されるものではない。

[0049] <縦型トランジスタ 24 の詳細構造例>

・第 1 の構造例（膜厚が異なるゲート絶縁膜 27 の段構造）

図 4 は、画素 2 の縦型トランジスタ 24 近傍の拡大断面図であり、縦型トランジスタ 24 の第 1 の構造を示す断面図である。

[0050] 縦型トランジスタ 24 の第 1 の構造では、図 4 に示すように、ゲート絶縁膜 27 が、基板平面方向の膜厚が異なる 3 段のゲート絶縁膜 27 a 乃至 27 c により構成されている。ゲート絶縁膜 27 a 乃至 27 c は、フォトダイオード 22 a 乃至 22 c にそれぞれ対応し、ゲート絶縁膜 27 c、ゲート絶縁膜 27 b、ゲート絶縁膜 27 a の順に、基板平面方向の膜厚が厚くなるように形成される（ゲート絶縁膜 27 c < ゲート絶縁膜 27 b < ゲート絶縁膜 27 a）。

[0051] 膜厚が最も厚いゲート絶縁膜 27 a は、フォトダイオード 22 a が形成される深さから素子分離層 29 a が形成される深さまでの間に、フォトダイオード 22 a に対して均一な膜厚で形成される。膜厚が 2 番目に厚いゲート絶縁膜 27 b は、素子分離層 29 a が形成される深さから素子分離層 29 b が形成される深さまでの間に、フォトダイオード 22 b に対して均一な膜厚で形成される。膜厚が最も薄いゲート絶縁膜 27 c は、素子分離層 29 b が形成される深さから半導体基板 21 の回路形成面まで形成され、素子分離層 29 c の上側の回路形成面にも形成されている。ゲート絶縁膜 27 c は、フォトダイオード 22 c に対して均一な膜厚で形成される。

[0052] フォトダイオード 22 a 乃至 22 c に対応して、異なる膜厚のゲート絶縁膜 27 a 乃至 27 c を形成することによって、フォトダイオード 22 a 乃至 22 c のそれぞれに蓄積された信号電荷の読み出しが開始する電圧に差が生じる。具体的には、配線 30 を介してゲート電極 26 に低電圧 LV の転送信号 TR が印加されることにより、フォトダイオード 22 c からの信号電荷の読み出

しを開始され、中電圧MVの転送信号TRが印加されることにより、フォトダイオード22bからの信号電荷の読み出しが開始される。高電圧HVの転送信号TRが印加されることにより、フォトダイオード22aからの信号電荷の読み出しが開始される。

[0053] したがって、縦型トランジスタ24のゲート電極26に印加する電圧を制御することによって、フォトダイオード22c、フォトダイオード22b、フォトダイオード22aの順に信号電荷を読み出すことが可能となる。換言すれば、赤色光、緑色光、および青色光それぞれに対応する信号電荷を個別に読み出すことができる。

[0054] 図5および図6は、フォトダイオード22a乃至22cに蓄積された信号電荷を読み出す流れとポテンシャルイメージの例を示す図である。

[0055] 図5のAの上側に示すように、光が画素2に照射された場合、フォトダイオード22a (PD1) が青色光を吸収し、フォトダイオード22b (PD2) が緑色光を吸収し、フォトダイオード22c (PD3) が赤色光を吸収する。

[0056] フォトダイオード22a乃至22cのそれぞれにおいて光電変換が行われることにより、青色光、緑色光、および赤色光の受光量に応じた電荷が蓄積される。フォトダイオード22a乃至22cそれぞれのポテンシャルは、図5のAの下側のポテンシャルイメージに示すように、フォトダイオード22c (PD3) が最も浅く、フォトダイオード22b (PD2)、フォトダイオード22a (PD1) の順に深くなっている。

[0057] そこで、初めに、図5のBの上側に示すように、低電圧LVの転送信号TRを縦型トランジスタ24のゲート電極26に配線30を介して印加することにより、図5のBの下側のポテンシャルイメージに示すように、ポテンシャルが最も浅いフォトダイオード22c (PD3) からFD25につながる読み取り経路が形成され、フォトダイオード22cに蓄積された信号電荷がFD25へ読み出される。

[0058] 次に、図6のAの上側に示すように、中電圧MVの転送信号TRを縦型トランジスタ24のゲート電極26に配線30を介して印加することにより、図6

のAの下側のポテンシャルイメージに示すように、次にポテンシャルが浅いフォトダイオード22b (PD2) からFD25につながる読み取り経路が追加して形成され、フォトダイオード22bに蓄積された信号電荷がFD25へ読み出される。

[0059] 次に、図6のBの上側に示すように、高電圧HVの転送信号TRをゲート電極26のゲート電極26に配線30を介して印加することにより、図6のBの下側のポテンシャルイメージに示すように、ポテンシャルが最も深いフォトダイオード22a (PD1) からFD25につながる読み取り経路が追加して形成され、フォトダイオード22cに蓄積された信号電荷がFD25へ読み出される。

[0060] 以上のように、積層して形成された3つのフォトダイオード22a乃至22cに対して1つだけ形成された縦型トランジスタ24を用いて、3つのフォトダイオード22a乃至22cのそれぞれから個別に信号電荷を読み出すことができる。

[0061] 従来、積層された複数のフォトダイオードから個別に信号電荷を読み出すために、フォトダイオードの積層数と同じ数の転送トランジスタが必要であったのに対し、第1の構造においては、フォトダイオードの積層数に関係なく1つの縦型トランジスタ24で信号電荷を個別に読み出すことができる。これにより、複数の転送トランジスタを形成する場合よりも光電変換領域を広く形成することが可能となるので、信号電荷容量を増大し、感度を向上させることができる。

[0062] ・第2の構造例（不純物の濃度が異なる電荷転送層28の段構造）

図7は、画素2の縦型トランジスタ24近傍の拡大断面図であり、縦型トランジスタ24の第2の構造を示す断面図である。

[0063] 縦型トランジスタ24の第2の構造では、図7に示すように、電荷転送層28が、不純物の濃度が異なる3段の電荷転送層28a乃至28cにより構成されている。電荷転送層28a乃至28cは、フォトダイオード22a乃至22cにそれぞれ対応し、例えば、電荷転送層28a、電荷転送層28b

、電荷転送層 28 c の順に不純物の濃度が高くなるように形成される（電荷転送層 28 a < 電荷転送層 28 b < 電荷転送層 28 c）。なお、ゲート絶縁膜 27 の基板平面方向の膜厚は、第 1 の構造と異なり、フォトダイオード 22 a 乃至 22 c の深さ位置で同一である。

[0064] 不純物の濃度が最も低い電荷転送層 28 a は、フォトダイオード 22 a が形成される深さから素子分離層 29 a が形成される深さまでの間に、フォトダイオード 22 a に対して均一な不純物の濃度で形成される。不純物の濃度が 2 番目に低い電荷転送層 28 b は、素子分離層 29 a が形成される深さから素子分離層 29 b が形成される深さまでの間に、フォトダイオード 22 b に対して均一な不純物の濃度で形成される。不純物の濃度が最も高い電荷転送層 28 c は、素子分離層 29 b が形成される深さから素子分離層 29 c の上側の回路形成面が形成される深さまでの間に、フォトダイオード 22 c に対して均一な不純物の濃度で形成される。

[0065] フォトダイオード 22 a 乃至 22 c に対応して、不純物の濃度が異なる電荷転送層 28 a 乃至 28 c を形成することによって、縦型トランジスタ 24 の第 1 の構造と同様に、フォトダイオード 22 a 乃至 22 c のそれぞれに蓄積された信号電荷の読み出しが開始する電圧に差が生じる。したがって、縦型トランジスタ 24 のゲート電極 26 に印加する電圧を制御することによって、フォトダイオード 22 c、フォトダイオード 22 b、フォトダイオード 22 a の順に信号電荷を読み出すことが可能となる。

[0066] 第 2 の構造においては、第 1 の構造と同様に、フォトダイオードの積層数に関係なく 1 つの縦型トランジスタ 24 で信号電荷を個別に読み出すことができる。これにより、複数の転送トランジスタを形成する場合よりも光電変換領域を広く形成することが可能となるので、信号電荷容量を増大し、感度を向上させることができる。

[0067] ・第 3 の構造例（縦型トランジスタ 24 との距離が異なるフォトダイオード 22 a 乃至 22 c の段構造）

図 8 は、画素 2 の縦型トランジスタ 24 近傍の拡大断面図であり、縦型ト

ランジスタ 24 の第 3 の構造を示す断面図である。

- [0068] 縦型トランジスタ 24 の第 3 の構造では、図 8 に示すように、フォトダイオード 22 a 乃至 22 c が、縦型トランジスタ 24 のゲート電極 26 およびゲート絶縁膜 27 との距離がそれぞれ異なるように形成されている。フォトダイオード 22 c とゲート絶縁膜 27 の距離 d_3 、フォトダイオード 22 b とゲート絶縁膜 27 の距離 d_2 、フォトダイオード 22 a とゲート絶縁膜 27 の距離 d_1 を比較すると、距離 d_3 、距離 d_2 、距離 d_1 の順に、ゲート絶縁膜 27 との距離が大きくなるように形成される（距離 $d_3 < \text{距離 } d_2 < \text{距離 } d_1$ ）。なお、ゲート絶縁膜 27 の基板平面方向の膜厚は、第 1 の構造と異なり、フォトダイオード 22 a 乃至 22 c それぞれの深さ位置で同一であり、電荷転送層 28 a 乃至 28 c の不純物濃度は、第 2 の構造と異なり、フォトダイオード 22 a 乃至 22 c それぞれの深さ位置で同一である。
- [0069] フォトダイオード 22 a 乃至 22 c とゲート絶縁膜 27 の間の領域には電荷転送層 28 が形成されている。また、素子分離層 29 a とゲート絶縁膜 27 との間の距離はフォトダイオード 22 a と同じ距離 d_1 であり、素子分離層 29 b とゲート絶縁膜 27 との間の距離はフォトダイオード 22 b と同じ距離 d_2 である。素子分離層 29 c とゲート絶縁膜 27 との間の距離は、フォトダイオード 22 c と同じ距離 d_3 である。
- [0070] 縦型トランジスタ 24 のゲート電極 26 およびゲート絶縁膜 27 との距離が異なるようにフォトダイオード 22 a 乃至 22 c を形成することによって、第 1 の構造や第 2 の構造と同様に、フォトダイオード 22 a 乃至 22 c のそれぞれに蓄積された信号電荷の読み出しが開始する電圧に差が生じる。したがって、縦型トランジスタ 24 のゲート電極 26 に印加する電圧を制御することによって、フォトダイオード 22 c、フォトダイオード 22 b、フォトダイオード 22 a の順に信号電荷を読み出すことが可能となる。
- [0071] 第 3 の構造においては、第 1 の構造や第 2 の構造と同様に、フォトダイオードの積層数に関係なく 1 つの縦型トランジスタ 24 で信号電荷を個別に読み出すことができる。これにより、複数の転送トランジスタを形成する場合

よりも光電変換領域を広く形成することが可能となるので、信号電荷容量を増大し、感度を向上させることができる。

[0072] 図8においては、距離d3、距離d2、距離d1の順に距離が大きくなる例について説明したが、距離d1乃至d3の大きさの順番は、フォトダイオード22a乃至22cの積層順と同じでなくてもよい。

[0073] 例えば、フォトダイオード22a乃至22cが、距離d1、距離d2、距離d3の順に距離が大きくなるように形成されるようにしてもよい。この場合、フォトダイオード22a、フォトダイオード22b、フォトダイオード22cの順に信号電荷の読み出しが行われることになる。

[0074] 以上説明した、基板の厚み方向に沿って積層された3つのフォトダイオード22a乃至22cと、第1乃至第3の構造のいずれかの縦型トランジスタ24とを有する画素2によれば、1つの縦型トランジスタ24で3つのフォトダイオード22a乃至22cそれぞれに蓄積された信号電荷を個別に読み出すことができる。これにより、複数の転送トランジスタを形成する場合と比較して、光電変換領域を広く形成することが可能となるので、信号電荷容量を増大し、感度を向上させることができる。すなわち、複数のフォトダイオードの積層構造を実現し、感度を向上させることができる。

[0075] <<2. 画素の形成方法>>

・第1の構造例

次に、図9乃至図14を参照して、第1の構造にかかる縦型トランジスタ24を有する画素2の形成方法について説明する。

[0076] 初めに、図9のAに示すように、イオンインプラント等によってn型不純物を半導体基板21にドーピングすることで、半導体基板21の異なる深さに、フォトダイオード22a乃至22cが形成される。

[0077] 次に、図9のBに示すように、イオンインプラント等によってp型不純物を半導体基板21にドーピングすることで、フォトダイオード22a乃至22cのそれぞれを分離する素子分離層29a乃至29cが形成される。

[0078] 次に、図10のAに示すように、フォトダイオード22a乃至22cと素

子分離層 29 a 乃至 29 c が形成された半導体基板 21 の回路形成面上に、CVD 法等により酸化シリコン等から構成されるマスク 51 が形成される。マスク 51 には、凹部 H を形成するための開口部が、フォトリソグラフィー法等により形成される。

[0079] 次に、図 10 の B に示すように、ドライエッチング等により、半導体基板 21 内に凹部 H が形成される。この時、凹部 H の底面の深さが、フォトダイオード 22 a の上端と下端の間に到達するように形成される。

[0080] 次に、図 11 の A に示すように、半導体基板 21 の凹部 H の底面および側壁の各方向に、固相拡散やイオンインプラント等により、所定の深さで電荷転送層 28 が形成される。

[0081] その後、マスク 51 がウェットエッチング等により除去された後、図 11 の B に示すように、ゲート絶縁膜 27 a を形成するためのシリコン酸化膜 61 が、凹部 H および回路形成面の上面を覆うように、熱酸化により形成される。

[0082] 次に、図 12 の A に示すように、シリコン酸化膜 61 上のゲート絶縁膜 27 a を形成する領域に、マスク 52 が、例えば窒化シリコン等により形成される。この時、マスク 52 は、例えば窒化シリコンを凹部 H の底面および側壁を覆うように CVD 法等により成膜した後、凹部 H の所定の深さ（ゲート絶縁膜 27 a を形成する領域）を残すようにウェットエッチング等で全面エッチングをすることにより形成される。

[0083] その後、ウェットエッチング等でシリコン酸化膜 61 が剥離される。そして、マスク 52 を除去すると、図 12 の B に示すように、ゲート絶縁膜 27 a を形成する領域のみにシリコン酸化膜 61 が残った構造が形成される。

[0084] 次に、図 13 の A に示すように、再度、熱酸化によりシリコン酸化膜 62 を形成すると、ゲート絶縁膜 27 a を形成する領域（マスク 52 を形成した領域）のシリコン酸化膜が厚くなった構造が形成される。

[0085] 続いて、マスク 52 を形成したときと同様に、マスク 53 が、シリコン酸化膜 62 上のゲート絶縁膜 27 a と 27 b を形成する領域に形成された後、

図13のBに示すように、ウェットエッチング等でシリコン酸化膜62が剥離される。

[0086] その後、マスク53を除去し、熱酸化によりシリコン酸化膜63が再度形成されると、図14のAに示すように、3層のシリコン酸化膜61乃至63により膜厚が異なるゲート絶縁膜27が形成される。図14のAにおいてシリコン酸化膜61乃至63の3層が形成された部分が図4のゲート絶縁膜27aに対応し、シリコン酸化膜62および63の2層が形成された部分が図4のゲート絶縁膜27bに対応し、シリコン酸化膜63の1層が形成された部分が図4のゲート絶縁膜27cに対応する。なお、膜厚が異なる4段以上のゲート絶縁膜27を形成することもできる。この場合、上述したように、シリコン酸化膜の形成、マスクの形成、シリコン酸化膜の剥離、およびマスクの除去をさらに繰り返すことで、4段以上のゲート絶縁膜27を形成することができる。

[0087] 任意の段数のゲート絶縁膜27を形成した後、CVD法等で凹部Hを埋めるようにポリシリコン膜が成膜され、高濃度の不純物がポリシリコン膜にドーピングされる。その後、フォトリソグラフィー法等を用いたエッチングにより所定の形状にパターニングすることで、図14のBに示すように、ゲート電極26が形成される。

[0088] 以上のようにして3つのフォトダイオード22a乃至22cに対応してゲート絶縁膜27（27a乃至27c）の膜厚が異なる縦型トランジスタ24が形成される。縦型トランジスタ24が形成された後、図2に示したオンチップレンズ23、FD25、配線30、読み出し配線31などが形成される。

[0089] 以上の形成方法により、第1の構造にかかる縦型トランジスタ24を有する画素2を形成することができる。これにより、画素を微細化した場合でも、感度の向上、および、1画素でR,G,Bの各色の個別の信号出力が可能となる。

[0090] ・第2の構造例

次に、図15および図16を参照して、第2の構造にかかる縦型トランジ

スタ 24 を有する画素 2 の形成方法について説明する。

[0091] 第 2 の構造にかかる縦型トランジスタ 24 を有する画素 2 は、電荷転送層 28 とゲート絶縁膜 27 の形成方法が異なる点を除いて、上述した第 1 の構造にかかる縦型トランジスタ 24 を有する画素 2 の形成方法と同様の方法により形成される。以下では、第 1 の構造にかかる縦型トランジスタ 24 を有する画素 2 の形成方法と重複する点については適宜省略して説明する。

[0092] 図 10 の B を参照して説明したように凹部 H が形成された後、半導体基板 21 の凹部 H の底面および側壁の各方向に、固相拡散やイオンインプラント等により、所定の深さで電荷転送層 81 が形成される。その後、図 15 の A に示すように、電荷転送層 81 上の電荷転送層 28a を形成する領域に、マスク 71 が、例えば窒化シリコン等により形成される。

[0093] この時、マスク 71 は、例えば窒化シリコンを凹部 H の底面および側壁を覆うように CVD 法等により成膜した後、凹部 H の所定の深さ（電荷転送層 28a を形成する領域）を残すようにウェットエッチング等で全面エッチングをすることにより形成される。

[0094] その後、再度、固相拡散等により不純物をドーピングすると、図 15 の B に示すように、マスク 71 で覆われた電荷転送層 81 は、そのまま、不純物の濃度が最も低い電荷転送層 28a となり、マスク 71 で覆われていない電荷転送層 81 の不純物濃度が、電荷転送層 28a よりも高い濃度となる。

[0095] マスク 71 を除去した後、マスク 72 が、図 16 の A に示すように、マスク 71 を形成したときと同様に、電荷転送層 28a と、電荷転送層 81 上の電荷転送層 28b を形成する領域とに形成される。

[0096] 次に、図 16 の B に示すように、再度、固相拡散等により不純物をドーピングすると、マスク 72 で覆われた電荷転送層 81 は、そのまま、不純物の濃度が 2 番目に低い電荷転送層 28b となる。また、マスク 72 で覆われていない電荷転送層 81 の不純物濃度が、電荷転送層 28b より高い濃度となり、不純物の濃度が最も高い電荷転送層 28c が形成される。

[0097] その後、マスク 72 をウェットエッチング等で除去すると、不純物の濃度

が異なる３段の電荷転送層２８（２８ａ乃至２８ｃ）が形成される。なお、不純物の濃度が異なる４段以上の電荷転送層２８を形成することもできる。この場合、上述したように、マスクの形成、不純物のドーピング、およびマスクの除去をさらに繰り返すことで、４段以上の電荷転送層２８を形成することができる。

[0098] 電荷転送層２８ａ乃至２８ｃを形成した後、熱酸化によりシリコン酸化膜が凹部Ｈおよび回路形成面の上面を覆うように形成されることにより、ゲート絶縁膜２７が同一膜厚で形成される。それ以降、第１の構造にかかる縦型トランジスタ２４を有する画素２の形成方法と同様の方法によりゲート電極２６が形成されると、第２の構造にかかる縦型トランジスタ２４が形成される。

[0099] ・第３の構造例

次に、図１７を参照して、第３の構造にかかる縦型トランジスタ２４を有する画素２の形成方法について説明する。

[0100] 第３の構造にかかる縦型トランジスタ２４を有する画素２は、フォトダイオード２２ａ乃至２２ｃの形成方法が異なる点とゲート絶縁膜２７が同一膜厚で形成される点とを除いて、上述した第１の構造にかかる縦型トランジスタ２４を有する画素２の形成方法と同様の方法により形成される。以下では、第１の構造にかかる縦型トランジスタ２４を有する画素２の形成方法と重複する点については適宜省略して説明する。

[0101] 初めに、図１７に示すように、イオンインプラント等によってｎ型不純物を半導体基板２１にドーピングすることで、半導体基板２１の異なる深さに、フォトダイオード２２ａ乃至２２ｃが形成される。このとき、フォトダイオード２２ａ乃至２２ｃと、破線で示す領域９１との基板平面方向の距離が、距離 d_3 、距離 d_2 、距離 d_1 の順に大きくなるように、フォトダイオード２２ａ乃至２２ｃが形成される。領域９１は、凹部Ｈが形成される領域を表す。

[0102] その後、図示は省略するが、領域９１がエッチングされることにより、凹

部Hが形成され、基板平面方向の膜厚が基板深さに関わらず同一のゲート絶縁膜27および電荷転送層28が形成される。続いて凹部Hにポリシリコン膜が埋め込まれた後、高濃度の不純物がポリシリコン膜にドーピングされることでゲート電極26が形成され、第3の構造にかかる縦型トランジスタ24が完成する。

[0103] なお、上記の順に距離が大きくなるようにフォトダイオード22a乃至22cを形成する必要はない。フォトダイオード22a乃至22cのうち、信号電荷を先に読み出すフォトダイオード22の1つが、領域91との基板平面方向の距離がd3となるように形成され、信号電荷を最後に読み出すフォトダイオード22の1つが、領域91との基板平面方向の距離がd1となるように形成される。

[0104] また、4つ以上のフォトダイオード22を積層して形成することもできる。この場合、形成された各層のフォトダイオード22とゲート電極26およびゲート絶縁膜27との距離がそれぞれ異なるように形成してもよいし、複数層のフォトダイオード22についてはゲート電極26およびゲート絶縁膜27との距離を同一に形成してもよい。

[0105] 上述した第1乃至第3の構造にかかる縦型トランジスタ24を有する画素2の形成方法によれば、特許文献2に記載された構造のようにフォトダイオードの作成後にエピタキシャル成長により半導体層を形成する必要がなく、より簡単に形成することができる。そして、画素を微細化した場合でも、感度の向上、および、1画素でR,G,Bの各色の個別の信号出力が可能となる。

[0106] <<3. 変形例>>

図18は、画素2の第1変形例を示す断面図である。

[0107] 図2等で説明した画素2の基本構造では、縦型トランジスタ24が、半導体基板21内に形成された3つのフォトダイオード22a乃至22cの外側に隣接して配置されていた。これに対して、図18の第1変形例に係る画素2では、縦型トランジスタ24が、画素2内の平面方向中央部に配置され、3つのフォトダイオード22a乃至22cの内側に形成されている。ゲート

電極 26 はフォトダイオード 22 b および 22 c と素子分離層 29 a 乃至 29 c を貫通し、ゲート電極 26 の底部がフォトダイオード 22 a の内部に到達するように形成されている。FD 25 は、素子分離層 29 c の上側に、ゲート電極 26 を取り囲むようにして形成されている。

[0108] 図 18 の第 1 変形例は、異なる膜厚のゲート絶縁膜 27 a 乃至 27 c を有する第 1 の構造にかかる縦型トランジスタ 24 を、画素内の平面方向中央部に配置した構成である。第 2 の構造にかかる縦型トランジスタ 24 や第 3 の構造にかかる縦型トランジスタ 24 についても同様に、画素内の平面方向中央部に配置し、FD 25 を素子分離層 29 c の上側にゲート電極 26 を取り囲むように配置した構成とすることができる。

[0109] 図 19 は、第 1 変形例に係る画素 2 が複数配列された半導体基板 21 を回路形成面側から見た平面図である。

[0110] なお、図 19 では、縦型トランジスタ 24 のゲート電極 26 と、FD 25 との配置関係を分かり易くするため、ゲート絶縁膜 27 の図示と、ゲート電極 26 上部の配線 30 の図示が省略されている。

[0111] 図 19 の破線で示すフォトダイオード 22（フォトダイオード 22 a 乃至 22 c）は、格子状に区分された画素 2 の中央部に矩形領域で形成されている。さらにフォトダイオード 22 より内側の画素中央部には、FD 25 が 1 つの矩形領域で形成されている。FD 25 を、積層して構成した 3 つのフォトダイオード 22 a 乃至 22 c に対して 1 つの領域で形成することで、読み出し速度の大幅な遅延を防止することができる。

[0112] FD 25 の中央部には、ゲート電極 26 が略円形状で形成されている。FD 25 上部のゲート電極 26 が配置された画素中央部と異なる領域には、読み出し配線 31 が形成されている。

[0113] このように、縦型トランジスタ 24 のゲート電極 26 が形成される画素 2 内の平面位置は、フォトダイオード 22 が形成される領域の内部でもよいし、フォトダイオード 22 が形成される領域の外部でもよい。

[0114] 図 20 は、画素 2 の第 2 変形例を示す断面図であって、縦型トランジスタ

24近傍の拡大断面図である。

- [0115] 図20の第2変形例は、図4で示した第1の構造にかかる縦型トランジスタ24を有する画素2のフォトダイオード22の積層数を4層に変更した構造とされている。換言すれば、図4の画素2と比較して、図20の第2変形例では、フォトダイオード22dが追加して設けられている。フォトダイオード22dは、素子分離層29cの回路形成面側に形成され、フォトダイオード22dと回路形成面との間には素子分離層29dがさらに形成されている。
- [0116] また、ゲート絶縁膜27も、4つのフォトダイオード22a乃至22dに対応して異なる膜厚の4段のゲート絶縁膜27a乃至27dで形成されている。フォトダイオード22dに対応するゲート絶縁膜27dの基板平面方向の膜厚は、ゲート絶縁膜27cよりもさらに薄く形成される。すなわち、ゲート絶縁膜27a乃至27dは、ゲート絶縁膜27d、ゲート絶縁膜27c、ゲート絶縁膜27b、ゲート絶縁膜27aの順に膜厚が厚くなるように形成される（ゲート絶縁膜27d<ゲート絶縁膜27c<ゲート絶縁膜27b<ゲート絶縁膜27a）。
- [0117] フォトダイオード22dは、例えば、半導体基板21内の赤外光が到達する深さに形成され、赤外光を選択的に吸収して光電変換を行う。換言すれば、フォトダイオード22dは、赤外光に対応する信号電荷を得るためのフォトダイオードである。この場合、縦型トランジスタ24のゲート電極26に印加する電圧を制御することによって、赤外光、赤色光、緑色光、および青色光それぞれの信号電荷を個別に読み出すことができる。
- [0118] なお、上述の例では、4つのフォトダイオード22a乃至22dを、赤外光、赤色光、緑色光、および青色光の色ごとの波長に区分して形成することとしたが、4つのフォトダイオード22a乃至22dで光電変換する波長の区分は、これに限られない。換言すれば、4つのフォトダイオード22a乃至22dの2つの領域を同色の光を光電変換する領域としてもよい。
- [0119] 例えば、フォトダイオード22aが青色光（B）を吸収し、フォトダイオー

ド 2 2 b が波長が短い緑色光 (Gb) を吸収し、フォトダイオード 2 2 c が波長が長い緑色光 (Gr) を吸収し、フォトダイオード 2 2 d が赤色光 (R) を吸収するように、フォトダイオード 2 2 a 乃至 2 2 d が形成されるようにしてもよい。

[0120] この場合、同色の光 (緑色光) を光電変換するフォトダイオード 2 2 b と 2 2 c に対応するゲート絶縁膜 2 7 b と 2 7 c の膜厚は同じになるように形成される。換言すれば、ゲート絶縁膜 2 7 は 2 つのフォトダイオード 2 2 b とフォトダイオード 2 2 c に対して均一な膜厚で形成される。これにより、フォトダイオード 2 2 a に蓄積された信号電荷が個別に読み出された後に、フォトダイオード 2 2 b とフォトダイオード 2 2 c に蓄積された信号電荷が同時に読み出される。フォトダイオード 2 2 b とフォトダイオード 2 2 c に蓄積された信号電荷が読み出された後、フォトダイオード 2 2 d に蓄積された信号電荷が個別に読み出される。

[0121] フォトダイオード 2 2 b とフォトダイオード 2 2 c が緑色光を吸収するように形成されることにより、緑色光の信号電荷容量を増やすことが可能となる。

[0122] 図 2 1 は、画素 2 の第 3 変形例を示す断面図であって、縦型トランジスタ 2 4 近傍の拡大断面図である。

[0123] 図 2 1 の第 3 変形例では、図 2 0 の第 2 変形例と同様に、4 つのフォトダイオード 2 2 a 乃至 2 2 d が積層して形成されている。そして、図 2 1 の第 3 変形例は、図 7 で示した第 2 の構造にかかる縦型トランジスタ 2 4 を有し、不純物の濃度が異なる 4 段の電荷転送層 2 8 a 乃至 2 8 d が、4 つのフォトダイオード 2 2 a 乃至 2 2 d に対応して形成されている。

[0124] フォトダイオード 2 2 d に対応する電荷転送層 2 8 d は、電荷転送層 2 8 c よりもさらに高い不純物の濃度で形成される。すなわち、電荷転送層 2 8 a 乃至 2 8 d は、電荷転送層 2 8 a、電荷転送層 2 8 b、電荷転送層 2 8 c、電荷転送層 2 8 d の順に不純物の濃度が高くなるように形成される (電荷転送層 2 8 a < 電荷転送層 2 8 b < 電荷転送層 2 8 c < 電荷転送層 2 8 d)

。

[0125] 第3変形例においても、4つのフォトダイオード22a乃至22dは、赤外光、赤色光、緑色光、および青色光のように異なる色の波長の光を光電変換する領域としてもよいし、青色光(B)、波長が短い緑色光(Gb)、波長が長い緑色光(Gr)、赤色光(R)のように、4つのフォトダイオード22a乃至22dのうちの2つのフォトダイオード22bと22cを同色(緑色)の光を光電変換する領域としてもよい。この場合、同色の光を光電変換する2つのフォトダイオード22bと22cに対応する電荷転送層28bと28cの不純物濃度は均一な濃度で形成される。

[0126] 図22は、画素2の第4変形例を示す断面図であって、縦型トランジスタ24近傍の拡大断面図である。

[0127] 図22の第4変形例では、図20の第2変形例および図21の第3変形例と同様に、4つのフォトダイオード22a乃至22dが積層して形成されている。そして、図22の第4変形例は、図8で示した第3の構造にかかる縦型トランジスタ24を有し、4つのフォトダイオード22a乃至22dそれぞれとゲート電極26およびゲート絶縁膜27との距離が異なるように形成されている。

[0128] フォトダイオード22dは、ゲート絶縁膜27との距離d4が、フォトダイオード22cとゲート絶縁膜27の距離d3よりも小さくなるように形成される。すなわち、フォトダイオード22a乃至22dは、距離d4、距離d3、距離d2、距離d1の順に距離が大きくなるように形成される(距離 $d4 < \text{距離}d3 < \text{距離}d2 < \text{距離}d1$)。

[0129] 図22においては、図8に示した第3の構造と異なり、電荷転送層28が一定の厚みで形成されている。より詳しくは、図8に示した第3の構造では、フォトダイオード22a乃至22cとゲート絶縁膜27との距離d3、距離d2、および、距離d1の領域が全て電荷転送層28で構成され、電荷転送層28が異なる厚みを有していた。これに対して、図22の第4変形例では、フォトダイオード22dとゲート絶縁膜27の間には電荷転送層28の

みが形成され、フォトダイオード22a乃至22cとゲート絶縁膜27の間には、電荷転送層28と半導体基板21の層が形成されている。このように、フォトダイオード22とゲート絶縁膜27の間に、電荷転送層28だけではなく、半導体基板21の層を形成することによって、フォトダイオード22とゲート絶縁膜27の間の距離が調整されるようにしてもよい。

[0130] 第4変形例においても、4つのフォトダイオード22a乃至22dは、赤外光、赤色光、緑色光、および青色光のように異なる色の波長の光を光電変換する領域としてもよいし、青色光(B)、波長が短い緑色光(Gb)、波長が長い緑色光(Gr)、赤色光(R)のように、4つのフォトダイオード22a乃至22dのうちの2つのフォトダイオード22bと22cを同色(緑色)の光を光電変換する領域としてもよい。この場合、同色の光を光電変換する2つのフォトダイオード22bおよび22cとゲート絶縁膜27の間の距離は均一に形成される。

[0131] 以上のように、積層した4つのフォトダイオード22に対して1つの縦型トランジスタ24を形成することによって、積層された各層のフォトダイオード22から個別に信号電荷を読み出すことができる。なお、上述した例では、フォトダイオード22を3層または4層に積層した構成について説明したが、積層した2つのフォトダイオード22に対して1つの縦型トランジスタ24を形成する構成も可能であるし、積層した5つ以上のフォトダイオード22に対して1つの縦型トランジスタ24を形成する構成も可能である。画素内に3つ以上のフォトダイオード22を積層した場合、2つ以上のフォトダイオード22に対して、ゲート絶縁膜27の膜厚、電荷転送層28の不純物濃度、または、フォトダイオード22とゲート電極26もしくはゲート絶縁膜27との距離dを均一に形成し、蓄積電荷を同時に読み出す構成としてもよい。

[0132] 図23は、画素2の第5変形例を示す断面図であって、縦型トランジスタ24近傍の拡大断面図である。

[0133] 図23の第5変形例に係る画素2は、上述した第1の構造、第2の構造、

および第3の構造を組み合わせた縦型トランジスタ24を有している。

[0134] すなわち、図23の縦型トランジスタ24では、積層された3つのフォトダイオード22a乃至22cに対応して、基板平面方向の膜厚が異なるゲート絶縁膜27a乃至27cが形成されているとともに、不純物の濃度が異なる電荷転送層28a乃至28cが形成されている。さらに、ゲート絶縁膜27a乃至27cとの距離d1乃至d3が異なるようにフォトダイオード22a乃至22cが形成されている。

[0135] このように、縦型トランジスタ24は、上述した第1の構造、第2の構造、および第3の構造の全て、または任意の2つを組み合わせた構造とすることができる。これにより、フォトダイオード22a乃至22cに蓄積された信号電荷を個別に読み出す際の精度をより向上させることが可能となる。

[0136] <<4. 電子機器への適用例>>

上述した固体撮像素子1は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像装置、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0137] 図24は、本開示を適用した電子機器としての撮像装置の構成例を示すブロック図である。

[0138] 図24に示される撮像装置1001は、光学系1002、シャッタ装置1003、固体撮像素子1004、駆動回路1005、信号処理回路1006、モニタ1007、およびメモリ1008を備えて構成され、静止画像および動画像を撮像可能である。

[0139] 光学系1002は、1枚または複数枚のレンズを有して構成され、被写体からの光（入射光）を固体撮像素子1004に導き、固体撮像素子1004の受光面に結像させる。

[0140] シャッタ装置1003は、光学系1002および固体撮像素子1004の間に配置され、駆動回路1005の制御に従って、固体撮像素子1004への光照射期間および遮光期間を制御する。

[0141] 固体撮像素子1004は、上述した固体撮像素子1により構成される。固

体撮像素子1004は、光学系1002およびシャッタ装置1003を介して受光面に結像される光に応じて、一定期間、信号電荷を蓄積する。固体撮像素子1004に蓄積された信号電荷は、駆動回路1005から供給される駆動信号（タイミング信号）に従って転送される。固体撮像素子1004は、それ単体でワンチップとして構成されてもよいし、光学系1002乃至信号処理回路1006等と一緒にパッケージングされたカメラモジュールの一部として構成されてもよい。

[0142] 駆動回路1005は、固体撮像素子1004の転送動作、および、シャッタ装置1003のシャッタ動作を制御する駆動信号を出力して、固体撮像素子1004およびシャッタ装置1003を駆動する。

[0143] 信号処理回路1006は、固体撮像素子1004から出力された信号電荷に対して各種の信号処理を施す。信号処理回路1006が信号処理を施すことにより得られた画像（画像データ）は、モニタ1007に供給されて表示されたり、メモリ1008に供給されて記憶（記録）されたりする。

[0144] このように構成されている撮像装置1001においても、固体撮像素子1004として、上述した固体撮像素子1を適用することにより、画素を微細化した場合でも、感度の向上、および1画素でR,G,Bの各色の個別の信号出力が可能となる。

[0145] <<5. 撮像装置の使用例>>

[0146] 図25は、上述の撮像装置1001を使用する使用例を示す図である。

[0147] 上述した撮像装置1001は、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。

[0148] ・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される

装置

- ・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナ等の家電に供される装置
- ・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置
- ・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置
- ・肌を撮影する肌測定器や、頭皮を撮影するマイクروسコープ等の、美容の用に供される装置
- ・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置
- ・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

[0149] <<6. 移動体への応用例>>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0150] 図26は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0151] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図26に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（Interface）12053が図示されている。

- [0152] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。
- [0153] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。
- [0154] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。
- [0155] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。
- [0156] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検

出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0157] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Advanced Driver Assistance System）の機能実現を目的とした協調制御を行うことができる。

[0158] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0159] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０３０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0160] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図２６の例では、出力装置として、オ

オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0161] 図 27 は、撮像部 12031 の設置位置の例を示す図である。

[0162] 図 27 では、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。

[0163] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0164] なお、図 27 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112、12113 は、それぞれサイドミラーに設けられた撮像部 12102、12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0165] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104

の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0166] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0167] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0168] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識

は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0169] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部12031に適用され得る。具体的には、例えば、上述した固体撮像素子1を、撮像部12031に適用することができる。撮像部12031に本開示に係る技術を適用することにより、画素の微細化による撮像部12031の高解像度化または小型化と感度の向上が可能となる。

[0170] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0171] 本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0172] 例えば、上述した例では、第1導電型をP型、第2導電型をN型として、電子を信号電荷とした固体撮像素子について説明したが、本技術は正孔を信号電荷とする固体撮像素子にも適用することができる。この場合、第1導電型をN型とし、第2導電型をP型として、前述の各半導体領域が逆の導電型の半導体領域で構成される。

[0173] <構成の組み合わせ例>

本技術は、以下のような構成をとることもできる。

[0174] (1)

半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフ

フォトダイオードと、

前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタと
を備える固体撮像素子。

(2)

前記トランジスタは、前記半導体基板の基板平面方向の膜厚が異なる複数段のゲート絶縁膜をさらに有し、

前記ゲート絶縁膜の各段は、前記複数のフォトダイオードのうちの少なくとも1つに対して均一な前記膜厚で形成される

前記(1)に記載の固体撮像素子。

(3)

前記ゲート絶縁膜の各段は、前記複数のフォトダイオードのうちの1つに対して均一な前記膜厚で形成される

前記(2)に記載の固体撮像素子。

(4)

前記複数段のゲート絶縁膜は、前記複数のフォトダイオードのうちの少なくとも2つに対して均一な前記膜厚で形成されるゲート絶縁膜を含む

前記(2)に記載の固体撮像素子。

(5)

前記トランジスタは、前記複数のフォトダイオードと前記ゲート電極との間に、不純物の濃度が異なる複数段の電荷転送層をさらに有し、

前記電荷転送層の各段は、前記複数のフォトダイオードのうちの少なくとも1つに対して均一な前記不純物の濃度で形成される

前記(1)または(2)に記載の固体撮像素子。

(6)

前記電荷転送層の各段は、前記複数のフォトダイオードのうちの1つに対して均一な前記不純物の濃度で形成される

前記（５）に記載の固体撮像素子。

（７）

前記複数段の電荷転送層は、前記複数のフォトダイオードのうちの少なくとも２つに対して均一の前記不純物の濃度で形成される電荷転送層を含む

前記（５）に記載の固体撮像素子。

（８）

前記複数のフォトダイオードのそれぞれは、前記トランジスタの前記ゲート電極またはゲート絶縁膜との距離が、他のフォトダイオードのいずれかと異なる位置に形成される

前記（１）、（２）、および（５）のいずれかに記載の固体撮像素子。

（９）

前記複数のフォトダイオードのそれぞれは、前記ゲート電極または前記ゲート絶縁膜との距離が、他の全てのフォトダイオードと異なる位置に形成される

前記（８）に記載の固体撮像素子。

（１０）

前記複数のフォトダイオードは、前記ゲート電極または前記ゲート絶縁膜との距離が、他のフォトダイオードのうちの少なくとも１つと均一な位置に形成されたフォトダイオードを含む

前記（８）に記載の固体撮像素子。

（１１）

前記複数のフォトダイオードは、前記半導体基板の受光面側から順に、青色光に対応する信号電荷を得るためのフォトダイオードと、緑色光に対応する信号電荷を得るためのフォトダイオードと、赤色光に対応する信号電荷を得るためのフォトダイオードとを含む

前記（１）乃至（１０）のいずれかに記載の固体撮像素子。

（１２）

前記複数のフォトダイオードは、前記赤色光に対応する信号電荷を得るた

めのフォトダイオードよりも前記受光面側に、赤外光に対応する信号電荷を得るためのフォトダイオードをさらに含む

前記（１１）に記載の固体撮像素子。

（１３）

前記ゲート電極は、前記複数のフォトダイオードのうちの最も受光面側のフォトダイオードに到達する深さまで形成された凹部に埋設される

前記（１）乃至（１２）のいずれかに記載の固体撮像素子。

（１４）

前記トランジスタは、前記半導体基板の受光面と反対側の回路形成面側に設けられ、前記複数のフォトダイオードに蓄積された信号電荷を、前記回路形成面側から順に読み出す

前記（１）乃至（１３）のいずれかに記載の固体撮像素子。

（１５）

前記トランジスタは、前記ゲート電極に印加された所定の電圧に応じて、前記複数のフォトダイオードのうちの少なくとも２つ以上のフォトダイオードに蓄積された信号電荷を同時に読み出す

前記（１）、（２）、（４）、（５）、（７）、（８）、および（１０）乃至（１４）のいずれかに記載の固体撮像素子。

（１６）

半導体基板内に、前記半導体基板の厚み方向に沿って複数のフォトダイオードを積層し、

前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタを形成する

固体撮像素子の製造方法。

（１７）

半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、

前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタと
を備える固体撮像素子
を有する電子機器。

符号の説明

[0175] 1 固体撮像素子, 2 画素, 21 半導体基板, 22 a乃至22 d フォトダイオード, 23 オンチップレンズ, 24 縦型トランジスタ, 25 FD, 26 ゲート電極, 27, 27 a乃至27 d ゲート絶縁膜, 28, 28 a乃至28 d 電荷転送層, 29, 29 a乃至29 d 素子分離層, 30 配線, 31 読み出し配線

請求の範囲

- [請求項1] 半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、
- 前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタと
- を備える固体撮像素子。
- [請求項2] 前記トランジスタは、前記半導体基板の基板平面方向の膜厚が異なる複数段のゲート絶縁膜をさらに有し、
- 前記ゲート絶縁膜の各段は、前記複数のフォトダイオードのうちの少なくとも1つに対して均一な前記膜厚で形成される
- 請求項1に記載の固体撮像素子。
- [請求項3] 前記ゲート絶縁膜の各段は、前記複数のフォトダイオードのうちの1つに対して均一な前記膜厚で形成される
- 請求項2に記載の固体撮像素子。
- [請求項4] 前記複数段のゲート絶縁膜は、前記複数のフォトダイオードのうちの少なくとも2つに対して均一な前記膜厚で形成されるゲート絶縁膜を含む
- 請求項2に記載の固体撮像素子。
- [請求項5] 前記トランジスタは、前記複数のフォトダイオードと前記ゲート電極との間に、不純物の濃度が異なる複数段の電荷転送層をさらに有し、
- 前記電荷転送層の各段は、前記複数のフォトダイオードのうちの少なくとも1つに対して均一な前記不純物の濃度で形成される
- 請求項1に記載の固体撮像素子。
- [請求項6] 前記電荷転送層の各段は、前記複数のフォトダイオードのうちの1つに対して均一な前記不純物の濃度で形成される

請求項 5 に記載の固体撮像素子。

[請求項7] 前記複数段の電荷転送層は、前記複数のフォトダイオードのうちの少なくとも 2 つに対して均一の前記不純物の濃度で形成される電荷転送層を含む

請求項 5 に記載の固体撮像素子。

[請求項8] 前記複数のフォトダイオードのそれぞれは、前記トランジスタの前記ゲート電極またはゲート絶縁膜との距離が、他のフォトダイオードのいずれかと異なる位置に形成される

請求項 1 に記載の固体撮像素子。

[請求項9] 前記複数のフォトダイオードのそれぞれは、前記ゲート電極または前記ゲート絶縁膜との距離が、他の全てのフォトダイオードと異なる位置に形成される

請求項 8 に記載の固体撮像素子。

[請求項10] 前記複数のフォトダイオードは、前記ゲート電極または前記ゲート絶縁膜との距離が、他のフォトダイオードのうちの少なくとも 1 つと均一な位置に形成されたフォトダイオードを含む

請求項 8 に記載の固体撮像素子。

[請求項11] 前記複数のフォトダイオードは、前記半導体基板の受光面側から順に、青色光に対応する信号電荷を得るためのフォトダイオードと、緑色光に対応する信号電荷を得るためのフォトダイオードと、赤色光に対応する信号電荷を得るためのフォトダイオードとを含む

請求項 1 に記載の固体撮像素子。

[請求項12] 前記複数のフォトダイオードは、前記赤色光に対応する信号電荷を得るためのフォトダイオードよりも前記受光面側に、赤外光に対応する信号電荷を得るためのフォトダイオードをさらに含む

請求項 11 に記載の固体撮像素子。

[請求項13] 前記ゲート電極は、前記複数のフォトダイオードのうちの最も受光面側のフォトダイオードに到達する深さまで形成された凹部に埋設さ

れる

請求項 1 に記載の固体撮像素子。

[請求項14] 前記トランジスタは、前記半導体基板の受光面と反対側の回路形成面側に設けられ、前記複数のフォトダイオードに蓄積された信号電荷を、前記回路形成面側から順に読み出す

請求項 1 に記載の固体撮像素子。

[請求項15] 前記トランジスタは、前記ゲート電極に印加された所定の電圧に応じて、前記複数のフォトダイオードのうちの少なくとも2つ以上のフォトダイオードに蓄積された信号電荷を同時に読み出す

請求項 1 に記載の固体撮像素子。

[請求項16] 半導体基板内に、前記半導体基板の厚み方向に沿って複数のフォトダイオードを積層し、

前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタを形成する

固体撮像素子の製造方法。

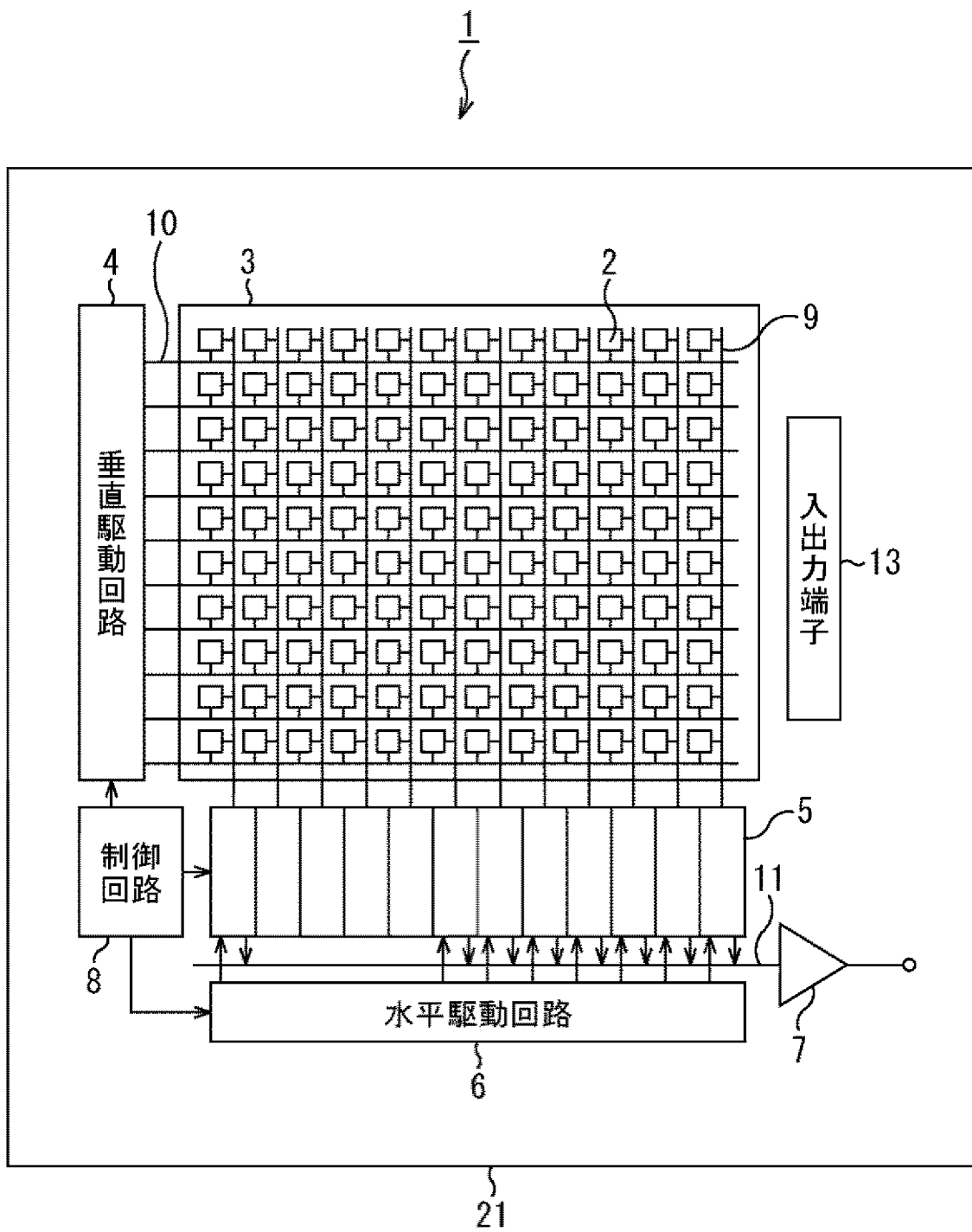
[請求項17] 半導体基板内に、前記半導体基板の厚み方向に沿って積層された複数のフォトダイオードと、

前記半導体基板に少なくとも一部が埋設されたゲート電極を有し、前記ゲート電極に印加された電圧に応じて、前記複数のフォトダイオードのそれぞれに蓄積された信号電荷を個別に読み出すトランジスタと

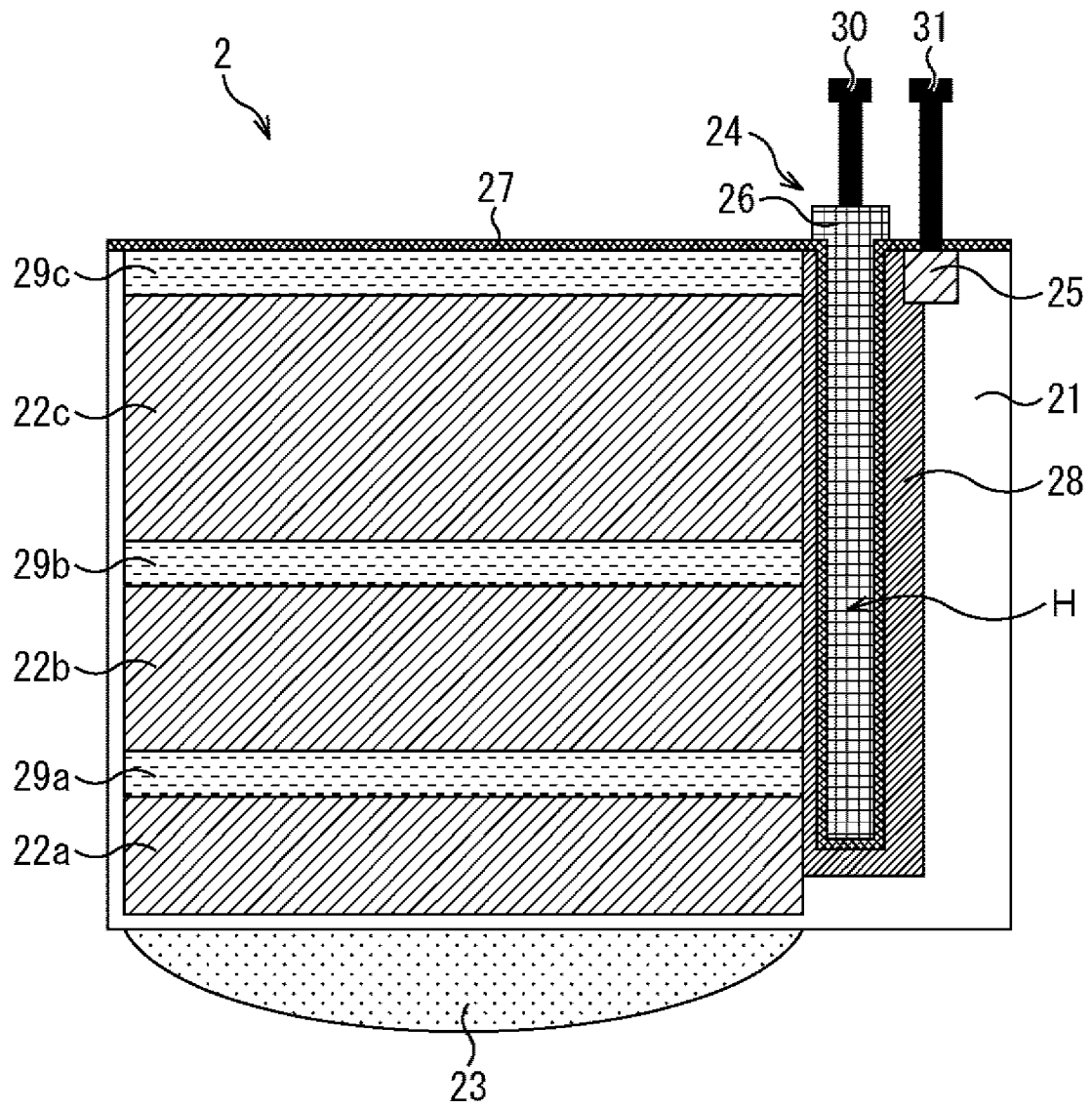
を備える固体撮像素子

を有する電子機器。

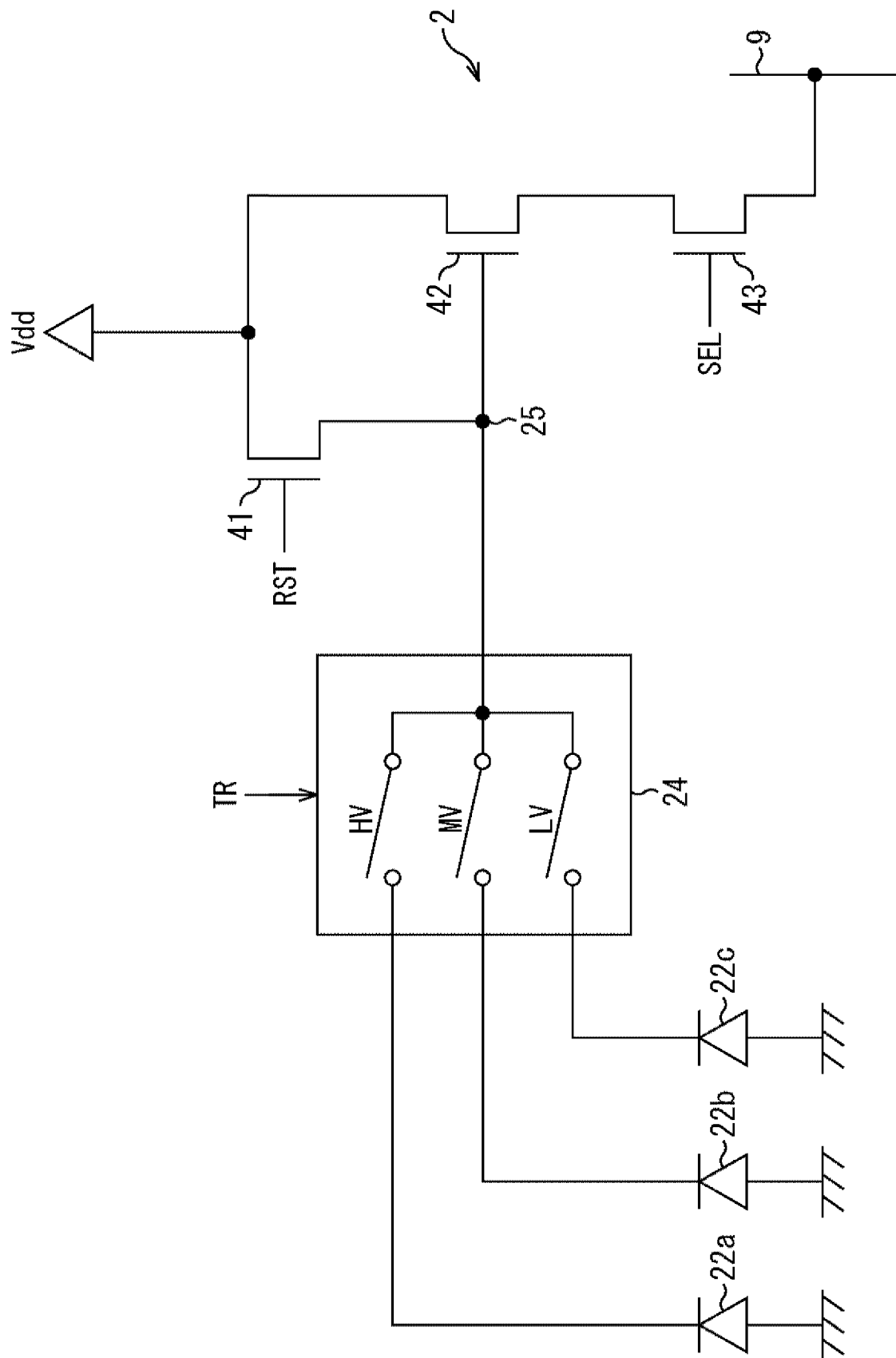
[図1]
FIG. 1



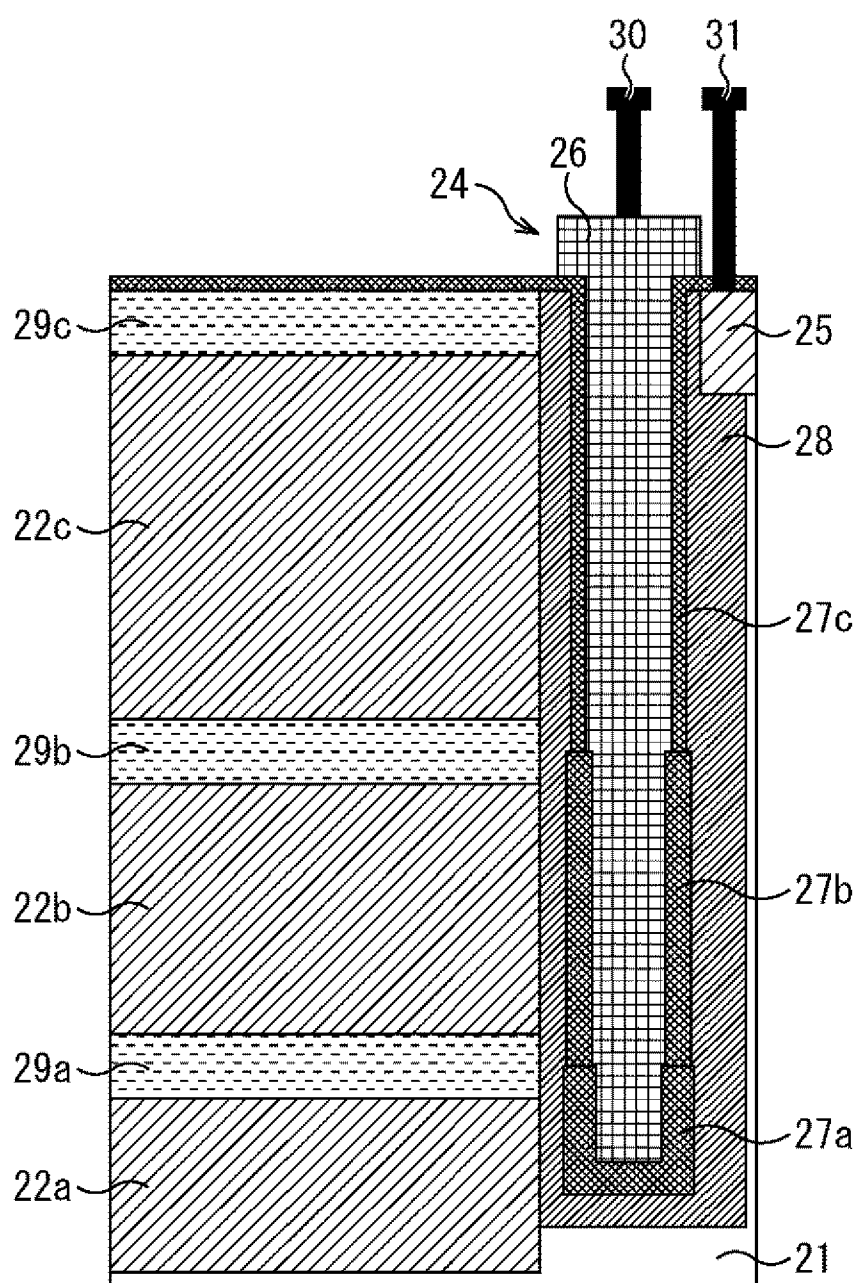
[図2]
FIG. 2



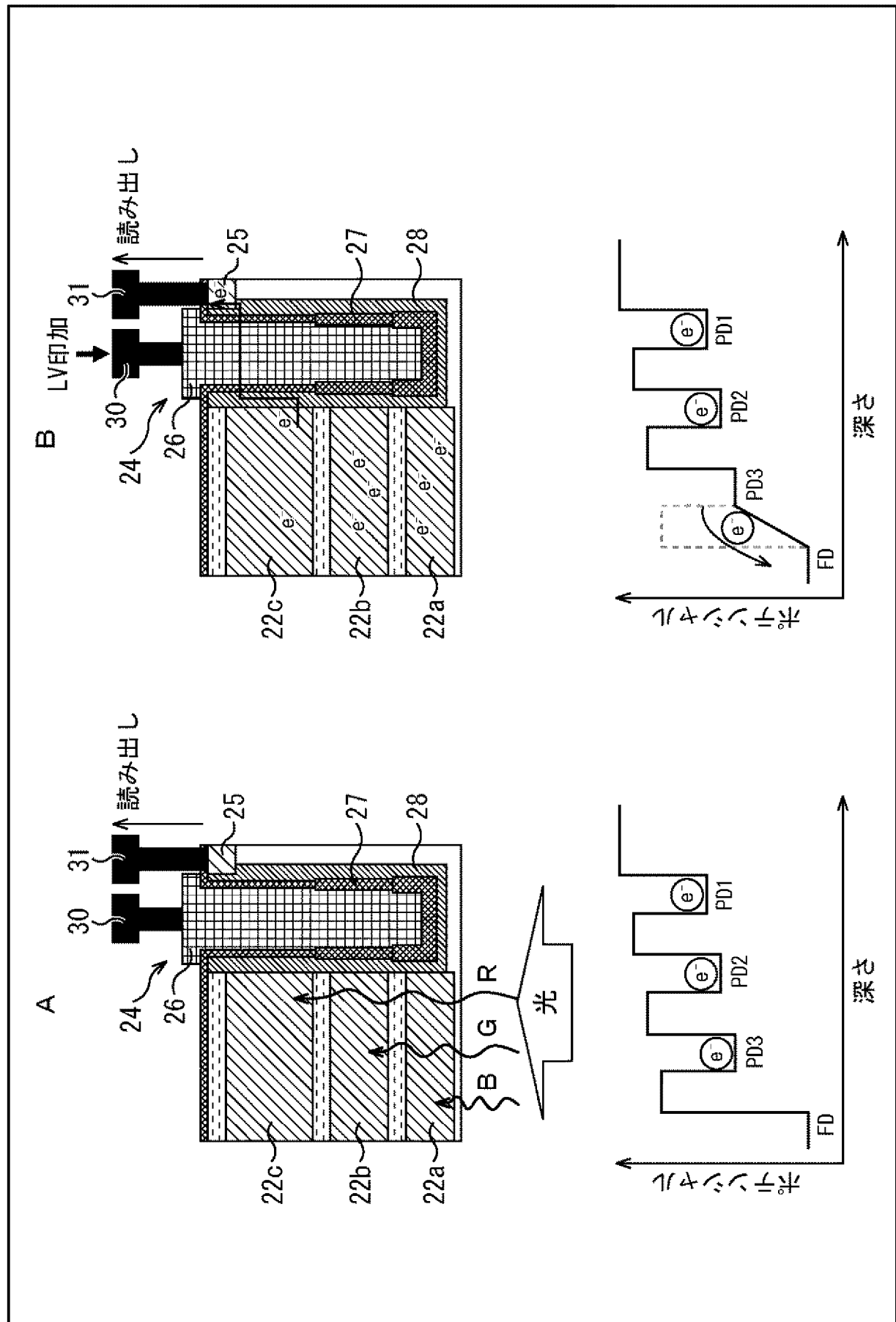
[図3]
FIG. 3

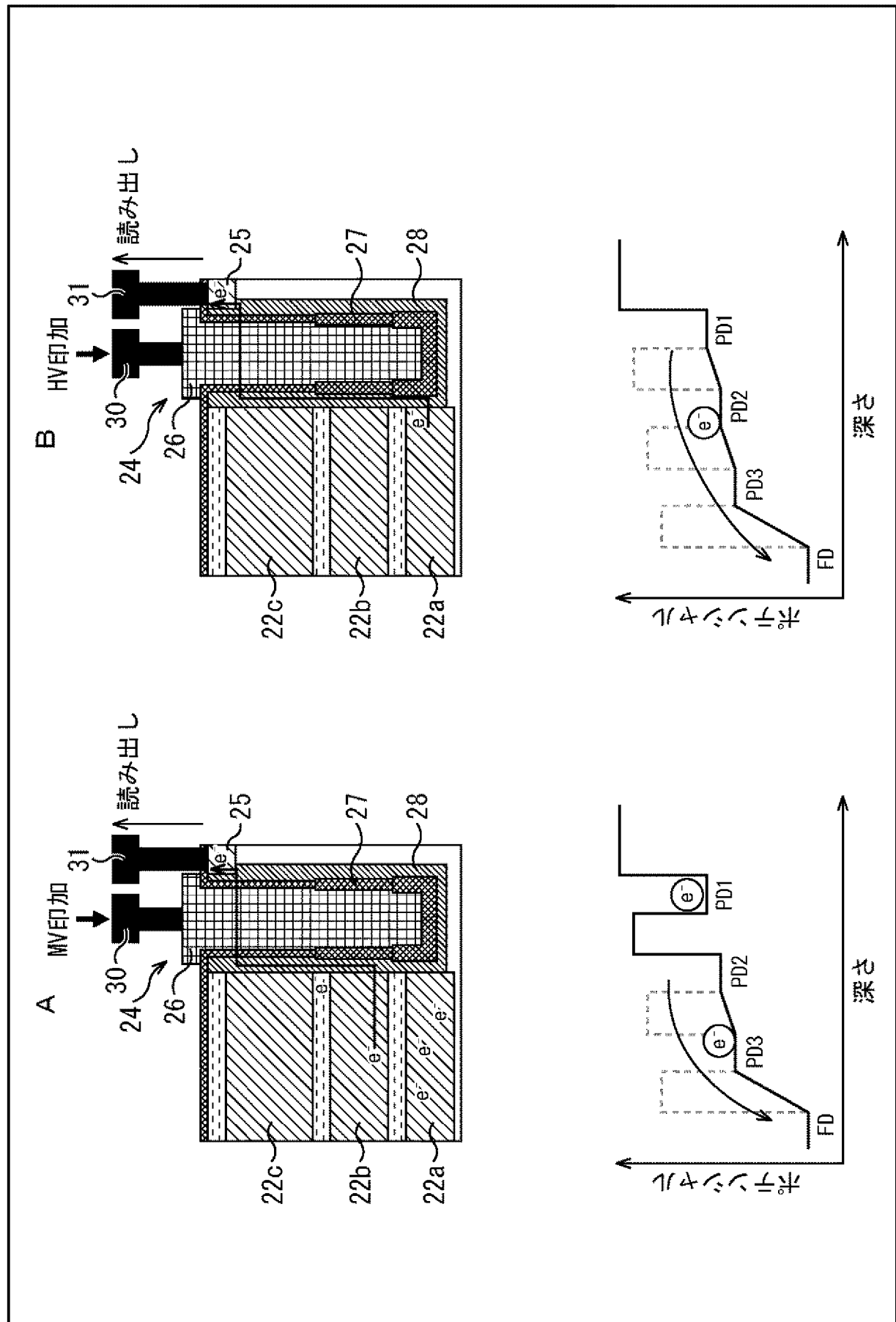


[図4]
FIG. 4



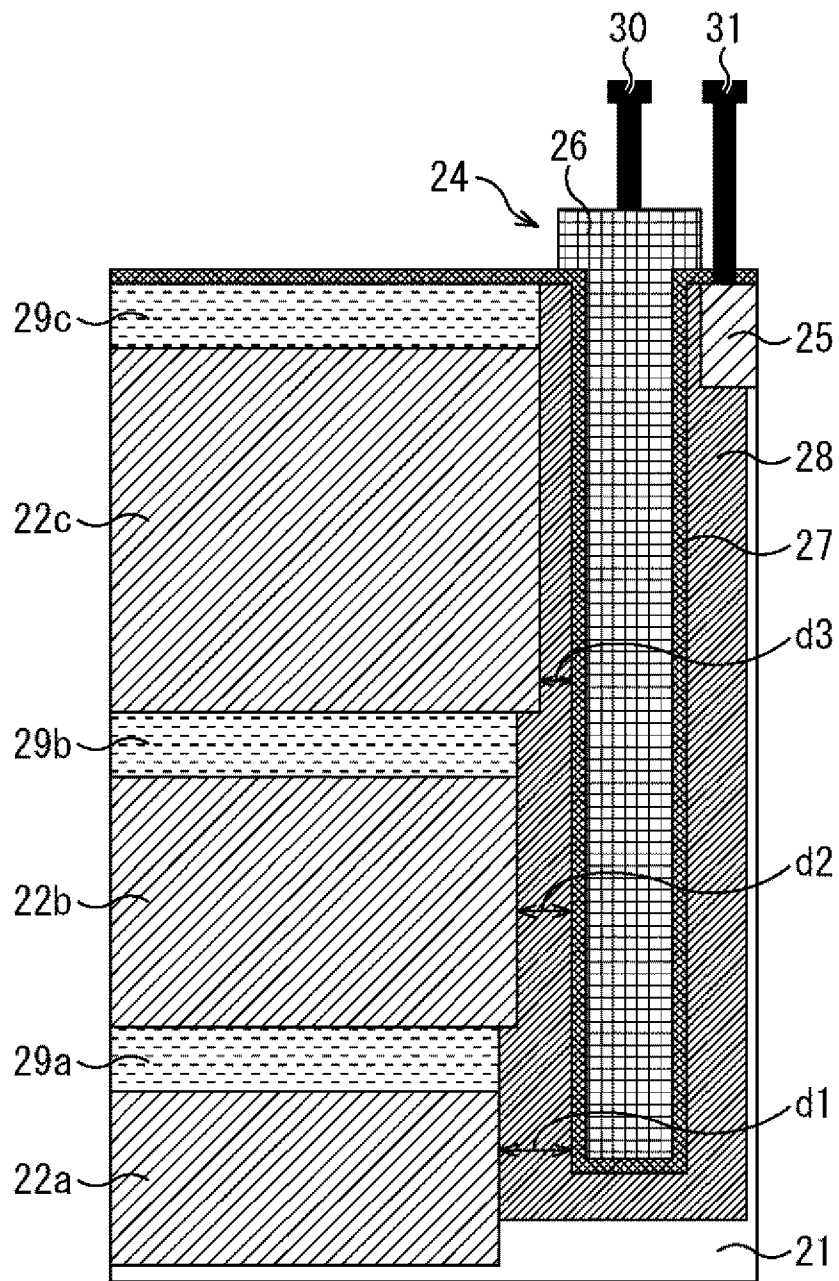
[図5]
FIG. 5



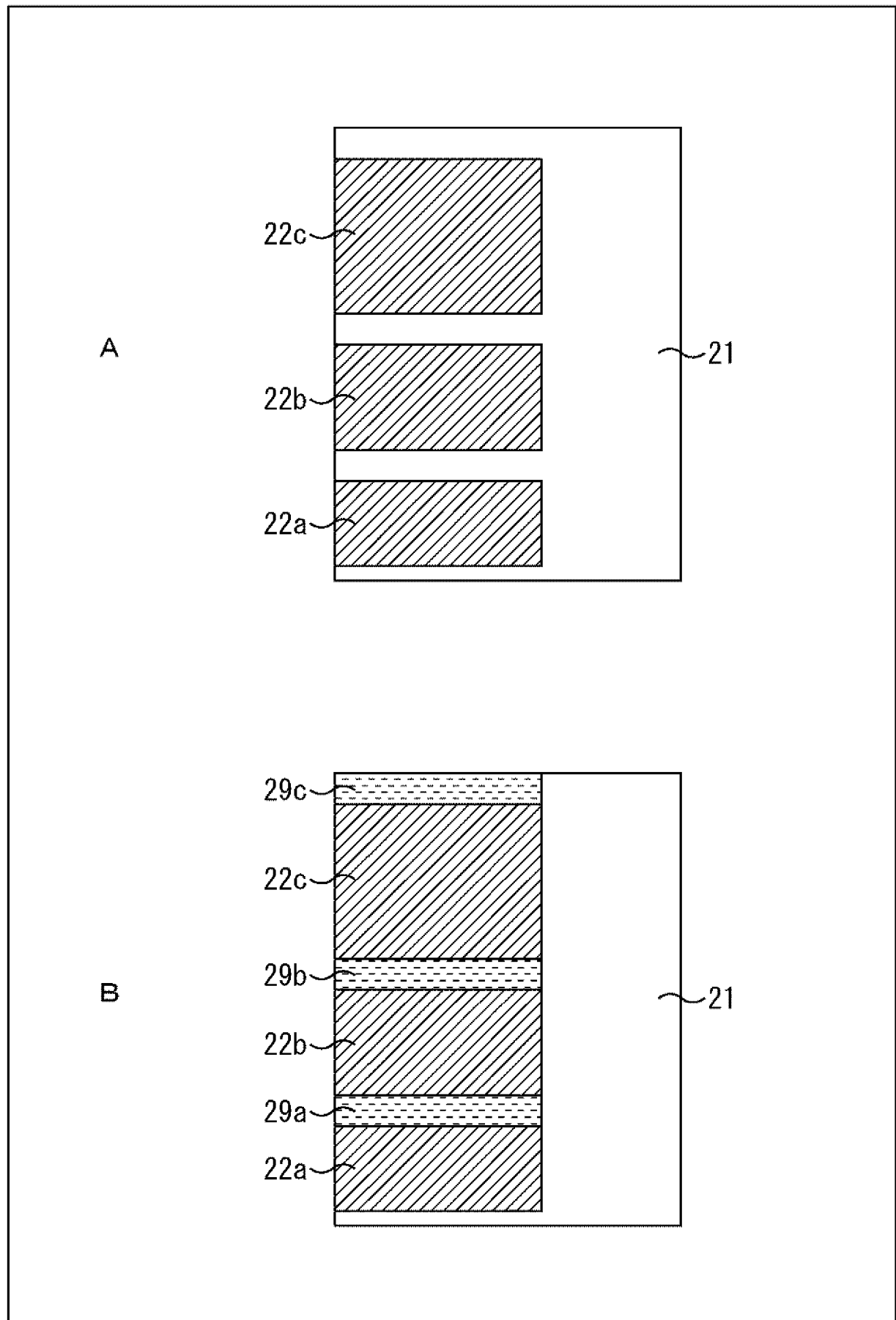
[図6]
FIG. 6

A cross-sectional view of a semiconductor device. The device consists of a substrate 21 with alternating layers 22a, 22b, 22c and 29a, 29b, 29c. A central region 24 contains a grid-like structure 26. Two vertical structures 30 and 31 are on the right, with 30 having a cross-hatched layer 25 and 31 having a cross-hatched layer 27. Other layers 28a, 28b, 28c are also indicated.

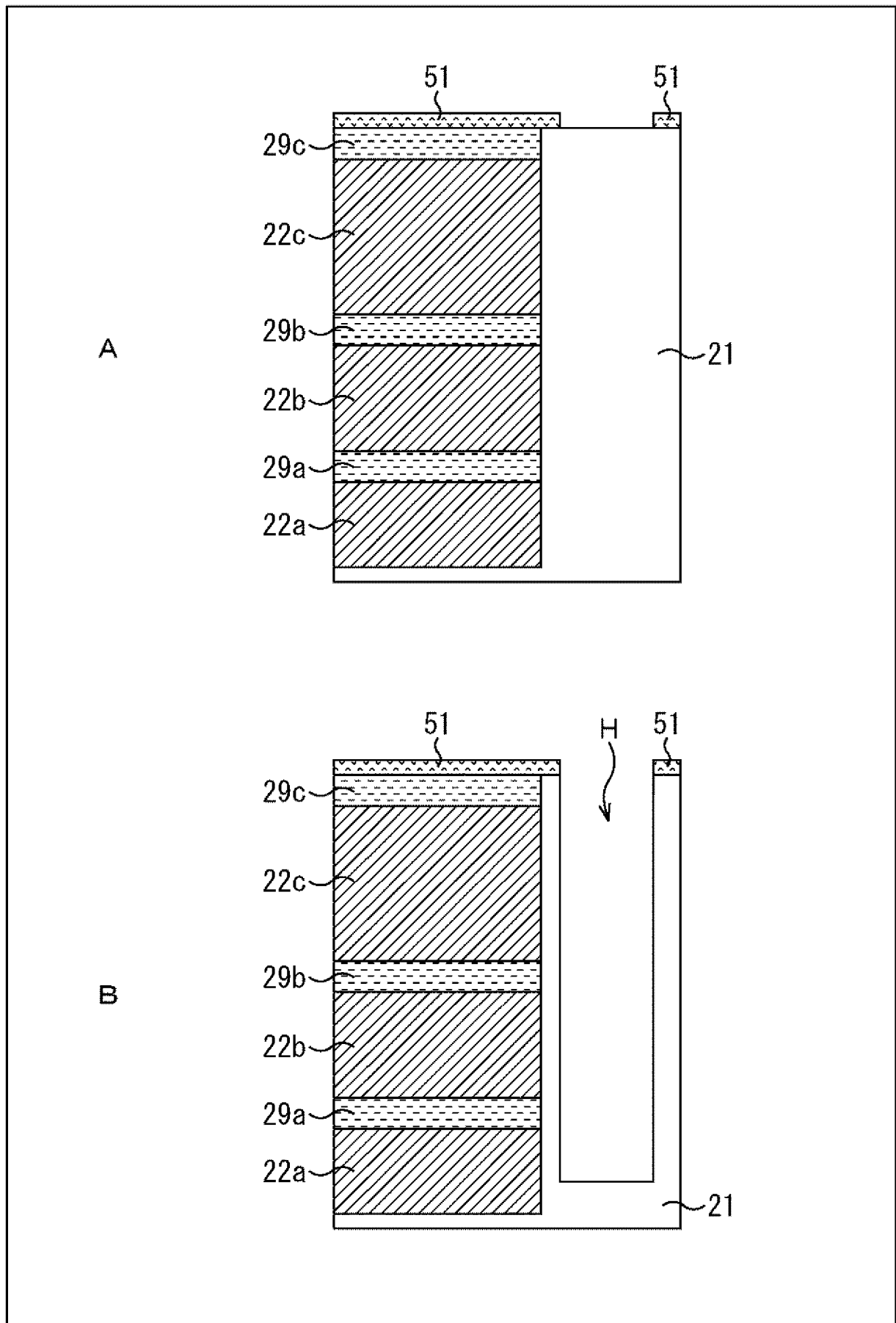
[図8]
FIG. 8



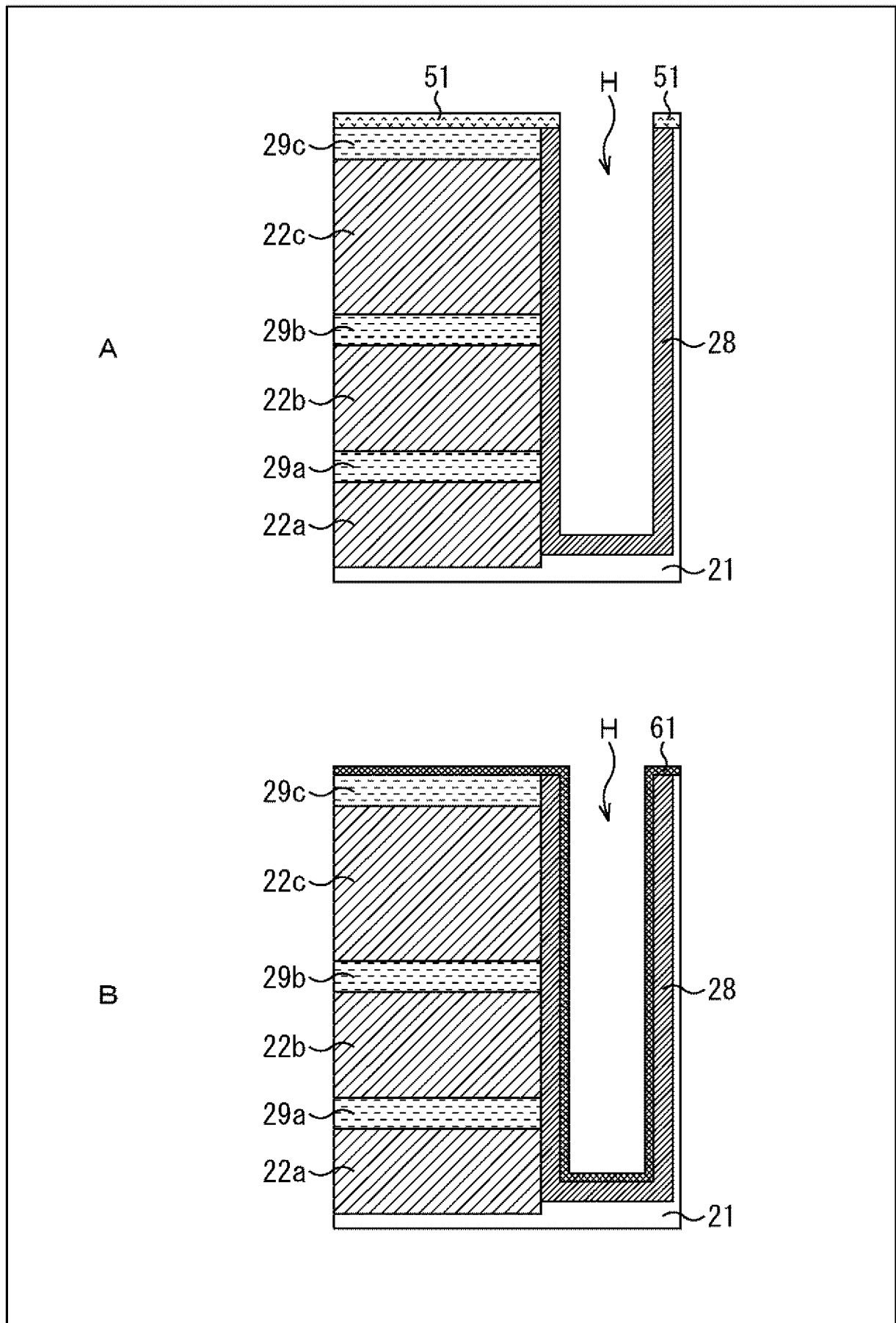
[図9]
FIG. 9



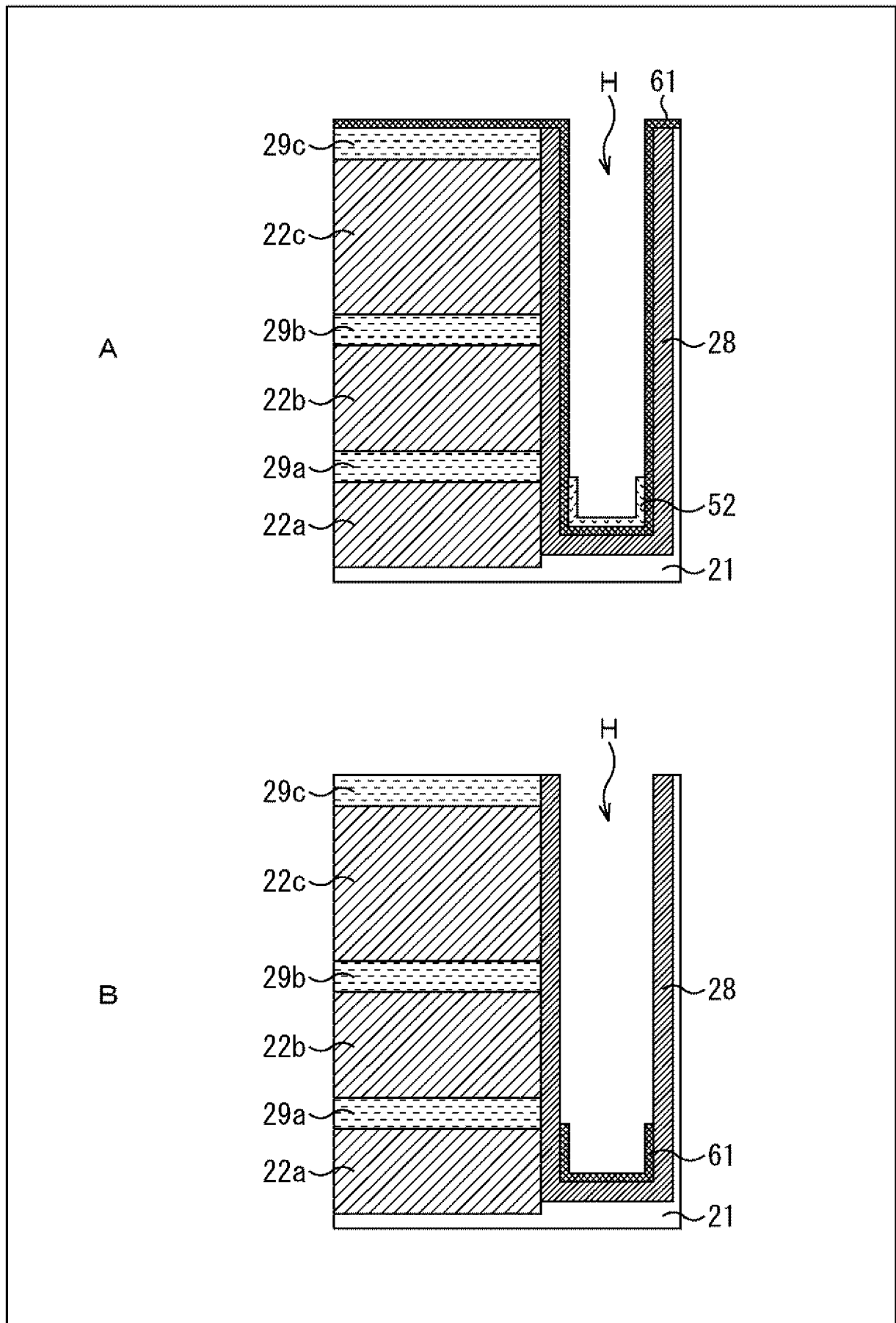
[図10]
FIG. 10



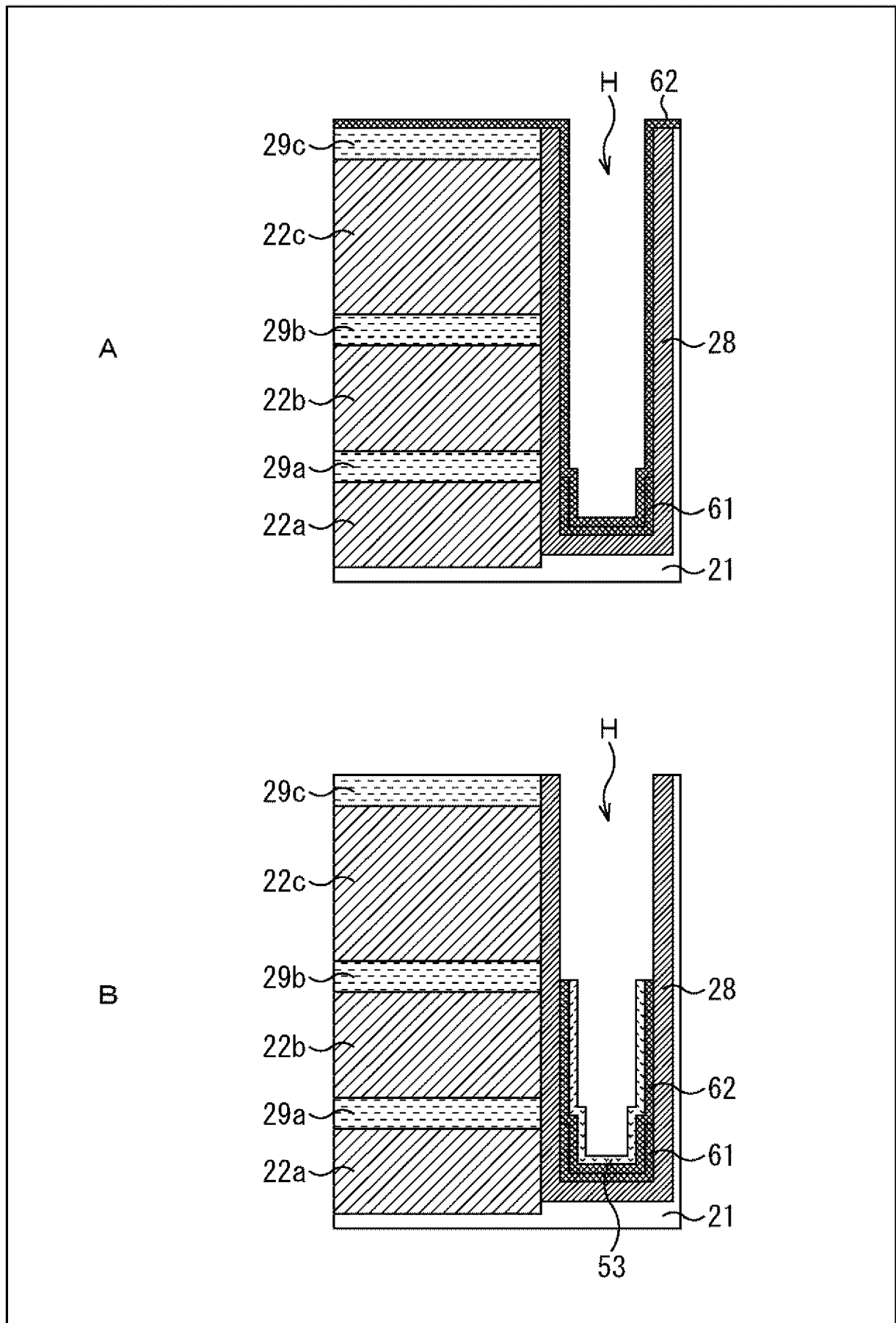
[図11]
FIG. 11



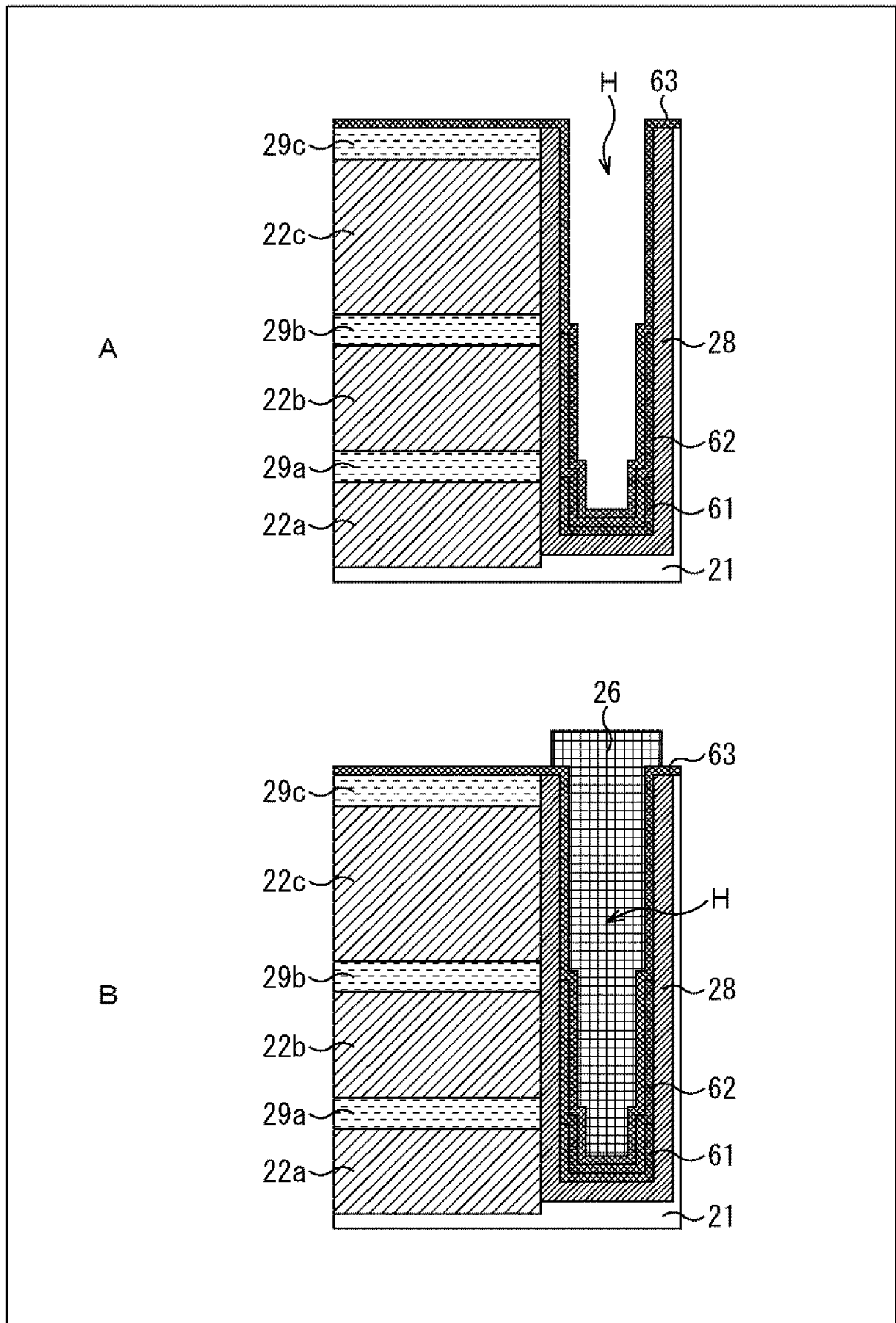
[図12]
FIG. 12



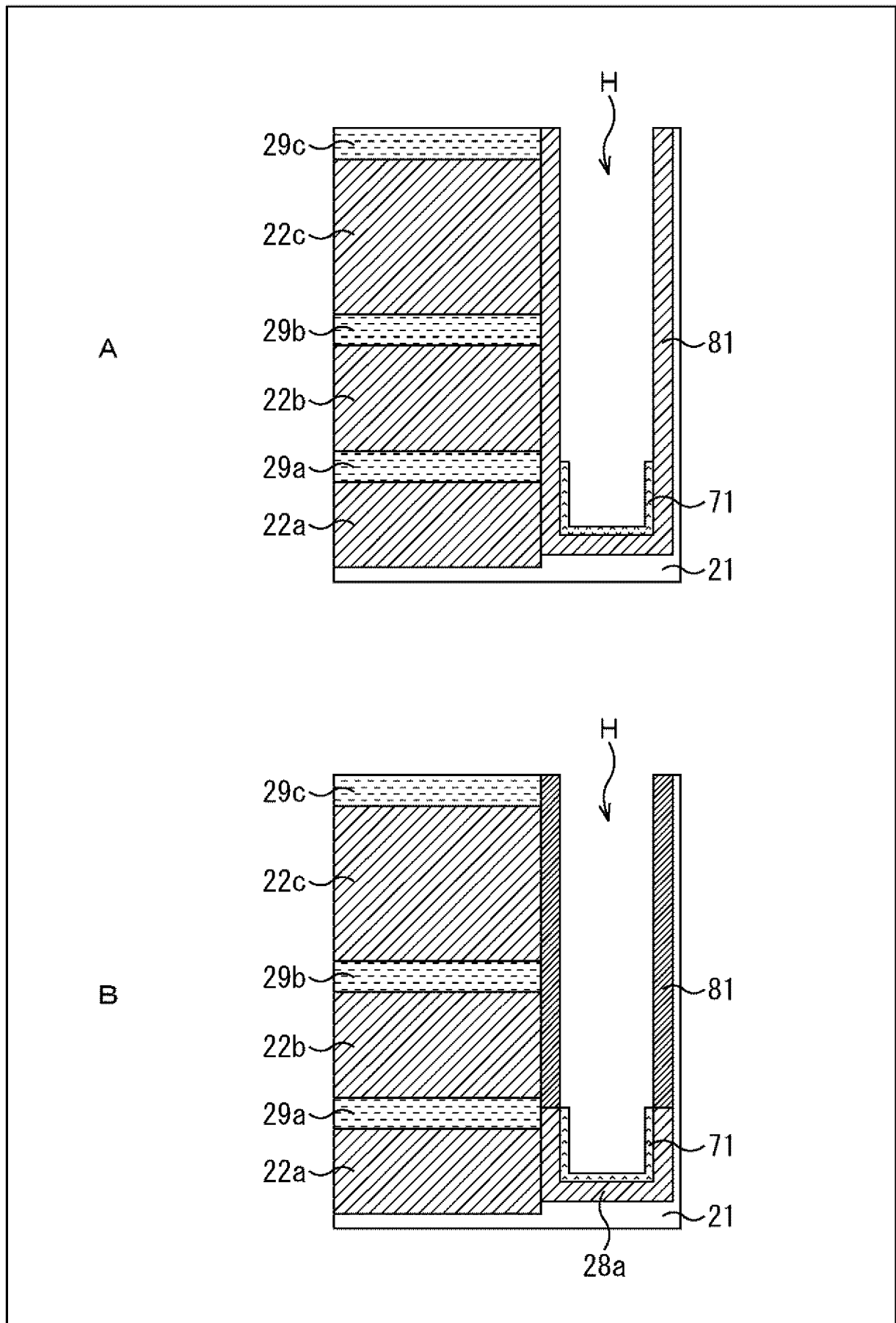
[図13]
FIG. 13



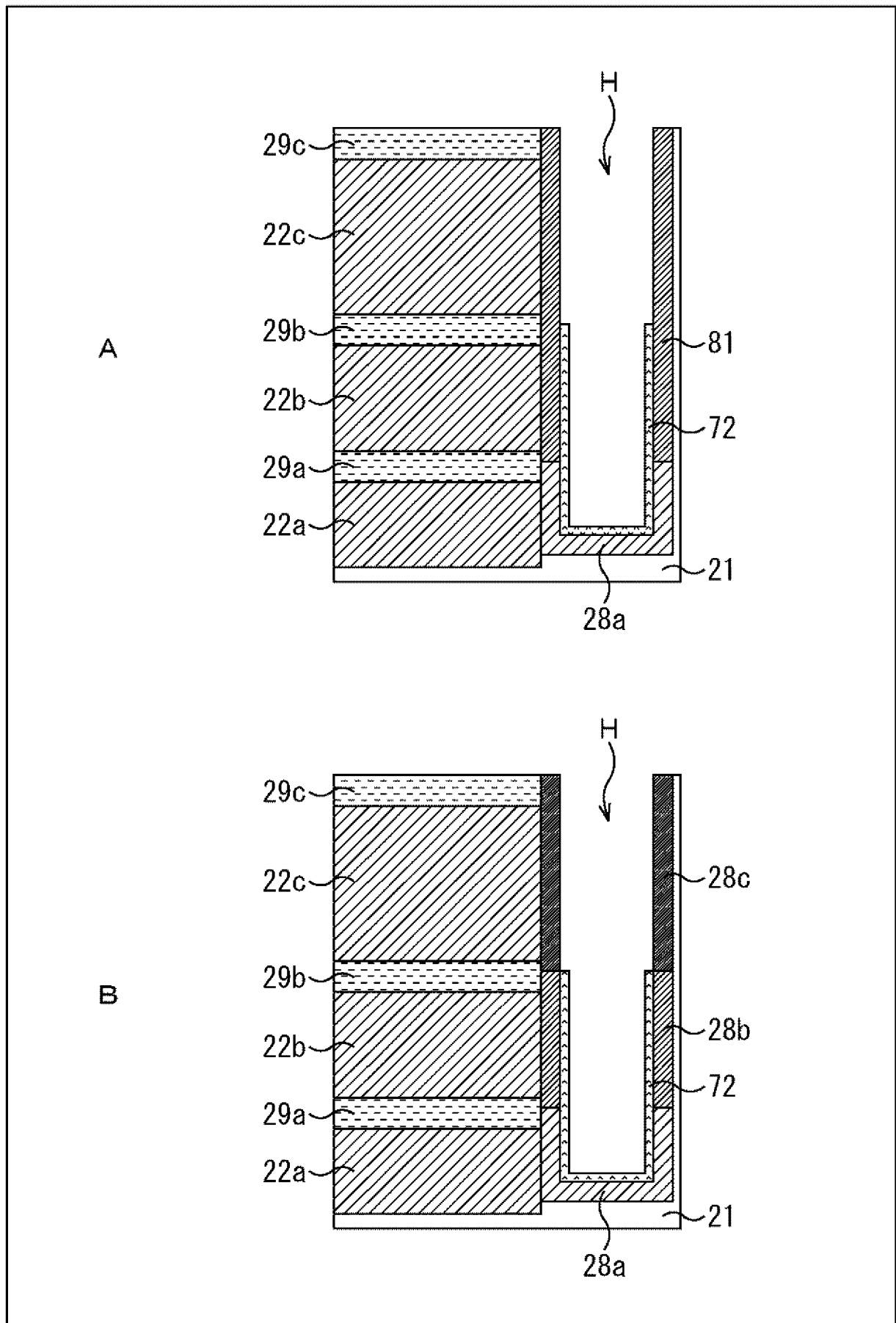
[図14]
FIG. 14



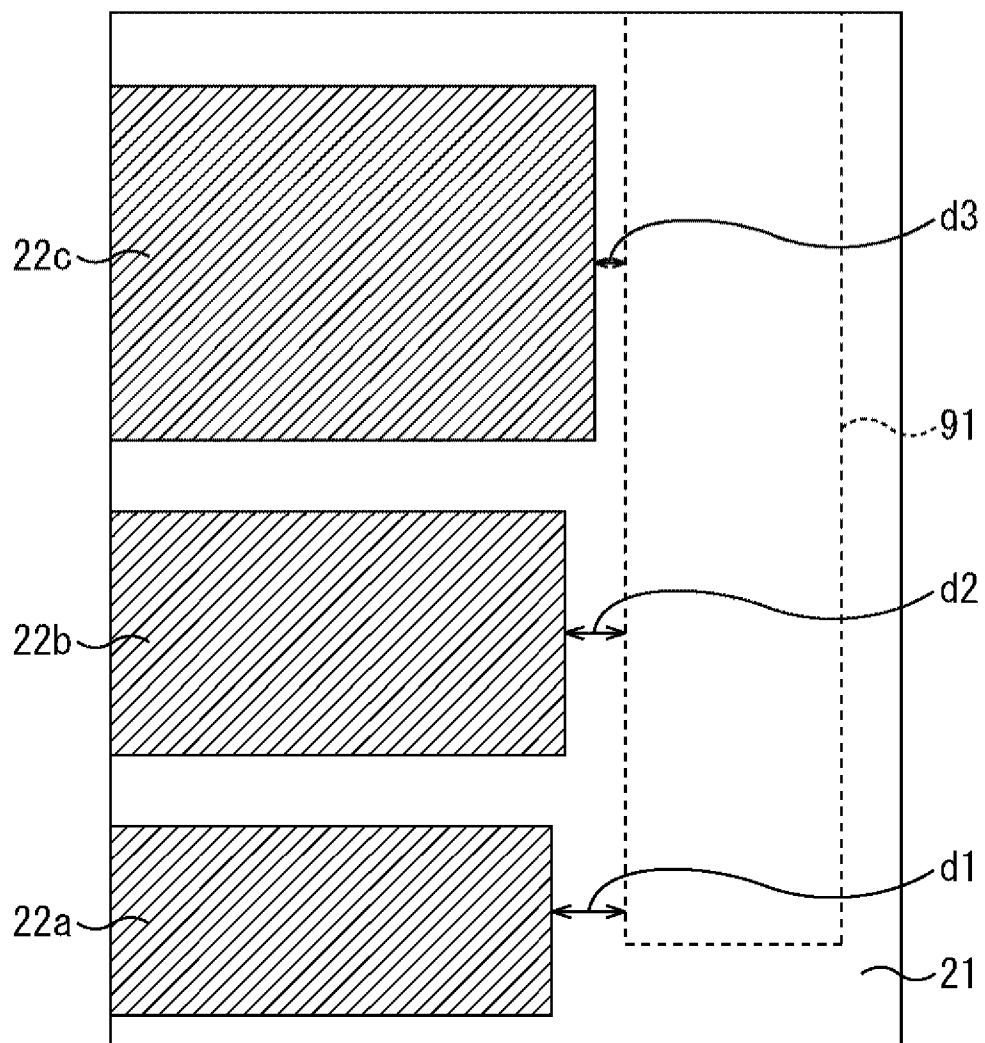
[図15]
FIG. 15



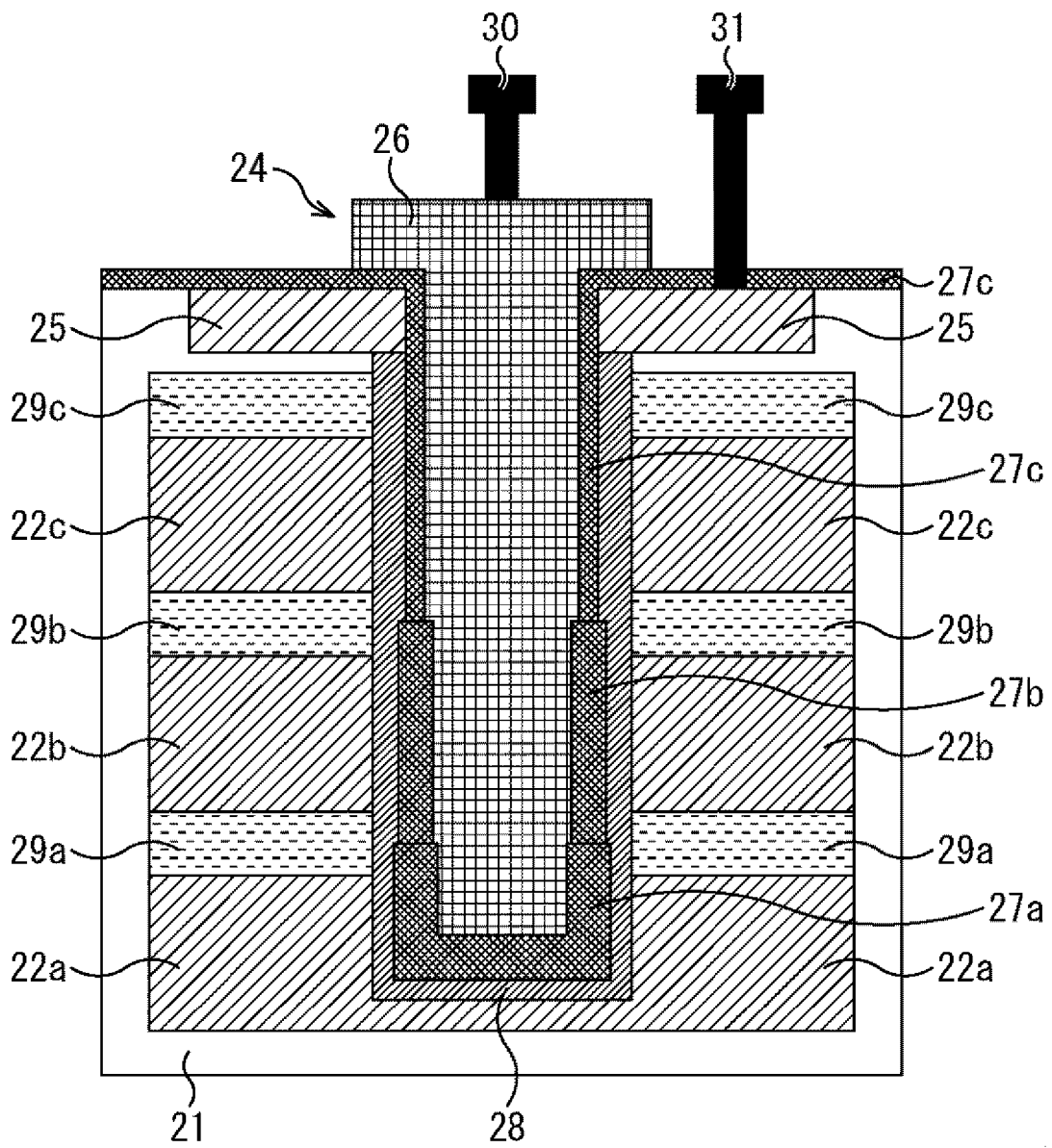
[図16]
FIG. 16



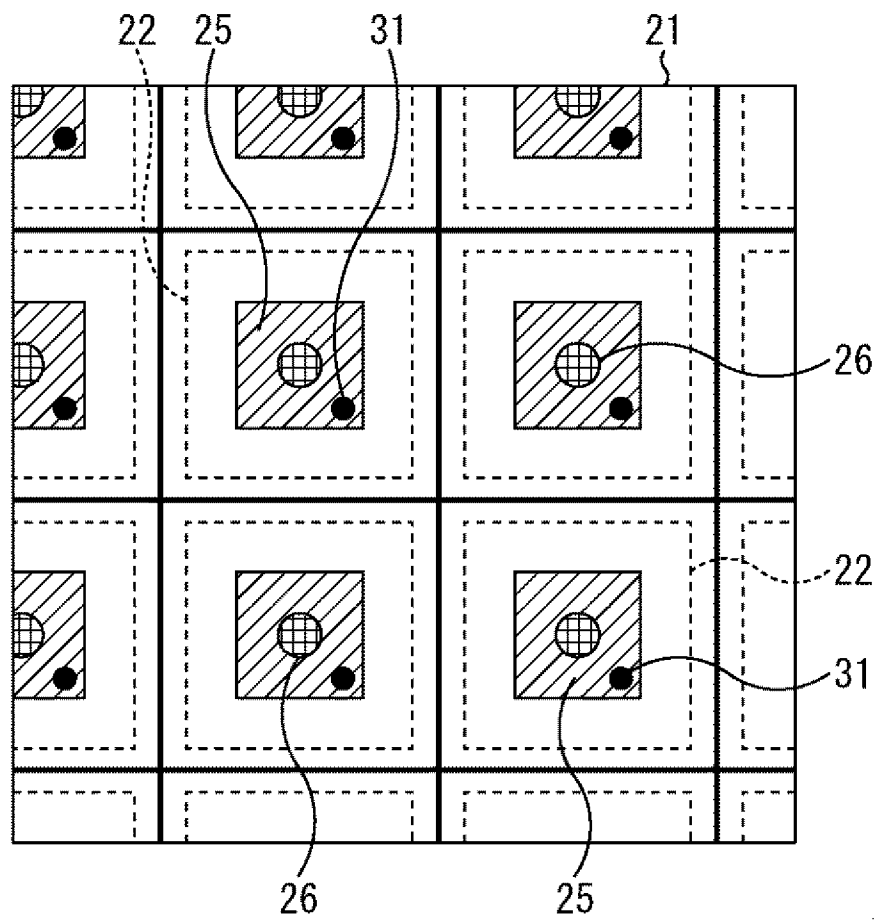
[図17]
FIG. 17



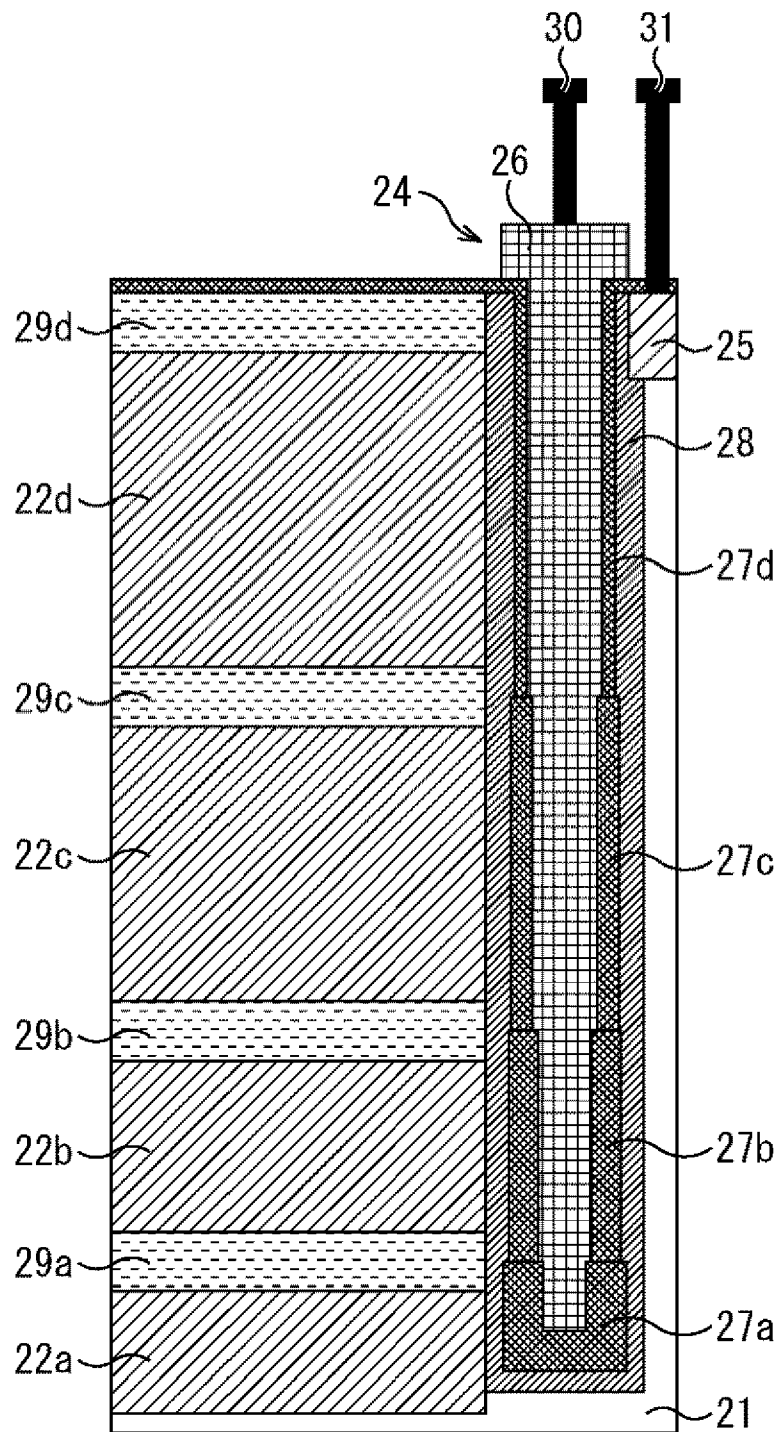
[図18]
FIG. 18



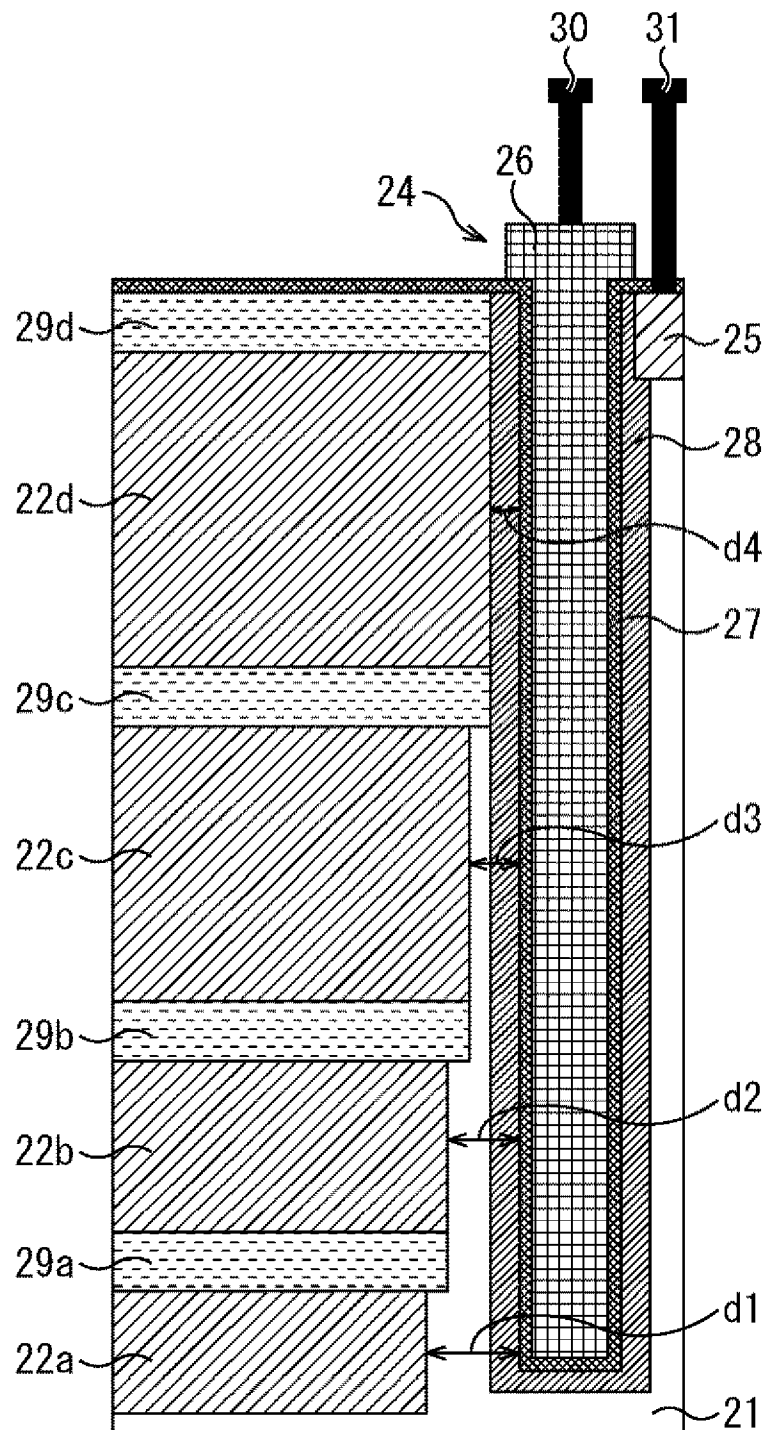
[図19]
FIG. 19



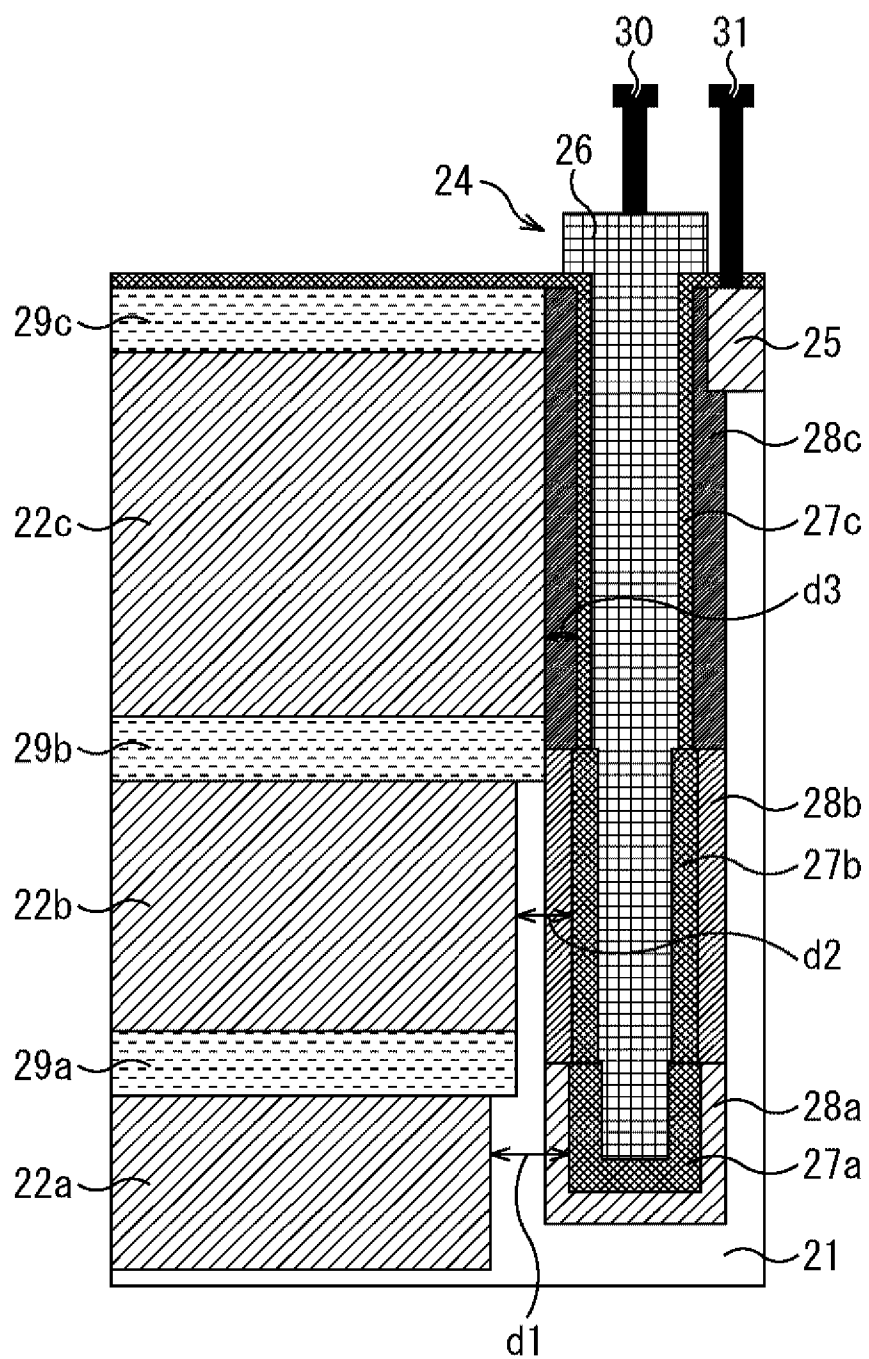
[図20]
FIG. 20



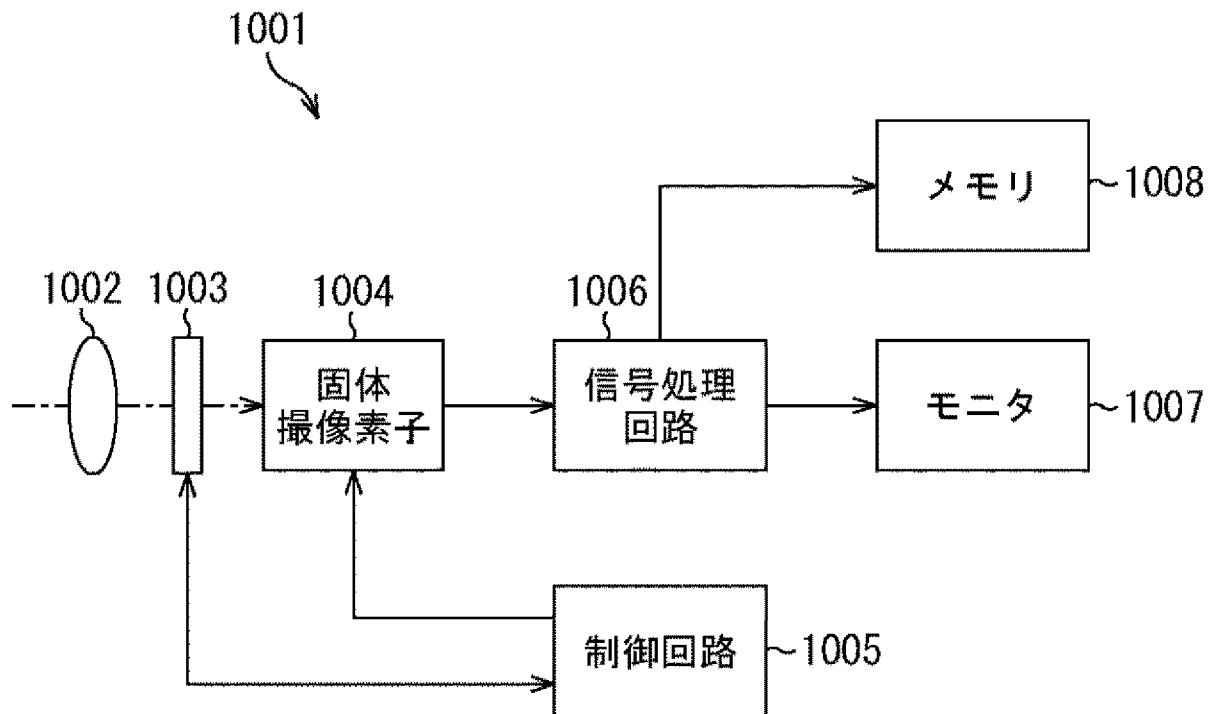
[図22]
FIG. 22



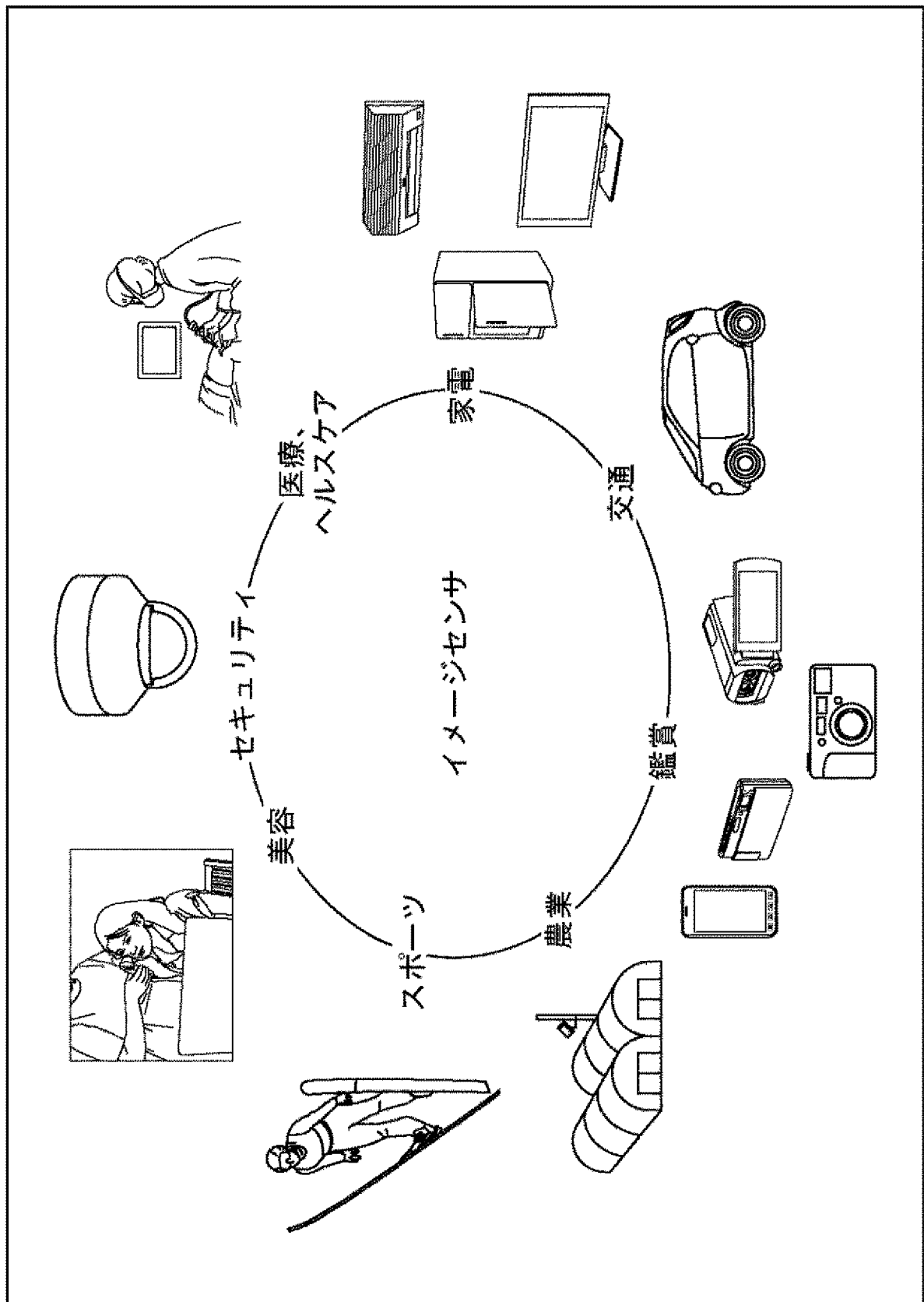
[図23]
FIG. 23



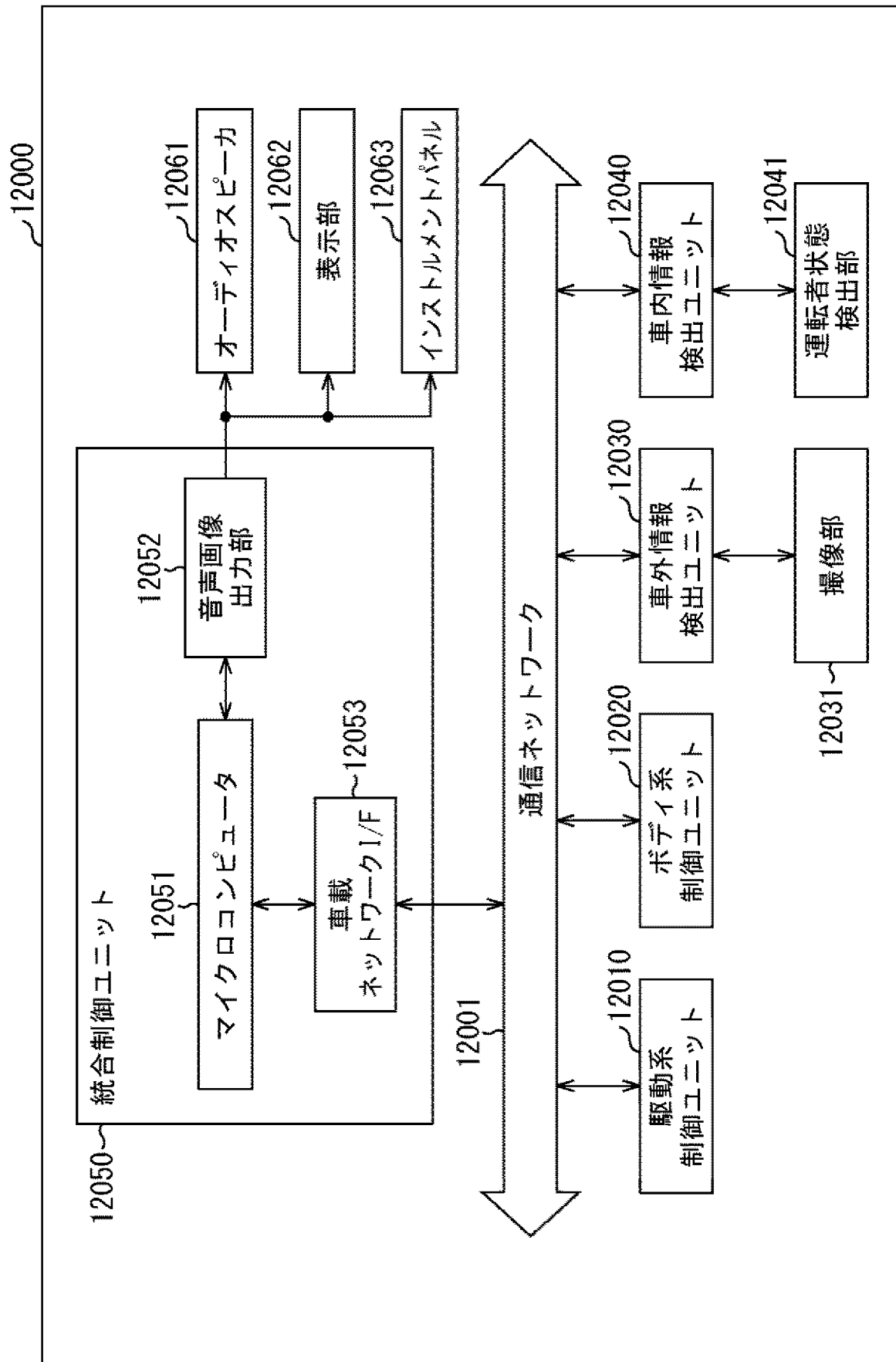
[図24]



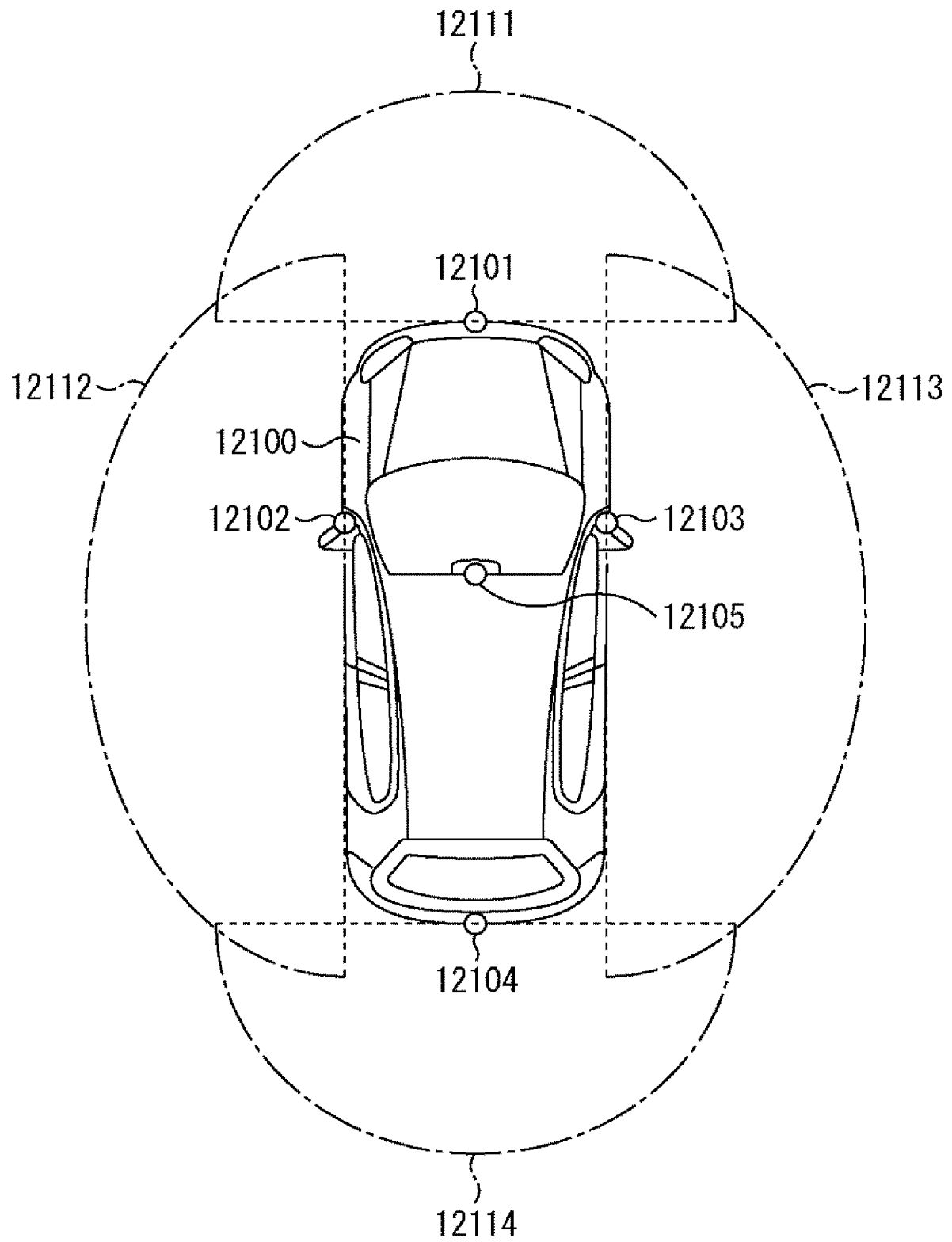
[図25]



[図26]



[図27]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/045489

A. CLASSIFICATION OF SUBJECT MATTER**H01L 27/146**(2006.01)i; **H04N 5/369**(2011.01)i

FI: H01L27/146 A; H04N5/369

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146; H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2014-225560 A (SONY CORP) 04 December 2014 (2014-12-04) paragraphs [0033]-[0035], fig. 1, 6	1, 14-17
Y	paragraphs [0033]-[0035], fig. 1, 6	8-13
A	paragraphs [0033]-[0035], fig. 1, 6	2-7
Y	WO 2020/017330 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 23 January 2020 (2020-01-23) paragraph [0071]	8-10
Y	JP 2018-142839 A (JAPAN BROADCASTING CORP) 13 September 2018 (2018-09-13) fig. 2	11-13

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

01 March 2022

Date of mailing of the international search report

15 March 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/045489

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2014-225560	A	04 December 2014	US 2016/0093659 A1	
				paragraphs [0073]-[0075], fig.	
				1, 6	
				US 2016/0247848 A1	
				US 2017/0243906 A1	
				US 2020/0219918 A1	
				WO 2014/185039 A1	
				TW 201507122 A	
				CN 105009292 A	
				KR 10-2016-0009524 A	
				CN 106847850 A	
WO	2020/017330	A1	23 January 2020	DE 112019003606 T	
				CN 112385044 A	
				KR 10-2021-0031677 A	
				TW 202006960 A	
JP	2018-142839	A	13 September 2018	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i; H04N 5/369(2011.01)i FI: H01L27/146 A; H04N5/369		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L27/146; H04N5/369 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2014-225560 A（ソニー株式会社）04.12.2014（2014-12-04） 段落0033-0035, 図1, 図6	1, 14-17
Y	段落0033-0035, 図1, 図6	8-13
A	段落0033-0035, 図1, 図6	2-7
Y	WO 2020/017330 A1（ソニーセミコンダクタソリューションズ株式会社）23.01.2020 （2020-01-23） 段落0071	8-10
Y	JP 2018-142839 A（日本放送協会）13.09.2018（2018-09-13） 図2	11-13
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 01.03.2022		国際調査報告の発送日 15.03.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 西出 隆二 5F 3356 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/045489

引用文献			公表日	パテントファミリー文献	公表日
JP	2014-225560	A	04.12.2014	US 2016/0093659 A1	
				段落0073-0075, 図1, 図6	
				US 2016/0247848 A1	
				US 2017/0243906 A1	
				US 2020/0219918 A1	
				WO 2014/185039 A1	
				TW 201507122 A	
				CN 105009292 A	
				KR 10-2016-0009524 A	
WO	2020/017330	A1	23.01.2020	CN 106847850 A	
				DE 112019003606 T	
				CN 112385044 A	
				KR 10-2021-0031677 A	
JP	2018-142839	A	13.09.2018	TW 202006960 A	
				(ファミリーなし)	