【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成24年8月30日(2012.8.30)

【公表番号】特表2011-529225(P2011-529225A)
【公表日】平成23年12月1日(2011.12.1)
【年通号数】公開・登録公報2011-048
【出願番号】特願2011-520178(P2011-520178)
【国際特許分類】
Ｇ０６Ｆ　12/02　　(2006.01)
Ｇ０６Ｆ　12/00　　(2006.01)
Ｇ０６Ｆ　12/06　　(2006.01)
【ＦＩ】
Ｇ０６Ｆ　12/02　　５２０Ｂ
Ｇ０６Ｆ　12/00　　５９７Ｕ
Ｇ０６Ｆ　12/06　　５２０Ｆ

【手続補正書】
【提出日】平成24年7月12日(2012.7.12)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
ＮＡＮＤフラッシュメモリおよびメモリコントローラを組み込んだメモリシステムにおける方法であって、
前記メモリコントローラにより実行されるべきファームウェアを前記ＮＡＮＤフラッシュメモリに格納するステップと、
前記ファームウェアを、ファームウェアの実行に専用されるオーバーレイＲＡＭメモリの最大量より小さい様々なサイズのオーバーレイに論理的に順序付けるステップと、
選択されたオーバーレイに格納されている関数を呼び出すステップと、
前記オーバーレイＲＡＭメモリに前記選択されたオーバーレイを初めにロードするステップと、
前記選択されたオーバーレイがデータのために前記オーバーレイＲＡＭメモリ内のスペースの割当てを必要とするというインジケーションを保存するステップと、
前記選択されたオーバーレイのためのデータ割当て領域の外側の前記オーバーレイＲＡＭメモリの位置に前記選択されたオーバーレイをロードすることにより、前記オーバーレイＲＡＭメモリからの前記選択されたオーバーレイの自己エビクションを回避するために前記インジケーションを継続して利用するステップと、
を含む方法。
【請求項２】
請求項１記載の方法において、
前記インジケーションは、実行時に保存される方法。
【請求項３】
請求項１～２のいずれか記載の方法において、
前記インジケーションは、オーバーレイオフセットテーブルに保存される方法。
【請求項４】
請求項１～３のいずれか記載の方法において、

前記インジケーションは、前記ＮＡＮＤフラッシュメモリに保存される方法。
【請求項５】
請求項１～４のいずれか記載の方法において、
前記インジケーションを継続して利用するステップは、前記選択されたオーバーレイが前記選択されたオーバーレイを初めにロードするステップの後に呼び出される各々の場合に、保存されたデータ割当ての必要性のインジケーションを参照することを含む方法。
【請求項６】
請求項１～５のいずれか記載の方法において、
前記オーバーレイＲＡＭメモリ内で必要とされるスペースの割当てのサイズのインジケーションを保存するステップをさらに含む方法。
【請求項７】
請求項１～６のいずれか記載の方法において、
前記インジケーションを継続して利用するステップは、前記選択されたオーバーレイが前記選択されたオーバーレイを初めにロードするステップの後に呼び出される各々の場合に、保存されたデータ割当ての必要性のインジケーションと、必要とされるスペースの割当てのサイズのインジケーションとを参照することを含む方法。
【請求項８】
請求項１～７のいずれか記載の方法において、
前記インジケーションを継続して利用するステップは、前記オーバーレイＲＡＭメモリのデータ割当て領域を確保することと、前記選択されたオーバーレイを前記データ割当て領域より下にロードすることをさらに含む方法。
【請求項９】
請求項１～８のいずれか記載の方法において、
前記データ割当て領域は、前記オーバーレイＲＡＭメモリの上側境界にある方法。
【請求項１０】
請求項１～９のいずれか記載の方法において、
前記データ割当て領域は、前記ファームウェアの任意の関数のための最大必要データ割当てと等しいかまたはそれより大きい方法。
【請求項１１】
請求項１～１０のいずれか記載の方法において、
前記必要とされるスペースの割当てのサイズのインジケーションは、オーバーレイオフセットテーブルに保存される方法。
【請求項１２】
請求項１～１１のいずれか記載の方法において、
前記必要とされるスペースの割当てのサイズのインジケーションは、前記ＮＡＮＤフラッシュメモリに保存される方法。
【請求項１３】
請求項１記載の方法において、
前記選択されたオーバーレイを１回目に前記オーバーレイＲＡＭメモリにロードし、前記選択されたオーバーレイがその１回目にロードされるときには前記オーバーレイＲＡＭメモリの上側境界にロードされ、
前記方法は、前記オーバーレイＲＡＭメモリにおけるメモリ割当てを必要とする関数を前記選択されたオーバーレイが呼び出すか否かを判定するステップをさらに含み、
前記インジケーションを継続して利用するステップは、１回目の後の各回において前記オーバーレイＲＡＭメモリの上側境界以外の領域に前記選択されたオーバーレイをロードすることを含む方法。
【請求項１４】
請求項１３記載の方法において、
前記オーバーレイＲＡＭメモリにおけるメモリ割当てを必要とする関数を前記選択されたオーバーレイが呼び出すか否かを判定するステップは、書き込まれるべきデータのため

に割当てが必要とされるか否かを判定することを含む方法。
【請求項１５】
フラッシュメモリ記憶システムであって、
ＮＡＮＤフラッシュメモリと、
メモリコントローラと、
前記メモリコントローラにより実行されるべきファームウェアであって、前記ＮＡＮＤフラッシュメモリに格納され、様々なサイズのオーバーレイに分解されるファームウェアと、
前記ファームウェアを実行するための前記メモリコントローラ内のＲＡＭメモリと、を備え、
前記システムは、
選択されたオーバーレイに格納されている関数を呼び出し、
前記メモリコントローラ内のＲＡＭメモリに前記選択されたオーバーレイを初めにロードし、
前記選択されたオーバーレイがデータのために前記ＲＡＭメモリ内のスペースの割当てを必要とするというインジケーションを保存し、かつ
前記選択されたオーバーレイのためのデータ割当て領域の外側の前記ＲＡＭメモリの位置に前記選択されたオーバーレイをロードすることにより、前記選択されたオーバーレイの自己エビクションを回避するために前記インジケーションを継続して利用するように構成されるシステム。