

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2022-17346

(P2022-17346A)

(43)公開日 令和4年1月25日(2022.1.25)

| (51)国際特許分類 | F I | テーマコード(参考) |
|----------------------------------|---------------|-------------|
| H 0 5 B 33/22 (2006.01) | H 0 5 B 33/22 | Z 3 K 1 0 7 |
| H 0 1 L 51/50 (2006.01) | H 0 5 B 33/14 | A 5 C 0 9 4 |
| H 0 1 L 27/32 (2006.01) | H 0 1 L 27/32 | |
| H 0 5 B 33/12 (2006.01) | H 0 5 B 33/12 | B |
| H 0 5 B 33/26 (2006.01) | H 0 5 B 33/26 | Z |
| 審査請求 有 請求項の数 1 O L (全35頁) 最終頁に続く | | |

(21)出願番号 特願2021-170625(P2021-170625)
 (22)出願日 令和3年10月19日(2021.10.19)
 (62)分割の表示 特願2019-206688(P2019-206688)の分割
 原出願日 平成18年10月16日(2006.10.16)
 (31)優先権主張番号 特願2005-302315(P2005-302315)
 (32)優先日 平成17年10月17日(2005.10.17)
 (33)優先権主張国・地域又は機関 日本国(JP)

(71)出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72)発明者 桑原 秀明
 神奈川県厚木市長谷398番地 株式
 社半導体エネルギー研究所内
 (72)発明者 大沼 英人
 神奈川県厚木市長谷398番地 株式
 社半導体エネルギー研究所内
 Fターム(参考) 3K107 AA01 BB01 BB06 BB08
 CC33 CC35 CC42 CC45
 DD02 DD22 DD28 DD89
 DD90 EE03 FF15 GG12
 GG28 GG33
 5C094 AA05 AA43 BA03 BA27
 最終頁に続く

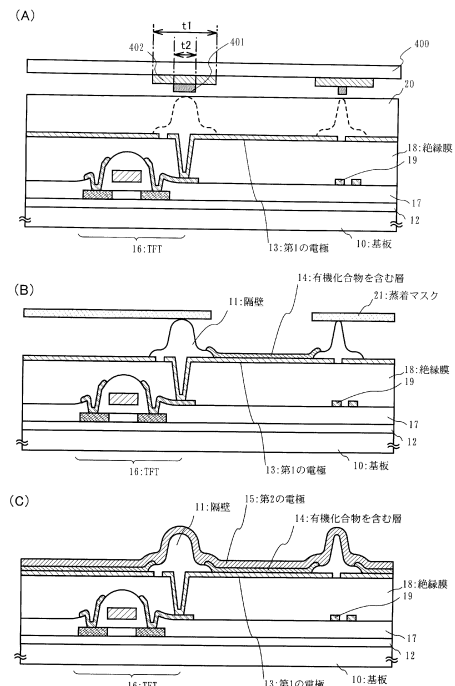
(54)【発明の名称】 表示装置

(57)【要約】

【課題】高繊細化に伴う画素領域の微細化、大面積化に伴う基板の大型化によって、蒸着時に用いるマスクの精度とたわみなどによる不良が問題となっている。

【解決手段】回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いることにより、工程を増やすことなく、表示領域における画素電極(第1の電極とも呼ぶ)上、及び画素電極層周辺に膜厚が異なる部分を有する隔壁を形成する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

基板上方のトランジスタと、
前記トランジスタ上方の絶縁膜と、
前記絶縁膜上方の第 1 の電極と、
前記第 1 の電極上方の隔壁と、
前記隔壁上方及び前記第 1 の電極上方の有機化合物を含む層と、
前記隔壁上方及び前記有機化合物を含む層上方の第 2 の電極と、を有し、
前記第 1 の電極は、前記トランジスタと電氣的に接続され、
前記隔壁は、第 1 の部分と、前記第 1 の部分よりも膜厚が厚い第 2 の部分と、を有し、
前記有機化合物を含む層は、前記第 1 の電極と前記第 2 の電極との間の領域を有し、
前記有機化合物を含む層は、前記隔壁の前記第 1 の部分と重なる領域を有し、
前記有機化合物を含む層は、前記隔壁の前記第 2 の部分の側面と重なる領域を有する、表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一对の電極間に有機化合物を含む膜（以下、「有機化合物層」と記す）を設けた素子に電界を加えることで、蛍光又は燐光が得られる発光素子を用いた発光装置及びその作製方法に関する。なお、発光装置とは、画像表示デバイス、発光デバイス、もしくは光源（照明装置含む）を指す。

【背景技術】

【0002】

薄型軽量、高速応答性、直流低電圧駆動などの特徴を有する有機化合物を発光体として用いた発光素子は、次世代のフラットパネルディスプレイへの応用が期待されている。特に、発光素子をマトリクス状に配置した表示装置は、従来の液晶表示装置と比較して、視野角が広く視認性が優れる点に優位性があると考えられている。

【0003】

発光素子の発光機構は、一对の電極間に有機化合物層を挟んで電圧を印加することにより、陰極から注入された電子および陽極から注入された正孔が有機化合物層中の発光中心で再結合して分子励起子を形成し、その分子励起子が基底状態に戻る際にエネルギーを放出して発光するといわれている。励起状態には一重項励起と三重項励起が知られ、発光はどちらの励起状態を経ても可能であると考えられている。

【0004】

このような発光素子をマトリクス状に配置して形成された発光装置には、パッシブマトリクス駆動（単純マトリクス型）とアクティブマトリクス駆動（アクティブマトリクス型）といった駆動方法を用いることが可能である。しかし、画素密度が増えた場合には、画素（又は 1 ドット）毎にスイッチが設けられているアクティブマトリクス型の方が低電圧駆動できるので有利であると考えられている。

【0005】

アクティブマトリクス型の発光装置を作製する場合、絶縁表面を有する基板上にスイッチング素子として TFT を形成し、該 TFT と電氣的に接続する画素電極を陽極または陰極とした EL 素子をマトリクス状に配置する。

【0006】

また、アクティブマトリクス型の発光装置やパッシブマトリクス型の発光装置を作製する場合、隣合う画素同士を絶縁するための隔壁を画素電極の端部に設ける。

【0007】

本出願人は、特許文献 1 や特許文献 2 に記載した隔壁を提案している。

【先行技術文献】

【特許文献】

10

20

30

40

50

【 0 0 0 8 】

【 特許文献 1 】 特開 2 0 0 2 - 1 6 4 1 8 1

【 特許文献 2 】 特開 2 0 0 4 - 1 2 7 9 3 3

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 9 】

エレクトロルミネセンス（以下、ELとも記す）素子を備える表示装置において、フルカラー表示を行うため、カラー発光するカラー発光素子を用いる。カラー発光素子を形成するには、各色の発光材料を微細なパターンに電極上に形成することが重要な要素の一つとなる。

10

【 0 0 1 0 】

上記目的のため、蒸着法などを用いて材料を形成する際、マスクを用いて微細パターンに形成する方法が一般的に用いられている。

【 0 0 1 1 】

しかし、高繊細化に伴う画素領域の微細化、大面積化に伴う基板の大型化によって、蒸着時に用いるマスクの精度とたわみなどによる不良が問題となっている。

【 0 0 1 2 】

本発明は、工程を増やすことなく、蒸着時に用いるマスクの精度とたわみなどによる不良を防ぐ構造を提供する。

【 0 0 1 3 】

また、赤、緑、青の発光色を用いるフルカラーのフラットパネルディスプレイとして、高精細化や高開口率化や高信頼性の要求が高まっている。こうした要求は、発光装置の高精細化（画素数の増大）及び小型化に伴う各表示画素ピッチの微細化を進める上で大きな課題となっている。アクティブマトリクス型発光装置またはパッシブマトリクス型発光装置を高精細化するためには隔壁の上面形状も小さくして高精細化を可能にする必要がある。本発明は、上面形状を縮小し、さらなる高精細な表示を可能とする隔壁およびその隔壁を備えた発光装置を提供する。

20

【 課題を解決するための手段 】

【 0 0 1 4 】

本発明は、回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いることにより、工程を増やすことなく、表示領域における画素電極（第1の電極とも呼ぶ）上、及び画素電極層周辺に膜厚が異なる部分を有する隔壁を形成する。

30

【 0 0 1 5 】

本発明の隔壁は、膜厚の厚い部分で蒸着マスクを支持し、蒸着マスクのよじれや、たわみなどによって蒸着マスクが画素電極表面に接してしまうことを防止する。よって、画素電極表面にはマスクによる傷などの損傷が生じず、画素電極は形状不良とならないので、高繊細な表示を行うことが可能であり、且つ、高信頼性な表示装置を作製することができる。蒸着マスクが画素電極表面に接することを防止できるのであれば、膜厚の厚い部分の領域を選択的に形成してもよい。即ち、複数の画素が配置される領域内に膜厚の厚い部分を一箇所形成すればよい。

40

【 0 0 1 6 】

また、本発明の隔壁における膜厚の薄い部分は、有機化合物を含む層を画素電極上に形成する際、画素電極と隔壁との境界で被覆不良が発生することを抑えることができる。従って、本発明の隔壁は、非常に膜厚の薄い有機化合物を含む層を形成する場合に特に有効である。隔壁における膜厚の薄い部分は、膜厚の厚い部分の少なくとも半分以下の膜厚とする。

【 0 0 1 7 】

回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを調節すれば、膜厚の厚い部分の幅を細くすることは可能で

50

あり、膜厚の薄い部分の幅を含めたトータルの隔壁幅も20 μm未満とすることができる。また、隔壁の膜厚の厚い部分の幅を5 μm程度にした場合に、蒸着の際、蒸着マスクから圧力がかかっても、膜厚の薄い部分が膜厚の厚い部分を両側から支える形となっているため、強度も確保されている。

【0018】

本明細書で開示する発明の構成は、絶縁表面を有する基板上に複数の発光素子を有する発光装置であり、発光素子は、第1の電極と、該第1の電極の端部を覆う隔壁と、前記第1の電極上に有機化合物を含む層と、該有機化合物を含む層上に第2の電極とを有し、前記隔壁は、発光素子上面から基板に向かって裾広がり断面形状を有し、隔壁の側面に段差を有していることを特徴とする発光装置である。

10

【0019】

また、上記構成において、前記隔壁の上端部は、丸みを有することを特徴の一つとしている。隔壁の上端部に丸みを有するとは、隔壁が、基板面に垂直な面で切断した場合において、隔壁の内部に位置する曲率中心により決まる曲面を有し、その曲率半径が0.2 μm以上3 μm以下であることを指している。隔壁の上端部が丸みを有するように形成するには、隔壁を形成する際に隔壁の材料として感光性の樹脂を用いて選択的に露光を行うことが好ましい。また、ウェットエッチングにより隔壁の上端部に丸みを形成してもよい。また、隔壁の断面形状において、上端部と下端部との2箇所には隔壁の内部に位置する曲率中心により決まる2つの曲面を有し、その2箇所の間には隔壁の外側に位置する曲率中心により決まる1つの曲面も有している。

20

【0020】

また、上記構成において、前記裾広がり断面形状を有している隔壁は単層であることを特徴の一つとしている。積層構造ではないため、隔壁の作製工程が簡略である。

【0021】

また、上述した課題の解決手段とは、他の解決手段として、発光素子が配置される画素部、即ち、表示領域の周りに蒸着マスクを支持する構造物を形成してもよい。本明細書では、ある発光素子と、その他の発光素子の間に形成される保護層を隔壁と呼ぶ。また、本明細書では、画素部の中心から離れて配置された発光素子の外側に位置する絶縁物であり、且つ、その絶縁物の外側に発光素子が配置されていない絶縁物を構造物と呼ぶ。表示領域の面積が小さい場合には、表示領域の周りに蒸着マスクを支持する構造物を形成することによって、蒸着マスクのよじれやたわみなどによって画素電極表面に接してしまうことを防止することができる。

30

【0022】

本発明の他の構成は、絶縁表面を有する基板上に複数の発光素子を有する画素部を備えた発光装置であり、発光素子は、第1の電極と、該第1の電極の端部を覆う隔壁と、前記第1の電極上に有機化合物を含む層と、該有機化合物を含む層上に第2の電極とを有し、前記隔壁と同じ材料である構造物が前記画素部を囲むように配置され、前記構造物の膜厚と前記隔壁の膜厚は異なることを特徴とする発光装置である。

【0023】

また、上述した構造物を前述した裾広がり断面形状を有する隔壁と同一材料を用いて同一工程で形成することもでき、上記構成において、前記隔壁は、突出した部分を有していることを特徴の一つとしている。また、前記隔壁は、発光素子上面から基板に向かって裾広がり断面形状を有し、隔壁の側面に段差を有している。

40

【0024】

また、対向する基板を用いて発光素子の封止を行う場合、前記構造物が一对の基板の間隔を保持するようにしてもよい。上記構成において、前記発光装置は、前記絶縁表面を有する基板に対向する基板を有し、この一对の基板の間隔を前記構造物が保持することを特徴の一つとしている。この構成は、特に、対向する基板として透光性基板を用い、発光素子からの発光をその透光性基板を通過させて表示を行う場合に有効である。前記構造物によって一对の基板間隔を均一とすることができるため、高精細な表示が実現できる。

50

【0025】

また、上記構成において、前記構造物と、一对の基板とで囲まれる領域は樹脂で充填されることを特徴の一つとしている。この構成は、特に、対向する基板として透光性基板を用い、発光素子からの発光をその透光性基板を通過させて表示を行う場合に有効である。また、透明な樹脂を一对の基板間に充填することによって、一对の基板間を空間（不活性気体）とした場合に比べて全体の透過率を向上させることができる。

【0026】

また、上述した構造物や上述した隔壁の他にも様々な構造物、例えば、封止基板と貼り合わせる際に密着性を上げるための凸部などを同一材料を用いて同一工程で形成することもできる。

10

【0027】

また、上記構成を実現するための発明の構成は、絶縁表面を有する基板上に第1の電極を形成し、前記第1の電極の端部上に、回折格子パターン、或いは半透部を有するフォトリソマスク又はレチクルを用いて、膜厚の厚い領域と、該領域より膜厚の薄い領域を有する隔壁を形成し、前記第1の電極上に有機化合物を含む層を形成し、前記有機化合物を含む層上に第2の電極を形成することを特徴とする発光装置の作製方法である。

【0028】

また、上記作製工程において、前記隔壁は、回折格子パターン、或いは半透部を有するフォトリソマスク又はレチクルを用いて選択的に露光現像して形成した樹脂であることを特徴の一つとしている。

20

【0029】

また、上記作製工程において、前記第1の電極上に有機化合物を含む層を形成する工程は、蒸着法、具体的には蒸着マスクを用いた抵抗加熱法を用いた場合に隔壁の膜厚の厚い領域が蒸着マスクのたわみなどを防ぐことが可能となるため有効である。また、有機化合物を含む層は、蒸着法に限定されず、スピンコート法、インクジェット法、ディップ法、電解重合法等が挙げられる。

【0030】

また、他の作製方法に関する発明の構成は、絶縁表面を有する基板上に複数の薄膜トランジスタおよび複数の発光素子を有する発光装置の作製方法であり、絶縁表面を有する第1の基板上にソース領域、ドレイン領域、およびその間のチャンネル形成領域を有する半導体層と、ゲート絶縁膜と、ゲート電極とを有する薄膜トランジスタを形成し、前記ゲート絶縁膜上方に前記ソース領域または前記ドレイン領域と電気的に接続する第1の電極を形成し、前記第1の電極の端部を覆う隔壁と、複数の発光素子を囲む位置に構造物とを形成し、前記第1の電極上に有機化合物を含む層を形成し、前記有機化合物を含む層上に第2の電極を形成し、前記構造物で基板間隔を保つように、第2の基板を樹脂材料で前記第1の基板に貼り合せて前記発光素子を封止することを特徴とする発光装置の作製方法である。

30

【0031】

また、上記作製工程において、前記隔壁および前記構造物は、同一材料であり、回折格子パターン、或いは半透部を有するフォトリソマスク又はレチクルを用いて選択的に露光現像して形成した樹脂であることを特徴の一つとしている。前記構造物は、隔壁と同一工程で形成することができるため、工程数を増やすことなく形成することができる。

40

【0032】

また、本発明は、スイッチング素子を有するアクティブマトリクス型の発光装置に限定されず、パッシブ型の発光装置にも適用することができる。

【0033】

なお、本明細書中における発光装置とは、画像表示デバイス、発光デバイス、もしくは光源（照明装置含む）を指す。また、発光装置にコネクタ、例えばFPC（Flexible printed circuit）もしくはTAB（Tape Automated Bonding）テープもしくはTCP（Tape Carrier Packag

50

e) が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または発光素子にCOG (Chip On Glass) 方式によりIC (集積回路) が直接実装されたモジュールも全て発光装置に含むものとする。

【発明の効果】

【0034】

本発明は、工程を増やすことなく、第1の電極端部を覆う隔壁や、画素部を囲む構造物を設けることによって、蒸着時に用いるマスクの精度とたわみなどによる不良を防ぐことができる。

【0035】

また、本発明は、隔壁のサイズ、特に隔壁の占める平面面積を縮小し、サイズの小さな隔壁およびその隔壁を備えた発光装置を実現できる。特に、この隔壁を用いて蒸着マスクと第1の電極との間隔を近づければ近づけるほど、蒸着膜の回り込みが抑えられ、蒸着膜の塗り分け精度を上げることができる。なお、蒸着膜の回り込みとは、蒸着マスクを用いて蒸着を行う際、蒸着マスクの開口部分の面積よりも広い領域に蒸着膜が形成されてしまうことを指している。本発明により、発光装置の高精細化 (画素数の増大) 及び小型化に伴う各表示画素ピッチの微細化を進めることができる。本発明の隔壁は、蒸着マスクと第1の電極との間隔を近づけ、且つ、第1の電極と蒸着マスクの接触を確実に防止することができる。従って、さらに厚さが薄く設計された蒸着マスクを用いることも可能となる。

10

【図面の簡単な説明】

【0036】

20

【図1】本発明の工程断面図を示す図。

【図2】蒸着装置の一例を示す図。

【図3】本発明の断面構造の一例を示す図。

【図4】本発明の断面構造の一例を示す図。

【図5】発光装置の作製工程を示す図。

【図6】発光装置の作製工程を示す図。

【図7】発光装置の作製工程を示す図。

【図8】発光装置の作製工程を示す図。

【図9】発光装置の作製工程を示す図。

【図10】アクティブマトリクス型発光装置の構成を示す図。

30

【図11】画素領域の上面図の一例

【図12】本発明が適用される電子機器を示す図。

【図13】本発明が適用される電子機器を示す図。

【図14】本発明が適用される電子機器を示す図。

【図15】本発明が適用される電子機器を示す図。

【図16】本発明の断面構造の一例を示す図。

【発明を実施するための形態】

【0037】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

40

【0038】

(実施の形態1)

ここではアクティブマトリクス型発光装置の例を用いて本発明を説明する。

【0039】

また、図1(C)の構造を得るための作製工程の一例を以下に示す。

【0040】

50

まず、絶縁表面を有する基板 10 上に T F T 16 を作製する。T F T 16 の下地絶縁膜 12 およびゲート絶縁膜を含む絶縁膜の積層 17 としては、スパッタ法、または P C V D 法により得られる無機材料（酸化シリコン、窒化シリコン、酸化窒化シリコン、S i O F 膜、S i O N F 膜など）を用いる。また、層間絶縁膜として機能する絶縁膜 18 は、スパッタ法、P C V D 法、または塗布法により得られる無機材料（酸化シリコン、窒化シリコン、酸化窒化シリコン、S i O F 膜、S i O N F 膜など）、或いは塗布法により得られる感光性または非感光性の有機材料（ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン）、或いは塗布法により得られる S O G 膜（シロキサン構造を有する絶縁膜）、またはこれらの積層などを適宜用いることができる。T F T 16 は公知の方法で n チャネル型 T F T または p チャネル型 T F T を作製すればよい。

10

【0041】

次いで、絶縁膜 18 に対してエッチングを行って T F T の電極に達する開口を形成した後、陽極となる第 1 の電極 13 を T F T の電極と一部重なるように形成する。ここでは、第 1 の電極 13 として、仕事関数の大きい導電膜（I T O（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ In_2O_3 ZnO）、酸化亜鉛（ZnO）等）を用い、ウエットエッチングで形成する。第 1 の電極 13 を選択的にエッチングする際、絶縁膜 18 と選択比が取れるようにエッチング条件または材料を適宜設定する。

【0042】

次いで、塗布法により絶縁膜を全面に形成した後、回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いて隔壁 11 を形成する。隔壁 11 は、T F T の電極に達する開口と重なる位置に形成する。隔壁 11 を T F T の電極に達する開口と重なる位置に形成すると隔壁と第 1 の電極との密着性が向上するため好ましい。ここでは感光性の樹脂膜 20 を全面に形成した後、半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクを用いて露光した例を図 1（A）に示す。

20

【0043】

図 1（A）において、露光マスク 400 は、Cr などの金属膜からなる遮光部 401 と、光強度低減機能を有する補助パターンとして、半透膜が設けられた部分（半透部とも呼ぶ）402 とが設置されている。露光マスクの断面図において、遮光部 401 の幅は t_2 と示し、半透膜が設けられた部分 402 の幅は t_1 と示している。半透膜が設けられた部分 402 において遮光部 401 と重なっている部分は、光は透過しない。ここでは露光マスクの一部として半透膜を用いた例を示したが、回折格子パターンを用いてもよい。

30

【0044】

図 1（A）に示す露光マスクを用いて感光性の樹脂膜 20 の露光を行うと、非露光領域と露光領域が形成される。露光時には、光が遮光部 401 の回り込みや、半透膜が設けられた部分 402 を通過することによって図 1（A）の点線に示す露光領域が形成される。そして、露光領域を除去すると裾広がりの断面形状を有する隔壁 11 が形成される。即ち、図 1（A）に示すように、隔壁 11 は、膜厚の厚い部分と、膜厚の薄い部分を有している。隔壁における膜厚の薄い部分は、膜厚の厚い部分の少なくとも半分以下の膜厚とする。ただし、膜厚の厚い部分とは、絶縁膜 18 の平坦な面から測定した膜厚の厚い部分を指している。なお、隔壁 11 の高さ（即ち、膜厚の厚い部分の高さ）が $2\mu m$ 以上だと、カバレッジ不良が生じやすいので、隔壁 11 の高さは低い（ $2\mu m$ 未満）ほうが好ましい。また、図 1（A）に示すように、T F T の電極に達する開口と重なる隔壁 11 とは幅の異なる隔壁が配線 19 の上方に形成される。

40

【0045】

また、ここでは感光性の樹脂膜 20 を用いて形成する例を示したが、絶縁膜を全面に形成した後、回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いてレジストマスクを形成し、レジストマスクをマスクとしてエッチングを行って裾広がりの断面形状を有する隔壁 11 を形成してもよい。

50

【0046】

次いで、有機化合物を含む層14を蒸着法で形成する。蒸着法で形成する場合には、図1(B)に示すように蒸着マスク21を用いて選択的に有機化合物を含む層14を形成する。なお、図1(B)は、実際に蒸着を行う際とは上下方向を逆に示している。蒸着を行う場合は、基板ホルダーと蒸着マスクの間に基板を挟み、基板ホルダーに設置された永久磁石によってメタルからなる蒸着マスクを引きつけて基板を固定し、露呈している第1の電極面の下方に蒸着源が位置するようにして蒸着が行われる。

【0047】

図1(B)では、有機化合物を含む層14は単層として示しているが、正孔注入層(または正孔輸送層)、発光層、電子注入層(または電子輸送層)などが積層された積層構造である。なお、信頼性を向上させるため、有機化合物を含む層14の形成直前に真空加熱(100 ~ 250)を行って脱気を行うことが好ましい。例えば、蒸着法を用いる場合、真空度が 5×10^{-3} Torr (0.665 Pa)以下、好ましくは $10^{-4} \sim 10^{-6}$ Paまで真空排気された成膜室で蒸着を行う。蒸着の際、予め、抵抗加熱により有機化合物は気化されており、蒸着時にシャッターが開くことにより基板の方向へ飛散する。気化された有機化合物は、上方に飛散し、蒸着マスクに設けられた開口部を通して基板に蒸着される。

10

【0048】

図2に蒸着装置の一例を示す。

【0049】

図2(A)に示す蒸着装置は、成膜室に蒸着材料の昇華方向を維持するために防着シールドが設けられており、開口部が複数設けられ、それらの開口部から蒸着材料が昇華する機構となっている。防着シールドの下方には、基板の移動方向(搬送方向とも呼ぶ)とは垂直な方向に移動可能な蒸着源を有している。また、防着シールドの幅Wbは、基板の幅Waよりも広くさせて、蒸着膜の膜厚均一性を向上させている。以下に蒸着装置の機構を簡略に示す。

20

【0050】

基板701は、予め蒸着マスク702と位置合わせされており、位置合わせされたまま基板の搬送方向706a(図2(A)中の矢印の方向)に基板が搬送される。基板は搬送されて、防着シールド703aの上方を通過する。防着シールド703aは開口部703bを有しており、蒸着源704からの蒸着材料が開口部703bから昇華するようになっている。開口部703bから蒸着材料の昇華方向706bを維持するために防着シールド703aは、防着シールド自体には付着しないように加熱されている。また、蒸着シールドに接してヒーターが設けられている。蒸着シールドの加熱温度はヒーターと接続しているコンピュータで制御しても良い。

30

【0051】

蒸着源704は複数のルツボが設置できるようになっており、さらに矢印の方向(蒸着源の移動方向705)に移動することが可能である。なお、蒸着源は移動させる代わりに、蒸着源の向きを変えて蒸着される角度を変えても良い。蒸着方法は、抵抗加熱法を用いる。また、蒸着源が移動する範囲は基板の幅Waよりも広いことが望ましい。また、防着シールドの幅Wbも基板の幅Waよりも広くすることが蒸着膜の膜厚均一性を向上させる。

40

【0052】

なお、図2(A)の蒸着装置において、開口部703bの形状や数は特に限定されない。

【0053】

また、蒸着源のルツボに蒸着材料を補給するため、成膜室にゲートを介して連結する設置室を設けてもよい。蒸着源にはルツボを加熱するヒーターが設けられている。また、一つの成膜室に複数の蒸着源と防着シールドを設けてもよい。複数のルツボを設けた一つの蒸着源を設け、設置室を設けた場合の蒸着装置の上面図を図2(B)に示す。蒸着源の移動方向705に設置室707を設置し、蒸着材料を補給する際には、蒸着源を設置室まで

50

移動させて補給を行えばよい。蒸着源が成膜室に固定されている場合には、蒸着源に蒸着材料を補給するためには成膜室内を大気圧としなければならない、再度蒸着するためには成膜室内を真空にするのに時間を要してしまう。設置室 707 を設ければ、成膜室 700 の真空度を維持したまま、設置室内のみを大気圧と真空とに切り替えればよい。短時間で蒸着材料の補給が可能となる。

【0054】

また、ここでは一つの成膜室に一つの蒸着源を設けた例を示したが、一つの成膜室に2以上の数の蒸着源を設けてもよい。

【0055】

また、蒸着の際、隔壁 11 の膜厚の厚い部分、即ち頂部は、蒸着マスクと接して間隔を保持する機能を有している。また、隔壁 11 が第 1 の電極を囲むように配置されている場合、マスクの下方において開口が設けられていない領域、例えば隣の画素への蒸着を防ぐことができる。なお、隔壁 11 は、各第 1 の電極の端部を覆い、絶縁膜 18 上に接して形成され、且つ、第 1 の電極が隣り合う電極と絶縁し、短絡するのを防止している。また、隔壁 11 の膜厚の厚い部分、即ち頂部は、TFT の電極に達する開口と重なる位置と重なる。

10

【0056】

この隔壁 11 の幅が大きいと、開口率が低下するため、できるだけ隔壁の上面形状を小さくして開口率向上、且つ、高精細化を図ることが好ましい。また、有機化合物を含む層 14 を隔壁 11 における膜厚の薄い部分とも一部重ねることで、隔壁の下方に形成されている第 1 の電極と、後に形成する第 2 の電極とが短絡することをより効果的に防ぐことができる。即ち、有機化合物を含む層 14 のうち、隔壁 11 と重なる部分、即ち発光に寄与しない部分は、隔壁の一部としても機能する。

20

【0057】

次いで、有機化合物を含む層 14 上に陰極となる第 2 の電極 15 を形成する。第 2 の電極 15 を形成する際にも蒸着マスクを用いるが、蒸着マスクの開口部分と対応する箇所が画素部全域である場合、画素部以外に形成した構造物が蒸着マスクとの間隔を保持する。

【0058】

以上の工程で図 1 (C) に示す構造を得ることができる。また、有機化合物を含む層 14 や第 2 の電極 15 の成膜方法は、TFT 16 にダメージを与えない抵抗加熱法が好ましく、塗布法（インクジェット法やスピンコート法など）も用いることができる。また、有機化合物を含む層 14 は、塗布法で形成した膜と蒸着法による膜と積層してもよく、例えば、正孔注入層として作用するポリ（エチレンジオキシチオフェン）/ポリ（スチレンスルホン酸）水溶液（PEDOT/ PSS）、或いはポリアニリン/ショウノウスルホン酸水溶液（PANI/ CSA）、PTPDES、Et-PTPEK、またはPPBAなどをスピンコート法で塗布、焼成した後、蒸着法により発光層、電子輸送層などを積層してもよい。

30

【0059】

図 1 (C) において、10 は基板、11 は隔壁、12 は下地絶縁膜、13 は第 1 の電極、14 は有機化合物を含む層、15 は第 2 の電極、16 は TFT、17 はゲート絶縁膜を含む絶縁膜の積層、18 は絶縁膜、19 は電源供給線などの配線である。なお、図 1 (C) では第 1 の電極 13 は発光素子の陽極として機能させ、第 2 の電極は発光素子の陰極として機能させているが、特に限定されず、材料を適宜選択すれば第 1 の電極を陰極として機能させ、第 2 の電極を陽極として機能させることも可能である。

40

【0060】

また、本発明は図 1 (A) の TFT 構造に限定されず、必要があればチャンネル形成領域とドレイン領域（またはソース領域）との間に LDD 領域を有する低濃度ドレイン（LDD: Lightly Doped Drain）構造としてもよい。この構造はチャンネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に低濃度に不純物元素を添加した領域を設けたものであり、この領域を LDD 領域と呼

50

んでいる。さらにゲート絶縁膜を介してLDD領域をゲート電極と重ねて配置させた、いわゆるGOLD (Gate-drain Overlapped LDD) 構造としてもよい。

【0061】

また、ここではnチャネル型TFTを用いて説明したが、n型不純物元素に代えてp型不純物元素を用いることによってpチャネル型TFTを形成することができることは言うまでもない。

【0062】

また、ここでは、トップゲート型TFTを用いて一例を説明したが、TFT構造に関係なく本発明を適用することが可能であり、例えばボトムゲート型(逆スタガ型)TFTや順スタガ型TFTに適用することが可能である。

10

【0063】

また、本明細書において、TFTの活性層となる半導体層は、珪素を主成分とする半導体膜、有機材料を主成分とする半導体膜、或いは金属酸化物を主成分とする半導体膜を用いることができる。珪素を主成分とする半導体膜としては、非晶質半導体膜、結晶構造を含む半導体膜、非晶質構造を含む化合物半導体膜などを用いることができる。具体的には珪素を主成分とする半導体膜としてアモルファスシリコン、微結晶シリコン、多結晶シリコンなどを用いることができる。また、有機材料を主成分とする半導体膜としては、他の元素と組み合わせて一定量の炭素または炭素の同素体(ダイヤモンドを除く)からなる物質を主成分とする半導体膜を用いることができる。具体的には、ペンタセン、テトラセン、チオフェンオリゴマ誘導体、フェニレン誘導体、フタロシアニン化合物、ポリアセチレン誘導体、ポリチオフェン誘導体、シアニン色素等が挙げられる。また、金属酸化物を主成分とする半導体膜としては、酸化亜鉛(ZnO)や亜鉛とガリウムとインジウムの酸化物(In-Ga-Zn-O)等を用いることができる。

20

【0064】

(実施の形態2)

本実施の形態では、本実施の形態1とは構造が一部異なる例を図3に示す。

【0065】

ここでは、図1の層間絶縁膜を1層減らした構造、具体的には図1に示す絶縁膜18を形成しない構造を示す。なお、図3において図1と同じ箇所には同じ符号を用いる。

30

【0066】

実施の形態1と同様にして絶縁表面を有する基板10上にTFT16を作製する。次いで、ゲート絶縁膜を含む絶縁膜の積層17上に陽極となる第1の電極33を形成する。第1の電極33は、ゲート絶縁膜を含む絶縁膜の積層17上に、TFTのソース領域またはドレイン領域と電気的に接続する電極と一部接して重なるように形成される。

【0067】

次いで、塗布法により絶縁膜を全面に形成した後、回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いて隔壁31を形成する。隔壁31は、膜厚の厚い部分と、膜厚の薄い部分を有している。また、隔壁31は、ゲート絶縁膜を含む絶縁膜の積層17上に接して設けられ、電源供給線などの配線19と接した状態で覆う。

40

【0068】

次いで、有機化合物を含む層34を蒸着法で形成する。また、図1において、有機化合物を含む層14は、隔壁11における膜厚の薄い部分と一部重なる例を示したが、図3では、有機化合物を含む層34は、隔壁31における厚い部分とも重なる例を示している。図3で示すように有機化合物を含む層34が隔壁31における厚い部分とも重なるのは、基板面と垂直な面で切断した断面において、蒸着マスクの遮蔽部分の幅が隔壁31の膜厚の厚い部分の幅よりも狭いものを用いているためである。本発明において蒸着マスクの遮蔽部分の幅が隔壁の幅より狭くてもよいし、同じでもよいし、広くてもよい。また、有機化合物を含む層34を隔壁31における膜厚の厚い部分とも一部重ねることで、隔壁の下

50

方に形成されている T F T と、後に形成する第 2 の電極とが短絡することを効果的に防ぐことができる。

【 0 0 6 9 】

次いで、有機化合物を含む層 3 4 上に陰極となる第 2 の電極 1 5 を形成する。

【 0 0 7 0 】

以上の工程で図 3 に示す構造を得ることができる。

【 0 0 7 1 】

このように、図 3 に示す構造は、図 1 に比べて少ない工程数で発光装置を作製することができる。

【 0 0 7 2 】

本実施の形態は、実施の形態 1 と自由に組み合わせることができる。

【 0 0 7 3 】

(実施の形態 3)

本実施の形態では、複数の発光素子が配置された画素部(表示領域とも呼ぶ)に設ける隔壁と、画素部の周りを囲むように配置する構造物とを設ける例を示す。

【 0 0 7 4 】

ここでは、図 4 (A) 及び図 4 (B) を用いて、パッシブマトリクス型の発光装置を作製する例を示す。

【 0 0 7 5 】

第 1 の基板 3 0 1 上に、第 1 の電極 3 0 3 が形成され、その端部を覆うように隔壁 3 0 2 が形成される。また、隔壁 3 0 2 と同一工程で構造物 3 0 4 が形成される。隔壁 3 0 2 と構造物 3 0 4 は膜厚が異なる。この段階での断面図を図 4 (A) に示す。

【 0 0 7 6 】

次いで、第 1 の電極 3 0 3 上に有機化合物を含む層 3 0 5 を形成し、その上に第 2 の電極 3 0 7 を形成する。なお、有機化合物を含む層 3 0 5 を蒸着法で形成する際、構造物 3 0 4 は、蒸着マスクと第 1 の電極 3 0 3 とが接触しないように防止することができる。また、蒸着マスクと隔壁 3 0 2 とが接触しないように防止することもできる。

【 0 0 7 7 】

そして、第 2 の基板 3 0 8 と第 1 の基板 3 0 1 とを接着層 3 0 9 で貼り合わせて封止する。

【 0 0 7 8 】

図 4 (B) に示すように、第 1 の基板 3 0 1 上に画素部 3 0 6 の周りを囲むように配置する構造物 3 0 4 は、第 2 の基板 3 0 8 を用いて封止する場合、一对の基板間隔を保持することができる。また、構造物と一对の基板とで囲まれた領域を密閉して画素部を封止することもできる。即ち、構造物 3 0 4 は、外部からの不純物や水分の侵入を防止することができる。

【 0 0 7 9 】

隔壁 3 0 2 と構造物 3 0 4 は、回折格子パターン、或いは半透部を有するフォトマスク又はレチクルを用いて同じ工程で形成する。

【 0 0 8 0 】

また、アクティブマトリクス型の発光装置を作製する場合には、同様に複数の発光素子が配置された画素部(表示領域とも呼ぶ)に設ける隔壁と、画素部の周りを囲むように配置する構造物とを形成すればよい。

【 0 0 8 1 】

アクティブマトリクス型の発光装置を作製する場合は、画素に配置する T F T と同一工程で駆動回路の一部を T F T で形成することもできる。その場合、画素部の周りに駆動回路を配置することになる。また、その駆動回路と重なる位置に構造物を形成してもよい。

【 0 0 8 2 】

本実施の形態は、実施の形態 1 または実施の形態 2 と自由に組み合わせることができる。

10

20

30

40

50

【0083】

例えば、隔壁を裾状として、隔壁の一部を構造物と同じ膜厚とすることで、隔壁と構造物との両方で一对の基板間隔を保持することができる。一つの画素を囲むような上面形状を有する隔壁を設ける場合、第2基板と隔壁とで一つの画素を密閉して封止することができる、その周りを構造物でさらに密閉して封止することができる。このように二重に密閉することで高信頼性を有する発光装置を実現することができる。また、発光装置が外部からの衝撃を受けた場合、一对の基板が隔壁と構造物とで支えられているため、衝撃の力を分散することができる。従って、丈夫な発光装置を提供することができる。

【0084】

(実施の形態4)

本実施の形態は、TFTを作製し、感光性の樹脂膜を全面に形成した後、半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクを用いて隔壁を形成し、発光装置を完成させるまでの工程について以下に示す。

【0085】

まず、絶縁表面を有する基板100の上に下地膜として、スパッタリング法、PVD法(Physical Vapor Deposition)、減圧CVD法(LP-CVD法)、またはプラズマCVD法等のCVD法(Chemical Vapor Deposition)などにより窒化酸化珪素膜(SiNO)を用いて下地膜101aを10~200nm(好ましくは50~100nm)形成し、酸化窒化珪素膜(SiON)を用いて下地膜101bを50~200nm(好ましくは100~150nm)積層する。本実施の形態では、プラズマCVD法を用いて下地膜101a、下地膜101bを形成する。基板100としてはガラス基板、石英基板やシリコン基板、金属基板、またはステンレス基板の表面に絶縁膜を形成したものを好ましい。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよいし、フィルムのような可撓性基板を用いてもよい。プラスチック基板としてはPET(ポリエチレンテレフタレート)、PEN(ポリエチレンナフタレート)、PES(ポリエーテルスルホン)からなる基板、可撓性基板としてはアクリル等の合成樹脂を用いることができる。

【0086】

下地膜としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素などを用いることができ、単層でも2層、3層といった積層構造でもよい。なお本明細書中において酸化窒化珪素とは酸素の組成比が窒素の組成比より大きい物質であり、窒素を含む酸化珪素とも言える。同様に、窒化酸化珪素とは、窒素の組成比が酸素の組成比より大きい物質であり、酸素を含む窒化珪素とも言える。本実施の形態では、基板上にSiH₄、NH₃、N₂O、N₂及びH₂を反応ガスとして窒化酸化珪素膜を膜厚50nm形成し、SiH₄及びN₂Oを反応ガスとして酸化窒化珪素膜を膜厚100nmで形成する。また窒化酸化珪素膜の膜厚を140nm、積層する酸化窒化珪素膜の膜厚を100nmとしてもよい。

【0087】

次いで、下地膜上に半導体膜を形成する。半導体膜は25~200nm(好ましくは30~150nm)の厚さで公知の手段(スパッタ法、LP-CVD法、またはプラズマCVD法等)により成膜すればよい。本実施の形態では、非晶質半導体膜を、レーザ結晶化し、結晶性半導体膜とするものを用いるのが好ましい。結晶性半導体膜を用いる場合、その結晶性半導体膜の作製方法は、公知の方法(レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等)を用いればよい。

【0088】

連続発振が可能な固体レーザを用い、基本波の第2高調波~第4高調波のレーザ光を照射することで、大粒径の結晶を得ることができる。例えば、代表的には、Nd:YVO₄レーザ(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を用いるのが望ましい。具体的には、連続発振のYVO₄レーザから射出されたレーザ光を非線形光学素子により高調波に変換し、出力数W以上のレーザ光を得る。そして、好ましくは光学系により照射面にて矩形状または楕円形状のレーザ光に成形して、半導体膜に照

10

20

30

40

50

射する。このときのパワー密度は $0.001 \sim 100 \text{ MW/cm}^2$ 程度（好ましくは $0.1 \sim 10 \text{ MW/cm}^2$ ）が必要である。そして、走査速度を $0.5 \sim 2000 \text{ cm/sec}$ 程度（好ましくは $10 \sim 200 \text{ cm/sec}$ ）とし、照射する。

【0089】

レーザのビーム形状は、線状とすると好ましい。その結果、スルーブットを向上させることができる。またさらにレーザは、半導体膜に対して入射角（ $0 < \theta < 90$ 度）を持たせて照射させるとよい。レーザの干渉を防止することができるからである。

【0090】

このようなレーザと、半導体膜とを相対的に走査することにより、レーザ照射を行うことができる。またレーザ照射において、ビームを精度よく重ね合わせたり、レーザ照射開始位置やレーザ照射終了位置を制御するため、マーカーを形成することもできる。マーカーは非晶質半導体膜と同時に、基板上へ形成すればよい。

10

【0091】

なおレーザは、連続発振またはパルス発振の気体レーザ、固体レーザ、銅蒸気レーザまたは金蒸気レーザなどを用いることができる。気体レーザとして、エキシマレーザ、Arレーザ、Krレーザ、He-Cdレーザなどがあり、固体レーザとして、YAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、Y₂O₃レーザ、ガラスレーザ、ルビーレーザ、アレキサンドライトレーザ、Ti:サファイアレーザなどが挙げられる。

【0092】

半導体膜を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製される非晶質半導体（以下「アモルファス半導体：AS」ともいう。）、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いはセミアモルファス（微結晶若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。）半導体などを用いることができる。

20

【0093】

また、パルス発振のレーザ光の発振周波数を 0.5 MHz 以上とし、通常用いられている数十 Hz ~ 数百 Hz の周波数帯よりも著しく高い周波数帯を用いてレーザ結晶化を行っても良い。パルス発振でレーザ光を半導体膜に照射してから半導体膜が完全に固化するまでの時間は数十 ns ~ 数百 ns と言われている。よって上記周波数帯を用いることで、半導体膜がレーザ光によって溶融してから固化するまでに、次のパルスのレーザ光を照射できる。したがって、半導体膜中において固液界面を連続的に移動させることができるので、走査方向に向かって連続的に成長した結晶粒を有する半導体膜が形成される。具体的には、含まれる結晶粒の走査方向における幅が $10 \sim 30 \mu\text{m}$ 、走査方向に対して垂直な方向における幅が $1 \sim 5 \mu\text{m}$ 程度の結晶粒の集合を形成することができる。該走査方向に沿って長く伸びた単結晶の結晶粒を形成することで、少なくとも薄膜トランジスタのチャンネル方向には結晶粒界のほとんど存在しない半導体膜の形成が可能となる。

30

【0094】

また、希ガスや窒素などの不活性ガス雰囲気中でレーザ光を照射するようにしても良い。これにより、レーザ光の照射による半導体表面の荒れを抑えることができ、界面準位密度のばらつきによって生じるしきい値のばらつきを抑えることができる。

40

【0095】

非晶質半導体膜の結晶化は、熱処理とレーザ光照射による結晶化を組み合わせてもよく、熱処理やレーザ光照射を単独で、複数回行ってよい。

【0096】

本実施の形態では、下地膜 101b 上に、非晶質半導体膜を形成し、非晶質半導体膜を結晶化させることによって結晶性半導体膜を形成する。非晶質半導体膜としては、SiH₄、H₂ の反応ガスにより形成する非晶質珪素を用いる。本実施の形態において、下地膜 101a、下地膜 101b、非晶質半導体膜は、同チャンバー内で真空を維持したままで 330 の同一温度下で、反応ガスを切り変えながら連続的に形成する。次いで、非晶質半導体膜にレーザ光を照射、具体的には、レーザの繰り返し周波数が 10 MHz 以上のレ

50

ーザ発振器から射出した基本波を用いて結晶性半導体膜を形成する。この時のレーザー光の尖頭出力の範囲は、 $1 \text{ GW} / \text{cm}^2 \sim 1 \text{ TW} / \text{cm}^2$ とする。ここまでの断面図を図5 (A)に示す。

【0097】

このようにして得られた結晶性半導体膜に対して、薄膜トランジスタのしきい値電圧を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行ってもよい。この不純物元素のドーピングは、結晶化工程の前の非晶質半導体膜に行ってもよい。非晶質半導体膜の状態の不純物元素をドーピングすると、その後の結晶化のための加熱処理によって、不純物の活性化も行うことができる。また、ドーピングの際に生じる欠陥等も改善することができる。

10

【0098】

次に結晶性半導体膜102をマスクを用いて選択的にエッチングする。本実施の形態では結晶性半導体膜102上に形成された酸化膜を除去した後、新たに酸化膜を形成する。そして、フォトマスクを作製し、フォトリソグラフィ法を用いたパターンニング処理により、半導体層103、半導体層104、半導体層105、及び半導体層106を形成する。

【0099】

次いで、半導体層上の酸化膜を除去し、半導体層103、半導体層104、半導体層105、及び半導体層106を覆うゲート絶縁層107を形成する。

【0100】

ゲート絶縁層107はプラズマCVD法またはスパッタ法などを用い、厚さを $10 \sim 150 \text{ nm}$ として珪素を含む絶縁膜で形成する。ゲート絶縁層107としては、窒化珪素、酸化珪素、酸化窒化珪素、窒化酸化珪素に代表される珪素の酸化物材料又は窒化物材料等の公知の材料で形成すればよく、積層でも単層でもよい。本実施の形態では、ゲート絶縁層は窒化珪素膜、酸化珪素膜、窒化珪素膜の3層の積層を用いる。またそれらや、酸化窒化珪素膜の単層、2層からなる積層でも良い。好適には、緻密な膜質を有する窒化珪素膜を用いるとよい。さらに半導体層とゲート絶縁層の間に、膜厚 $1 \sim 100 \text{ nm}$ 、好ましくは $1 \sim 10 \text{ nm}$ 、さらに好ましくは $2 \sim 5 \text{ nm}$ である膜厚の薄い酸化珪素膜を形成してもよい。薄い酸化珪素膜の形成方法としては、GRTA法、LRTA法等を用いて半導体領域表面を酸化し、熱酸化膜を形成することで、膜厚の薄い酸化珪素膜を形成することができる。

20

30

【0101】

次いで、ゲート絶縁層107上にゲート電極層として用いる膜厚 $20 \sim 100 \text{ nm}$ の第1の導電膜108と、膜厚 $100 \sim 400 \text{ nm}$ の第2の導電膜109とを積層して形成する（図5 (B)参照。）。

【0102】

第1の導電膜108及び第2の導電膜109は、スパッタリング法、蒸着法、CVD法等の公知の手法により形成することができる。第1の導電膜108及び第2の導電膜109はタンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ネオジウム(Nd)から選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、第1の導電膜108及び第2の導電膜109としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。また、2層構造に限定されず、例えば、第1の導電膜として膜厚 50 nm のタングステン膜、第2の導電膜として膜厚 500 nm のアルミニウムとシリコンの合金(Al-Si)膜、第3の導電膜として膜厚 30 nm の窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンを用いてもよいし、第2の導電膜のアルミニウムとシリコンの合金(Al-Si)膜に代えてアルミニウムとチタンの合金膜(Al-Ti)を用いてもよいし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。また、単層構造であってもよい。本実施の形態では、第1の導電膜108として窒化タンタル(TaN)を膜厚 30 nm 形成し、第2の導電膜

40

50

109としてタングステン(W)を膜厚370nm形成する。

【0103】

次いで、回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いてレジストマスクを形成し、第1の導電膜108及び第2の導電膜109を選択的にエッチングし、第1のゲート電極層、導電層、及び第2のゲート電極層をテーパ形状を有する様に形成する。レジストマスクは、膜厚の厚い部分と膜厚の薄い部分を有し、後にチャンネル形成領域が形成される部分とレジストマスクの膜厚の厚い部分とが重なる位置になるように形成する。そして、断面形状が裾状の電極または配線が得られた後、レジストマスクを除去する。

【0104】

以上の工程によって、周辺駆動回路領域204に第1のゲート電極層121及び第2のゲート電極層131からなるゲート電極層117、第1のゲート電極層122及び第2のゲート電極層132からなるゲート電極層118、画素領域206に第1のゲート電極層124及び第2のゲート電極層134からなるゲート電極層127、第1のゲート電極層125及び第2のゲート電極層135からなるゲート電極層128、第1のゲート電極層126及び第2のゲート電極層136からなるゲート電極層129、接続領域205に導電層123及び導電層133からなる導電層130を形成することができる(図5(C)参照)。本実施の形態では、ゲート電極層の形成をドライエッチングで行うがウェットエッチングでもよい。

【0105】

なお、ゲート電極層を形成する際のエッチング工程によって、ゲート絶縁層107は多少エッチングされ、膜厚が減る(いわゆる膜減り)ことがある。

【0106】

次に、ゲート電極層117、ゲート電極層118、ゲート電極層127、ゲート電極層128、ゲート電極層129、導電層130をマスクとして、n型を付与する不純物元素151を添加し、第1のn型不純物領域140a、第1のn型不純物領域140b、第1のn型不純物領域141a、第1のn型不純物領域141b、第1のn型不純物領域142a、第1のn型不純物領域142b、第1のn型不純物領域142c、第1のn型不純物領域143a、第1のn型不純物領域143bを形成する(図6(A)参照)。ここでは、不純物元素を含むドーピングガスとしてホスフィン(PH₃)を用いて、第1のn型不純物領域140a、第1のn型不純物領域140b、第1のn型不純物領域141a、第1のn型不純物領域141b、第1のn型不純物領域142a、第1のn型不純物領域142b、第1のn型不純物領域142c、第1のn型不純物領域143a、第1のn型不純物領域143bに、n型を付与する不純物元素が $1 \times 10^{17} \sim 5 \times 10^{18} / \text{cm}^3$ 程度の濃度で含まれるように添加する。

【0107】

次に半導体層103、半導体層105の一部、半導体層106を覆うマスク153a、マスク153b、マスク153c、及びマスク153dを形成する。マスク153a、マスク153b、マスク153c、マスク153d、第2のゲート電極層132をマスクとしてn型を付与する不純物元素152を添加し、第2のn型不純物領域144a、第2のn型不純物領域144b、第3のn型不純物領域145a、第3のn型不純物領域145b、第2のn型不純物領域147a、第2のn型不純物領域147b、第2のn型不純物領域147c、第3のn型不純物領域148a、第3のn型不純物領域148b、第3のn型不純物領域148c、第3のn型不純物領域148dが形成される(図6(B)参照)。ここでは、第2のn型不純物領域144a、第2のn型不純物領域144bにn型を付与する不純物元素が $5 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ 程度の濃度で含まれるように添加する。第3のn型不純物領域145a、第3のn型不純物領域145bは、第3のn型不純物領域148a、第3のn型不純物領域148b、第3のn型不純物領域148c、第3のn型不純物領域148dと同程度、もしくは少し高めの濃度でn型を付与する不純物元素を含むように形成される。また、半導体層104にチャンネル形成領域146

10

20

30

40

50

、半導体層 105 にチャンネル形成領域 149 a 及びチャンネル形成領域 149 b が形成される。

【0108】

第2のn型不純物領域144 a、第2のn型不純物領域144 b、第2のn型不純物領域147 a、第2のn型不純物領域147 b、第2のn型不純物領域147 cは高濃度n型不純物領域であり、ソース、ドレインとして機能する。一方、第3のn型不純物領域145 a、第3のn型不純物領域145 b、第3のn型不純物領域148 a、第3のn型不純物領域148 b、第3のn型不純物領域148 c、第3のn型不純物領域148 dは低濃度不純物領域であり、LDD (Lightly Doped Drain) 領域となる。n型不純物領域145 a、n型不純物領域145 bは、ゲート絶縁層107を介して、第1のゲート電極層122に覆われているのでLov領域であり、ドレイン近傍の電界を緩和し、ホットキャリアによるオン電流の劣化を抑制することが可能である。この結果、高速動作が可能な薄膜トランジスタを形成することができる。一方、第3のn型不純物領域148 a、第3のn型不純物領域148 b、第3のn型不純物領域148 c、第3のn型不純物領域148 dはゲート電極層127、ゲート電極層128に覆われていないLoff領域に形成されるため、ドレイン近傍の電界を緩和してホットキャリア注入による劣化を防ぐとともに、オフ電流を低減する効果がある。この結果、信頼性の高く、低消費電力の半導体装置を作製することが可能である。

10

【0109】

なお、本実施の形態では、不純物領域がゲート絶縁層を介してゲート電極層と重なる領域をLov領域と示し、不純物領域がゲート絶縁層を介してゲート電極層と重ならない領域をLoff領域と示す。

20

【0110】

次に、マスク153 a、マスク153 b、マスク153 c及びマスク153 dを除去し、半導体層104、半導体層105を覆うマスク155 a、マスク155 bを形成する。マスク155 a、マスク155 b、ゲート電極層117及びゲート電極層129をマスクとしてp型を付与する不純物元素154を添加し、第1のp型不純物領域160 a、第1のp型不純物領域160 b、第1のp型不純物領域163 a、第1のp型不純物領域163 b、第2のp型不純物領域161 a、第2のp型不純物領域161 b、第2のp型不純物領域164 a、第2のp型不純物領域164 bが形成される(図6(C)参照)。本実施の形態では、不純物元素としてボロン(B)を用いる。ここでは、第1のp型不純物領域160 a、第1のp型不純物領域160 b、第1のp型不純物領域163 a、第1のp型不純物領域163 b、第2のp型不純物領域161 a、第2のp型不純物領域161 b、第2のp型不純物領域164 a、第2のp型不純物領域164 bにp型を付与する不純物元素が $1 \times 10^{20} \sim 5 \times 10^{21} / \text{cm}^3$ 程度の濃度で含まれるように添加する。本実施の形態では、第2のp型不純物領域161 a、第2のp型不純物領域161 b、第2のp型不純物領域164 a、第2のp型不純物領域164 bは、ゲート電極層117及びゲート電極層129の形状を反映し、自己整合的に第1のp型不純物領域160 a、第1のp型不純物領域160 b、第1のp型不純物領域163 a、第1のp型不純物領域163 bより低濃度となるように形成する。また、半導体層103にチャンネル形成領域162

30

40

【0111】

次いで、マスク155 a、マスク155 bをO₂アッシングやレジスト剥離液により除去し、酸化膜も除去する。

【0112】

次いで、不純物元素を活性化するために加熱処理、強光の照射、又はレーザ光の照射を行う。活性化と同時にゲート絶縁層へのプラズマダメージやゲート絶縁層と半導体層との界面へのプラズマダメージを回復することができる。

【0113】

次いで、ゲート電極層、ゲート絶縁層を覆う層間絶縁層を形成する。本実施の形態では、

50

絶縁膜 167 と絶縁膜 168 との積層構造とする（図 7（A）参照。）。絶縁膜 167 として窒化酸化珪素膜を膜厚 200 nm 形成し、絶縁膜 168 として酸化窒化絶縁膜を膜厚 800 nm 形成し、積層構造とする。また、ゲート電極層、ゲート絶縁層を覆って、酸化窒化珪素膜を膜厚 30 nm 形成し、窒化酸化珪素膜を膜厚 140 nm 形成し、酸化窒化珪素膜を膜厚 800 nm 形成し、3 層の積層構造としてもよい。本実施の形態では、絶縁膜 167 及び絶縁膜 168 を下地膜と同様にプラズマ CVD 法を用いて連続的に形成する。絶縁膜 167 及び絶縁膜 168 は窒化珪素膜に限定されるものでなく、スパッタ法、またはプラズマ CVD を用いた窒化酸化珪素膜、酸化窒化珪素膜、酸化珪素膜でもよく、他の珪素を含む絶縁膜を単層または 3 層以上の積層構造として用いても良い。

【0114】

10

次いで、窒素雰囲気中で、300～550 で 1～12 時間の熱処理を行い、半導体層を水素化する工程を行う。好ましくは、400～500 で行う。この工程は層間絶縁層である絶縁膜 167 に含まれる水素により半導体層のダングリングボンドを終端する工程である。本実施の形態では、410 度（ ）で加熱処理を行う。

【0115】

次いで、レジストからなるマスクを用いて絶縁膜 167、絶縁膜 168、ゲート絶縁層 107 に半導体層に達するコンタクトホール（開口部）を形成する。エッチングは、用いる材料の選択比によって、一回で行っても複数回行って良い。

【0116】

次いで、開口部を覆うように導電膜を形成し、導電膜をエッチングして各ソース領域又はドレイン領域の一部とそれぞれ電氣的に接続するソース電極層又はドレイン電極層 169 a、ソース電極層又はドレイン電極層 169 b、ソース電極層又はドレイン電極層 170 a、ソース電極層又はドレイン電極層 170 b、ソース電極層又はドレイン電極層 171 a、ソース電極層又はドレイン電極層 171 b、ソース電極層又はドレイン電極層 172 a、ソース電極層又はドレイン電極層 172 b、配線層 156 を形成する。ソース電極層又はドレイン電極層は、PVD 法、CVD 法、蒸着法等により導電膜を成膜した後、所望の形状にエッチングして形成することができる。また、液滴吐出法、印刷法、電解メッキ法等により、所定の場所を選択的に導電層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。ソース電極層又はドレイン電極層の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba 等の金属又はその合金、若しくはその金属窒化物を用いて形成する。また、Si、Ge を含む導電材料を用いてもよい。また、これらの積層構造としても良い。本実施の形態では、チタン（Ti）を膜厚 100 nm 形成し、アルミニウムとシリコンの合金（Al-Si）を膜厚 700 nm 形成し、チタン（Ti）を膜厚 200 nm 形成し、選択的にエッチングして所望な形状に形成する。

20

30

【0117】

ここまでの工程で周辺駆動回路領域 204 に Lov 領域に p 型不純物領域を有する p チャネル型薄膜トランジスタ 173、Lov 領域に n 型不純物領域を有する n チャネル型薄膜トランジスタ 174 を、接続領域に、導電層 177 を、画素領域 206 に Loff 領域に n 型不純物領域を有するマルチチャネル型の n チャネル型薄膜トランジスタ 175、Lov 領域に p 型不純物領域を有する p チャネル型薄膜トランジスタ 176 を有するアクティブマトリクス基板を作製することができる（図 7（B）参照。）。

40

【0118】

次に第 2 の層間絶縁層として絶縁膜 180 及び絶縁膜 181 を形成する（図 8（A）参照。）。図 8 は、表示装置の作製工程を示しており、スクライブによる切り離しのための切り離し領域 201、FPC の貼り付け部である外部端子接続領域 202、周辺部の引き回し配線領域である配線領域 203、周辺駆動回路領域 204、接続領域 205、画素領域 206 である。配線領域 203 には配線 179 a、配線 179 b が設けられ、外部端子接続領域 202 には、外部端子と接続する端子電極層 178 が設けられている。

【0119】

50

絶縁膜 180、絶縁膜 181 としては酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム (AlN)、酸化窒化アルミニウム (AlON)、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム (AlNO) または酸化アルミニウム、ダイヤモンドカーボン (DLC)、窒素含有炭素膜 (CN)、PSG (リンガラス)、BPSG (リンボロンガラス)、アルミナ膜、ポリシラザン、その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si 結合を含む樹脂に相当する。シロキサンは、シリコン (Si) と酸素 (O) との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基 (例えばアルキル基、芳香族炭化水素) が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、有機絶縁性材料を用いてもよく、有機材料としては、感光性、非感光性どちらでも良く、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジス、ベンゾシクロブテン、低誘電率有機絶縁性材料を用いることができる。

10

【0120】

次に、図 8 (B) に示すように、第 2 の層間絶縁層である絶縁膜 180 及び絶縁膜 181 に開口部 182、183 を形成する。絶縁膜 180 及び絶縁膜 181 は、接続領域 205、配線領域 203、外部端子接続領域 202、切り離し領域 201 等では大面積にエッチングする必要がある。しかし、画素領域 206 においては開口面積が、接続領域 205 等の開口面積と比較して非常に小さく、微細なものとなる。従って、画素領域の開口部形成用のフォトリソグラフィ工程と、接続領域の開口部形成用のフォトリソグラフィ工程とを別々に行う。

20

【0121】

その後、図 8 (C) に示すように、画素領域 206 の絶縁膜 180 及び絶縁膜 181 に微細な開口部 184、つまりコンタクトホールを形成する。

【0122】

本実施の形態では、接続領域 205、配線領域 203、外部端子接続領域 202、切り離し領域 201、周辺駆動回路領域 204 を覆い、画素領域 206 に所定の開口部が設けられたマスクで、絶縁膜 180 及び絶縁膜 181 をエッチングする場合を説明したが、本発明はこれに限定されない。例えば、接続領域 205 の開口部は広面積であるため、エッチングする量が多い。このような広面積な開口部は、複数回エッチングしてもよい。

30

【0123】

次に、図 9 (A) に示すようにソース電極層又はドレイン電極層 172a と接するよう、第 1 の電極層 185 (画素電極層ともいう。) を形成する。第 1 の電極層は陽極、または陰極として機能し、Ti、Ni、W、Cr、Pt、Zn、Sn、In、または Mo から選ばれた元素、TiN、TiSi_xN_y、WSi_x、WN_x、WSi_xN_y、NbN、または前記元素を主成分とする合金材料もしくは化合物材料を主成分とする膜またはそれらの積層膜を総膜厚 100nm ~ 800nm の範囲で用いればよい。

【0124】

本実施の形態では、表示素子として発光素子を用い、発光素子からの光を第 1 の電極層 185 側から取り出す構造のため、第 1 の電極層 185 が透光性を有する。第 1 の電極層 185 として、透明導電膜を形成し、所望の形状にエッチングすることで第 1 の電極層 185 を形成する。本発明で用いる第 1 の電極層 185 として、酸化珪素を含む酸化インジウムスズ (酸化珪素を含むインジウム錫酸化物ともいう、以下、「ITO」という。)、酸化亜鉛、酸化スズ、酸化インジウムなどを用いてもよい。この他、酸化インジウムに 2 ~ 20wt% の酸化亜鉛 (ZnO) を混合した酸化インジウム酸化亜鉛合金などの透明導電膜を用いることができる。第 1 の電極層 185 として上記透明導電膜の他に、窒化チタン膜またはチタン膜を用いても良い。この場合、透明導電膜を成膜した後に、窒化チタン膜またはチタン膜を、光が透過する程度の膜厚 (好ましくは、5nm ~ 30nm 程度) で成膜する。本実施の形態では、第 1 の電極層 185 として、酸化インジウムスズと酸

40

50

化珪素を用いたITOを用いる。

【0125】

第1の電極層185を形成した段階での画素領域の上面図の一例を図11に示す。図11において、一つの画素は、TFT501、TFT502、容量素子504、第1の電極層185、ゲート配線層506、ソース配線層及びドレイン配線層505、電源線507から構成されている。

【0126】

次いで、第1の電極層185を形成後、加熱処理を行ってもよい。この加熱処理により、第1の電極層185中に含まれる水分は放出される。よって、第1の電極層185は脱ガスなどを生じないため、第1の電極層上に水分によって劣化しやすい発光材料を形成しても、発光材料は劣化せず、信頼性の高い表示装置を作製することができる。本実施の形態では、第1の電極層185にITOを用いているので、バークを行ってもITO（酸化インジウム酸化スズ合金）のように結晶化せず、アモルファス状態のままである。従って、ITOは、ITOよりも平坦性が高く、有機化合物を含む層が薄くとも陰極とのショートが生じにくい。

10

【0127】

次いで、第1の電極層185の端部、ソース電極層又はドレイン電極層を覆う絶縁材料からなる隔壁186を形成する（図9（B）参照。）。回折格子パターン或いは半透膜からなる光強度低減機能を有する補助パターンを設置したフォトマスクまたはレチクルを用いて隔壁186を形成する。また、隔壁186は、膜厚の厚い部分を複数箇所有した断面形状を有し、隔壁の側面に段差を有している。この隔壁186の作製方法は、実施の形態1に従って得ることができる。

20

【0128】

フルカラー表示を行うためには、第1の電極層上に電界発光層を形成する際、RGBの発光を行う電界発光層をそれぞれ作り分けなければならない。よって、他色の電界発光層を形成する時は、その画素電極層（第1の電極層）は蒸着マスクによって覆われている。蒸着マスクは金属材料などからなる膜状の形態を用いることができる。このとき、蒸着マスクは隔壁186上に設けられ、隔壁186の厚い部分で支持される。この隔壁186の厚い部分を設けることによって、マスクによる第1の電極層への形状不良は防止され、第1の電極層は発光不良、表示不良を引き起こすことなく、信頼性の高い高画質な表示装置とすることができる。

30

【0129】

また、隔壁186と同工程で外部端子接続領域202に絶縁物（絶縁層）187a、絶縁物（絶縁層）187bを形成する。

【0130】

また、接続領域205において、隔壁186は、開口部182の側面の絶縁膜180及び絶縁膜181の端部を覆うように形成されている。選択的にエッチングする処理によって段差を有するように加工された絶縁膜180及び絶縁膜181の端部は、その急激な段差のため、その上に積層する第2の電極層189の被覆性が悪い。よって本発明のように、開口部周辺の段差を隔壁186によって覆い、段差をなだらかにすることで、積層する第2の電極層189の被覆性を向上させることができる。接続領域205において、第2の電極層と同工程、同材料で形成される配線層は配線層156と電氣的に接続する。本実施の形態では、第2の電極層189は配線層156と接して電氣的に接続されているが、他の配線を介して電氣的に接続されてもよい。

40

【0131】

次いで、第1の電極層185上に電界発光層188を形成する。なお、図10では一画素しか図示していないが、本実施の形態ではR（赤）、G（緑）、B（青）の各色に対応した電界発光層を作り分けている。本実施の形態では電界発光層188として、赤色（R）、緑色（G）、青色（B）の発光を示す材料を、それぞれ蒸着マスクを用いた蒸着法等によって選択的に形成する。

50

【0132】

次に、電界発光層188上に導電膜からなる第2の電極層189を形成する。第2の電極層189としては、仕事関数の小さい材料（Al、Ag、Li、Ca、またはこれらの合金や化合物、MgAg、MgIn、AlLi、CaF₂、または窒化カルシウム）を用いればよい。こうして第1の電極層185、電界発光層188及び第2の電極層189からなる発光素子190が形成される。

【0133】

図10に示した本実施の形態の表示装置において、発光素子190から発した光は、第1の電極層185側から、図10中の矢印の方向に透過して射出される。

【0134】

第2の電極層189を覆うようにしてパッシベーション膜191を設けることは有効である。パッシベーション膜191としては、窒化珪素、酸化珪素、酸化窒化珪素（SiON）、窒化酸化珪素（SiNO）、窒化アルミニウム（AlN）、酸化窒化アルミニウム（AlON）、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム（AlNO）または酸化アルミニウム、ダイヤモンドライクカーボン（DLC）、窒素含有炭素膜（CN）を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層を用いることができる。また、シロキサン樹脂材料を用いてもよい。

10

【0135】

次いで、発光素子190が形成された基板100と、封止基板195とをシール材192によって固着し、発光素子を封止する（図10参照。）。

20

【0136】

なお、シール材で囲まれた領域には充填材や粘着テープを充填してもよく、窒素雰囲気下で封止することによって、窒素等を封入してもよい。本実施の形態は、下面射出型のため、充填材は透光性を有する必要はないが、充填材を透過して光を取り出す構造の場合は、透光性を有する必要がある。代表的には可視光硬化、紫外線硬化または熱硬化のエポキシ樹脂を用いればよい。以上の工程において、本実施の形態における、発光素子を用いた表示機能を有する表示装置が完成する。また充填材は、液状の状態で滴下し、表示装置内に充填することもできる。

【0137】

また、発光素子の水分による劣化を防ぐため、パネル内に乾燥剤を設置してもよい。

30

【0138】

次いで、外部端子接続領域202において、端子電極層178に異方性導電層196によってFPC194を接続し、外部と電氣的に接続する。

【0139】

また、本発明の表示装置において、画面表示の駆動方法は特に限定されず、例えば、点順次駆動方法や線順次駆動方法や面順次駆動方法などを用いればよい。代表的には、線順次駆動方法とし、時分割階調駆動方法や面積階調駆動方法を適宜用いればよい。また、表示装置のソース線に入力する映像信号は、アナログ信号であってもよいし、デジタル信号であってもよく、適宜、映像信号に合わせて駆動回路などを設計すればよい。

【0140】

さらに、ビデオ信号がデジタルの表示装置において、画素に入力されるビデオ信号が定電圧（CV）のもの、定電流（CC）のものがある。ビデオ信号が定電圧のもの（CV）には、発光素子に印加される電圧が一定のもの（CVCV）と、発光素子に印加される電流値が一定のもの（CVCC）とがある。また、ビデオ信号が定電流のもの（CC）には、発光素子に印加される電圧値が一定のもの（CCCV）と、発光素子に印加される電流値が一定のもの（CCCC）とがある。

40

【0141】

本発明を用いると、信頼性の高い表示装置を簡略化した工程で作製することができる。よって、高精細、高画質な表示装置を低いコストで歩留まり良く製造することができる。

50

【 0 1 4 2 】

本実施の形態は、実施の形態 1 乃至 3 のいずれか一と自由に組み合わせることができる。

【 0 1 4 3 】

(実施の形態 5)

本発明によって形成される発光装置によって、テレビジョン装置を完成させることができる。表示パネルには、画素部のみが形成されて走査線側駆動回路と信号線側駆動回路とが、TAB方式により実装される場合と、COG方式により実装される場合と、TFTを形成し、画素部と走査線側駆動回路を基板上に一体形成し信号線側駆動回路を別途ドライバICとして実装する場合、また画素部と信号線側駆動回路と走査線側駆動回路を基板上に一体形成する場合などがあるが、どのような形態としても良い。

10

【 0 1 4 4 】

その他の外部回路の構成として、映像信号の入力側では、チューナで受信した信号のうち、映像信号を増幅する映像信号増幅回路と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路と、その映像信号をドライバICの入力仕様に変換するためのコントロール回路などからなっている。コントロール回路は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路を設け、入力デジタル信号をm個に分割して供給する構成としても良い。

【 0 1 4 5 】

チューナで受信した信号のうち、音声信号は、音声信号増幅回路に送られ、その出力は音声信号処理回路を経てスピーカに供給される。制御回路は受信局(受信周波数)や音量の制御情報を入力部から受け、チューナや音声信号処理回路に信号を送出する。

20

【 0 1 4 6 】

表示モジュールを、図 1 2 (A)、(B) に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。FPCまで取り付けられた表示パネルのことを表示モジュールとも呼ぶ。表示モジュールにより主画面 2 0 0 3 が形成され、その他付属設備としてスピーカ部 2 0 0 9、操作スイッチなどが備えられている。このように、本発明によりテレビジョン装置を完成させることができる。

【 0 1 4 7 】

また、位相差板や偏光板を用いて、外部から入射する光の反射光を遮断するとしてもよい。また上面放射型の表示装置ならば、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法などによっても形成することができ、顔料系の黒色樹脂や、ポリイミドなどの樹脂材料に、カーボンブラック等を混合させてもよく、その積層でもよい。液滴吐出法によって、異なった材料を同領域に複数回吐出し、隔壁を形成してもよい。位相差板、位相差板としては / 4 板、 / 2 板を用い、光を制御できるように設計すればよい。構成としては、順にTFT素子基板、発光素子、封止基板(封止材)、位相差板、位相差板(/ 4 板、 / 2 板)、偏光板となり、発光素子から放射された光は、これらを通り偏光板側より外部に放射される。この位相差板や偏光板は光が放射される側に設置すればよく、両面放射される両面放射型の表示装置であれば両方に設置することもできる。また、偏光板の外側に反射防止膜を有していても良い。これにより、より高繊細で精密な画像を表示することができる。

30

40

【 0 1 4 8 】

図 1 2 (A) に示すように、筐体 2 0 0 1 に表示素子を利用した表示用パネル 2 0 0 2 が組みこまれ、受信機 2 0 0 5 により一般のテレビ放送の受信をはじめ、モデム 2 0 0 4 を介して有線又は無線による通信ネットワークに接続することにより一方向(送信者から受信者)又は双方向(送信者と受信者間、又は受信者間同士)の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機 2 0 0 6 により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部 2 0 0 7 が設けられていても良い。

【 0 1 4 9 】

50

また、テレビジョン装置にも、主画面 2003 の他にサブ画面 2008 を第 2 の表示用パネルで形成し、チャンネルや音量などを表示する構成が付加されていても良い。この構成において、主画面 2003 を視野角の優れた EL 表示用パネルで形成し、サブ画面を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面 2003 を液晶表示用パネルで形成し、サブ画面を EL 表示用パネルで形成し、サブ画面は点滅可能とする構成としても良い。本発明を用いると、このような大型基板を用いて、多くの TFT や電子部品を用いても、信頼性の高い表示装置とすることができる。

【0150】

図 12 (B) は例えば 20 ~ 80 インチの大型の表示部を有するテレビジョン装置であり、筐体 2010、操作部であるキーボード部 2012、表示部 2011、スピーカー部 2013 等を含む。本発明は、表示部 2011 の作製に適用される。図 12 (B) の表示部は、わん曲可能な基板を用いているので、表示部がわん曲したテレビジョン装置となっている。このように表示部の形状を自由に設計することができるので、所望な形状のテレビジョン装置を作製することができる。

10

【0151】

本発明により、簡略な工程で表示装置を形成できるため、コストダウンも達成できる。よって本発明を用いたテレビジョン装置では、大画面の表示部を有しても低いコストで形成できる。よって高性能、高信頼性のテレビジョン装置を歩留まりよく作製することができる。

20

【0152】

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニターをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など大面積の表示媒体としても様々な用途に適用することができる。

【0153】

本実施の形態は、実施の形態 1 乃至 4 のいずれか一と自由に組み合わせることができる。

【0154】

(実施の形態 6)

本実施の形態を図 13 を用いて説明する。本実施の形態は、実施の形態 1 乃至 4 で作製する表示装置を有するパネルを用いたモジュールの例を示す。

30

【0155】

図 13 (A) に示す情報端末のモジュールは、プリント配線基板 946 に、コントローラ 901、中央処理装置 (CPU) 902、メモリ 911、電源回路 903、音声処理回路 929 及び送受信回路 904 や、その他、抵抗、バッファ、容量素子等の素子が実装されている。また、パネル 900 がフレキシブル配線基板 (FPC) 908 を介してプリント配線基板 946 に接続されている。

【0156】

パネル 900 には、発光素子が各画素に設けられた画素部 905 と、前記画素部 905 が有する画素を選択する第 1 の走査線駆動回路 906 a、第 2 の走査線駆動回路 906 b と、選択された画素にビデオ信号を供給する信号線駆動回路 907 とが設けられている。

40

【0157】

プリント配線基板 946 に備えられたインターフェース (I/F) 部 909 を介して、各種制御信号の入出力が行われる。また、アンテナとの間の信号の送受信を行なうためのアンテナ用ポート 910 が、プリント配線基板 946 に設けられている。

【0158】

なお、本実施の形態ではパネル 900 にプリント配線基板 946 が FPC 908 を介して接続されているが、必ずしもこの構成に限定されない。COG (Chip on Glass) 方式を用い、コントローラ 901、音声処理回路 929、メモリ 911、CPU 902 または電源回路 903 をパネル 900 に直接実装させるようにしても良い。また、

50

プリント配線基板 946 には、容量素子、バッファ等の各種素子が設けられ、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりすることを防いでいる。

【0159】

図 13 (B) は、図 13 (A) に示したモジュールのブロック図を示す。このモジュール 999 は、メモリ 911 として V R A M 932、D R A M 925、フラッシュメモリ 926 などが含まれている。V R A M 932 にはパネルに表示する画像のデータが、D R A M 925 には画像データまたは音声データが、フラッシュメモリには各種プログラムが記憶されている。

【0160】

電源回路 903 では、パネル 900、コントローラ 901、C P U 902、音声処理回路 929、メモリ 911、送受信回路 931 に与える電源電圧が生成される。またパネルの仕様によっては、電源回路 903 に電流源が備えられている場合もある。

【0161】

C P U 902 は、制御信号生成回路 920、デコーダ 921、レジスタ 922、演算回路 923、R A M 924、C P U 用のインターフェース 935 などを有している。インターフェース 935 を介して C P U 902 に入力された各種信号は、一旦レジスタ 922 に保持された後、演算回路 923、デコーダ 921 などに入力される。演算回路 923 では、入力された信号に基づき演算を行ない、各種命令を送る場所を指定する。一方デコーダ 921 に入力された信号はデコードされ、制御信号生成回路 920 に入力される。制御信号生成回路 920 は入力された信号に基づき、各種命令を含む信号を生成し、演算回路 923 において指定された場所、具体的にはメモリ 911、送受信回路 931、音声処理回路 929、コントローラ 901 などに送る。

【0162】

メモリ 911、送受信回路 931、音声処理回路 929、コントローラ 901 は、それぞれ受けた命令に従って動作する。以下その動作について簡単に説明する。

【0163】

入力手段 934 から入力された信号は、インターフェース 909 を介してプリント配線基板 946 に実装された C P U 902 に送られる。制御信号生成回路 920 は、ポインティングデバイスやキーボードなどの入力手段 934 から送られてきた信号に従い、V R A M 932 に格納してある画像データを所定のフォーマットに変換し、コントローラ 901 に送付する。

【0164】

コントローラ 901 は、パネルの仕様に合わせて C P U 902 から送られてきた画像データを含む信号にデータ処理を施し、パネル 900 に供給する。またコントローラ 901 は、電源回路 903 から入力された電源電圧や C P U 902 から入力された各種信号をともに、H s y n c 信号、V s y n c 信号、クロック信号 C L K、交流電圧 (A C C o n t)、切り替え信号 L / R を生成し、パネル 900 に供給する。

【0165】

送受信回路 904 では、アンテナ 933 において電波として送受信される信号が処理されており、具体的にはアイソレータ、バンドパスフィルタ、V C O (V o l t a g e C o n t r o l l e d O s c i l l a t o r)、L P F (L o w P a s s F i l t e r)、カプラ、バランなどの高周波回路を含んでいる。送受信回路 904 において送受信される信号のうち音声情報を含む信号が、C P U 902 からの命令に従って、音声処理回路 929 に送られる。

【0166】

C P U 902 の命令に従って送られてきた音声情報を含む信号は、音声処理回路 929 において音声信号に復調され、スピーカ 928 に送られる。またマイク 927 から送られてきた音声信号は、音声処理回路 929 において変調され、C P U 902 からの命令に従って、送受信回路 904 に送られる。

【0167】

10

20

30

40

50

コントローラ 901、CPU 902、電源回路 903、音声処理回路 929、メモリ 911を、本実施の形態のパッケージとして実装することができる。本実施の形態は、アイソレータ、バンドパスフィルタ、VCO (Voltage Controlled Oscillator)、LPF (Low Pass Filter)、カプラ、バランなどの高周波回路以外であれば、どのような回路にも応用することができる。

【0168】

表示パネル 900は、画素電極上、又は画素電極周囲を覆う絶縁物上にスペーサを具備している。それにより、この表示パネル 900を備えるモジュールは、電界発光層を形成時に用いるマスクが画素電極と接触しないように支持するため、画素電極の損傷が防げ、高画質な表示と高い信頼性という効果を奏することができる。

10

【0169】

(実施の形態 7)

本実施の形態を図 14を用いて説明する。図 14は、実施の形態 6で作製するモジュールを含む無線を用いた持ち運び可能な小型電話機(携帯電話)の一態様を示している。表示パネル 900はハウジング 1001に脱着自在に組み込んでモジュール 999と容易に固定できるようにしている。ハウジング 1001は組み入れる電子機器に合わせて、形状や寸法を適宜変更することができる。

【0170】

表示パネル 900を固定したハウジング 1001はプリント配線基板 946に嵌着されモジュールとして組み立てられる。プリント配線基板 946には、コントローラ、CPU、メモリ、電源回路、その他、抵抗、バッファ、容量素子等が実装されている。さらに、マイクロフォン 994及びスピーカ 995を含む音声処理回路、送受信回路などの信号処理回路 993が備えられている。パネル 900はFPC 908を介してプリント配線基板 946に接続される。

20

【0171】

このようなモジュール 999、入力手段 998、バッテリー 997は筐体 996に収納される。表示パネル 900の画素部は筐体 996に形成された開口窓から視認できるように配置されている。

【0172】

表示パネル 900は、画素電極上、又は画素電極周囲を覆う絶縁物上にスペーサを具備している。それにより、この表示パネル 900を備えるモジュールは、電界発光層を形成時に用いるマスクが画素電極と接触しないように支持するため、画素電極の損傷が防げ、高画質な表示と高い信頼性という効果を奏することができる。

30

【0173】

図 14で示す筐体 996は、電話機の外觀形状を一例として示している。しかしながら、本実施の形態に係る電子機器は、その機能や用途に応じてさまざまな態様に変容し得る。以下に示す実施の形態で、その態様の一例を説明する。

【0174】

(実施の形態 8)

本発明を適用して、様々な表示装置を作製することができる。即ち、それら表示装置を表示部に組み込んだ様々な電子機器に本発明を適用できる。

40

【0175】

その様な電子機器としては、ビデオカメラ、デジタルカメラ等のカメラ、プロジェクター、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、カーナビゲーション、カーステレオ、パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)、記録媒体を備えた画像再生装置(具体的には Digital Versatile Disc (DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。それらの例を図 15に示す。

【0176】

図 15(A)は、コンピュータであり、本体 2101、筐体 2102、表示部 210

50

3、キーボード 2104、外部接続ポート 2105、ポインティングマウス 2106等を含む。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示するコンピュータを完成させることができる。

【0177】

図15(B)は記録媒体を備えた画像再生装置(具体的にはDVD再生装置)であり、本体 2201、筐体 2202、表示部 A 2203、表示部 B 2204、記録媒体(DVD等)読み込み部 2205、操作キー 2206、スピーカー部 2207等を含む。表示部 A 2203は主として画像情報を表示し、表示部 B 2204は主として文字情報を表示する。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示する画像再生装置を完成させることができる。

10

【0178】

図15(C)は携帯電話であり、本体 2301、音声出力部 2302、音声入力部 2303、表示部 2304、操作スイッチ 2305、アンテナ 2306等を含む。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示する携帯電話を完成させることができる。

【0179】

図15(D)はビデオカメラであり、本体 2401、表示部 2402、筐体 2403、外部接続ポート 2404、リモコン受信部 2405、受像部 2406、バッテリー 2407、音声入力部 2408、接眼部 2409、操作キー 2410等を含む。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示できるビデオカメラを完成させることができる。

20

【0180】

本実施の形態は、実施の形態1乃至4のいずれか一と自由に組み合わせることができる。

【0181】

(実施の形態9)

ここでは、発光素子と電氣的に接続するTF Tとして、アモルファスシリコンを活性層とするTF Tの例を図16に示す。

【0182】

図16において、1910は基板、1911は隔壁、1913は第1の電極、1914は有機化合物を含む層、1915は第2の電極、1916はアモルファスシリコンTF T、1917はゲート絶縁膜、1918は絶縁膜である。また、1919は電源供給線などの配線である。

30

【0183】

アモルファスシリコンTF T 1916の作製手順は、公知の技術を用いればよく、まず、基板 1910上にゲート電極を形成した後、ゲート絶縁膜 1917を形成する。次いで、アモルファスシリコン膜(活性層)、リンを含むアモルファスシリコン膜(n+層)、金属膜を順次積層する。次いで、アモルファスシリコンを所望の素子形状にエッチングした後、ゲート電極と重なる領域において、アモルファスシリコンが一部露呈するように選択的にエッチングを行ってチャンネルを形成する。次いで、全面を絶縁膜 1918で覆った後、コンタクトホール

40

【0184】

なお、アモルファスシリコンTF T 1916はチャンネルエッチ型TF Tを示しているが、チャンネルストップ型TF Tとしてもよい。

【0185】

アモルファスシリコンTF T作製以降の工程は、実施の形態1と同様に、第1の電極 1913の形成、断面形状が裾状の隔壁 1911を形成する。

【0186】

次いで、有機化合物を含む層 1914を蒸着法、インクジェット法、または塗布法によって形成する。次いで、蒸着法またはスパッタ法により第2の電極 1915を形成する。

50

【 0 1 8 7 】

アモルファスシリコン T F T は高熱でのプロセスが少なく、量産に適したプロセスであり、発光装置の作製におけるコスト削減することができる。

【 0 1 8 8 】

また、本実施の形態においては、アモルファスシリコン T F T を用いる例であるので、同一基板上に画素部と駆動回路とを作製せずに、画素部のみを基板上に形成し、駆動回路を I C で構成する。

【 0 1 8 9 】

本実施の形態は、実施の形態 1 乃至 8 のいずれか一と自由に組み合わせることができる。

【 符号の説明 】

10

【 0 1 9 0 】

| | | |
|---------|-----------------|----|
| 1 0 | 基板 | |
| 1 1 | 隔壁 | |
| 1 2 | 下地絶縁膜 | |
| 1 3 | 第 1 の電極 | |
| 1 4 | 有機化合物を含む層 | |
| 1 5 | 第 2 の電極 | |
| 1 6 | T F T | |
| 1 7 | ゲート絶縁膜を含む絶縁膜の積層 | |
| 1 8 | 絶縁膜 | 20 |
| 1 9 | 配線 | |
| 2 0 | 感光性の樹脂膜 | |
| 2 1 | 蒸着マスク | |
| 3 1 | 隔壁 | |
| 3 3 | 第 1 の電極 | |
| 3 4 | 有機化合物を含む層 | |
| 1 0 0 | 基板 | |
| 1 0 1 a | 下地膜 | |
| 1 0 1 b | 下地膜 | |
| 1 0 2 | 結晶性半導体膜 | 30 |
| 1 0 3 | 半導体層 | |
| 1 0 4 | 半導体層 | |
| 1 0 5 | 半導体層 | |
| 1 0 6 | 半導体層 | |
| 1 0 7 | ゲート絶縁層 | |
| 1 0 8 | 導電膜 | |
| 1 0 9 | 導電膜 | |
| 1 1 7 | ゲート電極層 | |
| 1 1 8 | ゲート電極層 | |
| 1 2 1 | ゲート電極層 | 40 |
| 1 2 2 | ゲート電極層 | |
| 1 2 3 | 導電層 | |
| 1 2 4 | ゲート電極層 | |
| 1 2 5 | ゲート電極層 | |
| 1 2 6 | ゲート電極層 | |
| 1 2 7 | ゲート電極層 | |
| 1 2 8 | ゲート電極層 | |
| 1 2 9 | ゲート電極層 | |
| 1 3 0 | 導電層 | |
| 1 3 1 | ゲート電極層 | 50 |

| | | |
|---------|-----------|----|
| 1 3 2 | ゲート電極層 | |
| 1 3 3 | 導電層 | |
| 1 3 4 | ゲート電極層 | |
| 1 3 5 | 第2のゲート電極層 | |
| 1 3 6 | 第2のゲート電極層 | |
| 1 4 0 a | n型不純物領域 | |
| 1 4 0 b | n型不純物領域 | |
| 1 4 1 a | n型不純物領域 | |
| 1 4 1 b | n型不純物領域 | |
| 1 4 2 a | n型不純物領域 | 10 |
| 1 4 2 b | n型不純物領域 | |
| 1 4 2 c | n型不純物領域 | |
| 1 4 3 a | n型不純物領域 | |
| 1 4 3 b | n型不純物領域 | |
| 1 4 4 a | n型不純物領域 | |
| 1 4 4 b | n型不純物領域 | |
| 1 4 5 a | n型不純物領域 | |
| 1 4 5 b | n型不純物領域 | |
| 1 4 6 | チャンネル形成領域 | |
| 1 4 7 a | n型不純物領域 | 20 |
| 1 4 7 b | n型不純物領域 | |
| 1 4 7 c | n型不純物領域 | |
| 1 4 8 a | n型不純物領域 | |
| 1 4 8 b | n型不純物領域 | |
| 1 4 8 c | n型不純物領域 | |
| 1 4 8 d | n型不純物領域 | |
| 1 4 9 a | チャンネル形成領域 | |
| 1 4 9 b | チャンネル形成領域 | |
| 1 5 1 | 不純物元素 | |
| 1 5 2 | 不純物元素 | 30 |
| 1 5 3 a | マスク | |
| 1 5 3 b | マスク | |
| 1 5 3 c | マスク | |
| 1 5 3 d | マスク | |
| 1 5 4 | 不純物元素 | |
| 1 5 5 a | マスク | |
| 1 5 5 b | マスク | |
| 1 5 6 | 配線層 | |
| 1 6 0 a | p型不純物領域 | |
| 1 6 0 b | p型不純物領域 | 40 |
| 1 6 1 a | p型不純物領域 | |
| 1 6 1 b | p型不純物領域 | |
| 1 6 2 | チャンネル形成領域 | |
| 1 6 3 a | p型不純物領域 | |
| 1 6 3 b | p型不純物領域 | |
| 1 6 4 a | p型不純物領域 | |
| 1 6 4 b | p型不純物領域 | |
| 1 6 5 | チャンネル形成領域 | |
| 1 6 7 | 絶縁膜 | |
| 1 6 8 | 絶縁膜 | 50 |

| | | |
|---------|----------------|----|
| 1 6 9 a | ドレイン電極層 | |
| 1 6 9 b | ドレイン電極層 | |
| 1 7 0 a | ドレイン電極層 | |
| 1 7 0 b | ドレイン電極層 | |
| 1 7 1 a | ドレイン電極層 | |
| 1 7 1 b | ドレイン電極層 | |
| 1 7 2 a | ドレイン電極層 | |
| 1 7 2 b | ドレイン電極層 | |
| 1 7 3 | pチャネル型薄膜トランジスタ | |
| 1 7 4 | nチャネル型薄膜トランジスタ | 10 |
| 1 7 5 | nチャネル型薄膜トランジスタ | |
| 1 7 6 | pチャネル型薄膜トランジスタ | |
| 1 7 7 | 導電層 | |
| 1 7 8 | 端子電極層 | |
| 1 7 9 a | 配線 | |
| 1 7 9 b | 配線 | |
| 1 8 0 | 絶縁膜 | |
| 1 8 1 | 絶縁膜 | |
| 1 8 2 | 開口部 | |
| 1 8 3 | 開口部 | 20 |
| 1 8 4 | 開口部 | |
| 1 8 5 | 第1の電極層 | |
| 1 8 6 | 隔壁 | |
| 1 8 7 a | 絶縁物 | |
| 1 8 7 b | 絶縁物 | |
| 1 8 8 | 電界発光層 | |
| 1 8 9 | 第2の電極層 | |
| 1 9 0 | 発光素子 | |
| 1 9 1 | パッシベーション膜 | |
| 1 9 2 | シール材 | 30 |
| 1 9 4 | F P C | |
| 1 9 5 | 封止基板 | |
| 1 9 6 | 異方性導電層 | |
| 2 0 1 | 領域 | |
| 2 0 2 | 外部端子接続領域 | |
| 2 0 3 | 配線領域 | |
| 2 0 4 | 周辺駆動回路領域 | |
| 2 0 5 | 接続領域 | |
| 2 0 6 | 画素領域 | |
| 3 0 1 | 第1の基板 | 40 |
| 3 0 2 | 隔壁 | |
| 3 0 3 | 第1の電極 | |
| 3 0 4 | 構造物 | |
| 3 0 5 | 有機化合物を含む層 | |
| 3 0 6 | 画素部 | |
| 3 0 7 | 第2の電極 | |
| 3 0 8 | 第2の基板 | |
| 3 0 9 | 接着層 | |
| 4 0 0 | 露光マスク | |
| 4 0 1 | 遮光部 | 50 |

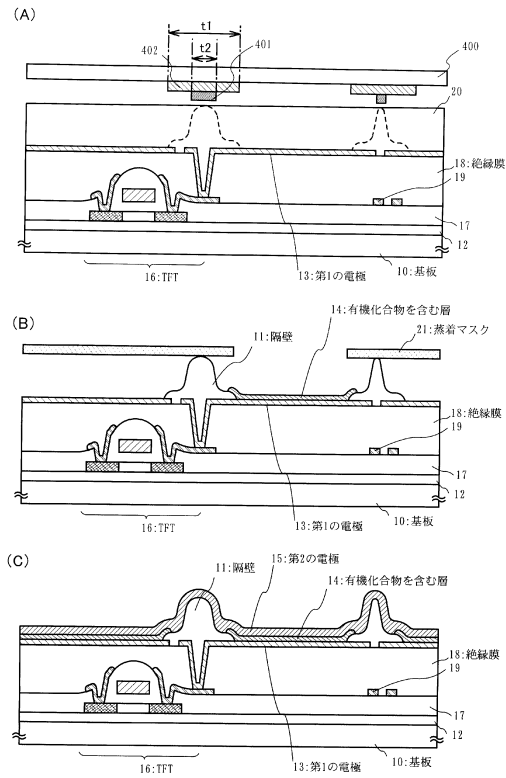
| | | |
|---------|--------------|----|
| 4 0 2 | 半透部 | |
| 5 0 1 | T F T | |
| 5 0 2 | T F T | |
| 5 0 4 | 容量素子 | |
| 5 0 5 | ドレイン配線層 | |
| 5 0 6 | ゲート配線層 | |
| 5 0 7 | 電源線 | |
| 7 0 0 | 成膜室 | |
| 7 0 1 | 基板 | |
| 7 0 2 | 蒸着マスク | 10 |
| 7 0 3 a | 防着シールド | |
| 7 0 3 b | 開口部 | |
| 7 0 4 | 蒸着源 | |
| 7 0 5 | 蒸着源の移動方向 | |
| 7 0 6 a | 基板の搬送方向 | |
| 7 0 6 b | 蒸着材料の昇華方向 | |
| 7 0 7 | 設置室 | |
| 9 0 0 | パネル | |
| 9 0 1 | コントローラ | |
| 9 0 2 | C P U | 20 |
| 9 0 3 | 電源回路 | |
| 9 0 4 | 送受信回路 | |
| 9 0 5 | 画素部 | |
| 9 0 6 a | 第 1 の走査線駆動回路 | |
| 9 0 6 b | 第 2 の走査線駆動回路 | |
| 9 0 7 | 信号線駆動回路 | |
| 9 0 8 | F P C | |
| 9 0 9 | I / F 部 | |
| 9 1 0 | アンテナ用ポート | |
| 9 1 1 | メモリ | 30 |
| 9 2 0 | 制御信号生成回路 | |
| 9 2 1 | デコーダ | |
| 9 2 2 | レジスタ | |
| 9 2 3 | 演算回路 | |
| 9 2 4 | R A M | |
| 9 2 5 | D R A M | |
| 9 2 6 | フラッシュメモリ | |
| 9 2 7 | マイク | |
| 9 2 8 | スピーカー | |
| 9 2 9 | 音声処理回路 | 40 |
| 9 3 1 | 送受信回路 | |
| 9 3 2 | V R A M | |
| 9 3 3 | アンテナ | |
| 9 3 4 | 入力手段 | |
| 9 3 5 | インターフェース | |
| 9 4 6 | プリント配線基板 | |
| 9 9 3 | 信号処理回路 | |
| 9 9 4 | マイクロフォン | |
| 9 9 5 | スピーカー | |
| 9 9 6 | 筐体 | 50 |

| | | |
|---------|------------------|----|
| 9 9 7 | バッテリー | |
| 9 9 8 | 入力手段 | |
| 9 9 9 | モジュール | |
| 1 0 0 1 | ハウジング | |
| 1 9 1 0 | 基板 | |
| 1 9 1 1 | 隔壁 | |
| 1 9 1 3 | 電極 | |
| 1 9 1 4 | 有機化合物を含む層 | |
| 1 9 1 5 | 電極 | |
| 1 9 1 6 | アモルファスシリコン T F T | 10 |
| 1 9 1 7 | ゲート絶縁膜 | |
| 1 9 1 8 | 絶縁膜 | |
| 1 9 1 9 | 配線 | |
| 2 0 0 1 | 筐体 | |
| 2 0 0 2 | 表示用パネル | |
| 2 0 0 3 | 主画面 | |
| 2 0 0 4 | モデム | |
| 2 0 0 5 | 受信機 | |
| 2 0 0 6 | リモコン操作機 | |
| 2 0 0 7 | 表示部 | 20 |
| 2 0 0 8 | サブ画面 | |
| 2 0 0 9 | スピーカー部 | |
| 2 0 1 0 | 筐体 | |
| 2 0 1 1 | 表示部 | |
| 2 0 1 2 | キーボード部 | |
| 2 0 1 3 | スピーカー部 | |
| 2 1 0 1 | 本体 | |
| 2 1 0 2 | 筐体 | |
| 2 1 0 3 | 表示部 | |
| 2 1 0 4 | キーボード | 30 |
| 2 1 0 5 | 外部接続ポート | |
| 2 1 0 6 | ポインティングマウス | |
| 2 2 0 1 | 本体 | |
| 2 2 0 2 | 筐体 | |
| 2 2 0 3 | 表示部 A | |
| 2 2 0 4 | 表示部 B | |
| 2 2 0 5 | 記録媒体読み込み部 | |
| 2 2 0 6 | 操作キー | |
| 2 2 0 7 | スピーカー部 | |
| 2 3 0 1 | 本体 | 40 |
| 2 3 0 2 | 音声出力部 | |
| 2 3 0 3 | 音声入力部 | |
| 2 3 0 4 | 表示部 | |
| 2 3 0 5 | 操作スイッチ | |
| 2 3 0 6 | アンテナ | |
| 2 4 0 1 | 本体 | |
| 2 4 0 2 | 表示部 | |
| 2 4 0 3 | 筐体 | |
| 2 4 0 4 | 外部接続ポート | |
| 2 4 0 5 | リモコン受信部 | 50 |

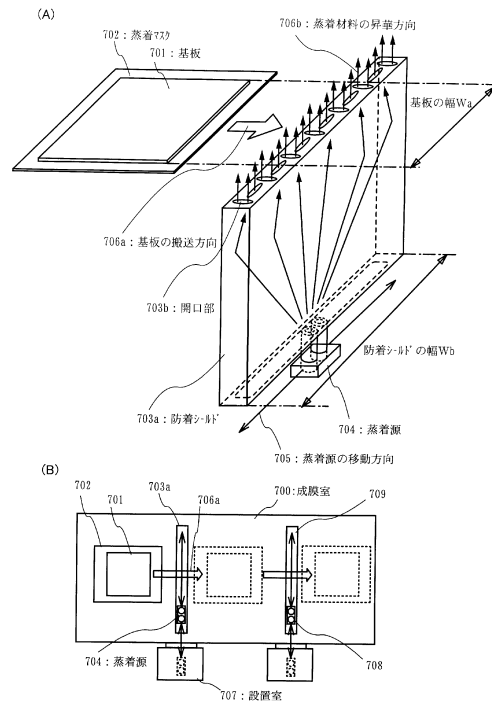
- 2 4 0 6 受像部
- 2 4 0 7 バッテリー
- 2 4 0 8 音声入力部
- 2 4 0 9 接眼部
- 2 4 1 0 操作キー

【 図 面 】

【 図 1 】



【 図 2 】

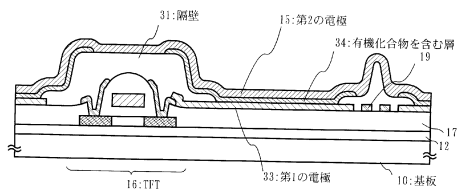


10

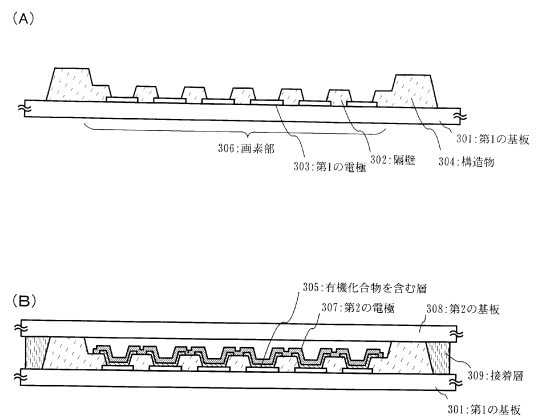
20

30

【 図 3 】



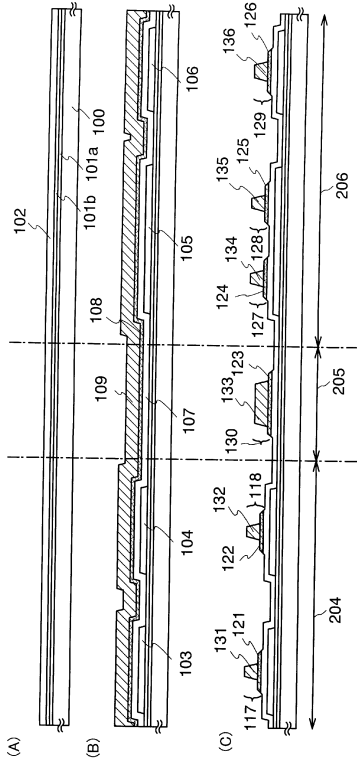
【 図 4 】



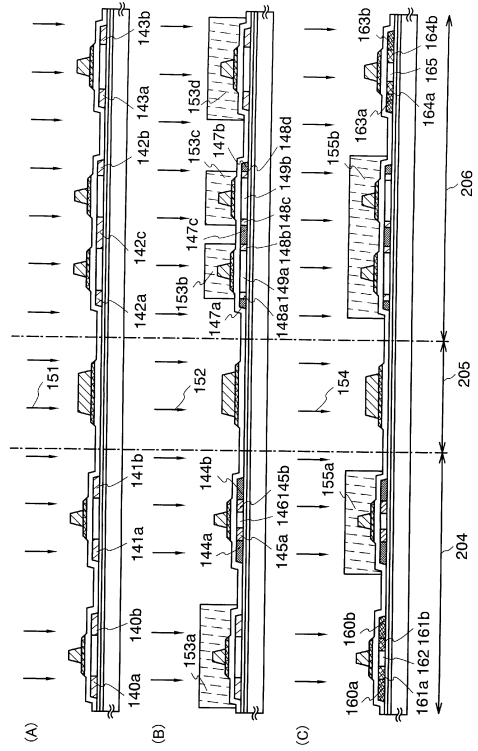
40

50

【 図 5 】



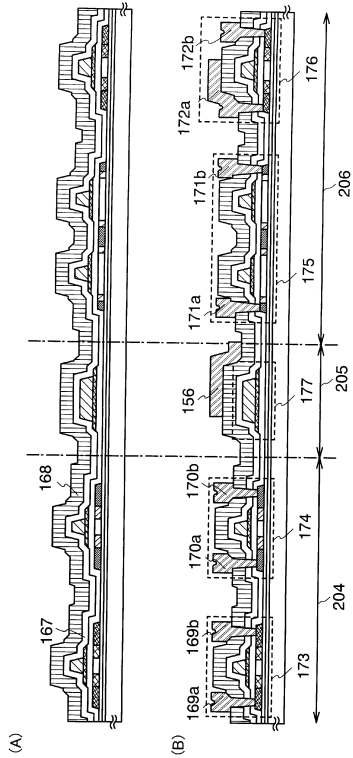
【 図 6 】



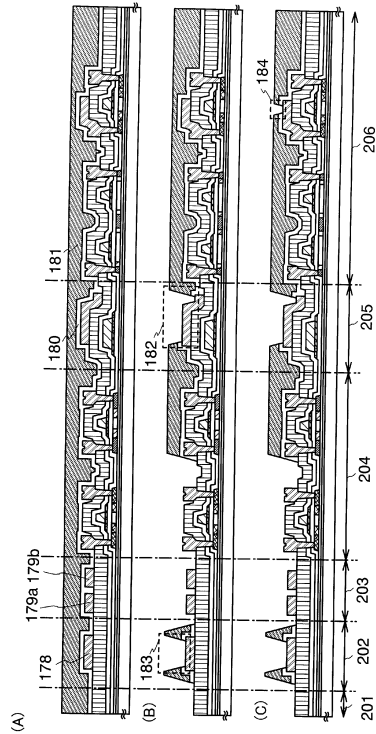
10

20

【 図 7 】



【 図 8 】

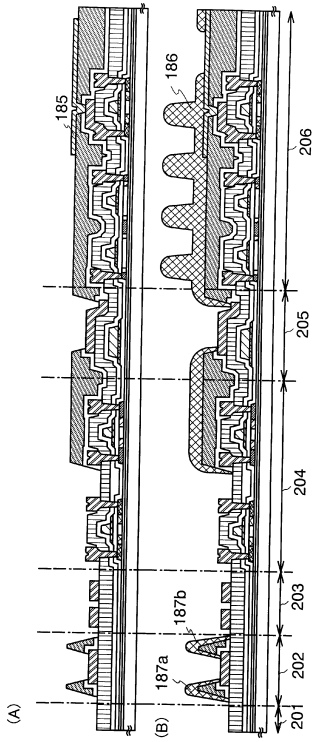


30

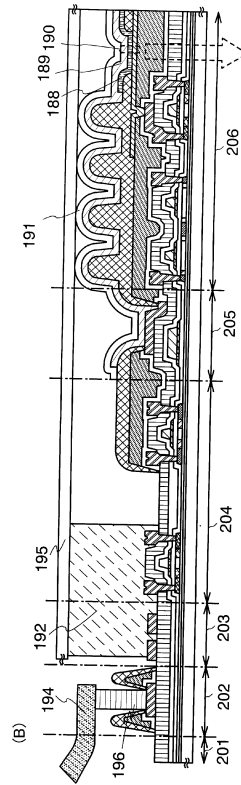
40

50

【 図 9 】



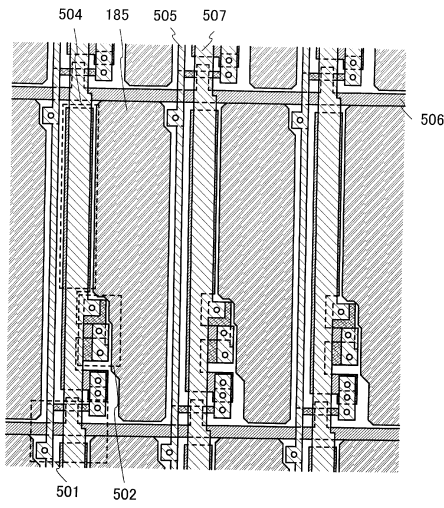
【 図 10 】



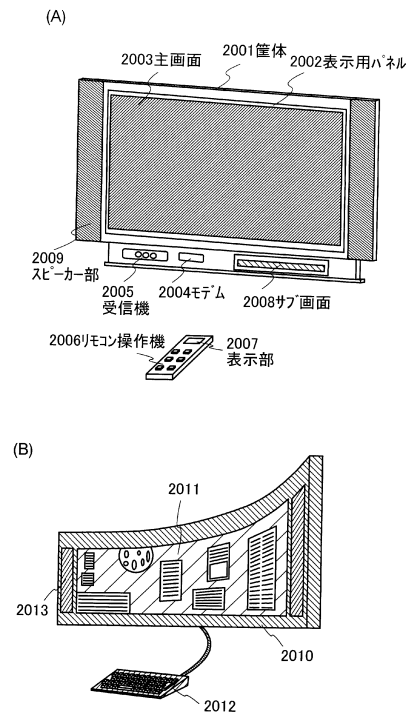
10

20

【 図 11 】



【 図 12 】

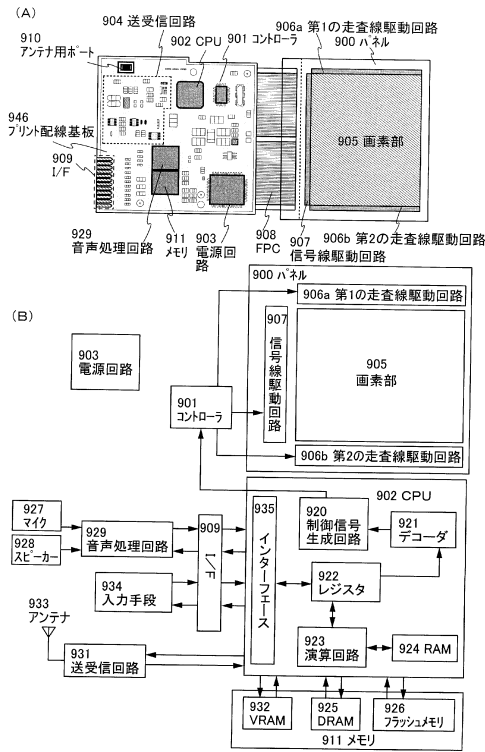


30

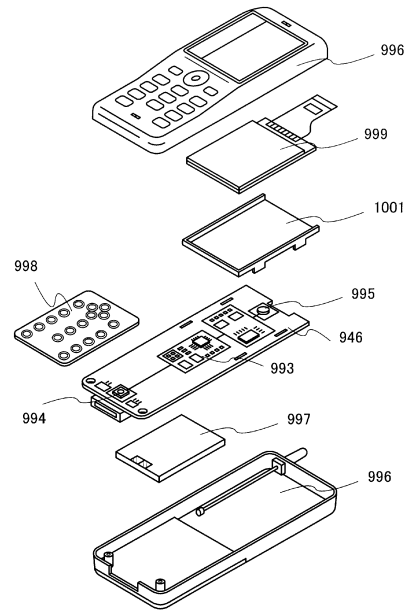
40

50

【 図 1 3 】



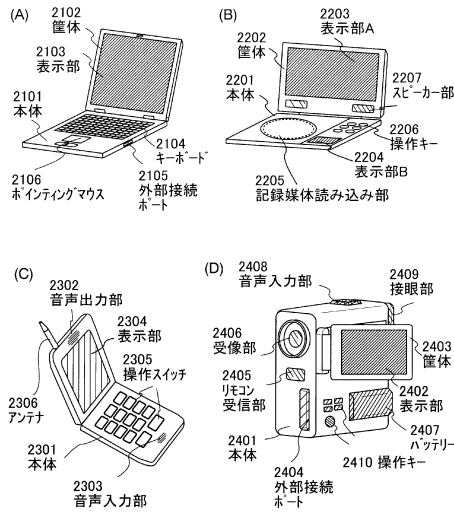
【 図 1 4 】



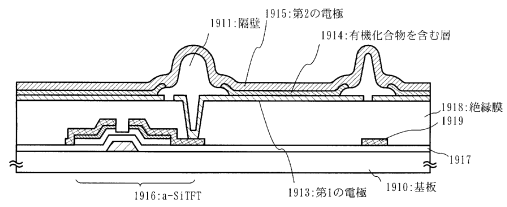
10

20

【 図 1 5 】



【 図 1 6 】



30

40

50

フロントページの続き

(51)国際特許分類

F I

テーマコード (参考)

H 0 5 B 33/28 (2006.01)

H 0 5 B 33/28

G 0 9 F 9/30 (2006.01)

G 0 9 F 9/30 3 6 5

G 0 9 F 9/30 3 3 8

G 0 9 F 9/30 3 4 8 A

Fターム (参考)

CA19 DA15 DB04 FA01 FA02 FB01 HA01 HA05 HA06 HA08