

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 17 年 12 月 22 日 (2005.12.22)

【公表番号】特表 2003-510661 (P2003-510661A)

【公表日】平成 15 年 3 月 18 日 (2003.3.18)

【出願番号】特願 2001-527262 (P2001-527262)

【国際特許分類第 7 版】

G 0 9 G 3/30

G 0 9 F 9/00

G 0 9 F 9/30

G 0 9 G 3/20

【F I】

G 0 9 G 3/30 J

G 0 9 F 9/00 3 4 8 B

G 0 9 F 9/30 3 3 0 Z

G 0 9 G 3/20 6 2 1 M

G 0 9 G 3/20 6 2 2 K

G 0 9 G 3/20 6 2 3 U

G 0 9 G 3/20 6 4 1 D

G 0 9 G 3/20 6 4 1 E

G 0 9 G 3/20 6 8 0 G

【手続補正書】

【提出日】平成 16 年 11 月 26 日 (2004.11.26)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電流駆動型の発光ディスプレイであって、

N 行及び M 列に配列された電流駆動型の発光ディスプレイのピクセル (24、26、28) のアレイであって、前記ピクセルはそれぞれがその駆動電流と共に直接的に変動する輝度を有し、前記ピクセルのアレイは K 個のセグメント (16、18) に更に分割され、前記 K 個のセグメントはそれぞれが N / K 行及び M 列から構成され、前記 M 個の列はそれぞれが列アドレス・ライン (C1、C2) を有する、ピクセルのアレイと、

トランジスタ制御された K × M 個の電流ドライバであって、これらの電流ドライバはそれぞれが前記列アドレス・ラインの中の対応する 1 つに接続されており、それぞれのセグメントのそれぞれの列の中のピクセルはこれらの電流ドライバの中の 1 つに接続され、これらの電流ドライバはそれぞれがその列セグメント (30) の中の N / K 個のピクセルを駆動するように接続され、前記セグメントはそれぞれが当該セグメントの中の電流ドライバのそれぞれに接続されているゲート・アドレス・ライン (G1、G2) を有し、1 つのセグメントの中の電流ドライバはそれぞれが、当該セグメントのゲート・アドレス・ラインが選択されると、当該電流ドライバの対応する列アドレス・ラインにおける電圧に対応する電流レベルを、ピクセルのその列に提供する、電流ドライバ (20 - 23) と、

を備え、前記電流ドライバは、それぞれが、第 1 のトランジスタ (Q1) と、記憶装置 (C1) と、電圧制御された電流源 (Q2) とを備え、前記第 1 のトランジスタは当該電流ドライバのゲート・アドレス・ラインの選択に応答して前記記憶装置に電圧を与えるよ

うに接続され、前記記憶装置は前記電圧を記憶し、前記電圧制御された電流源は前記記憶装置上に記憶された電圧に従った電流レベルをその N/K 個のピクセルに提供するように接続され、この電流駆動型の発光ディスプレイは、更に、

前記ゲート・アドレス・ラインを制御して、前記アレイの中のピクセルのそれぞれが前記電流ドライバを介して制御されるようにするように配置されるコントローラ(34)を備えていることを特徴とする発光ディスプレイ。

【請求項2】

請求項1に記載の発光ディスプレイにおいて、前記コントローラは前記アレイの中の前記ピクセルのそれぞれを時間 T_{frame} の間にアドレッシングするように配列され、前記時間 T_{frame} はそれぞれが $T_{frame}/(N/K)$ で与えられる期間 T_{sub} を有する N/K 個のサブフレーム時間に分割され、前記コントローラは、1つのサブフレーム時間の間に、それぞれのセグメントの中の選択された行を、それぞれのセグメントにおける選択された行がアドレッシングされるまで、セグメントごとにアドレッシングし、更に、前記コントローラは、後続のそれぞれのサブフレーム時間の間に、前記アレイの中のピクセルのそれぞれがアドレッシングされるまで、それぞれのセグメントの中の別の行を選択してアドレッシングし、

前記セグメント化及びアドレッシングのスキームは、同じサイズのパッシブ・マトリクス電流駆動発光ディスプレイと比較すると、前記アレイの駆動に必要とされるデューティ・レシオを K の因数だけ低減させ、かつ、同じサイズのアクティブ・マトリクス電流駆動発光ディスプレイと比較すると、前記アレイの駆動に必要とされるトランジスタの数を N/K の因数だけ低減させることを特徴とする発光ディスプレイ。

【請求項3】

請求項1に記載の発光ディスプレイにおいて、この発光ディスプレイのピクセルは有機発光デバイス(OED)を備えていることを特徴とする発光ディスプレイ。

【請求項4】

請求項1に記載の発光ディスプレイにおいて、前記電流ドライバは、それぞれが、トランジスタ($Q1$)と、記憶装置($C1$)と、電圧制御された電流源($Q2$)と、を備えており、前記トランジスタは当該電流ドライバのゲート・アドレス・ラインの選択に応答して前記記憶装置に電圧を与えるように接続され、前記記憶装置は前記電圧を記憶し、前記電圧制御された電流源は前記記憶装置上に記憶された電圧に従った電流レベルをその N/K 個のピクセルに提供するように接続されていることを特徴とする発光ディスプレイ。

【請求項5】

請求項1に記載の発光ディスプレイにおいて、この発光ディスプレイのピクセルの前記アレイを含むディスプレイ・パネル(128)と、前記 $K \times M$ 個の電流ドライバを含む印刷回路ボード(PCB)(142)とを備えており、前記PCBは前記ディスプレイ・パネルと相互に接続されてこの発光ディスプレイを形成することを特徴とする発光ディスプレイ。

【請求項6】

請求項5に記載の発光ディスプレイにおいて、前記ディスプレイ・パネルは、このディスプレイ・パネルの裏側からアクセス可能なピクセルを駆動することができる表面結合パッド(151)を含み、前記PCBは、このPCBの前記電流ドライバとは反対の側に複数の表面結合パッド(151)を含み、前記PCBと前記ディスプレイ・パネルとは、両者の表面結合パッドが相互に接触してこの発光ディスプレイを形成するのに必要な相互接続を実現するように結合されていることを特徴とする発光ディスプレイ。

【請求項7】

請求項1に記載の発光ディスプレイにおいて、前記アレイは、それぞれが前記セグメントのそれぞれの中のピクセルの対応する行に接続されている N/K 個の行アドレス・ライ

ン (R 1 ~ R 3) を有し、それぞれのセグメントのそれぞれの列の中のピクセルは、1つの行アドレス・ラインと前記電流ドライバの中の1つとの間に接続されていることを特徴とする発光ディスプレイ。

【請求項8】

請求項7に記載の発光ディスプレイにおいて、前記コントローラは、前記アレイの中の前記ピクセルのそれぞれを時間 T f r a m e の間にアドレッシングするように配列され、前記時間 T f r a m e は、それぞれが T f r a m e / (N / K) で与えられる期間 T s u b を有する N / K 個のサブフレーム時間に分割され、前記コントローラは、1つのサブフレーム時間の間に、それぞれのセグメントにおける選択された行がアドレッシングされるまで、それぞれのセグメントの中の選択された行をセグメントごとにアドレッシングし、前記コントローラは、後続のそれぞれのサブフレーム時間の間に、それぞれのセグメントの中の別の行を、前記アレイの前記ピクセルのそれぞれがアドレッシングされるまで、選択してアドレッシングし、前記コントローラは、前記サブフレーム時間のそれぞれの開始時に前記ゲート・アドレス・ラインのそれぞれを順に選択するように配列され、前記ゲート・アドレス・ラインのそれぞれが選択される期間 T g a t e を T s u b / K よりも短くすることにより、前記電流ドライバのそれぞれが、1つのサブフレーム時間のほとんどすべてに対して、そのプログラムされた電流レベルを提供することを特徴とする発光ディスプレイ。

【請求項9】

請求項1に記載の発光ディスプレイにおいて、前記アレイは N 個の行アドレス・ライン (R 1 1 ~ R 1 3 、 R 2 1 ~ R 2 3) を有し、それぞれの行アドレス・ラインは、前記ピクセルの行の中の1つに接続され、それぞれのセグメントのそれぞれの列の中のピクセルは、前記ピクセルの行アドレス・ラインと前記電流ドライバの中の1つとの間に接続されていることを特徴とする発光ディスプレイ。

【請求項10】

請求項9に記載の発光ディスプレイにおいて、前記コントローラは、前記アレイの前記ピクセルのそれぞれを時間 T f r a m e の間にアドレッシングするように配列され、前記時間 T f r a m e は、それぞれが T f r a m e / (N / K) で与えられる期間 T s u b を有する N / K 個のサブフレーム時間に分割され、前記コントローラは、1つのサブフレーム時間の間に、それぞれのセグメントにおける前記与えられた行がアドレッシングされるまで、それぞれのセグメントの中の与えられた行をセグメントごとにアドレッシングし、前記与えられた行は、その対応する行アドレス・ラインを選択することによってアドレッシングされ、前記与えられた行の行アドレス・ラインの選択は、前記サブフレーム時間の全体にわたって均等に互い違いに配列され、前記与えられた行の行アドレス・ラインのそれぞれは、サブフレーム時間 T s u b と等しい時間の間に選択され、前記コントローラは、後続のそれぞれのサブフレーム時間の間、前記アレイの各ピクセルがアドレスされるまで各セグメント内の別の行を選択してアドレスを行い、前記コントローラは、それぞれの前記サブフレーム時間の間、それぞれの前記ゲート・アドレス・ラインを順に選択するように配列され、前記ゲート・アドレス・ラインのそれぞれが選択される前記期間 T g a t e は T s u b / K と等しいことを特徴とする発光ディスプレイ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

【発明の属する技術分野】

本発明は、電流駆動型 (current-driven) の放射 (発光、emissive) ディ스플레이の分野に関し、特にかかるディスプレイでの使用に適切なアドレッシング及び製造スキームに関する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正の内容】

【0002】

【従来の技術】

平面パネル・ディスプレイは、行およびカラム（列）に配列されたピクセルのアレイから形成される。高解像度、良いパネル明度、および高信頼性を提供するディスプレイを提供するための努力において、多くの技術が探求され、また、探求は続いている。

00