



[12] 发明专利说明书

[21] ZL 专利号 00118756.2

[45] 授权公告日 2005 年 1 月 19 日

[11] 授权公告号 CN 1185631C

[22] 申请日 1996.5.16 [21] 申请号 00118756.2
分案原申请号 96105862.5

[30] 优先权

[32] 1995.6.7 [33] US [31] 08/480,069

[71] 专利权人 日立环球储存科技荷兰有限公司
地址 荷兰阿姆斯特丹

[72] 发明人 蒂莫斯·斯考特·胡夫班克斯
内尔·莱斯列·罗伯特森
史蒂芬·霍德·沃尔德曼
阿尔伯特·约翰·瓦拉士

审查员 李迪

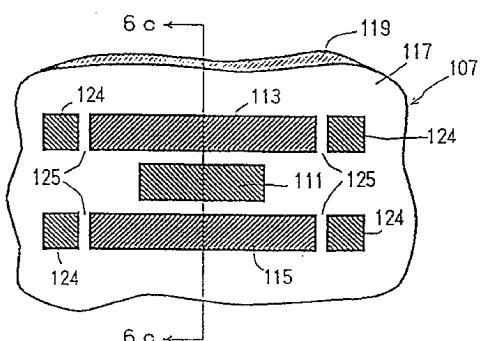
[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所
代理人 王以平

权利要求书 1 页 说明书 17 页 附图 14 页

[54] 发明名称 在基片上的读出头内制造读出头保护电路的方法

[57] 摘要

本发明提供了一种在基片上的读出头内制造读出头保护电路的方法，所述方法包括步骤：将绝缘体施加到所述基片上；将第一辅座结构施加到所述绝缘体上；在所述第一辅座结构以及所述绝缘体上施加一层可除去的材料；保留所述可除去的材料，其中所述可除去的材料不和与所述基片和所述绝缘体间界面相平行的平面共面；除去所述第一辅座结构；施加材料以形成第一磁屏和第一及第二寄生屏。



1. 一种在基片上的读出头内制造读出头保护电路的方法，所述方法包括步骤：

将绝缘体施加到所述基片上；

将第一辅座结构施加到所述绝缘体上；

在所述第一辅座结构以及所述绝缘体上施加一层可除去的材料；

保留所述可除去的材料，其中所述可除去的材料不和与所述基片和所述绝缘体间界面相平行的平面共面；

除去所述第一辅座结构；

施加材料以形成第一磁屏和第一及第二寄生屏。

2. 根据权利要求 1 的方法，其中还包括步骤：

从所述第一磁屏和所述第一及第二寄生屏之间的空间中以及所述第一磁屏和所述第一及第二寄生屏的表面上去除过量的材料。

3. 根据权利要求 2 的方法，其中还包括下述步骤：

在所述第一磁屏和各个寄生屏上面施加第二层绝缘材料；

施加材料以在所述第二层绝缘材料上面形成传感部件；

在所述传感部件上面施加第三层绝缘材料；

将第二辅座结构施加到所述第三层绝缘材料；

在所述第二辅座结构以及所述第三层绝缘材料上施加一层可除去的材料；

保留不和与所述基片/绝缘体界面平行的平面共面的所述可除去材料；

除去所述第二辅座结构；

施加材料以形成第二磁屏和第三及第四寄生屏；以及

从所述第二磁屏和所述第三及第四寄生屏之间的空间中以及所述第二磁屏和所述第三及第四寄生屏的表面上去除过量的材料。

在基片上的读出头内制造读出头保护电路的方法

本申请是 1996 年 5 月 16 日申请的碳化钛磁阻头磁屏的伪屏火花隙”（96105862.5）的分案申请。

技术领域

本发明一般性地涉及用于计算机数据存储装置的读出头。本发明尤其涉及一种保护读出头免受静电放电的结构。

背景技术

用于为计算机系统存储信息的比如磁盘机和磁带机的数据存储装置是周知的。在磁数据存储装置里，例如磁盘或磁带的介质是用磁性材料处理的。为了在磁场中产生倒相以便在媒体上编码信息，该磁性材料可以被极化。用于编码信息的倒相可以由通常称为读出头的磁传感器检测。读出头一般安装在通常称为浮动滑块的一种结构上。浮动滑块由通常称为空气轴承的一薄层空气所支承，在介质的表面上方飞扫。空气轴承由浮动块相对于介质的相对运动所产生。例如，在磁盘机装置里，磁盘旋转以造成介质和浮动滑块之间的相对运动。浮动滑块可以沿媒体径向地定位，从而在媒体旋转时允许读出头访问媒体的任何区域。图 1 是一个具有两个横挡 3 的浮动滑块 1 的示意图。每个横挡 3 具有一个空气轴承面 5。在每个横挡的“下沉端” 4 上装设一个读出头 7。浮动滑块 1 沿箭头 9 的方向相对于磁性媒体运动。

一种众所周知类型的读出头称为磁阻（“MR”）头。一个 MR 头利用磁阻材料（通常称为“MR 传感部件”）去检测局部磁场的变化。图 2 是浮动滑块 1 的横挡 3 内的 MR 读出头 7 的一个剖面的简化示意图，该剖面是从空气轴承面观察的。箭头 9 表示读出头 7 相对于该读出头 7 在其上飞扫的媒体的方向，一个 MR 传感部件 11 表示为布置在第一磁

屏 13 和第二磁屏 15 之间。第一和第二磁屏 13、15 典型地是由磁性材料如镍铁合金构成的，它防止了相邻介质区域的磁场扭曲与从介质上将要读出的信息有关的磁场。包围各屏蔽 13、15 及 MR 传感部件 11 的是如氧化铝的绝缘材料 17。绝缘体 17 防止 MR 传感部件 11 直接和第一或第二磁屏 13、15 中的一个电接触。图 2 中还表示了一个基片 19。基片 19 可以是如碳化钛陶瓷材料。

图 3 是沿图 2 中所示的读出头 7 的 3-3 线的剖面图。通过传感器各引线 21（图中仅示出靠近该 MR 传感部件 11 一侧的一个这样的引线 21），MR 传感部件 11（用虚线表示该传感部件 11 被传感器引线 21 遮蔽）和一个在专业中周知的附加电路相连接。第二条引线（未示出）和 MR 传感部件 11 的另一侧连接。可以在空气轴承表面 5 上施加一个碳质外罩 20，以使磨损最小并且保护相对软的磁屏 13、15 和 MR 传感部件 11 免受损坏。外罩 20 对于在空气轴承表面 5 上出现火花放电的可能性的影响很小。如图 1-3 所示的磁头 7 的 MR 头的一个问题是，在制造期间可能从外部来源（如人体）向 MR 读出头 7 的部件（如磁屏 13、15，MR 传感部件 11 和基片 19）传送静电电荷。当向一个部件传送的电荷足够大时，出现通常称为“火花放电”的放电。在磁头 7 的制造和运送期间最有可能出现这种火花放电。

火花放电可能损坏磁头。例如，在火花放电位置处的高电流强度一般造成火花放电附近材料的熔化。这种损坏可能出现在浮动滑块 1 的空气轴承表面 5 上。对于具有在空气轴承 5 处出现火花放电的高百分率的 MR 读出头，火花放电损坏的结果或者增大电阻，或者在 MR 传感部件电路中造成近似开路的状态。另外，对空气轴承表面 5 的损坏造成浮动滑块 1 的飞扫高度特性的不希望的改变。也就是说，即使是空气轴承表面 5 的表面特性的微小改变也具有对浮动滑块 1 的飞扫高度特性大的影响。由于火花放电的不希望有的影响，MR 读出头的生产率的下降和一般出现这种火光放电的频率成正比。

对这种静电放电的研究已经揭示出这些放电一般出现在三个区域中之一。在图 3 中用字母“A”、“B”和“C”表示这三个区域。如图

3 中所示，由于在空气轴承中产生的较高的电场，这些放电区域一般是沿着空气轴承表面 5（即使提供了碳外罩 20 时）。

图 4 示意图由 MR 头 7 的各部件构成的电路的电模型。和 MR 传感部件 11 连接的引线 21 的电阻用两个电阻器 23、24 模拟。MR 传感部件 11 的电阻用一个电阻器 25 模拟。一种防止因静电放电而造成的损坏的方法是在 93 年 12 月 21 日授权给 Shibata 等人的名称为“Magneto-Resistance Effect Magnetic Head with Static Electricity Protection”（带有静电保护的磁阻效应磁头）的美国专利 No. 5,272,582 中讲授的。在 Shibata 的专利中，设置了两个传感部件磁心以在浮动块的空气轴承表面的附近构成一个磁隙。这两个磁心在一个“背隙”上相互是磁接触的，该“背隙”远离该磁隙。在各个传感部件磁心与该磁隙之间安放了一个绝缘层。在绝缘层之间安装 MR 传感部件并使该 MR 传感部件在该磁隙之中。一个接地导电层电气上和磁心中的第一个相连以便为从磁记录介质进入到磁隙的电荷提供接地的通路。因此，Shibata 试图将构成磁隙的两个磁心保持在一个受控的电势上。这种布局的意图是防止可能来自磁记录介质的电荷进入到该磁隙之中。

在 1979 年 4 月发表的 IBM 技术公报书 21 卷 11 号中：Rohen（以下称为“Rohen”）讲授防止静电放电以及这种放电产生的有关损坏的第二种方法。图 5 表示 Rohen 采用的方法。在图 5 中，一个 MR 部件 31 位于该结构的一端。第一导电区域 33 和第二导电区域 35 经端子 37、39 和接地电位电连接。绝缘材料 41 将这两今区域 33、35 和两个辅助导电区域 43、45 隔离开。区域 43、45 为电流提供通向 MR 部件 31 的导电通道，在制造期间该结构的上部分 47 被移动到虚线 49。通过将区域 33、35 和接地电位连接，为任何直接的静电放电提供了低电位点，并且由区域 33、35 形成的接地侧条提供了法拉弟屏蔽从而减少非直接静电放电的影响。

防止静电放电以及该放电引起的相关损坏的第三种方法需要为火花放电提供替代的通路。这种方法用于常规的感应读/写头。例如，在一般的感应读/写头中，感应线圈比磁轭大约 3 μm 。该电感应线圈和该

磁轭之间的介质一般地是一个绝缘体，例如氧化铝 (Al_2O_3)。为了减小在这些部件上累积的任何静电电荷，构造了一个火花隙装置，其引起来自感应线圈或磁轭的火花放电。这种火花隙装置靠近一个要放电的部件。在该部件上累积的电荷在比为向其它任何部件造成火花放电所需的更低的电压上造成对火花隙装置的火花放电。例如，在常规的感应读/写头中，应该将一个火花隙装置安装在大约离放电部件 $1\mu\text{m}$ 的地方。这样，在比为使在磁轭和感应线圈之间的 $3\mu\text{m}$ 间隔产生火花放电所需的低得多的电压上出现火花放电。

但是，由于 MR 读出头各个部件之间相对短的距离，在各个部件之间出现火花放电的电压是相对低的。例如，在距离为 $0.12\mu\text{m}$ 的 MR 传感器引线和接地磁屏之间造成火花放电所需的电压（即“火花放电电压”）仅为 60 伏。

相反，在一般的 MR 头（比如图 1 中所示的磁头 7）中，一个磁屏 13、15 与 MR 传感部件 11 之间的距离大约是 $0.12\mu\text{m}$ 。因此，在比常规感应读/写头中磁轭和感应线圈之间出现火花放电的低得多的电压上在常规 MR 读出头的磁屏 13、15 与 MR 传感部件 11 之间将出现火花放电。而且，因为 MR 读出头 7 的部件之间的火花放电可以通过空气轴承表面上的空气发生，磁屏 13、15 与 MR 传感部件 11 之间所需的火花放电电压甚至比必须跨越绝缘体的火花放电的情况下所需的电压还要低。因此，研制一种可为累积在 MR 读出头的各部件上的电荷提供替代的放电路径（即，一条要比在 MR 读出头的部件之间引起火花放电所需的电场更弱的电场上引发火花放电的路径）的一种火花隙装置是非常困难的。例如，在常规的感应装置里造成磁轭和感应线圈之间的火花放电需要超出 1000 伏的电压。相反，在相隔 $0.12\mu\text{m}$ 的 MR 传感器引线和接地磁屏之间，60 伏可以引发火花放电。这种差异是由于跨越 MR 传感器引线和磁屏之间的间隙的距离相对短，并且还由于 MR 读出头的各个部件基本上在空气轴承表面上暴露在空气中的这些事实。

尽管 Rohen 和 Shibata 提供的解决方式减少了 MR 读出头出现损坏的机会，由于火花放电（尤其在空气轴承表面上）而造成的损坏仍是

一个顽固的问题，这个问题不啻乎需要地影响着生产率。

发明内容

本发明的目的在于提供一种有效地制造在空气轴承表面上不太易受火花放电损坏的一种结构的方法。

根据本发明，提供了一种在基片上的读出头内制造读出头保护电路的方法，所述方法包括步骤：

将绝缘体施加到所述基片上；

将第一辅座结构施加到所述绝缘体上；

在所述第一辅座结构以及所述绝缘体上施加一层可除去的材料；

保留所述可除去的材料，其中所述可除去的材料不和与所述基片和所述绝缘体间界面相平行的平面共面；

除去所述第一辅座结构；

施加材料以形成第一磁屏和第一及第二寄生屏。

优选地，从所述第一磁屏和所述第一及第二寄生屏之间的空间中以及所述第一磁屏和所述第一及第二寄生屏的表面上去除过量的材料。

优选地，本发明的方法还包括下述步骤：

在所述第一磁屏和各个寄生屏上面施加第二层绝缘材料；

施加材料以在所述第二层绝缘材料上面形成传感部件；

在所述传感部件上面施加第三层绝缘材料；

将第二辅座结构施加到所述第三层绝缘材料；

在所述第二辅座结构以及所述第三层绝缘材料上施加一层可除去的材料；

保留不和与所述基片/绝缘体界面平行的平面共面的所述可除去材料；

除去所述第二辅座结构；

施加材料以形成第二磁屏和第三及第四寄生屏；以及

从所述第二磁屏和所述第三及第四寄生屏之间的空间中以及所述第二磁屏和所述第三及第四寄生屏的表面上去除过量的材料。

本发明提供了一种用于感测从磁存储介质发出的磁场的磁阻读出头，该磁存储介质例如是计算机磁盘机装置的一个磁盘或者磁带机中所使用的磁带。按照本发明的一种实施方式，非常靠近一个读出头的多个磁屏处安装多个“寄生屏”。一个寄生屏和一个磁屏之间的间隙最好较窄于一个磁屏与基片或一个传感部件之间的间隙，该读出头是在该基片上构成的。从而，寄生屏为与火花放电相关的电流提供了一条替代的路径，这样防止这样的电流损坏读出头。

通过一个电阻部件各个寄生屏和传感部件电连接。因此，寄生屏的电位基本上将等于该传感部件的电位。从而，如果在磁屏上累积电荷，比为在磁屏和传感部件之间流过电流所需的电位的一个更低的电位下电流将流往寄生屏。备择地，寄生屏可以直接地与已知电位的结构诸如该基片电连接。

按照本发明的第二实施方式，传导火花隙装置和传感部件各引线及各磁屏电连接。每个火花隙装置离基片非常地近，从而为在传感部件和基片之间累积的电荷提供了一条替代的放电路径。按照本发明的一种实施方式，利用光刻及掩膜技术将火花隙装置制造在半导体基片材料的一个薄片的沉积端面上的该薄片层上。在本发明的一个实施方式里，沉积端面处的垫可以和该基片以及各防护屏连接以允许构成外部连接。

在本发明的实施方式中，和基片非常靠近的火花隙的端头是用高电场强度感应结构构形的，该高电场强度感应结构降低造成火花隙装置和基片之间火花放电所需的电压。备择地，火花隙设备可以直接地和基片连接并且很靠近各磁屏及传感部件。

附图说明

本发明的细节，包括其结构及运行两个方面，可以参照附图得到最好的理解。在附图中相同的附图标记代表相同的部件。其中：

图 1 是常规计算机磁盘机装置中所使用的现有技术的浮动滑块的透视图；

图 2 是从空气轴承表面看过去的现有技术的 MR 读出头的一个部

分割面图；

图 3 是沿图 2 的 3-3 线剖取的现有技术 MR 读出头的部分剖面图；

图 4 是由图 2 和图 3 中所示的现有技术 MR 头构成的电路的模型；

图 5 表示一种带接地侧条的现有技术的 MR 头；

图 6a 是按照本发明的一种实施方式的一种 MR 读出头的部分剖面图；

图 6b 是按照本发明的另一种实施方式的一种 MR 读出头的部分剖面图；

图 6c 是沿图 6a 的 6c-6c 的线剖取的所发明的读出头的剖面图；

图 7a 和 7b 是图 6a-6c 中表示的发明的 MR 头所构成的电路的模型；

图 8 表示按照本发明的第一实施方式的一个制造过程；

图 9 是由本发明方法执行的处理步骤的流程图；

图 10—16 表示按照本发明的方法执行的附加步骤；

图 17 表示本发明的第二实施方式；

图 18a 表示本发明的一种实施方式，其利用传导杆吸引火花放电；

图 18b 是一个沿图 18a 的 18b-18b 线剖取的本发明的该实施方式的剖面图；

图 19 表示本发明的一种实施方式，在该实施方式中展示了一个将传感部件与读出头外部电路连接起来的一个垫片。

图 20 是本发明的另一种实施方式的沉积端视图，在该实施方式中各防护屏还和读出头的沉积端面处的垫片电连接；

图 21a 和 21b 是按照本发明的一种实施方式制造图 18a 的读出头的方法的流程图；

图 22 是一个磁盘存储系统。

具体实施方式

图 22 是一个磁盘存储系统。对于一个普通的技术人员这点很清楚：尽管本发明被描述为用于磁盘存储系统，但本发明可以应用于任何使用该发明的磁头的数据存储系统，诸如磁带记录系统等。至少一个可旋转

磁盘 2212 被支承在主轴 2214 上并且由磁盘驱动马达 2218 旋转。各个盘上的磁记录介质是以盘 2212 上的同心数据磁道（未示出）的环形样式为形式的。在盘 2212 上至少定位着一个浮动滑块 2213，各个浮动滑块 2213 支承着一个或多个磁性读/写传感器 2221，其通常称为读/写头。当磁盘旋转时，浮动滑块 2213 径向地沿盘表面 2221 内外移动，从而磁头 2221 可以访问记录着所需数据的磁盘的不同部分。通过悬架 2215 各浮动滑块 2213 和致动臂 2219 连接。悬架 2215 提供一个使浮动滑块 2213 靠着盘表面 2222 的轻微弹力。各个致动器臂 2219 连接在致动器装置 2227 上。如在图 22 中所示的致动器装置例如可以是一个音圈马达（VCM）。VCM 包括一个可在固定磁场内移动的线圈，线圈移动的方向和速度是由控制器所提供的马达电流信号控制的。

在该磁盘存储系统运行期间，盘 2212 的旋转在浮动滑块 2213 和盘表面 2222 之间产生一个在浮动滑块上施加一个向上压力（即升力）的空气轴承。从而该空气轴承补偿悬架 2215 的轻微弹力，并且在运行期间支承浮动滑块 2213 以一个小的、基本为恒定的间距略微处于盘表面的上方。

在运行中磁盘存储系统的不同部件是由控制单元 2229 产生的控制信号诸如存取控制信号和内部时钟信号控制的。一般地，控制单元 2229 例如包括逻辑控制电路、存储器和微处理机。控制单元 2229 产生控制不同系统操作的各种控制信号，比如线 2223 上的驱动马达控制信号和线 2228 上的磁头位置及查找控制信号。线 2228 上的控制信号提供所需的电流曲线以将一个选定的浮动滑块 2213 最优地移动和定位到相关磁盘 2212 的所需数据磁道上。通过记录通道 2225 读和写信号与读/写头 2221 进行通信。

上面对一般磁盘存储系统所作的说明以及对图 22 的伴随示例说明仅用作为对本发明一种示例性说明。很明显磁盘存储系统可能包括大量的盘和致动器，并且每个致动器可能支持多个浮动滑块。

图 6a 是按照本发明的第一实施方式的一个磁阻（“MR”）读出头 107 的部分剖面图。图 6a 的 MR 读出头 107 是在基片 119 上构造的。

基片 119 可以由任何用于制造浮动滑块的适当常规材料来制造，例如碳化钛陶瓷。普通的技术人员可以理解对于本发明特定的基片材料不是实质性的。例如，在本发明的一种备择实施方式里，基片可以是传导性材料（例如铁氧体，或铁氧体合成物）、半导体材料（例如单晶硅）或绝缘材料（例如氧化铝）。该 MR 读出头 107 包括第一磁屏 113、第二磁屏 115、一个传感部件 111 和四个寄生屏 124，每个寄生屏 124 紧靠磁屏 113、115 之一形成。

在图 6a 中所示的本发明的一种实施方式里，各个寄生屏 124 的近端面 127 大致和磁屏 113、115 的靠近端面的形状相符合。备择地，各个寄生屏 124 的近端面 127 可以具有高电场强度感应结构（HEFDI 结构）。例如，如图 6b 中所示，各个寄生屏 124 的近端面可以用 HEFDI 结构构造，比如造成电场强度集中的普通的针状结构（即，最好是其半径小于 $1\mu\text{m}$ 的结构）。熟练的技术人员会理解，可以使用其半径大于 $1\mu\text{m}$ 的结构。但是，半径越小，电荷的集中越多。由于在 HEFDI 结构中的电场集中，寄生屏 124 和一个磁屏 113、115 之间的火花放电的可能增大了。因此，在磁屏 113、115 和传感部件 111 之间或者在磁屏 113、115 和基片 119 之间出现火花放电的可能更小。可以提供单个 HEFDI 结构。但是，多个这样的 HEFDI 结构是更好的，因为高电流强度的火花放电可能使单个 HEFDI 结构变形，从而降低 HEFDI 集中电场的能力。通过具有多于一个的这种 HEFDI 结构，通过一个 HEFDI 结构出现多于一次的高电流火花放电将是可能的，即使火花放电造成其电流经过的结构的损坏。在考虑读出头的尺寸以及多次火花放电的可能性之后在读出头处可供用的空间与 HEFDI 结构数量之间的权衡要求选取特定的 HEFDI 结构的最佳数目。

图 6b 表示一种备择的实施方式，在这种实施方式里通过一个传导部件 171 一个特有的垫片 170 和磁屏 115 电连接。以类似的方法采用附加的其它传导部件（未示出）可以将读出头 107 的其它部件与附加的其它垫片电连接起来。

图 6c 是沿图 6a 的 6c-6c 线剖取的读出头 107 的剖面图。图 6c 揭

示各寄生屏 124 不延伸接近空气轴承表面 5。通过将各寄生屏 124 适当地构造在空气轴承表面之上（即，最好大约是寄生屏 124 和磁屏 115 之间距离的二倍），火花放电将出现在空气轴承表面之上的机会将明显减小。

在本发明的一种实施方式中，各个磁屏 113、115 是由通常称为坡莫合金的镍铁合金制造的。备择地，磁屏 113、115 可以由相对可渗透材料（例如铁氧体）制造的。在本发明的最佳实施方式里，寄生屏 124 是用和磁屏 113、115 相同的材料制造的，以允许用形成一个磁屏的同一工序步骤形成至少一个寄生屏。备择地，各寄生屏 124 可以用任何传导材料制造。

最好通过一条传导路径将各寄生屏 124 和传感部件电连接起来。在本发明的一种实施方式里，在每个寄生屏和二个常规传感部件 111 引线 21 中的一个之间的传导路径上提供了约为 10-100 千欧的电阻（见图 7a）。两条传感部件引线 21 允许电源流经传感部件 111。传感部件引线 21 中的一条遮掩了图 6c 中的传感部件 111。从而，该传感部件 111 是用虚线表示的。

在各个磁屏 113、115 和至少一个寄生屏 124 之间存在着火花隙 125。在最佳实施方式中，两个火花隙 125 和每个磁屏 113、115，每个磁屏 113、115 的一侧一个连接。火花隙 125 最好形成在电流流过一个磁屏 113、115 和传感部件 111 或基片 119 之前电流将先穿过火花隙 125。即，火花隙 125 要比传感部件 111 和磁屏 113、115 之间的间隙更窄。从而，由于在一个磁屏 113、115 和传感部件 111 之间累积的过量电荷而出现的任何火花放电将通过磁屏 113、115 和相关的一个或两个寄生屏 124 之间的火花放电将穿过火花隙 125 而被放电。

图 7a 是本发明的 MR 头 107 的第一实施方式的电特性模型的简图。通过电容器 132、134、136 和 138 每个磁屏 113、115 电容性地和传感部件引线 21 连接。各个电容器 132-138 代表磁屏 113、115 和传感部件引线 21 之间的电容。例如，电容器 132 代表由于磁屏 113 邻近传感器引线 21 而存在的电容。此外，电容器 168 代表磁屏 113 和基片 119 之

间的电容。诸如电阻器、二极管金属氧化物半导体场效应晶体管（MOSFET）或静电放电（ESD）电路的部件 142、144、146 和 148 连接在各个寄生屏 124 和传感器引线 21 之间。在本发明的一种实施方式里，在寄生屏和传感部件 111 之间串联一个电阻值约为 10 千欧至 100 千欧范围的电阻。备择地，该寄生屏可以直接地电连接到已知电位的一个结构上，如基片上。

因这些引线的长度在传感器引线 21 上的电阻用电阻器 150、152 表示。此外，在各传感器引线 21 和基片 119 之间存在着电容，其用电容器 154、156 表示。出于此讨论的目的，基片 119 考虑为地电位。

在各寄生屏 124 和相邻的传感器引线 21 之间还存在着用电容器 158、160、162、164 表示的电容。当电荷在磁屏 113、115 上累积时，在各个寄生屏 124 与磁屏 113、115 之间存在的电位将和传感部件 111 和磁屏 113、115 之间存在的电位相同。也就是说，通过部件 140、142、144、146，在各寄生屏 124 上累积的任何电荷将均匀地分布在整个传感部件 111 和各寄生屏 124 上。因此，如果造成穿过间隙 125 的火花放电所需的电位低于造成穿过任一磁屏 113、115 和传感部件 111 之间的间隙上的火花放电所需的电位，则在磁屏 113、115 和传感部件 111 之间就不会出现火花放电。即，在磁屏 113、115 和传感部件 111 之间不会出现有害的静电放电，这是由于在磁屏 113、115 和传感部件 111 之间累积的任何电荷在达到足以引起传感部件和磁屏之间的火花放电之前将先由传感部件 111 和寄生屏 124 之间的火花放电所耗散。因为火花隙 125 不靠近空气轴承表面 5，穿过火花隙 125 的火花放电的后果远不会破坏读出头 107 的工作。

按照图 7b 中所示的本发明的另一种实施方式，至少一个磁屏 113、115 和至少一个寄生屏 124 之间安装了一个静电放电电路 166。静电放电电路 166 可能由单个部件，如 P 沟道 MOSFET、N 沟道 MOSFET 或薄膜晶体管（TFT）组成。在本发明的一种实施方式中，晶体管的栅极和漏极或源极连接。备择地，栅极和一个控制电路，例如 MR 电路连接。这样的控制电路从而可以改变静电放电电路 166 的特性。在本发明

一种实施方式里，漏极和一个寄生屏 124 连接而源极和一个磁屏 113、115 连接。备择地源极和一个寄生屏 124 连接而漏极和一个磁屏 113、115 连接。

图 8 表示按照本发明的第一实施方式的一种制造过程中的第一步骤。图 9 是本发明方法中所执行的处理步骤的流程图。按照图 8 中所示的实施方式，MR 读出头是在基片 119 上制造的。往沉积端面 121 上施一层绝缘体 117（例如氧化铝），例如沉积到基片 119 的沉积端面 121 上（步骤 901）。备择地，可以通过任何周知的技术外加绝缘体 117，比如将象氧化铝的绝缘材料喷涂到基片 119 上、将液态聚合物导入到薄片上并旋转该薄片以散布该聚合物、或者通过化学汽相沉积镀膜(CVD) 技术沉积绝该绝缘材料。

然后形成“隔片”结构（即多个隔片）。在本发明的一种实施方式中，隔片是根据转让给本申请的受让人的美国专利 No. 4, 256, 514 公开的技术构造的，该专利的名称是“Method of Forming a Narrow Dimensioned Region On a Body”，于 1981 年 3 月 17 日授权给 Pogge。例如，在本发明的一种实施方式里，对绝缘体 117 外施多晶硅“辅座”118（诸如通过常规的半导体沉积技术、以及常规的光刻技术或常规的掩模技术）（步骤 903）。该多晶硅辅座是一个平台（或者台阶），在其上可以形成附加的结构。例如，沿绝缘层 117 和辅座 118 的表面 114、116 再施加一层材料 120（诸如氧化物层或氮化物层），以使得在辅座 118 上以基本均匀涂敷材料 120 的状况形成至少第一和第二外部侧壁 180、182 以及顶表面 184（步骤 905）。材料 120 最好是选择性地可除去的，例如是选择性地可蚀刻的。

然后最好对材料 120 进行处理，以实质上除去沿绝缘体 120 上施加的材料 120，只留下不与绝缘体 117 和基片 119 之间的界面相平行的平面共面的材料 120。例如，通过采用任何常规的蚀刻剂可以在既不明显地影响氧化铝也不明显地影响多晶硅的情形下从氧化铝和多晶硅中选择性地蚀刻掉氧化物。在选择性的除去之后，如图 10 中所示，实质上只留下外部侧壁 180、182（步骤 907）。接着，执行另一次选择性的

除去工艺以除去辅座 118（步骤 909），如图 11 中所示。辅座 118 的除去留下两个非常窄的材料 120 的隔片 180、182。

在形成隔片之后，如图 12 中所示，外施磁性材料（诸如镍/铁坡莫合金或铁硅铝磁合金）以形成二个寄生屏 124 和第一磁屏 113（步骤 911）。一般地，屏 124、113 将超过隔片 180、182。从而，在最佳实施方式里，磨光（即磨盘磨）屏 124、113 以除去屏 124、113 超出隔片 180、182 的部分（步骤 913），如图 13 中所示。

按照本发明的一种实施方式，通过图 14 中所示的另一种选择性地除去工艺（步骤 915）除去隔片 180、182。例如，可以通过一种可应用任何常规蚀刻剂的蚀刻工艺移去氧化物隔片。一旦移去隔片 180、182 之后，外加绝缘材料的第二绝缘层（步骤 917），如图 15 中所示。所施加的第二绝缘材料层填充当除去隔片 180、182 时在第一磁屏间留下的间隙。备择地，可以留下隔片 180、182，并将施加到磁屏 113、二个寄生屏 124 和隔片 180、182 上面的第二绝缘层也可留下。在这两种情况下，最好将所施加的第二绝缘材料层变成绝缘体 117 的邻接部分。接着，如图 16 中所示，在绝缘材料 117 上施加传感部件 111（步骤 919）并且在传感部件 111 之上施加第三层绝缘材料（步骤 921）。

然后最好重复已采用过的形成隔片 180、182 的工艺以形成另外二个隔片，如图 6a 所示，按上面所述的方式这两个隔片用于形成第二磁屏 115 和第三及第四寄生屏 124（步骤 923）。

在一种替代的方法中，各个寄生屏 124 和第一磁屏 113 是按单个结构形成的。然后穿过该结构蚀刻两条分隔线以将该结构分隔为第一磁屏 113 和各个寄生屏 124。接着在各寄生屏 124 和磁屏 113 上面外加第二绝缘层。然后按上述的方式形成传感部件。之后，按单个结构形成第二磁屏 115 和相关的寄生屏 124。接着穿过该结构蚀刻两条线分隔该结构以形成第二磁屏 115 和第三、第四寄生屏 124 之间的间隙。

在再一种替代的实施方式里，通过在绝缘材料上蚀刻三个槽可以形成隔片 180、182，这样在第一和第二槽之间留下第一隔片 180 并且在第二和第三槽之间留下第三隔片 182。除了形成隔片的方式之外，该方

法的其它部分和图 9a 及 9b 所示的方法相同。

图 17 是本发明的第二实施方式的示意图。按照本发明的第二实施方式，第一和第二火花隙装置 205、203 的近端 200、204 分别直接地和第一和第二磁屏 201、202 电连接。各个火花隙装置 203、205 的远端 206 迂回到很靠近基片 207。火花隙装置 208 的近端 211 和传感器 213 连接。火花隙装置 208 的远端 215 迂回到很靠近基片 207。备择地，一个或多个火花隙装置的近端 200、204、211 可以分别很靠近但是不接触传感器 213 或者磁屏，而远端 215 可以和基片 207 直接电接触。

在图 18a 中所示的本发明的一种实施方式里，传导杆 210 最好垂直于基片 207 和绝缘体 209 之间的界面延伸。柱杆 210 和基片 207 电连接。火花隙装置 203'、205'、208'的近端 200、211 分别和传感部件 213、第一磁屏 201 或第二磁屏 202 连接。图 18b 是沿图 18a 中所示的 18b-18b 线剖取的本发明的剖面图。火花隙装置 205'表示为具有 HEFDI 结构，这样的结构增大了火花隙装置 205'和柱杆 210 之间的间隙处的电场强度。从而，在火花隙装置 205'和柱杆 210 之间的较低电位差上将出现火花放电。HEFDI 结构能够采用常规的薄膜沉积技术形成。

在图 19 中所示的本发明的一种实施方式里，传感器引线(未示出)将传感部件 213 和位于读出头 107'的沉积端面 121'上的传感器垫 172 连接起来。传感器垫 172 允许传感部件和外部电路连接起来。在图 19 中所示的本发明的该实施方式里，火花隙装置 173 的近端和垫 172 连接起来。火花隙装置 173 的远端包括置于离柱杆 210 很近的 HEFDI 结构 175。在一种备择的实施方式里，HEFDI 结构 175 安放为很靠近基片。

图 20 是本发明的另一种实施方式的沉积端面视图，在这种实施方式里以类似于传感部件 213 的方式各个屏 201、202 也在读出头的沉积端面处和垫 230 电连接。附加的火花隙装置 232 可以和各个垫 230 连接。最好各个火花隙装置具有 HEFDI 结构以在火花隙装置和柱杆 210 之间的间隙上增大电场强度。

各个火花隙装置 203'、205'、208'最好和与其相连接的结构共面。例如，火花隙装置 208'和传感部件 213 是同在一个平面里的，使得在一

个工序中可以将传感部件 213 和火花隙设备 208' 二者加进去。熟练的技术人员可理解柱杆的相对位置是不受图 18a 中所示的特定位置限制的。反而，只要柱杆可以被安装成直接地和基片 207 电接触并且每个火花隙装置 203'、205'、208' 可以位于离柱杆 210 很近，柱杆 210 可以放在绝缘体 209 内的任何位置上。

图 21a 和 21b 是按照本发明的一种实施方式制造图 18a 的读出头的方法的流程图。如氧化铝的第一层绝缘体 209 施加到沉积端面上，比如沉积到基片的沉积端面上（步骤 2101）。备择地，可以用任何周知的技术施加绝缘体 209，如喷镀象氧化铝的绝缘材料到基片 207 上、将液体聚合物导入到薄片中并旋转该薄片以散布该聚合物，或者通过化学汽相淀积镀膜（CVD）技术沉积绝缘材料。接着，在该绝缘材料上面至少沉积一部分第一屏 201（步骤 2103）。之后往基片 209 加上第一火花隙装置 203'（步骤 2105）。在一种备择的实施方式中，在加上第一屏 201 之前先加上火花隙装置 203'。熟练的技术人员可以理解火花隙装置 203' 可以沉积为比屏 201 更薄的部件。然后在火花隙装置 203' 和第一屏 201 上面施加第二层绝缘材料 209（步骤 2106）。接着，在绝缘材料 209 上面加上传感部件 213（步骤 2107）。之后往绝缘材料 209 加上第二火花隙装置 208'（步骤 2109）。备择地，可在传感部件 213 之前先加上火花隙装置 208'。

然后在火花隙装置 208' 和传感部件 213 上面外加第三层绝缘材料（步骤 2111）。接着在绝缘层材料 209 上施加第二屏 202（步骤 2113）。之后在绝缘层材料 209 上面施加第三火花隙装置 205'（步骤 2115）。在一种备择的实施方式里，在第二屏 202 之前先加上火花隙装置 205'。然后，在第二屏 202 和火花隙装置 205' 上面外加第四层绝缘材料 209（步骤 2117）。

接着，在很靠近火花隙装置 203'、208'、205' 的远端处穿过绝缘材料形成一个洞（步骤 2119）。在一种实施方式里，按已知的方式穿过氧化铝化学蚀刻一个洞。备择地，通过对选择地除去材料采用周知的电抗离子技术形成该洞。一旦形成这个洞，用传导材料填充这个洞以形成柱

杆 210 (步骤 2121)。

制造图 20 中所示实施例的方法是相似的。但是；在直到形成柱杆 210 之后才形成火花隙装置。火花隙装置 203'、205'、208'施加到绝缘材料 209 的顶层上。另外，按已知的方式以传导连接的垫片 230、172 形成和各个屏 201、202 及传感器 213 相接触。火花隙装置 203'、205'、208'形成为和有关的垫片 230、174 相接触并且形成带有很靠近柱杆 210 的 HEFDI 结构。

本发明的一个重要方面在于火花隙装置 203、203'、205、205'、208、208'的远端 215、206 的特有几何构形。因为传感部件 213 和磁屏 201、202 之间的间隙小至 $12\mu\text{m}$ ，制造火花隙装置 203、203'、205、205'、208、208'间小于 $12\mu\text{m}$ 的间隙是非常困难的。因此，为了确保在传感部件 213 和基片之间的穿过火花隙装置 208 的火花放电之前不出现传感部件 213 和磁屏 201、202 之间的火花放电，火花隙装置 208、208'的远端 215 必须具有集中电场的特性。也就是说，通过制造使火花隙装置 208、208'的远端 215 具有一般为针状的结构（即最好是具有小于 $1\mu\text{m}$ 的半径的结构），由基片 207 和火花隙装置 208、208'之间的电位差所产生的电场集中在一个相对较小的区域里。熟练的技术人员可以理解该半径可以大于 $1\mu\text{m}$ 。但是，半径越大、集中的电荷越少。这种绝缘体 209 中的电场集中将确保在比在一个磁屏 113、115 和传感部件 111 之间或者在一个磁屏 113、115 和基片之间出现火花放电所需的电位更低的电位下在火花隙装置 208、208'之间出现火花放电。

已经说明了本发明的一些实施方式。但是，应该理解各个所说明的实施方式意图仅是示例性的而不是用于限制所提供的保护范围的。因此，仅仅附属权利要求书中所规定的限制才用于定义和限定本发明的范围。在不背离本发明的前提下可对本发明作出若干辅助修改。例如，种类繁多的材料可以用来制造基片、磁屏和传感部件。并且，本发明所定义的火花隙装置的远端上可以采用任何特定的形状。另外，可以采用许多不同的普通布局，其中读出头各部件的相对位置是变化的。即，一个或多个磁屏可以被弯曲以环绕该传感部件。传感部件的特定形状可以同

附图所示的形状有改变。进而，各火花隙装置可以在任何接触点上和读出头的各部件相接触。此外，各火花隙装置可以沿着任何传导路径前进。并且，柱杆可以由任何本质上导电的材料形成。对于本发明中提供寄生屏的实施方式，上面已经说明了一些制造带有寄生屏的读出头的方法。但是，存在着制造这些寄生屏的一些替代方法。应该清楚这些方法的任一种应该属于本公开所说明的本发明的范围之内。同时，尽管本发明是在浮动滑块的情况下一般性地给予描述，应该理解读出头可以安装在或制造在不同的平台上。进而，为了便于理解本发明仅在读出头的情况下给予描述的。但是，本发明可以应用于任何需要防止部件间静电放电的装置，这些部件不是电连接但是彼此是如此靠近，以致由于带电物体接触一个部件而向该部件传递电荷时在相对低的电压下在部件之间可以出现火花放电。因此，本发明是不受在此公开的特定的实施方式限制的，而是由下面陈述的权利要求书限制的。

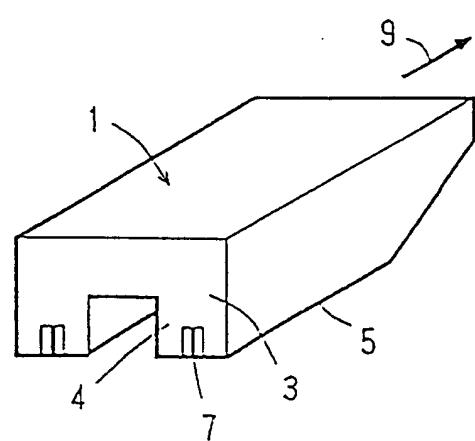


图. 1 现有技术

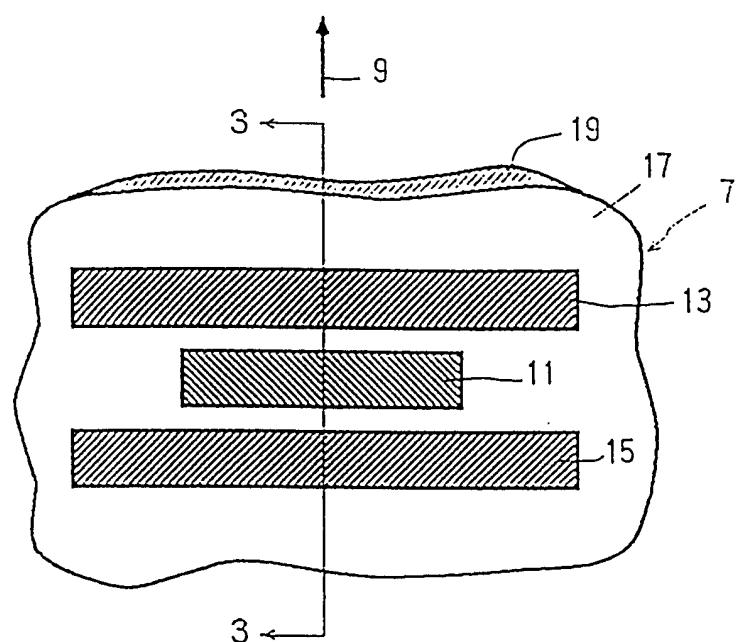


图. 2 现有技术

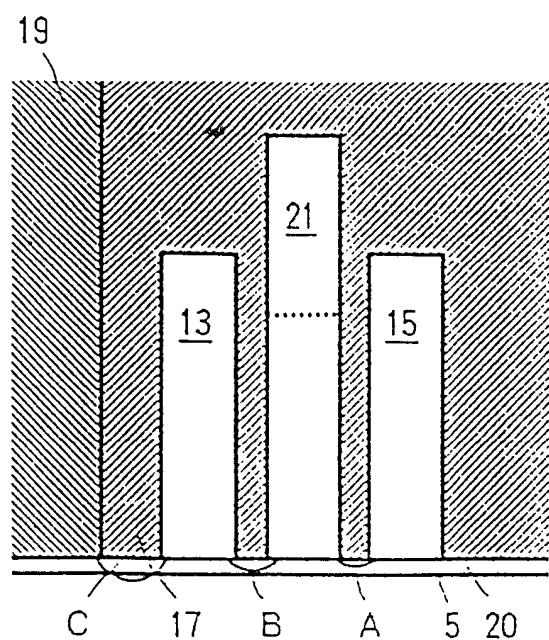


图. 3 现有技术

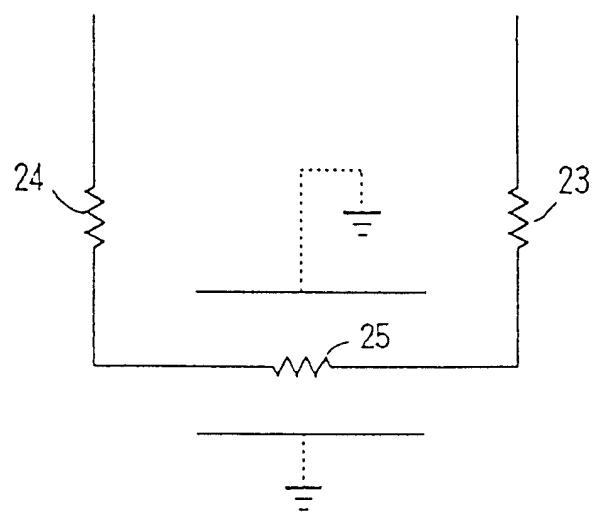


图. 4 现有技术

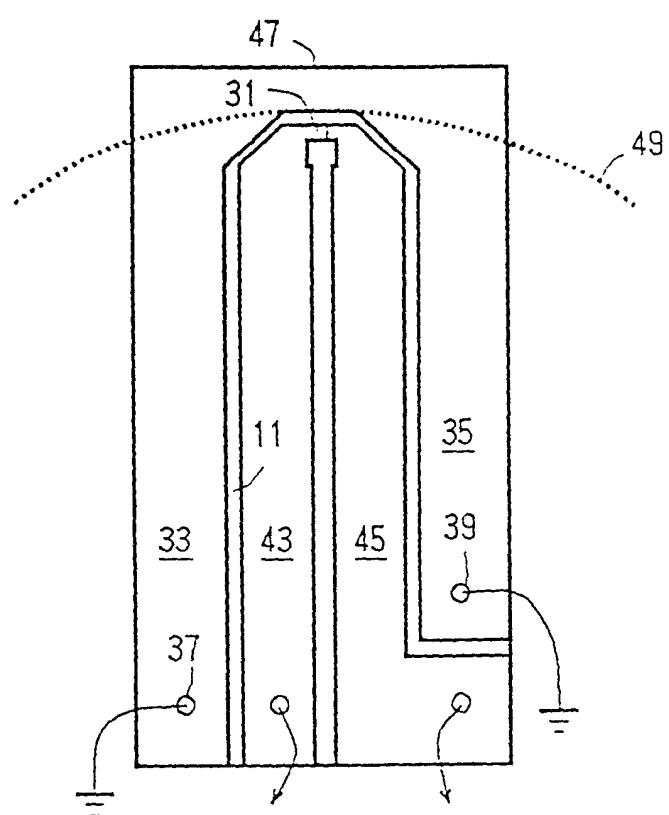


图. 5

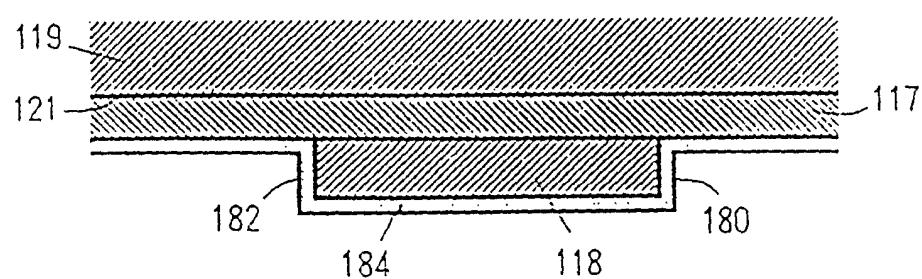


图. 8

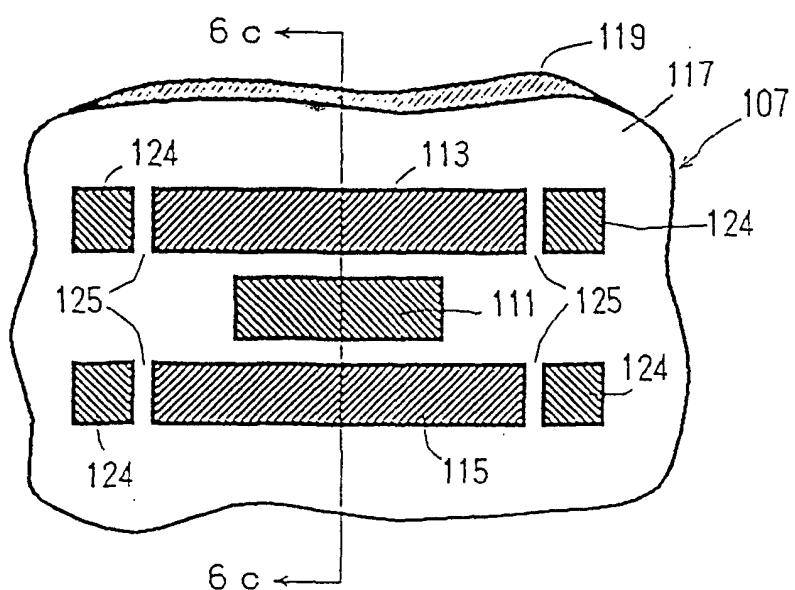


图. 6 a

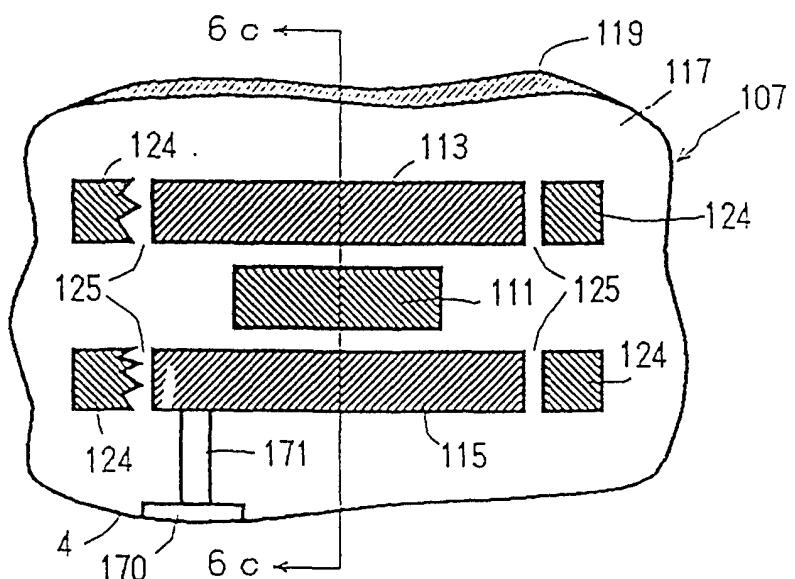


图. 6 b

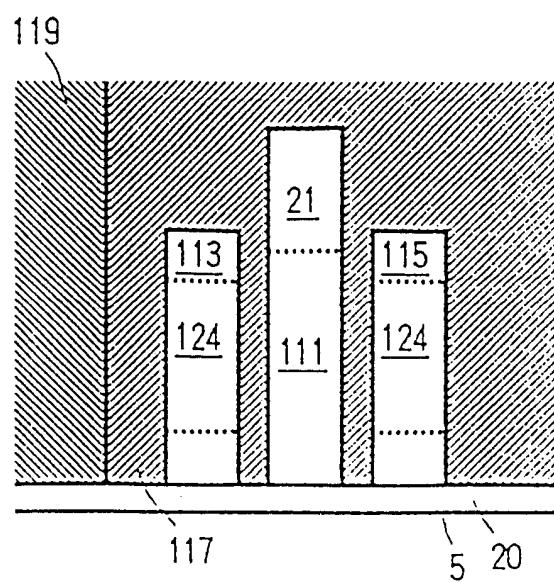


图 . 6 c

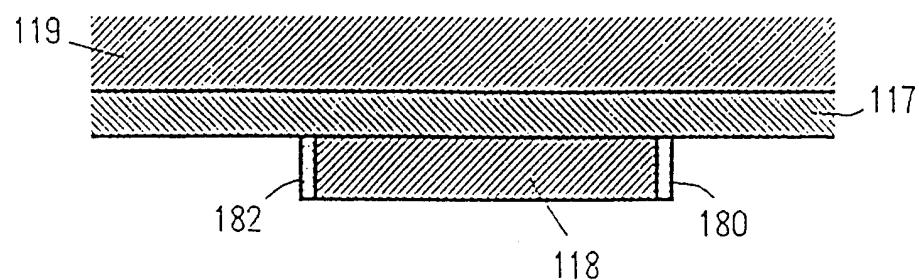


图 . 1 O

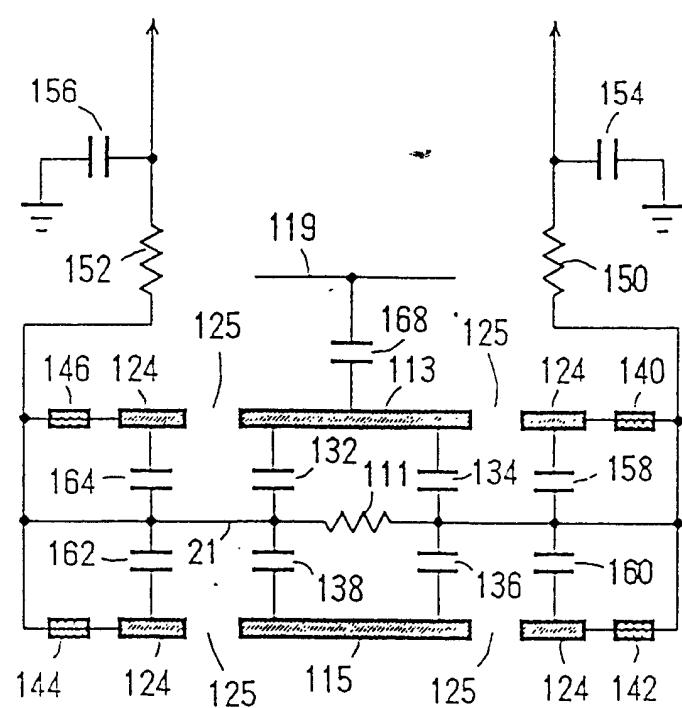


图 7a

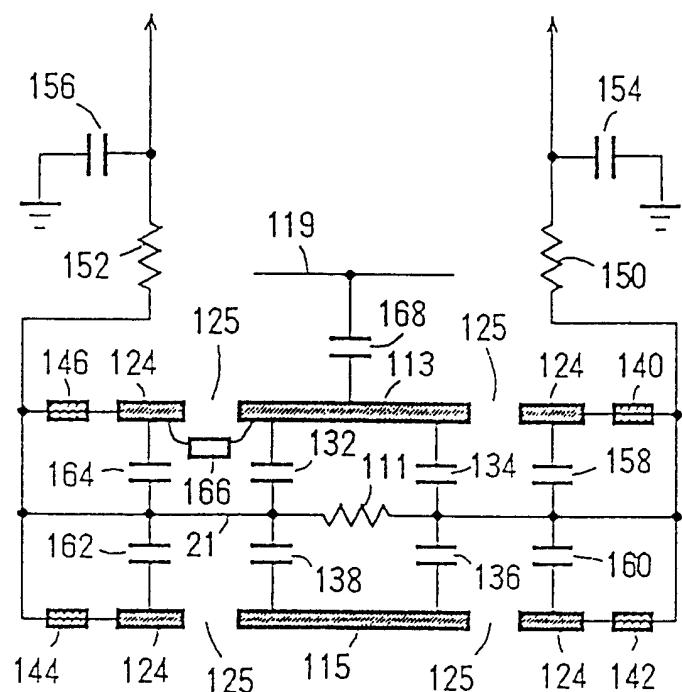


图 7b

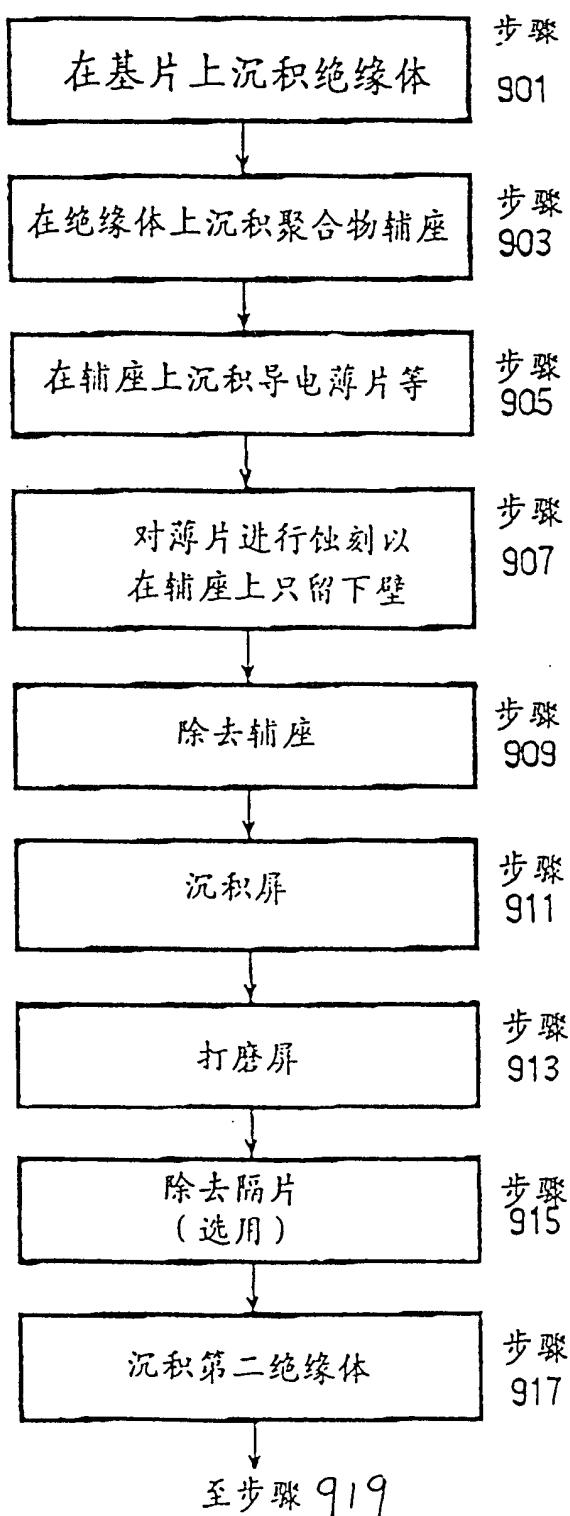


图. 9

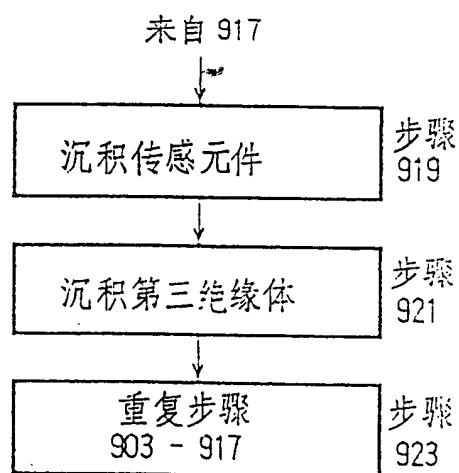


图. 9 b

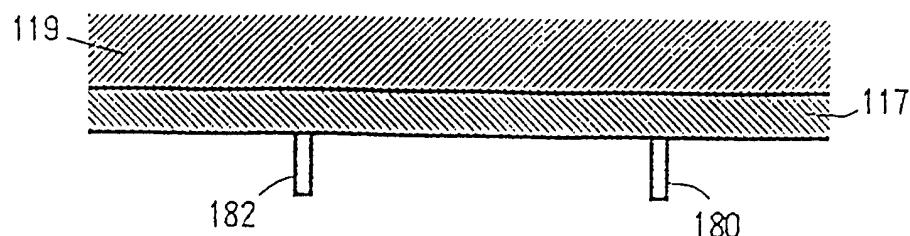


图. 1 1

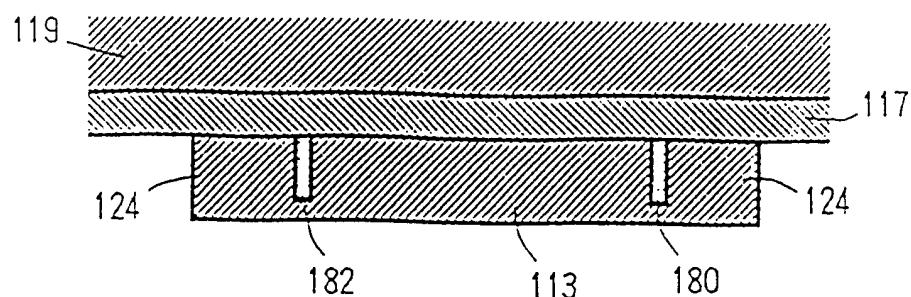


图. 1 2

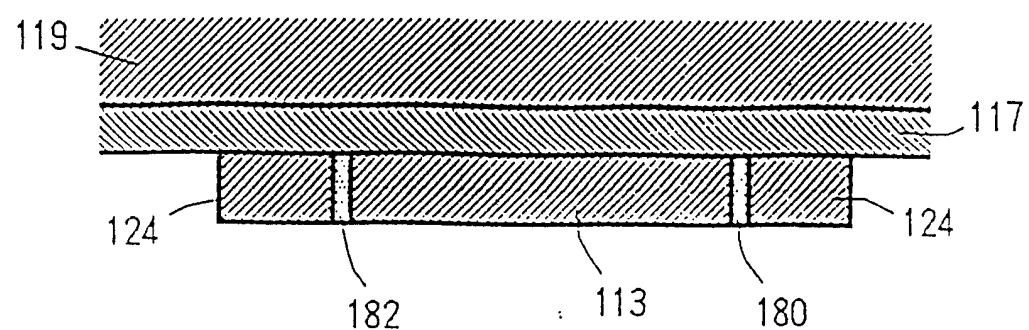


图. 13

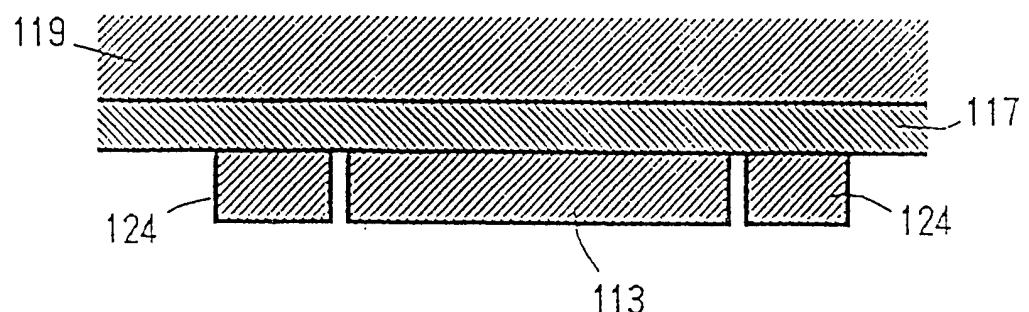


图. 14

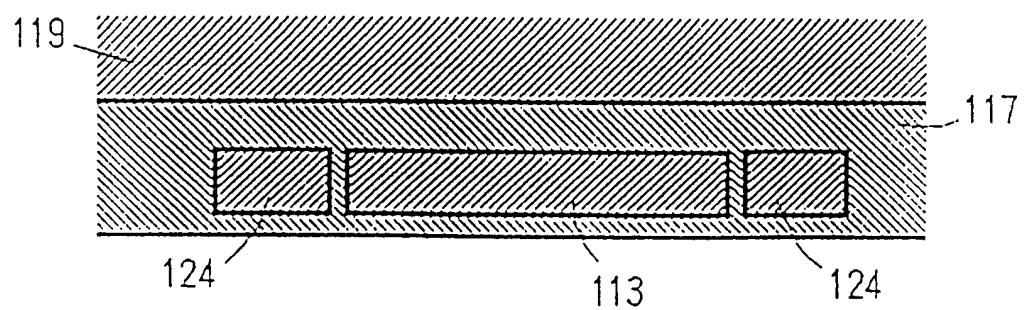


图. 15

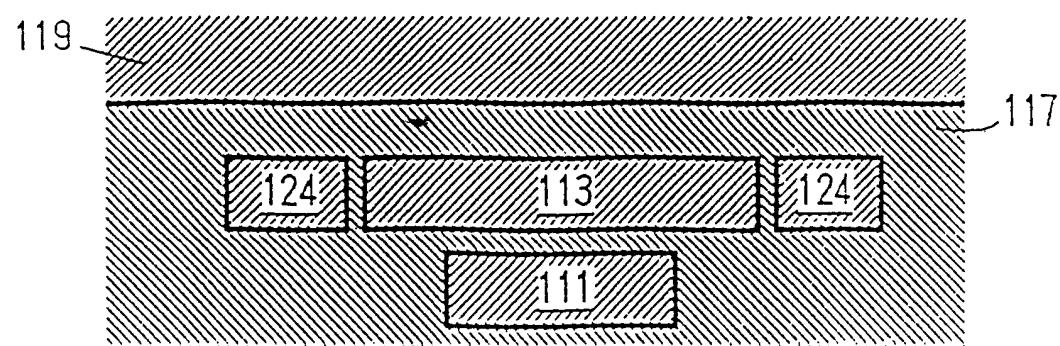


图. 16

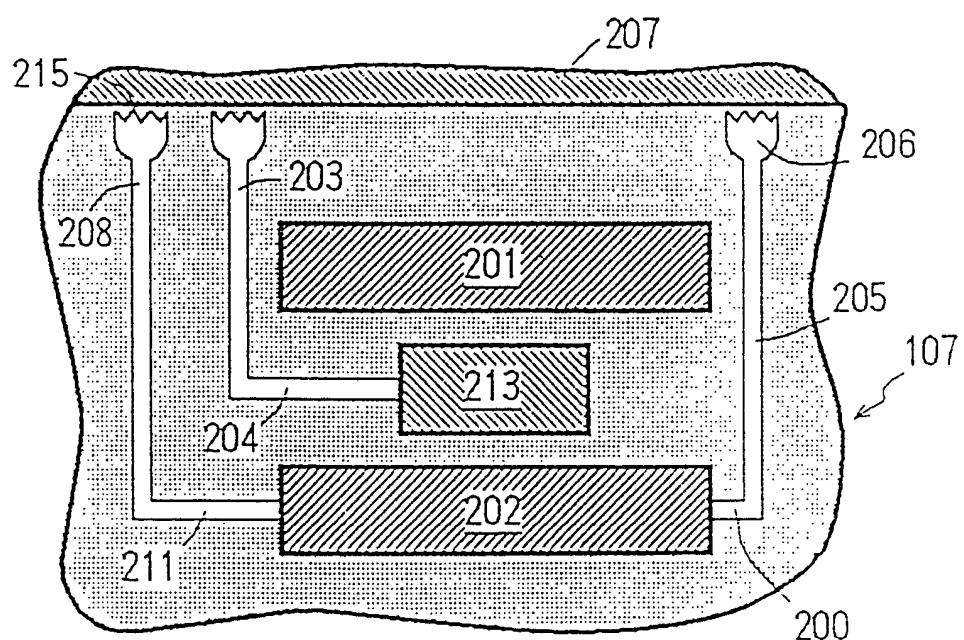


图 17

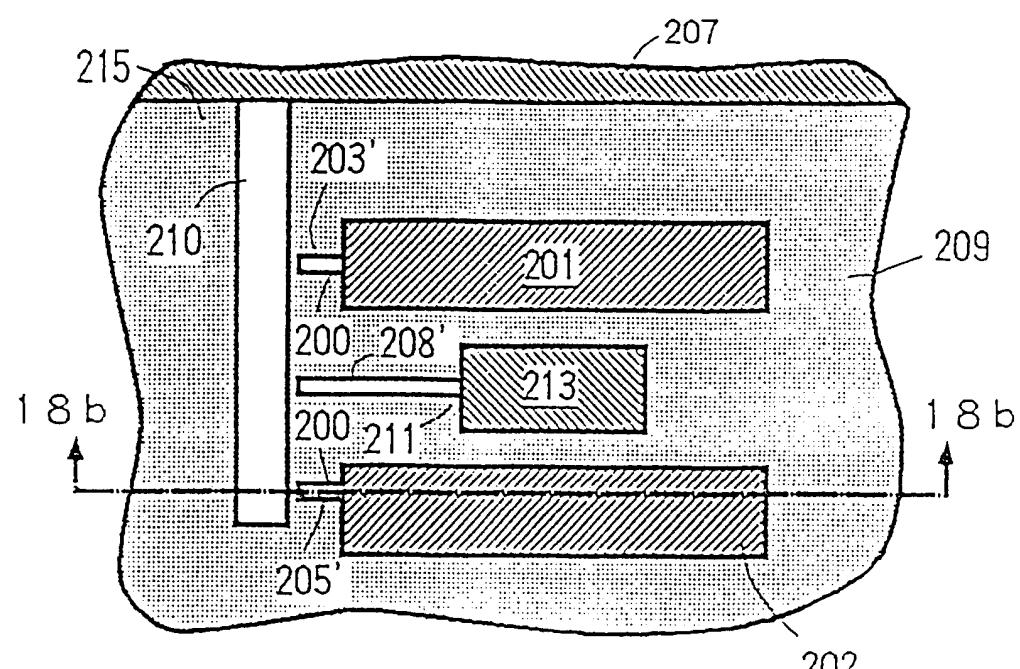


图. 18 a

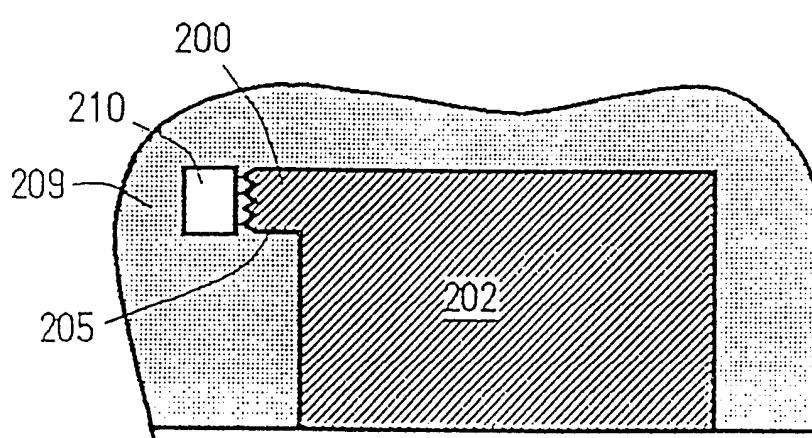


图. 18 b

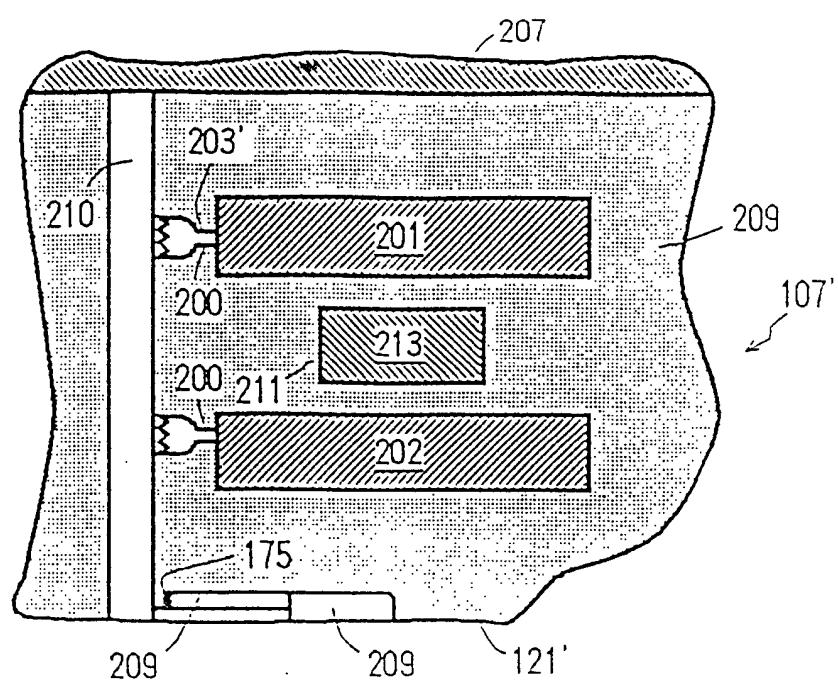


图. 19

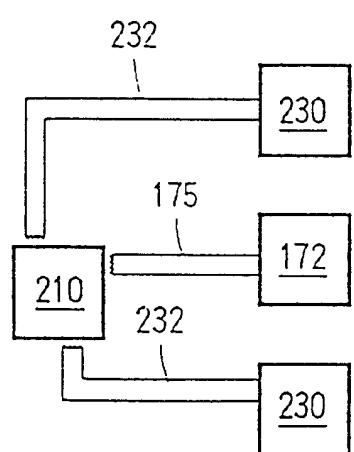


图. 20

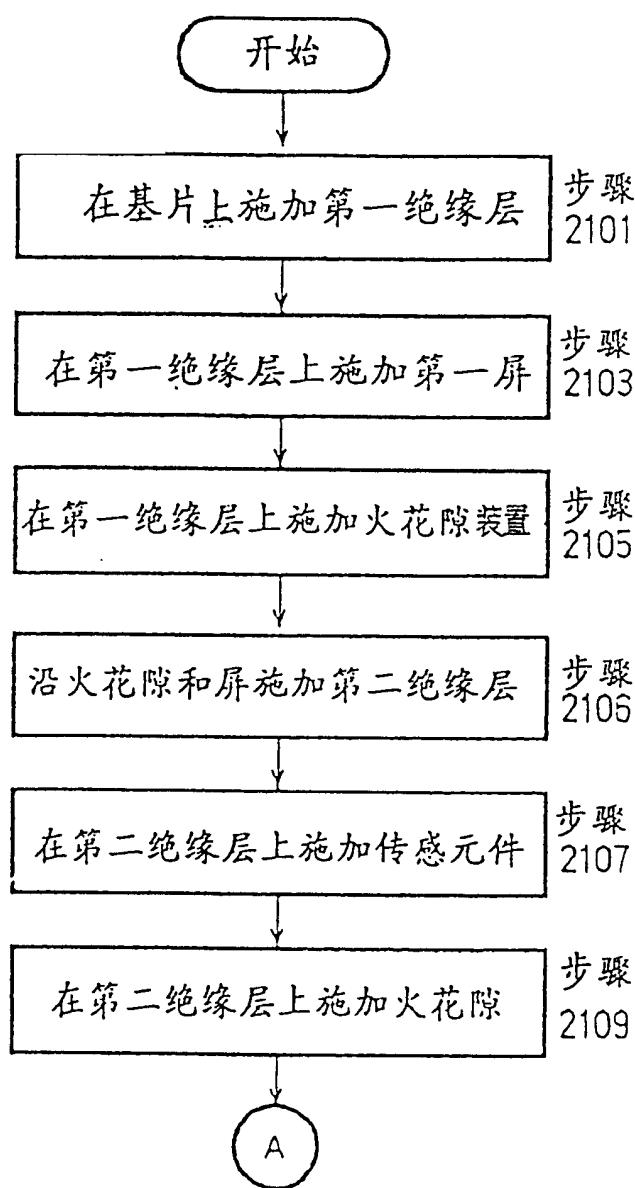


图 21 a

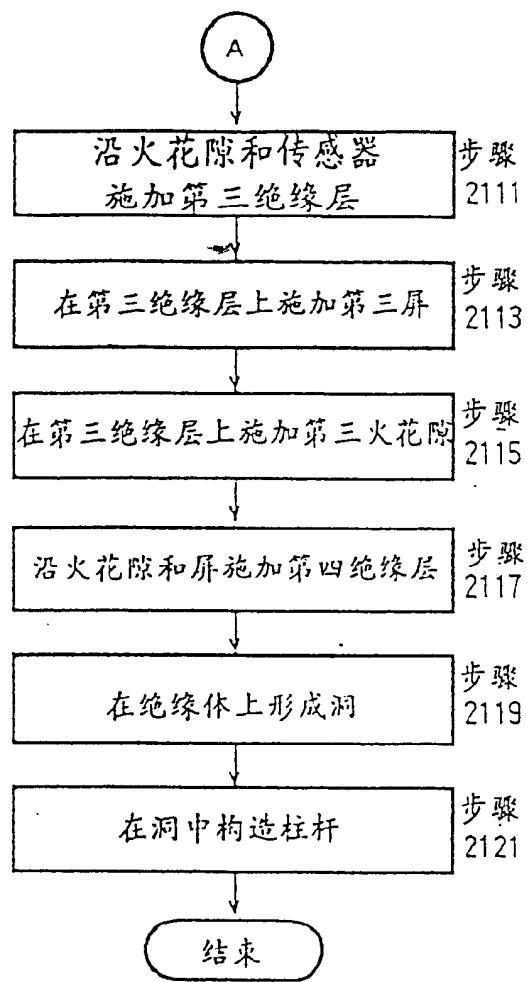


图. 21b

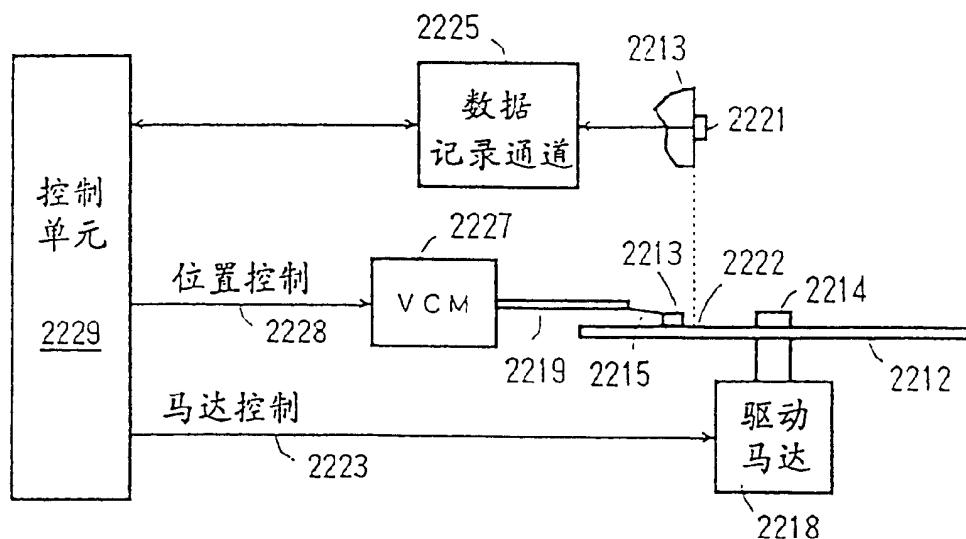


图. 22