

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6211409号
(P6211409)

(45) 発行日 平成29年10月11日(2017.10.11)

(24) 登録日 平成29年9月22日(2017.9.22)

(51) Int.Cl.

F 1

G06F 3/041 (2006.01)

G06F 3/041 5 1 2

G06F 3/044 (2006.01)

G06F 3/041 5 7 0

G06F 3/044 1 2 8

請求項の数 20 (全 27 頁)

(21) 出願番号

特願2013-254209 (P2013-254209)

(22) 出願日

平成25年12月9日 (2013.12.9)

(65) 公開番号

特開2015-114704 (P2015-114704A)

(43) 公開日

平成27年6月22日 (2015.6.22)

審査請求日

平成28年11月25日 (2016.11.25)

(73) 特許権者 502356528

株式会社ジャパンディスプレイ

東京都港区西新橋三丁目7番1号

(74) 代理人 110000350

ポレール特許業務法人

(72) 発明者 時田 雅弘

東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内

(72) 発明者 熱田 寿昭

東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内

審査官 若林 治男

最終頁に続く

(54) 【発明の名称】表示装置

(57) 【特許請求の範囲】

【請求項 1】

アレイ基板と、
対向基板と、
検出回路と、
を備える表示装置であって、

前記表示装置は、第1のモードと、第2のモードと、を有し、

前記アレイ基板は、画素電極と、共通電極と、を有し、

前記対向基板は、第1の検出電極と、第2の検出電極と、を有し、

前記第1の検出電極は、前記第2の検出電極と交互に配置され、

前記第1のモードでは、

前記共通電極は、表示の電極とタッチパネルの走査電極を兼用するようにされ、コモン電圧と第1の走査パルス電圧とが供給され、

前記検出回路は、前記第1および第2の検出電極で検出される検出電圧に基づきタッチ位置を検出するようにされ、

前記第2のモードでは、

前記第1の検出電極は仮走査電極として機能させられ、

前記検出回路は、前記第1の検出電極に第2の走査パルス電圧を供給するようにされ、前記第2の検出電極で検出される検出電圧に基づき検出対象の移動の有無を検出するようになされる表示装置。

10

20

【請求項 2】

請求項 1において、

前記第 1 の検出電極は、前記第 2 の検出電極を挟んで、第 3 の検出電極と、第 4 の検出電極とに分類され、

前記第 2 のモード時に、前記検出回路は、前記第 3 の検出電極と前記第 4 の検出電極とに前記第 2 の走査パルス電圧を同極性のパルスで複数回供給するようにされる表示装置。

【請求項 3】

請求項 2において、

前記第 2 の走査パルス電圧は正極性のパルスである表示装置。

【請求項 4】

請求項 1において、

前記第 1 の検出電極は、前記第 2 の検出電極を挟んで、第 3 の検出電極と、第 4 の検出電極とに分類され、

前記第 2 のモード時に、前記検出回路は、前記第 3 の検出電極と前記第 4 の検出電極とに前記第 2 の走査パルス電圧を異極性のパルスで複数回供給するようにされる表示装置。

【請求項 5】

請求項 1において、

前記検出回路は、前記第 1 の検出電極に接続される第 1 のスイッチ回路を有し、

前記第 2 のモード時に、前記第 1 のスイッチ回路がオンとなり、前記第 1 の検出電極に前記第 2 の走査パルス電圧を供給するようにされる表示装置。

【請求項 6】

請求項 1において、

前記検出回路は、前記第 1 の検出電極に接続される第 2 のスイッチ回路と、前記第 2 のスイッチ回路に接続される積分回路とを有し、

前記第 1 のモード時にタッチを検出するときは、前記積分回路は、前記第 2 スイッチ回路を介して、前記第 1 の検出電極に接続され、

前記第 2 のモード時は、前記第 2 スイッチ回路はオフされ、前記積分回路はオフされる表示装置。

【請求項 7】

請求項 1において、

前記共通電極は、複数のブロックに分割されており、

前記分割された各ブロックの共通電極は、連続する複数の表示ラインの各画素に対して共通に設けられる表示装置。

【請求項 8】

請求項 7において、

前記第 2 のモード時に、前記分割された各ブロックの共通電極は、基準電位に固定される表示装置。

【請求項 9】

請求項 7において、

前記検出電極は、ストライプ形状で、第 1 方向に延在し、

前記分割された各ブロックの共通電極は、ストライプ形状で、前記第 1 方向とは異なる第 2 方向に延在する表示装置。

【請求項 10】

請求項 1において、

前記アレイ基板と前記対向基板との間に狭持される液晶を有する表示装置。

【請求項 11】

請求項 1において、

前記検出回路は、第 2 の走査パルス電圧を生成するためのレジスタおよびキャリブレーション電圧を生成するためのメモリを有する表示装置。

【請求項 12】

10

20

30

40

50

アレイ基板と、
対向基板と、
前記アレイ基板と前記対向基板との間に狭持される液晶と、
検出回路と、
を備える表示装置であって、

前記表示装置は、第1のモードと、第2のモードと、を有し、
 前記アレイ基板は、画素電極と、共通電極と、を有し、
 前記対向基板は、第1の検出電極と、第2の検出電極と、を有し、
 前記第1の検出電極は、前記第2の検出電極と交互に配置され、
 前記検出回路は、積分回路と、前記積分回路用のキャリブレーション電圧を供給する電
圧供給回路を有し、
10

前記第1のモードでは、

前記共通電極は、表示の電極とタッチパネルの走査電極を兼用するようにされ、コモン電圧と第1の走査パルス電圧とが供給され、

前記検出回路は、前記第1および第2の検出電極で検出される検出電圧に基づきタッチ位置を検出するようにされ、

前記第2のモードでは、

前記第1の検出電極は仮走査電極として機能させられ、

前記電圧供給回路は、前記第1の検出電極に第2の走査パルス電圧を供給するようにされ、
20

前記検出回路は、前記第2の検出電極で検出される検出電圧に基づきタッチまたは検出対象の移動の有無を検出するようにされる表示装置。

【請求項13】

請求項12において、

前記第1の検出電極は、前記第2の検出電極を挟んで、第3の検出電極と、第4の検出電極とに分類され、

前記第2のモード時に、前記電圧供給回路は、前記第3の検出電極と前記第4の検出電極とに前記第2の走査パルス電圧を同極性のパルスで複数回供給するようにされる表示装置。

【請求項14】

請求項13において、

前記第2の走査パルス電圧は正極性のパルスである表示装置。

【請求項15】

請求項12において、

前記第1の検出電極は、前記第2の検出電極を挟んで、第3の検出電極と、第4の検出電極とに分類され、

前記第2のモード時に、前記電圧供給回路は、前記第3の検出電極と前記第4の検出電極とに前記第2の走査パルス電圧を異極性のパルスで複数回供給するようにされる表示装置。

【請求項16】

請求項12において、

前記検出回路は、前記第1の検出電極と前記電圧供給回路を接続する第1のスイッチ回路を有し、

前記第2のモード時に、前記第1のスイッチ回路がオンとなり、前記電圧供給回路は前記第1の検出電極に前記第2の走査パルス電圧を供給するようにされる表示装置。

【請求項17】

請求項12において、

前記検出回路は、前記第1の検出電極と前記積分回路を接続する第2のスイッチ回路を有し、

前記第1のモード時にタッチを検出するときは、前記積分回路は、前記第2スイッチ回
50

路を介して、前記第1の検出電極に接続され、

前記第2のモード時は、前記第2スイッチ回路はオフされ、前記積分回路はオフされる表示装置。

【請求項18】

請求項12において、

前記共通電極は、複数のブロックに分割されており、

前記分割された各ブロックの共通電極は、連続する複数の表示ラインの各画素に対して共通に設けられる表示装置。

【請求項19】

請求項18において、

前記第2のモード時に、前記分割された各ブロックの共通電極は、基準電位に固定される表示装置。

【請求項20】

請求項18において、

前記検出電極は、ストライプ形状で、第1方向に延在し、

前記分割された各ブロックの共通電極は、ストライプ形状で、前記第1方向とは異なる第2方向に延在する表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置に関し、例えば、タッチパネルを内蔵したインセル方式の液晶表示装置に適用可能である。

【背景技術】

【0002】

表示画面に使用者の指またはペンなどを用いてタッチ操作（接触押圧操作、以下、単にタッチと称する）して情報を入力する装置（以下、タッチセンサ又はタッチパネルとも称する）を備えた表示装置は、PDAや携帯端末などのモバイル用電子機器、各種の家電製品、現金自動預け払い機（Automated Teller Machine）等に用いられている。

このようなタッチパネルとして、タッチされた部分の容量変化を検出する静電容量方式が知られている。この静電容量方式タッチパネルとして、タッチパネル機能を液晶表示パネルに内蔵した、所謂、インセル方式の液晶表示装置が知られている（例えば、特開2009-258182号公報）。インセル方式の液晶表示装置では、タッチパネルの走査電極として、液晶表示パネルを構成するTFT基板上に形成される対向電極（コモン電極ともいう）を分割して使用している。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2009-258182号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

従来のアウトセル方式タッチパネルを使用する液晶表示装置では、液晶表示パネルの表示動作をオフし、タッチパネルを疎検出モードにして、低消費電力モードを実現している。低消費電力モードのときに、タッチや移動（Swipe）を行うと、検出情報はタッチパネルコントローラICからホストコントローラに送信され、ホストコントローラは通常表示／通常検出モードに遷移する。

タッチパネル機能を内蔵したインセル方式の液晶表示装置は、共通電極を、タッチパネルの走査電極と兼用しているので、液晶表示パネルの表示動作を停止させた状態で、走査電極のスキャンを行うと、液晶表示パネルの液晶層に直流電圧が印加され、液晶層に焼き付きが発生してしまうという問題点がある。

10

20

30

40

50

本開示の課題は、タッチパネル機能を内蔵したインセル方式の表示装置において、表示動作の停止中に、タッチパネルの検出を可能とする技術を提供することにある。

その他の課題と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【0005】

本開示のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

表示装置は、アレイ基板と、対向基板と、検出回路と、を備える。前記表示装置は、第1のモードと、第2のモードと、を有する。前記アレイ基板は、画素電極と、共通電極と、を有する。前記対向基板は、第1の検出電極と、第2の検出電極と、を有する。前記第1の検出電極は、前記第2の検出電極と交互に配置される。前記第1のモードでは、前記共通電極は表示の電極とタッチパネルの走査電極を兼用するようにされ、コモン電圧と第1の走査パルス電圧とが供給され、前記検出回路は、前記第1および第2の検出電極で検出される検出電圧に基づきタッチ位置を検出するようされる。前記第2のモードでは、前記第1の検出電極は仮走査電極として機能させられ、前記検出回路は、前記第1の検出電極に第2の走査パルス電圧を供給するようされ、前記第2の検出電極で検出される検出電圧に基づきスワイプの有無を検出するようされる。10

【図面の簡単な説明】

【0006】

【図1A】実施例1に係る表示装置の概略構成を示す分解斜視図である。

【図1B】実施例1に係る表示装置の断面図である。20

【図2】実施例1に係る表示装置の平面図である。

【図3】実施例1に係る表示装置の表示動作状態における、タッチパネルの全体概略構成を示すブロック図である。

【図4】実施例1に係る表示装置の表示動作状態における、タッチパネルのタッチ検出動作のタイミング図である。

【図5】実施例1に係る検出回路のより具体的な回路構成を示す回路図である。

【図6】実施例1に係る検出回路の表示動作状態における、動作を説明するためのタイミングチャートである。

【図7A】実施例1に係る表示装置の表示動作状態における、表示およびタッチスキャン（分割Vブランク駆動）の模式図である。30

【図7B】実施例1に係る表示装置の表示動作状態における、分割Vブランク駆動タイミングを示す図である。

【図8】実施例1に係る表示装置の表示動作停止状態における、タッチパネルの全体概略構成を示すブロック図である。

【図9A】実施例1に係る検出回路の表示動作停止状態における、動作を説明するための図である。

【図9B】実施例1に係る検出回路の表示動作停止状態における、タッチパネルのタッチ検出動作のタイミング図である。

【図9C】実施例1に係る検出回路における、疑似T×走査パルス電圧の設定レジスタを示す図である。40

【図9D】実施例1に係る検出回路における、キャリブレーション電圧とメモリデータとの関係を示す図である。

【図10】実施例1に係る検出回路の表示動作停止状態における、各信号のタイミングを示す図である。

【図11】実施例1に係る検出回路のスワイプ操作におけるタッチ信号変化を示す図である。

【図12A】実施例1に係る表示装置のシングルタッチ起動またはダブルタッチ起動を説明するための図である。

【図12B】実施例1に係る表示装置のスワイプ起動を説明するための図である。

【図13】実施例2に係る表示装置の平面図である。50

【図14A】実施例1のT×同相駆動の模式図である。

【図14B】実施例2のT×差動駆動(1)の模式図である。

【図14C】実施例2のT×差動駆動(2)の模式図である。

【図14D】実施例2のT×差動駆動(3)の模式図である。

【図15A】実施例2に係る検出回路における、表示動作停止中の動作を説明するための図である。

【図15B】実施例2に係る検出回路における、表示動作停止中のタッチパネルのタッチ検出動作のタイミング図である。

【図16】実施例2に係る検出回路のスワイプ操作におけるタッチ信号変化を示す図である。 10

【図17A】実施例2に係るT×スキャン回路の構成を示すブロック図である。

【図17B】実施例2に係るT×スキャン回路のスイッチ回路の回路図である。

【図18A】R×積分量変化の模式図である。

【図18B】R×積分量変化の波形図である。

【図18C】T×差動駆動の模式図である。

【発明を実施するための形態】

【0007】

以下に、実施例について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保っての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。 20

【実施例1】

【0008】

実施例1に係る表示装置は、表示パネルの内部にタッチパネルを内蔵したインセル方式の表示装置である。実施例1に係る表示装置の構造について、図1および図2を用いて説明する。

図1Aは実施例1に係る表示装置の概略構成を示す分解斜視図である。図1Bは実施例1に係る表示装置の断面図である。図2は実施例1に係る表示装置の概略構成を示す平面図である。 30

図1Aおよび図1Bに示すように、表示装置100は、表示パネル1と、ドライバIC5と、フレキシブル配線基板70と、フロントウィンドウ(又は保護フィルム)40と、フレキシブル配線基板75と、バックライトBKLと、を有する。表示パネル1は、TFT基板(アレイ基板)2と、CF基板(対向基板)3と、偏光板POL1、POL2と、を有する。CF基板3上の裏面側透明導電膜(CD)を、帯状(ストライプ状)のパターンに分割して、タッチパネルの検出電極31となし、TFT基板2の内部に形成される共通電極(対向電極)21を帯状のパターンに分割、即ち、複数のブロックに分割して、タッチパネルの走査電極として兼用することにより、通常のタッチパネルで使用されるタッチパネル基板を削減している。また、表示装置100では、タッチパネル駆動用および検出用の回路が、ドライバIC5の内部に設けられる。ドライバIC5は、1つの半導体基板上にCMOSプロセスで形成され、半導体チップの形態でTFT基板2上にCOG実装される。 40

【0009】

図2に示すように、共通電極(COMMON)21はTFT基板2上に設けられているが、例えば20本の共通電極21が両端で共通に接続され、共通電極信号線22と接続されている。表示装置100では、帯状の共通電極21が走査電極Txを兼用し、また、検出電極31の一部が仮走査電極Tx'を兼用する。1つの共通電極21は、例えば64ライン分の画素に共通して用いられる。したがって、共通電極信号には、画像表示に用いら

れるコモン電圧と、タッチ位置の検出に用いられる走査パルス電圧とが含まれる。走査パルス電圧が共通電極 21 に印加されると、共通電極 21 と一定の間隔を持って配置され容量を構成する検出電極 31 に検出信号が生じる。この検出信号は、図 1 A に示すように、接続部 77、フレキシブル配線基板 75、コネクタ 80、フレキシブル配線基板 70 を介してドライバ IC 5 に取り出される。また、TFT 基板 2 には共通電極信号線 22 以外にもゲートスキャン回路 6 や走査信号線 7、映像信号線 8、フレキシブル配線基板 70 との接続端子であるドライバ IC 5 用入力端子 9 のような様々な回路や配線、端子等が形成される。なお、図 1 A では、図が複雑になるのを避けるために、共通電極 21 は 9 本、検出電極 31 は 8 本のみ示されており、また、図 2 に示されるゲートスキャン回路 6 等が省略されている。図 2 では、図が複雑になるのを避けるために、RGB の映像信号を選択するセレクタ回路が省略されている。

【0010】

TFT 基板 2 には画素部 20 が設けられており、画素電極と共に共通電極 21 は画素の一部として画像表示に用いられる。1つの共通電極は、複数の画素（例えば 64 ラインの画素）に共通に用いられる。また、TFT 基板 2 と CF 基板 3 との間には液晶層 LC が狭持される。CF 基板 3 に設けられた検出電極 31 と TFT 基板に設けられた共通電極 21 とは容量を形成しており、共通電極 21 に駆動信号が印加されると検出電極 31 の電圧が変化する。この時、フロントウィンドウ 40 を介して指等の導電体が近接または接触すると、容量に変化が生じ検出電極 31 に生じる電圧に、近接・接触が無い場合に比較して変化が生じる。このように、表示パネルに形成した共通電極 21 と検出電極 31 との間に生じる容量の変化を検出することで、表示パネルにタッチパネルの機能を備えることが可能となる。

【0011】

< ミューチュアル検出 >

実施例 1 に係る表示装置の表示動作状態におけるタッチパネル機能（ミューチュアル検出、第一ミューチャル検出）について、図 3 から図 7 B を用いて説明する。ミューチュアル検出は、表示動作状態で、画素を構成する共通電極 21 はタッチパネルの走査電極を共用し、走査電極と検出電極との交差容量の容量変化を検出し、タッチ位置を検出する。例えば、1 フレームの表示中に表示とタッチ検出を時分割で行うことは表示動作状態に含まれる。すなわち、表示動作状態では、共通電極は表示とタッチ検出に時分割で使用することが可能である。共通電極が表示とタッチ検出に時分割で使用する状態を第 1 のモードという。表示動作状態は第 1 のモードである。

図 3 は実施例 1 に係る表示装置の表示動作状態における、タッチパネルの全体概略構成を示すブロック図である。図 4 は実施例 1 に係る表示装置の表示動作状態における、タッチパネルのタッチ検出動作のタイミング図である。図 5 は実施例 1 に係る検出回路のより具体的な回路構成を示す回路図である。図 6 は実施例 1 に係る検出回路の表示動作状態における動作を説明するためのタイミングチャートである。図 7 A は実施例 1 に係る表示装置の表示動作状態における、表示およびタッチスキャン（分割 V ブランク駆動）の模式図である。図 7 B は実施例 1 に係る表示装置の表示動作状態における、分割 V ブランク駆動タイミングを示す図である。

【0012】

表示装置 100 のタッチパネル機能は、駆動回路 101 と、シーケンサ 102 と、走査パルス電圧生成回路 103 と、デコーダ回路 106 と、タッチパネル 107 と、検出回路 108 とで構成される。なお、図 3 において、タッチパネル 107 を除いた回路は、ドライバ IC 5 内にある。

タッチパネル 107 には、ユーザのタッチを検出するためのセンサ端子である電極パターン（走査電極 T_x1 ~ T_x8、検出電極 R_x1 ~ R_x6）が形成されている。以下、走査電極 T_x は走査電極 T_x1 ~ T_xm の、検出電極 R_x は検出電極 R_x1 ~ R_xn の総称である。表示装置 100 は、タッチパネル機能が表示パネル 1 に内蔵されているため、共通電極 21 が走査電極 T_x を兼用している。なお、図面が複雑になるのを避けるため、図

10

20

30

40

50

3では、走査電極T_x1～T_x8は8本および検出電極R_x1～R_x6は6本のみ示されている。

駆動回路101は、表示パネル1に画像を表示するための同期信号（垂直同期信号（V_{s y n c}）及び水平同期信号（H_{s y n c}））をシーケンサ102へ送出する。シーケンサ102は、走査パルス電圧生成回路103、デコーダ回路106、及び検出回路108を制御して、タッチ検出動作のタイミングを制御する。

走査パルス電圧生成回路103は、走査電極T_x1～T_x8を駆動するための走査パルス電圧（V_{T_x}）を生成して出力する。

【0013】

デコーダ回路106は、シーケンサ102から入力される選択信号に基づいて、走査パルス電圧（V_{T_x}）を、走査電極T_x1～T_x8の中1つの走査電極へ出力するアナログスイッチ（デマルチプレクサ）である。10

検出回路108は、走査電極T_x1～T_x8の中で、走査パルス電圧（V_{T_x}）が供給されている1つの走査電極と、各検出電極R_x1～R_x6との交点における電極間容量（相互容量、交差容量）C_{x y}を検出する。

シーケンサ102は、走査パルス電圧生成回路103等を制御し、垂直同期信号（V_{s y n c}）及び水平同期信号（H_{s y n c}）に同期しながら、走査電極T_x1～T_x8へ順次走査パルス電圧（V_{T_x}）を供給する。ここで、図3、図4に示すように、各走査電極T_x1～T_x8には、走査パルス電圧（V_{T_x}）が複数回供給される。なお、図面が複雑になるのを避けるため、図4では、走査パルス電圧（V_{T_x}）は8回のみ示されている。限定するものではないが、走査パルス電圧（V_{T_x}）は20～40回供給されるのが好ましい。20

【0014】

図4に示すように、検出回路108は、各検出電極R_x1～R_x6に流れる電流を積算し（図4では負方向への積算）、到達した電圧値（V_a，V_b）を記録する。

走査電極T_xと検出電極R_xとの交点付近を、指（導体）がタッチしている場合、指へも電流が流れるため、積算結果の電圧値に変化が生じる。

例えば、図4のNAに示すように、走査電極T_x1と検出電極R_x1との交点付近に指が存在しない（タッチ無しの状態の）場合、検出電極R_x1に流れる電流を積算した電圧（V_a）は、非タッチレベルLAとなる。30

これに対して、図4のNBに示すように、走査電極T_x2と検出電極R_x1との交点付近には指が存在する（タッチ有りの状態の）場合、指へも電流が流れ、検出電極R_x1に流れる電流を積算した電圧（V_b）は、非タッチレベルLAよりもV_{s T}高い電位の電圧となる。この変化量（タッチ信号）によりタッチ位置（座標）を検出することができる。

【0015】

以下、図5および図6を用いて、ミューチュアル検出時の検出回路108の動作を説明する。なお、図6のTXは走査電極T_xである。

検出回路108は、積分回路10と、サンプルホールド回路11と、10ビットのAD変換器（ADC）12と、AD変換器12から出力されるデータ（以下、RAWデータ）を格納するメモリ（RAM）13と、キャリブレーションデータを格納するメモリ（RAM）14と、8ビットのDA変換器（DAC）15と、マイクロコンピュータ（MPU）16とを有する。積分回路10はスイッチS1と積分容量Cintとオペアンプを有する。サンプルホールド回路11はスイッチS4と容量Cshとオペアンプを有する。検出回路108は、さらに、キャリブレーション容量Cc1b、スイッチS2、S3、S5、S6を有する。ここで、スイッチS1は、スイッチS1_Rx1～S1_Rxnのn個のスイッチの総称である。スイッチS2、S3、S4、S5、S6も同様である。40

【0016】

（1）検出電極および積分回路のリセット（図6のA1の期間）

各検出電極Rx1～Rxnに流れる電流を検出（積分）前に、スイッチS2、S4を才50

フ(OFF)し、スイッチS1をオン(ON)して、積分回路10をリセットするとともに、スイッチS3をONとして、各検出電極R_{x1}～R_{xn}をリセットする。

基準電圧(V_{REF})を4V(V_{REF}=4V)とすると、積分回路10の出力は4V、各検出電極R_{x1}～R_{xn}は、4Vにプリチャージされる。

また、スイッチS5は、基準電圧(V_{OSC})側に接続されており、キャリブレーション容量C_{c1b}の両端には、基準電圧(V_{OSC})の4Vが印加されているため、キャリブレーション容量C_{c1b}の電荷は「0」である。

【0017】

(2) 積分(図6のB1の期間)

次に、スイッチS1とスイッチS3をOFFとした後、走査電極T_{x1}～T_{xm}の1つへ走査パルス電圧(V_{Tx})を出力し、スイッチS5をDA変換器15側に切り替え、キャリブレーション容量C_{c1b}の一端に、DA変換器15から出力されるキャリブレーション電圧(V_{DAC})を印加し、電荷の引き抜きを行った後に、スイッチS2をONとして残りの電荷を積分容量C_{int}に積分する。10

これにより、走査電極T_{x1}～T_{xm}の1つを、交差容量C_{xy}、積分容量C_{int}の経路で電流が流れ、積分回路10の出力電圧(V_{INT})が低下する。V_{INT}は下記の式で表される。

$$V_{INT} = V_{REF} - (V_{Tx} * C_{xy} - V_{CLB} * C_{c1b}) / C_{int}$$

ここで、C_{xy}は交差容量C_{xy}の容量値、C_{CLB}はキャリブレーション容量C_{c1b}の容量値、C_{int}は積分容量C_{int}の容量値である。積分容量C_{int}の電荷は、交差容量C_{xy}の電荷から - キャリブレーション容量C_{c1b}の電荷を差し引いたものである。20

【0018】

(3) 検出電極のリセット(図6のA2の期間)

積分回路10での積分終了後、スイッチS2をOFF、スイッチS3をONとして、スイッチS5を基準電圧(V_{OSC})側に接続して、各検出電極R_{x1}～R_{xn}を4Vにプリチャージするとともに、キャリブレーション容量C_{c1b}の電荷を「0」とする。

(4) 上記(2)の積分回路10での積分動作を繰り返し、電圧を積み上げる(図6のB2, ... Bnの期間)。

【0019】

(5) サンプル&ホールド(図6のCの期間)

積分回路10での積分完了後(図6のBnの期間後)、スイッチS4をONとして、サンプルホールド回路11でサンプル&ホールドし、その後、スイッチS6を順次ONとして、AD変換器12でAD変換し、メモリ(RAM)13に、走査電極R_{x1}～R_{xn}分のRAWデータを格納する。

AD変換器12が、10bitのAD変換器の場合、RAWデータは0(積分0V)～1023(積分4V)の範囲となる。

【0020】

(6) 上記(1)～(5)の処理を、全ての走査電極T_{x1}～T_{xm}について順次実行し、各走査電極T_{x1}～T_{xm}と各検出電極R_{x1}～R_{xn}の交点1面分のRAWデータをメモリ13に格納する。40

【0021】

(7) 交差容量C_{xy}の容量値は非タッチ時の方がタッチ時よりも大きいので、図4のV_a、V_bに示すように、積分回路10での積分出力電圧(V_{INT})の降下に差が生じ、ここにしきい値を設けて、タッチ位置を検出する。

【0022】

次に、キャリブレーションについて説明する。

前述したように、各走査電極T_{x1}～T_{xm}と各検出電極R_{x1}～R_{xn}の交点の交差容量C_{xy}は、液晶層、ガラス基板、偏光板、接着樹脂などの誘電率や厚みのばらつき、また不均一性のため、個体差や面内ばらつきを持つため、キャリブレーションが必須である50

る。

【0023】

(1) 非タッチ時 R A W データ動作点を 255 とし、マイクロコンピュータ (M P U) 16 は、これをキャリブレーション目標値として、メモリ (R A M) 14 のキャリブレーションデータを書き換え、D A 変換器 15 から出力されるキャリブレーション電圧 ($V_{D_A C}$) を可変しながら収束させる。

なお、非タッチ時の R A W データ動作点とは、非タッチ時の積分回路 10 での積分出力電圧 ($V_{I N T}$) を、サンプルホールド回路 11 でサンプル & ホールドし、10 ビットの A D 変換器 12 で A D 変換したときの R A W データであることは言うまでもない。

【0024】

(2) キャリブレーションは動作点を移動させる作用のみで、検出感度には影響しない。検出感度は下記の式で表され、キャリブレーション電圧 ($V_{D_A C}$) を含まない。

$$\text{検出感度} = \left(C_{X Y} / C_{I N T} \right) * V_{T X}$$

$$C_{X Y} = C_{X Y _U T} - C_{X Y _T}$$

ここで、 $C_{X Y _U T}$ は非タッチ時の交差容量 $C_{X Y}$ の容量値、 $C_{X Y _T}$ はタッチ時の交差容量 $C_{X Y}$ の容量値である。

なお、通常、キャリブレーション範囲が、8 ビットで [8'h80] の付近、即ち、基準電圧 ($V_{R E F} = 4 V$) と G N D (0 V) の電圧の中間付近の電圧となるように、キャリブレーション容量 $C_{c l b}$ の容量値 ($C_{c L B}$) を決定する。また、通常、キャリブレーション容量 $C_{c l b}$ は、ダイオード接続された M O S トランジスタの接合容量を利用するので、キャリブレーション容量 $C_{c l b}$ の容量値 ($C_{c L B}$) の増減は、ダイオード接続された M O S トランジスタが、並列に接続される個数で調整する。

【0025】

図 7 A および図 7 B を用いて、分割 V ブランク駆動によるタッチパネル検出時と、画素書き込み時のタイミングを説明する。

1 垂直期間 (1 V period) または 1 フレームの表示期間は、映像信号や走査信号 (S i g) が駆動される期間 (表示期間ブロック 71) と、タッチパネルの走査パルス電圧 ($V_{T X}$) が駆動される期間 (タッチ期間ブロック 72) に分割され、交互に駆動される。これを分割 V ブランク駆動という。1 フレームの表示期間は、N 個の表示期間ブロック (D i s p l a y) 71 と N 個のタッチ期間ブロック (T o u c h) 72 を有する。1 表示期間ブロックでは、例えば 1280 / N ラインがスキャンされ、1 タッチ期間ブロックでは、20 / M 本の走査電極 (共通電極) がスキャンされる。例えば、N = 20、M = 20 の場合、1 表示期間ブロックでは 64 ラインがスキャンされ、1 タッチ期間ブロックでは 1 本の走査電極がスキャンされる。1 本の走査電極には 20 ~ 40 回走査パルス電圧が印加される。ここで M は自然数であり、N よりも大きくて同じでも小さくてもよい。1 垂直期間におけるタッチ検出回数を多く (たとえば 4 回) としたい場合は N = 20、M = 5 とすれば、1 垂直期間に 4 回のタッチ検出を全ての共通電極 21 にて行うことが可能となり、検出精度が上がる。1 垂直期間におけるタッチ検出回数を少なく (たとえば 1 / 2 回、2 垂直期間に 1 回) としたい場合は N = 20、M = 40 とすれば、2 垂直期間に 1 回のタッチ検出を全ての共通電極 21 にて行うこととなり、タッチ検出における消費電力が低減される。この N や M の値は後の図 8 に出てくる駆動回路 101 のレジスタにホストコントローラ 200 から値が設定されることにより定められる。

図 7 A および図 7 B に示すように、共通電極を走査電極 T X として機能させているので、タッチパネル検出時のスキャン動作は、画素書き込みを行うゲートスキャンを行っていない期間で行う。映像信号線 8 と共通電極 21 との間、および、走査信号線 7 と共通電極 21 との間には寄生容量があるため、映像信号線 8 上の電圧 (V_{D_L}) の変動、あるいは、走査信号線 7 上の電圧 (V_{G_L}) の立ち上がり、あるいは、立ち下り時に生じるノイズにより、タッチパネル検出時の検出レベルが変動し、座標精度が低下する。したがって、タッチ位置検出動作は、映像信号線 8 上の電圧 (V_{D_L}) の変動、あるいは、走査信号線 7 上の電圧 (V_{G_L}) の立ち上がり、あるいは、立ち下りがない期間に実行する必要があ

10

20

30

40

50

る。分割Vブランク駆動では、タッチ位置検出動作を、映像信号線8上の電圧(V_{D_L})の変動、あるいは、走査信号線7上の電圧(V_{G_L})の立ち上がり、あるいは、立ち下りがない期間に実行することが容易である。1フレーム期間において、映像信号や走査信号(Sig)が駆動される期間を1回のみとし、タッチパネルの走査パルス電圧(V_{Tx})が駆動される期間を1回のみとした場合、走査パルス電圧の駆動期間を長く設ける必要があるが、それは1フレームに設けられるプランキング期間の制約もあり困難な場合が多い。分割Vブランク駆動ではそのような事態も避けられる。

【0026】

<疑似ミューチュアル検出>

次に表示動作停止状態のタッチパネル機能(疑似ミューチュアル検出、第二ミューチャル検出)について、図8から図12Bを用いて説明する。疑似ミューチュアル検出は、表示動作停止状態で、対向基板側にある検出電極のみを用いて、検出電極間の容量変化を検出し、タッチ検出または横移動検出する。横移動(スワイプ検出)とは、検出電極の長手方向に垂直な方向(短手方向)成分の移動を検出することをいう。表示動作停止状態では、共通電極は表示用にもタッチ検出用にも使用されない。共通電極が表示用にもタッチ検出用にも使用されない状態を第2のモードという。表示動作およびその他不要な回路を停止する低消費電力モード(以下、「スリープモード」という。)は、第2のモードである。スリープモードでは、バックライトが消灯される。

10

【0027】

図8は実施例1に係る表示装置の表示動作停止状態における、タッチパネルの全体概略構成を示すブロック図である。図9Aは実施例1に係る検出回路の表示動作停止状態における、動作を説明するための図である。図9Bは実施例1に係る検出回路の表示動作停止状態における、タッチパネルのタッチ検出動作のタイミング図である。図9Cは実施例1に係る検出回路における、基準電圧の設定レジスタを示す図である。図9Dは実施例1に係る検出回路における、キャリブレーション電圧とメモリデータとの関係を示す図である。図10は実施例1に係る検出回路の表示動作停止状態における、各信号のタイミングを示す図である。図11は実施例1に係る検出回路のスワイプ操作におけるタッチ信号変化を示す図である。図12Aは実施例1に係る表示装置のシングルタッチ起動またはダブルタッチ起動を説明するための図である。図12Bは実施例1に係る表示装置のスワイプ起動を説明するための図である。

20

【0028】

図8に示すように、表示動作停止状態では、タッチパネルの検出電極Rxの中で、一つおきの検出電極Rxを仮走査電極T'xとして機能させ、検出回路108は、仮走査電極T'xに走査パルス電圧(V_{QTx})を出力する。図8では、検出電極Rx1を仮走査電極T'x1、検出電極Rx3を仮走査電極T'x2、検出電極Rx5を仮走査電極T'x3として動作させる。すなわち、奇数番目の検出電極Rx_Oddを仮走査電極T'xとして動作させる。なお、表示動作停止状態では、走査電極Tx(共通電極21)はGND電位に固定される。

30

【0029】

また、表示装置100を表示動作状態から表示動作停止状態に遷移させる場合、ホストコントローラ200は、ドライバIC5内のレジスタに所定のデータを設定することにより、図9Aに示すように、仮走査電極T'x(奇数番目の検出電極Rx_Odd)に接続されるスイッチS2_ODDをOFFとし、かつ、スイッチS2_ODDに接続される積分回路10とサンプルホールド回路11をOFFとする。ここで、積分回路10とサンプルホールド回路11の各ノードを基準電位(基準電圧またはGND)に固定し貫通電流を流さないようにすることである。同様に、ドライバIC5内のレジスタに設定された所定のデータにより、スイッチS7_ODDを順次ONとして、仮走査電極T'xに、順次走査パルス電圧(V_{QTx})を供給する。ここで、仮走査電極T'xには、走査パルス電圧(V_{QTx})が複数回(例えば、64回; 1回当たりの時間は、6us)供給される。

40

50

【0030】

前述の図4で説明した表示動作状態と同様に、スイッチS2_EVENに接続される偶数番目の積分回路10は、偶数番目の各検出電極Rx_Evenに流れる電流を積算し(本実施例では負方向への積算)、到達した電圧値(Va', Vb')を記録する。

偶数番目の各検出電極Rx_Evenと、仮走査電極T'x(奇数番目の検出電極Rx_Odd)と、を指(導体)がタッチしている場合、あるいは、偶数番目の各検出電極Rx_Evenと、仮走査電極T'x1, T'x2, T'x3に、指(導体)が近接した場合、指へも電流が流れるため、偶数番目の各検出電極Rx2, Rx4, Rx6に流れる電流を積分した積算結果の電圧値に変化が生じる。

偶数番目の各検出電極Rx2, Rx4, Rx6と、仮走査電極T'x1, T'x2, T'x3と、に指が近接していない場合、図9BのNAに示すように、検出電極に流れる電流を積算した電圧(Va')は、非タッチレベルLA'となる。

これに対して、偶数番目の各検出電極Rx2, Rx4, Rx6と、仮走査電極T'x1, T'x2, T'x3と、を指がタッチしている場合、図9BのNBに示すように、指へも電流が流れるので、偶数番目の各検出電極Rx2, Rx4, Rx6に流れる電流を積算した電圧(Vb')は、非タッチレベルLA'よりも高電位の電圧となる。この変化量(タッチ信号)によりタッチまたはスワイプの有無を検出することができる。

【0031】

以下、図9A、図9C、図9Dおよび図10を用いて、疑似ミューチュアル検出時の検出回路108の動作を説明する。

検出回路108は、積分回路10と、サンプルホールド回路11と、キャリブレーションアンプ17と、を有する。キャリブレーションアンプ17には、図9Cに示すような基準電圧の設定レジスタ(TPC_VOFSCTX)に基づいた電圧(V_{OFSC})、または図9Cに示すようなメモリ14に格納されるキャリブレーションデータ(CLB_DA TA)に基づいたDA変換器15の出力電圧(キャリブレーション電圧(V_{DAC}))が供給される。

【0032】

(1) 検出電極および積分回路のリセット(図10のA1の期間)

スイッチS2_ODDとスイッチS3_ODDをOFFし、スイッチS7_ODDをONして、検出電極Rx_Oddを仮走査電極T'xとして使用できるようにする。また、スイッチS5_ODDは、V_{DAC}側(V_{DAC}=0.25V)に接続されており、走査パルス電圧(V_{QTx}=0.25V)を出力し、検出電極Rx_Oddは0.25Vにリセットされる。ここで、スイッチS1_ODDは、スイッチS1_Rx1、S1_Rx3、S1_Rx5の奇数番目の検出電極Rx_Oddに接続されるスイッチの総称である。スイッチS2_ODD、S3_ODD、S4_ODD、S5_ODD、S6_ODD、S7_ODDも同様である。

各検出電極Rx_Evenに流れる電流を検出(積分)前に、スイッチS2_EVEN、スイッチS4_EVEN、スイッチS7_EVENをOFFし、スイッチS1_EVENをONして、積分回路10をリセットするとともに、スイッチS3_EVENをONとして、各検出電極Rx_Evenをリセットする。ここで、スイッチS1_EVENは、スイッチS1_Rx2、S1_Rx4、S1_Rx6の偶数番目の検出電極Rx_Evenに接続されるスイッチの総称である。スイッチS2_EVEN、S3_EVEN、S4_EVEN、S5_EVEN、S6_EVEN、S7_EVENも同様である。

基準電圧(V_{REF})を4V(V_{REF}=4V)とすると、積分回路10の出力は4V、各検出電極Rx_Evenは、4Vにプリチャージされる。

また、スイッチS5_EVENは、V_{OFSC}側(V_{OFSC}=4V)に接続されており、キャリブレーション容量Cc1bの両端には、4Vが印加されているため、キャリブレーション容量Cc1bの電荷は「0」である。

【0033】

(2) 積分(図10のB1の期間)

10

20

30

40

50

次に、スイッチ S 1_EVEN とスイッチ S 3_EVEN を OFF とした後、スイッチ S 5_ODD は、V_{OFSC} 側 ($V_{OFSC} = 4\text{ V}$) に接続され、検出電極 R_{x_Odd} に走査パルス電圧 ($V_{QTx} = 4\text{ V}$) を出力する。スイッチ S 5_EVEN は V_{DAC} 側 ($V_{DAC} = 0.25 \sim 4\text{ V}$) に切り替え、キャリブレーション容量 C_{c1b} の一端に、キャリブレーションパルス電圧 (V_{CLB}) を印加し、交差容量 C_{xy} の電荷の引き抜きを行った後に、スイッチ S 2_EVEN を ON として残りの電荷を積分容量 C_{int} に積分する。

これにより、検出電極 R_{x_Even} の 1 つを、検出容量 C_{rx-rx}、積分容量 C_{int} の経路で電流が流れ、積分回路 10 の出力電圧 (V_{INT}) が低下する。

【0034】

10

(3) 検出電極のリセット (図 10 の A 2 の期間)

積分回路 10 での積分終了後、スイッチ S 5_ODD は、V_{DAC} 側 ($V_{DAC} = 0.25\text{ V}$) に接続されており、走査パルス電圧 ($V_{QTx} = 0.25\text{ V}$) を出力し、検出電極 R_{x_Odd} は 0.25 V にリセットされる。スイッチ S 2_EVEN を OFF、スイッチ S 3_EVEN を ON として、スイッチ S 5_EVEN は、V_{OFSC} 側 ($V_{OFSC} = 4\text{ V}$) に接続して、各検出電極 R_{x_Even} を 4 V にプリチャージするとともに、キャリブレーション容量 C_{c1b} の電荷を「0」でとする。

【0035】

20

(4) 上記(2)の積分回路 10 での積分動作を繰り返し、電圧を積み上げる (図 10 の B₂, ..., B_n の期間)。

【0036】

(5) サンプル & ホールド (図 10 の C の期間)

積分回路 10 での積分完了後 (図 10 の B_n の期間後)、スイッチ S 4_EVEN を ON として、サンプルホールド回路 11 でサンプル & ホールドし、その後、スイッチ S 6_EVEN を順次 ON として、A/D 変換器 12 で A/D 変換し、メモリ (RAM) 13 に、偶数番目の検出電極 R_{x_Even} 分の RAW データを格納する。

A/D 変換器 12 が、10 bit の A/D 変換器の場合、RAW データは 0 (積分 0 V) ~ 1023 (積分 4 V) の範囲となる。

【0037】

30

(6) 上記(1)~(5)の処理を、全ての偶数番目の検出電極 R_{x_Even} について順次実行し、各偶数番目の検出電極 R_{x_Even} と各奇数番目の検出電極 R_{x_Odd} の隣接 1 面分の RAW データをメモリ 13 に格納する。

【0038】

(7) 検出容量 C_{rx-rx} の容量値は非タッチ時の方がタッチ時よりも大きいので、図 9B の V_{a'}、V_{b'} に示すように、積分回路 10 での出力電圧 (V_{INT}) の低下に差が生じ、ここにしきい値を設けて、タッチまたはスワイプの有無を検出する。

【0039】

図 11 は検出電極 R_{x_12} から検出電極 R_{x_2} 方向にスワイプしたときのシグナル値 (V_{b'} と V_{a'} の差分値) である。横軸の時間の一目盛りはタッチ検出処理の周期である。

40

【0040】

図 12A および図 12B に示すように、表示動作停止状態中に、ドライバ IC 5 内のマイクロコンピュータ (MPU) 16 は、タッチパネル (TPC) 107 を擬似ミューチュアル (self) 動作させ (ST)、その間 (LP) はループしている。マイクロコンピュータ 16 は、擬似ミューチュアル (self) 動作の終了 (END) を検出すると、スリープモード (Sleep) になる。スリープモードではタイマカウンタのみが動作し、所定時間が経過すると、マイクロコンピュータ 16 は次のタッチまたはスワイプの有無を検出するタッチ検出処理を実行する。マイクロコンピュータ 16 がタッチ検出処理を例えば 50 ms 周期で実行するのが好ましい。

【0041】

50

図12Aに示すように、シングルタッチ起動では、タッチを1回検出すると、マイクロコンピュータ16はホストコントローラ(HOST)200に割込み信号(INT)を出力する。ダブルタッチ起動では、タッチを2回検出すると、マイクロコンピュータ16はホストコントローラ200に割込み信号(INT)を出力する。

ダブルタッチ起動においては、図12Aに示すように、ホストコントローラ200は、割込み信号(INT)を2回受理すると、表示装置100にスリープモード解除信号(Exit sleep)を入力し、表示装置のスリープモードを解除する。表示装置100の駆動回路101はパワーオンシーケンス(P_ON_SQ)を経て表示動作状態(BK、Normal)になる。また駆動回路101は内部リセット信号(RST)を発生してマイクロコンピュータ16に入力し、マイクロコンピュータ16はブート処理(Boot)を経て、タッチパネル(TPC)107をミューチュアル(Mutual)動作させタッチ検出処理(Firmware)を実行する。なお、割込み信号(INT)を1回受理しても、1回受理後に所定時間内(たとえば1秒内)にもう一度割込み信号(INT)を受理しない場合は表示装置100は表示を行わないままとなる。
10

シングルタッチ起動においては、図示はないが、ホストコントローラ200は、割込み信号(INT)を1回受理すると、表示装置100にスリープモード解除信号(Exit sleep)を入力し、表示装置のスリープモードを解除する。表示装置100の駆動回路101はパワーオンシーケンス(P_ON_SQ)を経て表示動作状態(BK、Normal)になる。また駆動回路101は内部リセット信号(RST)を発生してマイクロコンピュータ16に入力し、マイクロコンピュータ16はブート処理(Boot)を経て、タッチパネル(TPC)107をミューチュアル(Mutual)動作させタッチ検出処理(Firmware)を実行する。
20

【0042】

図12Bに示すように、スワイプ起動では、タッチを1回検出すると、マイクロコンピュータ16はスリープモードに遷移しないで、連続するタッチを検出し、移動(スワイプ)があつたどうかの判定(gesture判定)を行う。マイクロコンピュータ16は、スワイプを検出すると、ホストコントローラ200に割込み信号(INT)を出力する。連続するタッチとは、タッチ検出される箇所がずれつつ所定時間内(たとえば50ms内)に検出されるものである。この所定時間はシングルタッチ起動における所定時間よりもはるかに短くなっている。マイクロコンピュータ16はgesture判定の際に他のループ(LP)よりも長いループとなっており、1回のタッチが検出された後にgesture判定のための長いループとなる。
30

【0043】

図12Aおよび図12Bに示すように、ホストコントローラ200は、割込み信号(INT)を受理すると、表示装置100にスリープモード解除信号(Exit sleep)を入力し、表示装置のスリープモードを解除する。表示装置100の駆動回路はパワーオンシーケンス(P_ON_SQ)を経て表示動作状態(BK、Normal)になる。また駆動回路は内部リセット信号(RST)を発生してマイクロコンピュータ16に入力し、マイクロコンピュータ16はブート処理(Boot)を経て、タッチパネル(TPC)107をミューチュアル(Mutual)動作させタッチ検出処理(Firmware)を実行する。
40

【0044】

以上説明したように、本実施例では、表示装置100はシングルタッチ起動、またはダブルタッチ起動を行うモードと、スワイプ起動を行うモードの両方を持っており、表示装置100の駆動回路101内のレジスタにホストコントローラ200が所定の値を書き込むことによりこれらモードが実行される。スリープモード時に、CF基板3上に形成される、裏面側透明導電膜(CD)を、帯状のパターンに分割して構成されたタッチパネルの検出電極Rxのみを使用してタッチ検出処理を実行し、表示パネルの表示動作を停止させた状態で、走査電極Txのスキャンを行うことがないので、表示パネルの液晶層に直流電圧が印加され、液晶層に焼き付きが発生するのを防止することが可能となる。
50

また、本実施例では、スリープモード時に、仮走査電極 T_x' として機能する検出電極 R_x に接続される積分回路 10 およびサンプルホールド回路 11 を OFF とするので、検出回路で消費される電力は半分となるので、スリープモード時の消費電力をより低減することが可能となる。

【実施例 2】

【0045】

実施例 2 に係る表示装置について、図 13 ~ 図 16 を用いて以下説明する。

図 13 は実施例 2 に係る表示装置の平面図である。

実施例 2 に係る表示装置は実施例 1 に係る表示装置と TFT 基板内の構成およびドライバ I C の構成が異なるが、その他の構成は同じである。実施例 2 に係る表示装置 100a は、TFT 基板 2 上に 2 本の帯状の共通電極 (COMMON 1、COMMON 22) 21a と 20 本の帯状の共通電極 (COMMON 2 ~ COMMON 21) 21b を有する。共通電極の本数が実施例 1 に係る表示装置 100 に比べて増加している。その結果、共通電極信号線が増加し、額縁領域の幅も増加する。そこで、表示装置 100a は、額縁領域の幅を増大させないように、共通電極の走査回路 (T_x スキャン回路) 23 をゲートスキャン回路 6 と同様に TFT 基板 2 上に形成する。したがって、ドライバ I C 5a は、ドライバ I C 5 と異なり、 T_x スキャン回路を有しない。1 つの共通電極 21a は 60 ライン分の画素に共通して用いられ、1 つの共通電極 21b は 58 ライン分の画素に共通して用いられる。表示装置 100a の擬似ミューチュアルにおける走査パルス電圧の極性は、表示装置 100 の擬似ミューチュアルにおける走査パルス電圧の極性と異なる。上記以外は、表示装置 100a は表示装置 100 と同じである。

【0046】

以下、表示装置 100a と表示装置 100 との相違点を説明する。

図 14 A は実施例 1 の T_x 同相駆動の模式図である。図 14 B は実施例 2 の T_x 差動駆動 (1) の模式図である。図 14 C は実施例 2 の T_x 差動駆動 (2) の模式図である。図 14 D は実施例 2 の T_x 差動駆動 (3) の模式図である。

実施例 1 では、図 14 A に示すように、仮走査電極 T_x' (検出電極 $R_x 1, R_x 3, R_x 5, R_x 7, R_x 9, R_x 11$ 、言い換えると奇数番目の検出電極 R_x_{odd}) は、同極性 (例えば、すべて正極性) の走査パルス電圧 (V_{Q_Tx}) で駆動される。図 14 A に示される駆動を同相駆動ともいう。

一方、実施例 2 では、図 14 B、図 14 C、図 14 D に示すように、仮走査電極 T_x' (検出電極 $R_x 1, R_x 3, R_x 5, R_x 7, R_x 9, R_x 11$ 、言い換えると奇数番目の検出電極 R_x_{odd}) は、異極性の走査パルス電圧 ($V_{Q_Tx} (+), V_{Q_Tx} (-)$) で駆動される。図 14 B、図 14 C、図 14 D に示される駆動を差動駆動ともいう。

【0047】

図 14 B に示すように、第 1 の T_x 差動駆動では、検出電極 $R_x 1, R_x 5, R_x 9$ は正極性の走査パルス電圧 ($V_{Q_Tx} (+)$)、検出電極 $R_x 3, R_x 7, R_x 11$ は負極性の走査パルス電圧 ($V_{Q_Tx} (-)$) で駆動される。すなわち、隣接する仮走査電極 T_x' の極性が異なる。

実施例 2 では、図 14 C に示すように、第 2 の T_x 差動駆動では、検出電極 $R_x 3, R_x 5, R_x 11$ は正極性の走査パルス電圧 ($V_{Q_Tx} (+)$)、検出電極 $R_x 1, R_x 7, R_x 9$ は負極性の走査パルス電圧 ($V_{Q_Tx} (-)$) で駆動される。すなわち、隣接する 2 つの仮走査電極 T_x' は正極性の走査パルス電圧 ($V_{Q_Tx} (+)$) で、次の隣接する 2 つの仮走査電極 T_x' は負極性の走査パルス電圧 ($V_{Q_Tx} (-)$) で駆動される。

実施例 2 では、図 14 D に示すように、第 3 の T_x 差動駆動では、検出電極 $R_x 1, R_x 3, R_x 5$ は正極性の走査パルス電圧 ($V_{Q_Tx} (+)$)、検出電極 $R_x 7, R_x 9, R_x 11$ は負極性の走査パルス電圧 ($V_{Q_Tx} (-)$) で駆動される。すなわち、半分の隣接する仮走査電極 T_x' は正極性の走査パルス電圧 ($V_{Q_Tx} (+)$) で、残りの半分の隣接する仮走査電極 T_x' は負極性の走査パルス電圧 ($V_{Q_Tx} (-)$) で駆動される。

【0048】

以下、図15Aおよび図15Bを用いて、疑似ミューチュアル検出時の検出回路108aの動作を説明する。

図15Aは実施例2に係る検出回路における、表示動作停止中の動作を説明するための図である。図15Bは実施例2に係る検出回路における、表示動作停止中のタッチパネルのタッチ検出動作のタイミング図である。図16は実施例2に係る検出回路のスワイプ操作におけるタッチ信号変化を示す図である。

【0049】

実施例2に係る検出回路108aと実施例1に係る検出回路108とは回路構成は同じである。ただし、検出回路108aのキャリブレーションアンプ17に印加される電圧と検出回路108のキャリブレーションアンプ17に印加される電圧とが異なる。すなわち、走査パルス電圧($V_{Q_T X}$)およびキャリブレーションパルス電圧($V_{C_L B}$)が異なる。

【0050】

(1) 検出電極および積分回路のリセット

スイッチS2_ODDとスイッチS3_ODDをOFFし、スイッチS7_ODDをONして、検出電極R_{X_Odd(+)}、R_{X_Odd(-)}を仮走査電極T'xとして使用できるようにする。また、検出電極R_{X_Odd(+)}に係るスイッチS5_ODDは、V_{DAC}側($V_{DAC} = 0.25V$)に接続されており、走査パルス電圧($V_{Q_T X}(+) = 0.25V$)を出力し、検出電極R_{X_Odd}は0.25Vにリセットされる。検出電極R_{X_Odd(-)}に係るスイッチS5_ODDは、V_{CLB}側($V_{CLB} = 4V$)に接続されており、走査パルス電圧($V_{Q_T X}(-) = 4V$)を出力し、検出電極R_{X_Odd}は4Vにリセットされる。

各検出電極R_{X_Even}に流れる電流を検出(積分)前に、スイッチS2 EVEN、スイッチS4 EVEN、スイッチS7 EVENをOFFし、スイッチS1 EVENをONして、積分回路10をリセットするとともに、スイッチS3 EVENをONとして、各検出電極R_{X_Even}をリセットする。

基準電圧(V_{REF})を4V($V_{REF} = 4V$)とすると、積分回路10の出力は4V、各検出電極R_{X_Even}は、4Vにプリチャージされる。

また、スイッチS5 EVENは、V_{OFS_C}側($V_{OFS_C} = 2.118V$)に接続されており、キャリブレーション容量Cc1bの両端には、4V-2.118Vの電圧が印加される。

【0051】

(2) 積分

次に、スイッチS1 EVENとスイッチS3 EVENをOFFとした後、検出電極R_{X_Odd(+)}に係るスイッチスイッチS5_ODDは、V_{OFS_C}側($V_{OFS_C} = 2.118V$)に接続され、検出電極R_{X_Odd(+)}に走査パルス電圧($V_{Q_T X}(+) = 2.118V$)を出力する。検出電極R_{X_Odd(-)}に係るスイッチスイッチS5_ODDは、V_{OFS_C}側($V_{OFS_C} = 2.118V$)に接続され、検出電極R_{X_Odd(-)}に走査パルス電圧($V_{Q_T X}(-) = 2.118V$)を出力する。スイッチS5 EVENはV_{DAC}側($V_{DAC} = 0.25 \sim 4V$)に切り替え、キャリブレーション容量Cc1bの一端に、キャリブレーションパルス電圧(V_{CLB})を印加し、交差容量Cx yの電荷の引き抜きを行った後に、スイッチS2 EVENをONとして残りの電荷を積分容量Cintに積分する。

これにより、検出電極R_{X_Even}の1つを、検出容量Cr_{x-rx}、積分容量Cintの経路で電流が流れ、積分回路10の出力電圧(V_{INT})が低下する。

【0052】

(3) 検出電極のリセット

積分回路10での積分終了後、検出電極R_{X_Odd(+)}に係るスイッチS5_ODDは、V_{DAC}側($V_{DAC} = 0.25V$)に接続されており、走査パルス電圧(V_{Q_T})

10

20

30

40

50

$x (+) = 0.25V$ を出力し、検出電極 $R_{x_Odd}(+)$ は $0.25V$ にリセットされる。検出電極 $R_{x_Odd}(-)$ に係るスイッチ $S5_ODD$ は、 $V_{DAC} = 4V$ 側 ($V_{DAC} = 4V$) に接続されており、走査パルス電圧 ($V_{QTR}(-) = 4V$) を出力し、検出電極 $R_{x_Odd}(-)$ は $4V$ にリセットされる。スイッチ $S2_EVEN$ を OFF、スイッチ $S3_EVEN$ を ON として、スイッチ $S5_EVEN$ は、 $V_{OFS} = 2.118V$ 側 ($V_{OFS} = 2.118V$) に接続して、各検出電極 R_{x_Even} を $4V$ にプリチャージするとともに、キャリブレーション容量 C_{c1b} に $1.882V$ (= $4V - 2.118V$) の電圧が印加される。

【0053】

(4) 上記(2)の積分回路10での積分動作を繰り返し、電圧を積み上げる。 10

【0054】

(5) 積分回路10での積分完了後、スイッチ $S4_EVEN$ を ON として、サンプルホールド回路11でサンプル&ホールドし、その後、スイッチ $S6_EVEN$ を順次ONとして、AD変換器12でAD変換し、メモリ(RAM)13に、偶数番目の検出電極 R_{x_Even} 分のRAWデータを格納する。

AD変換器12が、10bitのAD変換器の場合、RAWデータは0(積分0V)~1023(積分4V)の範囲となる。

【0055】

(6) 上記(1)~(5)の処理を、全ての偶数番目の検出電極 R_{x_Even} について順次実行し、各偶数番目の検出電極 R_{x_Even} と各奇数番目の検出電極 R_{x_Odd} の隣接1面分のRAWデータをメモリ13に格納する。 20

【0056】

(7) 検出容量 C_{rx-rx} の容量値はタッチ時の方がタッチ時よりも大きいので、積分回路10での出力電圧 (V_{INT}) の降下に差が生じ、ここにしきい値を設けて、タッチまたはスワイプの有無を検出する。

【0057】

タッチ部によって検出信号が上下方向に出力するため、図15Bに示すように10bitのAD変換器の中間値 (RAWデータ = 511) をキャリブレーション目標値 (V_{cLB_T}) としている。図15Aの(A)側をタッチしたときは、積分回路10の出力電圧 (V_{INT}) はキャリブレーション目標値よりも高い電圧 ($V_{INT}(A)$) になる。図15Aの(B)側をタッチしたときは、積分回路10の出力電圧 (V_{INT}) はキャリブレーション目標値よりも低い電圧 ($V_{INT}(B)$) になる。 30

【0058】

図16は第3のTx差動駆動における検出電極 R_{x12} から検出電極 R_{x2} 方向にスワイプしたときのシグナル値である。横軸の時間の一目盛りはタッチ検出処理の周期である。検出電極 R_{x2} 、 R_{x4} 、 R_{x6} は正のシグナル値で、検出電極 R_{x8} 、 R_{x10} 、 R_{x12} は負のシグナル値である。

【0059】

図17Aは実施例2に係るTxスキャン回路の構成を示すブロック図である。図17Bは実施例2に係るTxスキャン回路のスイッチ回路の回路図である。図18AはRx積分量変化の模式図である。図18BはRx積分量変化の波形図である。図18CはTx差動駆動による改善模式図である。 40

【0060】

Txスキャン回路23は、スイッチ回路TxSWとシフトレジスタ回路TxS/Rから構成される。スイッチ回路TxSWは、図17Bに示されるように、nチャネルTFTと容量で構成される。スリープモードになるときは、SD_RST信号がHighとなり、薄膜トランジスタT12を通して薄膜トランジスタT19はONし、容量C2は充電される。続くパワーオフシーケンス後、入力信号の各ノードはすべてGND電位に固定される。薄膜トランジスタT10、T13のリーク電流により、容量C2が徐々に放電する。薄膜トランジスタT19がONからオープンに遷移することで、薄膜トランジスタT19の 50

ON 抵抗が変化する。図 18 A に示すように (a) リーク電流により薄膜トランジスタ T 19 の ON 抵抗が変化すると、(b) 検出電極 R_x_Even と GND 間のインピーダンスが変化する。(c) その結果、仮走査電極 (検出電極 R_Odd) への走査パルスによって、検出容量 C_rx-rx の積分容量 C_int とセルフ容量 C_rx-gnd への電荷配分が変化し、(d) 積分容量 C_int の積分電荷量 (Q_int) が変化する。なお、薄膜トランジスタのリーク電流は光や温度、Vth に依存する。

【0061】

図 18 B に示すように、スリープモードの初期期間 (i) は、薄膜トランジスタ T 19 が ON で安定している。したがって、積分容量 C_int の積分電荷量 (Q_int) が変化しないので、感度は低いがスワイプ検出は可能である。過渡期間 (ii) は、上述したように、ON 抵抗が変化し、積分電荷量 (Q_int) が変化するので、スワイプ検出は困難である。安定期間 (iii) は、放電しきっているのでリーク電流がほとんどなく、ON 抵抗はオープン状態でほとんど変化しない。したがって、積分電荷量 (Q_int) が変化しないので、スワイプ検出は可能である。なお、薄膜トランジスタのリーク電流は光や温度、Vth に依存し、早くリークする条件においては、過渡期間 (ii) の期間が短くなるので、スワイプ検出が不可能な期間は短くなる。

10

【0062】

実施例 2 では、TFT を用いて TX スキャン回路 23 を TFT 基板 2 上に形成しているため、上記のような問題が発生する可能性がある。しかし、実施例 2 では、図 18 C に示すように、仮走査電極 (検出電極 R_Odd) は V_QTx (+) と V_QTx (-) によって差動駆動される。したがって、図 18 B と同様に、(a) リーク電流により薄膜トランジスタ T 19 の ON 抵抗が変化し、(b) 検出電極 R_x_Even と GND 間のインピーダンスが変化しても、走査パルスがバランスするため、(c) 仮走査電極 (検出電極 R_Odd) への走査パルスによる電荷がセルフ容量 C_rx-gnd に抜けがなくなる。したがって、(d) 積分容量 C_int の容量値 (C_IN_T) が安定する。すなわち、仮走査電極 (検出電極 R_Odd) への走査パルスがバランスするため、検出電極 R_x_Even と GND 間のインピーダンスが変化見えなくすることができる。

20

【符号の説明】

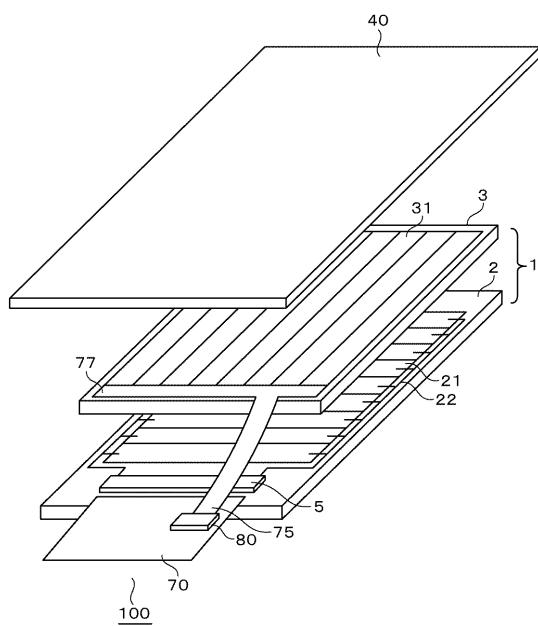
【0063】

- | | |
|---------------------------------|----|
| 1 ··· 表示パネル | 30 |
| 2 ··· TFT 基板 (アレイ基板) | |
| 3 ··· CF 基板 (対向基板) | |
| 4 ··· 液晶層 | |
| 5、5a ··· ドライバ IC | |
| 6 ··· ゲートスキャン回路 | |
| 7 ··· 走査信号線 | |
| 8 ··· 映像信号線 | |
| 9 ··· ドライバ IC 用入力端子 | |
| 10 ··· 積分回路 | |
| 11 ··· サンプルホールド回路 | 40 |
| 12 ··· A/D 変換器 (ADC) | |
| 13 ··· メモリ (RAM) | |
| 14 ··· メモリ (RAM) | |
| 15 ··· D/A 変換器 (DAC) | |
| 16 ··· マイクロコンピュータ (MPU) | |
| 17 ··· キャリブレーションアンプ | |
| 20 ··· 画素部 | |
| 21、21a、21b ··· 共通電極 (対向電極、走査電極) | |
| 22 ··· 共通電極信号線 | |
| 23 ··· TX スキャン回路 | 50 |

3 1 . . . 検出電極	
4 0 . . . フロントウィンドウ(又は保護フィルム)	
7 0、7 5 . . . フレキシブル配線基板	
7 7 . . . 接続部	
8 0 . . . コネクタ	
1 0 0 . . . 表示装置	
1 0 1 . . . 駆動回路	
1 0 2 . . . シーケンサ	
1 0 3 . . . 走査パルス電圧生成回路	
1 0 6 . . . デコーダ回路	10
1 0 7 . . . タッチパネル	
1 0 8 . . . 検出回路	
2 0 0 . . . ホストコントローラ	
B K L . . . バックライト	
C c l b . . . キャリブレーション容量	
C i n t . . . 積分容量	
C r x - r x . . . 検出容量	
C x y . . . 交差容量	
L C . . . 液晶層	
P O L 1、P O L 2 . . . 偏光板	20
R x . . . タッチパネルの検出電極	
T x . . . タッチパネルの走査電極	
T ' x . . . 表示動作停止時の走査電極	

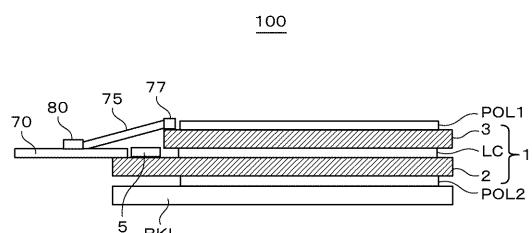
【図1A】

図1A



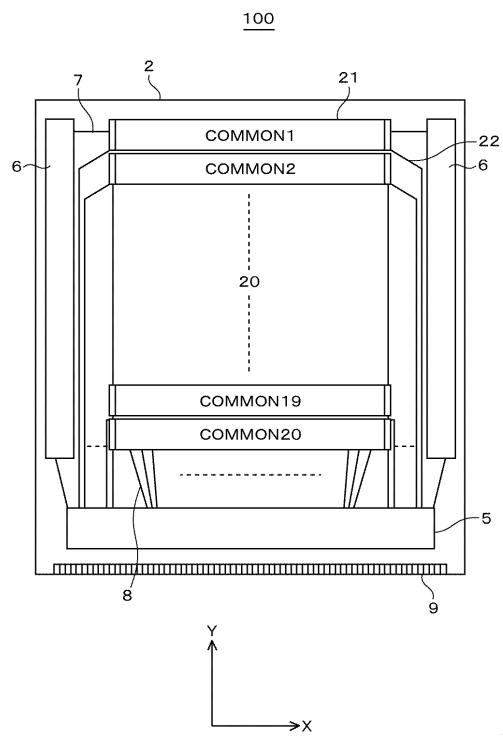
【図1B】

図1B



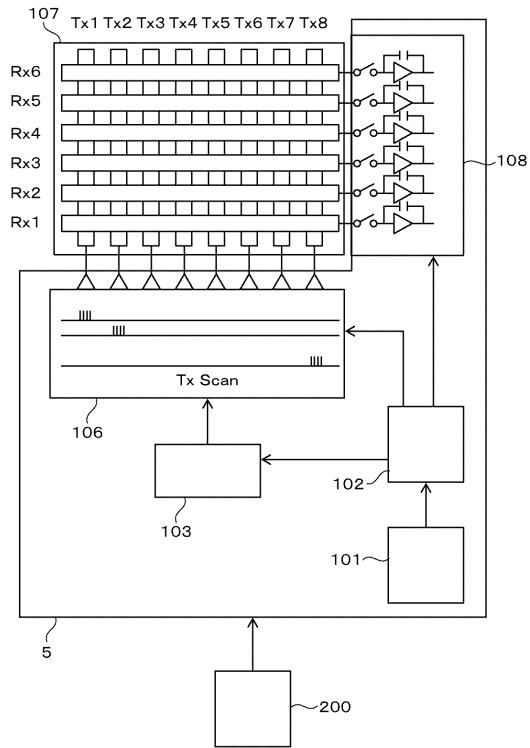
【図2】

図2

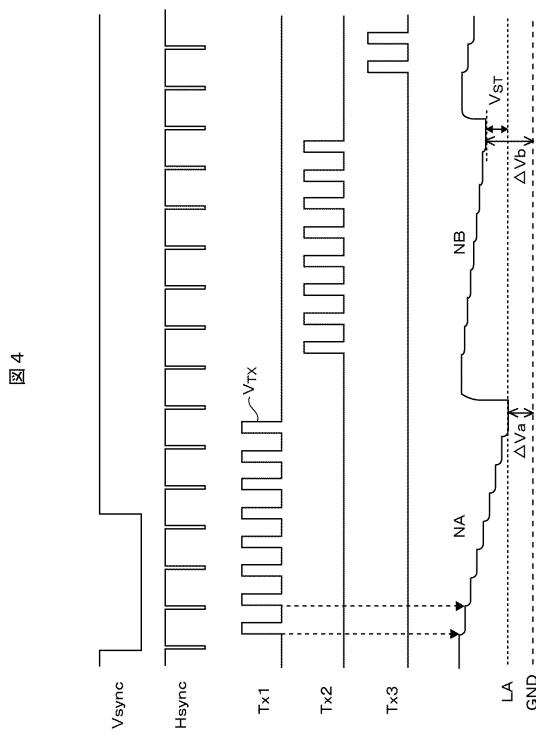


【図3】

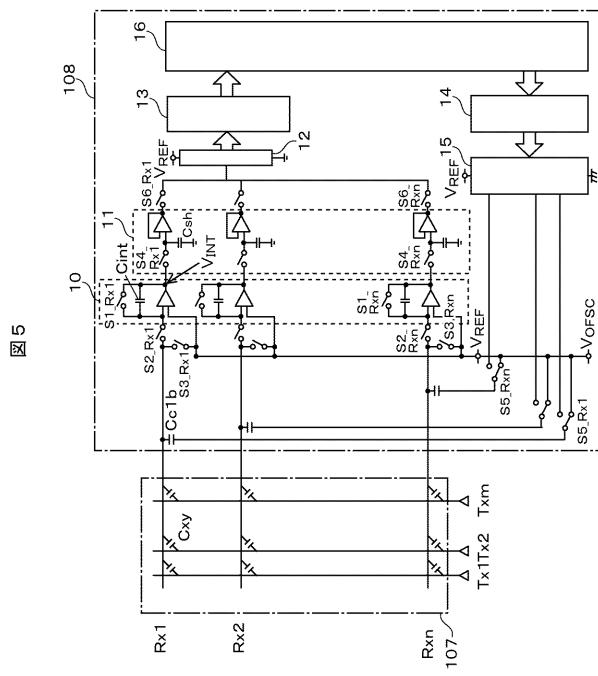
図3



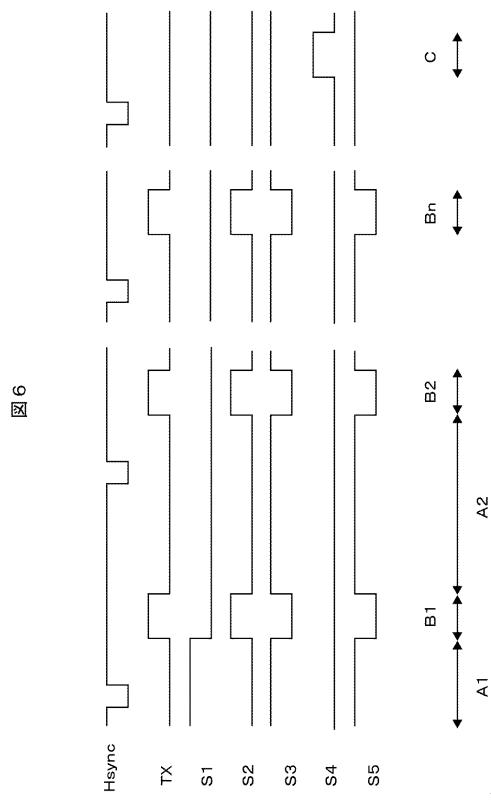
【図4】



【図5】

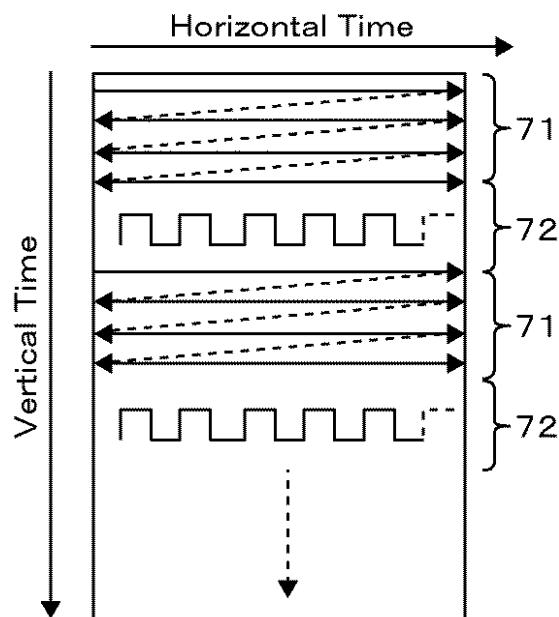


【図6】



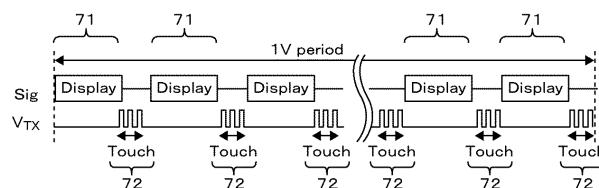
【図7 A】

図7 A



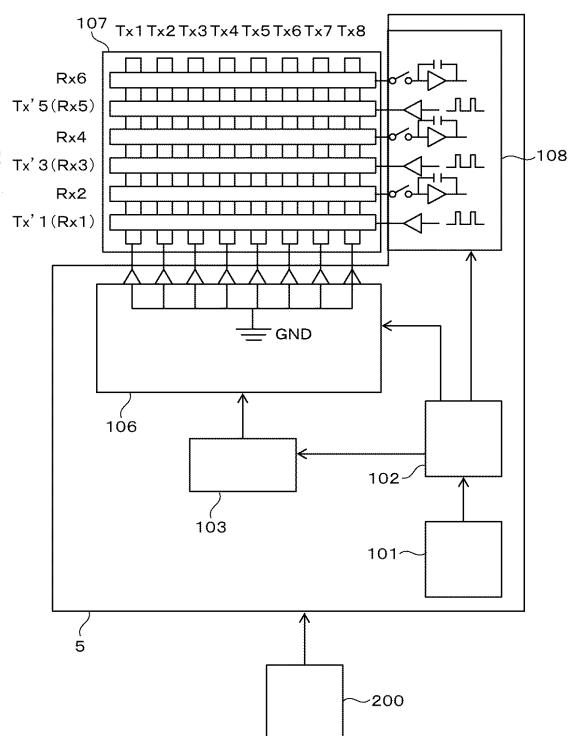
【図7 B】

図7 B



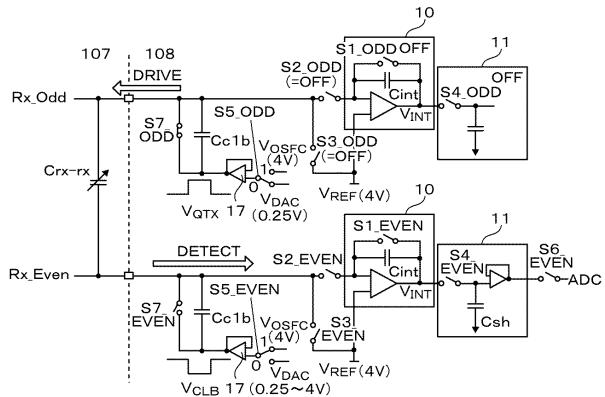
【図8】

図8



【図 9 A】

図 9 A



【図 9 C】

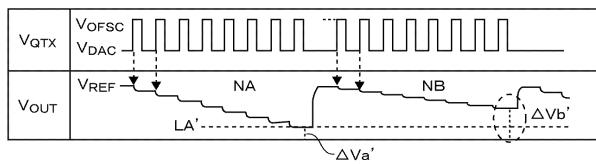
図 9 C

TPC.VOFSC[5:0]	V _{OFSC}
6'h00	4.000V
6'h01	3.941V
6'h02	3.882V
6'h03	3.824V
6'h04	3.765V
6'h05	3.706V
6'h06	3.647V
6'h07	3.588V
6'h08	3.529V
6'h09	3.471V
6'h0A	3.412V
6'h0B	3.353V
6'h0C	3.294V
6'h0D	3.235V
6'h0E	3.176V
6'h0F	3.118V
6'h10	3.059V
6'h11	3.000V
6'h12	2.941V
6'h13	2.882V
6'h14	2.824V
6'h15	2.765V
6'h16	2.706V
6'h17	2.647V
6'h18	2.588V
6'h19	2.529V
6'h1A	2.471V
6'h1B	2.412V
6'h1C	2.353V
6'h1D	2.294V
6'h1E	2.235V
6'h1F	2.176V

TPC.VOFSC[5:0]	V _{OFSC}
6'h20	2.118V
6'h21	2.059V
6'h22	2.000V
6'h23	1.941V
6'h24	1.882V
6'h25	1.824V
6'h26	1.765V
6'h27	1.706V
6'h28	1.647V
6'h29	1.588V
6'h2A	1.529V
6'h2B	1.471V
6'h2C	1.412V
6'h2D	1.353V
6'h2E	1.294V
6'h2F	1.235V
6'h30	1.176V
6'h31	1.118V
6'h32	1.059V
6'h33	1.000V
6'h34	0.941V
6'h35	0.882V
6'h36	0.824V
6'h37	0.765V
6'h38	0.706V
6'h39	0.647V
6'h3A	0.588V
6'h3B	0.529V
6'h3C	0.471V
6'h3D	0.412V
6'h3E	0.353V
6'h3F	0.294V

【図 9 B】

図 9 B



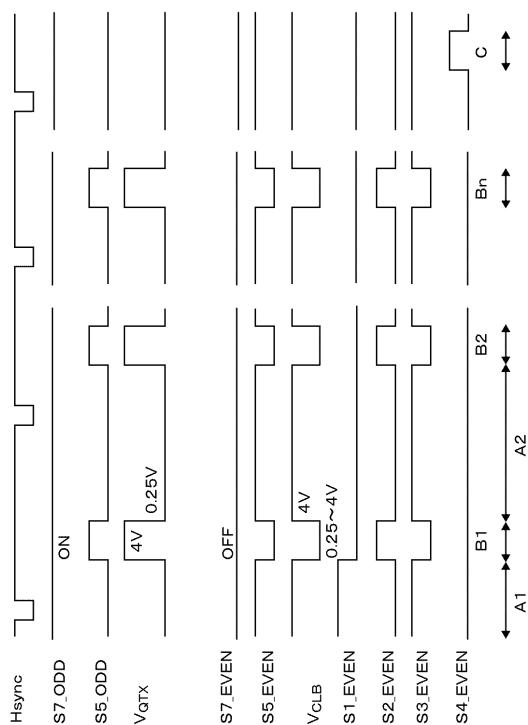
【図 9 D】

図 9 D

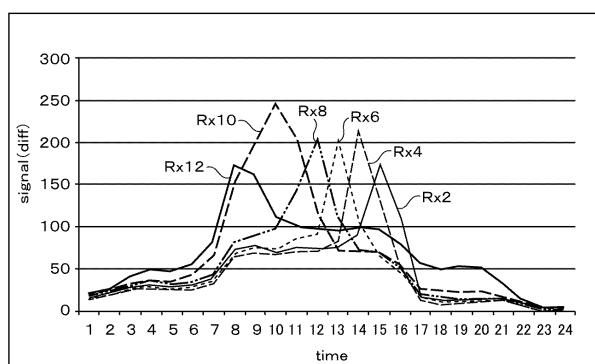
CLB_DATA[7:0]	V _{DAC} (V)
8'h00	4.000
8'h01	3.985
8'h02	3.971
8'h03	3.956
8'h04	3.941
8'h05	3.926
8'h06	3.912
8'h07	3.897
8'h08	3.882
8'h09	3.868
8'h0A	3.853
8'h0B	3.838
8'h0C	3.824
8'h0D	3.809
8'h0E	3.794
8'h0F	3.779

CLB_DATA[7:0]	V _{DAC} (V)
8'h10	3.765
8'h11	3.750
8'h12	3.735
8'h13	3.721
8'h14	3.706
8'h15	3.691
8'h16	3.676
8'h17	3.662
8'h18	3.647
8'h19	3.632
8'h1A	3.618
:	:
8'hFC	0.294
8'hFD	0.279
8'hFE	0.265
8'hFF	0.250

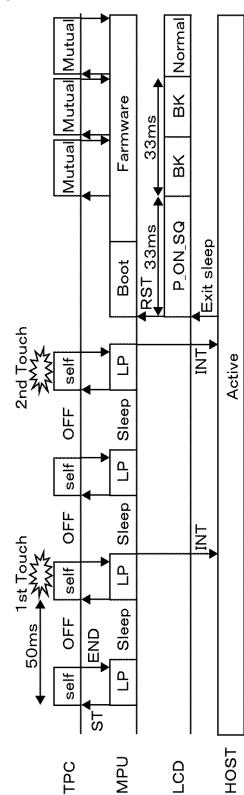
【図 10】



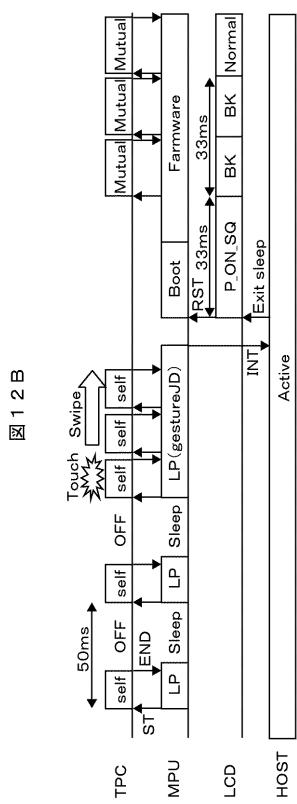
【 図 1 1 】



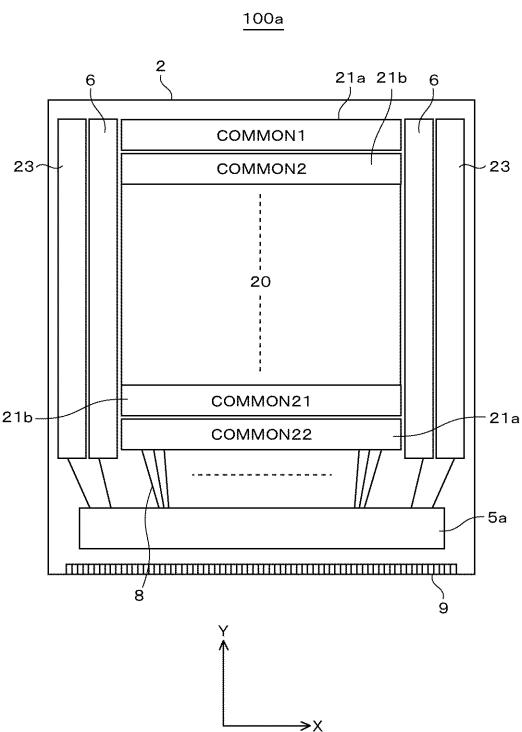
【図12A】



【図12B】

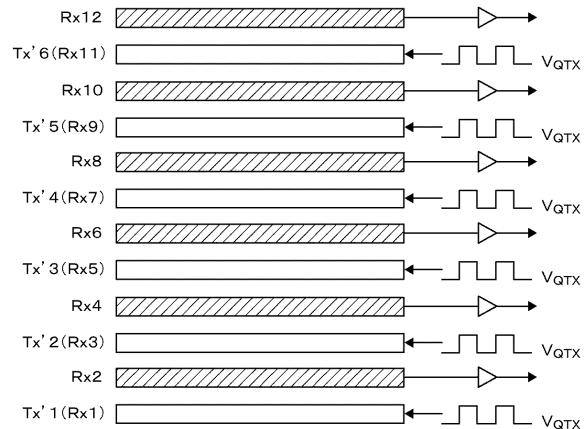


【図13】



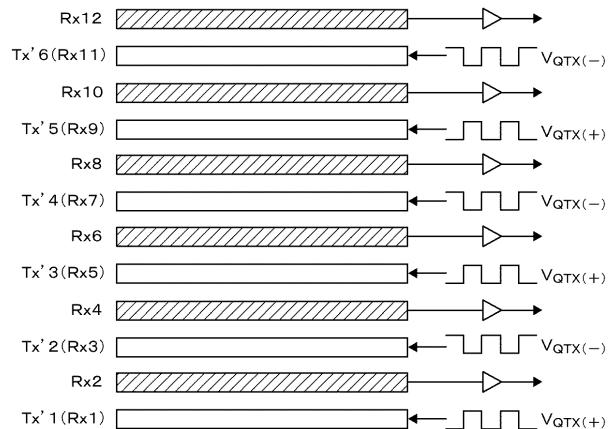
【図 1 4 A】

図 1 4 A



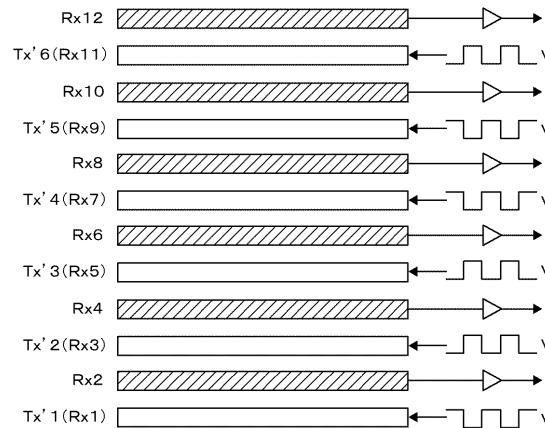
【図 1 4 B】

図 1 4 B



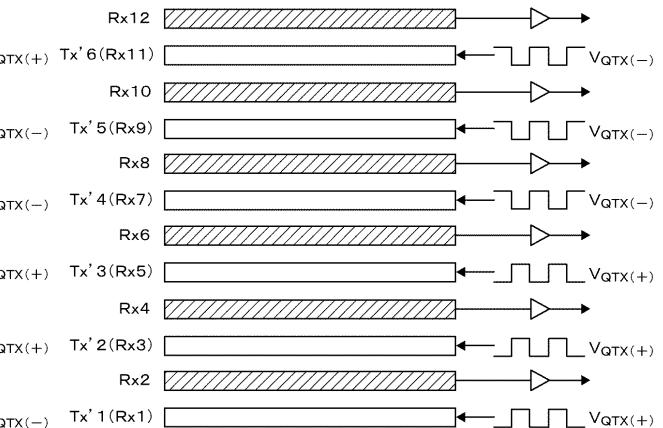
【図 1 4 C】

図 1 4 C



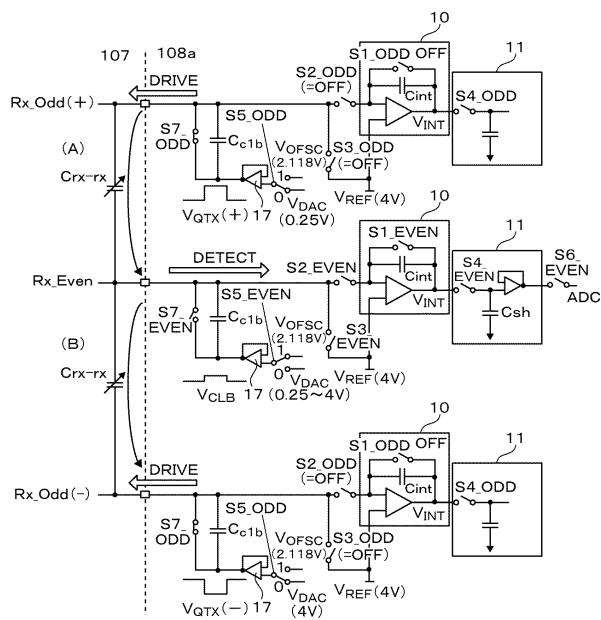
【図 1 4 D】

図 1 4 D



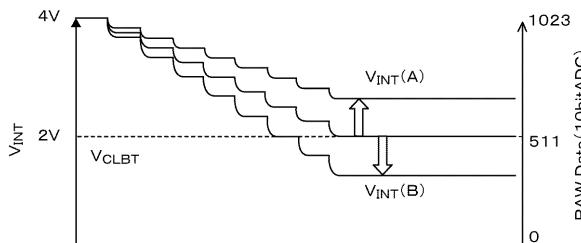
【図 15 A】

図 15 A



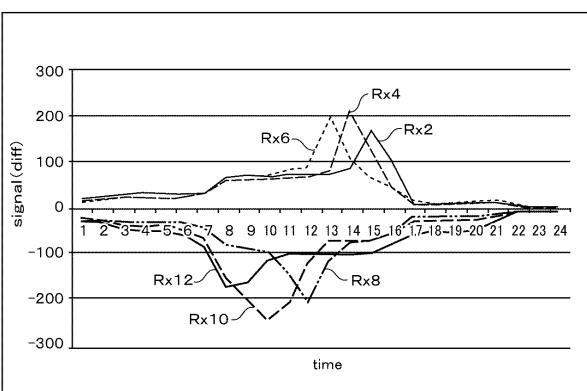
【図 15 B】

図 15 B



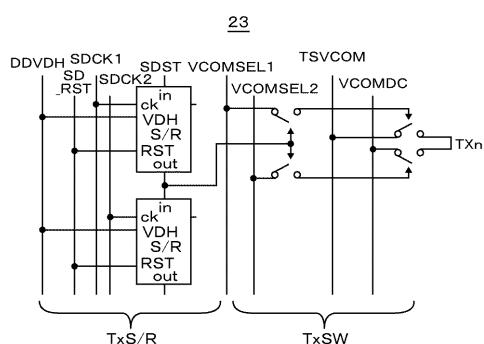
【図 16】

図 16



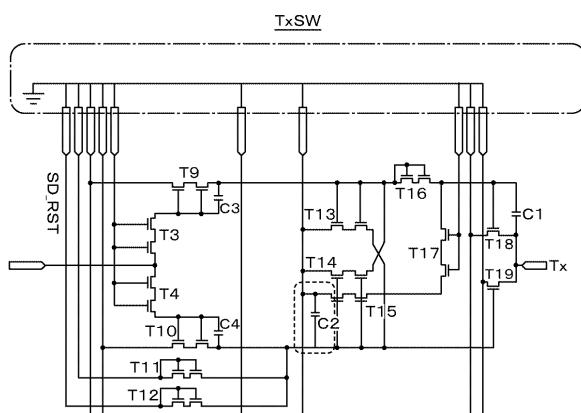
【図 17 A】

図 17 A



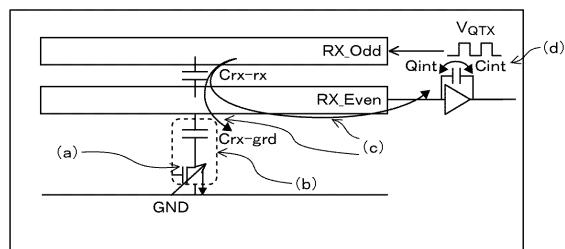
【図 17 B】

図 17 B



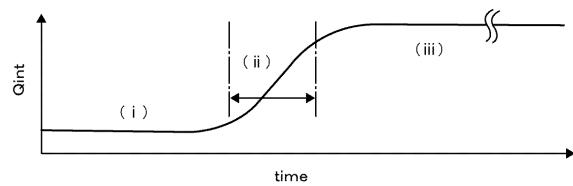
【図 18 A】

図 18 A



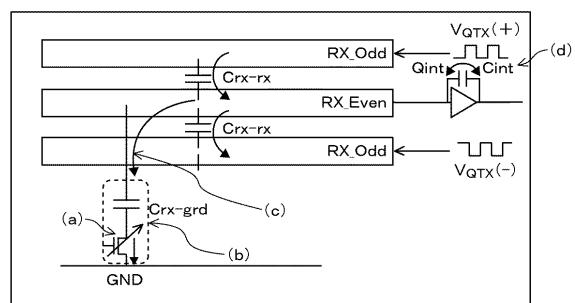
【図 1 8 B】

図 1 8 B



【図 1 8 C】

図 1 8 C



フロントページの続き

(56)参考文献 特開2012-63839(JP,A)
国際公開第2012/075191(WO,A1)
特開2013-232162(JP,A)
米国特許出願公開第2011/0234523(US,A1)

(58)調査した分野(Int.Cl., DB名)

G 06 F 3 / 041
G 06 F 3 / 044