

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 3 年 12 月 16 日 (2021.12.16)

【公開番号】特開 2020-96018 (P2020-96018A)

【公開日】令和 2 年 6 月 18 日 (2020.6.18)

【年通号数】公開・登録公報 2020-024

【出願番号】特願 2018-231106 (P2018-231106)

【国際特許分類】

H 0 1 L 25/10 (2006.01)

H 0 1 L 25/18 (2006.01)

H 0 5 K 3/28 (2006.01)

H 0 5 K 1/14 (2006.01)

H 0 5 K 3/36 (2006.01)

【F I】

H 0 1 L 25/10 Z

H 0 5 K 3/28 B

H 0 5 K 3/28 G

H 0 5 K 1/14 G

H 0 5 K 3/36 B

【手続補正書】

【提出日】令和 3 年 11 月 8 日 (2021.11.8)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 基板と、
回路形成面を前記第 1 基板に向けて、前記第 1 基板に実装された半導体チップと、
前記半導体チップを挟んで、前記第 1 基板上に配置された第 2 基板と、
前記半導体チップを封止して、前記第 1 基板と前記第 2 基板との間に充填された樹脂と
、を有し、
前記第 2 基板は、前記半導体チップの前記回路形成面の反対面である背面と対向する第
1 面を有するソルダーレジスト層を備え、
前記ソルダーレジスト層の第 1 面の前記半導体チップの背面と対向する領域には、前記
半導体チップの背面に向かって突起する突起部が設けられ、
前記ソルダーレジスト層と前記突起部とは、同一材料により一体的に形成されている半
導体パッケージ。

【請求項 2】

前記突起部の端面と前記半導体チップの背面との間に隙間が形成され、
前記隙間に前記樹脂が充填されている請求項 1 に記載の半導体パッケージ。

【請求項 3】

前記突起部の端面が前記半導体チップの背面と接している請求項 1 に記載の半導体パッ
ケージ。

【請求項 4】

前記突起部は、前記半導体チップの中央部と平面視で重複する位置に設けられている請
求項 1 乃至 3 の何れか一項に記載の半導体パッケージ。

【請求項 5】

前記領域には、前記半導体チップの背面に向かって突起する複数の突起部が設けられている請求項 1 乃至 3 の何れか一項に記載の半導体パッケージ。

【請求項 6】

前記半導体チップの平面形状は矩形であり、

前記突起部は、前記半導体チップの中央部と平面視で重複する位置、及び前記半導体チップの四隅と平面視で重複する位置に設けられている請求項 5 に記載の半導体パッケージ。

【請求項 7】

前記第 1 基板と前記第 2 基板との間に設けられ、前記第 1 基板と前記第 2 基板とを電氣的に接続する基板接続部材を有する請求項 1 乃至 6 の何れか一項に記載の半導体パッケージ。

【請求項 8】

前記ソルダーレジスト層と前記突起部とは 2 層構造で構成されている請求項 1 乃至 7 の何れか一項に記載の半導体パッケージ。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 8

【補正方法】変更

【補正の内容】

【0 0 0 8】

本半導体パッケージは、第 1 基板と、回路形成面を前記第 1 基板に向けて、前記第 1 基板に実装された半導体チップと、前記半導体チップを挟んで、前記第 1 基板上に配置された第 2 基板と、前記半導体チップを封止して、前記第 1 基板と前記第 2 基板との間に充填された樹脂と、を有し、前記第 2 基板は、前記半導体チップの前記回路形成面の反対面である背面と対向する第 1 面を有するソルダーレジスト層を備え、前記ソルダーレジスト層の第 1 面の前記半導体チップの背面と対向する領域には、前記半導体チップの背面に向かって突起する突起部が設けられ、前記ソルダーレジスト層と前記突起部とは、同一材料により一体的に形成されていることを要件とする。