



(12) 发明专利申请

(10) 申请公布号 CN 115335722 A

(43) 申请公布日 2022. 11. 11

(21) 申请号 202180023114.6

(74) 专利代理机构 隆天知识产权代理有限公司

(22) 申请日 2021.03.22

72003

专利代理师 宋晓宝

(30) 优先权数据

2020-050759 2020.03.23 JP

(51) Int.Cl.

G01S 7/4863 (2006.01)

(85) PCT国际申请进入国家阶段日

H04N 5/374 (2006.01)

2022.09.21

G01C 3/06 (2006.01)

(86) PCT国际申请的申请数据

H04N 7/18 (2006.01)

PCT/JP2021/011713 2021.03.22

G01S 17/894 (2006.01)

(87) PCT国际申请的公布数据

W02021/193532 JA 2021.09.30

(71) 申请人 国立大学法人静冈大学

地址 日本静冈县

(72) 发明人 川人祥二

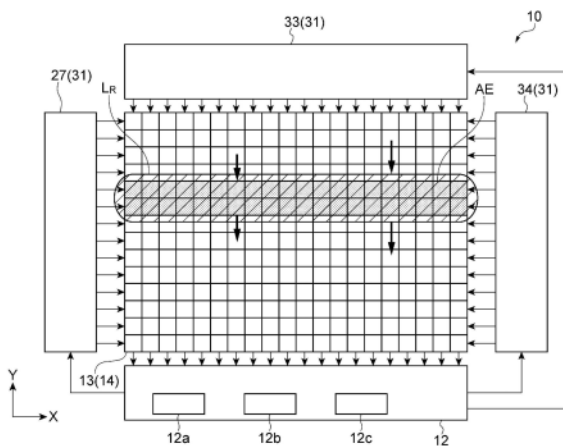
权利要求书3页 说明书47页 附图56页

(54) 发明名称

距离图像取得装置

(57) 摘要

距离图像取得装置(1)具备:光源(11),产生脉冲光(L_p);光源控制部(12a),控制光源(11);像素阵列(14),包括生成与入射脉冲光(L_R)对应的电荷的多个像素电路(13);以及周边电路(31),将控制像素阵列(14)的动作的控制脉冲(G₁~G₄、G_D)、逻辑脉冲(E_{SR(j)})的反相信号和逻辑脉冲(E_{SR(j)})提供给像素阵列(14)。光源控制部(12a)边使敏感像素区域AE移动边反复进行以使基于脉冲光L_p的入射脉冲光L_R入射到像素阵列(14)中的敏感像素区域AE的方式产生脉冲光(L_p)的动作。周边电路(31)针对构成未包含在敏感像素区域(AE)中的不敏感像素区域AN的像素电路(13),以使在光电转换区域(21)产生的电荷向电荷释放区域(23)移动的方式使像素电路(13)动作。



1. 一种距离图像取得装置,具备:
 - 光源,产生脉冲光;
 - 光源控制部,以在周期性的帧期间内反复产生所述脉冲光的方式控制所述光源;
 - 像素阵列,包括多个像素电路部,多个所述像素电路部配置在N行M列(N和M为2以上的整数),生成与接收到的光对应的电荷;以及
 - 周边电路,配置在所述像素阵列的周边,将控制所述像素阵列的动作的控制信号提供给所述像素阵列,
 - 所述像素电路部具有:
 - 光电转换区域,将光转换为电荷;
 - 第一~第X(X为2以上的整数)电荷读出区域,接近所述光电转换区域而彼此分离地设置;
 - 电荷释放区域,用于释放在所述光电转换区域产生的所述电荷;
 - 第一~第X控制电极,对应于所述光电转换区域和所述第一~第X电荷读出区域而分别设置,用于施加所述光电转换区域和所述第一~第X电荷读出区域之间的电荷传输用的传输控制脉冲;
 - 第X+1控制电极,用于施加所述光电转换区域和所述电荷释放区域之间的电荷传输用的所述传输控制脉冲,
 - 所述光源控制部一边使敏感区域移动一边反复进行以使基于所述脉冲光的返回光入射到所述像素阵列中的所述敏感区域的方式产生所述脉冲光的动作,
 - 所述周边电路以向未包含在所述敏感区域中的构成不敏感区域的所述像素电路部的所述第X+1控制电极施加允许所述电荷从所述光电转换区域向所述电荷释放区域移动的所述传输控制脉冲的方式,将所述控制信号提供给所述像素阵列。
2. 根据权利要求1所述的距离图像取得装置,其中,
 - 所述光源控制部进行以使第j行(j为1以上N以下的整数)中包含的全部的所述像素电路部的所述敏感区域曝光的方式从所述光源射出所述脉冲光的动作,
 - 所述周边电路进行:
 - 以向第j行中包含的全部的所述像素电路部的所述第一~第X控制电极施加允许所述电荷从所述光电转换区域向所述电荷读出区域移动的所述传输控制脉冲的方式将所述控制信号提供给所述像素阵列的动作;以及
 - 以向所述不敏感区域中包含的全部的所述像素电路部的所述第X+1控制电极施加允许所述电荷从所述光电转换区域向所述电荷释放区域移动的所述传输控制脉冲的方式将所述控制信号提供给所述像素阵列的动作。
3. 根据权利要求1所述的距离图像取得装置,其中,
 - 所述光源控制部进行以使第j行(j为1以上N以下的整数)中包含的一部分的所述像素电路部的所述敏感区域曝光的方式从所述光源射出所述脉冲光的动作,
 - 所述周边电路进行:
 - 以向第j行中包含的所述像素电路部的一部分中包含的所述第一~第X控制电极施加允许所述电荷从所述光电转换区域向所述电荷读出区域移动的所述传输控制脉冲的方式将所述控制信号提供给所述像素阵列的动作;以及

以向所述不敏感区域中包含的所述像素电路部的所述第X+1控制电极的全部施加允许所述电荷从所述光电转换区域向所述电荷释放区域移动的所述传输控制脉冲的方式将所述控制信号提供给所述像素阵列的动作。

4. 根据权利要求1~3中任意一项所述的距离图像取得装置,其中,

所述传输控制脉冲使在构成所述敏感区域的所述像素电路部中在所述光电转换区域产生的电荷向所述电荷读出区域移动,并且使在构成所述不敏感区域的所述像素电路部中在所述光电转换区域产生的电荷向所述电荷释放区域移动,

所述周边电路和所述光源控制部在进行多次对于多个所述敏感区域的曝光动作之后,进行输出基于蓄积在所述电荷读出区域中的所述电荷的电压的读出动作。

5. 根据权利要求1~3中任意一项所述的距离图像取得装置,其中,

所述传输控制脉冲使在构成所述敏感区域的所述像素电路部中在所述光电转换区域产生的电荷向所述电荷读出区域移动,并且使在构成所述不敏感区域的所述像素电路部中在所述光电转换区域产生的电荷向所述电荷释放区域移动,

所述周边电路和所述光源控制部一边变更选择的所述敏感区域一边反复进行对于所选择的所述敏感区域的曝光动作、以及使构成所选择的所述敏感区域的所述像素电路部输出基于蓄积在所述电荷读出区域的所述电荷的电压的读出动作。

6. 根据权利要求1~3中任意一项所述的距离图像取得装置,其中,

所述传输控制脉冲使在构成所述敏感区域的所述像素电路部中在所述光电转换区域产生的电荷向所述电荷读出区域移动,并且使在构成所述不敏感区域的所述像素电路部中在所述光电转换区域产生的电荷向所述电荷释放区域移动,

所述周边电路和所述光源控制部并行进行对于所述敏感区域的曝光动作和输出基于蓄积在所述电荷读出区域的所述电荷的电压的读出动作。

7. 根据权利要求4~6中任意一项所述的距离图像取得装置,其中,

在所述曝光动作中,所述光源控制部对所述敏感区域仅产生一次所述脉冲光。

8. 根据权利要求4~6中任意一项所述的距离图像取得装置,其中,

在所述曝光动作中,所述光源控制部对所述敏感区域多次产生所述脉冲光。

9. 根据权利要求1~8中任意一项所述的距离图像取得装置,其中,

所述像素电路部具有:

光电转换区域,具有将入射脉冲光转换为电荷的功能;以及

读出电路,从所述光电转换区域接收所述电荷,并输出基于所述电荷的电压;

所述像素电路部构成为包括多个n型MOS晶体管,

所述像素电路部不包括p型MOS晶体管。

10. 根据权利要求3所述的距离图像取得装置,其中,

所述光源控制部在将像素阵列分割为多个区域而成的分割像素阵列区域中进行:以使第j行(j为1以上N/R以下的整数(R为行方向的阵列分割数量))中包含的一部分的所述像素电路部的所述敏感区域曝光的方式从所述光源射出所述脉冲光的动作,

所述光源以使全部的所述分割像素阵列区域中包含的所述敏感区域同时曝光的方式分割照射,

所述周边电路进行:

以向全部的所述分割像素阵列区域的第j行中包含的所述像素电路部的一部分中包含的所述第一~第X控制电极施加允许所述电荷从所述光电转换区域向所述电荷读出区域移动的所述传输控制脉冲的方式将所述控制信号提供给所述像素阵列的动作;以及

以向全部的所述分割像素阵列区域的所述不敏感区域中包含的所述像素电路部的所述第X+1控制电极的全部施加允许所述电荷从所述光电转换区域向所述电荷释放区域移动的所述传输控制脉冲的方式将所述控制信号提供给所述像素阵列的动作。

距离图像取得装置

技术领域

[0001] 本发明涉及一种按照像素取得包含距离信息在内的距离图像的距离图像取得装置。

背景技术

[0002] 以往,使用利用光的飞行时间生成包含距离信息在内的图像信号的传感器装置。利用光的飞行时间获得距离信息的方法被称为所谓的TOF(Time Of Flight:飞行时间技术)法。在专利文献1中公开了一种基于TOF法的传感器装置。该传感器装置采用被称为电荷分配法的方法。电荷分配法通过栅极的接通/断开将对应于光的入射而产生的电荷分配给2个电荷蓄积部。然后,基于蓄积在各个电荷蓄积部的电荷的比率来获得对象物的距离。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2002-39716号公报

发明内容

[0006] 发明所要解决的问题

[0007] 距离图像取得装置反复进行曝光动作和读出动作。曝光动作对对象物照射光,并且蓄积来自对象物的返回光引起的电荷。读出操作读出与蓄积的电荷对应的电压。这里,如果从曝光动作到下一次曝光动作的时间间隔变长,则在通过曝光动作得到的测定对象物的状态与测定对象物的实际状态之间产生偏差。测定对象物的状态是指到测定对象物的距离。特别是在测定对象物高速移动时,该偏差变得显著。

[0008] 因此,本发明提供一种能够良好地测量测定对象物的状态的距离图像取得装置。

[0009] 解决问题的技术方案

[0010] 本发明的一个方式的距离图像取得装置具备:光源,产生脉冲光;光源控制部,以在周期性的帧期间内反复产生脉冲光的方式控制光源;像素阵列,包括多个像素电路部,多个所述像素电路部配置在N行M列(N和M为2以上的整数),生成与接收到的光对应的电荷;以及周边电路,配置在像素阵列的周边,将控制像素阵列的动作的控制信号提供给像素阵列。像素电路部具有:将光转换为电荷的光电转换区域;接近光电转换区域而彼此分离地设置的第一~第X(X为2以上的整数)电荷读出区域;用于释放在光电转换区域产生的电荷的电荷释放区域;对应于光电转换区域和第一~第X电荷读出区域而分别设置的第一~第X控制电极,第一~第X控制电极用于施加光电转换区域和第一~第X电荷读出区域之间的电荷传输用的传输控制脉冲;用于施加光电转换区域和电荷释放区域之间的电荷传输用的传输控制脉冲的第X+1的控制电极,光源控制部边使敏感区域移动边反复进行以使基于脉冲光的返回光入射到像素阵列中的敏感区域的方式进行产生脉冲光的动作,周边电路以向未包含在敏感区域中的构成不敏感区域的像素电路部的第X+1控制电极施加允许电荷从光电转换区域向电荷释放区域移动的传输控制脉冲的方式,将控制信号提供给像素阵列。

[0011] 该距离图像取得装置提供一种传输控制脉冲,当光源控制部以使返回光入射到敏感区域的方式产生脉冲光时,向不敏感区域提供使在光电转换区域产生的电荷向电荷释放区域移动的传输控制脉冲。根据该动作,在未入射返回光的不敏感区域,抑制可能成为噪声的电荷的蓄积。其结果是,在不敏感区域被切换为敏感区域时,形成基于返回光的电荷的蓄积的准备就绪的状态。也就是说,能够迅速地从不敏感区域切换为敏感区域。因此,能够边使敏感区域移动边高速反复进行照射脉冲光并且接收该脉冲光引起的返回光的动作。照射动作和受光动作的高速化和反复,换言之与所谓的距离测定中的帧期间内的光电电荷的时间上的过采样和累计同义。因此,即使在测量对象物高速移动的情况下,由于基于过采样和累计的低通过滤效果,也不会受到混叠(aliasing)的影响,能够得到良好的测量结果。

[0012] 在一个方式的距离图像取得装置中,光源控制部进行以使第 j 行(j 为1以上 N 以下的整数)中包含的全部的像素电路部的敏感区域曝光的方式从光源射出脉冲光的动作,周边电路可以进行:以向第 j 行中包含的全部的像素电路部的第一~第 X 控制电极施加允许电荷从光电转换区域向电荷读出区域移动的传输控制脉冲的方式将控制信号提供给像素阵列的动作;以及以向不敏感区域中包含的全部的像素电路部的第 $X+1$ 控制电极施加允许电荷从光电转换区域向电荷释放区域移动的传输控制脉冲的方式将控制信号提供给像素阵列的动作。根据该动作,可以将第 j 行中包含的像素电路部一并设定为允许电荷从光电转换区域向电荷读出区域移动的状态。此外,能够将未包含在第 j 行中的像素电路部一并设定为允许电荷从光电转换区域向电荷释放区域移动的状态。

[0013] 在一个方式的距离图像取得装置中,光源控制部进行以使第 j 行(j 为1以上 N 以下的整数)中包含的一部分的像素电路部的敏感区域曝光的方式从光源射出脉冲光的动作,周边电路可以进行:以向第 j 行中包含的像素电路部的一部分中包含的第一~第 X 控制电极施加允许电荷从光电转换区域向电荷读出区域移动的传输控制脉冲的方式将控制信号提供给像素阵列的动作;以及以向不敏感区域中包含的像素电路部的第 $X+1$ 控制电极的全部施加允许电荷从光电转换区域向电荷释放区域移动的传输控制脉冲的方式将控制信号提供给像素阵列的动作。根据该动作,可以将像素阵列中包含的期望的区域设为敏感区域。因此,能够更周密地设定像素阵列中的敏感区域。

[0014] 一个方式的距离图像取得装置的传输控制脉冲可以使在构成敏感区域的像素电路部中在光电转换区域产生的电荷向电荷读出区域移动,并且使在构成不敏感区域的像素电路部中在光电转换区域产生的电荷向电荷释放区域移动,周边电路和光源控制部在进行多次对于多个敏感区域的曝光动作之后,进行输出基于蓄积在电荷读出区域中的电荷的电压的读出动作。根据该动作,在整个像素阵列中进行了多次曝光动作之后,能够从整个像素阵列读出信号。

[0015] 一个方式的距离图像取得装置的传输控制脉冲可以使在构成敏感区域的像素电路部中在光电转换区域产生的电荷向电荷读出区域移动,并且使在构成不敏感区域的像素电路部中在光电转换区域产生的电荷向电荷释放区域移动,周边电路和光源控制部边变更选择的敏感区域边反复进行对于所选择的敏感区域的曝光动作、以及使构成所选择的敏感区域的像素电路部输出基于蓄积在电荷读出区域的电荷的电压的读出动作。根据该动作,能够按所选择的敏感区域交替进行曝光动作和读出动作。

[0016] 一个方式的距离图像取得装置的传输控制脉冲可以使在构成敏感区域的像素电

路部中在光电转换区域产生的电荷向电荷读出区域移动,并且使在构成不敏感区域的像素电路部中在光电转换区域产生的电荷向电荷释放区域移动,周边电路和光源控制部并行进行对于敏感区域的曝光动作和输出基于蓄积在电荷读出区域的电荷的电压的读出动作。根据该动作,并行进行某个区域中的曝光动作和其他区域中的读出动作。因此,能够使距离图像传感器的动作进一步高速化。

[0017] 在一个方式的距离图像取得装置的曝光动作中,光源控制部可以对敏感区域仅产生一次脉冲光。通过该动作,能够使距离图像传感器的动作进一步高速化。

[0018] 在一个方式的距离图像取得装置的曝光动作中,光源控制部可以对敏感区域多次产生脉冲光。通过该动作,能够使距离图像传感器的动作进一步高速化。

[0019] 一个方式的距离图像取得装置的像素电路部可以具有:光电转换区域,具有将电荷转换为入射脉冲光的功能;以及读出电路,从光电转换区域接收电荷,并输出基于电荷的电压。像素电路部构成为包括多个n型MOS晶体管,像素电路部不包括p型MOS晶体管。

[0020] 一个方式的距离图像取得装置的光源控制部可以在将像素阵列分割为多个区域的分割像素阵列区域中进行:以使第j行(j为1以上N/R以下的整数(R为行方向的阵列分割数量))中包含的一部分的像素电路部的敏感区域曝光的方式从光源射出脉冲光的动作。光源可以以使全部的分割像素阵列区域中包含的敏感区域同时曝光的方式分割照射。周边电路可以进行:以向全部的分割像素阵列区域的第j行中包含的像素电路部的一部分中包含的第一~第X控制电极施加允许电荷从光电转换区域向电荷读出区域移动的传输控制脉冲的方式将控制信号提供给像素阵列的动作;以及以向全部的分割像素阵列区域的不敏感区域中包含的像素电路部的第X+1控制电极的全部施加允许电荷从光电转换区域向电荷释放区域移动的传输控制脉冲的方式将控制信号提供给像素阵列的动作。

[0021] 发明效果

[0022] 根据本发明,提供一种能够良好地测量测定对象物的状态的距离图像取得装置。

附图说明

[0023] 图1是用于说明光源的照射区域的图。

[0024] 图2是示出像素阵列与周边电路的连接结构的图。

[0025] 图3是示出第一实施方式的距离图像传感器10的概略结构的框图。

[0026] 图4是用于说明使用图1的距离图像传感器10的距离计算的原理的时序图。

[0027] 图5是示出图1的距离图像传感器10的详细结构的框图。

[0028] 图6是示出图5的NOR型驱动电路41₁的详细电路结构的图。

[0029] 图7是示出图5的NOR型驱动电路41₁、41₂、41₃、41₄和NAND型驱动电路41₅与像素电路13的合成电容C_c的连接状态的电路图。

[0030] 图8是示出读出电路的电路图。

[0031] 图9是示出光源的动作与像素阵列的动作的时序图。

[0032] 图10是用于说明光源的动作与像素阵列的动作的图。

[0033] 图11是示出第二实施方式的距离图像传感器的详细结构的框图。

[0034] 图12是示出在距离图像传感器10A中生成的控制脉冲G_{1p}、G_{1n}的反相信号的波形和NOR型驱动电路41₁的输出信号G_{1out}的波形的图。

- [0035] 图13是示出使用一般的CMOS反相器电路时的贯通电流I相对于输入控制脉冲 V_{IN} 的时间波形的图。
- [0036] 图14是示出一般的CMOS反相器电路中的输入控制脉冲 V_{IN} 与贯通电流I之间的关系的曲线图。
- [0037] 图15是示出第三实施方式的距离图像传感器的详细结构的框图。
- [0038] 图16是示出利用距离图像传感器10B生成的传输控制脉冲 G_{1out} 、 G_{2out} 的波形的一例的图。
- [0039] 图17是示出像素电路13的信号电荷处理区域17中的各区域的配置例的俯视图。
- [0040] 图18是示出像素电路13的信号电荷处理区域17中的电位分布的图。
- [0041] 图19是示出第四实施方式的距离图像传感器的详细结构的框图。
- [0042] 图20是示出第五实施方式的距离图像传感器的详细结构的框图。
- [0043] 图21是示出第六实施方式的距离图像传感器的详细结构的框图。
- [0044] 图22是用于说明第七实施方式的光源的照射区域的图。
- [0045] 图23是示出第七实施方式的像素阵列与周边电路的连接结构的图。
- [0046] 图24是示出第七实施方式的距离图像传感器的详细结构的框图。
- [0047] 图25是示出第八实施方式的距离图像传感器的概略结构的框图。
- [0048] 图26是示出第八实施方式的距离图像传感器的详细结构的框图。
- [0049] 图27是示出第八实施方式的距离图像传感器所具有的驱动电路的详细结构的电路图。
- [0050] 图28是示出行扫描图案产生电路的详细结构的电路图。
- [0051] 图29是示出与图28所示的行扫描图案产生电路相关的时序图。
- [0052] 图30是示出第八实施方式的距离图像传感器所具有的像素电路的详细结构的图。
- [0053] 图31是示出与图30的像素电路相关的电位分布的图。
- [0054] 图32是示出第九实施方式的距离图像传感器的详细结构的框图。
- [0055] 图33是示出第九实施方式的距离图像传感器所具有的像素切换电路的详细结构的电路图。
- [0056] 图34是示出第九实施方式的距离图像传感器所具有的像素电路的详细结构的图。
- [0057] 图35是示出第十实施方式的距离图像传感器的详细结构的框图。
- [0058] 图36是示出第十实施方式的距离图像传感器所具有的驱动电路的详细结构的电路图。
- [0059] 图37是示出第十实施方式的距离图像传感器所具有的像素电路的详细结构的图。
- [0060] 图38是示出作为第一变形例的光源的动作和像素阵列的动作的时序图。
- [0061] 图39是示出作为第二变形例的光源的动作和像素阵列的动作的时序图。
- [0062] 图40是示出作为第三变形例的光源的动作和像素阵列的动作的时序图。
- [0063] 图41是示出作为第四变形例的光源的动作和像素阵列的动作的时序图。
- [0064] 图42是示出第五变形例的距离图像传感器所具有的像素电路的详细结构的图。
- [0065] 图43是示出与图42的像素电路相关的电位分布的图。
- [0066] 图44的(a)是示出第六变形例的NOR型驱动电路的图。图44的(b)是示出第七变形例的NOR型驱动电路的图。

[0067] 图45的(a)是示出第八变形例的NOR型驱动电路的图。图45的(b)是示出第九变形例的NOR型驱动电路的图。

[0068] 图46的(a)是示出第十变形例的NAND型驱动电路的图。图46的(b)是示出第十一变形例的NAND型驱动电路的图。

[0069] 图47的(a)是示出第十二变形例的NAND型驱动电路的图。图47的(b)是示出第十三变形例的NAND型驱动电路的图。

[0070] 图48是示出第十四变形例的距离图像取得装置所具备的像素电路的图。

[0071] 图49是示出输入到像素电路13₁的控制脉冲的图。

[0072] 图50是示出第十四变形例的距离图像取得装置所具备的其他像素电路的图。

[0073] 图51是示出第十五变形例的距离图像取得装置所具备的像素电路的图。

[0074] 图52是示出第十五变形例的距离图像取得装置所具备的其他像素电路的图。

[0075] 图53是示出第十五变形例的距离图像取得装置的动作的时序图。

[0076] 图54的(a)是示出第十一实施方式的第一动作方式中的敏感像素区域和不敏感像素区域的图。图54的(b)是示出第二动作方式中的敏感像素区域和不敏感像素区域的图。图54的(c)是示出第三动作方式中的敏感像素区域和不敏感像素区域的图。

[0077] 图55是示出第十一实施方式的光源的动作和像素阵列的动作的时序图。

[0078] 图56是示出第十六变形例的像素阵列与周边电路的连接结构的图。

具体实施方式

[0079] 以下,参照附图详细说明用于实施本发明的方式。在附图的说明中,对相同的要素标注相同的符号,并省略反复的说明。

[0080] [第一实施方式]

[0081] 首先,参照图1说明第一实施方式的距离图像取得装置1的功能和结构的概略。距离图像取得装置1具有线扫描光源,起到敏感/不敏感像素扫描功能。通过这些构成要素和功能,距离图像取得装置1生成基于飞行时间法的距离图像。距离图像包括每个像素(像素)的距离信息。

[0082] 距离图像取得装置1具有光源11和距离图像传感器10。

[0083] 光源11是为了进行利用飞行时间(TOF:Time Of Flight)法的距离测量而产生向对象物S照射的脉冲光L_p的装置。光源11例如由发光二极管或激光二极管等半导体发光元件和驱动该半导体发光元件的驱动电路构成。作为光源11,可以使用产生近红外区域、可见光区域等波长区域的光的元件。

[0084] 光源11是线扫描光源。光源11将具有周期性且呈线(线状)或具有宽度的带状的脉冲光L_p投影到测定对象区域A。脉冲光L_p沿着与照射区域R的延伸方向(X方向)相交的方向(Y方向)对测定对象区域A进行一维扫描。

[0085] 更具体而言,光源11向包含对象物S在内的测定对象区域A照射脉冲光L_p。光源11所射出的脉冲光L_p具有二维状的扩展。但是,其纵横比较大。例如,照射区域R的横向(X方向)相对于照射区域R的纵向(Y方向)是极大的。也就是说,光源11也可以是实质上照射一维(线状)的光的线光源。这样一来,脉冲光L_p照射到测定对象区域A的一部分。因此,光源11在测定对象区域A按时间变更脉冲光L_p的照射位置。这样,将一边变更照射位置一边照射脉冲

光 L_p 的动作称为扫描或扫掠。脉冲光 L_p 在对象物S上反射。反射的光入射到距离图像传感器10。也就是说,反射的光是入射脉冲光 L_R (返回光)。

[0086] 如图2所示,距离图像传感器10是具有接收来自测定对象区域A的反射光的二维的像素阵列14的图像传感器。像素阵列14具有接收该入射脉冲光 L_R 的配置为二维状的多个像素电路13。在后面的段落中详细说明像素电路13的详细结构。

[0087] 也就是说,距离图像传感器10具备多个像素电路(多个像素电路部)13。多个像素电路13在二维方向(例如,列方向和行方向)上二维阵列状排列而构成图像传感器,并且通过对由对象物S反射脉冲光 L_p 而产生的入射脉冲光 L_R 进行光电转换来生成检测信号。另外,该距离图像传感器10为了生成距离图像而与光源11和运算电路12一起使用。

[0088] 需要说明的是,在以下的说明中,在需要区分各个构成要素的情况下,使用“像素电路13₁、13₂、13₃、13₄、13₅”等带下标的附图标记。另一方面,在不需要区分各个构成要素的情况下,使用“像素电路13”这样的不带下标的附图标记。

[0089] 距离图像传感器10与来自光源11的脉冲光 L_p 的扫掠同步地进行由脉冲光 L_p 引起的入射脉冲光 L_R 所入射的像素区域的扫掠。该动作由从运算电路12和周边电路31提供的控制脉冲来控制。

[0090] 运算电路12可以由包括CPU、RAM、ROM以及输入输出装置等在内的单片机等专用集成电路构成,也可以由个人计算机等通用计算机构成。

[0091] 运算电路12与距离图像传感器10和光源11电连接,使用由多个像素电路13生成的检测信号来对每个像素运算与对象物S相关的距离信息,生成并输出包含反映每个像素的距离信息的二维图像信息在内的距离图像。该功能通过运算电路12的信号处理部12c进行。另外,运算电路12还具有控制光源11照射脉冲光 L_p 的照射定时的光源控制部12a。此外,运算电路12还具有用于驱动像素电路13的像素控制部12b。

[0092] 运算电路12与周边电路31连接。运算电路12对周边电路31赋予控制信号。

[0093] 周边电路31向像素阵列14提供控制信号。控制信号包括控制脉冲 $G_1 \sim G_4$ 、 G_D 、逻辑脉冲 $E_{SR(j)}$ 、它们的反相信号中的至少一个。此外,控制信号包括由从控制脉冲 $G_1 \sim G_4$ 、 G_D 、逻辑脉冲 $E_{SR(j)}$ 、它们的反相信号中选择的脉冲生成的传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{Dout} 。周边电路31具有分配电路33、像素切换电路34和读出控制电路27。分配电路33和像素切换电路34以多行为单位(一行以上)将像素电路13的敏感度设定为敏感/不敏感。读出控制电路27是以几行为单位(一行以上)读出信号的扫掠电路。需要说明的是,在后面的说明中详细说明“像素的敏感度”、“将像素设为敏感”、“将像素设为不敏感”的含义。

[0094] 分配电路33与像素阵列14电连接,向多个像素电路13提供控制脉冲 $G_1 \sim G_4$ 、 G_D 。像素切换电路34与像素阵列14电连接,向多个像素电路13提供逻辑脉冲。分配电路33和像素切换电路34以1行以上的多行为单位将像素电路13的敏感度设为敏感或不敏感。也就是说,分配电路33和像素切换电路34是像素的敏感/不敏感扫掠电路。分配电路33和像素切换电路34与光源控制部12a协作,使照射区域R与敏感像素区域AE(敏感区域)和不敏感像素区域AN(不敏感区域)在位置和时间上同步。该控制在一个帧内多次执行。

[0095] 读出控制电路27与像素阵列14电连接,向多个像素电路13提供读出动作用的控制脉冲。读出控制电路27提供用于以与后述的敏感像素区域AE的范围相等的1行以上的行为单位从像素电路13读出信号控制脉冲。也就是说,读出控制电路27是读出扫掠电路。

[0096] 以下,参照图3详细说明像素电路13和运算电路12的结构。

[0097] 首先,说明像素电路13的结构。像素电路13包括:光电转换区域21,由半导体元件构成,具有将入射脉冲光 L_R 转换为电荷的功能;第一~第四电荷读出区域 $22_1 \sim 22_4$ 和电荷释放区域23,与光电转换区域21接近且相互分离地设置;第一~第四控制电极 $25_1 \sim 25_4$ 和第五控制电极 25_D ,分别对应于第一~第四电荷读出区域 $22_1 \sim 22_4$ 和电荷释放区域23设置,用于施加光电转换区域21和各区域间的电荷传输用的传输控制脉冲;电压检测单元 $26_1 \sim 26_4$,用于分别从第一~第四电荷读出区域 $22_1 \sim 22_4$ 读出检测信号。电压检测单元 $26_1 \sim 26_4$ 例如是包括源极跟随放大器在内的放大器。电压检测单元 $26_1 \sim 26_4$ 通过来自于运算电路12的控制来选择性地检测并放大以各个电荷读出区域 $22_1 \sim 22_4$ 的基准电位为基准的电压。电压检测单元 $26_1 \sim 26_4$ 将放大后的电压作为检测信号输出到运算电路12。

[0098] 这里,像素电路13具有通过消除像素的敏感度而使像素电路13对光不敏感的结构。这里所说的光包括由脉冲光 L_P 引起的入射脉冲光 L_R 、不是由脉冲光 L_P 引起的背景光等。“消除像素的敏感度”以及“对入射脉冲光 L_R 不敏感”是指在光电转换区域21产生的电荷不被电荷读出区域 $22_1 \sim 22_4$ 读出的状态。换言之,“消除像素的敏感度”以及“对入射脉冲光 L_R 不敏感”是指使在光电转换区域21中产生的电荷向电荷释放区域23移动的状态。而且,“消除像素的敏感度”结构和“对入射脉冲光 L_R 不敏感”的结构是作为漏极的电荷释放区域23和作为漏极栅极的控制电极 25_D 。

[0099] 像素电路13例如形成在硅基板等p型半导体基板上。即,光电转换区域21设置在依次形成于p型半导体基板上的、由p型的半导体构成的活性区域形成层、n型的表面埋入区域、p型的钉扎层(pinning layer)以及由绝缘膜构成的像素形成区域的中央部。然后,在以接近光电转换区域21的方式彼此分离的位置形成杂质浓度比活性区域形成层高的n型的电荷读出区域 $22_1 \sim 22_4$ 和电荷释放区域23。在从绝缘膜上的光电转换区域21分别到达电荷读出区域 $22_1 \sim 22_4$ 和电荷释放区域23的电荷移动路径上分别设置有控制电极 $25_1 \sim 25_4$ 、 25_D 。这里,控制电极 $25_1 \sim 25_4$ 、 25_D 可以分别设置在电荷移动路径上。控制电极 $25_1 \sim 25_4$ 、 25_D 也可以从两侧将电荷移动路径夹在中间的方式分离设置在多个电极部。

[0100] 在上述结构的像素电路13中,从后述的运算电路12对控制电极 $25_1 \sim 25_4$ 、 25_D 施加相位互不相同的传输控制脉冲。由此,表面埋入区域的耗尽化电位依次变化。其结果是,依次形成使电荷沿电荷移动路径中的某一个输送的电位梯度。其结果是,在光电转换区域21的表面掩埋区域中产生的多数载流子(电荷)移动到电荷读出区域 $22_1 \sim 22_4$ 和电荷释放区域23中的某一个。

[0101] 接下来,说明运算电路12的功能结构。

[0102] 运算电路12控制光源11发出脉冲光 L_P 的发光定时、脉冲光 L_P 的强度和脉冲光 L_P 的脉冲宽度。具体而言,以在预先设定的距离计算的反复期间、即1帧的期间内反复产生规定的持续时间 T_0 的脉冲光 L_P 的方式进行控制(光源控制部12a)。另外,运算电路12具有分别对控制电极 $25_1 \sim 25_4$ 、 25_D 施加相位不同的传输控制脉冲的功能(像素控制部12b)。即,对应于1帧期间内的各个脉冲光 L_P 的产生定时,经由距离图像传感器10的周边电路31向控制电极 $25_1 \sim 25_4$ 依次施加相位错开了的传输控制脉冲。进而,运算电路12经由距离图像传感器10的周边电路31,在这些传输控制脉冲的施加定时之前,向控制电极 25_D 施加用于使在光电转换区域21产生的电荷向电荷释放区域23释放的传输控制脉冲。

[0103] 运算电路12的光源控制部12a控制光源11,对测定对象区域A的一部分照射脉冲光 L_p 。也就是说,脉冲光 L_p 不对测定对象区域A的整个区域一并照射。在本实施方式中,脉冲光 L_p 的照射区域R是沿测定对象区域A的宽度方向X延伸的矩形形状的区域。照射区域R的宽度可以与测定对象区域A的宽度一致。而且,照射区域R被设定为在测定对象区域A的高度方向(Y方向)上排列。

[0104] 运算电路12控制从光源11射出的脉冲光 L_p 的照射区域R的位置。运算电路12控制光源11并将某个区域设定为照射区域R,对该区域照射脉冲光 L_p 。运算电路12以使照射区域R向下方依次移动的方式控制光源11来照射脉冲光 L_p 。

[0105] 照射脉冲光 L_p 的顺序不限于上述方式。如上所述,也可以是从下到上依次照射的顺序来代替从上到下依次照射的方式。另外,在从上到下照射的方式中,也可以是每隔一个照射的方式。

[0106] 运算电路12针对多个帧中的每一帧反复执行每个像素电路13的距离的计算,并且反复生成包括作为其结果得到的距离信息在内的距离图像(信号处理部12c)。即,运算电路12基于从像素电路13的电压检测单元26₁~26₄输出的检测信号来计算距离信息。而且,运算电路12生成包括与各像素电路13对应的距离信息在内的距离图像并向外部装置输出。作为输出对象的外部装置,例如可以举出显示装置、通信接口装置等输出设备。

[0107] 图4是用于说明利用运算电路12的距离计算的原理的时序图。图4示出由运算电路12控制的各种信号的定时和在像素电路1的各区域蓄积电荷的定时。图4从上到下依次示出脉冲光 L_p 的发光定时、向控制电极25₁~25₄、25_D施加的传输控制脉冲的施加定时、第一~第四电荷读出区域22₁~22₄中的电荷蓄积定时。这样,对应于脉冲光 L_p 的持续时间 T_0 的发光定时,在控制电极25₁~25₄、25_D上以彼此不重叠的方式持续施加持续时间 T_0 的传输控制脉冲。

[0108] 通过这样的功能,通过对入射脉冲光 L_R 进行光电转换而在光电转换区域21产生的电荷以与入射脉冲光 L_R 相对于脉冲光 L_p 的延迟时间 T_D 对应的比率被分配给2个电荷读出区域22₂、22₃或者2个电荷读出区域22₃、22₄。这里,设定脉冲光 L_p 的持续时间 T_0 的发光定时与控制电极25₁的传输控制脉冲的施加定时之间的关系。其结果是,在由控制电极25₁的传输控制脉冲规定的时间窗口,仅向电荷读出区域22₁输送背景光和暗电流等噪声引起的电荷量 N_B 的电荷。与此相对,在入射脉冲光 L_R 的到达定时跨越由控制电极25₂、25₃的2个传输控制脉冲规定的2个时间窗口的情况下,向电荷读出区域22₂输送由电荷量 N_B 加上与延迟时间 T_D 对应地分配的电荷量 N_{sm1} 而得到的电荷。另一方面,向电荷读出区域22₃输送由电荷量 N_B 加上与延迟时间 T_D 对应地分配的电荷量 N_{sm2} 而得到的电荷。另一方面,在入射脉冲光 L_R 的到达定时跨越由控制电极25₃、25₄的2个传输控制脉冲规定的2个时间窗口的情况下,向电荷读出区域22₃输送由电荷量 N_B 加上与延迟时间 T_D 对应地分配的电荷量 N_{sm1} 而得到的电荷。另一方面,向电荷读出区域22₄输送由电荷量 N_B 加上与延迟时间 T_D 对应地分配的电荷量 N_{sm2} 而得到电荷。

[0109] 利用上述现象,在运算电路12中,对应于多个帧,计算除去电荷量 N_B 后的电荷量 N_{sm1} 的蓄积量与除去电荷量 N_B 后的电荷量 N_{sm2} 的蓄积量的比率。其结果是,能够计算与延迟时间 T_D 对应的对象物S的距离。

[0110] 以下,进一步说明距离图像传感器10的结构的情况。

[0111] 图5是示出距离图像传感器10的详细结构的框图。需要说明的是,在图5中,示出距离图像传感器10的一部分的像素电路13,关于主要部分图示了其电路结构。除了排列为二

维阵列状的多个像素电路13,距离图像传感器10还包括配置在这些像素电路13的周边部的周边电路31。该周边电路31设置在与像素电路13同一的半导体基板上的多个像素电路13的配置区域的周边部。

[0112] 周边电路31包括:分配电路33,分配从运算电路12施加的控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 用的控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D ;以及反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 ,对从分配电路33输出的各个控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 进行反转和整形并且输出。反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 构成反相器电路单元38。一组反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 分别以与各像素电路13中包含的控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 的个数对应的个数,按照包含在行方向(图5的横向方向)上相邻的像素电路13的像素电路组15,在行方向上反复设置。而且,与控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 的个数对应的个数的反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 分别以位于像素电路组15中的相邻的分开2个像素电路13之间的周边部的方式在行方向(X方向)上排列配置。

[0113] 这些反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 分别是使互补地动作的晶体管对、即p型MOS(Metal Oxide Semiconductor)晶体管(p型MOS晶体管)37和n型MOS晶体管(n型MOS晶体管)39串联连接而构成的CMOS(Complementary MOS)反相器电路。具体而言,p型MOS晶体管37的漏极与n型MOS晶体管39的漏极彼此连接。p型MOS晶体管37的源极与高电位线 V_{DH} 连接。n型MOS晶体管39的源极与低电位线 V_{DL} 连接。p型MOS晶体管37的栅极和n型MOS晶体管39的栅极作为输入端子,共同地连接到分配电路33的控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 各自的输出。而且,p型MOS晶体管37的漏极与n型MOS晶体管39的漏极的连接点作为各个反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 的输出端子而与像素电路组15连接。由此,从各个反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 向像素电路组15输出控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 的反相信号。

[0114] 此外,周边电路31包括像素切换电路34。像素切换电路34在像素电路13的敏感和不敏感之间交替切换。这里,像素电路13是敏感的是指能够在电荷读出区域 $22_1 \sim 22_4$ 蓄积电荷的状态。更具体而言,敏感是指能够从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 中的任一个传输电荷的状态。换言之,敏感是指不从光电转换区域21向作为漏极的电荷释放区域23传输电荷的状态。像素电路13是不敏感的是指在电荷读出区域 $22_1 \sim 22_4$ 不蓄积电荷的状态。更具体而言,不敏感是指不从光电转换区域21向电荷读出区域2中的任一个传输电荷的状态。换言之,不敏感是指从光电转换区域21向作为漏极的电荷释放区域23传输电荷的状态。

[0115] 像素切换电路34输出逻辑脉冲 $E_{SR(j)}$ 和逻辑脉冲 $E_{SR(j)}$ 的反相信号。逻辑脉冲 $E_{SR(j)}$ 的反相信号对从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 中的任一个的电荷传输的允许/禁止进行切换。逻辑脉冲 $E_{SR(j)}$ 对从光电转换区域21向电荷释放区域23的电荷传输的允许/禁止进行切换。以下,将允许从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 中的任一个的电荷传输的逻辑脉冲 $E_{SR(j)}$ 的反相信号记作逻辑脉冲 $E_{SR(j)}$ 的反相信号<H>。将禁止从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 的电荷传输的逻辑脉冲 $E_{SR(j)}$ 的反相信号记作逻辑脉冲 $E_{SR(j)}$ 的反相信号<L>。同样地,将允许从光电转换区域21向电荷释放区域23的电荷传输的逻辑脉冲 $E_{SR(j)}$ 记作逻辑脉冲 $E_{SR(j)}$ <H>。将禁止从光电转换区域21向电荷释放区域23的电荷传输的逻辑脉冲 $E_{SR(j)}$ 记作逻辑脉冲 $E_{SR(j)}$ <L>。需要说明的是,另外,括号内记载的“H”和“L”的文字只是为了便于说明。

[0116] 像素切换电路34将作为像素驱动脉冲的逻辑脉冲 $E_{SR(j)}$ 的反相信号和逻辑脉冲

$E_{SR(j)}$ 从水平方向(X方向)赋予像素电路13。也就是说,像素切换电路34将逻辑脉冲 $E_{SR(j)}$ 的反相信号和逻辑脉冲 $E_{SR(j)}$ 经由沿水平方向延伸的布线 48_G 、 48_D 赋予像素电路13。其结果是,像素切换电路34按行来将像素电路13一并设定为敏感。另外,像素切换电路34按行来将像素电路13一并设定为不敏感。更具体而言,当将规定的行中包含的像素电路13一并设定为敏感时,像素切换电路34向布线 48_G 输出逻辑脉冲 $E_{SR(j)}$ 的反相信号<H>并且向布线 48_D 输出逻辑脉冲 $E_{SR(j)}$ <L>。另外,当将规定的行中包含的像素电路13一并设定为不敏感时,像素切换电路34向布线 48_G 输出逻辑脉冲 $E_{SR(j)}$ 的反相信号<L>并向布线 48_D 输出逻辑脉冲 $E_{SR(j)}$ <H>。

[0117] 现在,像素阵列14具有二维配置在N行M列中的多个像素电路13。例如,像素切换电路34将第j行和第j+1行中包含的全部的像素电路13设定为敏感。将具有被设定为敏感的像素电路13的区域称作敏感像素区域AE。也就是说,敏感像素区域AE是接收作为返回光的入射脉冲光 L_R 的敏感区域。与上述的控制并行地,像素切换电路34将第1~(j-1)行和第(j+2)~第N行中包含的全部的像素电路13设定为不敏感。将具有被设定为不敏感的像素电路13的区域称作不敏感像素区域AN。也就是说,不敏感像素区域AN是不蓄积与入射的光相应的电荷的不敏感区域。像素切换电路34将彼此相邻的2行中包含的像素电路13设定为敏感并且将其他的行中包含的像素电路13设定为不敏感。构成敏感像素区域AE的行的数量不限于2。构成敏感像素区域AE的行的数量也可以是1,还可以是3以上。

[0118] 敏感像素区域AE与照射区域R对应。当运算电路12向某个照射区域R照射脉冲光 L_P 时,运算电路12将与该照射区域R预先关联的像素阵列14中的区域设定为敏感像素区域AE。

[0119] 构成像素电路组15的各像素电路13分别包括:光电转换区域21;电荷读出区域 22_1 ~ 22_4 ;电荷释放区域23;电压检测单元 26_1 ~ 26_4 ;包括控制电极 25_1 ~ 25_4 、 25_D (图5)的信号电荷处理区域17;配置在该信号电荷处理区域17的附近的NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 ;以及NAND型驱动电路 41_5 。构成1个像素电路组15的各个像素电路13中包含的NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 以各像素电路13中包含的控制电极 25_1 、 25_2 、 25_3 、 25_4 的个数所对应的个数,按每个像素电路组15在行方向上反复设置。换言之,控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 的个数所对应的个数的NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 分别与周边电路31的反相器电路 35_1 、 35_2 、 35_3 、 35_4 对应,在行方向上排列配置。同样地,构成1个像素电路组15的各个像素电路13中包含的NAND型驱动电路 41_5 以各像素电路13中包含的控制电极 25_D 的个数所对应的个数,按每个像素电路组15在行方向上反复设置。换言之,控制电极 25_D 的个数所对应的个数的NAND型驱动电路 41_5 分别与周边电路31的反相器电路 35_5 对应地配置。

[0120] NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 和NAND型驱动电路 41_5 是CMOS驱动电路。像素电路 13_1 ~ 13_4 分别具有NOR型驱动电路 41_1 ~ 41_4 。NOR型驱动电路 41_1 ~ 41_4 分别具有p型MOS晶体管 43_1 、 43_2 、 43_3 、 43_4 、p型MOS晶体管 44_1 、 44_2 、 44_3 、 44_4 和n型MOS晶体管 45_1 、 45_2 、 45_3 、 45_4 。像素电路 13_5 具有NAND型驱动电路 41_5 。NAND型驱动电路 41_5 具有p型MOS晶体管 43_5 、n型MOS晶体管46和n型MOS晶体管 45_5 。也就是说,NAND型驱动电路 41_5 在具有n型MOS晶体管46来代替p型MOS晶体管 44_1 等这一点上与NOR型驱动电路 41_1 ~ 41_4 不同。

[0121] 具体而言,NOR型驱动电路 41_1 ~ 41_4 具有以下结构。

[0122] p型MOS晶体管 43_1 ~ 43_4 的源极与高电位线 V_{DH} 连接。p型MOS晶体管 43_1 ~ 43_4 的栅极是输入端子。p型MOS晶体管 43_1 ~ 43_4 的栅极经由布线 47_1 ~ 47_4 与反相器电路 35_1 ~ 35_4 的输出连接。p型MOS晶体管 43_1 ~ 43_4 的漏极与p型MOS晶体管 44_1 ~ 44_4 的源极连接。

[0123] p型MOS晶体管44₁~44₄的源极与p型MOS晶体管43₁~43₄的漏极连接。p型MOS晶体管44₁~44₄的栅极是输入端子。p型MOS晶体管44₁~44₄的栅极经由布线48_G与像素切换电路34连接。p型MOS晶体管44₁~44₄的漏极与n型MOS晶体管45₁~45₄的漏极彼此连接。此外,p型MOS晶体管44₁~44₄的漏极和n型MOS晶体管45₁~45₄的漏极与控制电极25₁~25₄连接。n型MOS晶体管45₁~45₄的源极与p型MOS晶体管44₁~44₄的漏极连接。n型MOS晶体管45₁~45₄的栅极是输入端子。n型MOS晶体管45₁~45₄的栅极经由布线47₁~47₄与反相器电路35₁~35₅的输出连接。也就是说,p型MOS晶体管43₁~43₄的栅极与n型MOS晶体管45₁~45₄的栅极是彼此共用的。n型MOS晶体管45₁~45₄的源极与低电位线V_{DL}连接。

[0124] 此外,NAND型驱动电路41₅具有以下结构。

[0125] p型MOS晶体管43₅的源极与高电位线V_{DH}连接。p型MOS晶体管43₅的栅极是输入端子。p型MOS晶体管43₅的栅极经由布线47₅与反相器电路35₅的输出连接。p型MOS晶体管43₅的漏极与n型MOS晶体管46的漏极彼此连接。n型MOS晶体管46的源极与p型MOS晶体管43₅的漏极连接。n型MOS晶体管46的栅极是输入端子。n型MOS晶体管46的栅极经由布线48_D与像素切换电路34连接。n型MOS晶体管46的源极与n型MOS晶体管45₅的漏极连接。n型MOS晶体管45₅的源极与n型MOS晶体管46的漏极连接。n型MOS晶体管45₅的栅极是输入端子。n型MOS晶体管45₅的栅极经由布线47₅与反相器电路35₅的输出连接。也就是说,p型MOS晶体管43₅的栅极与n型MOS晶体管45₅的栅极是彼此共用的。n型MOS晶体管45₅的源极与低电位线V_{DL}连接。

[0126] 利用上述的连接结构,能够从各个NOR型驱动电路41₁、41₂、41₃、41₄和NAND型驱动电路41₅向控制电极25₁、25₂、25₃、25₄、25_D输出传输控制脉冲G_{1out}~G_{4out}、G_{Dout}。传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}、G_{Dout}通过逻辑脉冲E_{SR(j)}的反相信号和逻辑脉冲E_{SR(j)}被控制为使像素电路13敏感的信号和不敏感的信号。

[0127] 详细说明周边电路31与像素电路13的连接结构。像素电路组15中包含的NOR型驱动电路41₁、41₂、41₃、41₄和NAND型驱动电路41₅的输入端子与反相器电路35₁、35₂、35₃、35₄、35₅的输出端子经由在像素电路组15内的相邻的2个像素电路13之间接近像素电路13并延伸的布线47₁、47₂、47₃、47₄、47₅而连接。即,将NOR型驱动电路41₁、41₂、41₃、41₄和NAND型驱动电路41₅的输入与反相器电路35₁、35₂、35₃、35₄、35₅的输出连接的布线47₁、47₂、47₃、47₄、47₅在像素电路组15的彼此相邻的2个像素电路13间的间隙部各设置一个。此外,按每个像素电路组15设置的NOR型驱动电路41₁的输出端子经由设置有该NOR型驱动电路41₁的像素电路13内的布线49和跨越像素电路组15中包含的全部的像素电路13延伸的布线51与该像素电路组15中包含的全部的像素电路13的控制电极25₁连接。同样地,NOR型驱动电路41₂、41₃、41₄和NAND型驱动电路41₅的输出端子分别经由2个布线与像素电路组15中包含的全部的像素电路13的各个控制电极25₂、25₃、25₄、25_D连接。

[0128] 利用上述结构的反相器电路35₁和NOR型驱动电路41₁,构成向构成像素电路组15的像素电路13的控制电极25₁施加传输控制脉冲G_{1out}的第一控制电极驱动电路。同样地,分别利用反相器电路35₂、35₃、35₄、35₅和NOR型驱动电路41₂、41₃、41₄以及NAND型驱动电路41₅,构成向构成像素电路组15的像素电路13的控制电极25₂、25₃、25₄、25_D施加传输控制脉冲G_{2out}、G_{3out}、G_{4out}、G_{Dout}的第二~第五控制电极驱动电路。

[0129] 此外,在周边电路31的像素切换电路34上连接有布线48_G、48_D。布线48_G、48_D沿行方向延伸。在图5中,行方向是指相对于纸面的横向方向。换言之,布线48_G、48_D沿像素电路13₁

~13₅排列的方向延伸。而且,布线48_g与配置于行方向的像素电路13₁~13₄连接。另外,布线48_d与像素电路13₅连接。

[0130] 图6示出NOR型驱动电路41₁的详细的电路结构。NOR型驱动电路41₁包括在p型MOS晶体管43₁的源极和n型MOS晶体管45₁的源极之间形成的电容成分53。该电容成分53例如能够通过形成于与像素电路13同一的半导体基板的MOS晶体管来实现。电容成分53的一端与作为低电位的基板电位连接,另一端与高电位连接。该电容成分53具有与NOR型驱动电路41₁的输出连接的像素电路13的控制电极25₁的合成电容C_G以上的电容。电容成分53优选具有4倍以上的电容。同样地,NOR型驱动电路41₂、41₃、41₄和NAND型驱动电路41₅也包括电容成分53。这些NOR型驱动电路41₂、41₃、41₄和NAND型驱动电路41₅的电容成分53具有与NOR型驱动电路41₂、41₃、41₄和NAND型驱动电路41₅的输出连接的像素电路13的各个控制电极25₂、25₃、25₄、25_d的合成电容C_G以上的电容。电容成分53的电容优选是合成电容C_G的4倍以上。

[0131] 图7示出NOR型驱动电路41₁、41₂、41₃、41₄动作时的NOR型驱动电路41₁、41₂、41₃、41₄与像素电路13的合成电容C_G的连接状态。(a)部表示传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}的接通(高电位)时的连接状态。(b)部表示传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}的断开(低电位)时的连接状态。对于NAND型驱动电路41₅也是相同的。这样,在传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}、G_{Dout}的接通时,电容成分53与合成电容C_G的两端连接。其结果是,向控制电极25₁、25₂、25₃、25₄、25_d供给在传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}、G_{Dout}的断开时对电容成分53进行充电的电荷。因此,能够快速地向控制电极25₁、25₂、25₃、25₄、25_d的电位上升。特别地,通过将电容成分53的电容设为合成电容C_G以上,能够从电容成分53供给上升到传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}、G_{Dout}的高电位所需的50%的电荷。其结果是,可以在不给电源增加负担的情况下进行高速的驱动。此外,如果将电容成分53的电容设为合成电容C_G的4倍以上,能够从电容成分53供给上升到传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}、G_{Dout}的高电位所需的80%的电荷。其结果是,可以在不给电源增加负担的情况下进行高速的驱动。另一方面,在传输控制脉冲G_{1out}、G_{2out}、G_{3out}、G_{4out}、G_{Dout}的断开时,合成电容C_G的两端被短路。其结果是,能够快速地向控制电极25₁、25₂、25₃、25₄、25_d的电位下降。

[0132] 图8示出像素电路13所具有的读出电路80₁、80₂、80₃、80₄的结构。

[0133] 读出电路80₁~80₄具有电容成分81₁~81₄、MOS晶体管82₁~82₄、放大电路83₁~83₄。读出电路80₁~80₄的输入分别与光电转换区域21连接。读出电路80₁~80₄的输出经由布线28与运算电路12连接。

[0134] 电容成分81₁~81₄蓄积光电转换区域21产生的电荷。电容成分81₁~81₄对应于图3所示电荷读出区域22₁~22₄。电容成分81₁~81₄的一端与控制电极25₁~25₄、MOS晶体管82₁~82₄和放大电路83₁~83₄连接。电容成分81₁~81₄的另一端与基准电位连接。

[0135] MOS晶体管82₁~82₄释放电容成分81₁~81₄中残留的电荷。MOS晶体管82₁~82₄的源极与电容成分81₁~81₄的一端连接。MOS晶体管82₁~82₄的栅极与读出控制电路27连接,从读出控制电路27接收复位脉冲RT。MOS晶体管82₁~82₄的漏极与复位电位线V_{DR}连接。

[0136] 放大电路83₁~83₄产生与蓄积在电容成分81₁~81₄的电荷对应的电压V₀₁~V₀₄,并将该电压V₀₁~V₀₄向布线28输出。放大电路83₁~83₄对应于图3所示的电压检测单元26₁~26₄。放大电路83₁~83₄的输入与电容成分81₁~81₄的一端连接。放大电路83₁~83₄的输出与布线28连接。此外,放大电路83₁~83₄与读出控制电路27连接,从读出控制电路27接收读出

控制脉冲SL。放大电路83₁~83₄所输出的电压V₀₁~V₀₄经由布线28向运算电路12提供。

[0137] [第一实施方式/动作]

[0138] 接下来,说明距离图像传感器10的动作。距离图像传感器10在像素电路13的内部具有驱动电路(NOR型驱动电路41₁~41₄和NAND型驱动电路41₅)。距离图像传感器10从垂直方向赋予控制脉冲G₁~G₄、G_D。距离图像传感器10从水平方向赋予切换敏感/不敏感的逻辑脉冲E_{SR(j)}的反相信号和逻辑脉冲E_{SR(j)}。距离图像传感器10在像素电路13的内部进行控制脉冲G_D与逻辑脉冲E_{SR(j)}的逻辑运算,生成传输控制脉冲G_{Dout}。然后,距离图像传感器10使用传输控制脉冲G_{Dout}来进行作为漏极栅极的控制电极25_D的选通(gating)。

[0139] 以下,对光源11的动作和像素电路13的敏感动作/不敏感动作之间的关系进行详细说明。

[0140] 图9是示出表示光源11的动作的时序图与逻辑脉冲E_{SR(j)}的时序图。另外,图10示意地示出阵列分割区域L₁、L₂、L₃、敏感像素区域AE和不敏感像素区域AN。阵列分割区域L₁~L₃是指预期入射脉冲光L_R入射的区域。敏感像素区域AE是指能够将对应于入射脉冲光L_R而产生的电荷蓄积在电荷读出区域22₁~22₄中的任一个的区域。不敏感像素区域AN是指将对应于入射脉冲光L_R而产生的电荷向电荷释放区域23释放的区域。也就是说,入射到不敏感像素区域AN的光不能作为输出而获得。

[0141] 如图10所示,在第一实施方式中,将像素阵列14沿纵向方向分割为3个区域。现在,像素阵列14是N行。这样一来,第一阵列分割区域L₁是从第一行到第(N/3)行。第二阵列分割区域L₂是从第(N/3+1)行到第(2N/3)行。第三阵列分割区域L₃是从第(2N/3+1)行到第N行。

[0142] 例如,在图10的(a)部中,多个正方形表示一个像素电路13。附加了细阴影的区域表示敏感像素区域AE。空白区域表示不敏感像素区域AN。由点划线包围的3个区域分别表示阵列分割区域L₁~L₃。在由点划线包围的区域中附加了粗阴影的区域表示入射脉冲光L_R从测定对象区域A入射到该区域。

[0143] 这样通过将照射区域R设为测定对象区域A的一部分,距离图像传感器10能够提高对背景光的抗噪声性。现在,假设光源11照射的脉冲光L_p的光量(p₀)恒定。这样一来,如果将脉冲光L_p限定为测定对象区域A的一部分即照射区域R来照射,则每单位面积的光量观上提高。例如,在如图10所示将测定对象区域A分割成3部分的情况下,照射区域R中的光量相对于照射到测定对象区域A的整个面时的光量成为3倍(参照图9的符号3p₀)。其结果是,能够相对于背景光的光量增大脉冲光L_p的光量。因此,距离图像传感器10能够提高对背景光的抗噪声性。

[0144] 需要说明的是,从光源11向测定对象区域A的脉冲光L_p的射出方向与从测定对象区域A返回的入射脉冲光L_R所入射的区域之间的关系可以通过任意的的方法关联。例如,在将测定对象区域A沿纵向方向分割为3部分时,在光源11将脉冲光L_p向最上的区域照射的情况下,可以使入射脉冲光L_R向像素阵列14的阵列分割区域L₁入射。

[0145] 距离图像传感器10在作为一帧的期间PF具有作为1次曝光期间的期间PE和作为1次读出期间的期间PR。另外,距离图像传感器10在一帧的期间PF进行多次曝光动作。此外,距离图像传感器10在1个敏感期间中进行1次曝光动作。距离图像传感器10的动作不限于上述的动作。对于其他的动作例,作为变形例1~5后述。

[0146] 在曝光期间(期间PE),反复进行多次曝光动作。

[0147] 首先,在期间 PE_1 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0148] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : HIGH$ 。

[0149] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : LOW$ 。

[0150] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : LOW$ 。

[0151] 期间 PE_1 具有期间 P_{1a} 以及在期间 P_{1a} 之后的期间 P_{1b} 。在期间 P_{1a} (参照图10的(a)部),光源11以使入射脉冲光 L_R 入射到阵列分割区域 L_1 的方式照射脉冲光 L_p 。例如,脉冲光 L_p 的占空比也可以为50%以下。之后,在期间 P_{1b} (参照图10的(b)部),光源11停止脉冲光 L_p 的照射。

[0152] 接下来,在期间 PE_2 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0153] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : LOW$ 。

[0154] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : HIGH$ 。

[0155] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : LOW$ 。

[0156] 期间 PE_2 具有期间 P_{2a} 以及在期间 P_{2a} 之后的期间 P_{2b} 。在期间 P_{2a} (参照图10的(c)部),光源11以使入射脉冲光 L_R 入射到阵列分割区域 L_2 的方式照射脉冲光 L_p 。之后,在期间 P_{2b} (参照图10的(d)部),光源11停止脉冲光 L_p 的照射。

[0157] 接下来,在期间 PE_3 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0158] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : LOW$ 。

[0159] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : LOW$ 。

[0160] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : HIGH$ 。

[0161] 期间 PE_3 具有期间 P_{3a} 和在期间 P_{3a} 之后的期间 P_{3b} 。在期间 PE_3a (参照图10的(e)部),光源11以使入射脉冲光 L_R 入射到阵列分割区域 L_3 的方式照射脉冲光 L_p 。之后,在期间 P_{3b} (参照图10的(f)部),光源11停止脉冲光 L_p 的照射。

[0162] 以下,将期间 $PE_1 \sim PE_3$ 的动作反复进行预定次数。反复进行该期间 $PE_1 \sim PE_3$ 的动作的期间是作为曝光期间的期间 PE 。而且,在期间 PE 之后设定作为读出期间的期间 PR 。这些期间 PE 和期间 PR 构成一帧(或子帧)。在该期间 PR ,从全部的行读出信号。在期间 PR ,不从光源11照射脉冲光 L_p 。另外,在期间 PR ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0163] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : LOW$ 。

[0164] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : LOW$ 。

[0165] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : LOW$ 。

[0166] [第一实施方式/作用效果]

[0167] 距离图像传感器10通过以下说明的一些作用效果,具有对背景光的强耐受性和对由摄像对象的运动引起的伪影的强耐受性。

[0168] 当光源控制部12a以使入射脉冲光 L_R 入射到敏感像素区域 AE 的方式产生脉冲光 L_p 时,距离图像传感器10向不敏感像素区域 AN 提供在光电转换区域21产生的电荷向电荷释放区域23移动的逻辑脉冲 $E_{SR(j)}$ 。根据该动作,在入射脉冲光 L_R 未入射的不敏感像素区域 AN ,抑制光电转换区域21中的可能成为噪声的电荷的蓄积。其结果是,当不敏感像素区域 AN 被切换为敏感像素区域 AE 时,形成基于入射脉冲光 L_R 的电荷的生成的准备就绪的状态。也就是说,能够快速地从不敏感像素区域 AN 切换为敏感像素区域 AE 。因此,能够在使敏感像素区域 AE 移动的同时高速地反复进行照射脉冲光 L_p 并且对由该脉冲光 L_p 引起的入射脉冲光 L_R 进行受光的动作。换言之,照射动作和受光动作的高速化和反复与所谓的距离测定中的帧期间

内的光电荷的时间上的过采样和累计同义。因此,通过基于过采样和累计的低通过滤效果,即使在测定对象物高速移动的情况下也能够获得良好的测量结果。

[0169] 也就是说,距离图像传感器10进行从光源11射出的线状的脉冲光 L_p 的扫掠、以及与该扫掠对应的方式使位置和时间同步的曝光动作和读出动作。

[0170] 在第一实施方式的距离图像传感器10中,光源控制部12a进行以使第 j 行中包含的像素电路13的全部包含在敏感像素区域AE中的方式使脉冲光 L_p 从光源11射出的动作。周边电路31进行如下动作:针对第 j 行中包含的像素电路13的全部,以允许电荷从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 移动的方式向像素阵列14提供使像素电路13动作的控制脉冲 $G_1 \sim G_4$ 、 G_D 、逻辑脉冲 $E_{SR(j)}$ 的反相信号和逻辑脉冲 $E_{SR(j)}$;针对未包含在敏感像素区域AE中的像素电路13的全部,以允许电荷从光电转换区域21向电荷释放区域23移动的方式向像素阵列14提供使像素电路13动作的控制脉冲 $G_1 \sim G_4$ 、 G_D 、逻辑脉冲 $E_{SR(j)}$ 的反相信号和逻辑脉冲 $E_{SR(j)}$ 的动作。根据该动作,能够将第 j 行中包含的像素电路13一并地设定为允许电荷从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 移动的状态(敏感状态)。此外,能够将未包含在第 j 行中的像素电路13一并地设定为允许电荷从光电转换区域21向电荷释放区域23移动的状态(不敏感状态)。因此,能够进行过采样和累计动作。

[0171] 第一实施方式的距离图像传感器10在周边电路31将控制脉冲 $G_1 \sim G_4$ 、 G_D 、逻辑脉冲 $E_{SR(j)}$ 的反相信号和逻辑脉冲 $E_{SR(j)}$ 向像素阵列14输出的状态下,进行光源控制部12a产生脉冲光 L_p 的曝光动作和周边电路31输出基于在光电转换区域21产生的电荷的电压的读出动作。控制脉冲 $G_1 \sim G_4$ 、 G_D 、逻辑脉冲 $E_{SR(j)}$ 的反相信号和逻辑脉冲 $E_{SR(j)}$ 在构成敏感像素区域AE的像素电路13使在光电转换区域21产生的电荷向电荷读出区域 $22_1 \sim 22_4$ 移动,并且在构成不敏感像素区域AN的像素电路13使在光电转换区域21产生的电荷向电荷释放区域23移动。周边电路31和光源控制部12a在进行多次对于多个敏感像素区域AE的曝光动作之后,进行读出动作。也就是说,在对于全部的像素电路13的曝光动作之后,从全部的像素电路13一并地读出信号。根据该动作,在整个像素阵列14中进行多次曝光动作之后,能够从整个像素阵列14读出信号。

[0172] 在第一实施方式的距离图像传感器10的曝光动作中,在周边电路31提供控制脉冲 $G_1 \sim G_4$ 、 G_D 和逻辑脉冲 $E_{SR(j)}$ 的状态下,光源控制部12a仅产生一次脉冲光 L_p 。通过该动作,也能够使距离图像传感器10的动作进一步高速化。

[0173] 此外,根据距离图像传感器10,通过设置在周边电路31的分配电路33分配控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 。通过由设置在像素电路组15中的1个像素电路13内的NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 和NAND型驱动电路 41_5 构成的第一~第五控制电极驱动电路,基于该控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 的传输控制脉冲被施加于构成像素电路组15的全部的像素电路13的控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 。由此,在各像素电路13中,控制光电转换区域21与电荷读出区域 22_1 、 22_2 、 22_3 、 22_4 和电荷释放区域23之间的电荷传输的定时。通过利用这样的第一~第五控制电极驱动电路中继控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 的结构,即使像素数量多也能够降低传输控制脉冲的波形的钝化,可以高速驱动像素并生成距离分辨率高的距离图像。同时,通过将第一~第五控制电极驱动电路的每一个由包括与控制电极的数量同样的数量的像素电路13的像素电路组15共用的结构,能够在将像素尺寸保持得较小的同时降低传输控制脉冲的波形的钝化。

[0174] 特别地,在本实施方式中,NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 和NAND型驱动电路 41_5 设置在像素电路组15的各个像素电路13内。分配电路33与NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 和NAND型驱动电路 41_5 分别经由在分开的2个像素电路13之间的间隙部延伸的布线 $47_1 \sim 47_5$ 而连接。通过这样的结构,能够将分配电路33与第一~第五控制电极驱动电路中的每一个电连接的多个布线 $47_1 \sim 47_5$ 分离。其结果是,能够防止不同的控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D 之间的串扰并实现稳定的像素的驱动。作为结果,可以生成距离分辨率高的距离图像。

[0175] 也就是说,像素电路13在内部具有驱动电路。因此,通过像素电路13内的逻辑运算进行敏感/不敏感用的选通。

[0176] 另外,在本实施方式中,NOR型驱动电路 41_1 、 41_2 、 41_3 、 41_4 和NAND型驱动电路 41_5 分别包括电容成分53。通过这样的结构,实现像素的高速的驱动。利用电容成分53的存在,能够降低伴随驱动像素电路13时的控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 的电容成分的充放电而在电源产生的电流。其结果是,能够防止电源电压瞬间下降的情况,可以高速驱动像素(像素电路13)。

[0177] [第二实施方式]

[0178] 接下来,以与第一实施方式的不同点为中心说明构成第二实施方式的距离图像取得装置1A的距离图像传感器10A的结构。

[0179] 图11是示出距离图像传感器10A的概略结构的框图。图11所示的距离图像传感器10A与第一实施方式的距离图像传感器10相比区别在于分配电路33A的功能、周边电路31A中的反相器电路的结构、周边电路31A与像素电路13A之间的连接结构。

[0180] 周边电路31A具有分配电路33A、反相器电路单元38A和像素切换电路34A。像素切换电路34A具有与第一实施方式的像素切换电路34相同的结构和功能,因此省略说明。

[0181] 即,分配电路33A将控制脉冲 G_1 分别分配为2个控制脉冲 G_{1p} 、 G_{1n} 而在行方向上反复生成。同样地,分配电路33A通过分配控制脉冲 G_2 、 G_3 、 G_4 、 G_D 来反复生成2个控制脉冲 G_{2p} 、 G_{2n} 、2个控制脉冲 G_{3p} 、 G_{3n} 、2个控制脉冲 G_{4p} 、 G_{4n} 和2个控制脉冲 G_{Dp} 、 G_{Dn} 。这些2个控制脉冲 G_{1p} 、 G_{1n} 以与控制脉冲 G_1 的接通断开同步,彼此的接通期间不一致的方式生成。具体而言,以使控制脉冲 G_{1p} 的接通期间处于控制脉冲 G_{1n} 的接通期间内的方式生成。同样地,2个控制脉冲 G_{2p} 、 G_{2n} 、2个控制脉冲 G_{3p} 、 G_{3n} 、2个控制脉冲 G_{4p} 、 G_{4n} 和2个控制脉冲 G_{Dp} 、 G_{Dn} 以与控制脉冲 G_2 、 G_3 、 G_4 、 G_D 的接通断开同步,彼此的接通期间不一致的方式生成。

[0182] 在周边电路31A中包括与第一实施方式中的反相器电路 35_1 、 35_2 、 35_3 、 35_4 、 35_5 相同结构的反相器电路 61_1 、 61_2 、 61_3 、 61_4 、 61_5 、以及反相器电路 63_1 、 63_2 、 63_3 、 63_4 、 63_5 。这些反相器电路 61_1 、 61_2 、 61_3 、 61_4 、 61_5 和反相器电路 63_1 、 63_2 、 63_3 、 63_4 、 63_5 构成反相器电路单元38A。一组反相器电路 61_1 、 61_2 、 61_3 、 61_4 、 61_5 和一组反相器电路 63_1 、 63_2 、 63_3 、 63_4 、 63_5 分别以控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 的个数所对应的个数按每个像素电路组15A反复设置。而且,2个反相器电路 61_1 、 63_1 与像素电路 $13A_1$ 内的NOR型驱动电路 $41A_1$ 对应,配置在像素电路组15A中的相邻的2个像素电路13A之间的周边部。同样地,2个反相器电路 61_2 、 63_2 、2个反相器电路 61_3 、 63_3 、2个反相器电路 61_4 、 63_4 、2个反相器电路 61_5 、 63_5 分别与像素电路 $13A_2$ 、 $13A_3$ 、 $13A_4$ 、 $13A_5$ 内的NOR型驱动电路 $41A_2$ 、 $41A_3$ 、 $41A_4$ 和NAND型驱动电路 $41A_5$ 对应,配置在相邻的2个像素电路13A之间的周边部。从分配电路33A向这些反相器电路 61_1 、 61_2 、 61_3 、 61_4 、 61_5 的各自的输入端子输入控制脉冲 G_{1p} 、 G_{2p} 、 G_{3p} 、 G_{4p} 、 G_{Dp} 。从分配电路33A向这些反相器电路 63_1 、 63_2 、 63_3 、 63_4 、 63_5 各自

的输入端子输入控制脉冲 G_{1n} 、 G_{2n} 、 G_{3n} 、 G_{4n} 、 G_{Dn} 。

[0183] 详细说明周边电路31A与像素电路13A的连接结构,NOR型驱动电路41A₁、41A₂、41A₃、41A₄和NAND型驱动电路41A₅的p型MOS晶体管43₁~43₅的栅极(控制端子)与反相器电路61₁、61₂、61₃、61₄、61₅的输出端子经由在相邻的2个像素电路13A之间延伸的布线47a₁~47a₅连接。另外,NOR型驱动电路41A₁、41A₂、41A₃、41A₄和NAND型驱动电路41A₅的n型MOS晶体管45₁~45₅的栅极(控制端子)与反相器电路63₁、63₂、63₃、63₄、63₅的输出端子经由在相邻的2个像素电路13A之间延伸的布线47b₁~47b₅连接。也就是说,将周边电路31A与像素电路13A之间连接的布线在像素电路组15中包含的2个像素电路13A之间的间隙部各设置2个。利用这样的连接结构,向NOR型驱动电路41A₁、41A₂、41A₃、41A₄和NAND型驱动电路41A₅的2个栅极经由分开的布线47a₁~47a₅、47b₁~47b₅供给控制脉冲 G_{1p} 、 G_{2p} 、 G_{3p} 、 G_{4p} 、 G_{Dp} 的反相信号或者控制脉冲 G_{1n} 、 G_{2n} 、 G_{3n} 、 G_{4n} 、 G_{Dn} 的反相信号。

[0184] 利用上述结构的反相器电路61₁、63₁和NOR型驱动电路41A₁,构成向构成像素电路组15A的像素电路13A的控制电极25₁施加传输控制脉冲 G_{1out} 的第一控制电极驱动电路。同样地,利用反相器电路61₂~61₅、63₂~63₅、NOR型驱动电路41A₂~41A₄和NAND型驱动电路41A₅,构成向像素电路13A的控制电极25₂~25₄、25_D施加传输控制脉冲 G_{2out} ~ G_{4out} 、 G_{Dout} 的第二~第五控制电极驱动电路。

[0185] 图12示出在本实施方式的距离图像传感器10A中生成的控制脉冲 G_{1p} 、 G_{1n} 的反相信号的波形和NOR型驱动电路41A₁的传输控制脉冲 G_{1out} 的波形的一例。这样,通过分配电路33A的作用,以从反相器电路61₁输出的控制脉冲 G_{1p} 的反相信号的低电位的期间、即p型MOS晶体管43₁的接通期间 T_{PON} 与从反相器电路63₁输出的控制脉冲 G_{1n} 的反相信号的高电位的期间、即n型MOS晶体管45₁的接通期间 T_{NON} 不重复的方式生成控制脉冲 G_{1p} 和控制脉冲 G_{1n} 。并且,利用NOR型驱动电路41A₁,生成在控制脉冲 G_{1p} 的反相信号断开的定时向高电位迁移并且在控制脉冲 G_{1n} 的反相信号接通的定时向低电位迁移的传输控制脉冲 G_{1out} 。同样地,在设置在各像素电路13A的NOR型驱动电路41A₂~41A₄和NAND型驱动电路41A₅中,也以p型MOS晶体管43的接通期间与n型MOS晶体管45的接通期间不重复的方式生成控制脉冲 G_{2p} ~ G_{4p} 和控制脉冲 G_{2n} ~ G_{4n} 。

[0186] [第二实施方式/作用效果]

[0187] 第二实施方式的距离图像取得装置1A也能够起到与第一实施方式的距离图像取得装置1同样的效果。也就是说,距离图像取得装置1A通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0188] 与第一实施方式的距离图像取得装置1同样地,第二实施方式的距离图像取得装置1A能够将规定的行中包含的像素电路13A₁~13A₅一并地设定为敏感像素区域AE。此外,距离图像取得装置1A能够将未包含在规定的行中的像素电路13A₁~13A₅一并地设定为不敏感像素区域AN。因此,第二实施方式的距离图像取得装置1A也能够进行过采样和累计动作。

[0189] 与第一实施方式的距离图像取得装置1同样地,通过利用第一~第五控制电极驱动电路中继控制脉冲 G_{1p} ~ G_{4p} 、 G_{1n} ~ G_{4n} 、 G_{Dp} 、 G_{Dn} 的结构以及将第一~第五控制电极驱动电路的每一个由具有与控制电极25₁~25₄、25_D的数量同样数量的像素电路13A₁~13A₅的像素电路组15A共用的结构,第二实施方式的距离图像取得装置1A也能够将在将像素尺寸保持得较小的同时降低传输控制脉冲 G_{1out} ~ G_{4out} 、 G_{Dout} 的波形的钝化。

[0190] 与第一实施方式的距离图像取得装置1同样地,第二实施方式的距离图像取得装置1A也将分配电路33A与第一~第五控制电极驱动电路中的每一个电连接的多个布线47a₁~47a₅、47b₁~47b₅分离地配置。其结果是,能够防止不同的控制脉冲G_{1p}~G_{4p}、G_{1n}~G_{4n}、G_{Dp}、G_{Dn}之间的串扰并实现稳定的像素的驱动,作为结果,可以生成距离分辨率高的距离图像。

[0191] 此外,第二实施方式的距离图像传感器10A能够起到与第一实施方式的距离图像传感器10不同的以下效果。

[0192] 在本实施方式的距离图像传感器10A中,经由分开的布线47a₁~47a₅、47b₁~47b₅向NOR型驱动电路41A₁~41A₄和NAND型驱动电路41A₅内的2个晶体管43₁~43₅、45₁~45₅的栅极供给控制脉冲G_{1p}~G_{4p}、G_{1n}~G_{4n}、G_{Dp}、G_{Dn}的反相信号。通过这样的结构,即使在向像素电路13A₁~13A₅供给的控制脉冲G_{1p}~G_{4p}、G_{1n}~G_{4n}、G_{Dp}、G_{Dn}的反相信号中产生钝化的情况下也能够防止流过NOR型驱动电路41A₁~41A₄和NAND型驱动电路41A₅的贯通电流的产生。NOR型驱动电路41A₁~41A₄和NAND型驱动电路41A₅中的贯通电流的产生在像素数增多的情况下,会导致流过与距离图像传感器10A连接的电源的电流的增加。因此,有时会引起电源电压的瞬时下降。其结果是,像素电路13A₁~13A₅内的控制电极驱动电路不能正常动作,控制电极驱动电路的响应速度变慢,结果是高速的像素的驱动变得困难。

[0193] 图13是示出一般的CMOS反相器电路中的输入控制脉冲V_{IN}与贯通电流I之间的关系的曲线图。图14是示出使用一般的CMOS反相器电路时的贯通电流I相对于输入控制脉冲V_{IN}的时间波形的图。这样,在一般的CMOS反相器中,在输入控制脉冲V_{IN}为高电位(V_{DD})与低电位(0V)之间的中间电位中贯通电流I急剧增加。为此,在将理想的矩形波的波形WF1作为输入控制脉冲输入的情况下在输入控制脉冲的电平的迁移定时仅在一瞬间产生贯通电流I。另一方面,在将矩形波变钝的波形WF2作为输入控制脉冲进行输入的情况下,由于中间电位的期间变长贯通电流I在更长的时间内持续产生。为此,在将一般的CMOS反相器电路用作控制电极驱动电路的情况下,随着输入控制脉冲的钝化变大,流过控制电极驱动电路的贯通电流的积分值逐渐增加。另一方面,根据距离图像传感器10A,能够充分地降低控制电极驱动电路中的贯通电流,可以进行高速的像素驱动。其结果是,可以生成距离分辨率高的距离图像。

[0194] 特别地,在本实施方式中,分配电路33A发挥功能,使得向构成各NOR型驱动电路41A₁~41A₄和NAND型驱动电路41A₅的2个晶体管43₁~43₅、45₁~45₅的栅极供给在接通期间互不重复的控制脉冲G_{1p}~G_{4p}、G_{1n}~G_{4n}、G_{Dp}、G_{Dn}的反相信号。由此,能够可靠地防止包括NOR型驱动电路41A₁~41A₄和NAND型驱动电路41A₅的第一~第五控制电极驱动电路中的贯通电流,可以进行高速的像素驱动。

[0195] [第三实施方式]

[0196] 接下来,以相对于第二实施方式的距离图像传感器10A的不同点为中心说明第三实施方式的距离图像取得装置1B所具有的距离图像传感器10B的结构。

[0197] 图15是示出距离图像传感器10B的概略结构的框图。图15所示的距离图像传感器10B与第二实施方式的距离图像传感器10A相比区别在于分配电路33B的功能、周边电路31B和像素电路13B中的反相器电路以及驱动电路的结构。

[0198] 周边电路31B具有分配电路33B、反相器电路单元38B和像素切换电路34B。像素切换电路34B具有与第一实施方式的像素切换电路34同样的结构和功能,因此省略说明。

[0199] 分配电路33B通过分配控制脉冲 G_1 、 G_2 、 G_3 、 G_4 、 G_D ，沿行方向反复生成控制脉冲 $G_{1p} \sim G_{4p}$ 、 G_{Dp} 的反相信号和控制脉冲 $G_{1n} \sim G_{4n}$ 、 G_{Dn} 。

[0200] 另外，周边电路31B的反相器电路单元38B具有反相器电路63₁、63₂、63₃、63₄、63₅和p型MOS晶体管71₁~71₅。也就是说，反相器电路单元38B具有p型MOS晶体管71₁~71₅来代替反相器电路61₁~61₅。控制脉冲 $G_{1p} \sim G_{4p}$ 、 G_{Dp} 的反相信号从分配电路33B分别向p型MOS晶体管71₁~71₅的栅极输入。p型MOS晶体管71₁~71₅的源极与高电位线 V_{DH} 连接。

[0201] 在构成像素电路组15B的各像素电路13B内，分别设置NOR型驱动电路41B₁~41B₄和NAND型驱动电路41B₅来代替NOR型驱动电路41₁~41₄和NAND型驱动电路41₅。NOR型驱动电路41B₁~41B₄和NAND型驱动电路41B₅是CMOS驱动电路。具体而言，NOR型驱动电路41B₁~41B₄具有p型MOS晶体管44₁~44₄和n型MOS晶体管45₁~45₄。另一方面，NAND型驱动电路41B₅具有n型MOS晶体管46和n型MOS晶体管45₅。也就是说，NAND型驱动电路41B₅在具有n型MOS晶体管46来代替p型MOS晶体管44₁这一点上与NOR型驱动电路41B₁不同。

[0202] 具体而言，NOR型驱动电路41B₁~41B₄具有以下结构。

[0203] p型MOS晶体管44₁~44₄的源极经由布线47a₁~47a₄与p型MOS晶体管71₁~71₄的漏极连接。向p型MOS晶体管44₁~44₄的源极输入控制脉冲 $G_{1p} \sim G_{4p}$ 的反相信号。p型MOS晶体管44₁~44₄的栅极经由布线48_G与像素切换电路34B连接。p型MOS晶体管44₁~44₄的栅极接收逻辑脉冲 $E_{SR(j)}$ 的反相信号。p型MOS晶体管44₁~44₄的漏极与n型MOS晶体管45₁~45₄的漏极彼此连接。n型MOS晶体管45₁~45₄的栅极经由布线47b₁~47b₄与反相器电路63₁~63₄的输出端连接。向n型MOS晶体管45₁~45₄的栅极输入控制脉冲 $G_{1n} \sim G_{4n}$ 的反相信号。n型MOS晶体管45₁~45₄的源极与低电位线 V_{DL} 连接。

[0204] 具体而言，NAND型驱动电路41B₅具有以下结构。n型MOS晶体管46的漏极经由布线47a₅与p型MOS晶体管71₅的漏极连接。向n型MOS晶体管46的漏极输入控制脉冲 G_{Dp} 的反相信号。n型MOS晶体管46的栅极经由布线48_D与像素切换电路34B连接。向n型MOS晶体管46的栅极输入逻辑脉冲 $E_{SR(j)}$ 。n型MOS晶体管46的源极与n型MOS晶体管45₅的漏极连接。n型MOS晶体管45₅的栅极经由布线47b₅与反相器电路63₅的输出端连接。向n型MOS晶体管45₅的栅极输入控制脉冲 G_{Dn} 的反相信号。n型MOS晶体管45₅的源极与低电位线 V_{DL} 连接。

[0205] 如上所述，利用使p型MOS晶体管71₁~71₄和p型MOS晶体管44₁~44₄串联连接的结构，构成生成向像素电路组15B中包含的像素电路13B₁~13B₅的控制电极25₁~25₄施加的传输控制脉冲的NOR型驱动电路(控制电极驱动电路)。另外，利用使p型MOS晶体管71₅和n型MOS晶体管46串联连接的结构，构成生成向像素电路组15B内的控制电极25_D施加的传输控制脉冲的NAND型驱动电路(控制电极驱动电路)。

[0206] [第三实施方式/作用效果]

[0207] 第三实施方式的距离图像取得装置1B也能够起到与第二实施方式的距离图像取得装置1A同样的效果。也就是说，距离图像取得装置1B通过过采样和累计，即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0208] 与第二实施方式的距离图像取得装置1A同样地，第三实施方式的距离图像取得装置1B能够将规定的行中包含的像素电路13B₁~13B₅一并地设定为敏感像素区域AE。此外，能够将未包含在规定的行中的像素电路13B₁~13B₅一并地设定为不敏感像素区域AN。因此，第三实施方式的距离图像取得装置1B也能够进行过采样和累计动作。

[0209] 与第二实施方式的距离图像取得装置1A同样地,通过利用第一~第五控制电极驱动电路中继控制脉冲 $G_{1p} \sim G_{4p}$ 、 $G_{1n} \sim G_{4n}$ 、 G_{Dp} 、 S_{Dn} 的结构以及将第一~第五控制电极驱动电路的每一个由具有与控制电极 $25_1 \sim 25_4$ 、 25_D 的数量同样数量的像素电路 $13B_1 \sim 13B_5$ 的像素电路组15B共用的结构,第三实施方式的距离图像取得装置1B也能够在将像素尺寸保持得较小的同时降低传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{Dout} 的波形的钝化。

[0210] 与第二实施方式的距离图像取得装置1A同样地,利用将分配电路33B与第一~第五控制电极驱动电路中的每一个电连接的多个布线 $47a_1 \sim 47a_5$ 、 $47b_1 \sim 47b_5$ 分离地配置的结构,第三实施方式的距离图像取得装置1B也能够防止不同的控制脉冲 $G_{1p} \sim G_{4p}$ 、 $G_{1n} \sim G_{4n}$ 、 G_{Dp} 、 G_{Dn} 之间的串扰并实现稳定的像素的驱动。作为其结果是,可以生成距离分辨率高的距离图像。

[0211] 与第二实施方式的距离图像取得装置1A同样地,第三实施方式的距离图像取得装置1B也具有向各NOR型驱动电路 $41B_1 \sim 41B_4$ 和NAND型驱动电路 $41B_5$ 供给在接通期间互不重复的控制脉冲的电路结构。也就是说,具有布线 $47a_1 \sim 47a_5$ 、 $47b_1 \sim 47b_5$ 。根据该结构,能够可靠地防止具有NOR型驱动电路 $41B_1 \sim 41B_4$ 和NAND型驱动电路 $41B_5$ 的第一~第五控制电极驱动电路中的贯通电流,可以进行高速的像素驱动。

[0212] 此外,第三实施方式的距离图像传感器10B能够起到与第二实施方式的距离图像传感器10A不同的以下效果。

[0213] 利用本实施方式的控制电极驱动电路的结构,构成NOR型驱动电路的一个晶体管即p型MOS晶体管 $71_1 \sim 71_4$ 的漏极经由布线 $47a_1 \sim 47a_4$ 与p型MOS晶体管 $44_1 \sim 44_4$ 的源极连接,进而经由p型MOS晶体管 $44_1 \sim 44_4$ 的源极-漏极间的p沟道使p型MOS晶体管 $44_1 \sim 44_4$ 的漏极与控制电极 $25_1 \sim 25_4$ 连接。另一方面,构成NOR型驱动电路的另一个晶体管即n型MOS晶体管 $45_1 \sim 45_4$ 的漏极在各像素电路13B内与控制电极 $25_1 \sim 25_4$ 连接。为此,在施加于控制电极 $25_1 \sim 25_4$ 的传输控制脉冲 $G_{1out} \sim G_{4out}$ 中,能够产生上升为平缓的状态,而下降为急剧的状态。

[0214] 图16示出利用本实施方式的距离图像传感器10B生成的传输控制脉冲 G_{1out} 、 G_{2out} 的波形的一例。图17是示出像素电路13B的信号电荷处理区域17B中的各区域的配置例的俯视图。图18是示出像素电路13B的信号电荷处理区域17B中的电位分布的图。图18示出沿图17所示的点划线CL的电位分布。

[0215] 在图17所示的信号电荷处理区域17B中,在中央设有光电转换区域21,在光电转换区域21的周围的信号电荷处理区域17B的四角配置电荷读出区域 $22_1 \sim 22_4$,在电荷读出区域 $22_1 \sim 22_4$ 中的2个区域间配置电荷释放区域23。此外,以从两侧将光电转换区域21与各个电荷读出区域 $22_1 \sim 22_4$ 之间的电荷移动路径夹在中间的方式设置控制电极 $25_1 \sim 25_4$,以从两侧将光电转换区域21和电荷释放区域23之间的电荷移动路径夹在中间的方式设置控制电极 25_D 。图18用实线表示对控制电极 25_1 施加低电位并对控制电极 25_2 施加高电位时的电荷移动路径上的电位分布。另外,用虚线表示对控制电极 25_1 施加高电位并且对控制电极 25_2 施加低电位时的电荷移动路径上的电位分布。利用这样的电位形成特性,如图16所示使传输控制脉冲 G_{1out} 急剧地下降,由此能够使电荷向电荷读出区域 22_1 的移动瞬间停止,即使之后传输控制脉冲 G_{2out} 缓慢地上升,也能够在到使传输控制脉冲 G_{2out} 下降为止的期间使在光电转换区域21产生的电荷不漏出地向电荷读出区域 22_2 移动。

[0216] 根据本实施方式的距离图像传感器10B,在周边电路31B中具备构成反相器电路的

一个p型MOS晶体管,在像素电路13B内具备构成NOR型驱动电路或NAND型驱动电路的另一个n型MOS晶体管。通过这样的结构,能够通过降低像素电路13B内的晶体管数量来将像素尺寸保持得较小。此外,可以进行高速的像素驱动。

[0217] 特别地,在本实施方式中,通过在像素电路13B中具备n型MOS晶体管,能够使施加于控制电极 $25_1 \sim 25_4$ 、 25_p 的传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{Dout} 的下降变得急剧,即使缩短传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{Dout} 的脉冲宽度也可以稳定地使电荷向电荷读出区域 $22_1 \sim 22_4$ 移动。其结果是,能够实现高速的像素的驱动。

[0218] [第四实施方式]

[0219] 接下来,以与第一实施方式的不同点为中心说明第四实施方式的距离图像取得装置1C所具有的距离图像传感器10C的结构。

[0220] 图19是示出距离图像传感器10C的概略结构的框图。图19所示的距离图像传感器10C与第一实施方式的距离图像传感器10相比区别在于像素电路13C所具有的反相器电路 $41C_1 \sim 41C_4$ 的结构。

[0221] 周边电路31C具有分配电路33C、反相器电路单元38C和像素切换电路34C。分配电路33C的结构和功能与第一实施方式的分配电路33的结构和功能相同。同样地,反相器电路单元38C的结构和功能与第一实施方式的反相器电路单元38的结构和功能相同。另一方面,像素切换电路34C在仅输出逻辑脉冲 $E_{SR(j)}$ 并且不输出逻辑脉冲 $E_{SR(j)}$ 的反相信号这一点上与第一实施方式的像素切换电路34不同。

[0222] 在构成像素电路组15C的各像素电路13C内,分别设置反相器电路 $41C_1 \sim 41C_4$ 来代替NOR型驱动电路 $41_1 \sim 41_4$ 。反相器电路 $41C_1 \sim 41C_4$ 是CMOS反相器电路。具体而言,反相器电路 $41C_1 \sim 41C_4$ 具有p型MOS晶体管 $43_1 \sim 43_4$ 和n型MOS晶体管 $45_1 \sim 45_4$ 。另一方面,NAND型驱动电路 $41C_5$ 具有p型MOS晶体管 43_5 、n型MOS晶体管46A和n型MOS晶体管 45_5 。也就是说,NAND型驱动电路 $41C_5$ 在具有n型MOS晶体管46A这一点上与反相器电路 $41C_1$ 不同。

[0223] 具体而言,反相器电路 $41C_1 \sim 41C_4$ 具有以下结构。

[0224] p型MOS晶体管 $43_1 \sim 43_4$ 的源极与高电位线 V_{DH} 连接。p型MOS晶体管 $43_1 \sim 43_4$ 的栅极经由布线 $47_1 \sim 47_4$ 与反相器电路 $35_1 \sim 35_4$ 的输出连接。另外,p型MOS晶体管 $43_1 \sim 43_4$ 的栅极也与n型MOS晶体管 $45_1 \sim 45_4$ 的栅极连接。向p型MOS晶体管 $43_1 \sim 43_4$ 的栅极输入控制脉冲 $G_1 \sim G_4$ 的反相信号。p型MOS晶体管 $43_1 \sim 43_4$ 的漏极与n型MOS晶体管 $45_1 \sim 45_4$ 的漏极彼此连接。n型MOS晶体管 $45_1 \sim 45_4$ 的栅极经由布线 $47_1 \sim 47_4$ 与反相器电路 $35_1 \sim 35_4$ 的输出连接。向n型MOS晶体管 $45_1 \sim 45_4$ 的栅极输入控制脉冲 $G_1 \sim G_4$ 的反相信号。n型MOS晶体管 $45_1 \sim 45_4$ 的源极与低电位线 V_{DL} 连接。

[0225] 此外,NAND型驱动电路 $41C_5$ 具有以下结构。

[0226] p型MOS晶体管 43_5 的源极与高电位线 V_{DH} 连接。p型MOS晶体管 43_5 的栅极是输入端子。p型MOS晶体管 43_5 的栅极经由布线 47_5 与反相器电路 35_5 的输出连接。p型MOS晶体管 43_5 的漏极与n型MOS晶体管46A的漏极彼此连接。n型MOS晶体管46A的栅极是输入端子。n型MOS晶体管46A的栅极经由布线 48_p 与像素切换电路34C连接。n型MOS晶体管46A的源极与n型MOS晶体管 45_5 的漏极连接。n型MOS晶体管 45_5 的源极与n型MOS晶体管46的漏极连接。n型MOS晶体管 45_5 的栅极是输入端子。n型MOS晶体管 45_5 的栅极经由布线 47_5 与反相器电路 35_5 的输出连接。n型MOS晶体管 45_5 的源极与低电位线 V_{DL} 连接。

[0227] [第四实施方式/作用效果]

[0228] 第四实施方式的距离图像取得装置1C也能够起到与第一实施方式的距离图像取得装置1同样的效果。也就是说,距离图像取得装置1C通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0229] 与第一实施方式的距离图像取得装置1同样地,第四实施方式的距离图像取得装置1C可以将规定的行中包含的像素电路 $13C_1 \sim 13C_5$ 一并地设置在敏感像素区域AE。此外,可以将未包含在规定的行中的像素电路 $13C_1 \sim 13C_5$ 一并地设置在不敏感像素区域AN。因此,第四实施方式的距离图像取得装置1C也能够进行过采样和累计动作。

[0230] 与第一实施方式的距离图像取得装置1同样地,通过利用第一~第五控制电极驱动电路中继电器脉冲 $G_1 \sim G_4, G_D$ 的结构以及将第一~第五控制电极驱动电路的每一个由具有与控制电极 $25_1 \sim 25_4, 25_D$ 的数量同样数量的像素电路 $13C_1 \sim 13C_5$ 的像素电路组15C共用的结构,第四实施方式的距离图像取得装置1C也能够将在将像素尺寸保持得较小的同时降低传输控制脉冲 $G_{1out} \sim G_{4out}, G_{Dout}$ 的波形的钝化。

[0231] 与第一实施方式的距离图像取得装置1同样地,利用将分配电路33C与第一~第五控制电极驱动电路中的每一个电连接的多个布线 $47_1 \sim 47_5$ 分离地配置的结构,第四实施方式的距离图像取得装置1C也能够防止不同的控制脉冲 $G_1 \sim G_4, G_D$ 的反相信号之间的串扰并实现稳定的像素的驱动。作为结果,可以生成距离分辨率高的距离图像。

[0232] 此外,第四实施方式的距离图像取得装置1C能够起到与第一实施方式的距离图像取得装置1不同的以下效果。

[0233] 距离图像传感器10C具有用于将电荷释放区域23控制为有效或无效的逻辑脉冲 $E_{SR(j)}$ 的布线 48_D 。也就是说,不具有如第一实施方式的距离图像传感器10那样用于将电荷读出区域 $22_1 \sim 22_4$ 控制为有效或无效的逻辑脉冲 $E_{SR(j)}$ 的反相信号的布线。因此,能够简化电路结构。

[0234] [第五实施方式]

[0235] 接下来,以与第二实施方式的不同点为中心说明第五实施方式的距离图像取得装置1D所具有的距离图像传感器10D的结构。

[0236] 图20是示出距离图像传感器10D的概略结构的框图。图20所示的距离图像传感器10D与第二实施方式的距离图像传感器10A相比区别在于像素电路13D所具有的反相器电路 $41D_1 \sim 41D_4$ 的结构。

[0237] 周边电路31D具有分配电路33D、反相器电路单元38D和像素切换电路34D。分配电路33D的结构和功能与第二实施方式的分配电路33A的结构和功能相同。同样地,反相器电路单元38D的结构和功能与第二实施方式的反相器电路单元38A的结构和功能相同。另一方面,像素切换电路34D在仅输出逻辑脉冲 $E_{SR(j)}$,并且不输出逻辑脉冲 $E_{SR(j)}$ 的反相信号这一点上与第二实施方式的像素切换电路34A不同。

[0238] 在构成像素电路组15D的各像素电路 $13D_1 \sim 13D_5$ 内,分别设置反相器电路 $41D_1 \sim 41D_4$ 来代替NOR型驱动电路 $41A_1 \sim 41A_4$ 。反相器电路 $41D_1 \sim 41D_4$ 的结构和功能与第四实施方式的反相器电路 $41C_1 \sim 41C_4$ 相同。另一方面,反相器电路 $41D_1 \sim 41D_4$ 的构成反相器电路 $41D_1 \sim 41D_4$ 的p型MOS晶体管 $43_1 \sim 43_4$ 和n型MOS晶体管 $45_1 \sim 45_4$ 的各自的栅极的连接结构与第四实施方式的反相器电路 $41C_1 \sim 41C_4$ 不同。

[0239] 具体而言,p型MOS晶体管 $43_1 \sim 43_5$ 的栅极经由布线 $47a_1 \sim 47a_5$ 与反相器电路 $61_1 \sim 61_5$ 的输出连接。向p型MOS晶体管 $43_1 \sim 43_5$ 的栅极输入控制脉冲 $G_{1p} \sim G_{4p}$ 、 G_{Dp} 的反相信号。n型MOS晶体管 $45_1 \sim 45_5$ 的栅极经由布线 $47b_1 \sim 47b_5$ 与反相器电路 $63_1 \sim 63_5$ 的输出连接。向n型MOS晶体管 $45_1 \sim 45_5$ 的栅极输入控制脉冲 $G_{1n} \sim G_{4n}$ 、 G_{Dn} 的反相信号。

[0240] [第五实施方式/作用效果]

[0241] 第五实施方式的距离图像取得装置1D也能够起到与第二实施方式的距离图像取得装置1A同样的效果。也就是说,距离图像取得装置1D通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0242] 与第二实施方式的距离图像取得装置1A同样地,第五实施方式的距离图像取得装置1D可以将规定的行中包含的像素电路 $13D_1 \sim 13D_5$ 一并地设置在敏感像素区域AE。此外,可以将未包含在规定的行中的像素电路 $13D_1 \sim 13D_5$ 一并地设置在不敏感像素区域AN。因此,第五实施方式的距离图像取得装置1D也能够进行过采样和累计动作。

[0243] 与第二实施方式的距离图像取得装置1A同样地,通过利用第一~第五控制电极驱动电路中控制脉冲 $G_{1p} \sim G_{4p}$ 、 $G_{1n} \sim G_{4n}$ 、 G_{Dp} 、 G_{Dn} 的结构以及将第一~第五控制电极驱动电路的每一个由具有与控制电极 $25_1 \sim 25_4$ 、 25_D 的数量同样数量的像素电路 $13D_1 \sim 13D_5$ 的像素电路组15D共用的结构,第五实施方式的距离图像取得装置1D也能够将在将像素尺寸保持得较小的同时降低传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{Dout} 的波形的钝化。

[0244] 与第二实施方式的距离图像取得装置1A同样地,利用将分配电路33D与第一~第五控制电极驱动电路中的每一个电连接的多个布线 $47a_1 \sim 47a_5$ 、 $47b_1 \sim 47b_5$ 分离地配置的结构,第五实施方式的距离图像取得装置1D也能够防止不同的控制脉冲 $G_{1p} \sim G_{4p}$ 、 $G_{1n} \sim G_{4n}$ 、 G_{Dp} 、 G_{Dn} 之间的串扰并实现稳定的像素的驱动。作为结果,可以生成距离分辨率高的距离图像。

[0245] 与第二实施方式的距离图像取得装置1A同样地,第五实施方式的距离图像取得装置1D也具有向构成各反相器电路 $41D_1 \sim 41D_4$ 和NAND型驱动电路 $41D_5$ 的2个晶体管 $43_1 \sim 43_5$ 、 $45_1 \sim 45_5$ 的栅极供给在接通期间互不重复的控制脉冲的电路结构。也就是说,距离图像取得装置1D具有布线 $47a_1 \sim 47a_5$ 、 $47b_1 \sim 47b_5$ 。根据该结构,能够可靠地防止具有反相器电路 $41D_1 \sim 41D_4$ 和NAND型驱动电路 $41D_5$ 的第一~第五控制电极驱动电路中的贯通电流。其结果是,可以进行高速的像素驱动。

[0246] 此外,第五实施方式的距离图像取得装置1D能够起到与第二实施方式的距离图像取得装置1A不同的以下效果。

[0247] 与第二实施方式的距离图像取得装置1A同样地,第五实施方式的距离图像取得装置1D能够充分地降低控制电极驱动电路中的贯通电流,可以进行高速的像素驱动。其结果是,可以生成距离分辨率高的距离图像。

[0248] 距离图像取得装置1D具有用于将电荷释放区域23控制为有效或无效的逻辑脉冲 $E_{SR(j)}$ 的布线 48_D 。也就是说,不像第二实施方式的距离图像取得装置1A那样具有用于控制电荷读出区域 $22_1 \sim 22_4$ 的逻辑脉冲 $E_{SR(j)}$ 的反相信号的布线。因此,能够简化电路结构。

[0249] [第六实施方式]

[0250] 接下来,以与第三实施方式的不同点为中心说明第六实施方式的距离图像取得装置1E所具有的距离图像传感器10E的结构。

[0251] 图21是示出距离图像传感器10E的概略结构的框图。距离图像传感器10E具有用于降低所谓的贯通电流的元件结构。图21所示的距离图像传感器10E与第三实施方式的距离图像传感器10B相比区别在于像素电路13E所具有的控制电路的结构。

[0252] 周边电路31E具有分配电路33E、反相器电路单元38E和像素切换电路34E。分配电路33E的结构和功能与第三实施方式的分配电路33B的结构和功能相同。同样地,反相器电路单元38E的结构和功能与第三实施方式的反相器电路单元38B的结构和功能相同。另一方面,像素切换电路34E在仅输出逻辑脉冲 $E_{SR(j)}$,并且不输出逻辑脉冲 $E_{SR(j)}$ 的反相信号这一点上与第三实施方式的像素切换电路34B不同。

[0253] 在构成像素电路组15E的各像素电路 $13E_1 \sim 13E_4$ 内,设置NAND型驱动电路 $41E_1 \sim 41E_4$ 来代替NAND型驱动电路 $41B_1 \sim 41B_4$ 。NAND型驱动电路 $41E_1 \sim 41E_4$ 分别包括n型MOS晶体管 $45_1 \sim 45_4$ 。也就是说,设置在像素电路 $13E_1 \sim 13E_4$ 的控制电路在未设置p型MOS晶体管 $43_1 \sim 43_4$ 这一点上与NAND型驱动电路 $41B_1 \sim 41B_4$ 不同。另一方面,设置在像素电路 $13E_5$ 的NAND型驱动电路 $41E_5$ 的结构和功能与NAND型驱动电路 $41B_5$ 的结构和功能相同。

[0254] [第六实施方式/作用效果]

[0255] 第六实施方式的距离图像取得装置1E也能够起到与第三实施方式的距离图像取得装置1B同样的效果。也就是说,距离图像传感器10E通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0256] 与第三实施方式的距离图像取得装置1B同样地,第六实施方式的距离图像取得装置1E可以将规定的行中包含的像素电路 $13E_1 \sim 13E_5$ 一并地设定为敏感像素区域AE。此外,可以将未包含在规定的行中的像素电路 $13E_1 \sim 13E_5$ 一并地设定为不敏感像素区域AN。因此,第六实施方式的距离图像取得装置1E也能够进行过采样和累计动作。

[0257] 与第三实施方式的距离图像取得装置1B同样地,通过利用第一~第五控制电极驱动电路中继控制脉冲 $G_{1p} \sim G_{4p}$ 、 $G_{1n} \sim G_{4n}$ 、 G_{dp} 、 G_{dn} 的结构以及将第一~第五控制电极驱动电路的每一个由具有与控制电极 $25_1 \sim 25_4$ 、 25_p 的数量同样数量的像素电路 $13E_1 \sim 13E_5$ 的像素电路组15E共用的结构,第六实施方式的距离图像取得装置1E也能够将在将像素尺寸保持得较小的同时降低传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{dout} 的波形的钝化。

[0258] 与第三实施方式的距离图像取得装置1B同样地,利用将分配电路33E与第一~第五控制电极驱动电路中的每一个电连接的多个布线 $47a_1 \sim 47a_5$ 、 $47b_1 \sim 47b_5$ 分离地配置的结构,第六实施方式的距离图像取得装置1E也能够防止不同的控制脉冲 $G_{1p} \sim G_{4p}$ 、 $G_{1n} \sim G_{4n}$ 、 G_{dp} 、 G_{dn} 之间的串扰并实现稳定的像素的驱动。作为结果,可以生成距离分辨率高的距离图像。

[0259] 与第二实施方式的距离图像取得装置1A同样地,第六实施方式的距离图像取得装置1E也具有向各反相器电路 $41E_1 \sim 41E_4$ 和NAND型驱动电路 $41E_5$ 供给在接通期间互不重复的控制脉冲的电路结构。也就是说,具有布线 $47a_1 \sim 47a_5$ 、 $47b_1 \sim 47b_5$ 。能够可靠地防止具有反相器电路 $41E_1 \sim 41E_4$ 和NAND型驱动电路 $41E_5$ 的第一~第五控制电极驱动电路中的贯通电流,可以进行高速的像素驱动。

[0260] 此外,第六实施方式的距离图像取得装置1E能够起到与第二实施方式的距离图像取得装置1A不同的以下效果。

[0261] 根据第六实施方式的距离图像取得装置1E,也能够起到与第三实施方式的距离图

像取得装置1B同样的效果。总之,第六实施方式的距离图像取得装置1E在周边电路31E具有构成反相器电路或者NAND型驱动电路的中的一者的p型MOS晶体管。进而,距离图像取得装置1E在像素电路13E₁~13E₅内具有构成反相器电路或者NAND型驱动电路中的另一者的n型MOS晶体管。通过这样的结构,减少像素电路13E内的晶体管数量。其结果是,能够将像素尺寸保持得较小并且可以进行高速的像素驱动。

[0262] [第七实施方式]

[0263] 接下来,说明第七实施方式的距离图像取得装置1F。第一实施方式的距离图像取得装置1以覆盖测定对象区域A的全宽的方式照射脉冲光L_p。另一方面,如图22所示第七实施方式的距离图像取得装置1F对测定对象区域A的宽度方向上的一部分照射脉冲光L_p。

[0264] 上述的第一实施方式的距离图像取得装置1如图10等所示按行对敏感像素区域AE和不敏感像素区域AN进行切换。第七实施方式的距离图像取得装置1F除了按行将像素电路13F的动作设定为敏感或不敏感的动作,还进行按列块设定为敏感或不敏感的动作。根据这些动作,如图23所示,能够在像素阵列14F中将特定的区域设定为敏感像素区域AE,并且将其其他区域设定为不敏感像素区域AN。然后,敏感像素区域AE从图23的左向右依次按列块移动后,向下一行移动。

[0265] 距离图像传感器10F具有像素阵列14F、运算电路12和周边电路31F。周边电路31F具有分配电路33F、像素切换电路(列)54F、逻辑运算电路55F和像素切换电路(行)56F。

[0266] 图24是示出距离图像传感器10F的具体的电路结构的图。距离图像传感器10F具有包括4个电荷读出区域22₁~22₄的像素电路13F,并且具有对像素电路13F的敏感/不敏感进行切换的周边电路31F。特别地,周边电路31F不是按行而是以块为单位对像素电路13F的敏感/不敏感进行切换。

[0267] 分配电路33F具有与第一实施方式的分配电路33相同的结构和功能。分配电路33F从运算电路12接收控制脉冲G₁~G₄、G_D。分配电路33F向逻辑运算电路55F的每个逻辑运算单元57F_U提供控制脉冲G₁~G₄、G_D。

[0268] 像素切换电路(列)54F的输入与运算电路12连接。像素切换电路(列)54F从运算电路12接收控制脉冲S_{PIN}、S_{LCK}、S_{ENB}、S_{DENB}。像素切换电路(列)54F的输出与逻辑运算电路55F连接。像素切换电路(列)54F向逻辑运算电路55F提供逻辑脉冲(列)E_{SC(i-4:i)}。

[0269] 逻辑运算电路55F的输入与分配电路33F和像素切换电路(列)54F连接。逻辑运算电路55F从分配电路33F按照逻辑运算单元57F_U接收控制脉冲G₁~G₄、G_D。逻辑运算电路55F从像素切换电路(列)54F按照逻辑运算单元57F_U接收逻辑脉冲(列)E_{SC(i-4:i)}。某个逻辑运算电路55F例如进行控制脉冲G₁~G₄、G_D和逻辑脉冲(列)E_{SC(i-4:i)}的逻辑运算。其逻辑运算的结果是,逻辑运算电路55F输出控制脉冲(列)G_{1(i-4:i)}}~G_{4(i-4:i)}}、G_{D(i-4:i)}}的反相信号。逻辑运算电路55F的输出与像素阵列14F连接。逻辑运算电路55F向像素阵列14F的每列提供控制脉冲G_{1(i-4:i)}}~G_{4(i-4:i)}}、G_{D(i-4:i)}}的反相信号。

[0270] 进一步详细说明逻辑运算电路55F的电路结构。

[0271] 逻辑运算电路55F具有反相器电路35₁~35₅、与门58₁~58₄、反相器电路59和或门58₅。5个反相器电路35₁~35₅、4个与门58₁~58₄、1个反相器电路59和1个或门58₅构成一组逻辑运算单元57F_U。一个逻辑运算单元57F_U与一个像素电路组15F对应。

[0272] 与门58₁~58₄的输入与分配电路33F和像素切换电路(列)54F连接。与门58₁~58₄

的第一输入从分配电路33F接收控制脉冲 $G_1 \sim G_4$ 。与门58₁~58₄的第二输入从像素切换电路(列)54F接收逻辑脉冲(列) $E_{SC(i-4:i)}$ 。也就是说,与门58₁~58₄的第二输入彼此连接。与门58₁~58₄的输出与反相器电路35₁~35₄连接。与门58₁~58₄向反相器电路35₁~35₄提供控制脉冲 $G_{1(i-4:i)} \sim G_{4(i-4:i)}$ 。

[0273] 反相器电路59的输入与像素切换电路(列)54F连接。也就是说,反相器电路59的输入与与门58₁~58₄的第二输入共用。反相器电路59从像素切换电路(列)54F接收逻辑脉冲(列) $E_{SC(i-4:i)}$ 。反相器电路59的输出与或门58₅连接。反相器电路59向或门58₅提供逻辑脉冲(列) $E_{SC(i-4:i)}$ 的反相信号。

[0274] 或门58₅的输入与分配电路33F和反相器电路59连接。或门58₅的第一输入从分配电路33F接收控制脉冲 G_D 。或门58₅的第二输入从反相器电路59接收逻辑脉冲(列) $E_{SC(i-4:i)}$ 的反相信号。或门58₅的输出与反相器电路35₅连接。或门58₅将控制脉冲 G_D 与逻辑脉冲(列) $E_{SC(i-4:i)}$ 的反相信号的逻辑和信号即控制脉冲 $G_{D(i-4:i)}$ 向反相器电路35₅提供。

[0275] 根据上述的分配电路33F、像素切换电路(列)54F和逻辑运算电路55F,能够向每个逻辑运算单元57F_U提供彼此不同的逻辑脉冲 $E_{SC(i-4:i)}$ 。

[0276] 像素切换电路(行)56F的输入与运算电路12连接。像素切换电路(行)56F从运算电路12接收控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 。像素切换电路(行)56F利用控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 来生成逻辑脉冲(行) $E_{SR(j)}$ 。像素切换电路(行)56F的输出与像素阵列14F连接。像素切换电路(行)56F向像素阵列14F的第j行提供逻辑脉冲(行) $E_{SR(j)}$ 。

[0277] 根据上述的像素切换电路(行)56F,能够向每一行或每多行提供彼此不同的逻辑脉冲(行) $E_{SR(j)}$ 。

[0278] 其结果是,像素电路13F的敏感/不敏感基本上通过像素切换电路(行)56F的逻辑脉冲(行) $E_{SR(j)}$ 进行切换。例如,即使某个像素电路13F被输入将像素电路13F设为敏感的控制脉冲 $G_{1(i-4:i)}$,如果像素电路13F被输入将像素电路13F设为不敏感的逻辑脉冲(行) $E_{SR(j)}$,则该像素电路13F为不敏感。根据该关系,如图23所示能够仅将像素阵列14F的一部分的区域设为敏感像素区域AE并且将其他区域设为不敏感像素区域AN。也就是说,只有被输入了将像素电路13F设为敏感的控制脉冲 $G_{1(i-4:i)} \sim G_{4(i-4:i)}$ (即逻辑脉冲(列) $E_{SC(i-4:i)}$)和将像素电路13F设为敏感的逻辑脉冲(行) $E_{SR(j)}$ 的像素电路13F成为敏感。

[0279] [第七实施方式/作用效果]

[0280] 第七实施方式的距离图像取得装置1F也能够起到与第一实施方式的距离图像取得装置1同样的效果。也就是说,距离图像取得装置1F通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0281] 与第一实施方式的距离图像取得装置1同样地,第七实施方式的距离图像取得装置1F能够将规定的行中包含的像素电路13F一并地设定为敏感像素区域AE。此外,能够将未包含在规定的行中的像素电路13F一并地设定为不敏感像素区域AN。因此,第七实施方式的距离图像取得装置1F也能够进行过采样和累计动作。

[0282] 与第一实施方式的距离图像取得装置1同样地,通过利用第一~第五控制电极驱动电路中继控制脉冲 $G_1 \sim G_4$ 、 G_D 的结构以及将第一~第五控制电极驱动电路的每一个由具有与控制电极25₁~25₄、25_D的数量同样数量的像素电路13F的像素电路组15F共用的结构,第七实施方式的距离图像取得装置1F也能够保持像素尺寸小的同时降低传输控制脉冲

$G_{1out(i-4:i)} \sim G_{4out(i-4:i)}$ 、 $G_{Dout(i-4:i)}$ 的反相信号的波形的钝化。

[0283] 此外,第七实施方式的距离图像取得装置1F能够起到与第一实施方式的距离图像取得装置1不同的以下效果。

[0284] 在第七实施方式的距离图像取得装置1F中,光源控制部12a进行如下动作:以第j行中包含的像素电路13F的一部分包含在敏感像素区域AE中的方式从光源11射出脉冲光 L_p 的动作;对于第j行中包含的像素电路13F的一部分,将以允许电荷从光电转换区域21向电荷读出区域 $22_1 \sim 22_4$ 移动的方式向像素阵列14F提供使像素电路13F动作的控制脉冲的动作;以及对于未包含在敏感像素区域AE中的不敏感像素区域AN中包含的像素电路13F的全部,将以允许电荷从光电转换区域21向电荷释放区域23移动的方式向像素阵列14F提供使像素电路13F动作的控制脉冲的动作。根据该动作,可以将像素阵列14F中包含的期望的区域设为敏感像素区域AE。因此,能够更周密地设定像素阵列14F中的敏感像素区域AE。

[0285] [第八实施方式]

[0286] 接下来,以与第一实施方式的不同点为中心说明第八实施方式的距离图像取得装置1G所具有的距离图像传感器10G的结构。距离图像传感器10G采用通过漏极的控制来控制像素电路13G的敏感/不敏感的像素结构和像素控制。距离图像传感器10G采用从水平方向提供传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 、 $G_{Dout(j)}$ 的方式。距离图像传感器10G通过配置在周边的行选择部所进行的基于用于操作敏感/不敏感的信号的选择来进行动作。

[0287] 图25是示出距离图像传感器10G的概略结构的框图。距离图像传感器10G与第一实施方式的距离图像传感器10相比区别在于周边电路31G的结构。另外,距离图像传感器10G与距离图像传感器10相比区别在于像素电路13G的元件结构和电路结构。例如,像素电路13具有4个控制电极 $25_1 \sim 25_4$ 和4个电荷读出区域 $22_1 \sim 22_4$ 。也就是说,像素电路13是所谓的4抽头型的结构。另一方面,像素电路13G具有3个控制电极 $25_1 \sim 25_3$ 和3个电荷读出区域 $22T_1 \sim 22T_3$ 。也就是说,像素电路13G是所谓的3抽头型的结构。

[0288] 像素电路13G具有光电转换区域21、电荷读出区域 $22T_1 \sim 22T_3$ 、电荷释放区域23T、电压检测单元 $26T_1 \sim 26T_3$ 和控制电极 $25_1 \sim 25_3$ 、 25_D 。

[0289] 图26是示出像素电路13G与周边电路31G的连接结构的图。距离图像传感器10G具有多个像素电路13G、周边电路31G和布线部74G。像素电路13G具有信号电荷处理区域17T。像素电路13G不具有与像素电路13所具有的NOR型驱动电路 $41_1 \sim 41_4$ 相当的结构。另外,像素电路13G也不具有与像素电路13所具有的NAND型驱动电路 41_5 相当的构成要素。

[0290] 布线部74G使周边电路31G与像素电路13G。布线部74G具有沿横向方向延伸的多个布线 $74_1 \sim 74_4$ 。布线 74_1 使周边电路31G与像素电路13G的控制电极 25_1 连接。布线 74_2 使周边电路31G与像素电路13G的控制电极 25_2 连接。布线 74_3 使周边电路31G与像素电路13G的控制电极 25_3 连接。布线 74_4 使周边电路31G与像素电路13G的控制电极 25_D 连接。

[0291] 布线 $74_1 \sim 74_4$ 在像素阵列14G的整个宽度上延伸。布线 $74_1 \sim 74_4$ 分别连接有多条支线。例如,在像素阵列14G在宽度方向上具有Y个像素电路13G的情况下,布线 74_1 上连接有Y条支线。这些支线的一端与布线 $74_1 \sim 74_4$ 连接。支线的另一端与控制电极 $25_1 \sim 25_3$ 、 25_D 连接。

[0292] 根据该结构,能够对第j行中包含的像素电路13G的全部一并地控制。这里所说的控制是指对像素电路13G的敏感和不敏感进行切换的控制。例如,在将第j行的像素电路13G的全部设定为敏感的情况下,经由布线 74_4 向控制电极 25_D 提供传输控制脉冲 $G_{Dout(j)} \langle L \rangle$ 。另

外,在将第j行的像素电路13G的全部设定为不敏感的情况下,经由布线74₄向控制电极25_D提供传输控制脉冲 $G_{Dout(j)} <H>$ 。

[0293] 图27是示出周边电路31G的电路结构的图。周边电路31G包括驱动电路34G。驱动电路34G的输入与运算电路12连接。驱动电路34G的输入从运算电路12接收控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 和控制脉冲 G_1 、 G_2 、 G_3 、 G_D 。驱动电路34G基于控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 和控制脉冲 G_1 、 G_2 、 G_3 、 G_D 来生成传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 、 $G_{Dout(j)}$ 。驱动电路34G的输出经由布线部74G与像素电路13G连接。驱动电路34G的输出向像素电路13G提供传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 和传输控制脉冲 $G_{Dout(j)}$ 。

[0294] 驱动电路34G具有行扫描图案产生电路42G和逻辑运算电路44G。

[0295] 行扫描图案产生电路42G经由布线部72G与运算电路12连接。行扫描图案产生电路42G从运算电路12接收控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 。

[0296] 行扫描图案产生电路42G基于控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 来生成逻辑脉冲 $E_{SR(j)}$ 。

[0297] 图28是示出行扫描图案产生电路42G的电路图。行扫描图案产生电路42G基于控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 、 S_{DENB} 来生成逻辑脉冲E。行扫描图案产生电路42G只要是能够生成逻辑脉冲 $E_{SR(1)} \sim E_{SR(N)}$ 的电路结构即可,不限于图28所示的电路结构。

[0298] 行扫描图案产生电路42G具有多个D触发器88₁~88_N、89₁~89_N和或门90₁~90_N。D触发器88₁的输入(D)与运算电路12连接。D触发器88₁的输入(D)接收控制脉冲 S_{PIN} 。D触发器88₂~88_N的输入(D)与D触发器88₁~88_{N-1}的输出(Q)连接。D触发器88₁~88_N的其他输入接收控制脉冲 S_{LCK} 。D触发器88₁~88_N的输出(Q)输出控制脉冲 $Q_1 \sim Q_N$ 。D触发器88₁~88_{N-1}的输出(Q)与D触发器88₂~88_N的输入(D)连接。另外,D触发器88₁~88_N的输出(Q)与D触发器89₁~89_N的输入(D)连接。D触发器89₁~89_N的输入(D)与D触发器88₁~88_N的输出(Q)连接。D触发器89₁~89_N的输入(D)接收控制脉冲 $Q_1 \sim Q_N$ 。D触发器89₁~89_N的输入(CK)接收控制脉冲 S_{ENB} 。D触发器89₁~89_N的输出(Q)与或门90₁~90_N的输入连接。或门90₁~90_N的输入接收控制脉冲 $Q_1 \sim Q_N$ 、 S_{DENB} 。或门90₁~90_N的输出输出逻辑脉冲 $E_{SR(1)} \sim E_{SR(N)}$ 。

[0299] 图29是示出行扫描图案产生电路42G的动作例的时序图。图29所示的时序图示出行扫描图案产生电路42G的动作的一例。图29所示的时序图输出每2行扫描的逻辑脉冲 $E_{SR(j)}$ 。在图29中,示出到第6行为止的像素阵列14G所对应的图。

[0300] 首先,在定时T₁,D触发器88₁接收控制脉冲 $S_{PIN} <H>$ 。

[0301] 接下来,在定时T₂,D触发器88₁~88_N接收控制脉冲 $S_{LCK} <H>$ 。其结果是,D触发器88₁输出控制脉冲 $Q_1 <H>$ 。D触发器88₂~88_N输出控制脉冲 $Q_2 <L> \sim Q_N <L>$ 。之后,D触发器88₁~88_N接收控制脉冲 $S_{LCK} <L>$ 。

[0302] 接下来,在定时T₃,D触发器88₁接收控制脉冲 $S_{PIN} <L>$ 。另外,D触发器88₁~88_N再次接收控制脉冲 $S_{LCK} <H>$ 。其结果是,D触发器88₁、88₂输出控制脉冲 $Q_1 <H>$ 、 $Q_2 <H>$ 。D触发器88₃~88_N输出控制脉冲 $Q_3 <L> \sim Q_N <L>$ 。在经过规定期间后,D触发器88₁~88_N接收控制脉冲 $S_{LCK} <L>$ 。

[0303] 接下来,在定时T₄,D触发器89₁~89_N接收控制脉冲 $S_{ENB} <H>$ 。其结果是,或门90₁、90₂输出逻辑脉冲 $E_{SR(1)} <H>$ 、 $E_{SR(2)} <H>$ 。或门90₃~90_N输出逻辑脉冲 $E_{SR(3)} <L> \sim E_{SR(N)} <L>$ 。当这些逻辑脉冲 $E_{SR(1)} \sim E_{SR(N)}$ 被输出时,第1行(j=1)和第2行(j=2)的像素电路13G是敏感状态。另一方面,其他的行(j=3~N)的像素电路13G是不敏感状态。在规定期间后,D触发器89₁~89_N接收控制脉冲 $S_{ENB} <L>$ 。

[0304] 接下来,在定时T5,D触发器 $88_1 \sim 88_N$ 接收控制脉冲 $S_{ENB} \langle L \rangle$ 。D触发器 88_1 、 88_2 持续输出控制脉冲 $Q_1 \langle H \rangle$ 、 $Q_2 \langle H \rangle$ 。另一方面,D触发器 $88_3 \sim 88_N$ 持续输出控制脉冲 $Q_3 \langle L \rangle \sim Q_N \langle L \rangle$ 。

[0305] 接下来,在定时T6,D触发器 $88_1 \sim 88_N$ 再次接收控制脉冲 $S_{LCK} \langle H \rangle$ 。其结果是,D触发器 88_2 、 88_3 输出控制脉冲 $Q_2 \langle H \rangle$ 、 $Q_3 \langle H \rangle$ 。另一方面,D触发器 88_1 、 $88_4 \sim 88_N$ 输出控制脉冲 $Q_1 \langle L \rangle$ 、 $Q_4 \langle L \rangle \sim Q_N \langle L \rangle$ 。在经过规定期间后,D触发器 $88_1 \sim 88_N$ 接收控制脉冲 $S_{LCK} \langle L \rangle$ 。

[0306] 接下来,在定时T7,D触发器 $88_1 \sim 88_N$ 再次接收控制脉冲 $S_{LCK} \langle H \rangle$ 。其结果是,D触发器 88_3 、 88_4 输出控制脉冲 $Q_3 \langle H \rangle$ 、 $Q_4 \langle H \rangle$ 。另一方面,D触发器 88_1 、 88_2 、 $88_5 \sim 88_N$ 输出控制脉冲 $Q_1 \langle L \rangle$ 、 $Q_2 \langle L \rangle$ 、 $Q_5 \langle L \rangle \sim Q_N \langle L \rangle$ 。在经过规定期间后,D触发器 $88_1 \sim 88_N$ 接收控制脉冲 $S_{LCK} \langle L \rangle$ 。

[0307] 接下来,在定时T8,D触发器 $89_1 \sim 89_N$ 接收控制脉冲 $S_{ENB} \langle H \rangle$ 。其结果是,或门 90_3 、 90_4 输出逻辑脉冲 $E_{SR(3)} \langle H \rangle$ 、 $E_{SR(4)} \langle H \rangle$ 。或门 90_1 、 90_2 、 $90_5 \sim 90_N$ 输出逻辑脉冲 $E_{SR(1)} \langle L \rangle$ 、 $E_{SR(2)} \langle L \rangle$ 、 $E_{SR(5)} \langle L \rangle \sim E_{SR(N)} \langle L \rangle$ 。当这些逻辑脉冲 $E_{SR(1)} \sim E_{SR(N)}$ 被输出时,第1行($j=1$)和第2行($j=2$)的像素电路13G被从敏感状态切换为不敏感状态。第3行($j=3$)和第4行($j=4$)的像素电路13G被从不敏感状态切换为敏感状态。其他的行($j=1, 2, 5 \sim N$)的像素电路13G继续为不敏感状态。在规定期间后,D触发器 $89_1 \sim 89_N$ 接收控制脉冲 $S_{ENB} \langle L \rangle$ 。

[0308] 以下,反复进行同样的动作。这样一来,行扫描图案产生电路42G输出将 j 行和 $j+1$ 行中包含的像素电路13G设为敏感的逻辑脉冲 $E_{SR(j)} \langle H \rangle$ 、 $E_{SR(j+1)} \langle H \rangle$ 。另外,行扫描图案产生电路42G输出将其他的行($1 \sim j-1, j+2 \sim N$)设为不敏感的逻辑脉冲 $E_{SR(1)} \sim E_{SR(j-1)}$ 、 $E_{SR(j+2)} \sim E_{SR(N)}$ 。

[0309] 上述的时序图是每2行扫描时的示例。行扫描图案产生电路42G可以通过变更控制脉冲 S_{PIN} 、 S_{LCK} 、 S_{ENB} 来输出按期望的行数扫描的逻辑脉冲 $E_{SR(j)}$ 。具体而言,在每 n 行扫描的情况下,将具有 n 个时钟脉冲的控制脉冲 S_{LCK} 和具有 n 个时钟的脉冲宽度的控制脉冲 S_{PIN} 向行扫描图案产生电路42G输入即可。

[0310] 再次参照图27。逻辑运算电路44G的输入经由布线部73G与运算电路12连接。逻辑运算电路44G的其他输入也与行扫描图案产生电路42G连接。逻辑运算电路44G的输出经由布线部74G与多个像素电路13G连接。逻辑运算电路44G从运算电路12接收控制脉冲 $G_1 \sim G_3$ 、 G_D 并且从行扫描图案产生电路42G接收逻辑脉冲 $E_{SR(j)}$ 。逻辑运算电路44G基于控制脉冲 $G_1 \sim G_3$ 、 G_D 和逻辑脉冲 $E_{SR(j)}$ 来生成传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 、 $G_{Dout(j)}$ 。逻辑运算电路44G向像素电路13G提供传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 、 $G_{Dout(j)}$ 。

[0311] 逻辑运算电路44G进行控制脉冲 $G_1 \sim G_3$ 、 G_D 和逻辑脉冲 $E_{SR(j)}$ 的逻辑运算。逻辑运算的结果是,生成传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 、 $G_{Dout(j)}$ 。

[0312] 逻辑运算电路44G具有与门 $84_1 \sim 84_3$ 、缓冲电路 $85_1 \sim 85_3$ 、 85_D 、反相器电路86和或门87。缓冲电路 $85_1 \sim 85_3$ 、 85_D 输出向第 j 行中包含的像素电路13G提供的传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 、 $G_{Dout(j)}$ 。逻辑运算电路44G具有像素电路13G的行数的与门 $84_1 \sim 84_3$ 、 84_D 、缓冲电路 $85_1 \sim 85_3$ 、 85_D 、反相器电路86和或门87的组。

[0313] 与门 $84_1 \sim 84_3$ 的输入连接有运算电路12和行扫描图案产生电路42G。与门 $84_1 \sim 84_3$ 从布线部73G接收控制脉冲 $G_1 \sim G_3$ 并且从行扫描图案产生电路42G接收逻辑脉冲 $E_{SR(j)}$ 。

[0314] 与门 $84_1 \sim 84_3$ 的输出与缓冲电路 $85_1 \sim 85_3$ 连接。与门 $84_1 \sim 84_3$ 的输出基于控制脉冲 $G_1 \sim G_3$ 和逻辑脉冲 $E_{SR(j)}$ 而生成的控制脉冲 $G_{1(j)} \sim G_{3(j)}$ 。

[0315] 缓冲电路 $85_1 \sim 85_3$ 的输入与与门 $84_1 \sim 84_3$ 的输出连接。缓冲电路 $85_1 \sim 85_3$ 的输出与

布线74₁~74₃连接。缓冲电路85₁~85₃对控制脉冲G_{1(j)}~G_{3(j)}进行整形并作为传输控制脉冲G_{1out(i)}~G_{3out(i)}向布线74₁~74₃输出。

[0316] 反相器电路86的输入与行扫描图案产生电路42G连接。反相器电路86从行扫描图案产生电路42G接收逻辑脉冲E_{SR(j)}。反相器电路86的输出与或门87的输入连接。反相器电路86向或门87的输入提供逻辑脉冲E_{SR(j)}的反相信号。或门87的输入上连接有反相器电路86的输出和布线73G_D。或门87从反相器电路86接收逻辑脉冲E_{SR(j)}的反相信号并且从布线73G_D接收控制脉冲G_D。或门87的输出上连接有缓冲电路85_D。

[0317] 或门87向缓冲电路85_D提供控制脉冲G_{D(j)}。缓冲电路85_D的输入上连接有或门87的输出。缓冲电路85_D从或门87接收控制脉冲G_{D(j)}。缓冲电路85_D的输出与布线74₄连接。缓冲电路85_D对控制脉冲G_{D(j)}进行整形并作为传输控制脉冲G_{Dout(i)}向布线74₄输出。

[0318] [第八实施方式/元件结构]

[0319] 图30示出像素电路13G的结构。像素电路13G具有光电转换区域21和读出电路80T₁~80T₃。光电转换区域21接收光并产生电荷。读出电路80T₁~80T₃经由布线部75将与该电荷对应的电压V₀₁~V₀₃向运算电路12输出。

[0320] 光电转换区域21具有光电二极管PD和电荷传输部52T。光电转换区域21具有基于本发明人开发的横向电场控制电荷调制元件(LEFM:Lateral Electric Field control charge Modulator)的原理的结构。横向电场控制电荷调制元件通过设置在其侧面的多个栅极的横向电场进行电荷输送路径的电场控制,进行高速的电子的输送控制。

[0321] 光电二极管PD产生对应于经由开口部AP接收到的光的电荷。该电荷被提供给电荷传输部52T。光电二极管PD对应于具有例如870纳米的波长的光而生成电荷。需要说明的是,光电二极管PD能够对应于作为检测的对象的波长的光而生成电荷即可。

[0322] 电荷传输部52T接收从光电二极管PD提供的电荷。电荷传输部52T向读出电路80T₁~80T₃中的任一个选择性地提供电荷。电荷传输部52T具有半导体区域65a、65b、65c、电荷释放区域23T、电荷读出区域22T₁~22T₃和控制电极25₁~25₃、25Da、25Db。

[0323] 半导体区域65a、65b、65c收集在光电二极管PD中产生的电荷。半导体区域65a、65b、65c构成向电荷释放区域23T和电荷读出区域22T₁~22T₃中的任一个输送电荷的电荷移动路径101。

[0324] 电荷释放区域23T配置在从光电转换区域21向电荷读出区域22T₁~22T₃的电荷的电荷移动路径101。电荷释放区域23T具有控制电极25_{Da}以及电荷释放区域23T_a、控制电极25_{Db}以及电荷释放区域23T_b。一对控制电极25Da、25Db以将电荷移动路径101夹在中间的方式配置。换言之,在控制电极25_{Da}和控制电极25_{Db}之间存在电荷移动路径101。电荷释放区域23T_a以与控制电极25_{Da}接触的方式配置。电荷释放区域23T_b以与控制电极25_{Db}接触的方式配置。根据这样的控制电极25Da、25Db的配置,能够对应于赋予控制电极25Da、25Db的电压(传输控制脉冲G_{Dout(j)})来控制电荷移动路径101中的电位分布。

[0325] 图31示出包含图30所示的电荷移动路径101的点划线CL₃₁上的电位分布。纵轴表示电荷移动路径101上的位置。横轴表示电位。此外,曲线C31a与图30中的光电二极管PD的区域对应。曲线C31b、C31c与图30中的夹在控制电极25Da、25Db中间的区域和其下游侧的区域对应。曲线C31d与控制电极25₂和电荷读出区域22T₂对应。

[0326] 如图30所示,在从产生电荷的光电二极管PD到电荷读出区域22T₁~22T₃为止的电

荷的移动路径上存在夹在漏极区域(控制电极25Da、25Db)中间的区域。而且,夹在漏极区域中间的区域中的电位通过被提供给控制电极25Da、25Db的传输控制脉冲 $G_{Dout(j)}$ 而控制。

[0327] 例如,当传输控制脉冲 $G_{Dout(j)} <H>$ 被提供给控制电极25Da、25Db时,电位如曲线C31b所示。在这种情况下,电荷在从光电二极管PD(曲线C31a)向电荷读出区域 $22T_1 \sim 22T_3$ 移动的途中,在被夹在漏极区域中间的区域(曲线C31b)中被捕获,此外,向电荷释放区域 $23T_a$ 、 $23T_b$ 释放。也就是说,电荷无法从光电二极管PD到达电荷读出区域 $22T_1 \sim 22T_3$ 。有时也将曲线C33b所示的电位的分布称为电位的凹陷。当像素电路13G具有这样的电位分布时,像素电路13G是不敏感的。

[0328] 与此相对,当传输控制脉冲 $G_{Dout(j)} <L>$ 被提供给控制电极25Da、25Db时,电位如曲线C31c所示。在这种情况下,电荷在从光电二极管PD(曲线C31a)向电荷读出区域 $22T_1 \sim 22T_3$ 移动的途中,不在被夹在漏极区域中间的区域(曲线C31b)被捕获。也就是说,电荷能够从光电二极管PD到达电荷读出区域 $22T_1 \sim 22T_3$ 。当像素电路13G具有这样的电位分布时,可以说像素电路13G是敏感的。

[0329] 也就是说,像素电路13G的敏感/不敏感不通过向控制电极 $25_1 \sim 25_3$ 提供的传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 而控制。像素电路13G的敏感/不敏感由被提供给控制电极25Da、25Db的传输控制脉冲 $G_{Dout(j)}$ 决定。例如,即使传输电荷的传输控制脉冲 $G_{1out(j)} <H>$ 被提供给控制电极 25_1 ,在传输电荷的传输控制脉冲 $G_{Dout(j)} <H>$ 被提供给控制电极25Da、25Db的情况下,其像素电路13G也是不敏感的。这是因为电荷释放区域23T设置在光电转换区域21和电荷读出区域 $22T_1$ 之间。根据这些配置,在传输电荷的传输控制脉冲 $G_{Dout(j)} <H>$ 被提供给控制电极25Da、25Db的情况下,在光电转换区域21生成的电荷在到达电荷读出区域 $22T_1$ 之前在电荷释放区域23T被捕获。

[0330] 控制电极25Da、25Db上连接有布线 74_4 。控制电极25Da、25Db从布线 74_4 接收传输控制脉冲 $G_{Dout(j)}$ 。控制电极25Da、25Db对应于传输控制脉冲 $G_{Dout(j)}$ 将从半导体区域65b、65c向电荷释放区域23T的电荷的传输在允许和禁止之间切换。当控制电极25Da、25Db接收传输控制脉冲 $G_{Dout(j)} <H>$ 时,允许电荷从半导体区域65b、65c向电荷释放区域 $23T_a$ 、 $23T_b$ 的传输。当控制电极25Da、25Db接收传输控制脉冲 $G_{Dout(j)} <L>$ 时,禁止电荷从半导体区域65b、65c向电荷释放区域 $23T_a$ 、 $23T_b$ 的传输。

[0331] 电荷释放区域23T与高电位线 V_{DH} 连接。在光电二极管PD接收光的期间,电荷持续产生。另一方面,在电荷读出区域 $22T_1 \sim 22T_3$,在对电荷进行规定的处理的期间,禁止电荷向电荷读出区域 $22T_1 \sim 22T_3$ 传输。因此,电荷释放区域23T接受在禁止电荷向电荷读出区域 $22T_1 \sim 22T_3$ 传输期间产生的电荷。换言之,在电荷释放区域23T接受电荷的期间,电荷不蓄积在电荷读出区域 $22T_1 \sim 22T_3$ 中。

[0332] 电荷读出区域 $22T_1 \sim 22T_3$ 经由控制电极 $25_1 \sim 25_3$ 与半导体区域65c连接。控制电极 $25_1 \sim 25_3$ 分别与布线 $74_1 \sim 74_3$ 连接。控制电极 $25_1 \sim 25_3$ 从布线 $74_1 \sim 74_3$ 接收传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 。控制电极 $25_1 \sim 25_3$ 对应于传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 而从半导体区域65c向电荷读出区域 $22T_1 \sim 22T_3$ 中的任一个传输电荷。

[0333] 例如,当控制电极 25_1 接收传输控制脉冲 $G_{1out(j)} <H>$ 并且控制电极 25_2 、 25_3 接收传输控制脉冲 $G_{2out(j)} <L>$ 、 $G_{3out(j)} <L>$ 时,从半导体区域65c向电荷读出区域 $22T_1$ 传输电荷。当控制电极 25_2 接收传输控制脉冲 $G_{2out(j)} <H>$ 并且控制电极 25_1 、 25_3 接收传输控制脉冲 $G_{1out(j)} <L>$ 、

$G_{3out(j)} \langle L \rangle$ 时,从半导体区域65c向电荷读出区域22T₂传输电荷。当控制电极25₃接收传输控制脉冲 $G_{3out(j)} \langle H \rangle$ 并且控制电极25₁、25₂接收传输控制脉冲 $G_{1out(j)} \langle L \rangle$ 、 $G_{2out(j)} \langle L \rangle$ 时,从半导体区域65c向电荷读出区域22T₃传输电荷。

[0334] 电荷读出区域22T₁~22T₃分别与读出电路80T₁~80T₃连接。读出电路80T₁~80T₃的输入分别与电荷读出区域22T₁~22T₃连接。读出电路80T₁~80T₃的输出分别与布线75₁~75₃连接。另一方面,读出电路80T₁~80T₃的电路结构是彼此共用的。以下,详细说明读出电路80T₁的电路结构,并省略读出电路80T₂、80T₃的说明。

[0335] 读出电路80T₁具有电容器91、MOS晶体管92和电压检测单元26T。

[0336] 电容器91的一端与电荷读出区域22T₁连接。电容器91的另一端与基准电位线连接。

[0337] MOS晶体管92释放在读出动作后在电荷读出区域22T₁中残留的电荷。MOS晶体管92是所谓的用于对电荷读出区域22T₁进行复位的晶体管。MOS晶体管92的源极与电荷读出区域22T₁连接。MOS晶体管92的栅极经由未图示的布线接收复位脉冲RT。MOS晶体管92的漏极与复位电位线 V_{DR} 连接。

[0338] 电压检测单元26T具有MOS晶体管93、94。MOS晶体管93、94构成所谓的源极跟随放大器。MOS晶体管93输出在电荷读出区域22T₁中蓄积的电荷所对应的电压。MOS晶体管93的源极与MOS晶体管94的漏极连接。MOS晶体管93的栅极与电荷读出区域22T₁连接。MOS晶体管93的漏极与复位电位线 V_{DR} 连接。MOS晶体管94根据读出控制脉冲SL将向布线75₁的MOS电压在提供和停止之间切换。MOS晶体管94的源极与布线75₁连接。MOS晶体管94的栅极经由未图示的布线接收读出控制脉冲SL。MOS晶体管94的漏极与MOS晶体管93的源极连接。

[0339] [第八实施方式/作用效果]

[0340] 第八实施方式的距离图像取得装置1G也能够起到与第一实施方式的距离图像取得装置1同样的效果。也就是说,距离图像取得装置1G通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0341] 与第一实施方式的距离图像取得装置1同样地,第八实施方式的距离图像取得装置1G能够将规定的行中包含的像素电路13G一并地设定为敏感像素区域AE。此外,能够将未包含在规定的行中的像素电路13G一并地设定为不敏感像素区域AN。因此,第八实施方式的距离图像取得装置1G也能够进行过采样和累计动作。

[0342] [第九实施方式]

[0343] 接下来,以与第一实施方式的不同点为中心说明第九实施方式的距离图像取得装置1H(参照图32)所具有的距离图像传感器10H的结构。与第八实施方式的距离图像传感器10G同样地,距离图像传感器10H也采用通过漏极的控制来控制像素电路13H的敏感/不敏感的像素结构和像素控制。也就是说,距离图像传感器10H能够仅通过漏极栅极(控制电极25Da、25Db)的驱动来控制敏感/不敏感。另外,距离图像传感器10H在像素电路13H的内部不包括驱动电路。但是,距离图像传感器10H采用与距离图像传感器10G不同的像素结构。距离图像传感器10H从水平方向仅赋予传输控制脉冲 $G_{Dout(j)}$ 。

[0344] 图32是示出像素电路13H与周边电路31H的连接结构的图。距离图像传感器10H与第一实施方式的距离图像传感器10相比区别在于周边电路31H的结构。另外,距离图像传感器10H与距离图像传感器10相比区别在于像素电路13H的元件结构和电路结构。像素电路

13H是与第八实施方式的像素电路13G相同的所谓的3抽头型的结构。

[0345] 距离图像传感器10H具有多个像素电路13H、周边电路31H和布线74₄。像素电路13H具有信号电荷处理区域17T。与像素电路13G同样地,像素电路13H不具有与像素电路13所具有的NOR型驱动电路41₁~41₄相当的构成要素。另外,像素电路13H不具有与像素电路13所具有的NAND型驱动电路41₅相当的构成要素。布线74₄使周边电路31H与像素电路13H的控制电极25_D连接。

[0346] 周边电路31H具有分配电路33H、反相器电路单元38H和像素切换电路34H。

[0347] 分配电路33H的输入经由布线部73H与运算电路12连接。分配电路33H从运算电路12接收控制脉冲G₁、G₂、G₃。分配电路33H的输出与反相器电路单元38H连接。分配电路33H向反相器电路单元38H提供分配后的控制脉冲G₁、G₂、G₃的反相信号。

[0348] 反相器电路单元38H具有与第一实施方式的反相器电路单元38同样的电路结构和功能。也就是说,反相器电路单元38H从分配电路33H接收控制脉冲G₁、G₂、G₃的反相信号,向像素电路13H提供经反转和成形的传输控制脉冲G_{1out}、G_{2out}、G_{3out}。

[0349] 反相器电路单元38H与像素阵列14H的连接结构和第一实施方式的反相器电路单元38与像素阵列14的连接结构相同。也就是说,像素阵列14H将横向排列的3个像素电路13H₁~13H₃作为一组来处理。

[0350] 像素电路13H₁~13H₃中的控制电极25₁经由布线76₁彼此连接。而且,布线76₁上连接有从反相器电路单元38H延伸的布线47₁。布线47₁设置在像素电路13H₁和像素电路13H₂之间。布线47₁与布线76₁的连接点按行设置。同样地,像素电路13H₁~13H₃的控制电极25₂通过布线76₂彼此连接。像素电路13H₁~13H₃的控制电极25₃通过布线76₃彼此连接。布线76₂、76₃上连接有从反相器电路单元38H延伸的布线47₂、47₃。布线47₂设置在像素电路13H₂和像素电路13H₃之间。布线47₃设置在像素电路13H₃和像素电路13H₁之间。

[0351] 向控制电极25_D提供传输控制脉冲G_{Dout(j)}的电路结构与第八实施方式相同。也就是说,沿横向方向延伸布线74₄连接有多个支线。每个支线与j行中包含的像素电路13H₁~13H₃中的每一个连接。因此,与第八实施方式的距离图像传感器10G同样地,第九实施方式的距离图像传感器10H也能够将整行的像素电路13H₁~13H₃一并地从敏感切换为不敏感。另外,距离图像传感器10H能够将整行的像素电路13H₁~13H₃一并地从不敏感切换为敏感。

[0352] 像素切换电路34H的输入经由布线部72H与运算电路12连接。像素切换电路34H从运算电路12接收控制脉冲S_{PIN}、S_{LCK}、S_{ENB}、S_{DENB}和控制脉冲G_D。像素切换电路34H基于控制脉冲S_{PIN}、S_{LCK}、S_{ENB}、S_{DENB}和控制脉冲G_D来生成传输控制脉冲G_{Dout(j)}。然后,像素切换电路34H经由布线74₄与像素电路13H连接。像素切换电路34H向像素电路13H提供传输控制脉冲G_{Dout(j)}。

[0353] 也就是说,像素切换电路34H在仅输出传输控制脉冲G_{Dout(j)},并且不输出传输控制脉冲G_{1out(j)}~G_{3out(j)}这一点上与第八实施方式的驱动电路34G不同。

[0354] 如图33所示,像素切换电路34H具有行扫描图案产生电路42H和逻辑运算电路44H。行扫描图案产生电路42H的结构和功能与第八实施方式的行扫描图案产生电路42G相同。因此,省略行扫描图案产生电路42H的详细的说明。

[0355] 逻辑运算电路44H的输入与运算电路12和行扫描图案产生电路42H连接。另外,逻辑运算电路44H的输出经由布线74₄与多个像素电路13H连接。逻辑运算电路44H从运算电路12接收控制脉冲G_D并且从行扫描图案产生电路42H接收逻辑脉冲E_{SR(j)}。逻辑运算电路44H进

行控制脉冲 G_D 与逻辑脉冲 $E_{SR(j)}$ 的逻辑运算。逻辑运算的结果是,逻辑运算电路44H生成传输控制脉冲 $G_{Dout(j)}$ 。逻辑运算电路44H将传输控制脉冲 $G_{Dout(j)}$ 向像素电路13H提供。

[0356] 逻辑运算电路44H具有缓冲电路85_D、反相器电路86和或门87。缓冲电路85_D、反相器电路86和或门87的连接结构与第八实施方式相同。另外,缓冲电路85_D、反相器电路86和或门87的动作也与第八实施方式相同。

[0357] [第九实施方式/元件结构]

[0358] 图34示出像素电路13H₁的结构。像素电路13H₁的结构与像素电路13G大致相同。像素电路13G接收传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 。另一方面,像素电路13H₁接收传输控制脉冲 $G_{1out} \sim G_{3out}$ 。此外,像素电路13G的控制电极25₁~25₃从驱动电路34G接收传输控制脉冲 $G_{1out(j)} \sim G_{3out(j)}$ 。另一方面,像素电路13H的控制电极25₁~25₃从反相器电路单元38H接收传输控制脉冲 $G_{1out} \sim G_{3out}$ 。也就是说,像素电路13H的控制电极25₁~25₃从沿纵向方向延伸的布线47₁~47₃接收传输控制脉冲 $G_{1out} \sim G_{3out}$ 。另外,像素电路13H的控制电极25Da、25Db从沿横向方向延伸的布线74₄接收传输控制脉冲 $G_{Dout(j)}$ 。

[0359] 除了上述的连接结构,像素电路13H所具有的光电转换区域21和读出电路80T₁~80T₃的结构和功能与像素电路13G相同。

[0360] [第九实施方式/作用效果]

[0361] 第九实施方式的距离图像取得装置1H也能够起到与第一实施方式的距离图像取得装置1相同的效果。也就是说,距离图像传感器10H通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0362] 与第一实施方式的距离图像取得装置1同样地,第九实施方式的距离图像取得装置1H能够将规定的行中包含的像素电路13H一并地设定为敏感像素区域AE。此外,能够将未包含在规定的行中的像素电路13H一并地设定为不敏感像素区域AN。因此,第九实施方式的距离图像取得装置1H也能够进行过采样和累计动作。

[0363] 与第一实施方式的距离图像取得装置1同样地,利用将分配电路33H与像素电路13H电连接的多个布线47₁~47₃分离地配置的结构,第九实施方式的距离图像取得装置1H也能够防止不同的传输控制脉冲 $G_{1out} \sim G_{3out}$ 之间的串扰并实现稳定的像素的驱动,作为结果,可以生成距离分辨率高的距离图像。

[0364] [第十实施方式]

[0365] 接下来,对于第十实施方式的距离图像取得装置1J(参照图35)所具有的距离图像传感器10J的结构,以与第一实施方式的不同点为中心进行说明。与第八实施方式的距离图像传感器10G同样地,距离图像传感器10J也采用通过漏极的控制来控制像素电路13J的敏感/不敏感的像素结构和像素控制。但是,距离图像传感器10J采用与距离图像传感器10G不同的像素结构。具体而言,距离图像传感器10J的像素电路13J₃在像素内具有用于控制电极25Da、25Db的驱动器(NAND型驱动电路41₅)。

[0366] 图35是示出像素电路13J₁~13J₃与周边电路31J的连接结构的图。距离图像传感器10J与第一实施方式的距离图像传感器10相比区别在于周边电路31J的结构。另外,距离图像传感器10J与距离图像传感器10相比区别在于像素电路13J₁~13J₃的元件结构和电路结构。像素电路13J₁~13J₃是与第八实施方式的像素电路13G相同的3抽头型的结构。

[0367] 距离图像传感器10J具有多个像素电路13J₁~13J₃、周边电路31J和布线74₄。像素

电路13J₁~13J₃具有信号电荷处理区域17T。与像素电路13G同样地,像素电路13J₁、13J₂不具有与像素电路13所具有的李OR型驱动电路41₁、41₂相当的构成要素。另一方面,像素电路13J₃具有NAND型驱动电路41₅。NAND型驱动电路41₅具有与第一实施方式的像素电路13₅所具有的李AND型驱动电路41₅相同的结构和功能。换言之,第十实施方式的像素电路13J₃与第八实施方式的像素电路13G相比在具有NAND型驱动电路41₅这一点上不同。

[0368] 周边电路31J具有分配电路33J、反相器电路单元38J和像素切换电路34J。

[0369] 分配电路33J的输入经由布线部73J与运算电路12连接。分配电路33J从运算电路12接收控制脉冲G₁~G₃、G_D。分配电路33J的输出与反相器电路单元38J连接。分配电路33J将分配后的控制脉冲G₁~G₃的反相信号和控制脉冲G_D向反相器电路单元38J提供。

[0370] 反相器电路单元38J除了第九实施方式的反相器电路单元38H所具有的反相器电路35₁~35₃以外,还具有反相器电路35₅。也就是说,反相器电路单元38J从分配电路33J接收控制脉冲G₁~G₃的反相信号和控制脉冲G_D。然后,反相器电路单元38J向像素电路13J₁~13J₃提供成形的传输控制脉冲G_{1out}~G_{3out}和控制脉冲G_D的反相信号。

[0371] 反相器电路单元38J与像素阵列14J的连接结构和第九实施方式的反相器电路单元38H与像素阵列14H的连接结构相同。另一方面,向控制电极25_D提供传输控制脉冲G_{Dout(j)}的电路结构与第八实施方式和第九实施方式不同。具体而言,设置在像素电路13J₃的李AND型驱动电路41₅接收控制脉冲G_D的反相信号和逻辑脉冲E_{SR(j)}。然后,李AND型驱动电路41₅输出传输控制脉冲G_{Dout(j)}。

[0372] 像素电路13J₁~13J₃中的控制电极25_D通过布线76₄彼此连接。布线76₄连接有李AND型驱动电路41₅的输出。因此,从1个李AND型驱动电路41₅向3个像素电路13J₁~13J₃提供传输控制脉冲G_{Dout(j)}。李AND型驱动电路41₅的输入连接有与布线47₅连接的支线和与布线74₄连接的支线。布线47₅设置在像素电路13J₃和像素电路13J₁之间。布线74₄设置在第j行的像素电路13J₁~13J₃和第j+1行的像素电路13J₁~13J₃之间。李AND型驱动电路41₅从布线47₅接收控制脉冲G_D的反相信号。李AND型驱动电路41₅从布线74₄接收逻辑脉冲E_{SR(j)}。

[0373] 根据该连接结构,能够通过逻辑脉冲E_{SR(j)}控制是否将从布线47₅提供的控制脉冲G_D的反相信号提供给控制电极25_D。也就是说,向控制电极25_D的传输控制脉冲的提供和停止通过从横向方向赋予的逻辑脉冲E_{SR(j)}被控制。其结果是,与第八实施方式的距离图像传感器10G同样地,第十实施方式的距离图像传感器10J也能够通过逻辑脉冲E_{SR(j)}将整行的像素电路13J₁~13J₃一并地从敏感切换为不敏感。另外,距离图像传感器10J能够通过逻辑脉冲E_{SR(j)}将整行的像素电路13J₁~13J₃从不敏感切换为敏感。

[0374] 像素切换电路34J经由布线部72J与运算电路12连接。像素切换电路34J从运算电路12接收控制脉冲S_{PIN}、S_{LCK}、S_{ENB}、S_{DENB}。像素切换电路34J基于控制脉冲S_{PIN}、S_{LCK}、S_{ENB}、S_{DENB}来生成逻辑脉冲E_{SR(j)}。然后,像素切换电路34J经由布线74₄与像素电路13J₁~13J₃连接。像素切换电路34J向像素电路13J₁~13J₃提供逻辑脉冲E_{SR(j)}。

[0375] 也就是说,像素切换电路34J在仅输出逻辑脉冲E_{SR(j)}并且不输出传输控制脉冲G_{1out(j)}~G_{3out(j)}、G_{Dout(j)}这一点上与第八实施方式的驱动电路34G不同。另外,像素切换电路34J在输出逻辑脉冲E_{SR(j)}而非传输控制脉冲G_{Dout(j)}这一点上与第九实施方式的像素切换电路34H不同。

[0376] 如图36所示,像素切换电路34J具有行扫描图案产生电路42J和逻辑运算电路44J。

行扫描图案产生电路42J的结构和功能与第八实施方式的行扫描图案产生电路42G相同。因此,省略行扫描图案产生电路42J的详细说明。

[0377] 逻辑运算电路44J具有缓冲电路95。逻辑运算电路44J将从行扫描图案产生电路42G接收的逻辑脉冲 $E_{SR(j)}$ 提供给布线74₄。

[0378] [第十实施方式/元件结构]

[0379] 说明像素电路13J₁~13J₃的电路结构。这里,详细说明像素电路13J₁,并且省略像素电路13J₂、13J₃的详细说明。图37示出像素电路13J₁的结构。在像素电路13J₁具有NAND型驱动电路41₅这一点上与第八实施方式的像素电路13G不同。因此,像素电路13J₁基于从横向方向提供的逻辑脉冲 $E_{SR(j)}$ 来控制向控制电极25Da、25Db提供的传输控制脉冲 $G_{Dout(j)}$ 。像素电路13J₁的其他的电路结构与第八实施方式的像素电路13G相同。

[0380] [第十实施方式/作用效果]

[0381] 第十实施方式的距离图像取得装置1J也能够起到与第一实施方式的距离图像取得装置1同样的效果。也就是说,距离图像传感器10J通过过采样和累计,即使在测定对象物高速移动的情况下也能够得到良好的测量结果。

[0382] 与第一实施方式的距离图像取得装置1同样地,第十实施方式的距离图像取得装置1J能够将规定的行中包含的像素电路13J₁~13J₃一并地设定为敏感像素区域AE。此外,能够将未包含在规定的行中的像素电路13J₁~13J₃一并地设置为不敏感像素区域AN。因此,第十实施方式的距离图像取得装置1J也能够进行过采样和累计动作。

[0383] 与第一实施方式的距离图像取得装置1同样地,利用将分配电路33J与像素电路13J电连接的多个布线47₁~47₃、47₅分离地配置的结构,第十实施方式的距离图像取得装置1J也能够防止不同的传输控制脉冲 G_{1out} ~ G_{3out} 和控制脉冲 G_D 的反相信号之间的串扰并实现稳定的像素的驱动,作为结果,可以生成距离分辨率高的距离图像。

[0384] 需要说明的是,本发明不限于上述实施方式的方式。

[0385] 对于距离图像取得装置的动作的变形例,以下说明4个例子。图38~图41所示的时序图能够也应用于上述的第一实施方式到第十实施方式中的任意一个的距离图像传感器10~10J。另外,在第一实施方式的动作和以下第一~第四变形例的动作中,例示了将像素阵列14分割为3个区域的动作。该分割数量不限于3个。例如,分割数量可以是2,也可以是4以上。

[0386] [第一变形例]

[0387] 图38示出表示第一变形例的光源11的动作的时序图和逻辑脉冲 $E_{SR(j)}$ 的时序图。第一实施方式的动作在1个期间PF中包括1次期间PE和1次期间PR。另外,以期间PE与期间PR在时间上不相互重复的方式交替地执行期间PE和期间PR。第一变形例的动作在上述方面也与第一实施方式的动作相同。另一方面,在第一实施方式中,光源11在1次敏感动作中仅照射一次光。在第一变形例中,光源11在1次敏感动作中进行多次光照射。

[0388] 首先,在期间PE₁,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0389] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : \text{HIGH}$ 。

[0390] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : \text{LOW}$ 。

[0391] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : \text{LOW}$ 。

[0392] 期间PE₁具有比期间PE₁短的期间P_{1c}。在期间P_{1c},光源11以使入射脉冲光L_R向阵列

分割区域 L_1 入射的方式多次照射脉冲光 L_p 。在第一变形例中,光源11在期间 P_{1c} 中进行4次脉冲光 L_p 的照射。

[0393] 接下来,在期间 PE_2 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0394] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : LOW$ 。

[0395] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : HIGH$ 。

[0396] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : LOW$ 。

[0397] 期间 PE_2 具有比期间 PE_2 短的期间 P_{2c} 。在期间 P_{2c} ,光源11以使入射脉冲光 L_R 向阵列分割区域 L_2 入射的方式多次照射脉冲光 L_p 。在第一变形例中,光源11在期间 P_{2c} 中进行4次脉冲光 L_p 的照射。

[0398] 接下来,在期间 PE_3 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0399] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : LOW$ 。

[0400] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : LOW$ 。

[0401] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : HIGH$ 。

[0402] 期间 PE_3 具有比期间 PE_3 短的期间 P_{3c} 。在期间 P_{3c} ,光源11以使入射脉冲光 L_R 向阵列分割区域 L_3 入射的方式多次照射脉冲光 L_p 。在第一变形例中,光源11在期间 P_{3c} 中进行4次脉冲光 L_p 的照射。

[0403] 以下,将期间 $PE_1 \sim PE_3$ 的动作反复进行预定次数。反复进行该期间 $PE_1 \sim PE_3$ 的动作的期间是期间 PE 。然后,在期间 PE 之后设定期间 PR 。在期间 PR ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0404] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : LOW$ 。

[0405] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : LOW$ 。

[0406] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : LOW$ 。

[0407] 根据第一变形例的动作,与第一实施方式的动作同样地,在整个像素阵列14中多次曝光动作之后,能够从整个像素阵列14读出信号。

[0408] 在第一变形例的动作中,在周边电路31的像素切换电路34将设定为敏感状态的逻辑脉冲 $E_{SR(j)}$ 提供给像素阵列14的状态下,光源控制部12a多次产生脉冲光 L_p 。也就是说,在第一变形例的动作中,在一帧进行多次曝光动作。另外,在第一实施方式中,在1个敏感期间中进行多次曝光动作。通过该动作,也能够使距离图像传感器10的动作进一步高速化。

[0409] [第二变形例]

[0410] 图39示出表示第二变形例的光源11的动作的时序图和逻辑脉冲 $E_{SR(j)}$ 的时序图。第一实施方式的动作以期间 PE 和期间 PR 相互不重复的方式交替地执行期间 PE 和期间 PR 。第二变形例的动作在上述方面也与第一实施方式的动作相同。另一方面,第一实施方式的动作在1个期间 PF 中包括1次期间 PE 和1次期间 PR 。与此相对,第二变形例的动作在1个期间 PF 中具有多次期间 $PE_1 \sim PE_3$ 和多次期间 $PR_1 \sim PR_3$ 。

[0411] 首先,在期间 PE_1 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0412] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : HIGH$ 。

[0413] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : LOW$ 。

[0414] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : LOW$ 。

[0415] 期间 PE_1 具有比期间 PE_1 短的期间 P_{1c} 。在期间 P_{1c} ,光源11以使入射脉冲光 L_R 向阵列

分割区域 L_1 入射的方式多次照射脉冲光 L_p 。在第二变形例中,光源11在期间 P_{1c} 中进行4次脉冲光 L_p 的照射。其结果是,在像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0416] 接下来,在期间 PR_1 ,像素切换电路34输出将全部的像素电路13设定为不敏感的逻辑脉冲 $E_{SR(j)}$ 。然后,从像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13读出信号。需要说明的是,期间 PR_1 也可以与下一期间 PE_2 的一部分重复。具体而言,如果期间 PR_1 是在期间 PE_2 中输出逻辑脉冲 $E_{SR(j)}$ 之后到来自于光源11的光照射开始为止的期间,则允许重复。

[0417] 接下来,在期间 PE_2 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0418] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : \text{LOW}$ 。

[0419] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : \text{HIGH}$ 。

[0420] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : \text{LOW}$ 。

[0421] 期间 PE_2 具有比期间 PE_2 短的期间 P_{2c} 。在期间 P_{2c} ,光源11以使入射脉冲光 L_R 向阵列分割区域 L_2 入射的方式多次照射脉冲光 L_p 。在第二变形例中,光源11在期间 P_{2c} 进行4次脉冲光 L_p 的照射。其结果是,在像素阵列14中的第 $N/3+1$ 行起到第 $2N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0422] 接下来,在期间 PR_2 ,像素切换电路34输出将全部的像素电路13设定为不敏感的逻辑脉冲 $E_{SR(j)}$ 。然后,从像素阵列14中的第 $N/3+1$ 行起到第 $2N/3$ 行为止所包含的像素电路13读出信号。

[0423] 接下来,在期间 PE_3 ,像素切换电路34输出以下的逻辑脉冲 $E_{SR(j)}$ 。

[0424] 逻辑脉冲 $E_{SR(1)} \sim E_{SR(N/3)} : \text{LOW}$ 。

[0425] 逻辑脉冲 $E_{SR(N/3+1)} \sim E_{SR(2N/3)} : \text{LOW}$ 。

[0426] 逻辑脉冲 $E_{SR(2N/3+1)} \sim E_{SR(N)} : \text{HIGH}$ 。

[0427] 期间 PE_3 具有比期间 PE_3 短的期间 P_{3c} 。在期间 P_{3c} ,光源11以使入射脉冲光 L_R 向阵列分割区域 L_3 入射的方式多次照射脉冲光 L_p 。在第二变形例中,光源11在期间 P_{3c} 中进行4次脉冲光 L_p 的照射。其结果是,在像素阵列14中的第 $2N/3+1$ 行起到第 N 行为止所包含的像素电路13中发生电荷的蓄积。

[0428] 接下来,在期间 PR_3 ,像素切换电路34输出将全部的像素电路13设定为不敏感的逻辑脉冲 $E_{SR(j)}$ 。然后,从像素阵列14中的第 $2N/3+1$ 行起到第 N 行为止所包含的像素电路13读出信号。

[0429] 以上的期间 $PE_1 \sim PE_3$ 和期间 $PR_1 \sim PR_3$ 构成一个期间 PF_1 。然后,进行作为下一帧的期间 PF_2 。

[0430] 在第二变形例的动作中,在周边电路31将控制脉冲 $G_1 \sim G_4, G_D$ 和逻辑脉冲 $E_{SR(j)}$ 向像素阵列14输出的状态下,进行使光源控制部12a产生脉冲光 L_p 的曝光动作和周边电路31输出基于在光电转换区域21产生的电荷的电压的读出动作。控制脉冲 $G_1 \sim G_4, G_D$ 和逻辑脉冲 $E_{SR(j)}$ 在构成敏感像素区域AE的像素电路13中使在光电转换区域21产生的电荷向电荷读出区域 $22_1 \sim 22_4$ 移动,并且在构成不敏感像素区域AN的像素电路13中使在光电转换区域21产生的电荷向电荷释放区域23移动。周边电路31和光源控制部12a边变更选择的敏感像素区域AE边反复进行对于所选择的敏感像素区域AE的曝光动作和对于构成所选择的敏感像素

区域AE的像素电路13的读出动作。根据该动作,能够按照所选择的敏感像素区域AE交替地进行曝光动作和读出动作。

[0431] 也就是说,在第二变形例的动作中,与第一变形例的动作不同,在一帧中交替进行曝光动作和读出动作。换言之,在第二变形例的动作中,在对于1行以上的区域的曝光动作之后,对进行曝光动作的行进行读出动作。接着,转移到其他的1行以上的区域,并同样地反复进行曝光动作和读出动作。

[0432] 需要说明的是,在读出动作中,也可以利用脉冲光 L_p 的周期中未进行像素电路13的选通的期间,对至少1行中包含的像素电路13进行读出动作。更具体地,在脉冲光 L_p 的占空比小的情况下,可以利用该一个周期中未进行像素电路13的选通的期间,从一行或多行中包含的像素电路13中读出信号。或者,也可以利用多个脉冲光 L_p 的投影循环,从1行中包含的像素电路13中读出信号。也就是说,在曝光动作的背景下,也可以从未进行曝光动作的像素电路13中读出信号。

[0433] [第三变形例]

[0434] 图40示出表示第三变形例的光源11的动作的时序图和逻辑脉冲 $E_{SR(j)}$ 的时序图。第一实施方式的动作以期间PE与期间PR在时间上彼此不重复的方式交替地执行期间PE和期间PR。与此相对,第三变形例的动作的期间PE与期间PR在时间上相互重复。

[0435] 首先,在期间 PE_1 进行曝光动作。该曝光动作与第二变形例的期间 PE_1 的曝光动作相同。曝光动作的结果是,在像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0436] 接下来,在期间 PE_2 进行曝光动作。该曝光动作与第二变形例的期间 PE_2 的曝光动作相同。曝光动作的结果是,在像素阵列14中的第 $N/3+1$ 行起到第 $2N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0437] 以与该期间 PE_2 重复的方式设定期间 PR_1 。在期间 PR_1 ,从像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13读出信号。期间 PR_1 开始的定时可以与期间 PE_2 开始的定时相同。也就是说,期间 PR_1 开始的定时可以与关于期间 PE_2 的逻辑脉冲 $E_{SR(j)}$ 的输出开始的定时是同时的。另外,期间 PR_1 开始的定时可以与向入射脉冲光 L_R 入射到阵列分割区域 L_2 的位置的光照射开始的定时是同时的。另一方面,期间 PR_1 结束的定时比期间 PE_2 结束的定时早。换言之,期间 PR_1 比期间 PE_2 短。

[0438] 接下来,在期间 PE_3 进行曝光动作。该曝光动作与第二变形例的期间 PE_3 的曝光动作相同。曝光动作的结果是,在像素阵列14中的第 $2N/3+1$ 行起到第 N 行为止所包含的像素电路13中发生电荷的蓄积。

[0439] 以与该期间 PE_3 重复的方式设定期间 PR_2 。在期间 PR_2 ,从像素阵列14中的第 $N/3+1$ 行起到第 $2N/3$ 行为止所包含的像素电路13读出信号。

[0440] 如上所述,包括期间 PE_1 、 PE_2 、 PE_3 的期间 PF_1 构成一帧或子帧。

[0441] 然后,再次在期间 PE_1 进行曝光动作。以与期间 PE_1 重复的方式设定期间 PR_3 。在期间 PR_3 ,从像素阵列14中的第 $2N/3+1$ 行起到第 N 行为止所包含的像素电路13读出信号。

[0442] 在第三变形例的动作中,周边电路31和光源控制部12a并行进行对于敏感像素区域AE的曝光动作和对于不敏感像素区域AN的读出动作。根据该动作,并行进行某个区域中的曝光动作和其他区域中的读出动作。因此,能够使距离图像传感器10的动作进一步高速

化。

[0443] [第四变形例]

[0444] 图41示出表示第四变形例的光源11的动作的时序图和逻辑脉冲 $E_{SR(j)}$ 的时序图。与第三变形例同样地,第四变形例的动作的期间PE和期间PR彼此重复。另一方面,在第三变形例的动作中,期间 $PR_1 \sim PR_3$ 的长度比期间 $PE_1 \sim PE_3$ 的长度短。与此相对,在第四变形例的动作中,不同点在于期间 $PR_1 \sim PR_3$ 的长度比期间 $PE_1 \sim PE_3$ 的长度长。

[0445] 首先,在期间 PE_1 进行曝光动作。该曝光动作与第二变形例的期间 PE_1 的曝光动作相同。曝光动作的结果是,在像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0446] 接下来,在待机期间 PW_1 进行待机动作。在该待机动作中,像素切换电路34提供用于将全部的像素电路13设定为不敏感的逻辑脉冲 $E_{SR(j)}$ 。此外,在待机期间 PW_1 光源11不进行脉冲光 L_p 的照射。

[0447] 接下来,在期间 PE_2 进行曝光动作。该曝光动作与第二变形例的期间 PE_2 的曝光动作相同。曝光动作的结果是,像素阵列14中的第 $N/3+1$ 行起到第 $2N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0448] 接下来,在待机期间 PW_2 进行待机动作。以与该期间 PE_2 和待机期间 PW_2 重复的方式设定期间 PR_1 。在期间 PR_1 ,从像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13读出信号。期间 PR_1 开始的定时可以与期间 PE_2 开始的定时相同。另一方面,期间 PR_1 结束的定时在期间 PE_2 结束的定时之后。换言之,期间 PR_1 比期间 PE_2 长。

[0449] 从期间 PE_2 结束的定时到期间 PR_1 结束的定时为止的期间被设定为待机期间 PW_2 。也就是说,在第四变形例的动作中,期间 $PE_1 \sim PE_3$ 和待机期间 $PW_1 \sim PW_3$ 被交替设定。而且,例如,一个期间 PE_2 和一个待机期间 PW_2 的合计长度与期间 PR_1 的长度相同。

[0450] 接下来,在期间 PE_3 进行曝光动作。该曝光动作与第二变形例的期间 PE_3 的曝光动作相同。曝光动作的结果是,在像素阵列14中的第 $2N/3+1$ 行起到第 N 行为止所包含的像素电路13中发生电荷的蓄积。

[0451] 接下来,在待机期间 PW_3 进行待机动作。以与期间 PE_3 和待机期间 PW_3 重复的方式设定期间 PR_2 。在期间 PR_2 ,从像素阵列14中的第 $N/3+1$ 行起到第 $2N/3$ 行为止所包含的像素电路13读出信号。

[0452] 如上所述,包括期间 PE_1 、 PW_1 、 PE_2 、 PW_2 、 PE_3 、 PW_3 的期间 PF_1 构成一帧或子帧。

[0453] 接下来,再次在期间 PE_1 进行曝光动作。曝光动作的结果是,在像素阵列14中的第1行起到第 $N/3$ 行为止所包含的像素电路13中发生电荷的蓄积。

[0454] 接下来,在待机期间 PW_1 中进行待机动作。以与期间 PE_1 和待机期间 PW_1 重复的方式设定期间 PR_3 。在期间 PR_3 ,从像素阵列14中的第 $2N/3+1$ 行起到第 N 行为止所包含的像素电路13读出信号。

[0455] 通过变形例4的动作也能够起到与变形例3同样的效果。也就是说,根据变形例4的动作,并行进行某个区域中的曝光动作和其他区域中的读出动作。因此,能够使距离图像传感器10的动作进一步高速化。

[0456] [第五变形例]

[0457] 在第八实施方式的像素电路13G中,采用横向电场控制电荷调制的元件结构。距离

图像传感器中采用的元件结构不限于该元件结构。图42所示的第五变形例的像素电路13K采用MOS型的传输栅极的元件结构。这样的元件结构的像素电路13K能够适用于例如第九实施方式的距离图像传感器10H。

[0458] 第五变形例的距离图像传感器10K具有像素电路13K。相对于第八实施方式的像素电路13G,第五变形例的像素电路13K的用于漏极控制的控制电极 25_{DS} 的结构不同。像素电路13G的控制电极 25_{Da} 、 25_{Db} 以将电荷移动路径101夹在中间的方式配置。第五变形例的像素电路13K的控制电极 25_{DS} 以横跨电荷移动路径101的方式配置。换言之,像素电路13G的控制电极 25_{Da} 、 25_{Db} 不配置在电荷移动路径101的正上方,并且通过从这些控制电极 25_{Da} 、 25_{Db} 沿横向方向漏出的电场来控制电荷移动路径101上的电位。另一方面,第五变形例的像素电路13K的控制电极 25_{DS} 配置在电荷移动路径101的正上方。也就是说,控制电极 25_{DS} 如控制电极 $25_1 \sim 25_3$ 那样通过控制电极 25_{DS} 在其正下方产生的电场直接控制电荷移动路径101上的电位。

[0459] 像素电路13K具有光电二极管PD、电荷传输部52S、电荷读出区域 $22S_1$ 、 $23S_2$ 、 $23S_3$ 和半导体区域66a、66b、66c、66d。半导体区域66a设置在与开口部AP重复的区域,构成光电二极管PD。半导体区域66b具有构成光电二极管PD的部分和构成电荷传输部52S的部分。另外,半导体区域65b形成在控制电极 25_{DS} 的正下方。半导体区域66c具有构成电荷传输部52S的部分。半导体区域66c具有与半导体区域65b重复并且与控制电极 25_{DS} 重复的部分和与电荷释放区域 $23Sa$ 、 $23Sb$ 重复的部分。半导体区域66d具有构成电荷传输部52S的部分。半导体区域66d具有与半导体区域66c重复的部分、与控制电极 $25_1 \sim 25_3$ 重复的部分和与电荷读出区域 $22S_1$ 、 $22S_2$ 、 $22S_3$ 重复的部分。

[0460] 图43示出包含图42所示的电荷移动路径101的点划线 CL_{43} 上的电位分布。纵轴表示电荷移动路径101上的位置。横轴表示电位。此外,曲线C43a与图42中的光电二极管PD的区域对应。曲线C43b、C43c与图42中的控制电极 25_{DS} 所配置的区域对应。曲线C43d与控制电极 25_2 对应。

[0461] 第八实施方式的像素电路13G通过使提供给控制电极 25_{Da} 、 25_{Db} 的传输控制脉冲 $G_{Dout(j)}$ 沿横向方向(例如从控制电极 25_{Da} 向控制电极 25_{Db} 的方向)渗出而使电位的分布变化。与此相对,第五变形例的像素电路13K中,提供给控制电极 25_{DS} 的传输控制脉冲 $G_{Dout(j)}$ 与是否向横向方向的渗出无关而直接改变电位。其结果是,图43所示的第五变形例的像素电路13K的电位分布与图31所示的第八实施方式的像素电路13K的电位分布相比,电位的凹陷(曲线C43b)处的电位的下降急剧。另外,图43所示的电位分布与图31所示的电位分布相比电位的凹陷(曲线C43b)的深度更深。根据这样的电位分布,在成为不敏感状态时,能够更可靠地抑制电荷从光电二极管PD向电荷读出区域 $22S_1 \sim 22S_3$ 的移动。

[0462] [第六变形例]

[0463] 图5所示的NOR型驱动电路 $41_1 \sim 41_4$ 也可以通过与图5不同的记载来表示。图44的(a)所示的NOR型驱动电路 $41F_1$ 是NOR型驱动电路 41_1 的其他记载例。p型MOS晶体管 43_1 、p型MOS晶体管 44_1 和n型MOS晶体管 45_1 如图44的(a)所示可以由逻辑电路201示出。逻辑电路201具有三个输入和一个输出。第一输入与布线 47_1 连接。第一输入接收控制脉冲 G_1 的反相信号。第二输入与布线 48_G 连接。第二输入接收逻辑脉冲 $E_{SR(j)}$ 的反相信号。第三输入与布线 47_1 连接。第三输入接收控制脉冲 G_1 的反相信号。输出与控制电极 25_1 连接。NOR型驱动电路 $41F_1$ 的

动作与NOR型驱动电路41₁的动作相同。

[0464] [第七变形例]

[0465] 图11所示的NOR型驱动电路41A₁~41A₄也可以通过与图11不同的记载来表示。图44的(b)所示的NOR型驱动电路41G₁是NOR型驱动电路41A₁的其他记载例。逻辑电路201的第一输入与布线47a₁连接。第一输入接收控制脉冲G_{1p}的反相信号。第二输入与布线48_c连接。第二输入接收逻辑脉冲E_{SR(j)}的反相信号。第三输入与布线47b₁连接。第三输入接收控制脉冲G_{1n}的反相信号。输出与控制电极25₁连接。NOR型驱动电路41G₁的动作与NOR型驱动电路41A₁的动作相同。

[0466] [第八变形例]

[0467] 图5所示的NOR型驱动电路41₁~41₄也可以包含附加要素。图45的(a)示出作为NOR型驱动电路41₁的变形例的NOR型驱动电路41H₁。除了p型MOS晶体管43₁、p型MOS晶体管44₁和n型MOS晶体管45₁以外,NOR型驱动电路41H₁还包括n型MOS晶体管202₁。n型MOS晶体管202₁连接到p型MOS晶体管44₁~44₄的漏极以及n型MOS晶体管45₁~45₄的漏极的连接点73₁和控制电极25₁之间。更具体而言,n型MOS晶体管202₁的漏极连接到连接点73₁和控制电极25₁之间。n型MOS晶体管202₁的栅极经由布线48_c与像素切换电路34连接。n型MOS晶体管202₁的栅极接收逻辑脉冲E_{SR(j)}的反相信号。n型MOS晶体管202₁的源极与低电位线V_{DL}连接。根据NOR型驱动电路41H₁,能够抑制控制电极25₁的浮动。

[0468] [第九变形例]

[0469] 与第八变形例同样地,图11所示的NOR型驱动电路41A₁~41A₄也可以采用用于抑制浮动的电路结构。也就是说,图45的(b)示出作为NOR型驱动电路41A₁的变形例的NOR型驱动电路41K₁。除了p型MOS晶体管43₁、p型MOS晶体管44₁和n型MOS晶体管45₁,NOR型驱动电路41K₁还包括n型MOS晶体管202₁。

[0470] [第十变形例]

[0471] 图5所示的NAND型驱动电路41₅也可以通过与图5不同的记载来表示。图46的(a)所示的NAND型驱动电路41F₅是NAND型驱动电路41₅的其他记载例。p型MOS晶体管43₅、n型MOS晶体管46和n型MOS晶体管45₅可以如图46的(a)所示由逻辑电路204₅示出。逻辑电路204₅具有3个输入和1个输出。第一输入与布线47₅连接。第一输入接收控制脉冲G_{5p}的反相信号。第二输入与布线48_d连接。第二输入接收逻辑脉冲E_{SR(j)}。第三输入与布线47₅连接。第三输入接收控制脉冲G_{5n}的反相信号。输出与控制电极25_d连接。NAND型驱动电路41F₅的动作与NAND型驱动电路41₅的动作相同。

[0472] [第十一变形例]

[0473] 图11所示的NAND型驱动电路41A₅也可以通过与图11不同的记载来表示。图46的(b)所示的NAND型驱动电路41G₅是NAND型驱动电路41A₅的其他记载例。逻辑电路204₅的第一输入与布线47a₅连接。第一输入接收控制脉冲G_{5p}的反相信号。第二输入与布线48_d连接。第二输入接收逻辑脉冲E_{SR(j)}。第三输入与布线47b₅连接。第三输入接收控制脉冲G_{5n}的反相信号。输出与控制电极25_d连接。NAND型驱动电路41G₅的动作与NAND型驱动电路41A₅的动作相同。

[0474] [第十二变形例]

[0475] 图5所示的NOR型驱动电路41₅也可以包含附加要素。图47的(a)示出作为NAND型驱

动电路41₅的变形例的NAND型驱动电路41H₅。除了p型MOS晶体管43₅、n型MOS晶体管46和n型MOS晶体管45₅，NAND型驱动电路41H₅还包括p型MOS晶体管205₅。p型MOS晶体管205₅连接到p型MOS晶体管43₅的漏极以及n型MOS晶体管46的漏极的连接点206₅和控制电极25_D之间。更具体而言，p型MOS晶体管205₅的漏极连接到连接点206₅和控制电极25_D之间。p型MOS晶体管205₅的栅极经由布线48_D与像素切换电路34连接。p型MOS晶体管205₅的栅极接收逻辑脉冲E_{SR(j)}。p型MOS晶体管205₅的源极与高电位线V_{DH}连接。根据NAND型驱动电路41H₅，能够抑制控制电极25_D的浮动。

[0476] [第十三变形例]

[0477] 与第十二变形例同样地，图11所示的NAND型驱动电路41A₅也可以采用用于抑制浮动的电路结构。也就是说，图47的(b)示出作为NAND型驱动电路41A₅的变形例的NAND型驱动电路41K₅。除了p型MOS晶体管43₅、n型MOS晶体管46和n型MOS晶体管45₅以外，NAND型驱动电路41K₅还包括p型MOS晶体管205₅。

[0478] [第十四变形例]

[0479] 图48表示第十四变形例的距离图像取得装置所具备的像素电路13₁。另外，图49示出向像素电路13₁输入的控制脉冲G_{ID}、G_{IU}、G_{Iout}。在图48中，仅提取像素电路13₁，并示出像素电路13₁所具有的读出电路80₁、80₂、80₃、80₄和NOR型驱动电路41₁的结构。

[0480] 读出电路80₁~80₄具有电容成分81₁~81₄、MOS晶体管82₁~82₄、93₁~93₄、94₁~94₄。读出电路80₁~80₄的输入分别与光电转换区域21连接。读出电路80₁~80₄的输出经由布线28与运算电路12连接。

[0481] 电容成分81₁~81₄蓄积光电转换区域21产生的电荷。电容成分81₁~81₄与图3所示的电荷读出区域22₁~22₄对应。电容成分81₁~81₄的一端与控制电极25₁~25₄、MOS晶体管82₁~82₄、93₁~93₄连接。电容成分81₁~81₄的另一端与基准电位连接。

[0482] MOS晶体管82₁~82₄用于使电荷读出区域22₁~22₄复位。MOS晶体管82₁~82₄的源极与电容成分81₁~81₄的一端连接。MOS晶体管82₁~82₄的栅极与读出控制电路27连接。MOS晶体管82₁、82₃的栅极接收公共的复位脉冲RT2。MOS晶体管82₂、82₄的栅极接收公共的复位脉冲RT1。MOS晶体管82₁~82₄的漏极与复位电位线V_{DR}连接。

[0483] MOS晶体管93₁~93₄、94₁~94₄构成所谓的源极跟随放大器。MOS晶体管93₁~93₄、94₁~94₄与图3所示的电压检测单元26₁~26₄对应。MOS晶体管93₁~93₄、94₁~94₄产生对应于蓄积在电容成分81₁~81₄的电荷的电压V₀₁、V₀₂，并将该电压V₀₁、V₀₂向布线28输出。

[0484] MOS晶体管93₁~93₄的源极与MOS晶体管94₁~94₄的漏极连接。MOS晶体管93₁~93₄的栅极与电荷读出区域22₁~22₄即电容成分81₁~81₄连接。MOS晶体管93₁~93₄的漏极与复位电位线V_{DR}连接。MOS晶体管94₁、94₃根据读出控制脉冲SL2将向布线28的MOS电压在提供和停止之间切换。另外，MOS晶体管94₂、94₄根据读出控制脉冲SL1将向布线28的MOS电压在提供和停止之间切换。MOS晶体管94₁~94₄的漏极与布线28连接。MOS晶体管94₁~94₄的栅极与读出控制电路27连接。MOS晶体管94₁、94₃的栅极接收读出控制脉冲SL2。MOS晶体管94₂、94₄的栅极接收读出控制脉冲SL1。MOS晶体管94₁~94₄的漏极与MOS晶体管93₁~93₄的源极连接。

[0485] 根据这样的MOS晶体管93₁~93₄、94₁~94₄，根据读出控制脉冲SL1选择读出电路80₂、80₄。所选择的读出电路80₂经由布线28输出电压V₀₁。另外，所选择的读出电路80₄经由布线28输出电压V₀₂。此外，根据MOS晶体管93₁~93₄、94₁~94₄，根据读出控制脉冲SL2选择读出

电路80₁、80₃。所选择的读出电路80₁经由布线28输出电压V₀₁。另外,所选择的读出电路80₃经由布线28输出电压V₀₂。

[0486] NOR型驱动电路41₁具有电容成分53₁和MOS晶体管96₁、97₁、98₁、99₁。电容成分53₁的一端与高电位线V_{DH}连接。电容成分53₁的另一端与低电位线V_{DL}和MOS晶体管98₁、99₁连接。

[0487] MOS晶体管96₁、97₁、98₁、99₁均为n型MOS晶体管。此外,读出电路80₁~80₄所包括的MOS晶体管81₁~81₄、82₁~82₄、93₁~93₄、94₁~94₄都是n型MOS晶体管。也就是说,图48所示的构成像素电路13₁的MOS晶体管全部为n型。根据这样的结构,不需要在像素电路13₁中设置注入了n型杂质的所谓的能量阱(n-well)。由此,在光电转换区域中产生的电荷的一部分流入n-well而丢失,使作为信号电荷而检测出的电荷减少的情况不会发生。

[0488] MOS晶体管96₁的漏极与高电位线V_{DH}连接。MOS晶体管96₁的栅极与像素切换电路34连接,从像素切换电路34接收逻辑脉冲E_{SR(j)}。MOS晶体管96₁的源极与MOS晶体管97₁连接。

[0489] MOS晶体管97₁的漏极与MOS晶体管96₁的源极连接。MOS晶体管97₁的栅极与分配电路33连接,从分配电路33接收控制脉冲G_{1U}。MOS晶体管97₁的源极与MOS晶体管98₁、99₁和控制电极25₁连接。

[0490] MOS晶体管98₁的漏极与MOS晶体管97₁的源极、MOS晶体管99₁的漏极和控制电极25₁连接。MOS晶体管98₁的栅极与分配电路33连接,从分配电路33接收控制脉冲G_{1D}。MOS晶体管98₁的源极与低电位线V_{DL}、MOS晶体管99₁的源极和电容成分53₁连接。

[0491] MOS晶体管99₁的漏极与MOS晶体管97₁的源极、MOS晶体管98₁的漏极和控制电极25₁连接。MOS晶体管99₁的栅极与像素切换电路34连接,从像素切换电路34接收逻辑脉冲E_{SR(j)}的反相信号。MOS晶体管99₁的源极与低电位线V_{DL}、MOS晶体管98₁的源极和电容成分53₁连接。

[0492] 图50示出第十四变形例的距离图像取得装置所具备的像素电路13₅。示出像素电路13₅所具有的读出电路80₁、80₂、80₃、80₄和NAND型驱动电路41₅的结构。读出电路80₁、80₂、80₃、80₄与图48所示的读出电路80₁、80₂、80₃、80₄相同,因此省略详细的说明。

[0493] NOR型驱动电路41₅具有电容成分53₅和MOS晶体管96₅、97₅、98₅、99₅。电容成分53₅的一端与高电位线V_{DH}连接。电容成分53₅的另一端与低电位线V_{DL}和MOS晶体管98₅连接。

[0494] MOS晶体管96₅、97₅、98₅、99₅均为n型MOS晶体管。此外,读出电路80₁~80₄所包含的MOS晶体管81₁~81₄、82₁~82₄、93₁~93₄、94₁~94₄均为n型MOS晶体管。也就是说,构成图50所示的像素电路13₅的MOS晶体管全部是n型。

[0495] MOS晶体管96₅的漏极与高电位线V_{DH}和MOS晶体管99₅的漏极连接。MOS晶体管96₅的栅极与分配电路33连接,从分配电路33接收控制脉冲G_{5U}。MOS晶体管96₅的源极与MOS晶体管97₅的漏极、MOS晶体管99₅的源极和控制电极25₅连接。

[0496] MOS晶体管97₅的漏极与MOS晶体管96₅的源极、MOS晶体管99₅的源极和控制电极25₅连接。MOS晶体管97₅的栅极与分配电路33连接,从分配电路33接收控制脉冲G_{5D}。MOS晶体管97₅的源极与MOS晶体管98₅连接。

[0497] MOS晶体管98₅的漏极与MOS晶体管97₅的源极连接。MOS晶体管98₅的栅极与像素切换电路34连接,从像素切换电路34接收逻辑脉冲E_{SR(j)}。MOS晶体管98₅的源极与低电位线V_{DL}和电容成分53₅连接。

[0498] MOS晶体管99₅的漏极与高电位线V_{DH}和MOS晶体管96₅的漏极连接。MOS晶体管99₅的栅极与像素切换电路34连接,从像素切换电路34接收逻辑脉冲E_{SR(j)}的反相信号。MOS晶体管

99₅的源极与MOS晶体管96₅的源极、MOS晶体管97₅的漏极和控制电极53₅连接。

[0499] [第十五变形例]

[0500] 图51示出第十五变形例的距离图像取得装置所具备的像素电路13₁。第十五变形例的距离图像取得装置的像素电路13₁不具备驱动电路41₁。图51所示的像素电路13₁的控制电极25₁仅通过耗尽型MOS开关从分配电路33接收传输控制脉冲G_{1out}。像素电路13₂~13₄也具有同样的结构。

[0501] 以下,说明图51和图52所示的像素电路13₁、13₅。需要说明的是,在图51和图52所示的像素电路13₁、13₅中,读出电路80₁~80₄与图48所示的像素电路13₁的读出电路80₁~80₄相同。因此,省略读出电路80₁~80₄的详细说明。

[0502] 如图51所示,像素电路13₁具有开关电路120₁来代替NOR型驱动电路41₁。开关电路120₁具有电容成分121₁和MOS晶体管122₁。电容成分121₁的一端与高电位线V_{DH}连接。电容成分121₁的另一端与低电位线V_{DL}连接。MOS晶体管122₁的漏极与分配电路33连接,从分配电路33接收传输控制脉冲G₁。MOS晶体管122₁的栅极与像素切换电路34连接,从像素切换电路34接收逻辑脉冲E_{SR(j)}。MOS晶体管122₁的源极与控制电极25₁的栅极连接。

[0503] 根据图51所示的像素电路13₁,作为传输控制脉冲G₁的施加所对应的电路结构,像素电路13₁仅具有1个MOS晶体管122₁和1个电容成分121₁。其结果是,能够缩小像素电路13₁的电路面积。

[0504] 图52示出第十五变形例的距离图像取得装置所具备的像素电路13₅。如图52所示,像素电路13₅不具备NAND驱动电路41₅。像素电路13₅的控制电极25₅从分配电路33直接接收传输控制脉冲G₅。像素电路135具有电容成分121₅。电容成分121₅的一端与高电位线V_{DH}连接。电容成分121₅的另一端与低电位线V_{DL}连接。

[0505] 第十五变形例的距离图像取得装置按照图53所示的时序图动作。像素电路13₁~13₅在一系列的连续控制脉冲G₁~G₄中的最后的控制脉冲G₄与下一系列的连续控制脉冲G₁~G₄的开头的控制脉冲G₁之间向控制电极25₅施加控制脉冲G₅。其结果是,如果不向不敏感像素区域AN的控制电极25₁~25₄施加传输控制脉冲G_{1out}~G_{4out},不敏感像素区域AN的光电荷被释放到漏极。因此,对于控制电极25₅,不需要来自像素切换电路34的逻辑脉冲E_{SR(j)}。

[0506] [第十一实施方式]

[0507] 接下来,说明第十一实施方式的距离图像取得装置。第一实施方式的距离图像取得装置1如图2所示以覆盖测定对象区域A的整个宽度的方式向高度方向的一部分照射脉冲光L_p。另一方面,第十一实施方式的距离图像取得装置沿高度方向分割测定对象区域。此外,第十一实施方式的距离图像取得装置使用DOE(Diffractive Optical Element:衍射光学器件)等来以对应于所分割的全部的测定对象区域的高度方向的一部分的方式根据测定对象区域的分割数量分割脉冲光L_p。而且,第十一实施方式的距离图像取得装置向所分割的全部的测定对象区域的高度方向的一部分同时照射脉冲光L_p。在以下的说明中,以将测定对象区域仅沿纵向方向(高度方向)分割的动作为例进行说明。但是,距离图像取得装置当然也能够实施将测定对象区域仅沿横向方向(宽度方向)分割的动作。此外,距离图像取得装置还能够实施将测定对象区域在高度方向和横向方向的两个方向上分割的动作。

[0508] 图54示意地示出将像素阵列14L沿纵向方向分割成3个的与测定对象区域对应的分割像素阵列区域、所分割的全部的分割像素阵列区域中的阵列分割区域L₁、L₂、L₃、敏感像

素区域AE和不敏感像素区域AN。阵列分割区域 $L_1 \sim L_3$ 是指预想为入射脉冲光 L_R 被分割并同时入射的区域。

[0509] 图54的(a)是示出第一动作方式中的敏感像素区域和不敏感像素区域的图。图54的(b)是示出第二动作方式中的敏感像素区域和不敏感像素区域的图。图54的(c)是示出第三动作方式中的敏感像素区域和不敏感像素区域的图。图55示出表示第十一实施方式的距离图像取得装置所具备的光源11的动作的时序图和向控制电极 25_1 、 25_2 、 25_3 、 25_4 、 25_D 施加的传输控制脉冲 $G_{1out} \sim G_{4out}$ 、 G_{Dout} 以及逻辑脉冲 $E_{SR(j)}$ 的时序图。传输控制脉冲 G_{1out} 、 G_{2out} 、 G_{3out} 、 G_{4out} 、 G_{Dout} 通过逻辑脉冲 $E_{SR(j)}$ 和/或逻辑脉冲 $E_{SR(j)}$ 的反相信号被控制为使像素电路敏感的信号和不敏感的信号。

[0510] $L_1(1)$ 、 $L_1(2)$ 、 $L_1(3)$ 、 $L_2(1)$ 、 $L_2(2)$ 、 $L_2(3)$ 、 $L_3(1)$ 、 $L_3(2)$ 、 $L_3(3)$ 的(1)、(2)、(3)表示分割成3个的测定对象区域所对应的分割像素阵列区域。 L_1 、 L_2 、 L_3 表示在纵向方向上分割成3个的分割像素阵列区域中的3个阵列分割区域(行块) L_1 、 L_2 、 L_3 。 $L_1(1)$ 、 $L_1(2)$ 、 $L_1(3)$ 表示所分割的入射脉冲光 L_R 在第一动作方式中同时入射到阵列分割区域(行块) $L_1(1)$ 、 $L_1(2)$ 、 $L_1(3)$ 。光源11接着在第二动作方式中使入射脉冲光 L_R 同时入射到阵列分割区域(行块) $L_2(1)$ 、 $L_2(2)$ 、 $L_2(3)$ 。此外,光源11接着在第三动作方式中使入射脉冲光 L_R 同时入射到阵列分割区域(行块) $L_3(1)$ 、 $L_3(2)$ 、 $L_3(3)$ 。

[0511] [第十六变形例]

[0512] 接下来,说明第十一实施方式的第十六变形例的距离图像取得装置1M。

[0513] 除了按行块将像素电路13F的动作设定为敏感或不敏感的动作以外,第七实施方式的距离图像取得装置1F还进行按列块设定为敏感或不敏感的动作。根据这些动作,如图23所示,在像素阵列14F中能够将特定的区域设定为敏感像素区域AE并且将其他区域设定为不敏感像素区域AN。敏感像素区域AE从图23中的左向右依次按列块移动,然后移动到下一行块。

[0514] 与此相对,第十六变形例的距离图像取得装置1M如图56所示将像素阵列14M在测定对象区域的高度方向和宽度方向所相当的纵向方向和横向方向上分割为 3×4 的区域。这些区域是分割的测定对象区域所对应的分割像素阵列区域。距离图像取得装置1M在全部的分割像素阵列区域中,进行按行块将像素电路13M的动作设定为敏感或不敏感的动作和按列块设定为敏感或不敏感的动作。根据这些动作,如图56所示,在像素阵列14M的分割像素阵列区域的全部能够将特定的区域设定为敏感像素区域AE并且将其他区域设定为不敏感像素区域AN。敏感像素区域AE能够在全部的分割像素阵列区域中从图56中的左向右依次按列块移动,然后移动到下一行块。在图56中,全部的分割像素阵列区域在纵向方向上具有3个行块,在横向方向上具有2个列块。

[0515] 距离图像传感器10M具有像素阵列14M、运算电路12M和周边电路31M。周边电路31M具有读出控制电路27M、分配电路33M、像素切换电路(列)54M、逻辑运算电路55M和像素切换电路(行)56M。

[0516] 在照射宽面的光源的情况下,来自多个场所的多道光入射到某个微小的测定点。其结果是,由于多道光的影响,距离测定的精度受到限制。通过使用能够进行DOE和窄的照射区域的扫掠的光源和能够与光源同步地进行敏感控制和不敏感控制的距离图像取得装置1M,由于仅受与测定点的反射光分离的来自窄的照射区域的微小的多道分量的影响,因

此能够进行精度高的距离测定。

[0517] 附图标记说明

[0518] 1:距离图像取得装置,11:光源,31:周边电路,12a:光源控制部,13:像素电路(像素电路部),14:像素阵列,21:光电转换区域,22:电荷读出区域,23:电荷释放区域,27:读出控制电路,33:分配电路,34:像素切换电路,A:测定对象区域,AE:敏感像素区域,AN:不敏感像素区域,25₁~25₄、25_D:控制电极,L_P:脉冲光,L_R:入射脉冲光,R:照射区域,S:对象物。

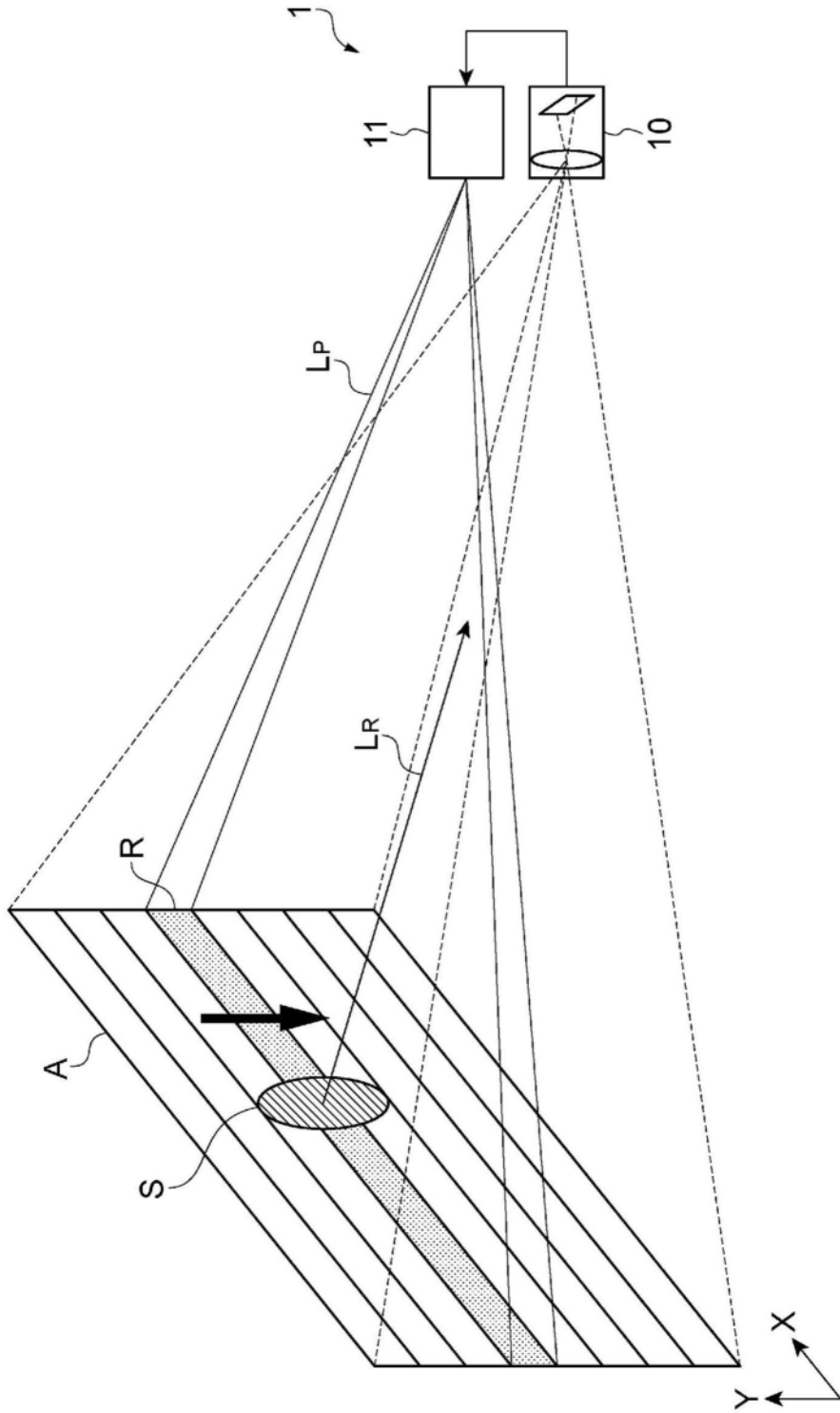


图1

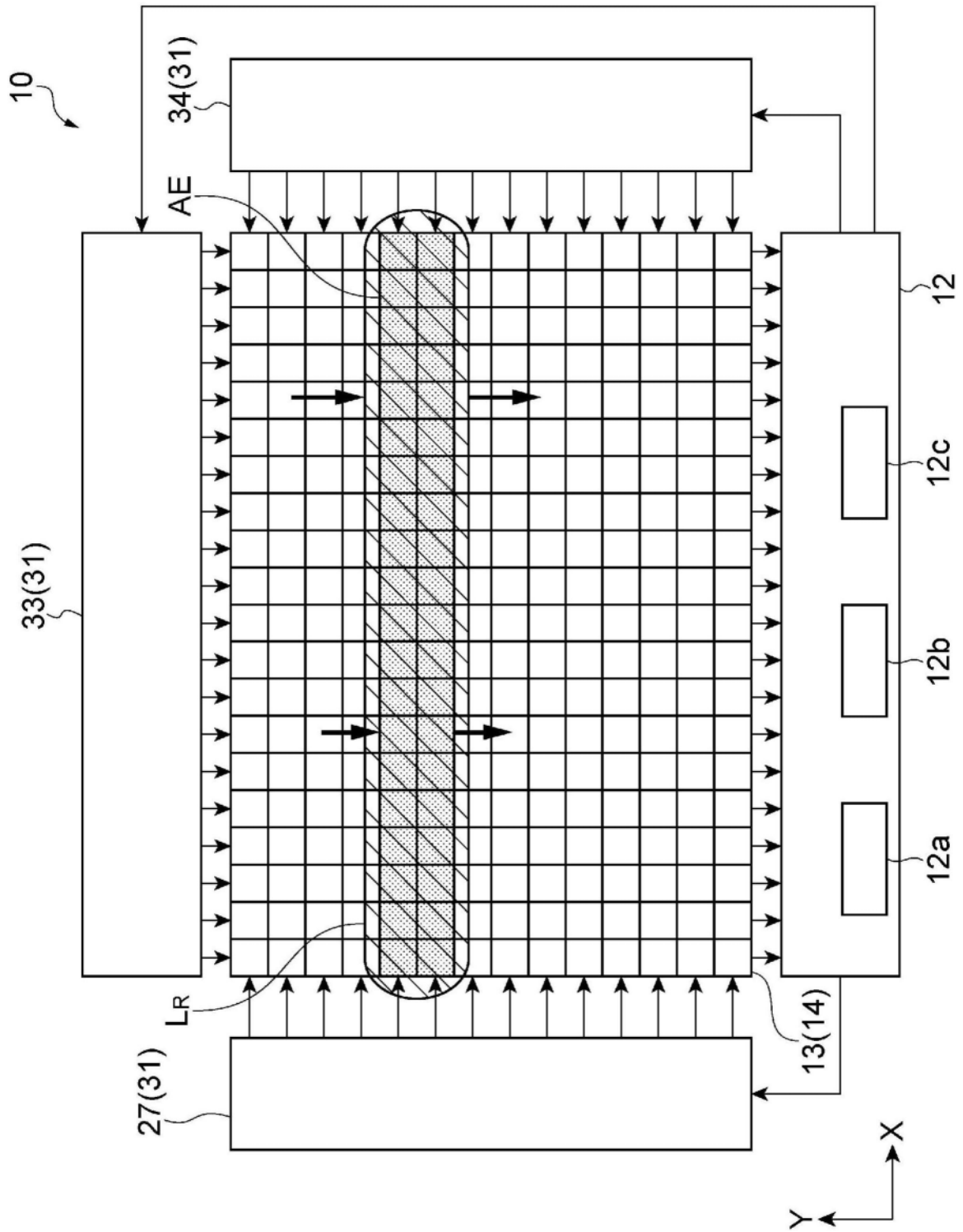


图2

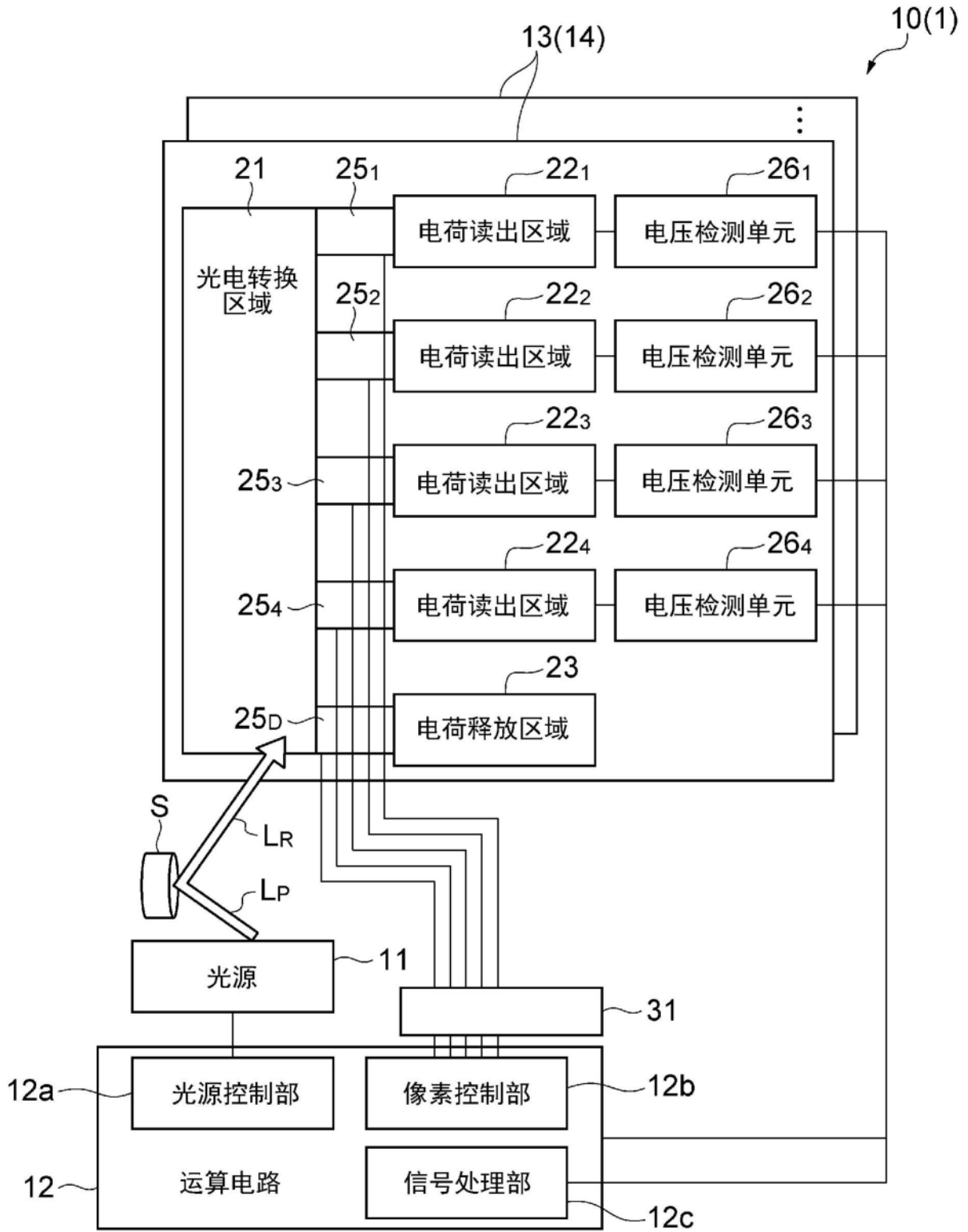


图3

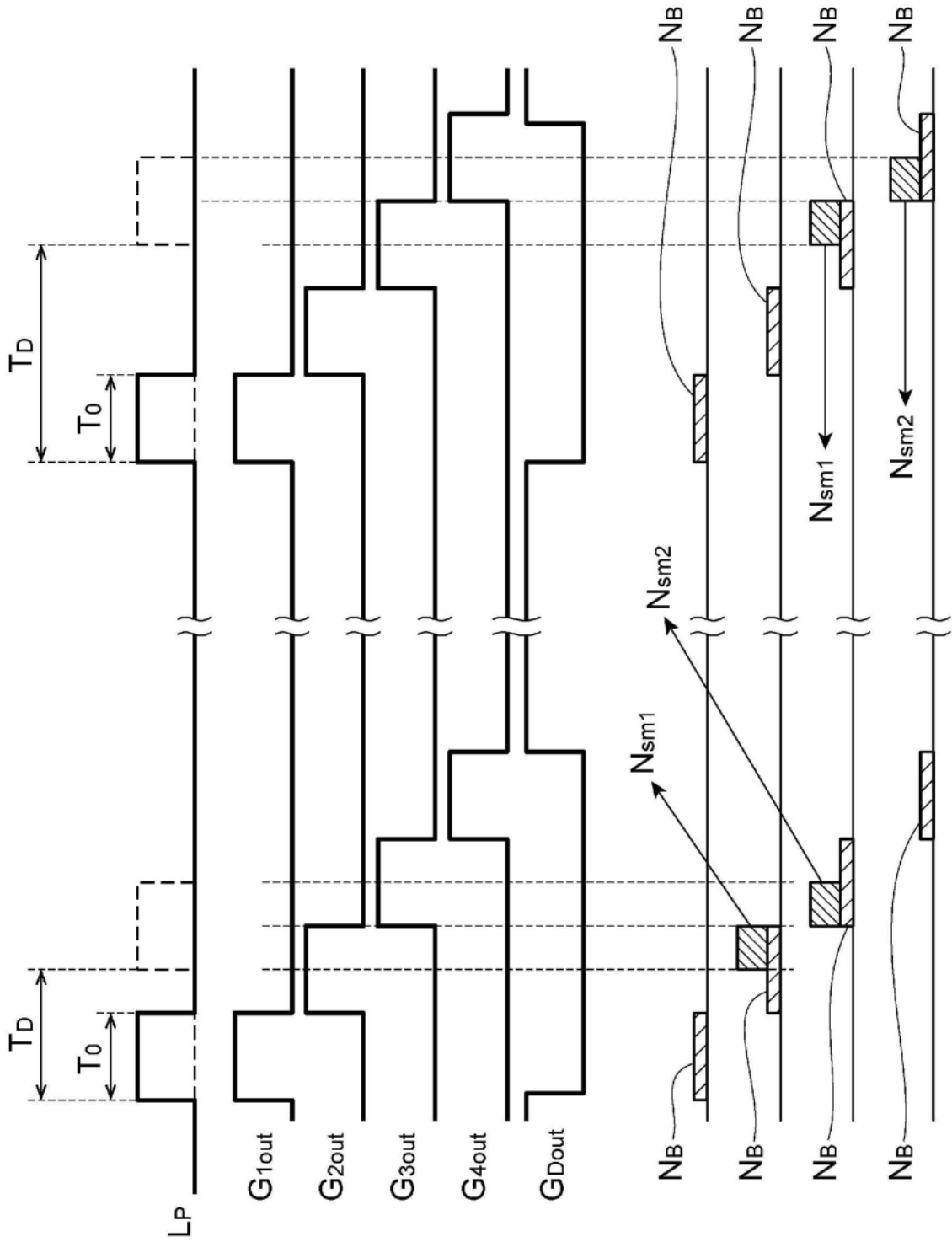


图4

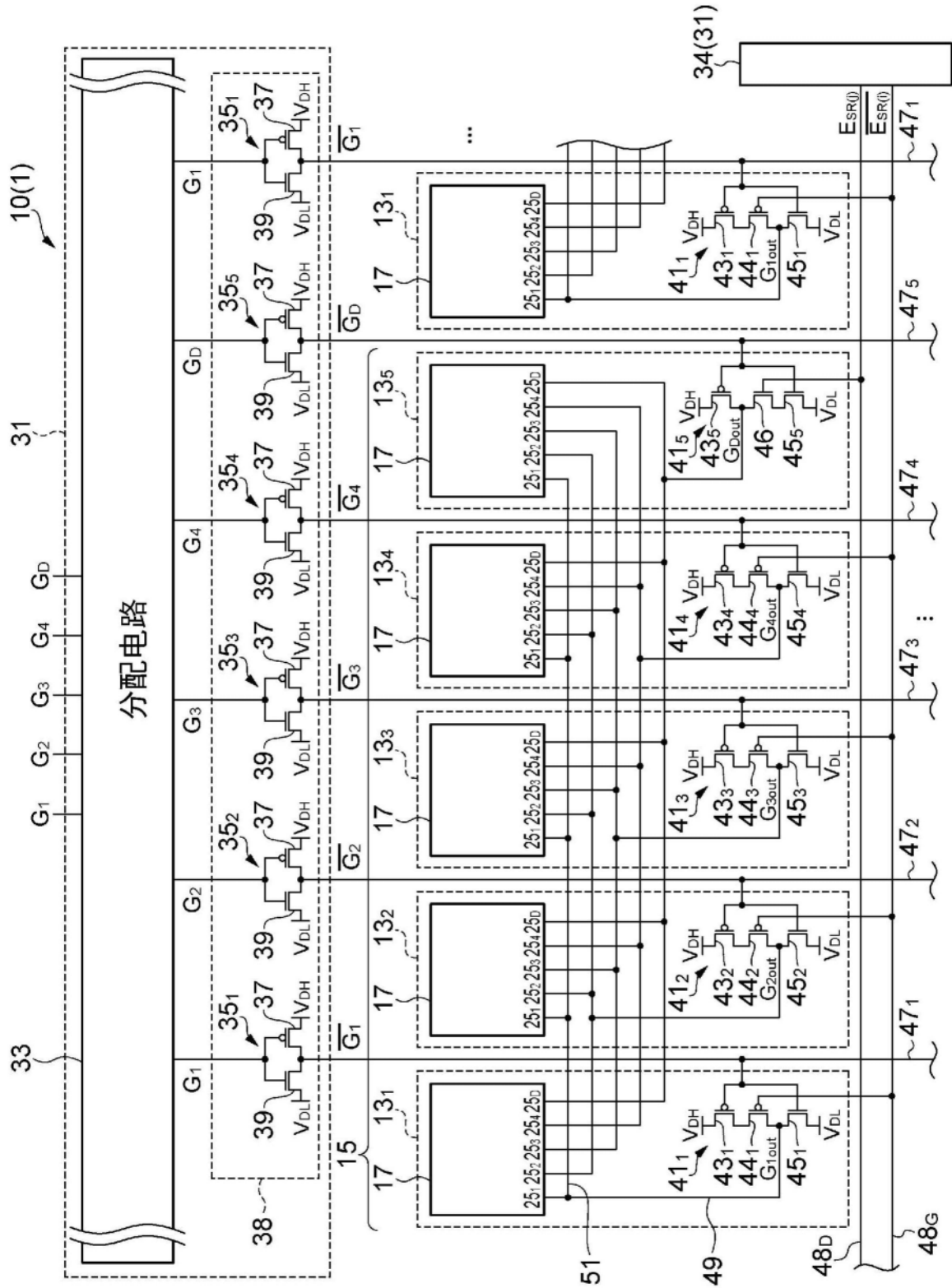


图5

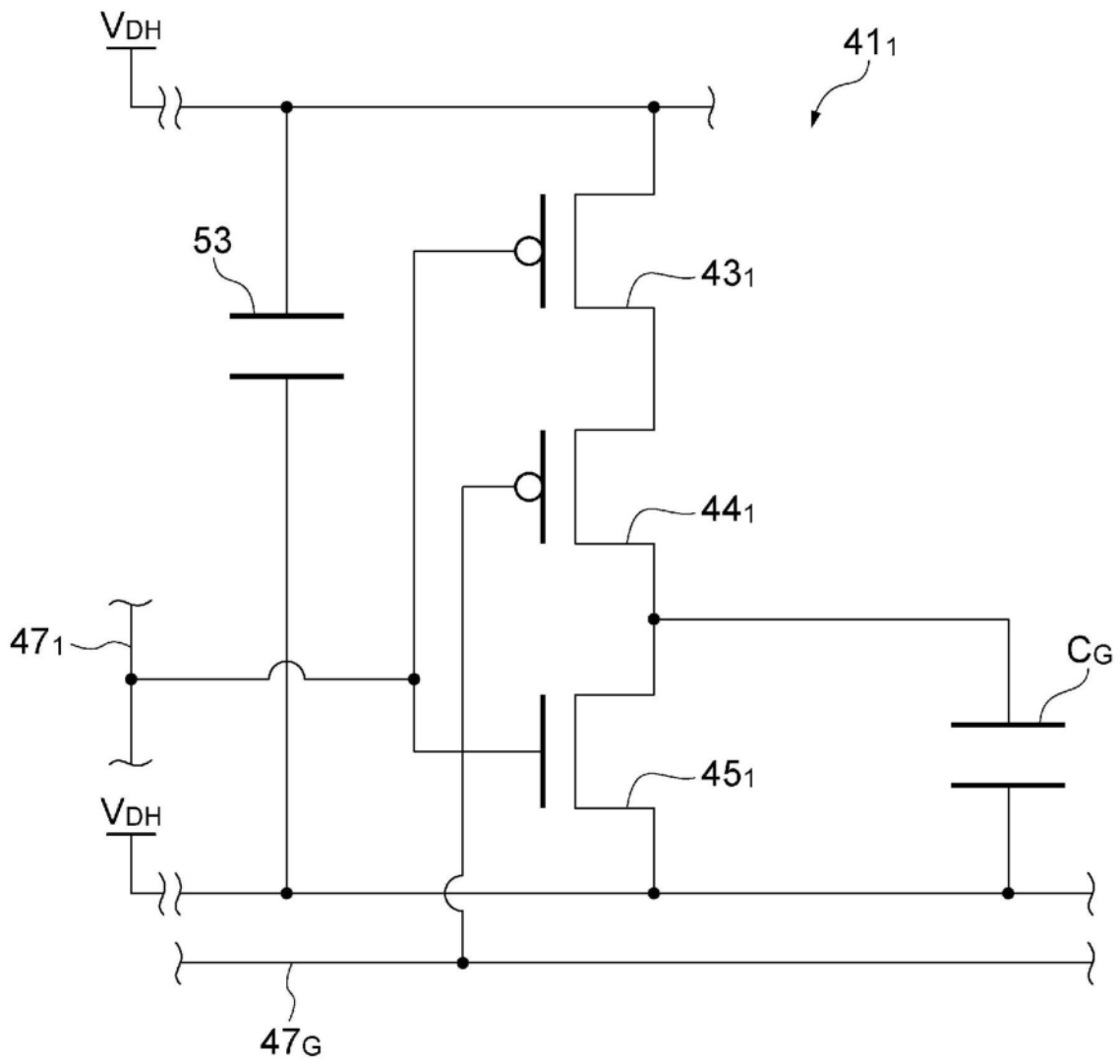
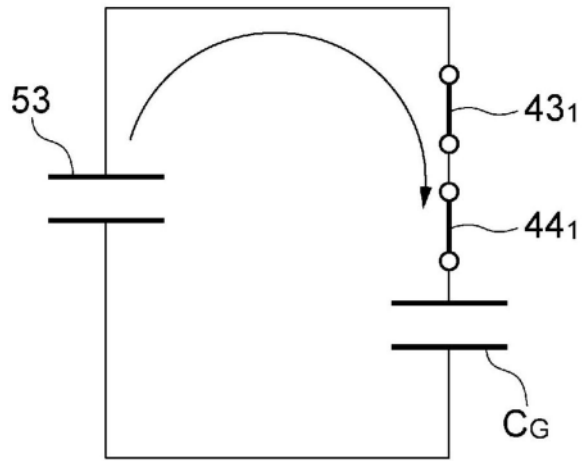


图6

(a)



(b)

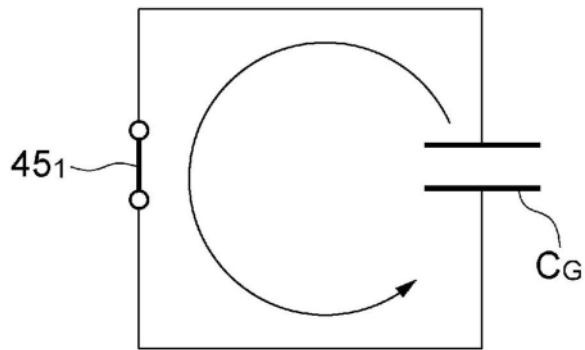


图7

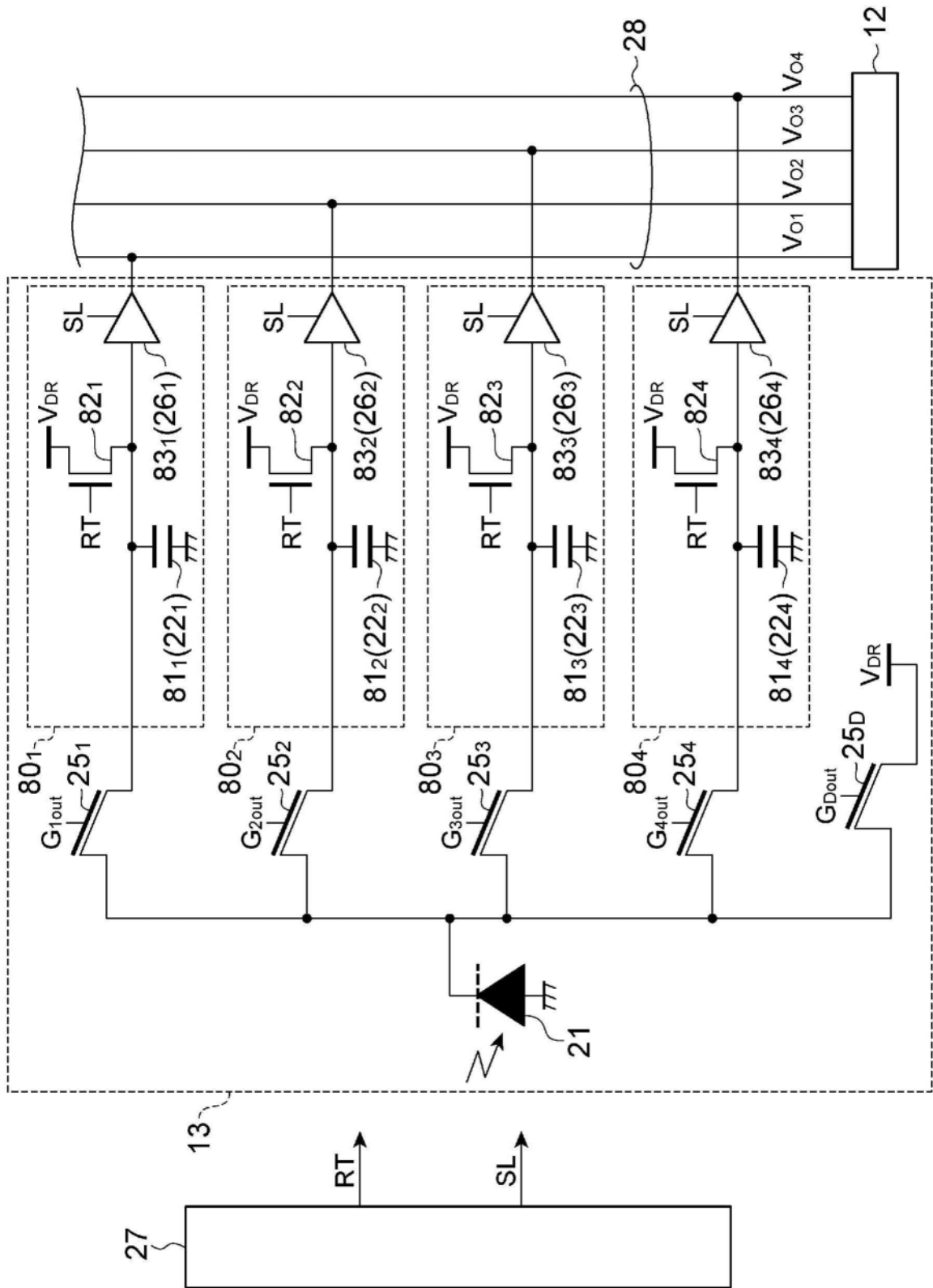


图8

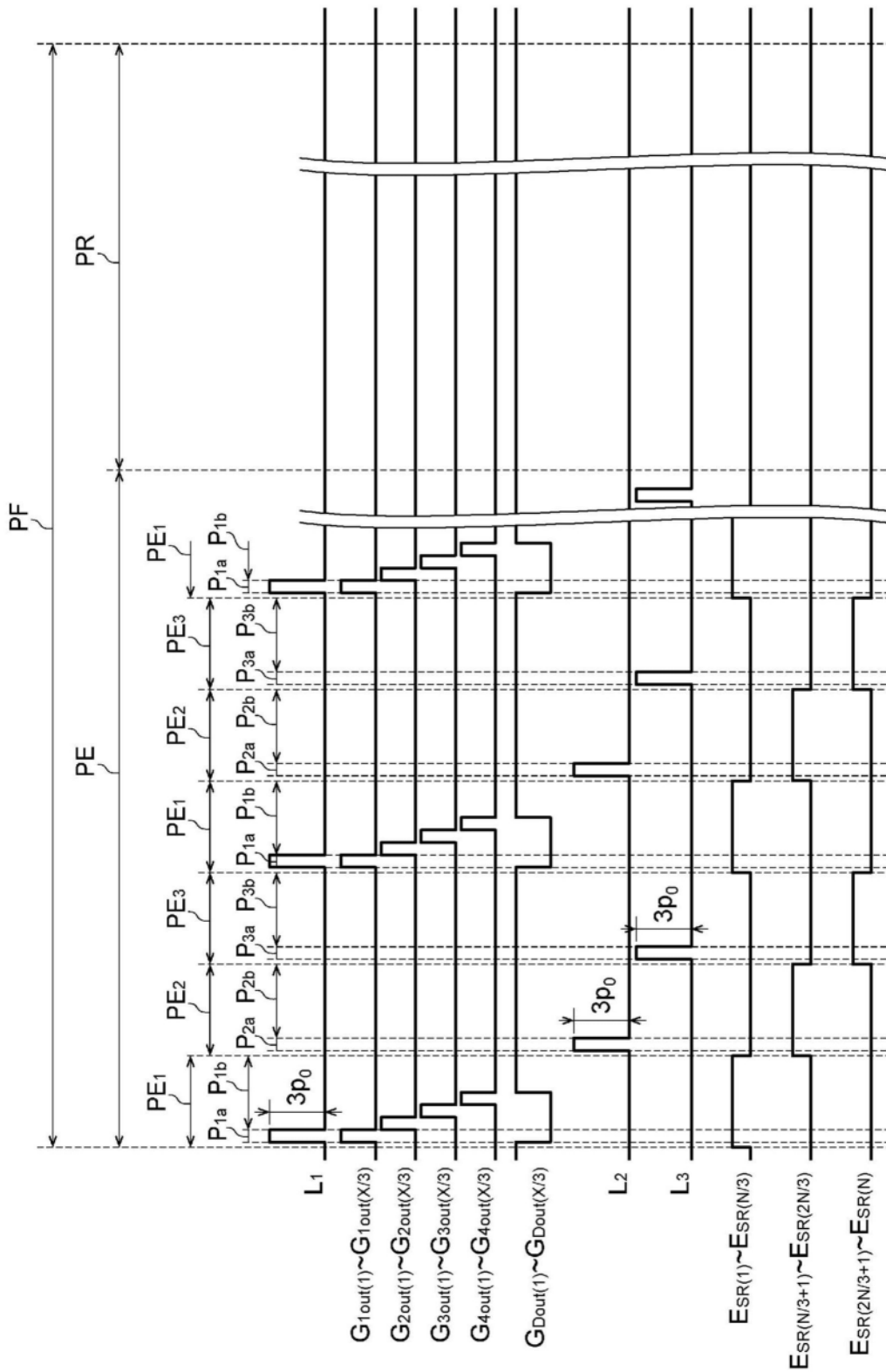


图9

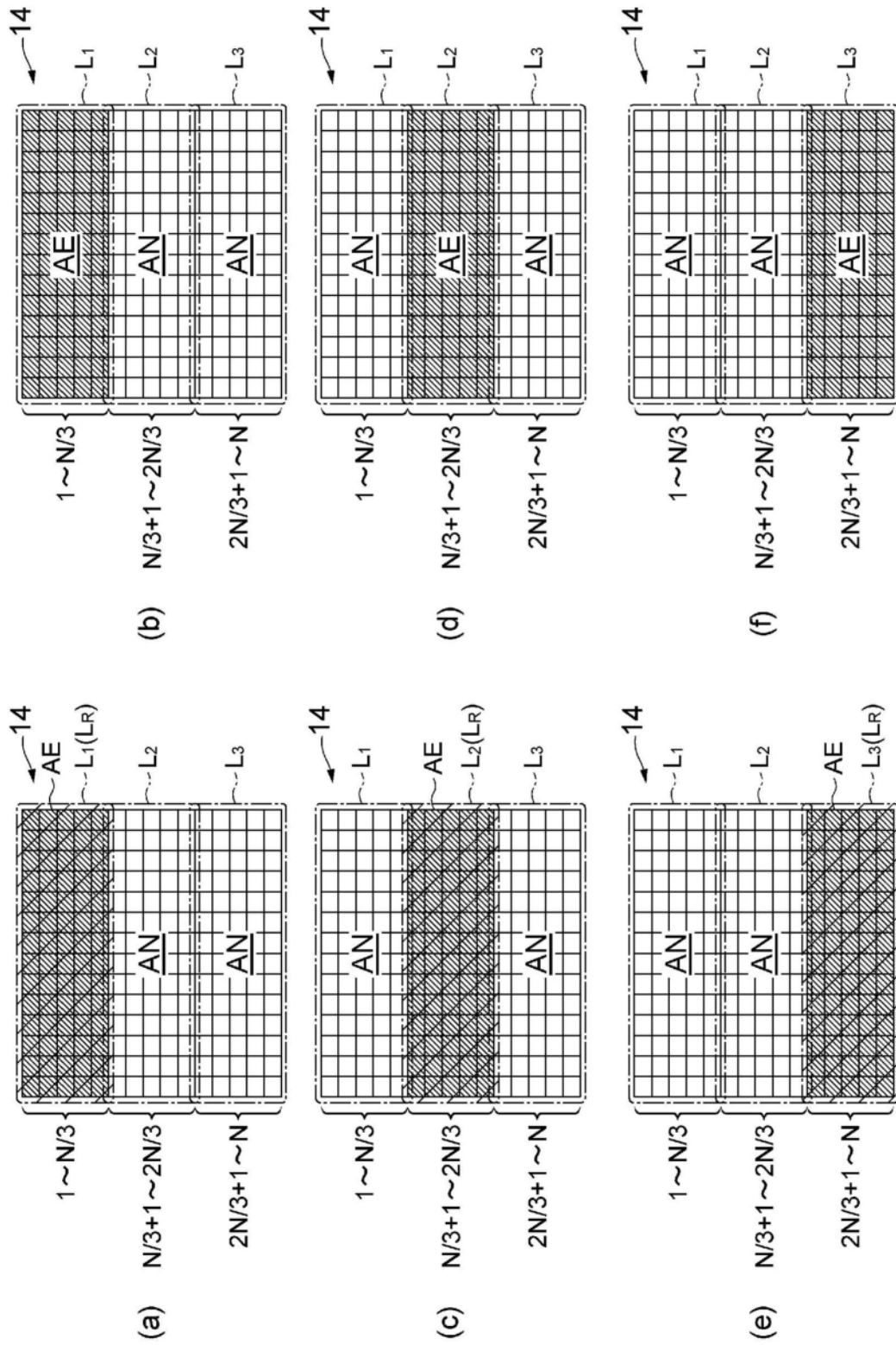


图10

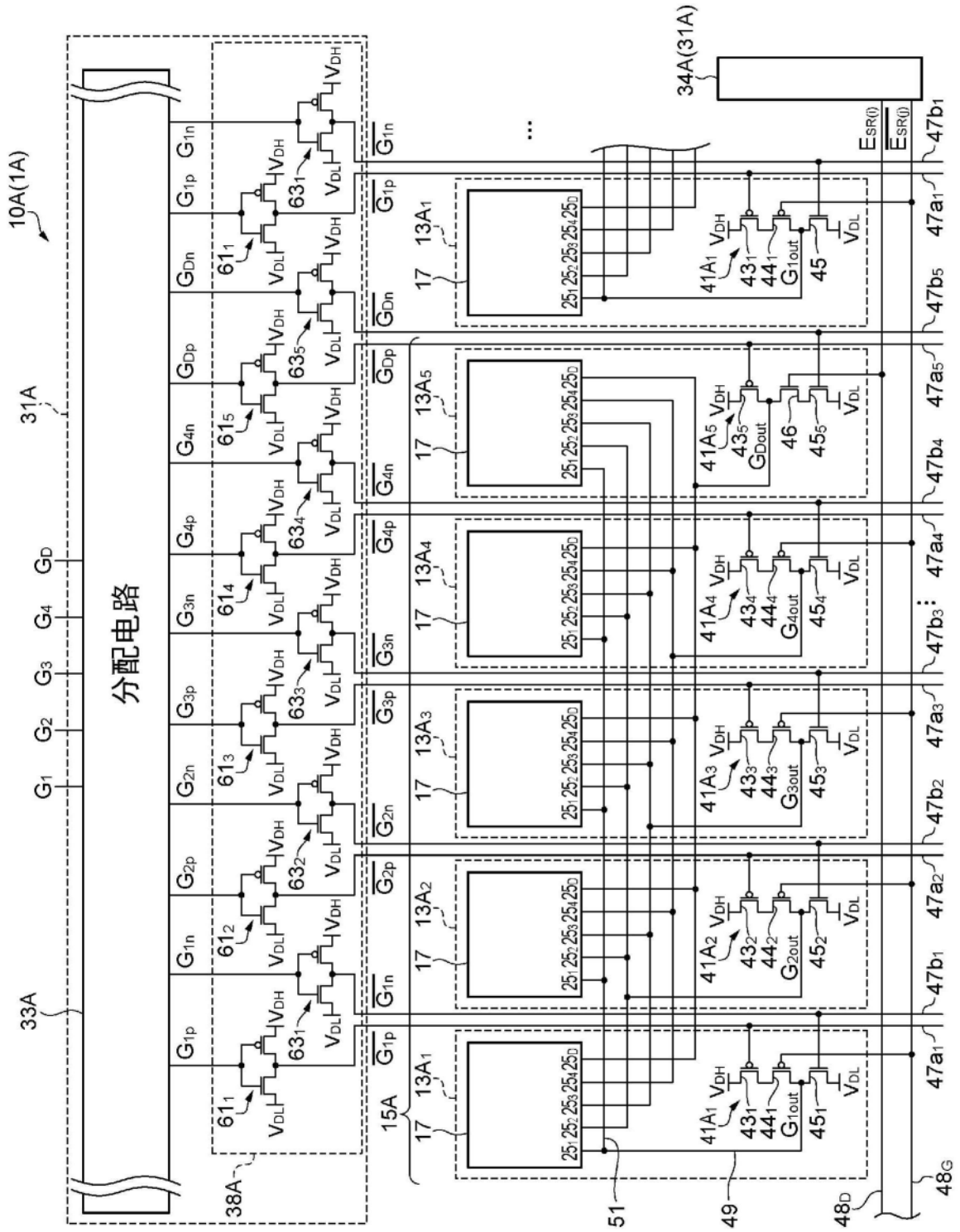


图11

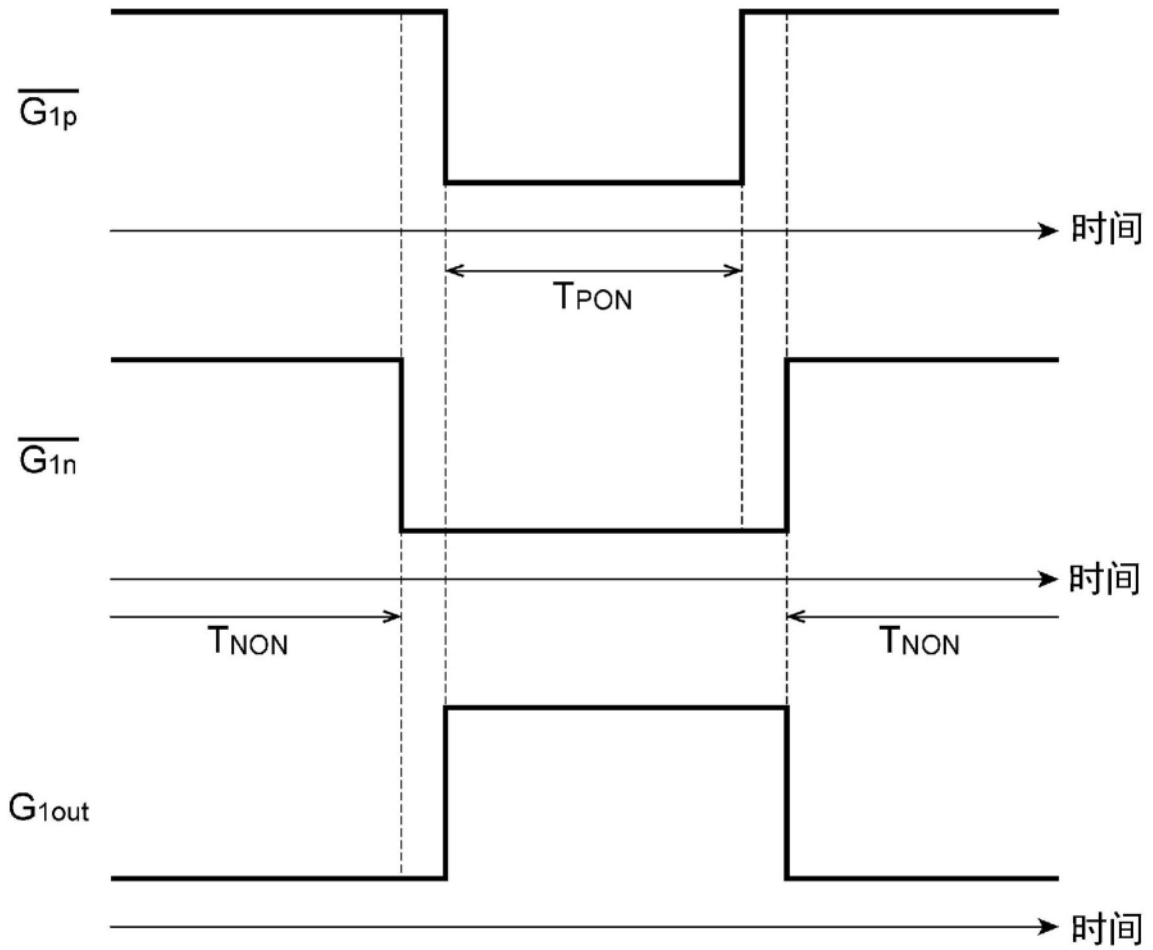


图12

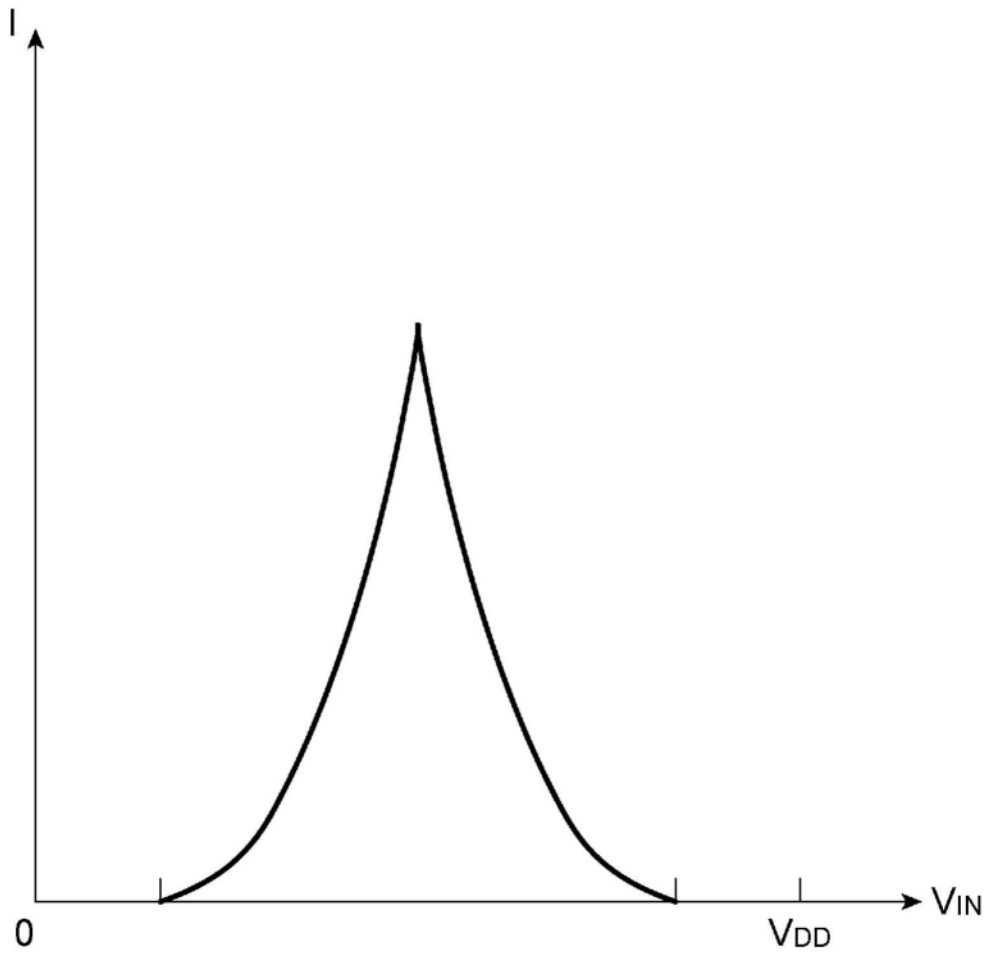


图13

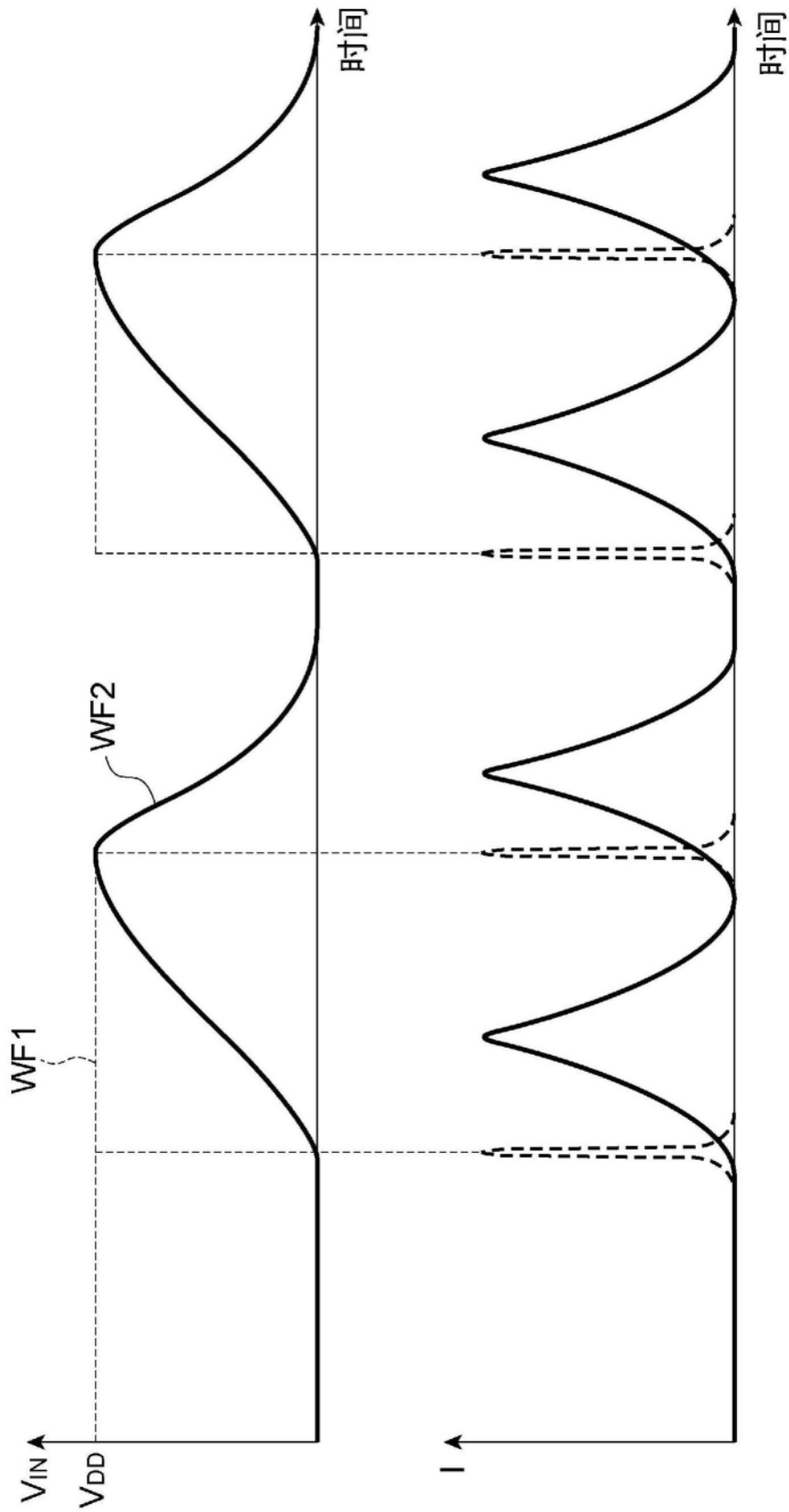


图14

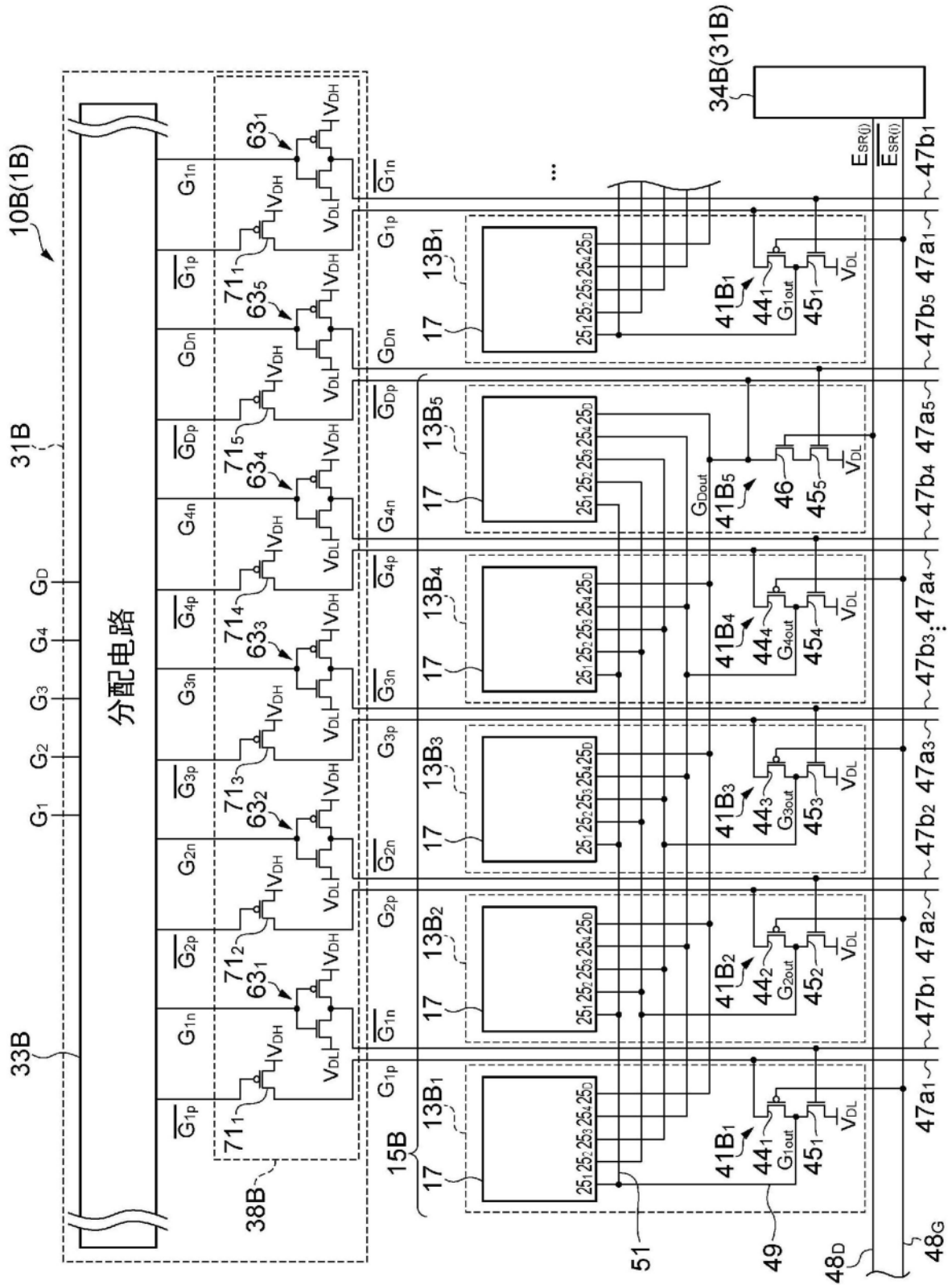


图15

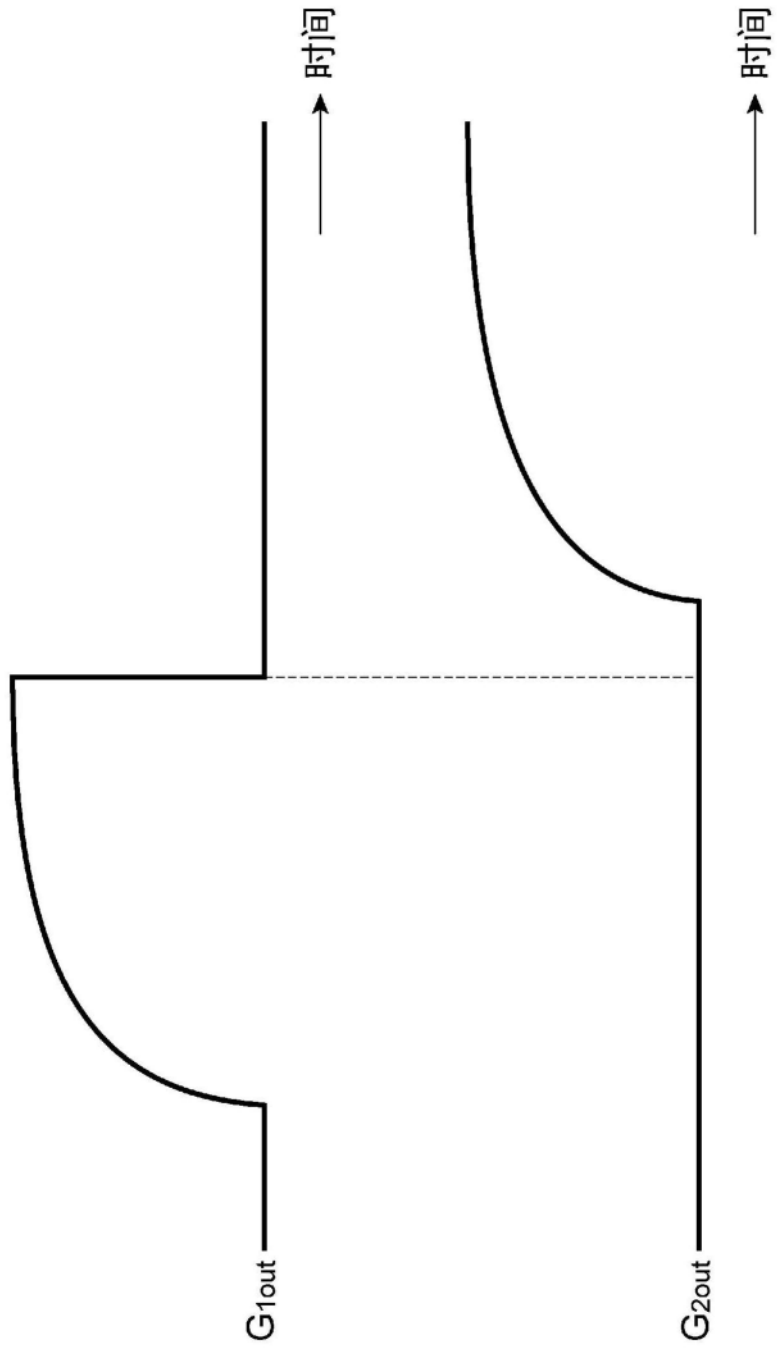


图16

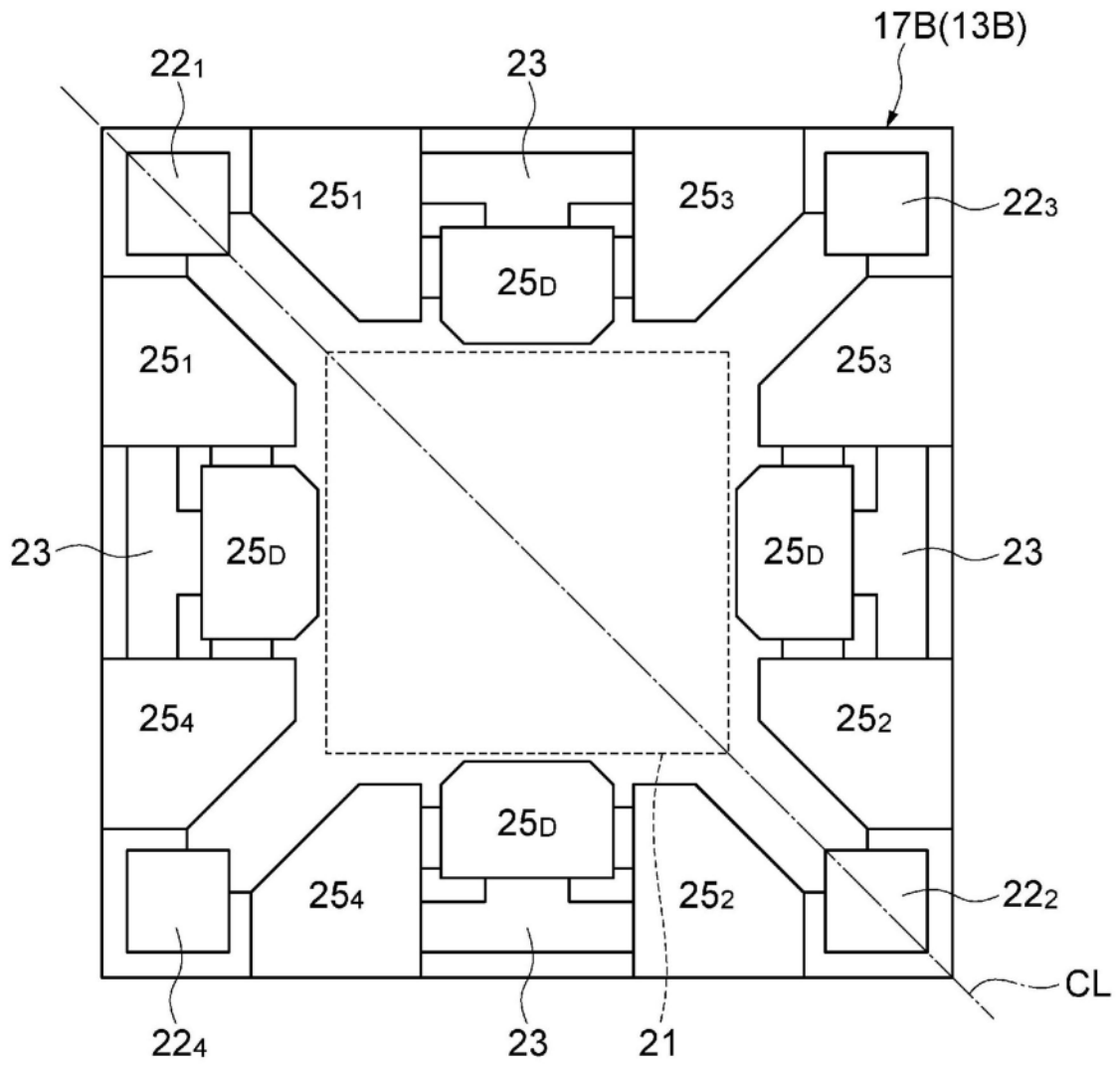


图17

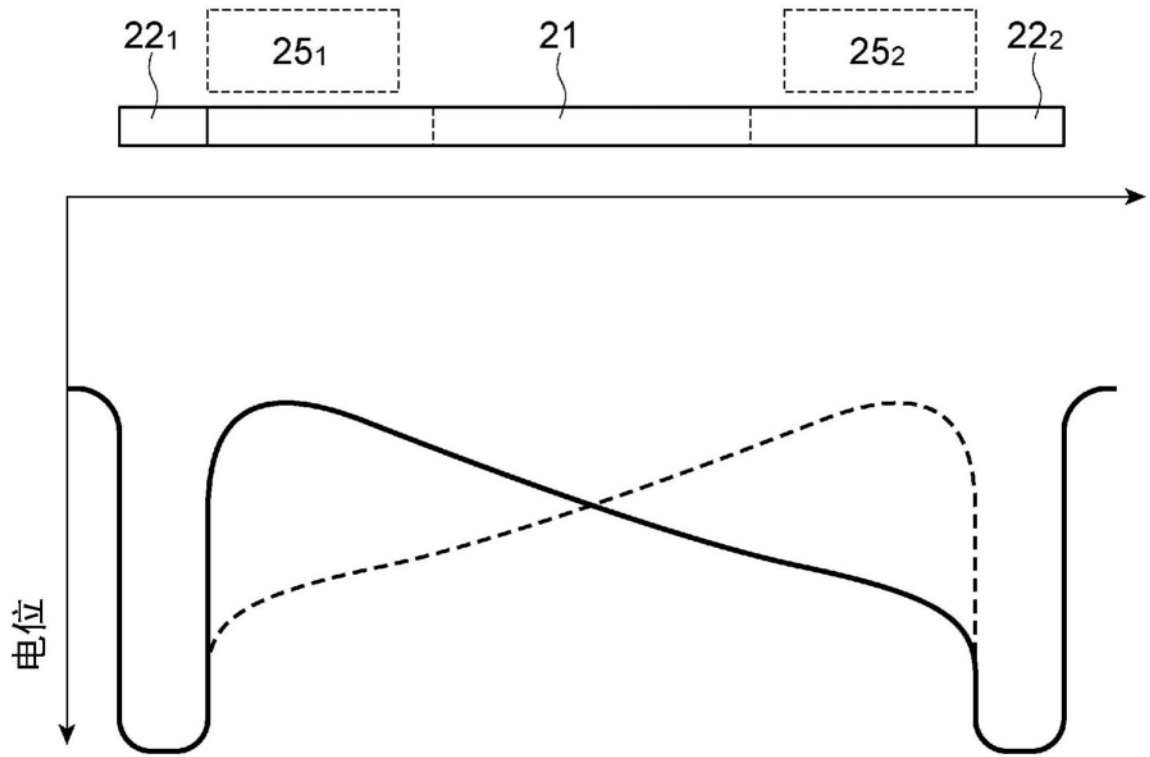


图18

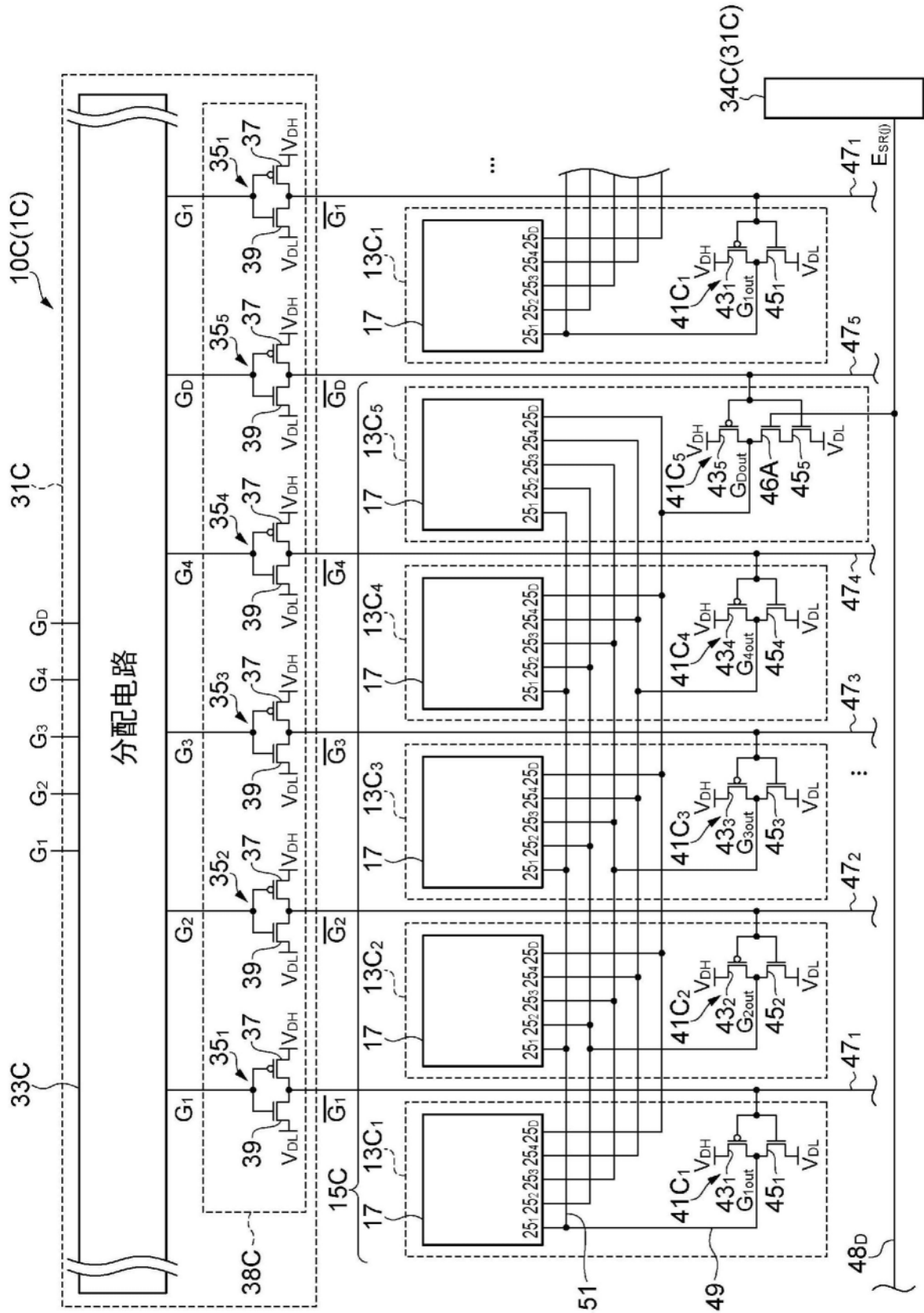


图19

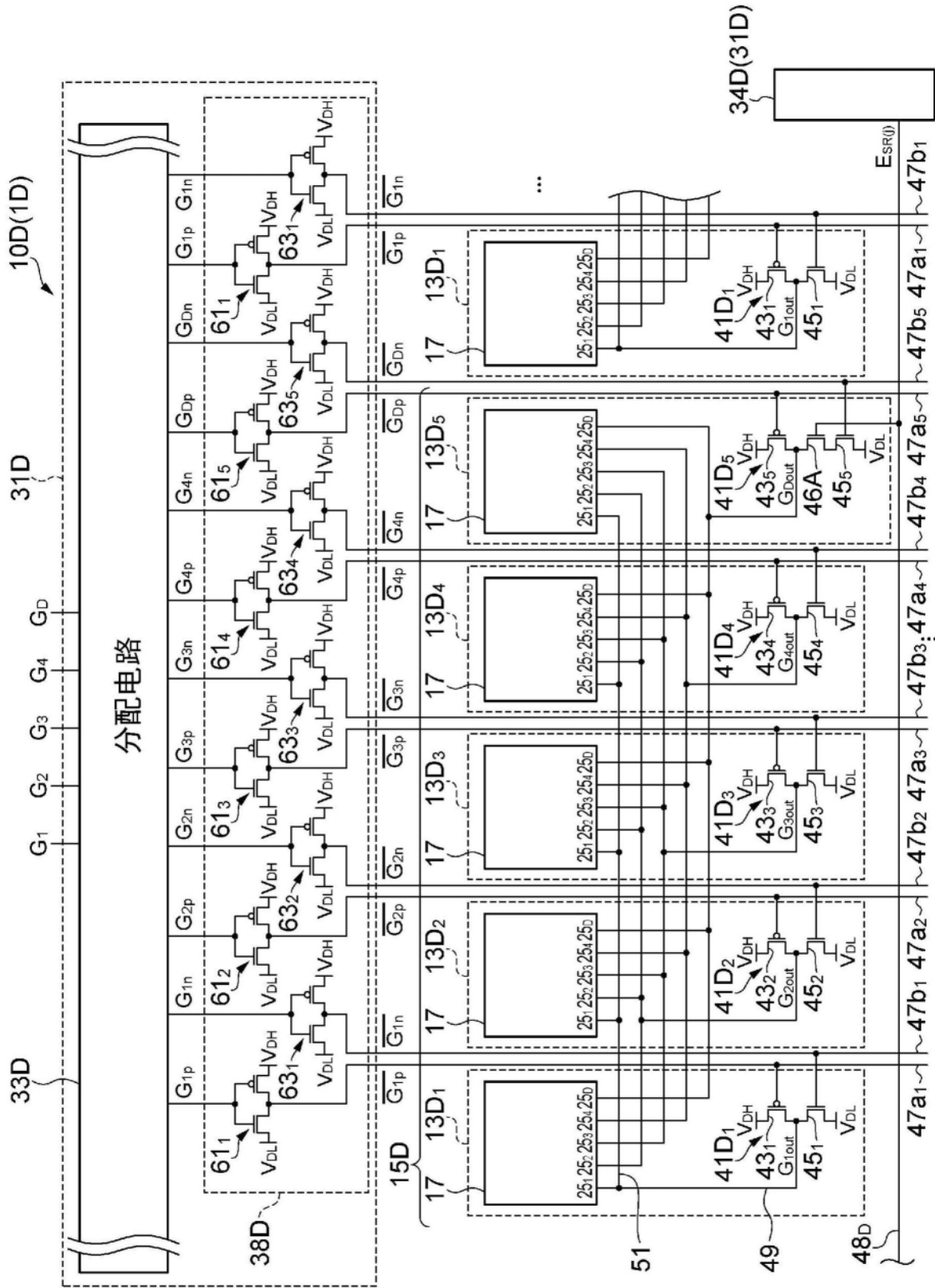


图20

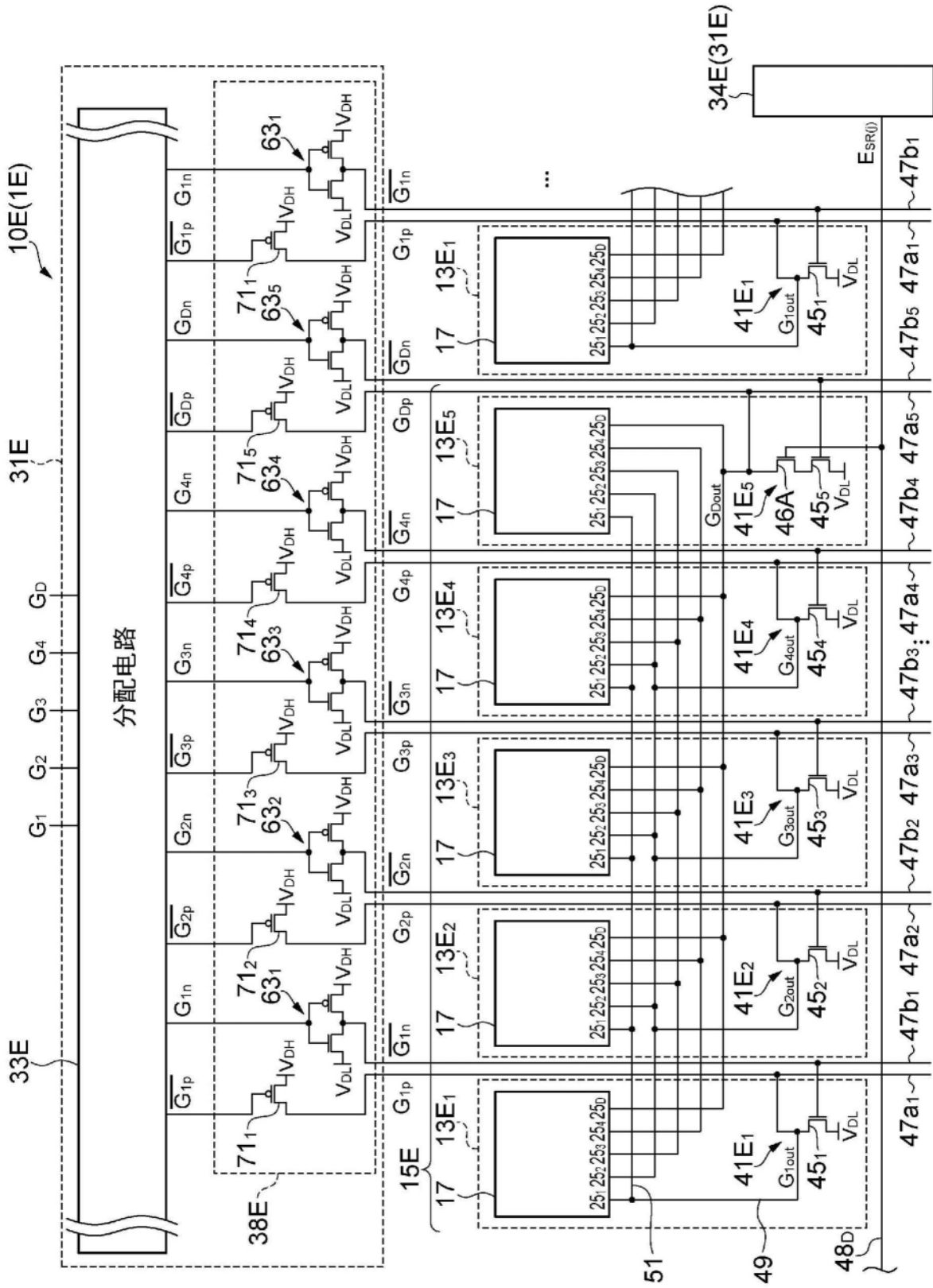


图21

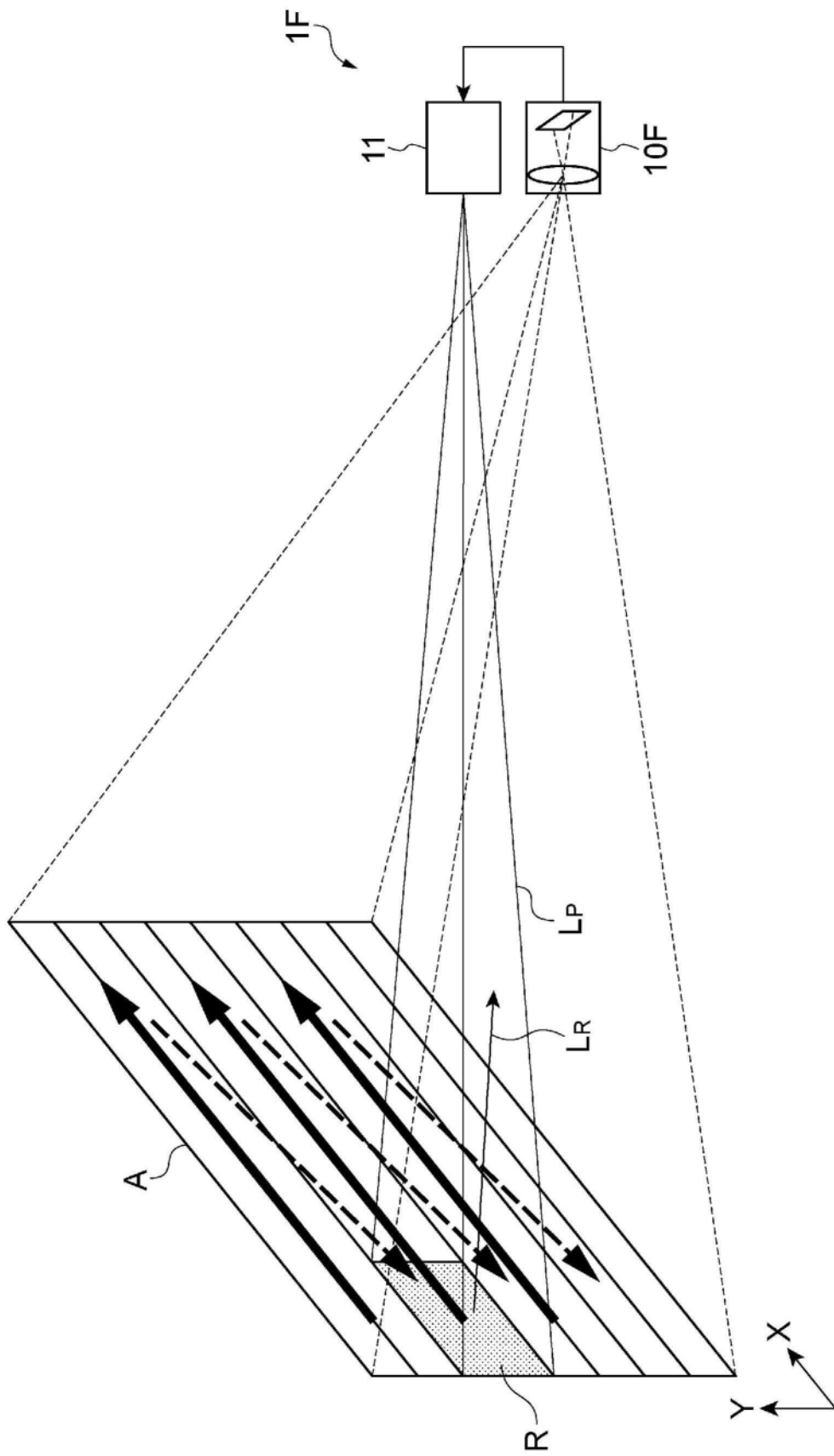


图22

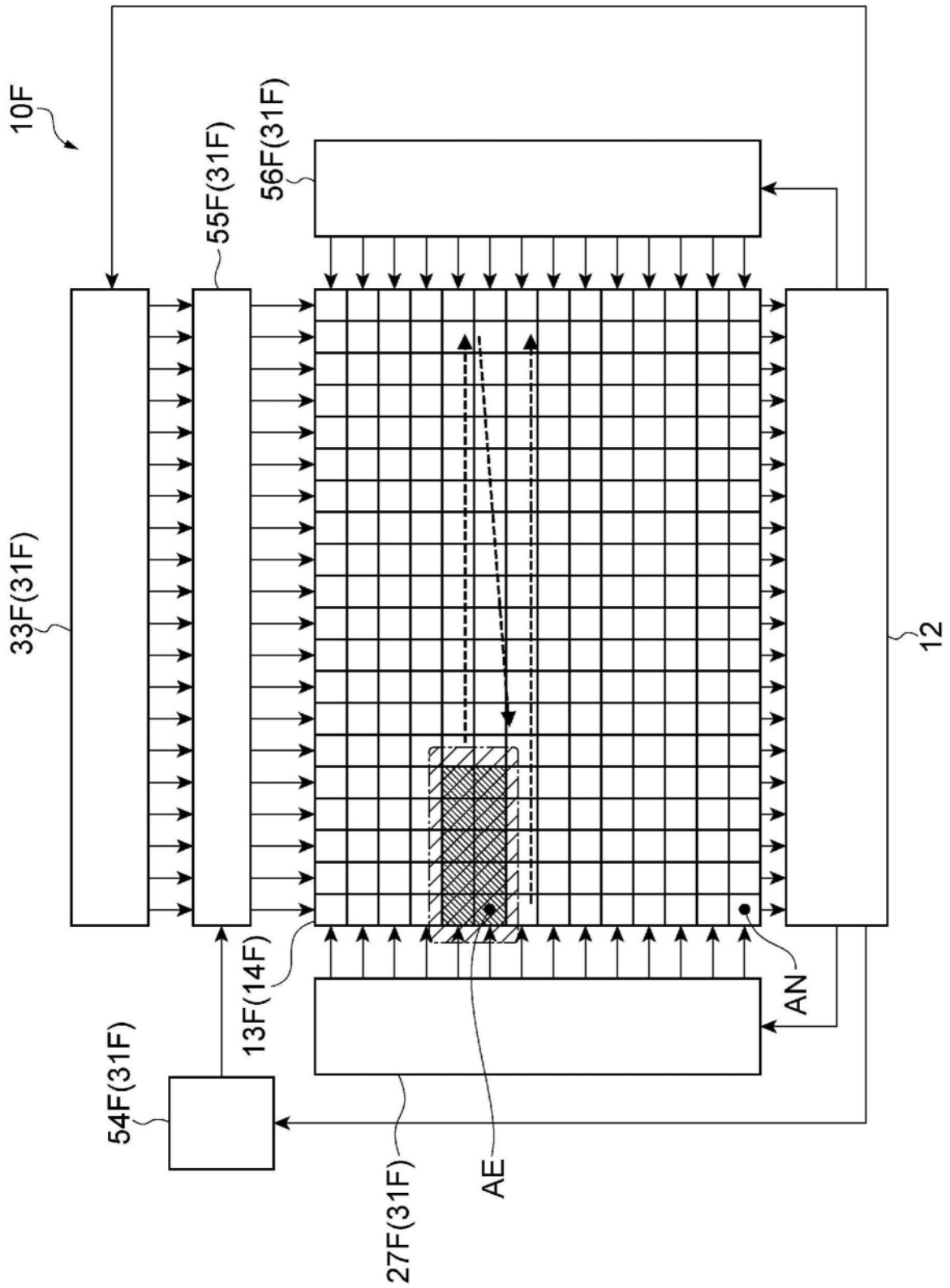


图23

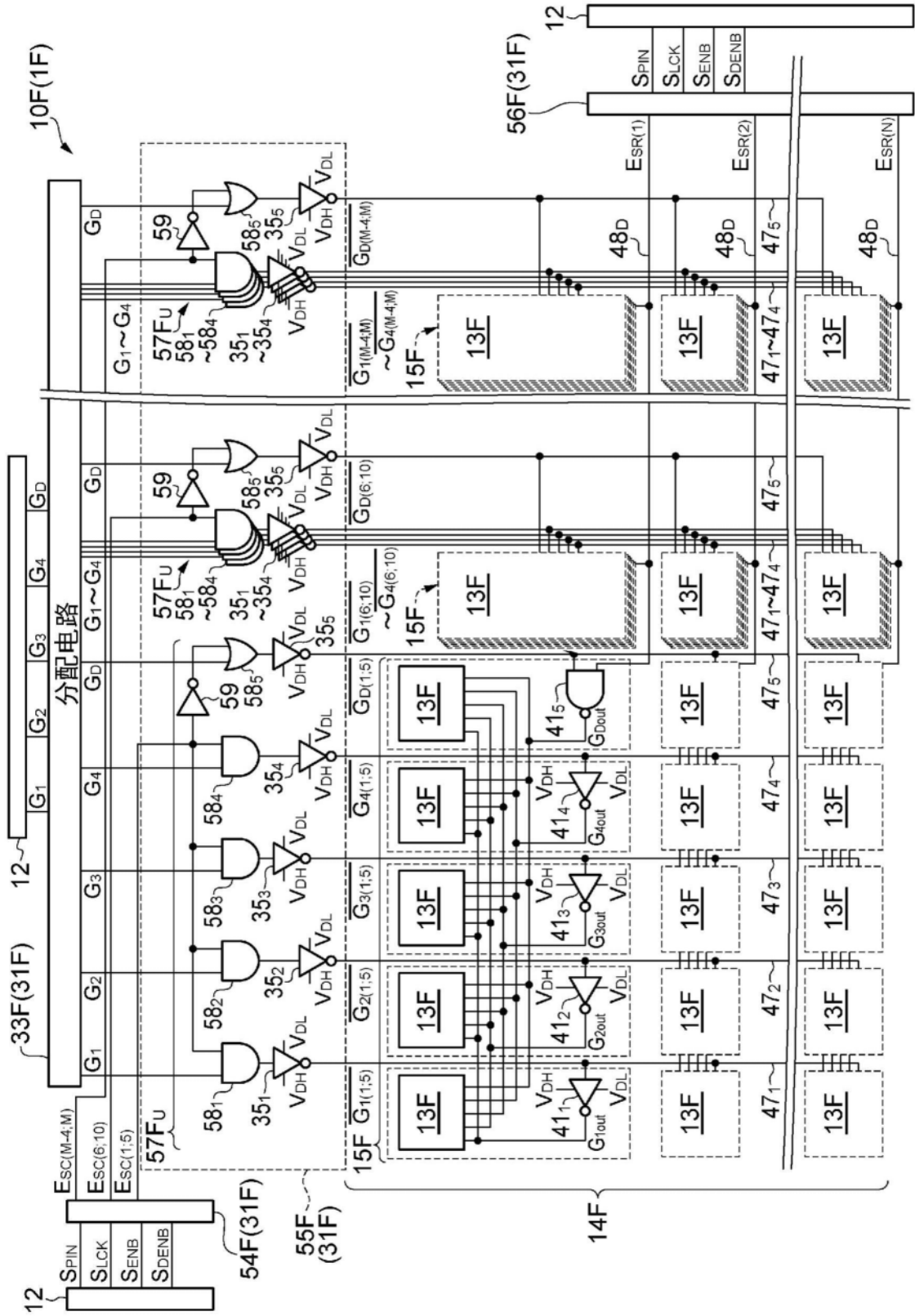


图24

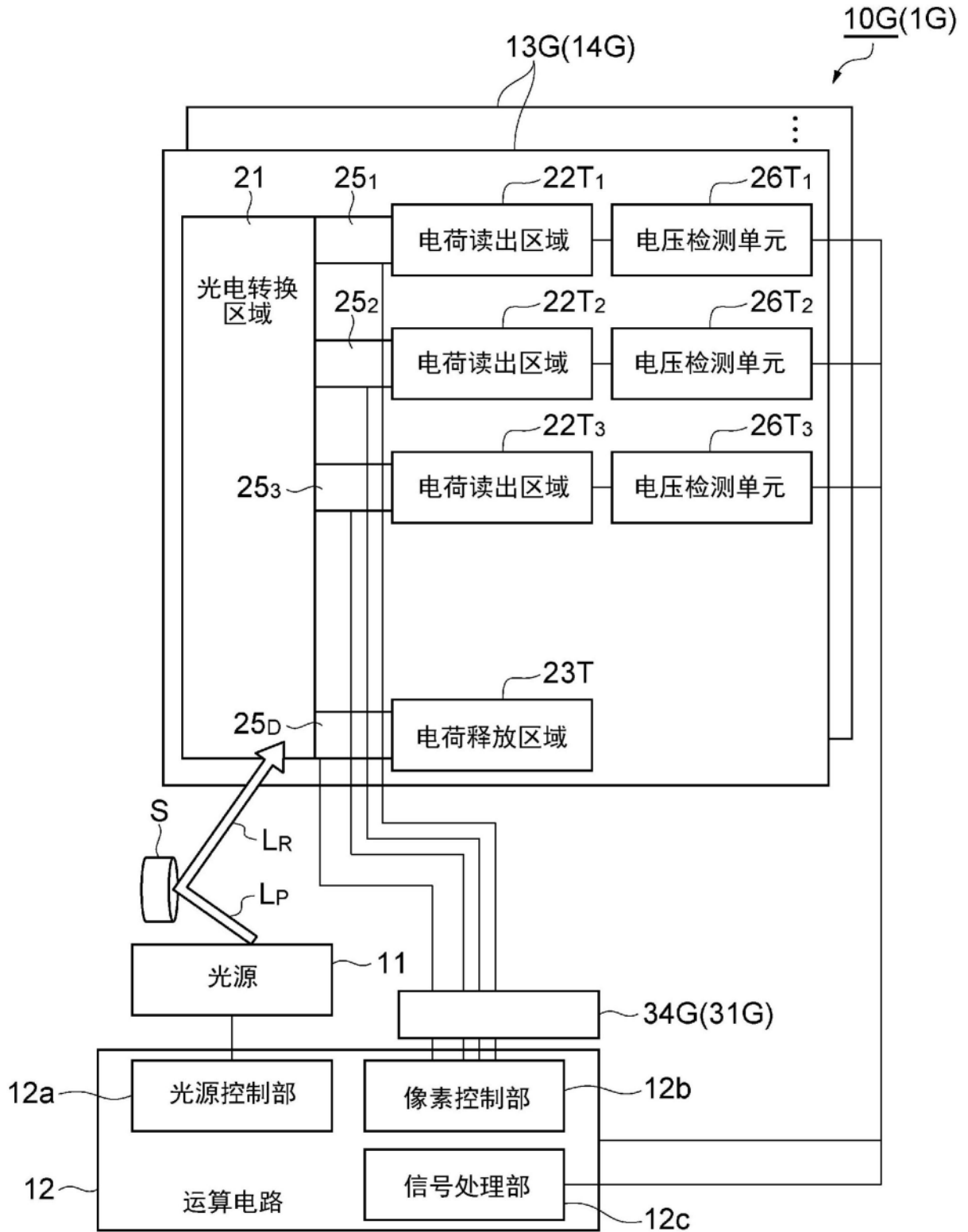


图25

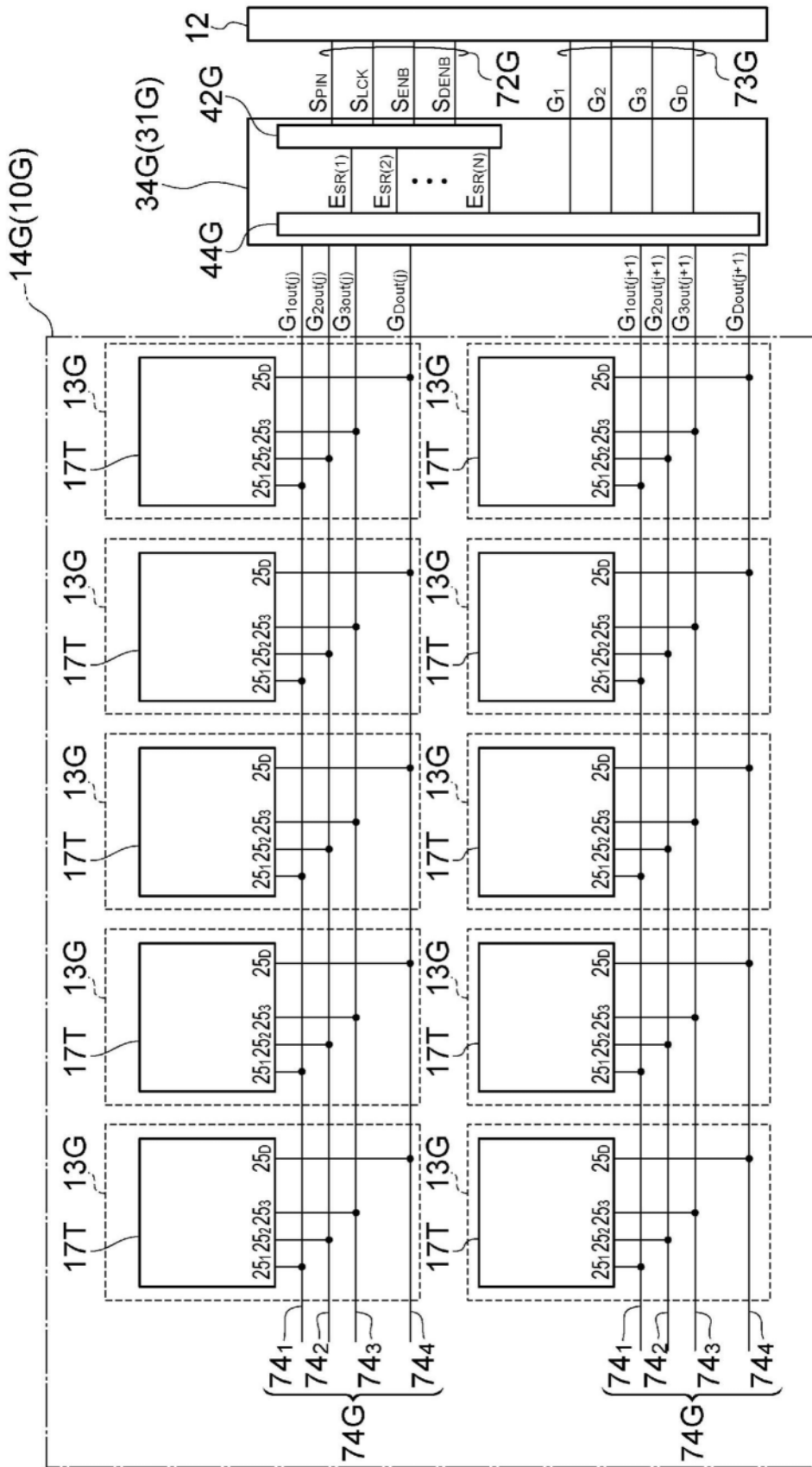


图26

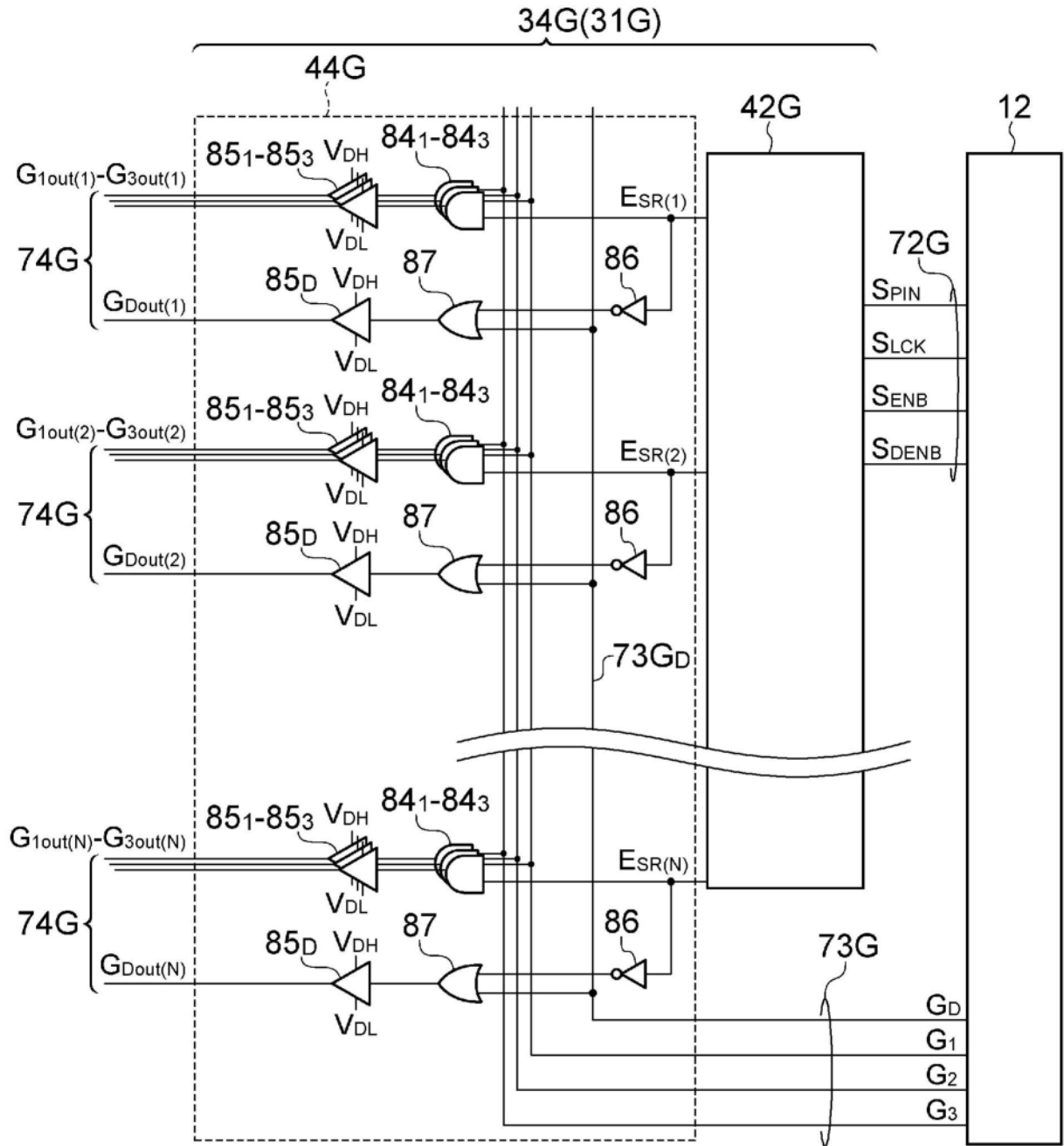


图27

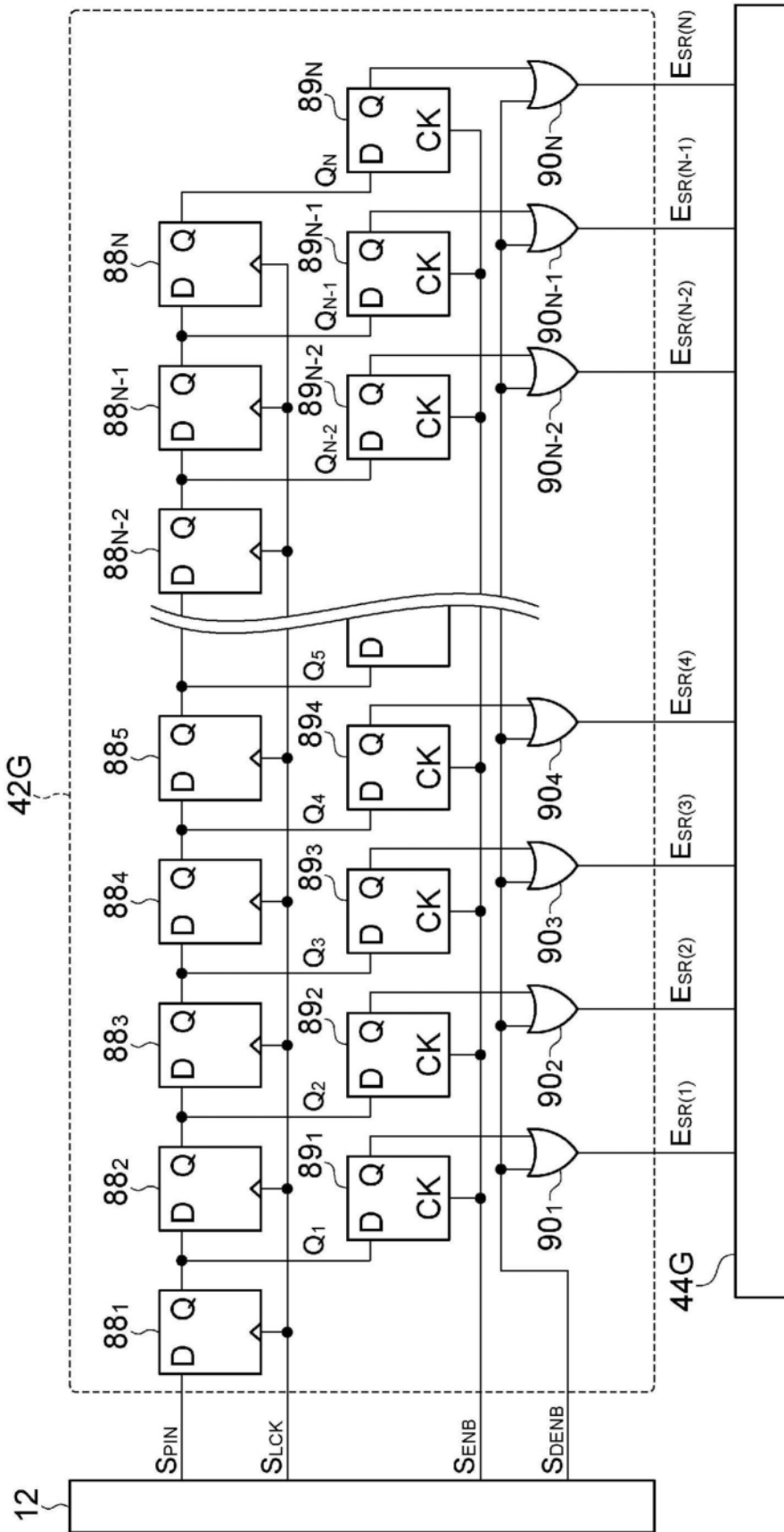


图28

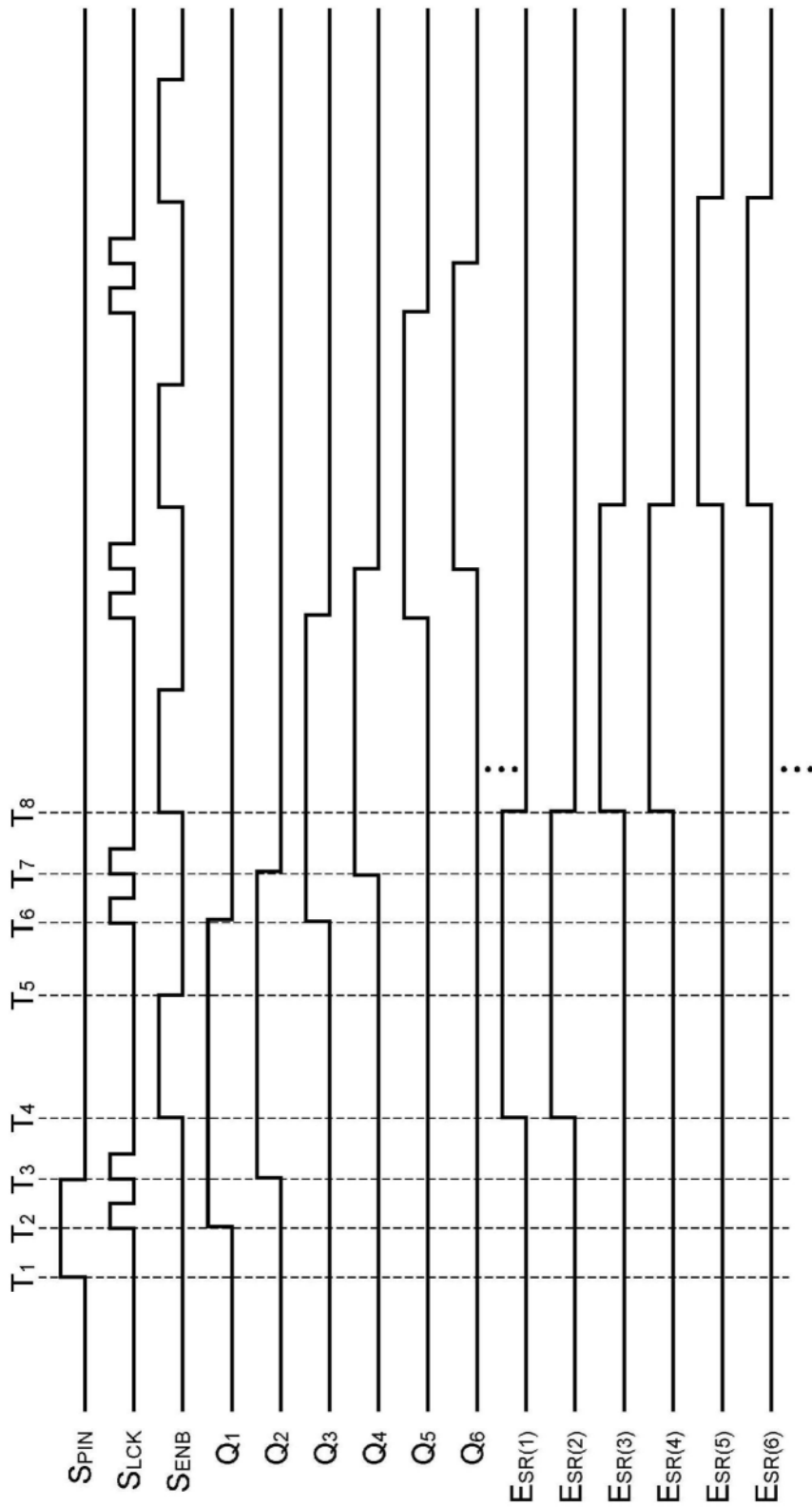


图29

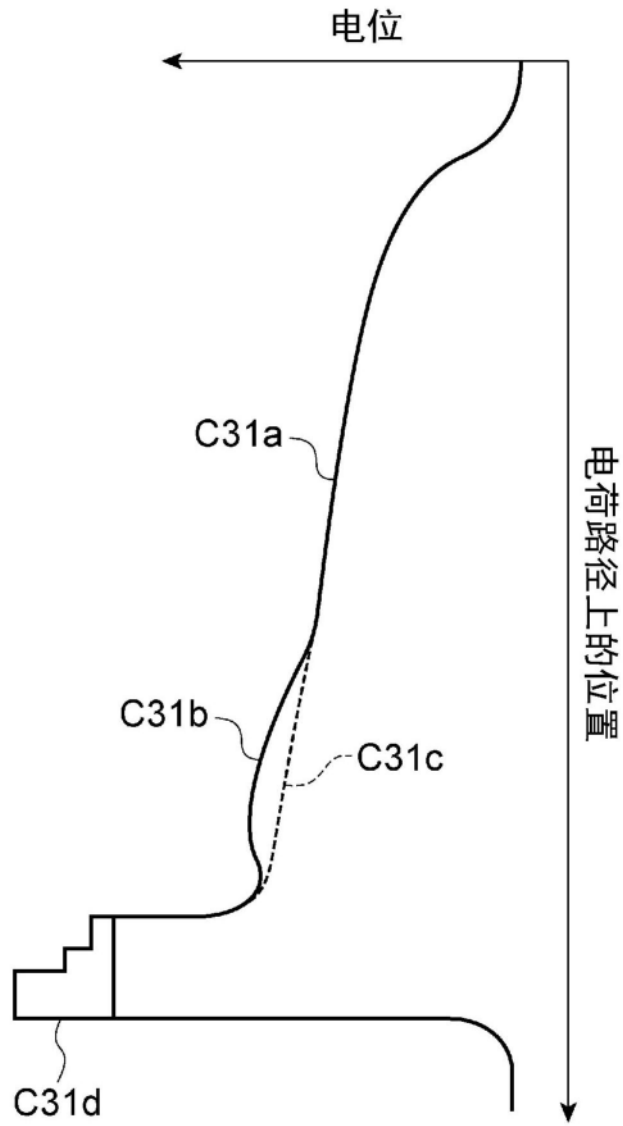


图31

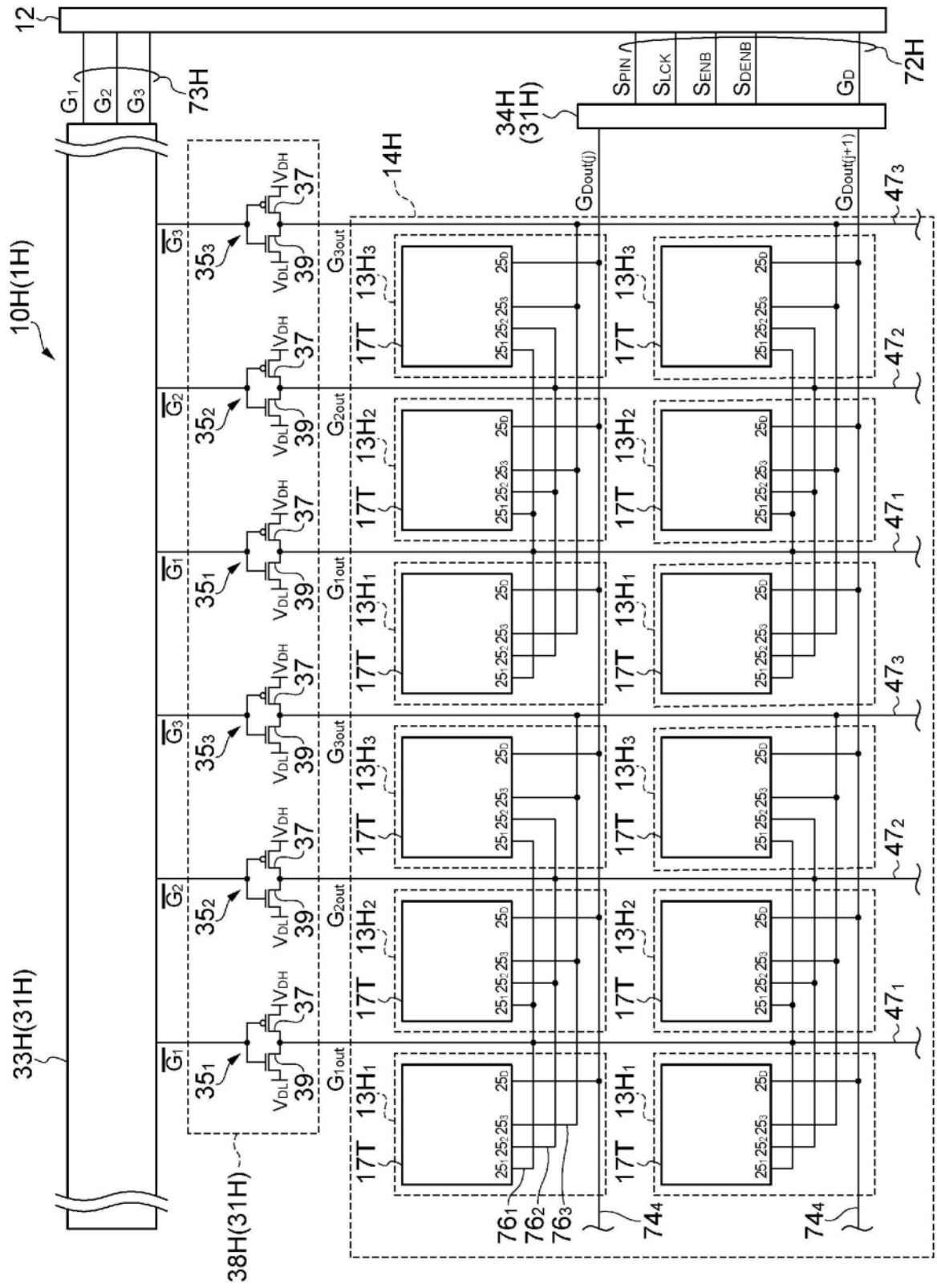


图32

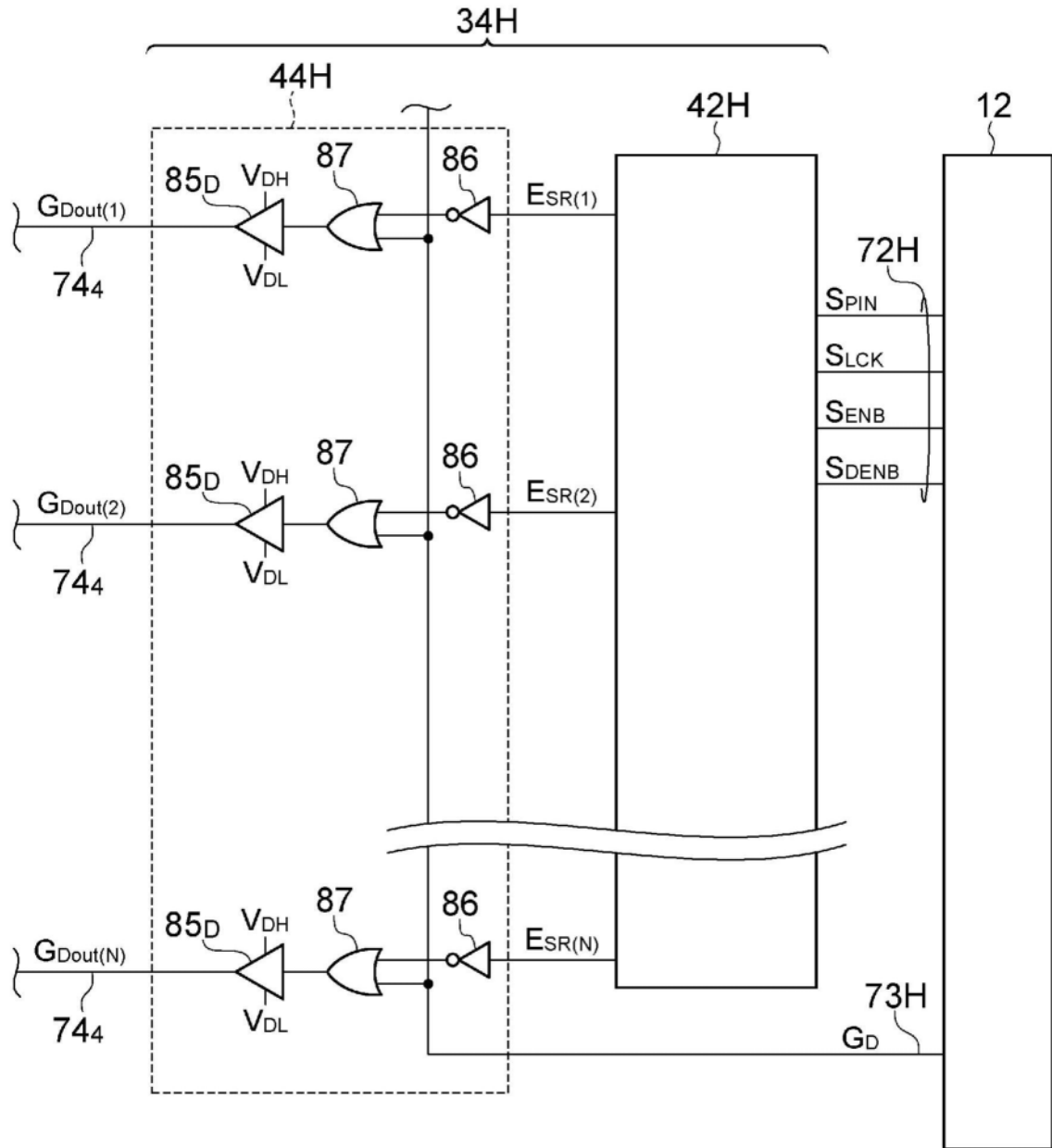


图33

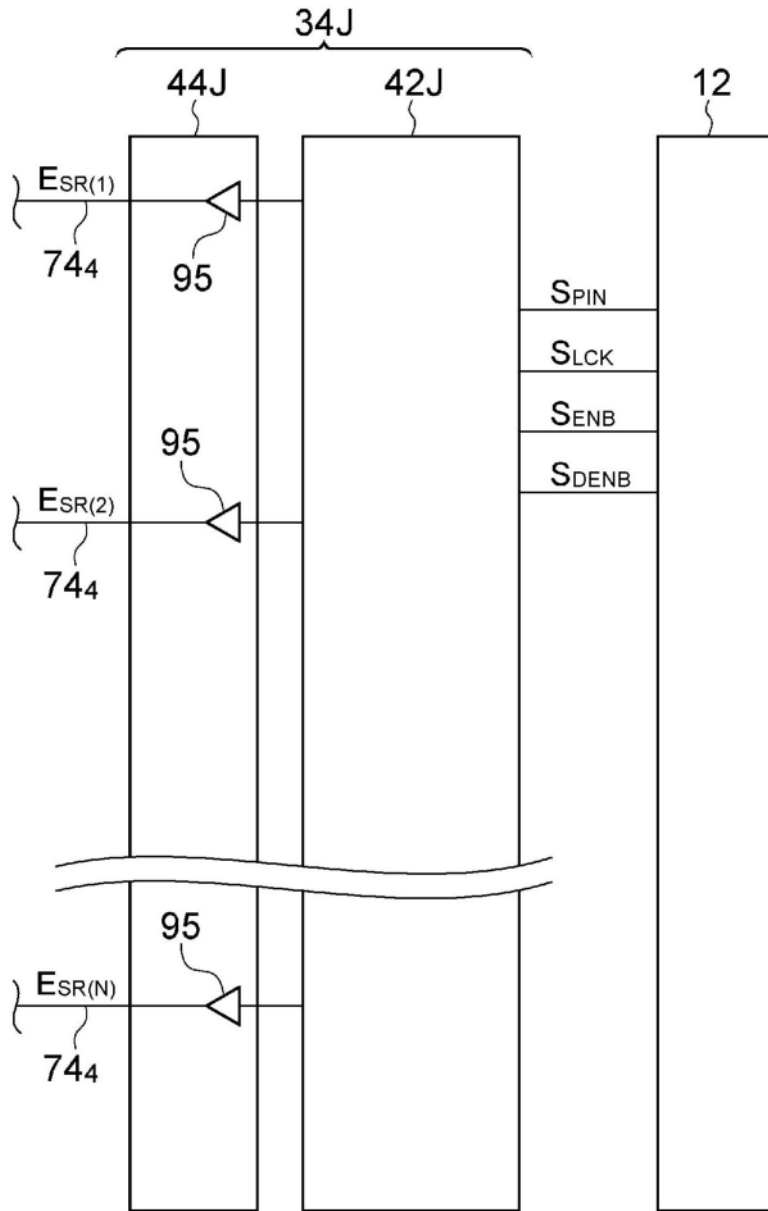


图36

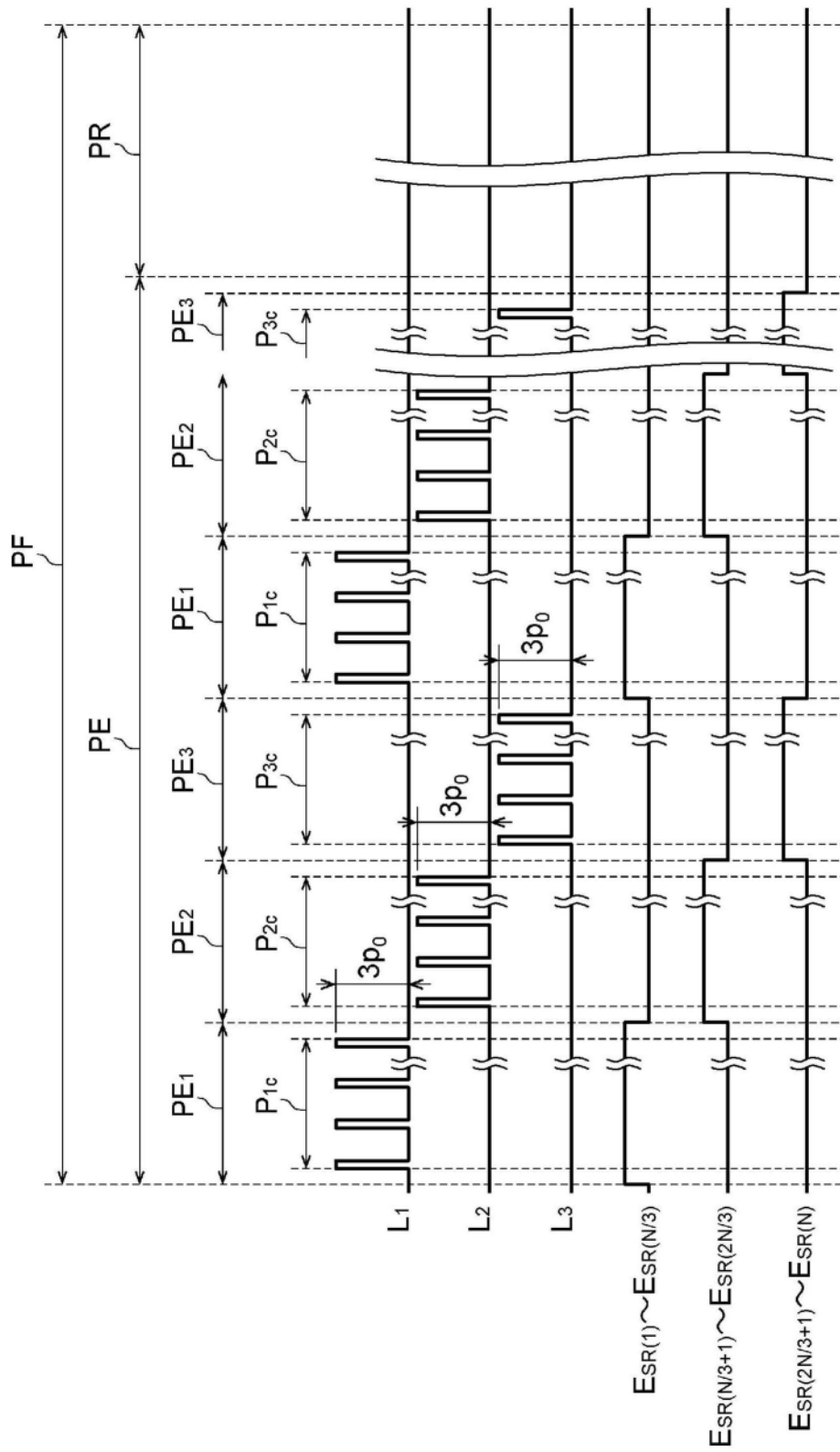


图38

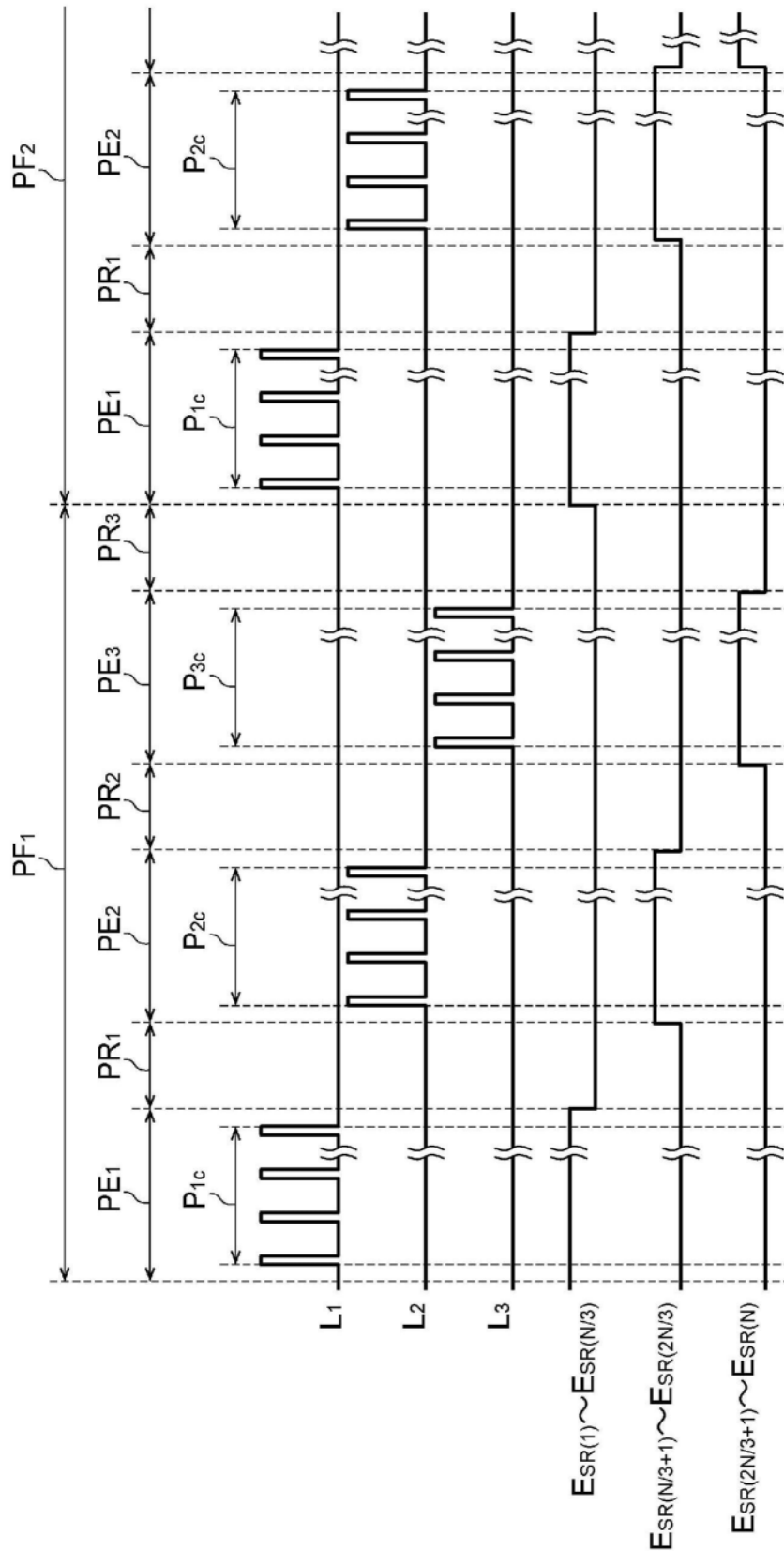


图39

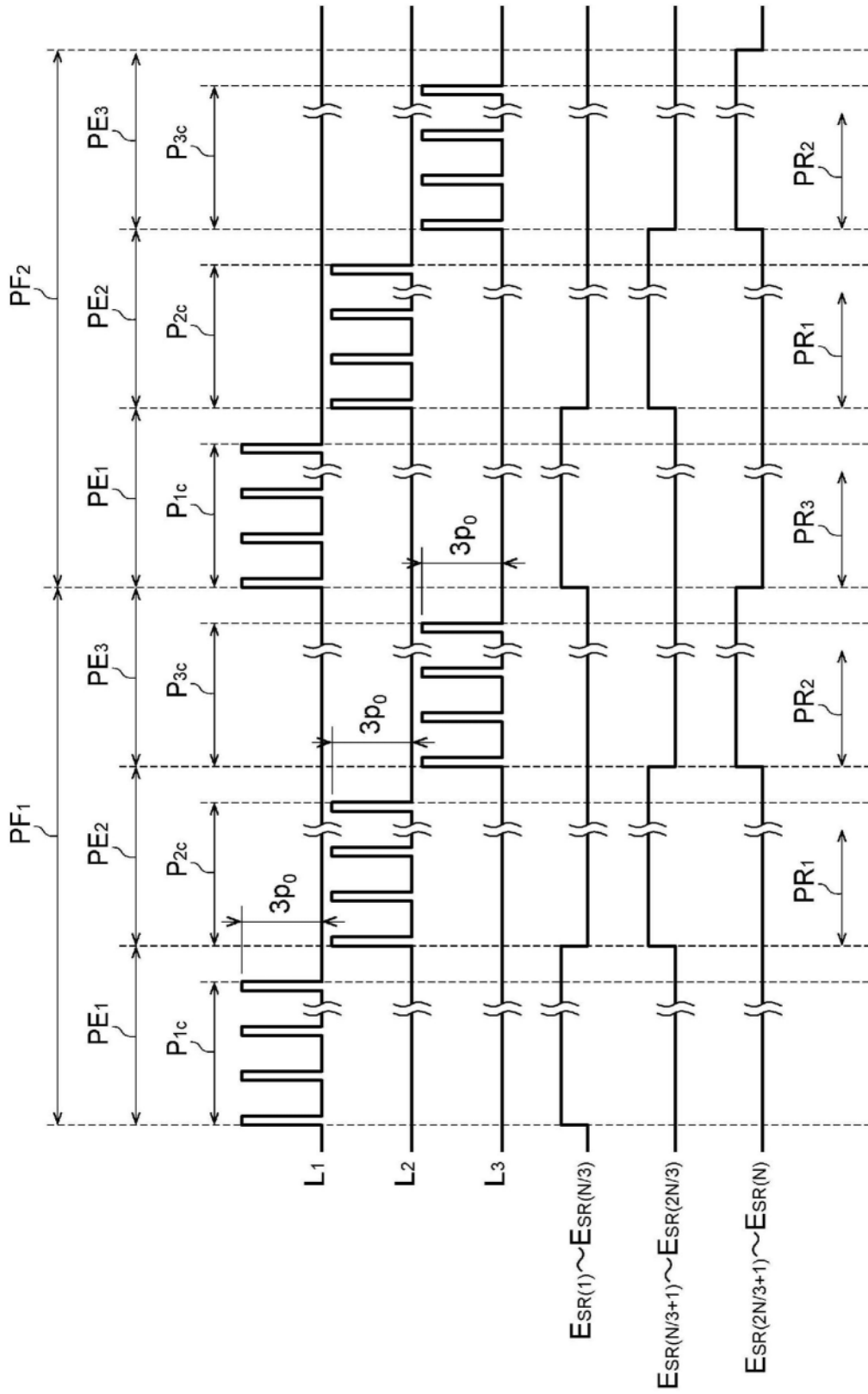


图40

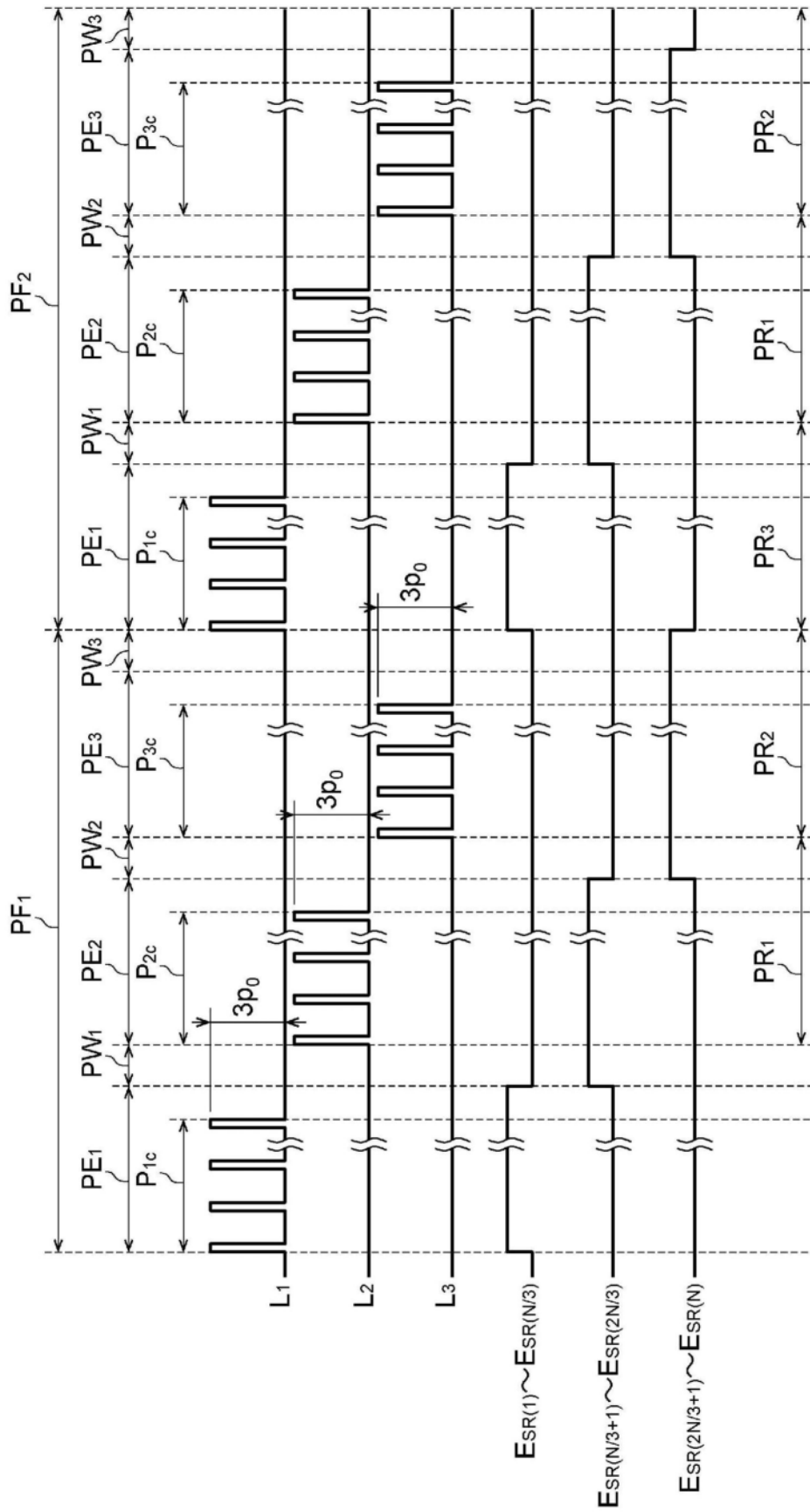


图41

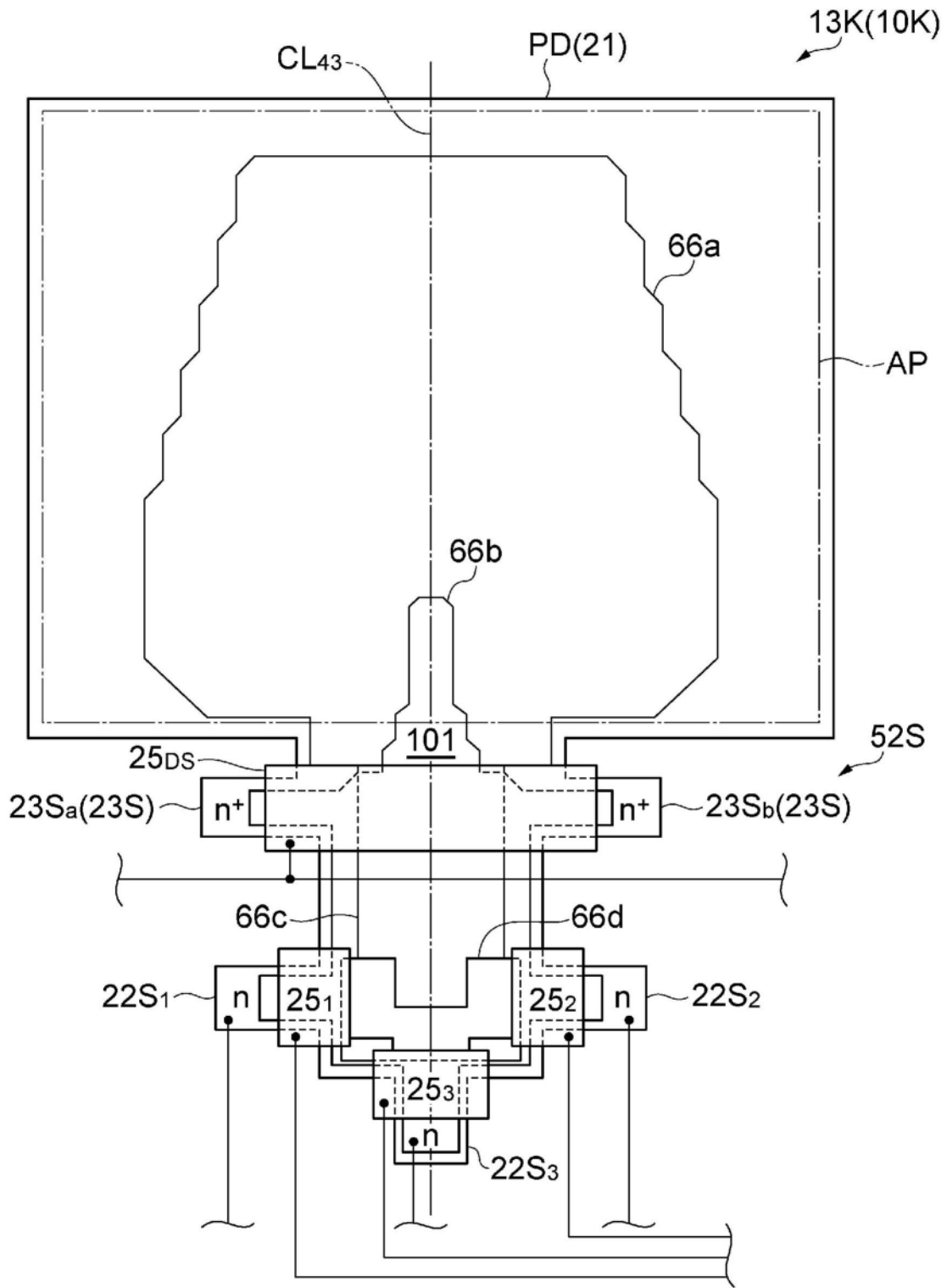


图42

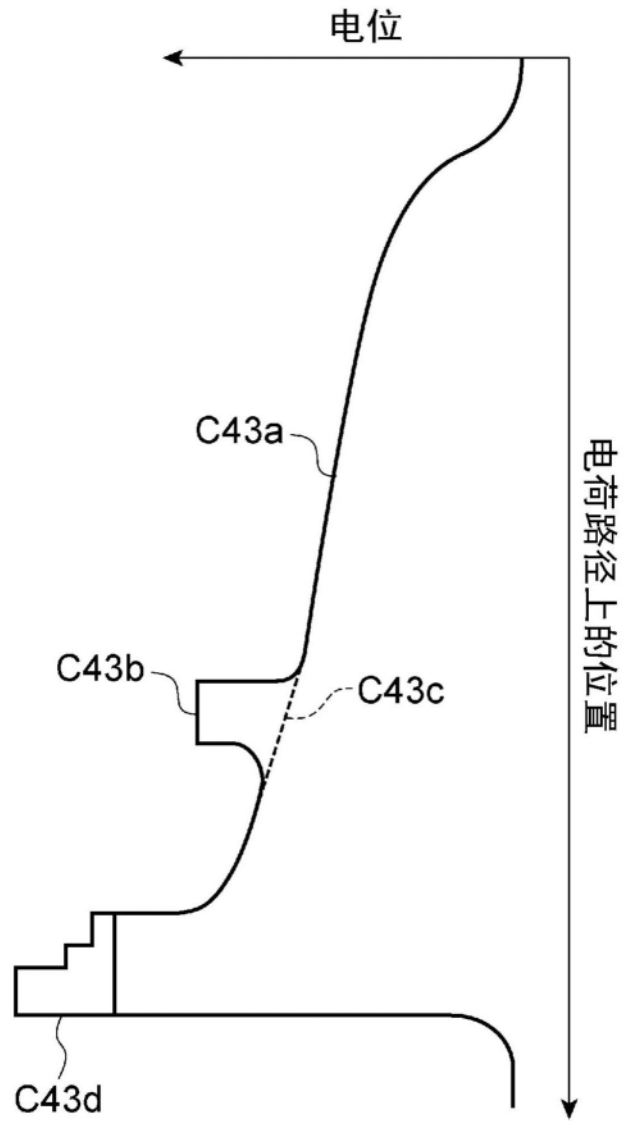


图43

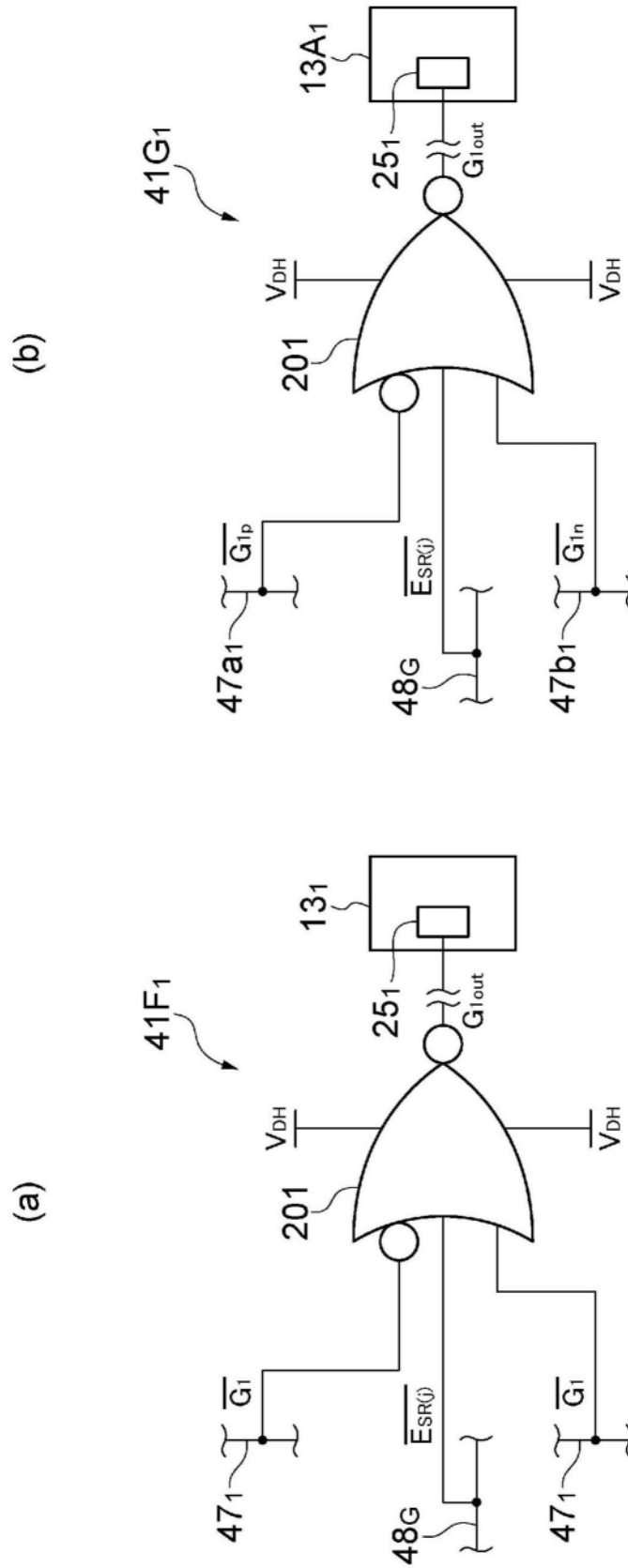


图44

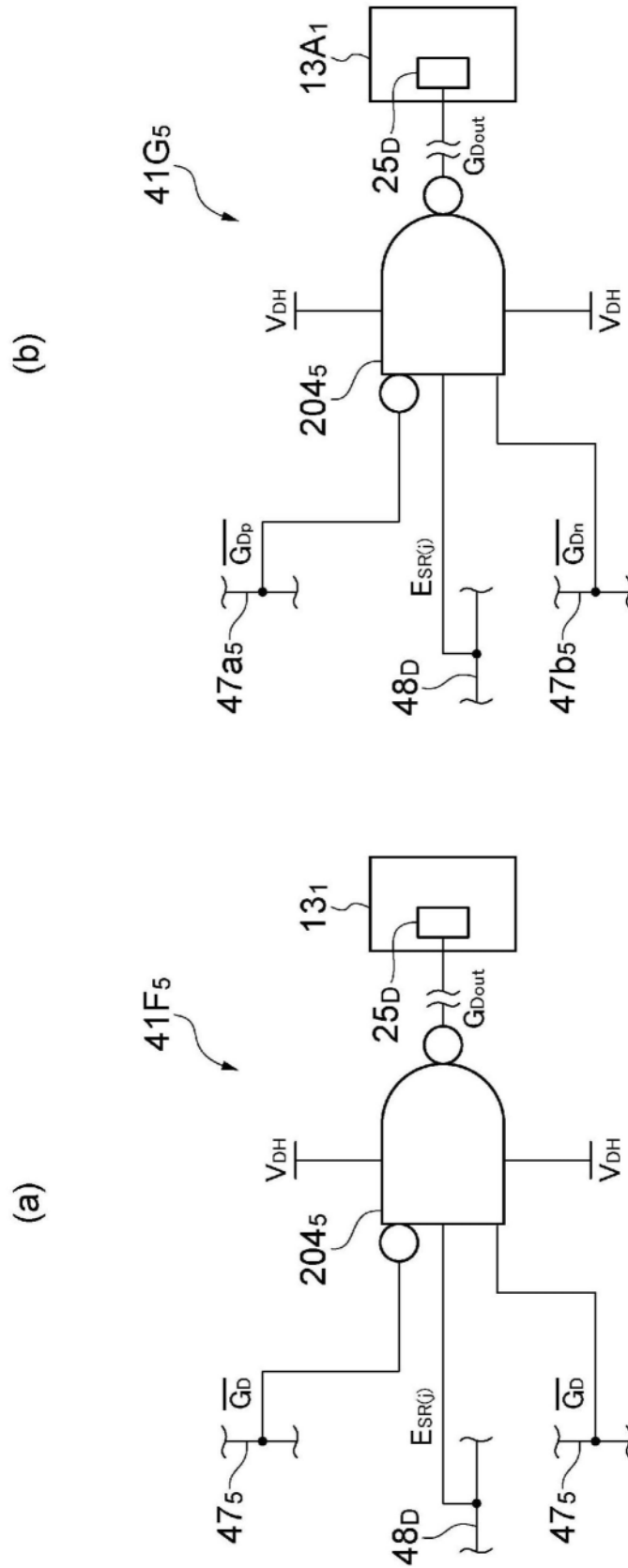


图46

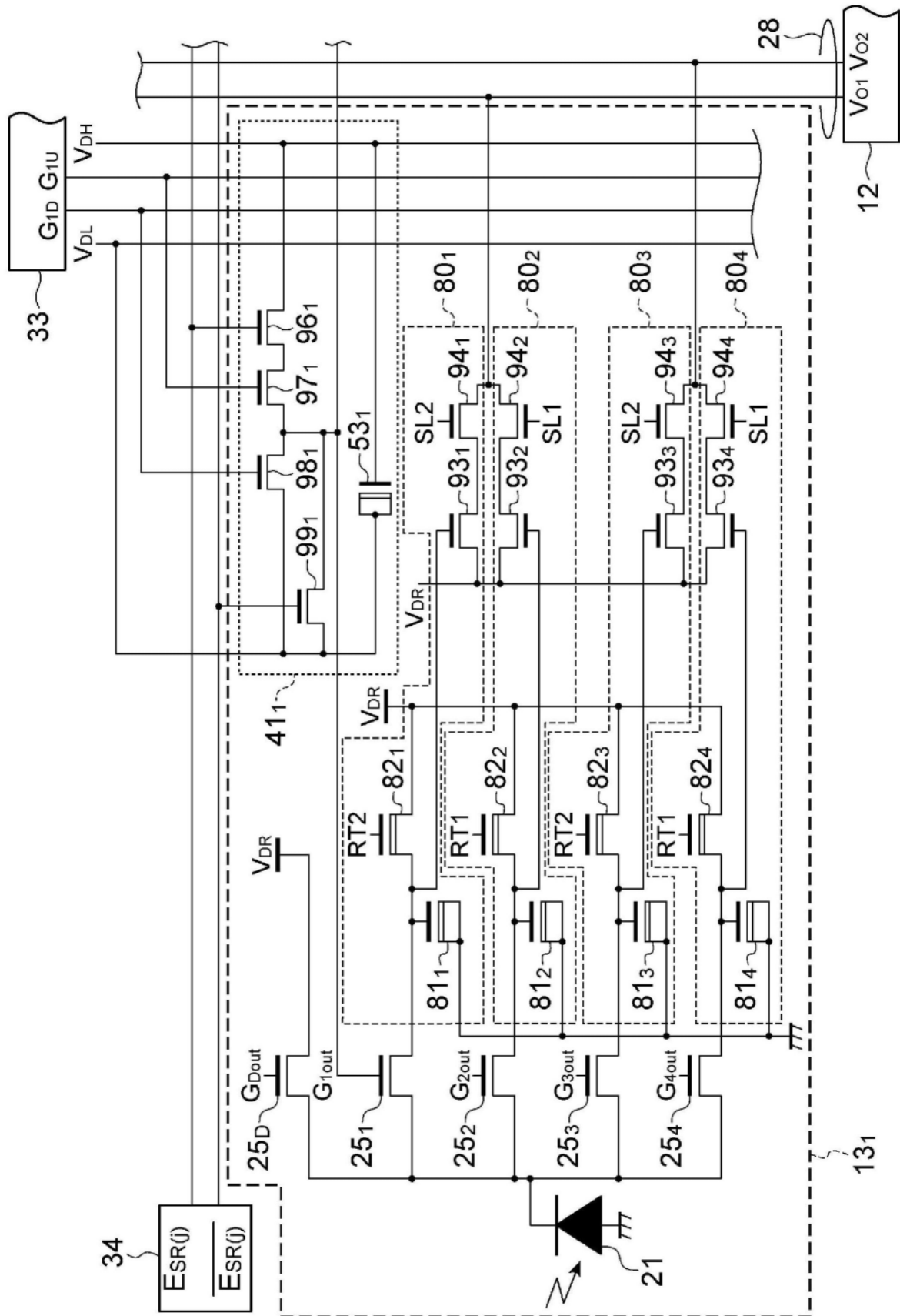


图48

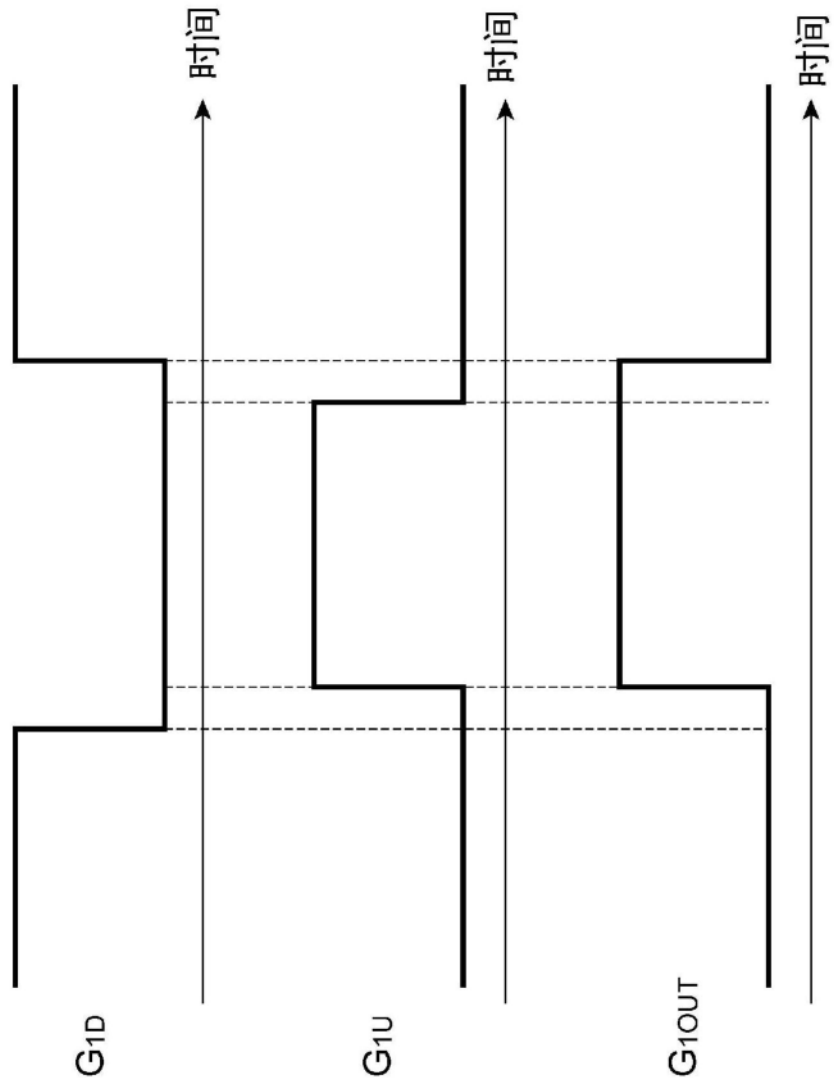


图49

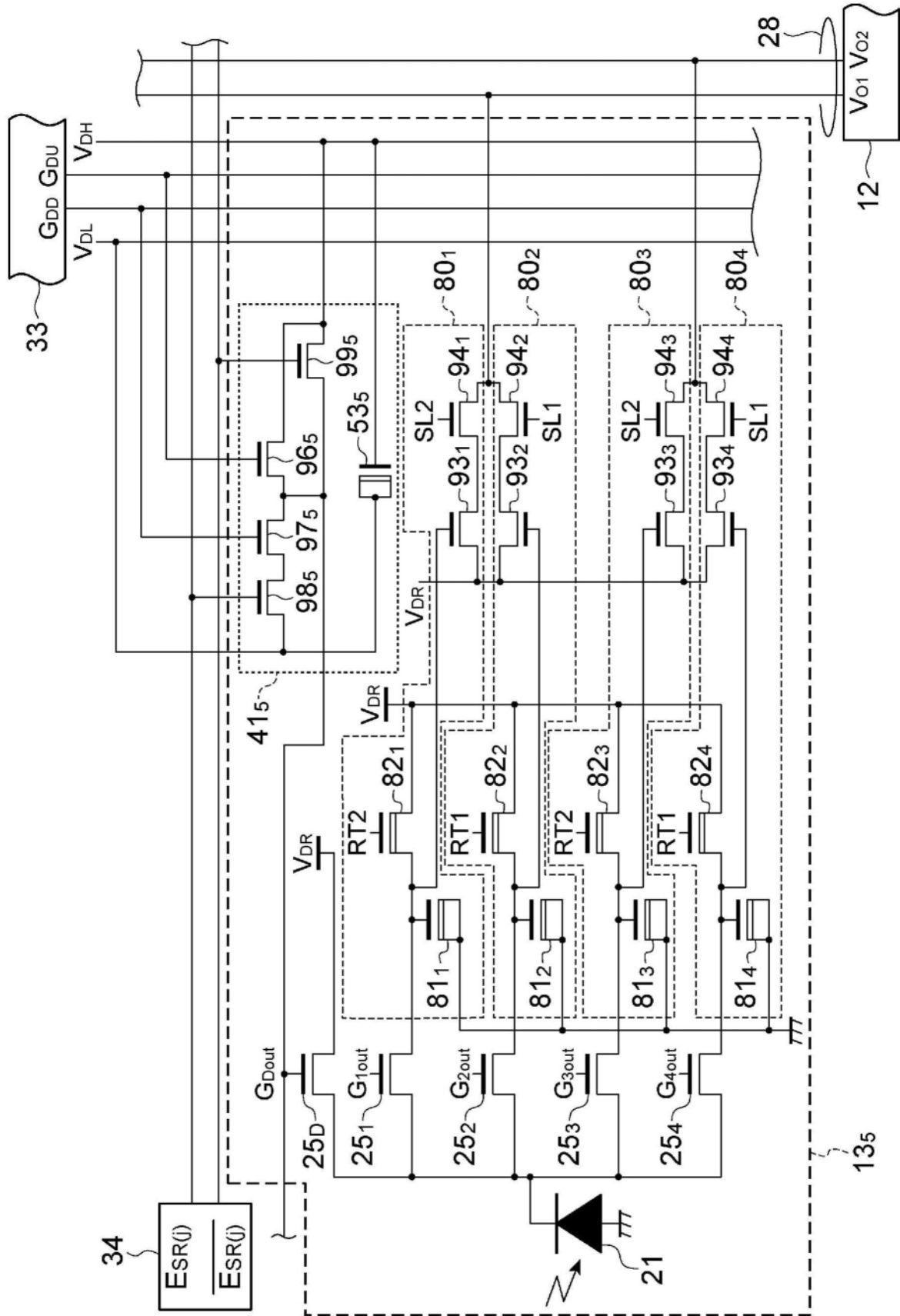


图50

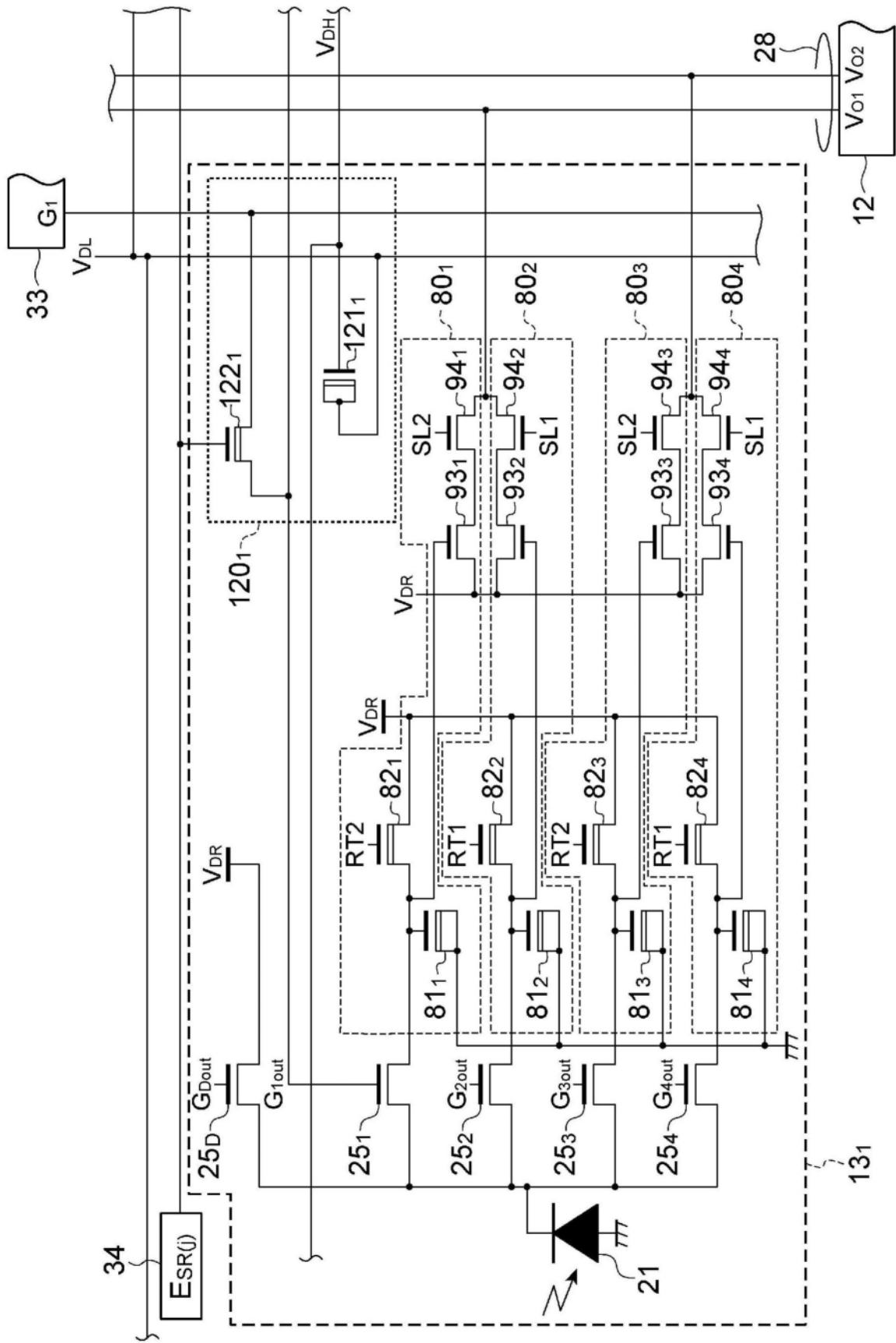


图51

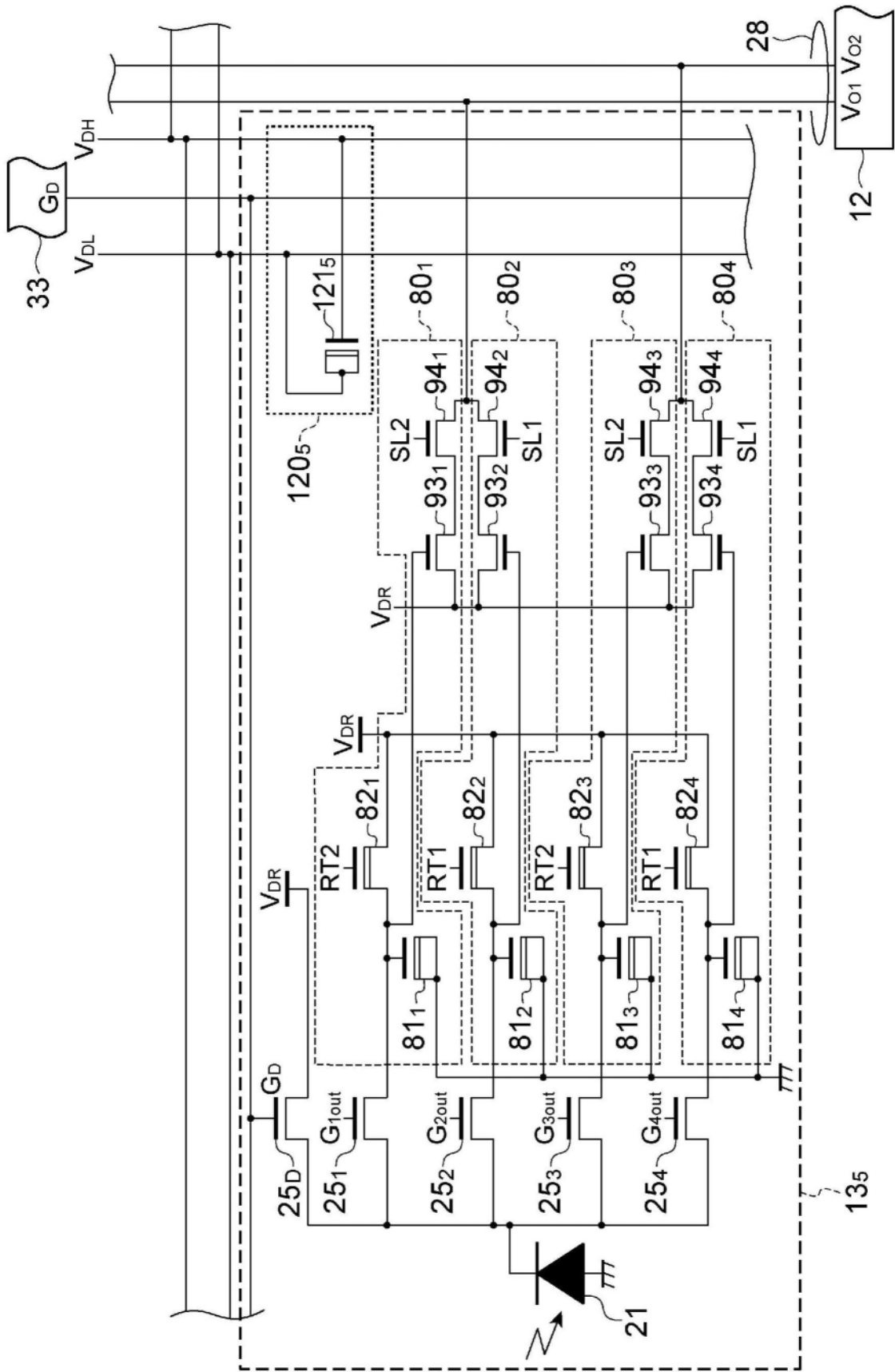


图52

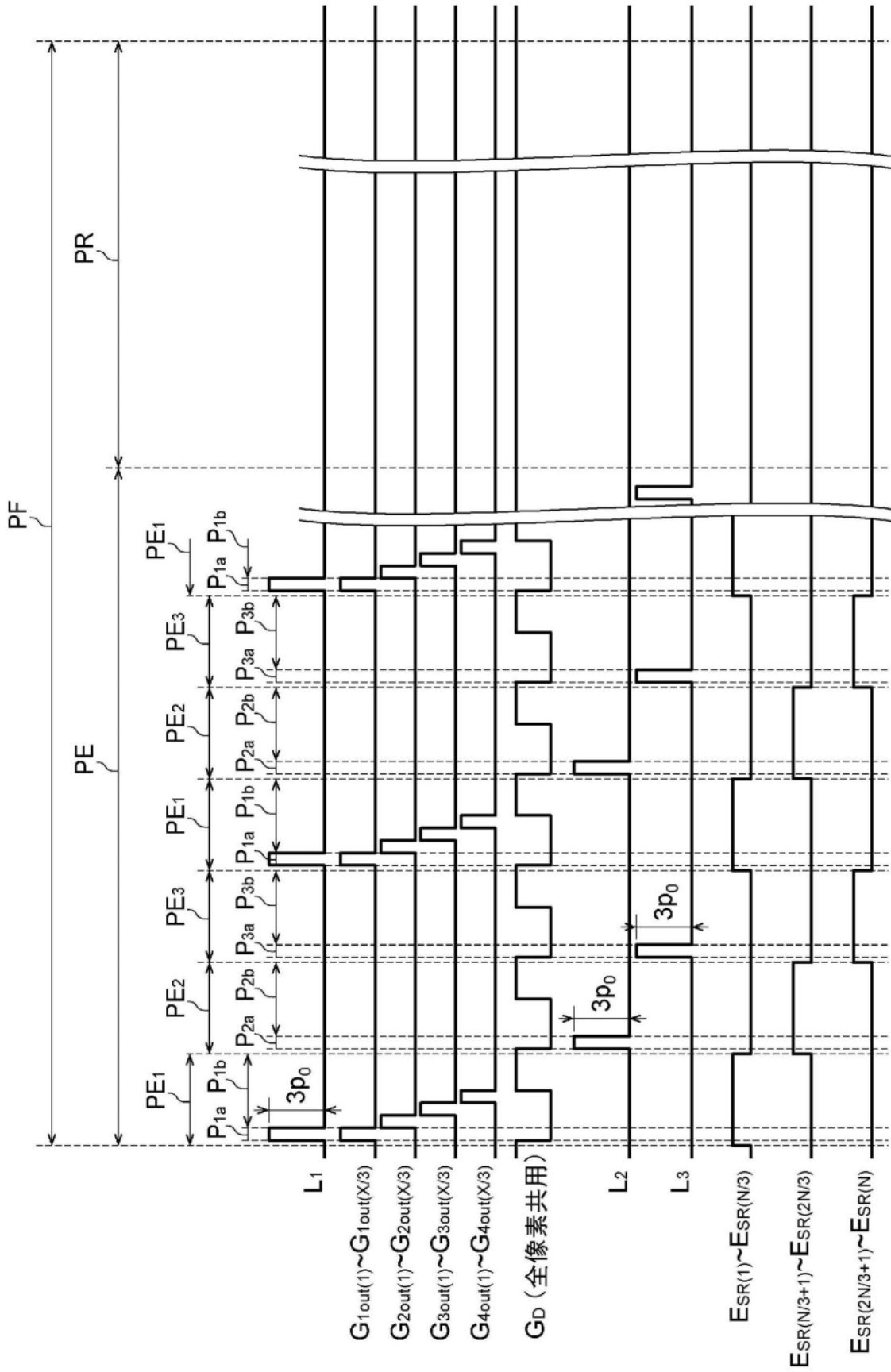


图53

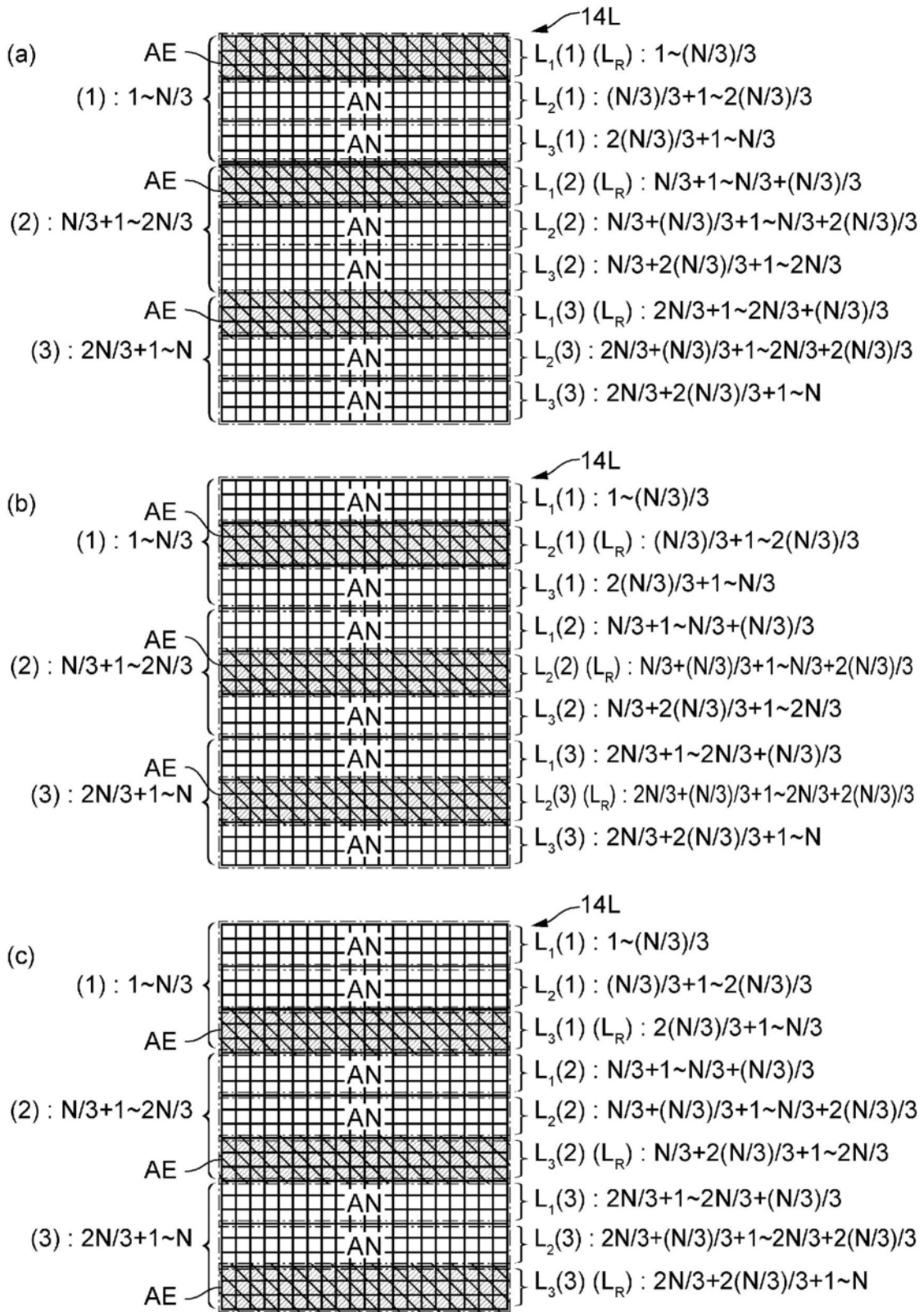


图54

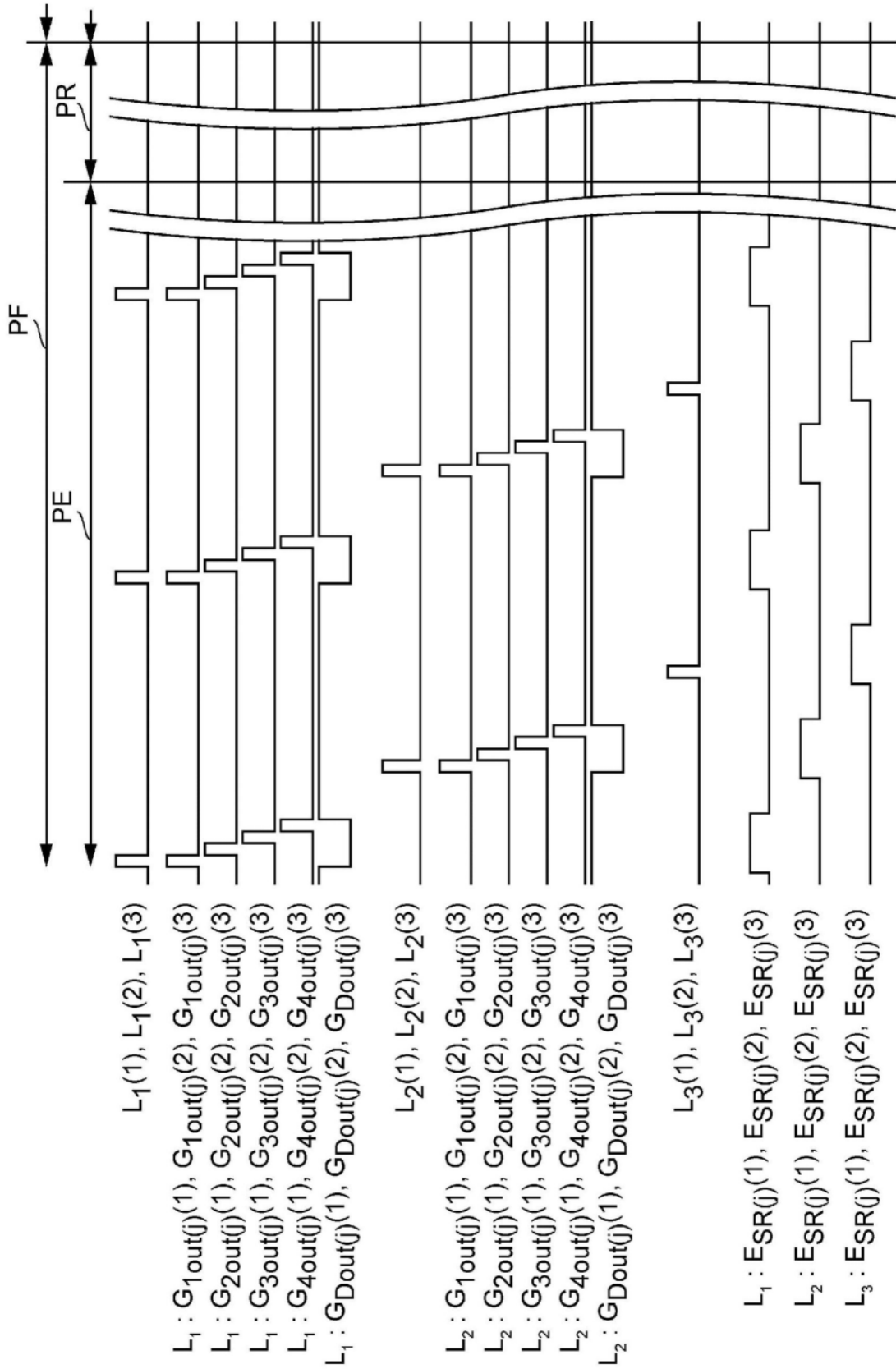


图55

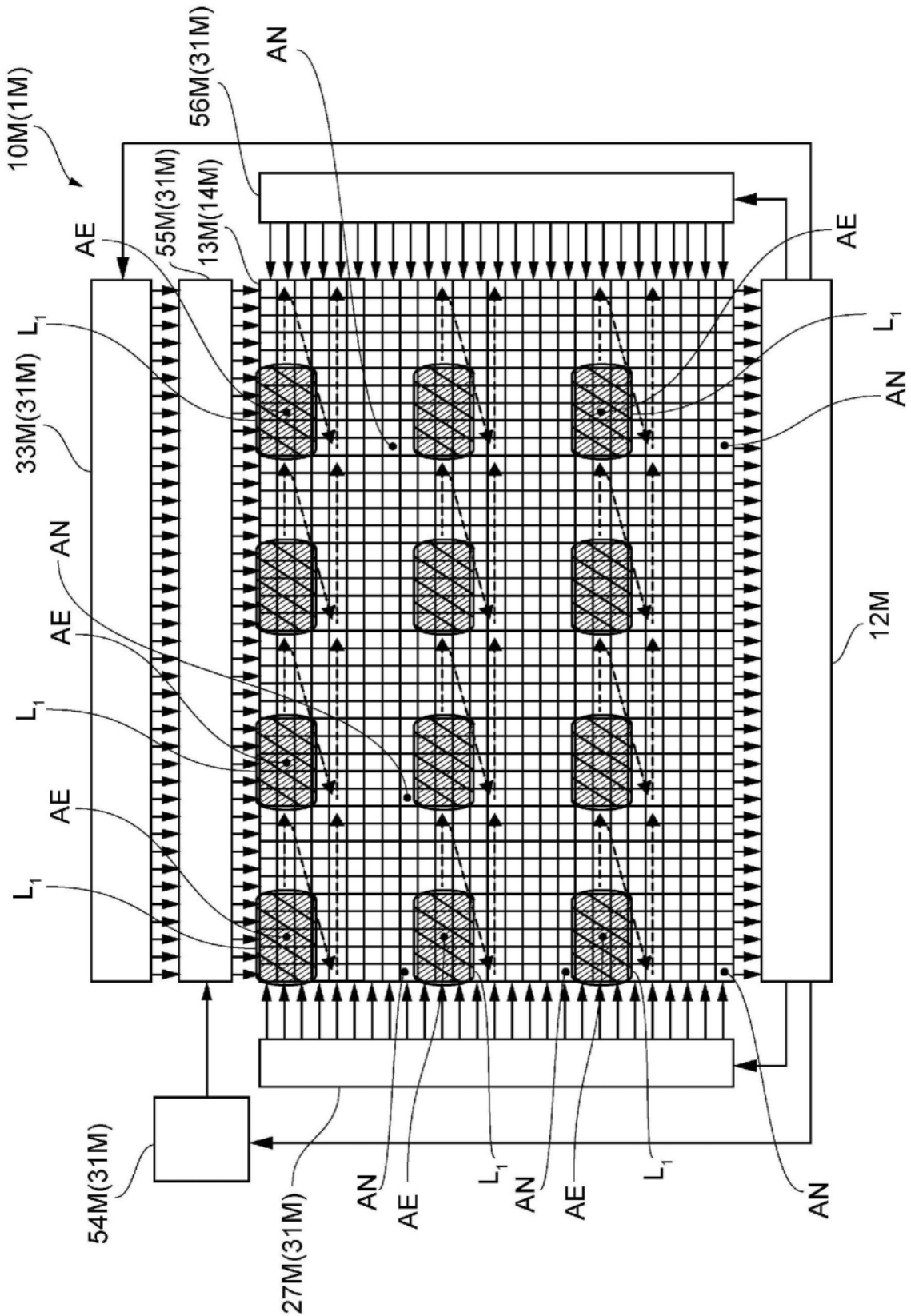


图56