

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5827166号
(P5827166)

(45) 発行日 平成27年12月2日(2015. 12. 2)

(24) 登録日 平成27年10月23日(2015. 10. 23)

(51) Int.Cl.		F I			
H05K	3/46	(2006.01)	H05K	3/46	B
H01L	23/12	(2006.01)	H05K	3/46	N
			H01L	23/12	N

請求項の数 9 (全 20 頁)

(21) 出願番号	特願2012-88642 (P2012-88642)	(73) 特許権者	000190688
(22) 出願日	平成24年4月9日(2012. 4. 9)		新光電気工業株式会社
(65) 公開番号	特開2013-219191 (P2013-219191A)		長野県長野市小島田町80番地
(43) 公開日	平成25年10月24日(2013. 10. 24)	(74) 代理人	100068755
審査請求日	平成26年12月25日(2014. 12. 25)		弁理士 恩田 博宣
		(74) 代理人	100105957
			弁理士 恩田 誠
		(72) 発明者	古市 潤
			長野県長野市小島田町80番地 新光電気
			工業 株式会社 内
		(72) 発明者	立岩 昭彦
			長野県長野市小島田町80番地 新光電気
			工業 株式会社 内

最終頁に続く

(54) 【発明の名称】 配線基板及び配線基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

板状の第1ガラス基板からなり、前記第1ガラス基板を厚さ方向に貫通する第1貫通電極を有する第1コア基板と、

板状の第2ガラス基板からなり、前記第2ガラス基板を厚さ方向に貫通し前記第1貫通電極と径が異なる第2貫通電極を有し、前記第1コア基板と平面方向に離間して並設された第2コア基板と、

前記第1コア基板及び前記第2コア基板を覆う絶縁層と、
を有することを特徴とする配線基板。

【請求項 2】

前記絶縁層は、

前記第1コア基板と前記第2コア基板との間に形成された第1絶縁部材と、

前記第2コア基板の外周端部を覆うように形成された第2絶縁部材と、

前記第1コア基板及び前記第2コア基板の一方の面を覆うように形成された第1絶縁層と、

前記第1コア基板及び前記第2コア基板の他方の面を覆うように形成された第2絶縁層と、

を有することを特徴とする請求項1に記載の配線基板。

【請求項 3】

前記第1絶縁層に形成され、前記第1貫通電極と電氣的に接続された第1ビアと、

10

20

前記第 2 絶縁層に形成され、前記第 1 貫通電極と電氣的に接続された第 2 ピアと、
前記第 1 絶縁層に形成され、前記第 2 貫通電極と電氣的に接続された第 3 ピアと、
前記第 2 絶縁層に形成され、前記第 2 貫通電極と電氣的に接続された第 4 ピアと、
を有することを特徴とする請求項 2 に記載の配線基板。

【請求項 4】

前記第 2 貫通電極は、前記第 1 貫通電極より径が大きく形成され、

前記第 2 ガラス基板は、前記第 1 ガラス基板より厚いことを特徴とする請求項 1 ~ 3 の
いずれか一項に記載の配線基板。

【請求項 5】

前記第 2 貫通電極は、前記第 1 貫通電極を形成したピッチよりも大きいピッチで形成さ
れたことを特徴とする請求項 1 ~ 4 のいずれか一項に記載の配線基板。

10

【請求項 6】

前記第 2 コア基板は、前記第 1 コア基板の形状に応じた収容孔を有することを特徴とす
る請求項 1 ~ 5 のいずれか一項に記載の配線基板。

【請求項 7】

前記絶縁層に形成されたピアを介して前記第 1 貫通電極に接続された配線層を有し、
1 つの前記ピアに対して複数の前記第 1 貫通電極を接続したことを特徴とする請求項 1
~ 6 のいずれか一項に記載の配線基板。

【請求項 8】

板状のガラスに対し、該板状のガラスを厚さ方向に貫通する第 1 貫通電極を形成して第
1 コア基板を形成する工程と、

20

板状のガラスに対し、前記第 1 貫通電極と径が異なり該板状のガラスを厚さ方向に貫通
する第 2 貫通電極を形成して第 2 コア基板を形成する工程と、

前記第 1 及び第 2 コア基板を覆う絶縁層を形成する工程と、
を含むことを特徴とする配線基板の製造方法。

【請求項 9】

前記絶縁層を形成する工程は、

前記第 1 コア基板を前記第 2 コア基板の収容孔内に配置し前記第 2 コア基板より外形が
大きい第 1 絶縁シートの上に前記第 1 及び第 2 コア基板を平面方向に離間して並設し、前
記第 1 及び第 2 コア基板の前記第 1 絶縁シートと反対側の面に前記第 2 コア基板より外形
が大きい第 2 絶縁シートを配置し、前記第 1 及び第 2 絶縁シートにより前記第 1 及び第 2
コア基板を挟むようにして前記第 1 及び第 2 コア基板を覆う絶縁層を形成し、前記絶縁層
により前記第 1 コア基板と前記第 2 コア基板の隙間を充填する第 1 絶縁部材と前記第 2 コ
ア基板の外周端部を覆う第 2 絶縁部材と前記第 1 コア基板および前記第 2 コア基板の一方
の面を覆う第 1 絶縁層と前記第 1 コア基板及び前記第 2 コア基板の他方の面を覆う第 2 絶
縁層とを形成する工程を含むことを特徴とする請求項 8 に記載の配線基板の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

配線基板及び配線基板の製造方法に関する。

40

【背景技術】

【0002】

従来、電子部品が実装される基板は、コア基板の上下に複数の絶縁層及び配線層が形成
された所謂多層配線基板である。コア基板の材質は、例えばガラスエポキシである。この
ような配線基板において、配線層の配線パターン（例えば銅）とコア基板との熱膨張係数
の差は、配線基板に熱膨張による反りを生じさせる。コア基板に熱膨張係数が小さい材料
、例えばガラスを用いることは、配線基板の反りを低減する効果的な一つの方法である（
例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

50

【 0 0 0 3 】

【特許文献 1】特開 2 0 0 3 - 2 0 4 1 5 2 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 4 】

ところで、近年、電子部品（例えば半導体チップ）においては、素子の高集積化及び信号処理数の増加によって、半導体チップに形成される電極パッドの数の増加（多ピン化）により、基板に形成する配線の密度が部分的に高くなる。このため、所定の層数の配線基板では配線を形成することができなくなる。

【 0 0 0 5 】

これに対し、コア基板に形成される貫通電極のうち半導体チップに接続される貫通電極の径を部分的に小さくする構成が考えられる。しかしながら、コア基板としてガラスを用いた場合には、同一のコア基板に対して異なる径の貫通電極を形成することが難しい。

【課題を解決するための手段】

【 0 0 0 6 】

本発明の一観点によれば、板状の第 1 ガラス基板からなり、前記第 1 ガラス基板を厚さ方向に貫通する第 1 貫通電極を有する第 1 コア基板と、板状の第 2 ガラス基板からなり、前記第 2 ガラス基板を厚さ方向に貫通し前記第 1 貫通電極と径が異なる第 2 貫通電極を有し、前記第 1 コア基板と平面方向に離間して並設された第 2 コア基板と、前記第 1 コア基板及び前記第 2 コア基板を覆う絶縁層と、を有する。

【発明の効果】

【 0 0 0 7 】

本発明の一観点によれば、異なる径の貫通電極が形成されたコア基板を含む配線基板及び配線基板の製造方法を提供することができる。

【図面の簡単な説明】

【 0 0 0 8 】

【図 1】配線基板の概略断面図。

【図 2】コア基板の概略図。

【図 3】（ a ）～（ e ）は、ガラス基板に貫通孔を形成する工程を示す概略断面図。

【図 4】（ a ）, （ b ）は、第 1 コア基板の製造工程を示す平面図。

【図 5】（ a ）～（ c ）は、第 1 コア基板の製造工程を示す概略断面図。

【図 6】（ a ）, （ b ）は、第 2 コア基板の製造工程を示す平面図。

【図 7】（ a ）～（ c ）は、第 2 コア基板の製造工程を示す概略断面図。

【図 8】（ a ）～（ e ）は、配線基板の製造工程を示す概略断面図。

【図 9】（ a ）～（ c ）は、配線基板の製造工程を示す概略断面図。

【図 1 0】別の配線基板の概略断面図。

【図 1 1】別の配線基板の一部概略断面図

【図 1 2】別の配線基板を用いた半導体装置の概略図。

【図 1 3】図 1 2 に示す半導体装置の断面図。

【図 1 4】別のコア基板の概略図。

【発明を実施するための形態】

【 0 0 0 9 】

以下、添付図面を参照して一実施形態を説明する。尚、添付図面は、構造の概略を説明するためのものであり、実際の大きさや比率を表していない。

図 1 に示すように、配線基板 2 0 は、厚み方向（図面上下方向）の中央にコア基板 2 1 を有している。

【 0 0 1 0 】

図 1 及び図 2 に示すように、コア基板 2 1 は、第 1 コア基板 3 0 と第 2 コア基板 4 0 と、第 1 絶縁部材 2 3 と、第 2 絶縁部材 2 4 とを有している。第 1 コア基板 3 0 は平面視矩形状に形成されている。第 2 コア基板 4 0 は平面視矩形状に形成されている。第 1 コア

10

20

30

40

50

基板 30 は、第 2 コア基板 40 の中央部に形成された矩形状の收容孔 40a 内に收容されている。第 1 コア基板 30 と收容孔 40a の大きさは、第 1 コア基板 30 の外側面と收容孔 40a の内周面との間に隙間 22 を形成するように設定されている。

【0011】

図 1 に示すように、第 1 コア基板 30 は、板状の第 1 ガラス基板 31 を有している。第 1 ガラス基板 31 には、第 1 面（図 1 における上面）と第 2 面（図 1 における下面であって第 1 面とは反対側の面）の間を貫通する（厚さ方向に貫通する）複数の第 1 貫通孔 32 が形成されている。図 2 に示すように、第 1 貫通孔 32 は、所定ピッチ（第 1 ピッチ）でマトリックス状に形成されている。第 1 貫通孔 32 の穴径（第 1 の径）は、例えば、180 μm （マイクロメートル）である。第 1 貫通孔 32 のピッチは、例えば、375 μm である。図 1 に示すように、第 1 貫通孔 32 内には、第 1 ガラス基板 31 の第 1 面（上面）と第 2 面（下面）との間を貫通する第 1 貫通電極 33 が形成されている。第 1 貫通電極 33 は、例えば銅（Cu）である。

10

【0012】

第 2 コア基板 40 は、板状の第 2 ガラス基板 41 を有している。第 2 ガラス基板 41 は、第 1 ガラス基板 31 と同じ板厚で形成されている。第 1 及び第 2 ガラス基板 31, 41 は、平面方向に離間して並設されている。第 2 ガラス基板 41 には、第 1 ガラス基板 31 と同様に、上面と下面との間を貫通する複数の第 2 貫通孔 42 が形成されている。図 2 に示すように、第 2 貫通孔 42 は、所定ピッチ（第 2 ピッチ）でマトリックス状に形成されている。第 2 貫通孔 42 は、第 1 貫通孔 32 に比べて大きい穴径（第 2 の径）で形成されている。また、第 2 貫通孔 42 は、第 1 貫通孔 32 に比べて大きいピッチで形成されている。第 2 貫通孔 42 の穴径は、例えば、250 μm である。第 2 貫通孔 42 のピッチは、例えば、475.2 μm である。図 1 に示すように、第 2 貫通孔 42 内には、第 2 ガラス基板 41 の上面と下面との間を貫通する第 2 貫通電極 43 が形成されている。第 2 貫通電極 43 は、例えば銅（Cu）である。

20

【0013】

図 1 に示すように、第 1 コア基板 30 と第 2 コア基板 40 の間の隙間 22 には第 1 絶縁部材 23 が充填されている。また、第 2 コア基板 40（第 2 ガラス基板 41）の外周端部は第 2 絶縁部材 24 に覆われている。

【0014】

30

図 1 に示すように、コア基板 21 の上方には、複数（本実施形態では 5 つ）の絶縁層 51 ~ 55 と 5 つの配線層 61 ~ 65 とが交互に形成されている。また、コア基板 21 の下方には、絶縁層 71 ~ 75 と配線層 81 ~ 85 とが交互に形成されている。絶縁層 51 ~ 55, 71 ~ 75 の材質は、例えばエポキシ系の絶縁樹脂である。配線層 61 ~ 65, 81 ~ 85 の材質は、例えば銅である。配線層 61 は、第 1 及び第 2 貫通電極 33, 43 とビア 67a により電氣的に接続されている。また、配線層 81 は、第 1 及び第 2 貫通電極 33, 43 とビア 87a により電氣的に接続されている。各配線層 61 ~ 65, 81 ~ 85 は、ビア 67b ~ 67e, 87b ~ 87e により互いに接続されている。絶縁層 55 及び配線層 65 の表面は、ソルダーレジスト等の保護膜 91 により被覆されている。保護膜 91 には、所定位置に開口 91a が形成され、開口 91a から配線層 65 が、図示しない半導体チップ等の電子部品の電極パッド等に接続される電極 65a として露出している。また、絶縁層 75 及び配線層 85 の表面は、保護膜 92 により被覆されている。保護膜 92 には所定位置に開口 92a が形成され、その開口 92a から配線層 85 が電極 85a として露出している。

40

【0015】

（作用）

本実施形態の配線基板 20 のコア基板 21 は、第 1 及び第 2 コア基板 30, 40 と、第 1 絶縁部材 23 と、第 2 絶縁部材 24 とを有している。第 1 コア基板 30 の第 1 ガラス基板 31 には、所定の穴径（第 1 の径）で形成された第 1 貫通孔 32 内に第 1 貫通電極 33 が形成されている。また、第 2 コア基板 40 の第 2 ガラス基板 41 には、第 1 貫通孔 32

50

に比べて大きい穴径（第２の径）で形成された第２貫通孔４２内に第２貫通電極４３が形成されている。第１及び第２コア基板３０，４０は、第１絶縁部材２３を介して平面方向に離間して並設されている。コア基板２１の上方の配線層６１は、第１及び第２貫通電極３３，４３とビア６７ａにより電氣的に接続されている。各配線層６１～６５は、ビア６７ｂ～６７ｅによりそれぞれ接続されている。そして、絶縁層５５及び配線層６５を被覆する保護膜９１の開口９１ａから配線層６５が、半導体チップ等の電子部品に接続される電極６５ａとして露出している。また、コア基板２１の下方の絶縁層７１～７５及び配線層８１～８５は、絶縁層５１～５５及び配線層６１～６５と同様に構成されている。

【００１６】

このような構成では、例えば、径の小さい第１貫通電極３３を狭ピッチで形成することにより、第１貫通電極３３に接続された配線層６１～６５の配線密度を高めて半導体チップ等の狭ピッチ（多ピン）の素子が電極６５ａに接続できる。また、径が大きい第２貫通電極４３に接続された配線層６１～６５を他の（ピッチが比較的大きい）電子部品等に応じた所望の配線密度で形成できる。つまり、実装品に応じた異なる径の第１及び第２貫通電極３３，４３をコア基板２１に形成することで、実装品との接続をより確実に行うことができる配線基板２０が構成できる。

【００１７】

ガラス基板に貫通孔を形成する工程を、図３に従って説明する。

図３（ａ）に示す板状のガラス板１００を準備する。ガラス板１００の材料は、例えば感光性を有するガラスである。この感光性成分とは、例えば、金（Ａｕ）、銀（Ａｇ）、酸化銅（Ｃｕ₂Ｏ）、酸化セリウム（ＣｅＯ₂）である。

【００１８】

図３（ｂ）に示すように、ガラス板１００を、フォトマスク（レチクル）１１０を用いて露光する。フォトマスク１１０は、基板１１１と、基板１１１上に形成されたマスクパターン１１２とを有する。マスクパターン１１２には、ガラス板１００に形成する貫通孔に応じた開口部１１２ａが形成されている。基板１１１は、例えば石英ガラスである。マスクパターン１１２は、例えばクロムからなる金属膜である。露光処理では、ガラス板１００に対しマスクパターン１１２の開口部１１２ａを通してガラス板１００を露光し、図３（ｃ）に示す被露光部１０１を形成する。

【００１９】

次いで、被露光部１０１が形成されたガラス板１００に対して熱処理を行う。この熱処理は、被露光部１０１のエッチングを容易に行うための前処理である。熱処理の温度は、例えばガラス板１００に用いる材料の転移点と屈伏点との間の温度で行う。

【００２０】

次いで、熱処理を施したガラス板１００から被露光部１０１をエッチングする。エッチング処理は、例えばガラス板１００を希フッ化水素酸に浸漬させて被露光部１０１をエッチングする。図３（ｄ）に示すように、エッチング処理されたガラス板１００には、上下面の間を貫通する（ガラス板１００の厚さ方向を貫通する）複数の貫通孔１００ａが形成される。

【００２１】

次いで、貫通孔１００ａが形成されたガラス板１００に対して結晶化処理を行う。結晶化処理は、例えばガラス板１００に対し紫外線を照射した後に熱処理を行う。この結晶化処理は、ガラス板１００の特性を改善するための処理であり、ガラス板１００の機械的強度、熱膨張係数や透過率等などの特性を所望の値に改善させる。例えば、ガラス板１００の熱膨張係数を配線層６１～６５，８１～８５の材料（例えば銅）の熱膨張係数に近くすることにより、配線基板２０の熱膨張による反りが低減され、配線層６１～６５，８１～８５（配線パターン）の断線等を防止することが可能となる。このような結晶化処理により図３（ｅ）に示すように、複数の貫通孔１００ａを有するガラス板１００を形成する。

【００２２】

次に、第１コア基板３０の製造工程について説明する。

図４（ａ）及び図５（ａ）に示すように、平面視略正形状のガラス板１２０を準備する。まず、ガラス板１２０に対して上記したフォトリソグラフィ法を用いて貫通孔を形成し、結晶化を行い、図４（ｂ）及び図５（ｂ）に示す第１ガラス基板３１を形成する。次に、図５（ｃ）に示すように、第１貫通孔３２内に第１貫通電極３３を形成する。第１貫通電極３３は、例えば電界めっき法により第１貫通孔３２内に銅を析出し、析出した銅の第１ガラス基板３１の第１面及び第２面（上下面）から突出した部分を研磨し、第１貫通電極３３の表面を、第１ガラス基板３１の第１面及び第２面のそれぞれと面一とする。

【００２３】

次に、第２コア基板４０の製造工程について説明する。

図６（ａ）及び図７（ａ）に示すように、四角形環状に形成されたガラス板１２１を準備する。まず、ガラス板１２１に対してフォトリソグラフィ法を用いて貫通孔を形成し、結晶化を行い、図６（ｂ）及び図７（ｂ）に示す第２ガラス基板４１を形成する。次に、図７（ｃ）に示すように、各第２貫通孔４２内に第２貫通電極４３を例えば電解めっきにより形成する。

【００２４】

次に、配線基板２０の製造工程について説明する。

先ず、図８（ａ）に示すように、第１コア基板３０を、第２コア基板４０の収容孔４０ａ内に配置する。

【００２５】

次いで、図８（ｂ）に示すように、例えば、第２コア基板４０より外形が大きいシート状の樹脂フィルム１３０の上面に第１及び第２コア基板３０、４０を平面方向に離間して並設させる。樹脂フィルム１３０の材料は、例えばエポキシ樹脂である。また、この樹脂フィルム１３０は、例えばＢ－ステージ状態（半硬化状態）のものを扱い、第１及び第２コア基板３０、４０を樹脂フィルム１３０に対して押圧することで、樹脂を隙間２２に挿入する。なお、第１及び第２コア基板３０、４０は、樹脂フィルム１３０に対して接着固定し、隙間２２に樹脂を充填するようにしてもよい。

【００２６】

次いで、図８（ｃ）に示すように、第１及び第２コア基板３０、４０に対し、樹脂フィルム１３０と反対側に樹脂フィルム１３１を設けて樹脂フィルム１３０、１３１により第１及び第２コア基板３０、４０を挟むように配置する。樹脂フィルム１３１は、樹脂フィルム１３０と同じ外形で形成されている。そして、例えば、樹脂フィルム１３０、１３１を上下方向から押圧しながら熱処理を施すことで樹脂フィルム１３０、１３１を硬化させ絶縁層５１、７１を形成する。第１及び第２コア基板３０、４０間の隙間２２には、樹脂フィルム１３０、１３１が充填され第１絶縁部材２３が形成される。また、第２コア基板４０の外周端部は、第２絶縁部材２４により覆われる。なお、真空雰囲気中にて樹脂フィルム１３０、１３１を押圧することで、隙間２２の樹脂フィルム１３０、１３１間に気体が残存するのを防ぐことができる。

【００２７】

次いで、図８（ｄ）に示すように、第１及び第２貫通電極３３、４３の上方の端部を露出するように、絶縁層５１の所定箇所にビアホールを例えばレーザを用いて形成し、各ビアホール内にビア６７ａを形成する。同様に、絶縁層７１にビア８７ａを形成する。

【００２８】

次いで、図８（ｅ）に示すように、絶縁層５１の上面に配線層６１を形成する。配線層６１及びビア６７ａは、例えばセミアディティブ法により同一工程で形成することが可能である。同様に、絶縁層７１の下面に配線層８１を形成する。

【００２９】

次いで、図９（ａ）に示すように、上方の絶縁層５１及び配線層６１の表面を覆うように絶縁層５２を形成する。また、下方の絶縁層７１及び配線層８１の表面を覆うように絶縁層７２を形成する。

【００３０】

10

20

30

40

50

次いで、図9(b)に示すように、配線層61に接続されるビア67bを絶縁層52に形成する。また、配線層81に接続されるビア87bを絶縁層72に形成する。このようにして絶縁層及び配線層を交互に積層し、図9(c)に示すように、コア基板21の上方に配線層61~64及び絶縁層51~54を、下方に配線層81~84及び絶縁層71~74を形成する。なお、図9(c)は、絶縁層及び配線層がそれぞれ4層の場合を示している。そして、上方の配線層64及び下方の配線層84の表面を、保護膜91, 92でそれぞれ被覆し、保護膜91, 92のそれぞれに配線層64, 84に対応した開口91a, 92aを形成して配線基板20が製造される。

【0031】

以上記述したように、本実施の形態によれば、以下の効果を奏する。

10

(1) 配線基板20のコア基板21は、第1及び第2コア基板30, 40と、第1絶縁部材23と、第2絶縁部材24とを有している。第1コア基板30の第1ガラス基板31には、所定の穴径(第1の径)で形成された第1貫通孔32内に第1貫通電極33が形成されている。また、第2コア基板40の第2ガラス基板41には、第1貫通孔32に比べて大きい穴径(第2の径)で形成された第2貫通孔42内に第2貫通電極43が形成されている。第1及び第2コア基板30, 40は、第1絶縁部材23を介して第1コア基板30の平面方向に離間して並設されている。コア基板21の上方の配線層61は、第1及び第2貫通電極33, 43とビア67aにより電氣的に接続されている。各配線層61~65は、ビア67b~67eによりそれぞれ接続されている。そして、絶縁層55及び配線層65を被覆する保護膜91の開口91aから配線層65が、半導体チップ等の電子部品

20

【0032】

このような構成では、例えば、径の小さい第1貫通電極33を狭ピッチで形成することにより、第1貫通電極33に接続された配線層61~65の配線密度を高めて半導体チップ等の狭ピッチ(多ピン)の素子が電極65aに接続できる。また、径が大きい第2貫通電極43に接続された配線層61~65を他の(ピッチが比較的大きい)電子部品等に応じた所望の配線密度で形成できる。つまり、実装品に応じた異なる径の第1及び第2貫通電極33, 43をコア基板21に形成することで、実装品との接続をより確実に行うことができる配線基板20が構成できる。

【0033】

30

(2) 第1コア基板30と第2コア基板40の間の隙間22には第1絶縁部材23が充填されている。また、第2コア基板40(第2ガラス基板41)の外周端部は第2絶縁部材24に覆われている。このような構成では、コア基板21の上面に形成された絶縁層51と下面に形成された絶縁層71とを第1及び第2絶縁部材23, 24により互いに接続し絶縁層51, 71のガラス基板31, 41に対する密着性が向上する。これにより、配線基板20の製造時等にガラス基板31, 41に生じる内部応力を低減でき、ガラス基板31, 41の割れ等を防止することが可能となる。

【0034】

(3) 第1貫通電極33(第1貫通孔32)は、第1ガラス基板31に対し所定ピッチ(第1ピッチ)で形成されている。また、第2貫通電極43(第2貫通孔42)は、第2ガラス基板41に対し第1貫通孔32に比べて大きいピッチ(第2ピッチ)で形成されている。このような構成では、実装品等に応じた異なるピッチの第1及び第2貫通電極33, 43をコア基板21に形成することで、実装品との接続をより確実に行うことができる配線基板20が構成できる。

40

【0035】

(4) 第2コア基板40は、第1コア基板30の形状に応じた収容孔40aが形成され、この収容孔40a内に第1コア基板30が収容されている。このような構成では、第1コア基板30を、第2コア基板40の収容孔40aの位置に応じて配置することができ、第1コア基板30の位置調整が容易となる。

【0036】

50

(5) 配線基板 20 の製造工程は、第 1 コア基板 30 を、第 2 コア基板 40 の収容孔 40a 内に配置し、第 2 コア基板 40 より外形が大きい樹脂フィルム 130 (第 1 絶縁シート) の上面に第 1 及び第 2 コア基板 30, 40 を第 1 コア基板 30 の平面方向に離間して並設させる。次いで、第 1 及び第 2 コア基板 30, 40 の樹脂フィルム 130 と反対側の面に樹脂フィルム 130 と同じ外形の樹脂フィルム 131 を設けて、樹脂フィルム 130, 131 によりコア基板 30, 40 を挟むようにして絶縁層 51, 71 を形成する。第 1 及び第 2 コア基板 30, 40 間の隙間 22 には、樹脂フィルム 130, 131 が充填され第 1 絶縁部材 23 が形成される。また、第 2 コア基板 40 の外周端部は、第 2 絶縁部材 24 により覆われる。これにより、個々に形成された第 1 及び第 2 コア基板 30, 40 を所望の位置に配置してコア基板 21 を形成することができる。また、第 1 及び第 2 コア基板 30, 40 間の隙間 22 に形成される第 1 絶縁部材 23 と、第 2 コア基板 40 の外周端部を覆う第 2 絶縁部材 24 とを容易に形成することができる。

10

【0037】

(6) 配線基板 20 の製造工程は、第 1 貫通孔 32 を、感光性を有するガラス板 100 に対してフォトリソグラフィ 110 を通して露光し、被露光部 101 に対して熱処理を行った後にエッチングして形成する。これにより、第 1 貫通孔 32 をより小さい穴径及び狭いピッチに形成できる。

【0038】

尚、上記実施の形態は、以下の態様で実施してもよい。

・上記実施形態では、第 1 及び第 2 ガラス基板 31, 41 を同じ板厚で形成したが、例えば図 10 に示すように、配線基板 20a を、貫通孔 (貫通孔電極) の径が小さい第 1 ガラス基板 31 の板厚を径が大きい第 2 ガラス基板 41 に比べて薄くした構成としてもよい。言い換えると、配線基板 20a は、貫通孔電極の径が大きい第 2 ガラス基板 41 の板厚が径が小さい第 1 ガラス基板 31 に比べて厚くなっている。第 1 及び第 2 貫通孔 32, 42 をガラス板 120, 121 (図 5 及び図 7 参照) に形成する処理では、各貫通孔 32, 42 の穴径に基づいて第 1 及び第 2 ガラス基板 31, 41 の板厚を設定する。具体的には、例えば、第 1 貫通孔 32 の穴径をより小さい、即ち貫通電極 33 の径及びピッチをより小さくしたい場合には、所望の穴径以上にエッチングされるのを防ぐために第 1 ガラス基板 31 の板厚を薄くする方法がある。従って、径がより小さい第 1 貫通電極 33 が形成される第 1 ガラス基板 31 の板厚を薄くすることで第 1 貫通電極 33 の形成が容易となる。

20

30

【0039】

・上記実施形態において、配線層 61, 81 に接続された 1 つのビア 67a, 87a に対して第 1 及び第 2 貫通電極 33, 43 が複数個接続された構成としてもよい。例えば、図 11 に示すように、配線層 61 に接続されたビア 67a は、1 つのビア 67a に対して複数 (図中において 2 つ) の第 1 貫通電極 33 が接続されている。このような構成では、ビア 67a, 87a と第 1 及び第 2 貫通電極 33, 43 との接続を、配線層 61 ~ 65, 81 ~ 85 の配線密度に応じた接続態様とすることができる。

【0040】

・上記実施形態において、第 1 及び第 2 コア基板 30, 40 (第 1 及び第 2 ガラス基板 31, 41) を複数個設けた構成としてもよい。例えば、図 12 に示す半導体装置 200 は、2 つの半導体チップ 201, 202 が配線基板 20b の上に実装されている。配線基板 20b は、半導体チップ 201, 202 とそれぞれ接続される 2 つの第 1 コア基板 203a, 203b と、1 つの第 2 コア基板 204 とを有している。第 2 コア基板 204 は、第 1 コア基板 203a, 203b をそれぞれ収容する矩形状の収容孔 204a, 204b が形成されている。

40

【0041】

図 13 に示すように、第 1 コア基板 203a の第 1 貫通電極 33a には、配線層 61 を介して半導体チップ 201 の電極パッド 201a が接続されている。また、第 1 コア基板 203b の第 1 貫通電極 33b には、配線層 61 を介して半導体チップ 202 の電極パッド 202a が接続されている。第 1 貫通電極 33a, 33b は、径及びピッチが互いに異

50

なる。このような構成では、複数個の半導体チップ 2 0 1 , 2 0 2 に応じて径及びピッチが異なる貫通電極 3 3 a , 3 3 b が形成された配線基板が構成できる。

【 0 0 4 2 】

また、コア基板 2 1 を、第 1 及び第 2 コア基板 3 0 , 4 0 を複数個用いた構成としてもよい。例えば、図 1 4 に示すコア基板 2 1 0 は、形状の異なる第 2 コア基板 2 1 1 , 2 1 2 , 2 1 3 をそれぞれ一組有している。第 2 コア基板 2 1 1 , 2 1 2 , 2 1 3 の第 2 貫通電極 2 1 1 a , 2 1 2 a , 2 1 3 a は、互いに径及びピッチが異なる。また、第 1 コア基板 2 1 4 , 2 1 5 は、第 1 貫通電極 2 1 4 a , 2 1 5 a の径及びピッチが互いに異なるとともに、第 2 コア基板 2 1 1 , 2 1 2 , 2 1 3 に囲まれるようにして同一平面上に配設されている。このような構成においても、複数個の電子部品に応じて径及びピッチが異なる貫通電極 2 1 1 a , 2 1 2 a , 2 1 3 a , 2 1 4 a , 2 1 5 a が形成された配線基板が構成できる。

10

【 0 0 4 3 】

・上記実施形態において、第 1 及び第 2 貫通電極 3 3 , 4 3 は、径及びピッチのどちらか一方が異なる構成としてもよい。

・第 1 貫通孔 3 2 のピッチ（第 1 ピッチ）を、第 2 貫通孔 4 2 のピッチ（第 2 ピッチ）より大きいピッチとしてもよい。また、第 1 貫通孔 3 2 の穴径を、第 2 貫通孔 4 2 の穴径より大きくしてもよい。

【 0 0 4 4 】

・第 1 及び第 2 ガラス基板 3 1 , 4 1（ガラス 1 2 0 , 1 2 1）の材料は、感光性を有するガラスに限らず、ソーダライムガラスや無アルカリガラス等を用いてもよい。

20

・絶縁層 5 1 ~ 5 5 , 7 1 ~ 7 5（樹脂フィルム 1 3 0 , 1 3 1）の材料は、エポキシ系樹脂に限らず、ポリイミド系樹脂を用いてもよい。また、熱硬化性樹脂に限らず、感光性樹脂を用いてもよい。

【 0 0 4 5 】

・配線層 6 1 ~ 6 5 , 8 1 ~ 8 5 の材料は、銅に限定されず、金等の他の金属や合金を用いてもよい。

・第 1 及び第 2 貫通電極 3 3 , 4 3 の形成は、無電解めっきを用いて形成してもよい。また、無電解めっき及び電解めっきの両方を用いて形成してもよい。

【 0 0 4 6 】

30

・配線層 6 1 ~ 6 5 , 8 1 ~ 8 5 の形成は、サブトラクティブ法などの各種の配線形成方法を用いてもよい。

・第 1 及び第 2 貫通孔 3 2 , 4 2 の露光は、フォトリソを用いない直接露光により行ってもよい。

【 0 0 4 7 】

・コア基板 2 1 は、第 2 ガラス基板 4 1 の外周端部を覆う第 2 絶縁部材 2 4 を設けない構成としてもよい。

【 符号の説明 】

【 0 0 4 8 】

2 0 , 2 0 a , 2 0 b 配線基板

40

2 1 , 2 1 0 コア基板

2 2 隙間

2 3 第 1 絶縁部材

2 4 第 2 絶縁部材

3 0 , 2 0 3 a , 2 0 3 b , 2 1 4 , 2 1 5 第 1 コア基板

3 1 第 1 ガラス基板

3 3 , 3 3 a , 3 3 b , 2 1 4 a , 2 1 5 a 第 1 貫通電極

4 0 , 2 0 4 , 2 1 1 , 2 1 2 , 2 1 3 第 2 コア基板

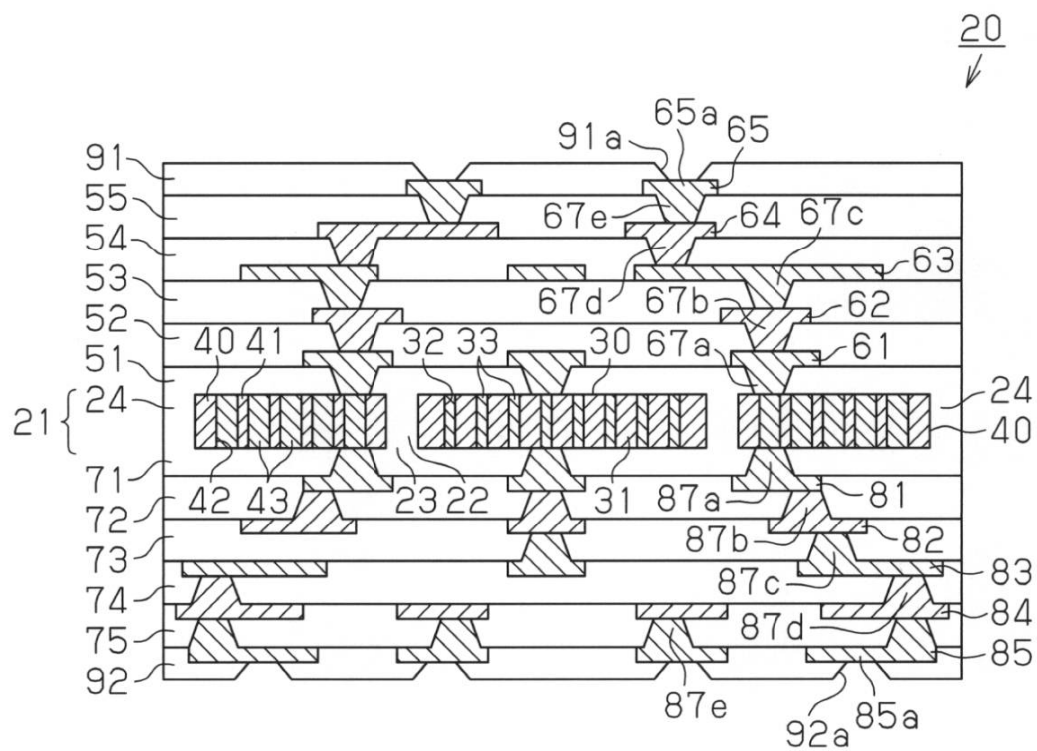
4 0 a , 2 0 4 a , 2 0 4 b 収容孔

4 1 第 2 ガラス基板

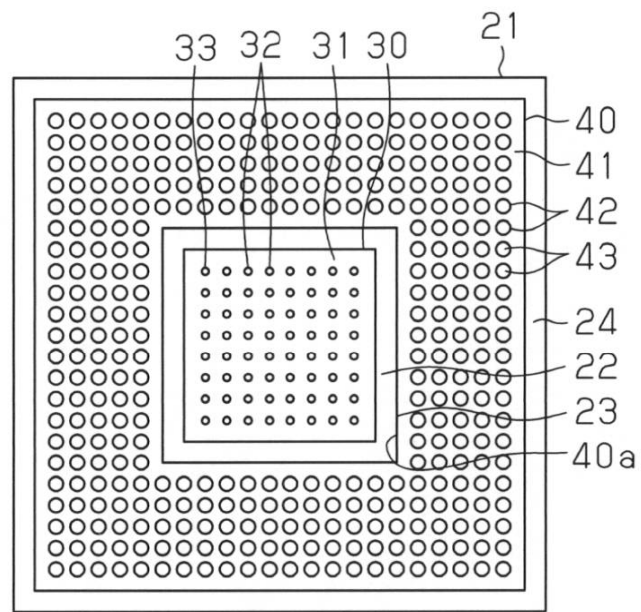
50

4 3 , 2 1 1 a , 2 1 2 a , 2 1 3 a 第 2 貫通電極
 5 1 ~ 5 5 , 7 1 ~ 7 5 絶縁層
 6 1 ~ 6 5 , 8 1 ~ 8 5 配線層
 6 7 a ~ 6 7 e , 8 7 a ~ 8 7 e ビア
 1 0 0 , 1 2 0 , 1 2 1 ガラス板 (ガラス)

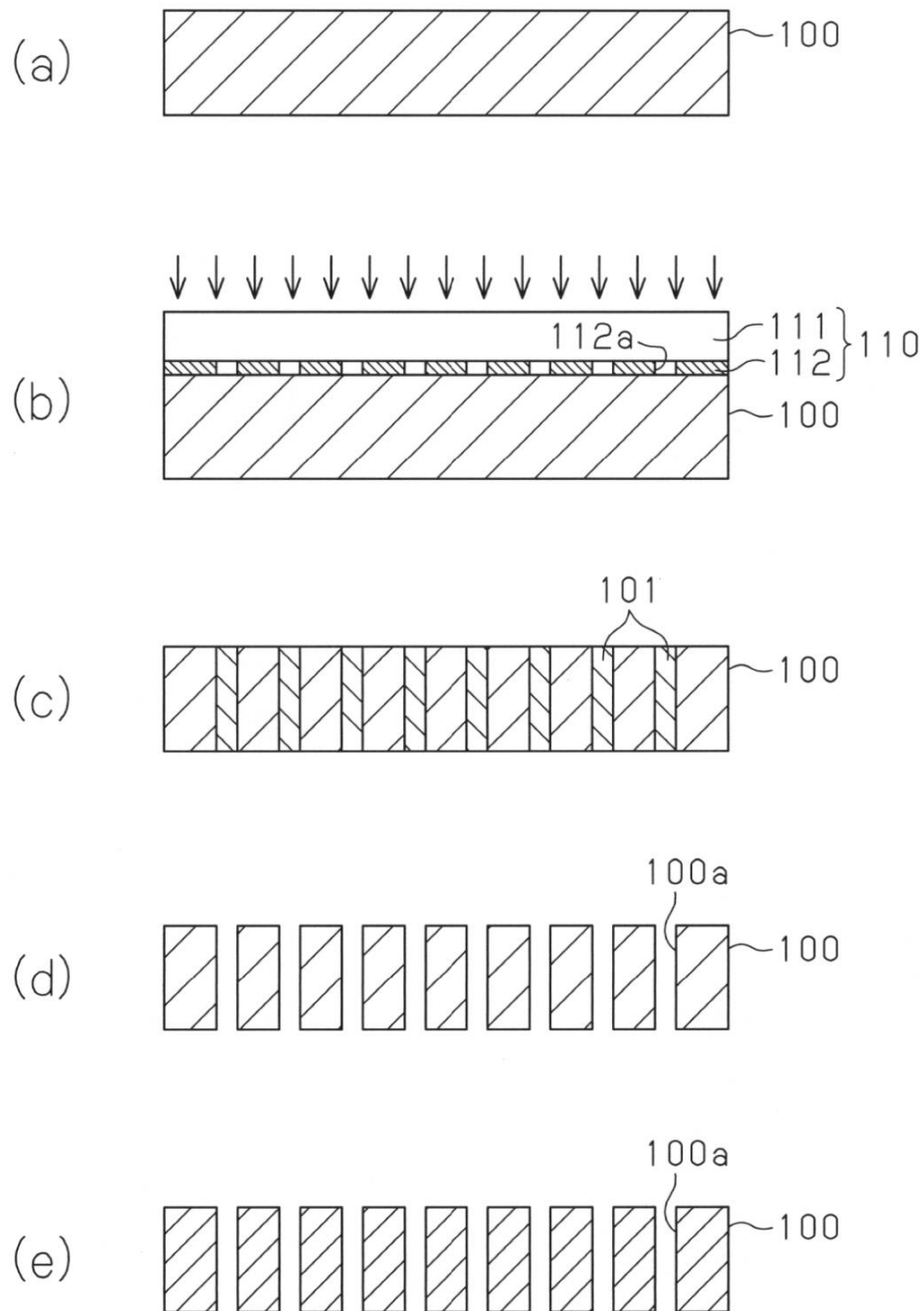
【図 1】



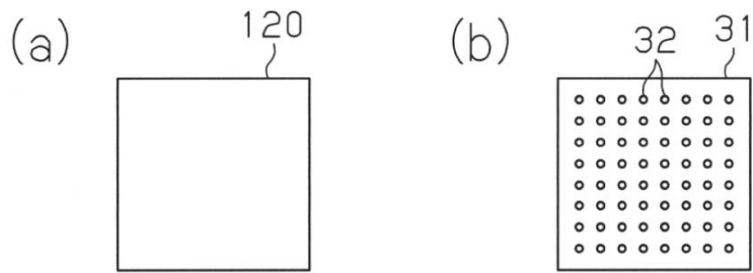
【図 2】



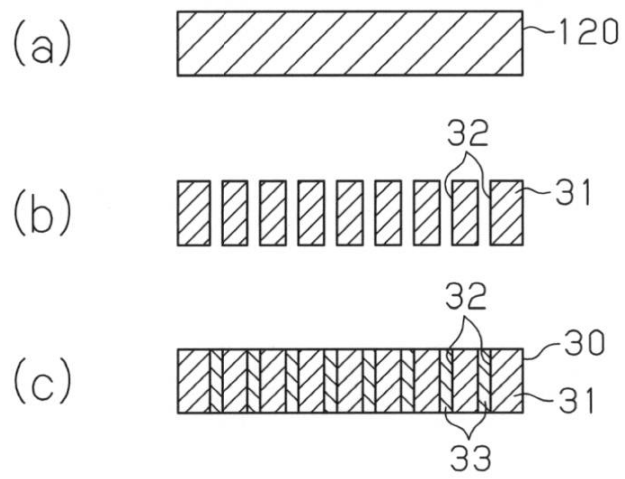
【図3】



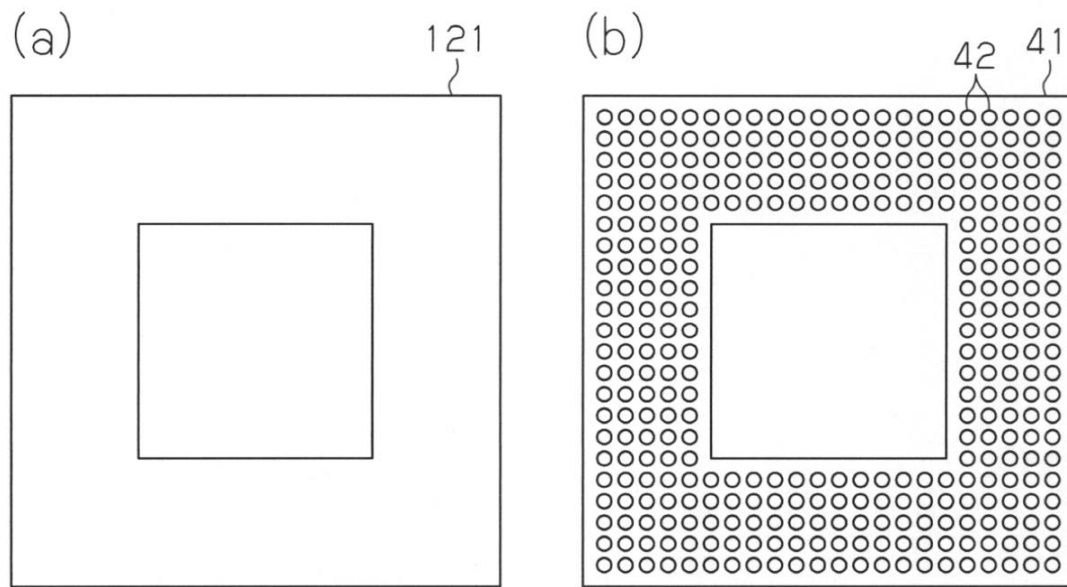
【図 4】



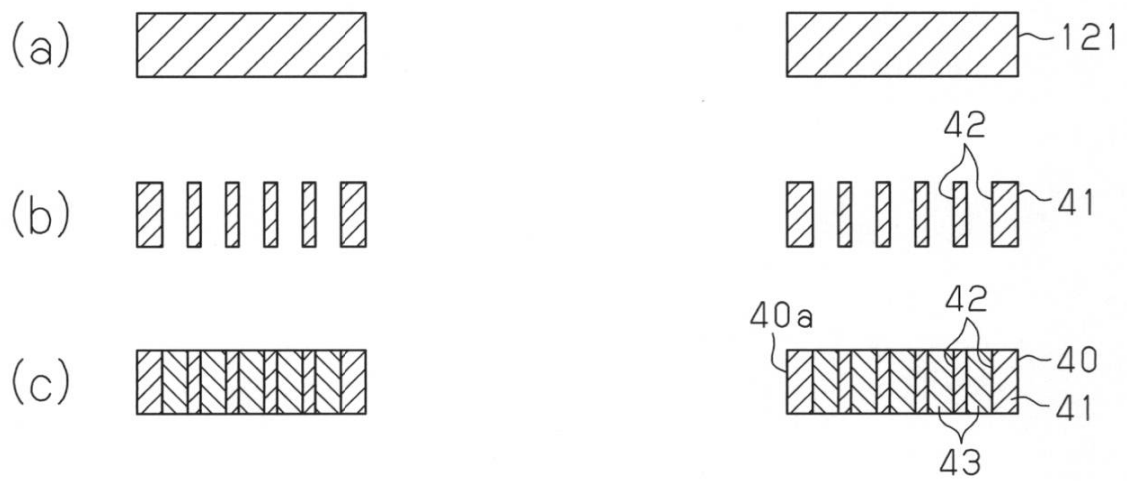
【図 5】



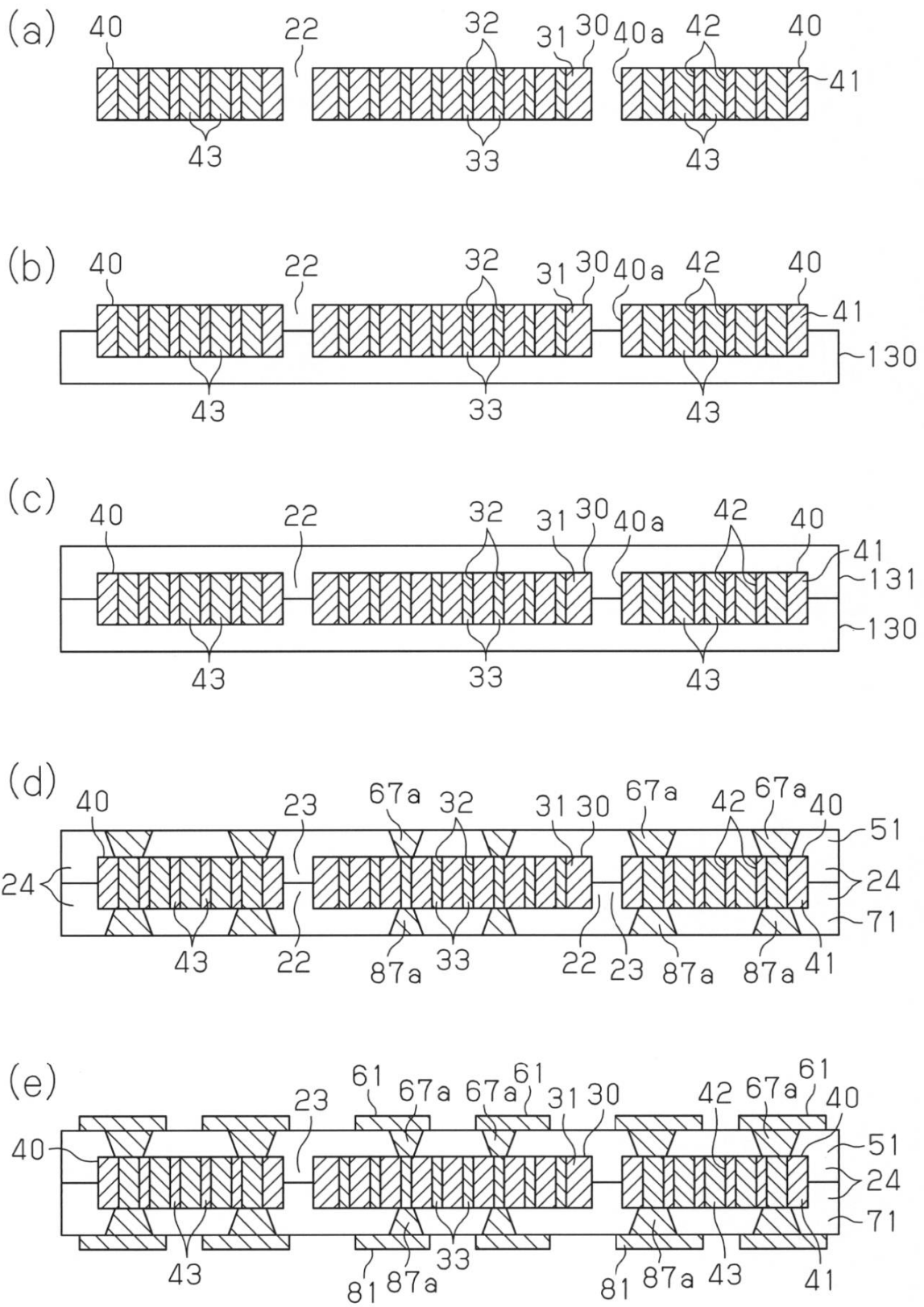
【図 6】



【図 7】

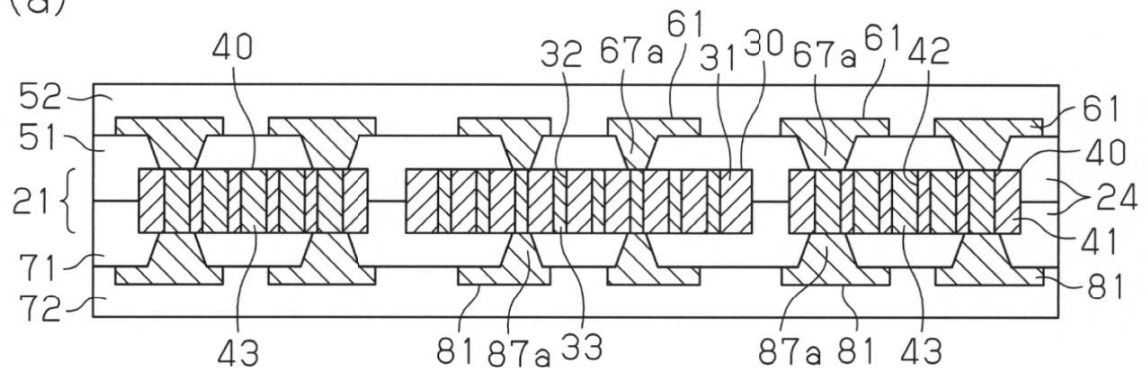


【図 8】

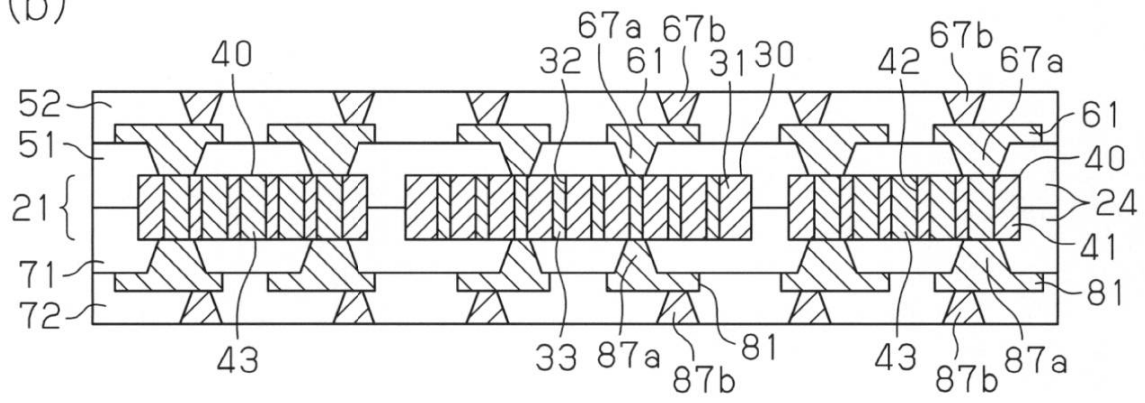


【図 9】

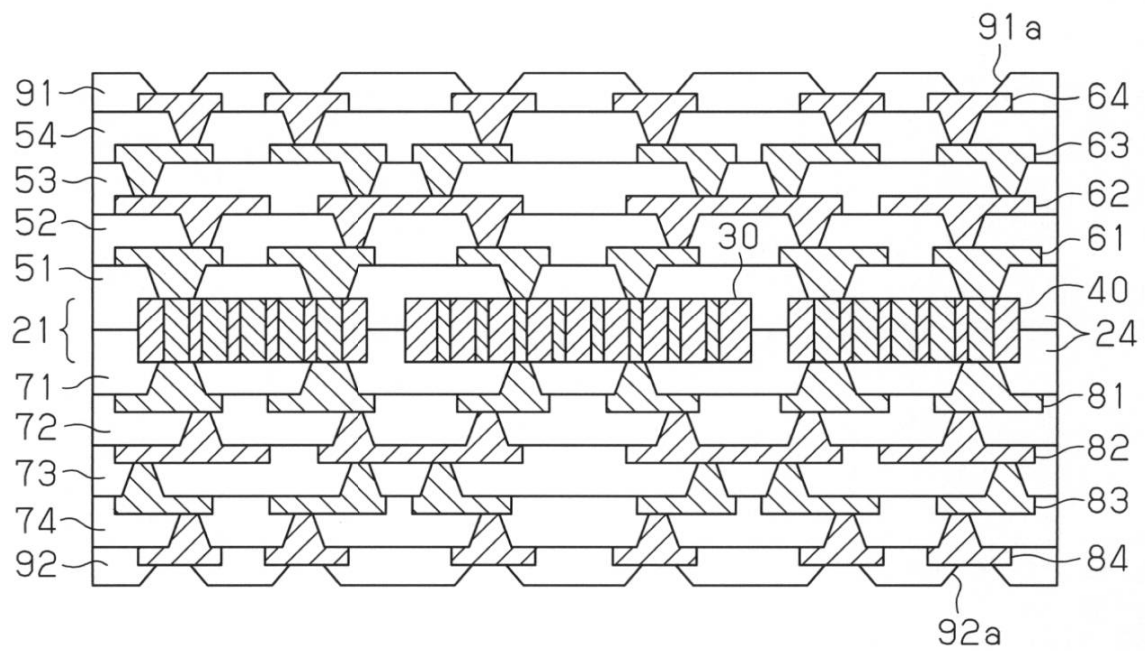
(a)



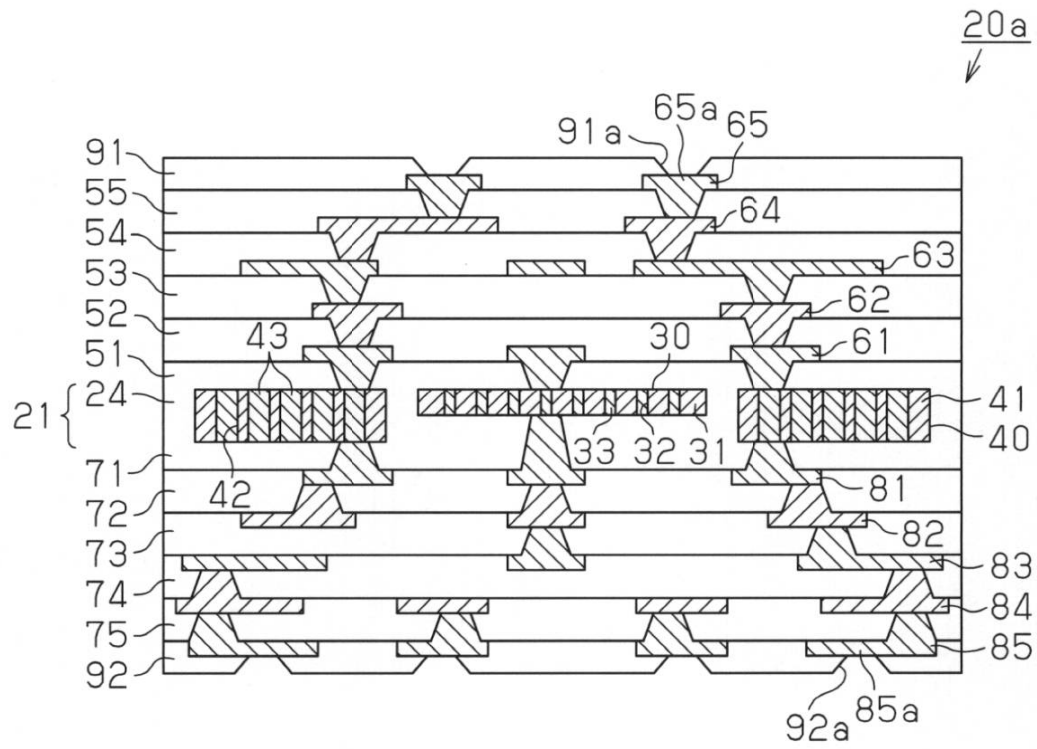
(b)



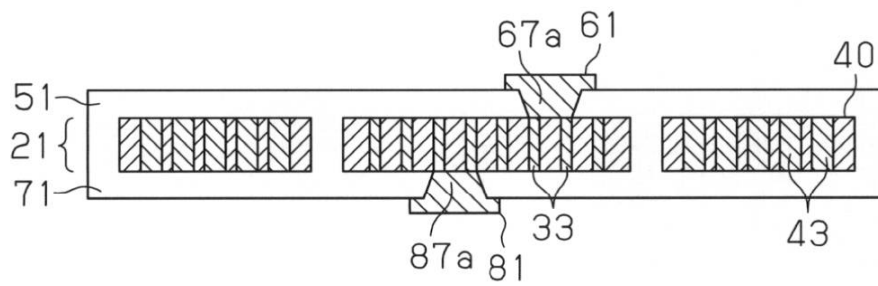
(c)



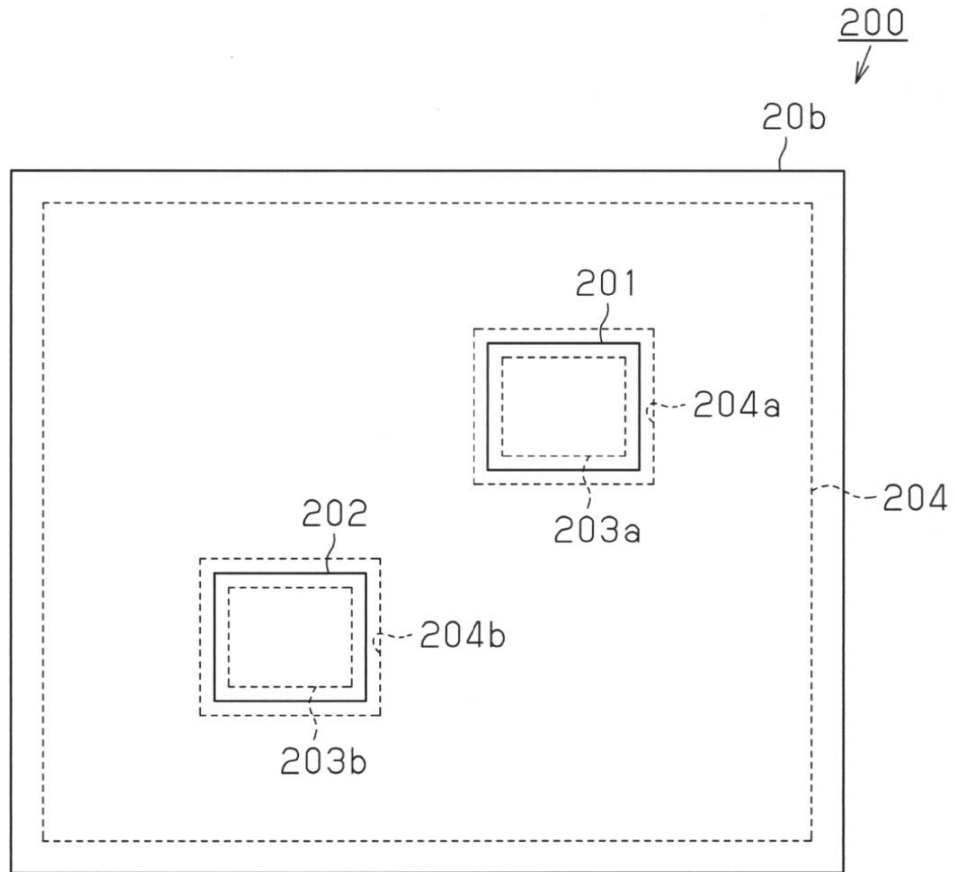
【図10】



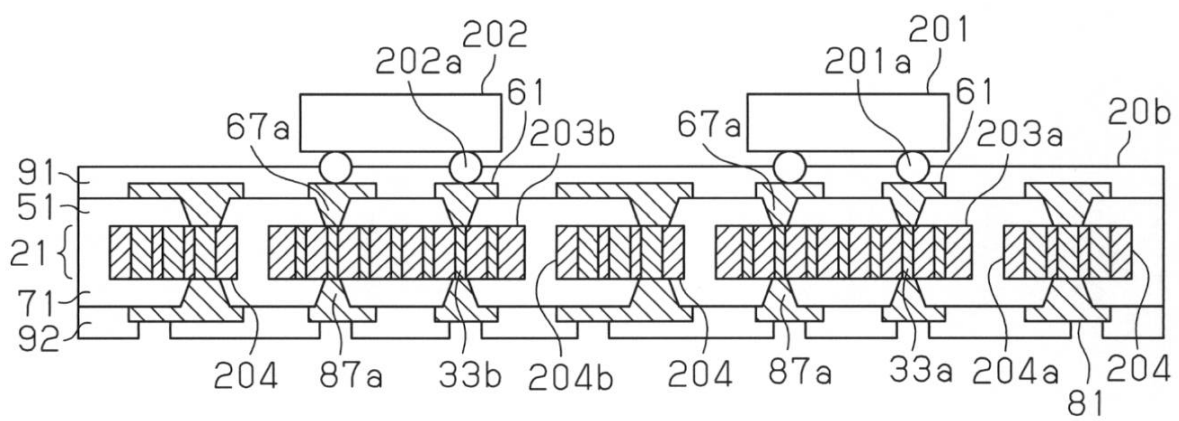
【図11】



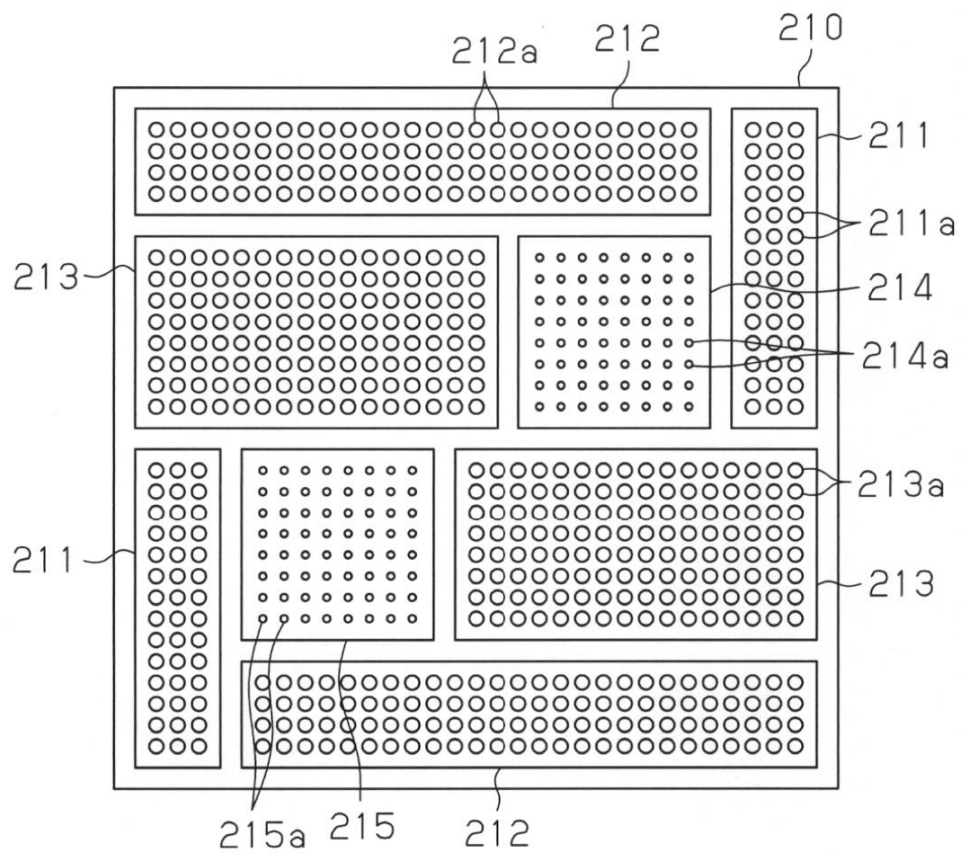
【図 12】



【図 13】



【図 14】



フロントページの続き

(72)発明者 小泉 直幸

長野県長野市小島田町80番地 新光電気工業 株式会社 内

審査官 井上 信

(56)参考文献 特開2009-260292(JP,A)

特開2011-54907(JP,A)

特開2011-119372(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K 3/46

H01L 23/12