

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成17年7月14日(2005.7.14)

【公表番号】特表2002-510413(P2002-510413A)

【公表日】平成14年4月2日(2002.4.2)

【出願番号】特願平10-548035

【国際特許分類第7版】

G 0 6 F 12/08

G 0 6 F 1/04

【F I】

G 0 6 F 12/08 5 7 9

G 0 6 F 1/04 3 0 1 C

G 0 6 F 12/08 5 3 1 B

【手続補正書】

【提出日】平成16年10月7日(2004.10.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

手 続 補 正 書

平成 年 月 日

16.10.-7

特許庁長官 殿

1. 事件の表示

平成10年特許願第548035号

2 補正をする者

インテル・コーポレーション

3. 代理人

識別番号 ~~100064621~~

住 所 東京都千代田区永田町2丁目4番2号

秀和溜池ビル8階 山川国際特許事務所内

電話 (3580) 0961 (代表)

6462氏 名 弁理士 山 川 政 樹



4. 補正対象書類名

(1) 請求の範囲

(2) 図面

5. 補正対象項目名

(1) 請求の範囲

(2) 図面

6. 補正の内容

(1) 請求の範囲を別紙の通りに訂正する。

(2) 図面を添付図面の通りに訂正する。但し、実質変更なし



請求の範囲

1. キャッシュ・コヒーレンシ動作を実行する必要がある第1組の機能ユニットとキャッシュ・コヒーレンシ動作を実行する必要のない第2組の機能ユニットとを含む集積回路を、全電力状態ならびに第1および第2の低電力状態で動作する装置であって、

集積回路が全電力状態から第1の低電力状態に遷移するか、それとも第2の低電力状態に遷移するかを示す構成信号を受け取る第1の入力と、

構成信号に応じて集積回路を全電力状態から第1または第2の低電力状態に遷移させる電力供給停止信号を受け取る第2の信号入力と、

集積回路の外部の装置による、集積回路からアクセスできるメモリ資源への、メモリ・アクセスを示すアクセス信号を受け取る第3の入力と、

構成信号および電力供給停止信号に応じて集積回路を全電力状態から第1または第2の低電力状態に遷移させ、

(1) 第1の低電力状態のときには、キャッシュ・コヒーレンシ動作を実行するのに必要な、集積回路内の第1組の機能ユニットにクロック信号を連続的に伝搬し、

(2) 第2の低電力状態のときには、集積回路内の第1組の機能ユニットと第2組の機能ユニットとの両方にクロック信号を伝搬し、アクセス信号に応答して、クロック信号を第1組の機能ユニットには伝搬するが、第2組の機能ユニットには伝搬しないことによって、集積回路が第1の低電力状態と第2の低電力状態との両方でキャッシュ・コヒーレンシ動作を実行することを可能にする電力低減論理と

を備えることを特徴とする装置。

2. 全電力消費量モードならびに第1の低電力消費量モードおよび第2の低電力消費量モードで動作することのできる集積回路であって、

集積回路が全電力消費量モードから第1の低電力消費量モードに遷移するか、それとも第2の低電力消費量モードに遷移するかを示す構成信号を受け取る構成入力と、

集積回路からアクセスできるメイン・メモリとキャッシュ・メモリとの間のコヒーレンシを維持するキャッシュ・コヒーレンシ回路と、
集積回路内で命令を処理する命令処理回路と、

(1) 電力供給停止信号に応答し、かつ構成信号に従って、集積回路が第1の低電力消費量モードに遷移するときには、命令処理回路へのクロック信号をディスエーブルするが、キャッシュ・コヒーレンシ回路へのクロック信号はディスエーブルせず、

(2) 電力供給停止信号に応答し、かつ構成信号に従って、集積回路が第2の低電力消費量モードに遷移するときには、キャッシュ・コヒーレンシと命令処理回路の両方へのクロック信号をディスエーブルし、かつ集積回路が第2の低電力消費量モードであるときに、メモリ・アクセスを示す入力信号に응答してキャッシュ・コヒーレンシ回路へのクロック信号を一時的にイネーブルする電力低減回路と

を備えることを特徴とする集積回路。

3. プロセッサ・バスと、

プロセッサ・バスに結合されたプロセッサと、

システム・バスと、

システム・バスに結合された周辺装置と、

プロセッサおよび周辺装置からアクセスできるメイン・メモリと、

プロセッサからアクセスできるキャッシュ・メモリとを備え、

プロセッサが、全電力消費量モードならびに第1の低電力消費量モードおよび第2の低電力消費量モードで動作することができ、

集積回路が全電力消費量モードから第1の低電力消費量モードに遷移するか、それとも第2の低電力消費量モードに遷移するかを示す構成信号を受け取る構成入力と、

メイン・メモリと、キャッシュ・メモリとの間のコヒーレンシを維持するキャッシュ・コヒーレンシ回路と、

集積回路内で命令を処理する命令処理回路と、

(1) 電力供給停止信号に응答し、かつ構成信号に従って、集積回路が第1

の低電力消費量モードに遷移するときには、命令処理回路へのクロック信号をディスエーブルするが、キャッシュ・コヒーレンシ回路へのクロック信号はディスエーブルせず、

(2) 電力供給停止信号に応答し、かつ構成信号に従って、集積回路が第2の低電力消費量モードに遷移するときには、キャッシュ・コヒーレンシと命令処理回路の両方へのクロック信号をディスエーブルし、かつ集積回路が第2の低電力消費量モードであるときに、メモリ・アクセスを示す入力信号に応答してキャッシュ・コヒーレンシ回路へのクロック信号を一時的にイネーブルする電力低減回路と

を備えることを特徴とするコンピュータ・システム。

4. キャッシュ・コヒーレンシ動作を実行する必要がある第1組の機能ユニットとキャッシュ・コヒーレンシ動作を実行する必要のない第2組の機能ユニットとを含む集積回路を全電力状態と第1または第2の低電力状態との間で遷移させる方法であって、

電力供給停止信号が検出されたことに応答して、全電力状態と第1または第2の低電力状態との間の遷移を指定する構成信号に応じて設定された構成表示の状態を判定するステップと、

構成表示が第1の状態に設定されている場合、集積回路が全電力状態から第1の低電力状態に遷移するようにクロック信号を第2組の機能ユニットにゲートするステップと、

構成表示が第2の状態に設定されている場合、集積回路を全電力状態から第2の低電力状態に遷移させ、クロック信号が、集積回路内の第1組の機能ユニットと第2組の機能ユニットとの両方にゲートされ、かつクロック信号が、集積回路の外部の装置によるメモリ・アクセスを示す信号に応答して、第1組の機能ユニットには伝搬されるが、第2組の機能ユニットには伝搬されないステップとを含むことを特徴とする方法。

5. 第1および第2の低電力消費量モードで動作するときキャッシュ・コヒーレンシを維持するように集積回路を構成する方法であって、

所定の構成例において構成信号が第1の状態を占めるか、それとも第2の状態

を占めるかを判定するステップと、

構成信号が第1の状態を占める場合に、第1の低電力消費量モードに入り、命令処理回路への電力供給を停止し、キャッシュ・コヒーレンシに電力を供給するように集積回路を構成するステップと、

構成信号が第2の状態を占める場合に、第2の低電力消費量モードに入り、命令処理回路とキャッシュ・コヒーレンシ回路の両方への電力供給を停止し、メモリ・アクセスを示す入力信号に応答してキャッシュ・コヒーレンシに一時的に電力を投入するように集積回路を構成するステップとを含む方法。

6. キャッシュ・コヒーレンシ動作を実行するのに必要な第1組の機能ユニットとキャッシュ・コヒーレンシ動作を実行するのに必要のない第2組の機能ユニットとを含む集積回路に関連する電力低減論理であって、

電力低減信号を受け取る第1の入力と、

電力低減論理に関連する集積回路が、電力低減信号がアサートされたことに応答して、電力投入モードから第1の電力供給停止モードに遷移するか、又は第2の電力供給停止モードに遷移するかを示す構成信号を受け取る第2の入力と、

メモリ・アクセスを示すアクセス信号を受け取る第3の入力と、

集積回路が第1の電力供給停止モードであるときには、集積回路の第1組の機能ユニットへのクロック信号をディスエーブルするが、集積回路の第2組の機能ユニットへのクロック信号はディスエーブルせず、集積回路が第2の電力供給停止モードであるときには、集積回路の第1組の機能ユニットと第2組の機能ユニットとの両方へのクロック信号をディスエーブルするが、アクセス信号がアサートされたことに応答して第1組の機能ユニットがキャッシュ・コヒーレンシ動作を実行できるように、アクセス信号がアサートされたことに応答して第1組の機能ユニットへのクロック信号を一時的にイネーブルし、その後、第1組の機能ユニットへのクロック信号を再びディスエーブルするクロック・ディスエーブル回路とを備えることを特徴とする電力低減論理。

7. 全電力消費量モードならびに第1および第2の低電力消費量モードで動作することのできる集積回路であって、

集積回路が全電力消費量モードから第1の低電力消費量モードに遷移するか、

それとも第2の低電力消費量モードに遷移するかを示す構成信号を受け取る構成手段と、

メイン・メモリと、集積回路からアクセスできるキャッシュ・メモリとの間のコヒーレンシを維持するキャッシュ・コヒーレンシ手段と、

集積回路内で命令を処理する命令処理手段と、

(1) 電力供給停止信号に応答し、かつ構成信号に従って、集積回路が第1の低電力消費量モードに遷移したときに、命令処理回路へのクロック信号をディスエーブルするが、キャッシュ・コヒーレンシ回路へのクロック信号はディスエーブルせず、

(2) 電力供給停止信号に応答し、かつ構成信号に従って、集積回路が第2の低電力消費量モードに遷移したときに、命令処理回路とキャッシュ・コヒーレンシ回路との両方へのクロック信号をディスエーブルし、集積回路が第2の低電力消費量モードであるときに、メモリ・アクセスを示す入力信号に応答して、キャッシュ処理回路へのクロック信号を一時的にイネーブルする電力低減手段とを備えることを特徴とする集積回路。

8. キャッシュ・コヒーレンシ動作を実行するのに必要な第1組の機能ユニットとキャッシュ・コヒーレンシ動作を実行するのに必要のない第2組の機能ユニットとを含む集積回路に関連する電力低減論理であって、

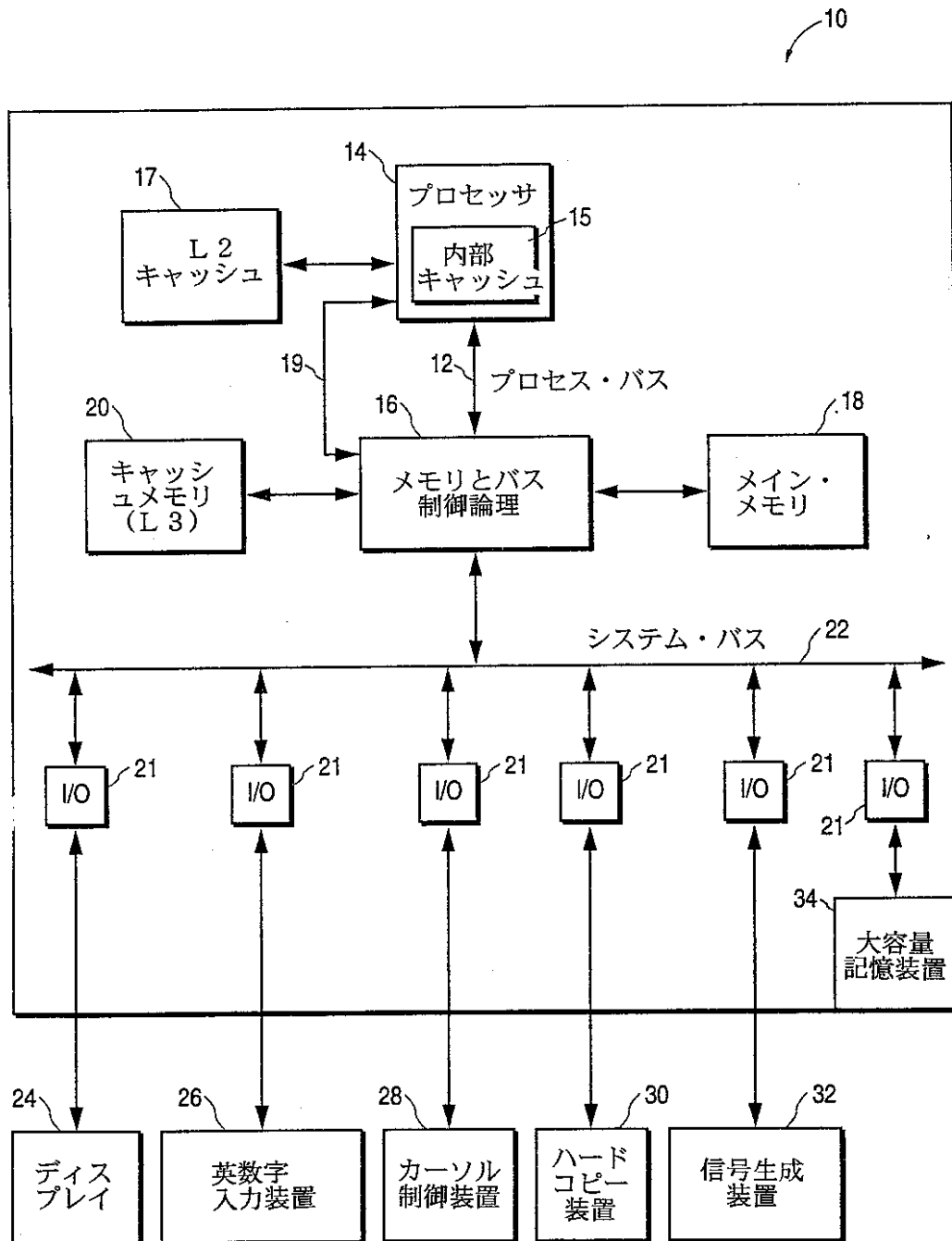
電力低減信号を受け取る第1の入力手段と、

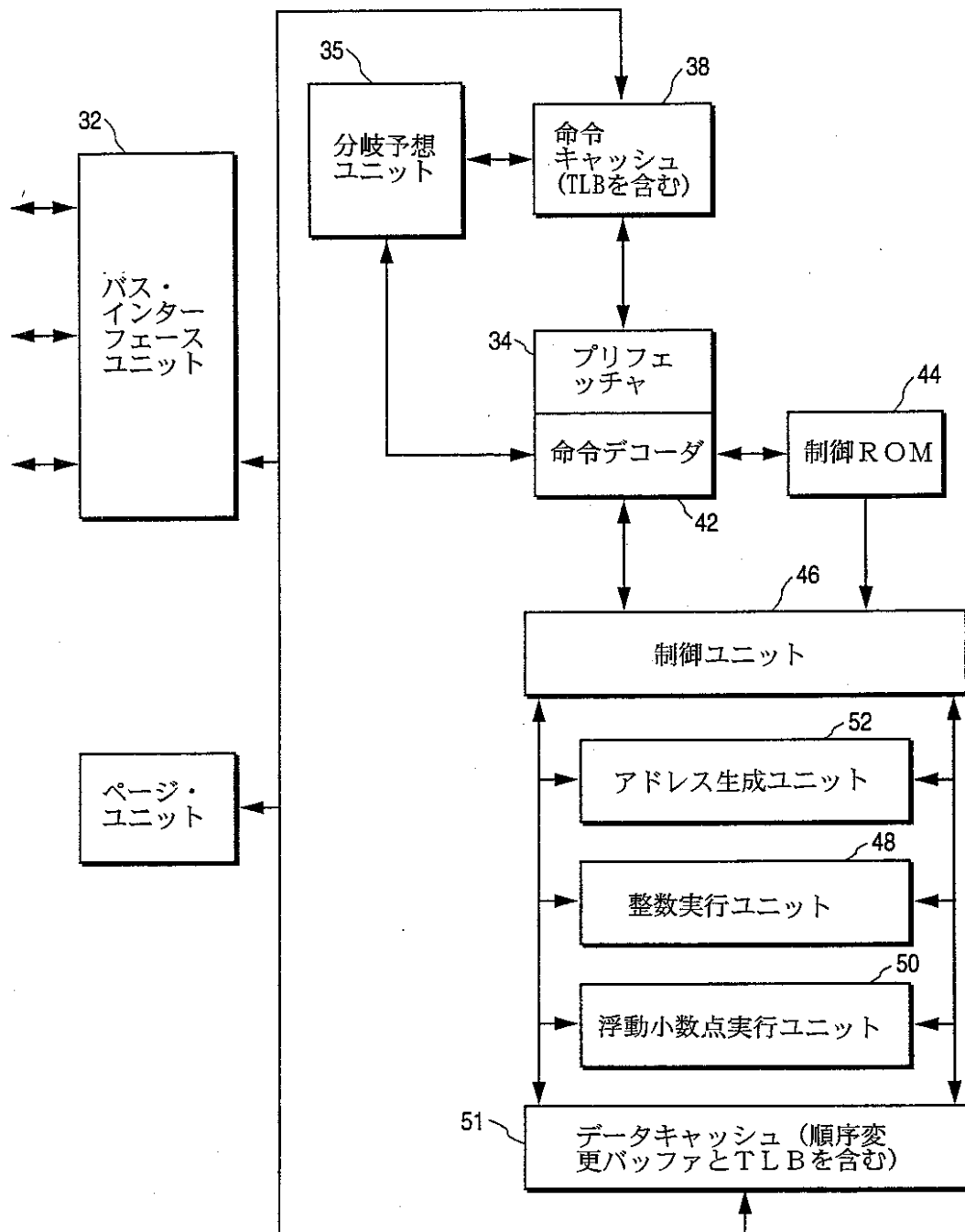
電力低減論理に関連する集積回路が、電力低減信号がアサートされたことに応答して、電力投入モードから第1の電力供給停止モードに遷移するか、それとも第2の電力供給停止モードに遷移するかを示す構成信号を受け取る第2の入力手段と、

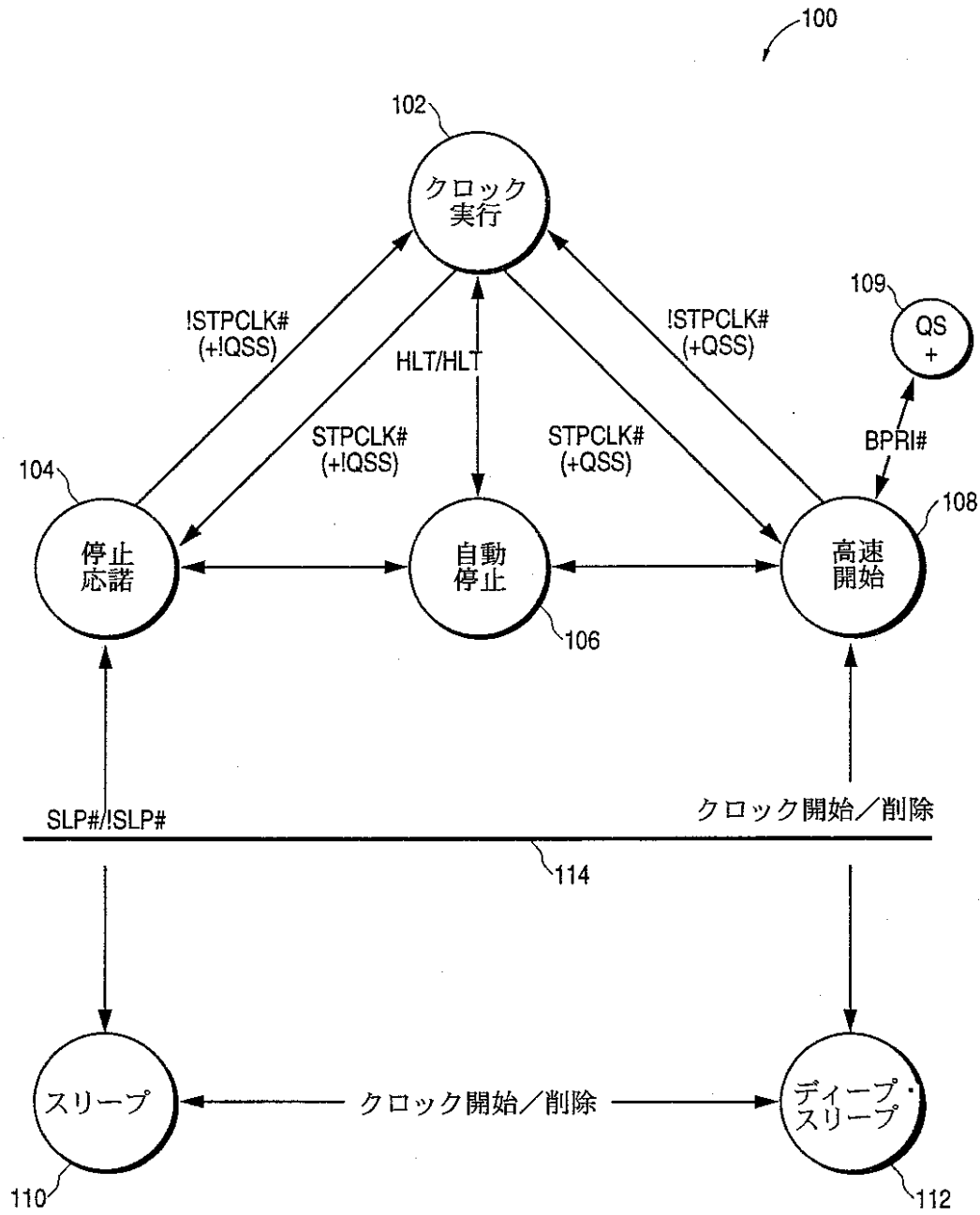
メモリ・アクセスを示すアクセス信号を受け取る第3の入力手段と、

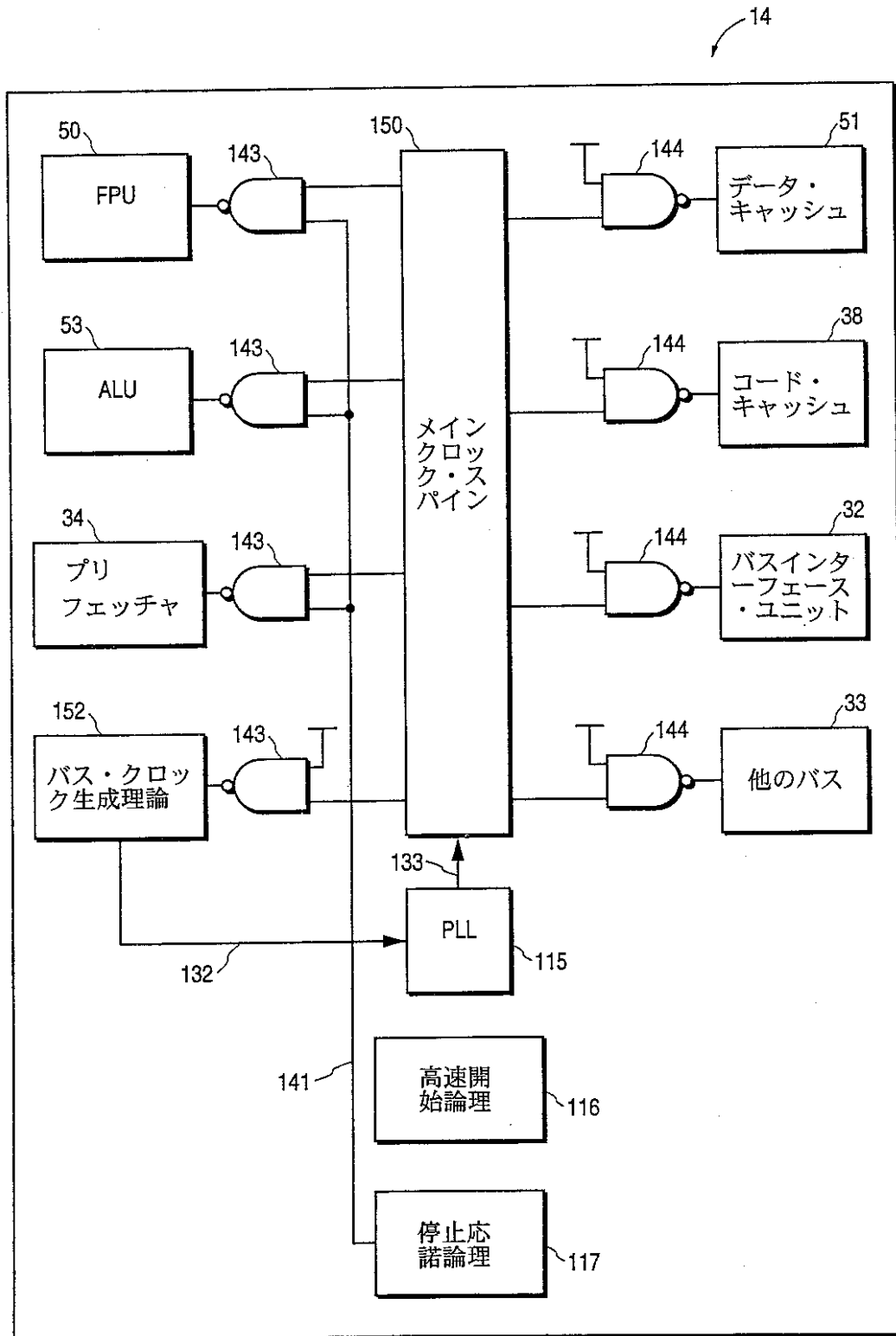
集積回路が第1の電力供給停止モードであるときには、集積回路の第1組の機能ユニットへのクロック信号をディスエーブルするが、集積回路の第2組の機能ユニットへのクロック信号はディスエーブルせず、集積回路が第2の電力供給停止モードであるときには、集積回路の第1組の機能ユニットと第2組の機能ユニットとの両方へのクロック信号をディスエーブルするが、アクセス信号がアサー

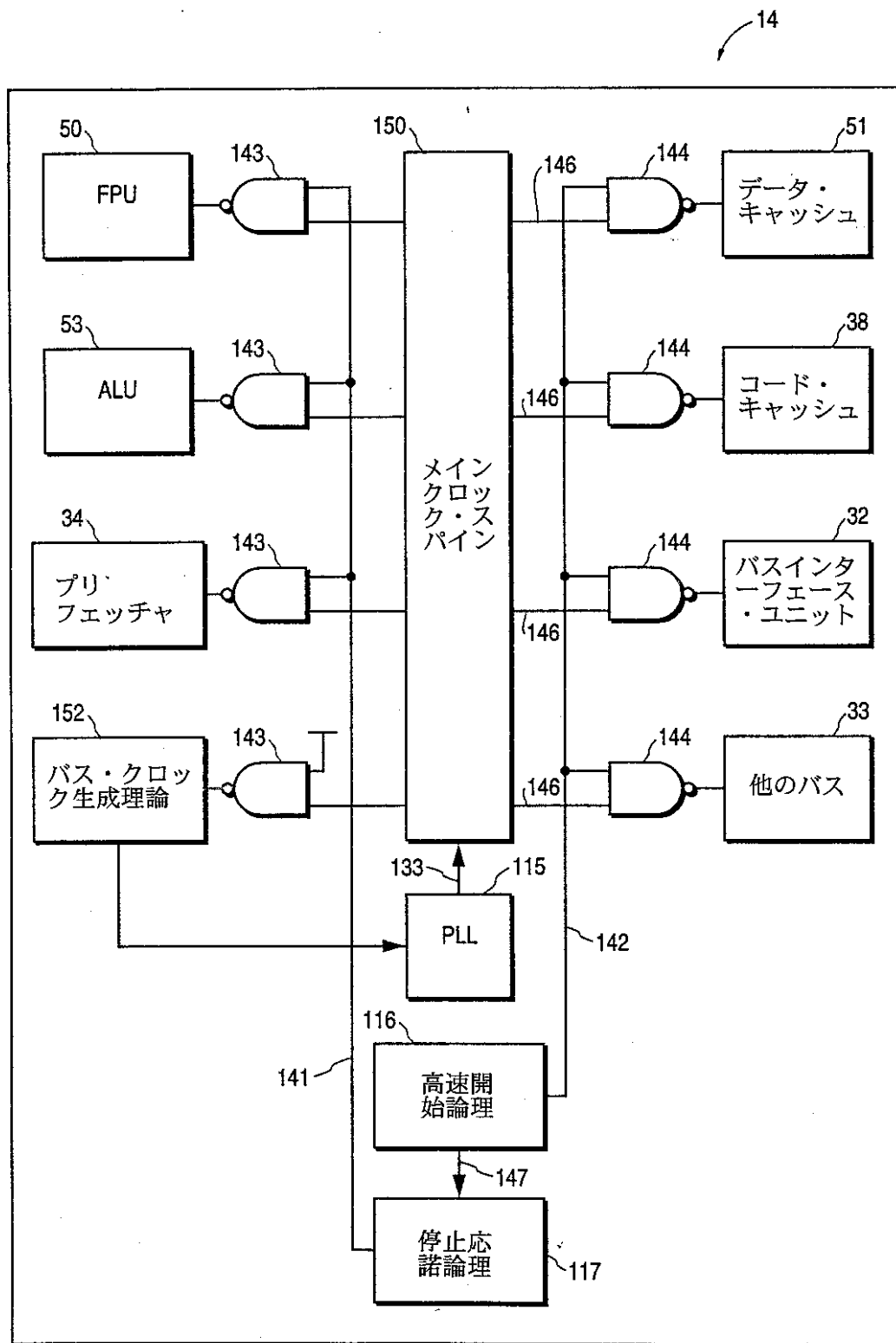
トされたことに応答して第1組の機能ユニットがキャッシュ・コヒーレンシ動作
を実行することを可能にするように、アクセス信号がアサートされたことに応答
して第1組の機能ユニットへのクロック信号を一時的にイネーブルするクロック
・ディスエーブル手段と
を備えることを特徴とする電力低減論理。

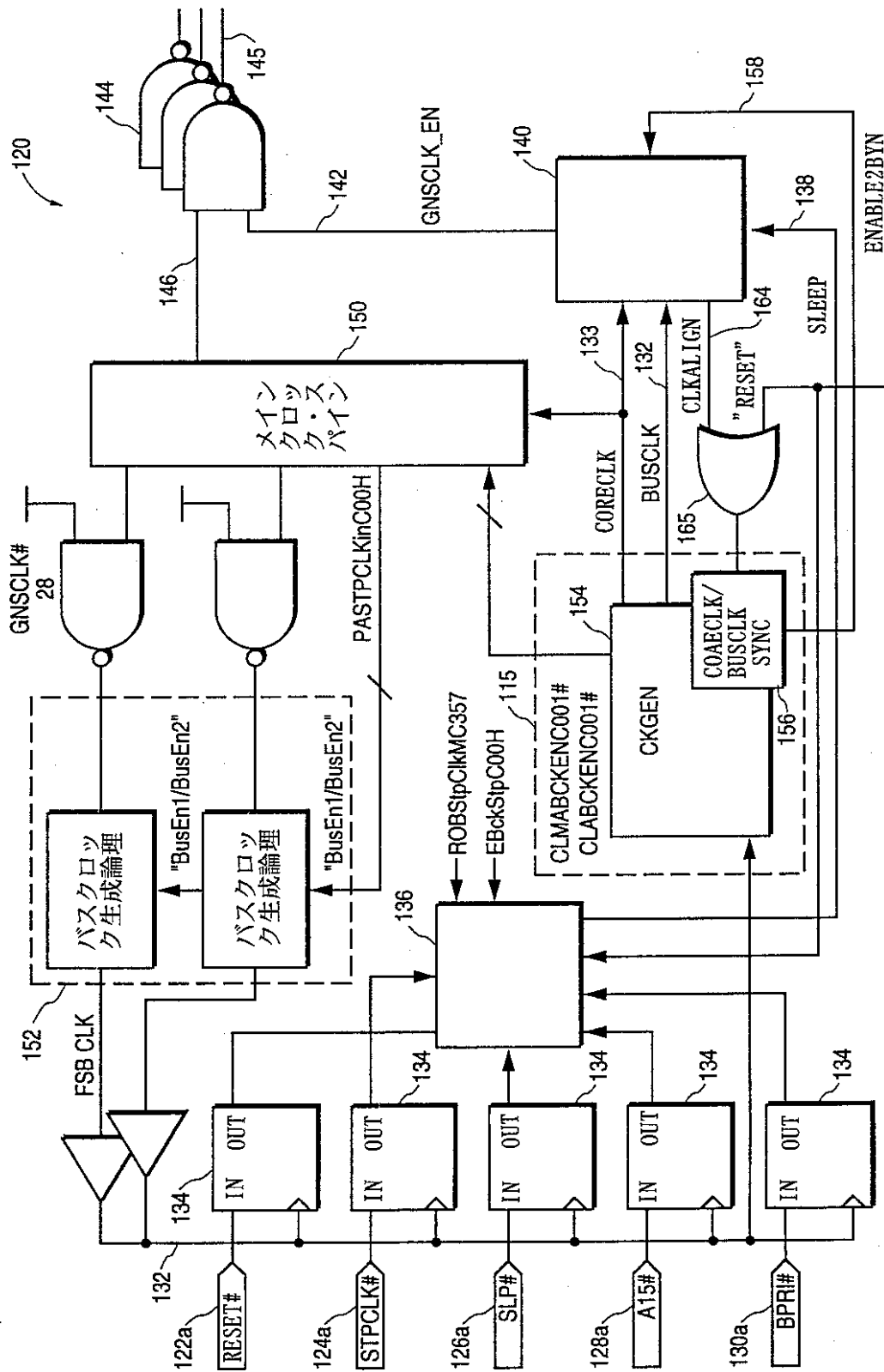
**FIG.1**

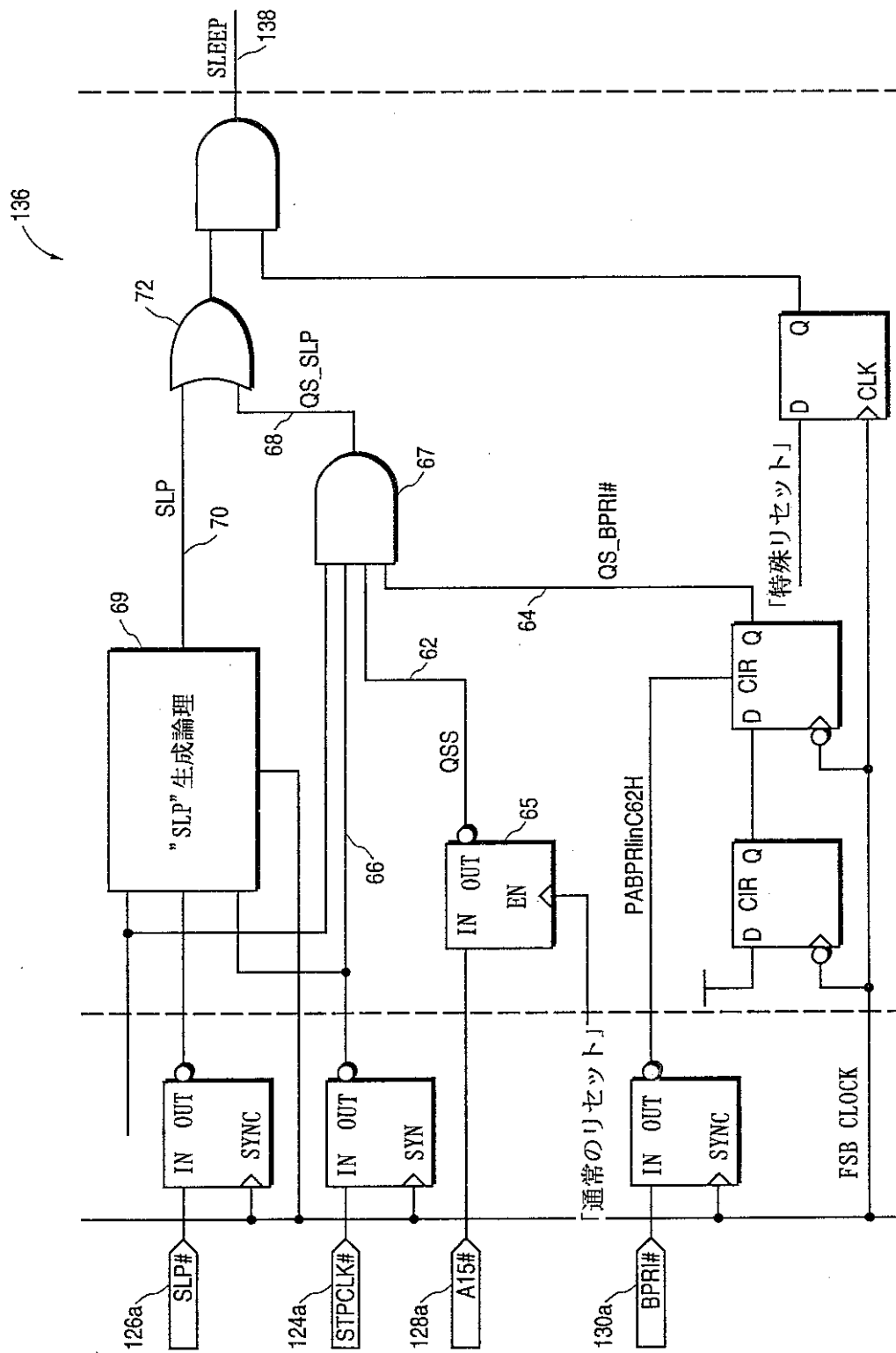
**FIG.2**

**FIG.3**

**FIG.4**

**FIG.5**

**FIG. 6**

**FIG.7**

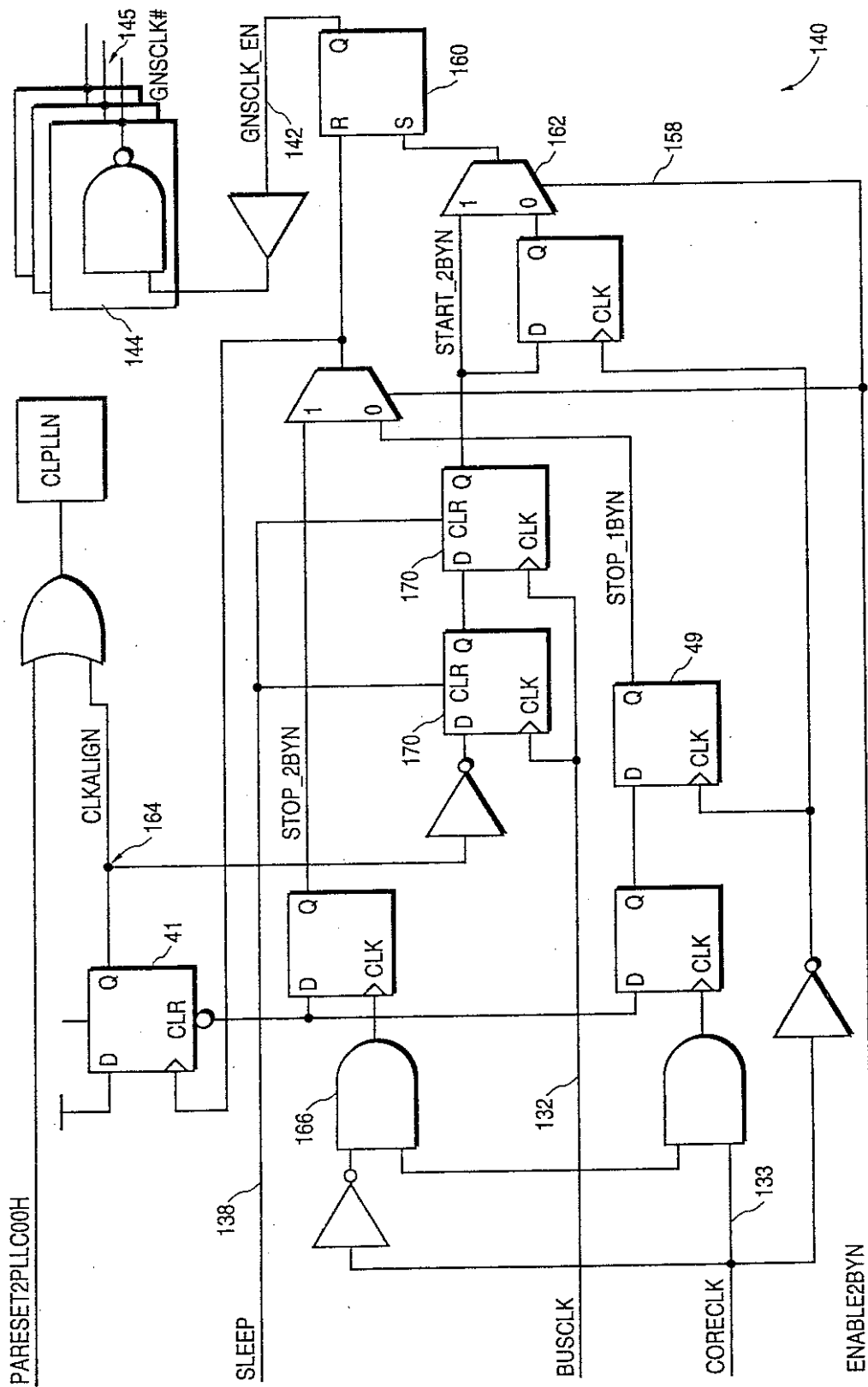
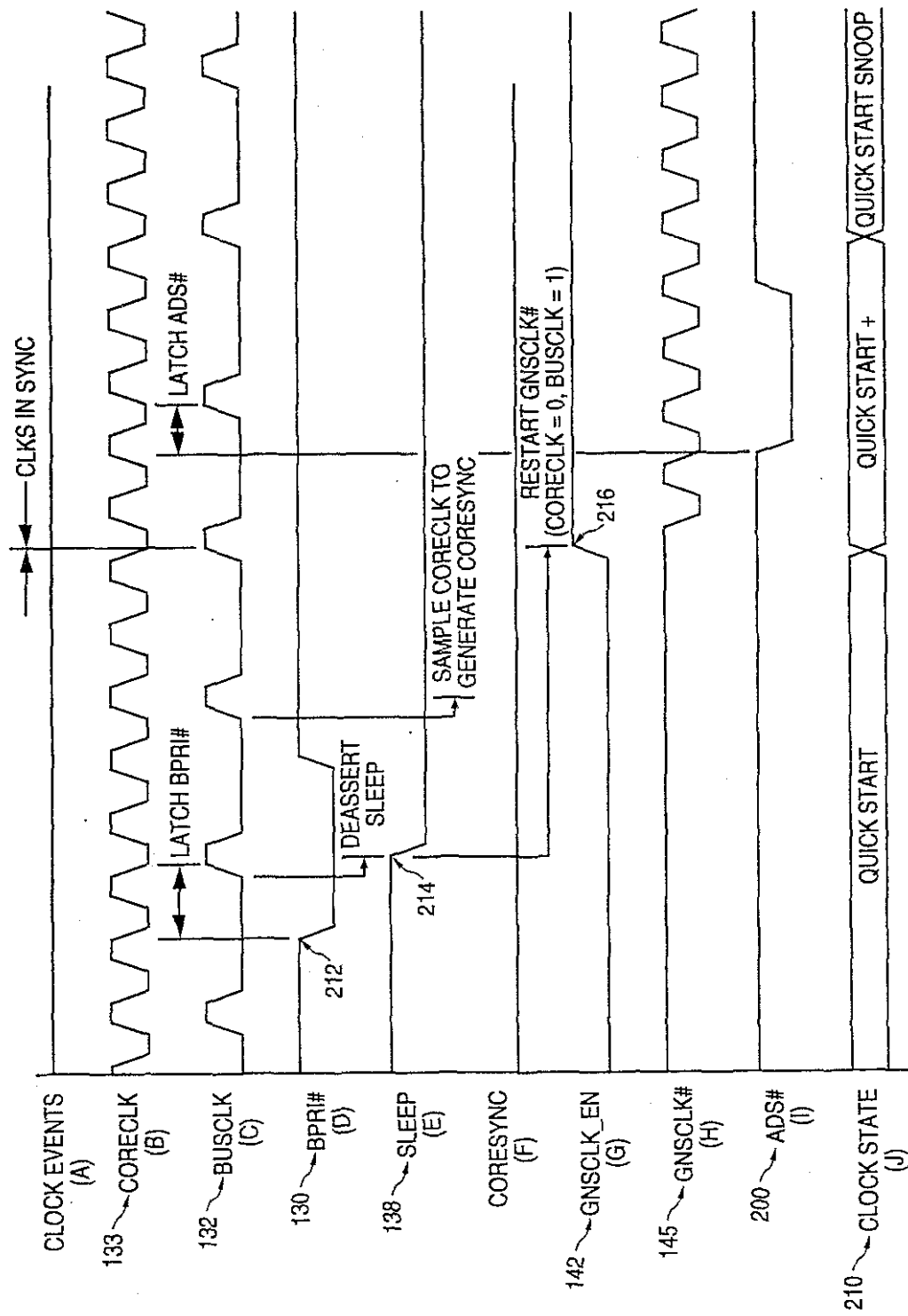
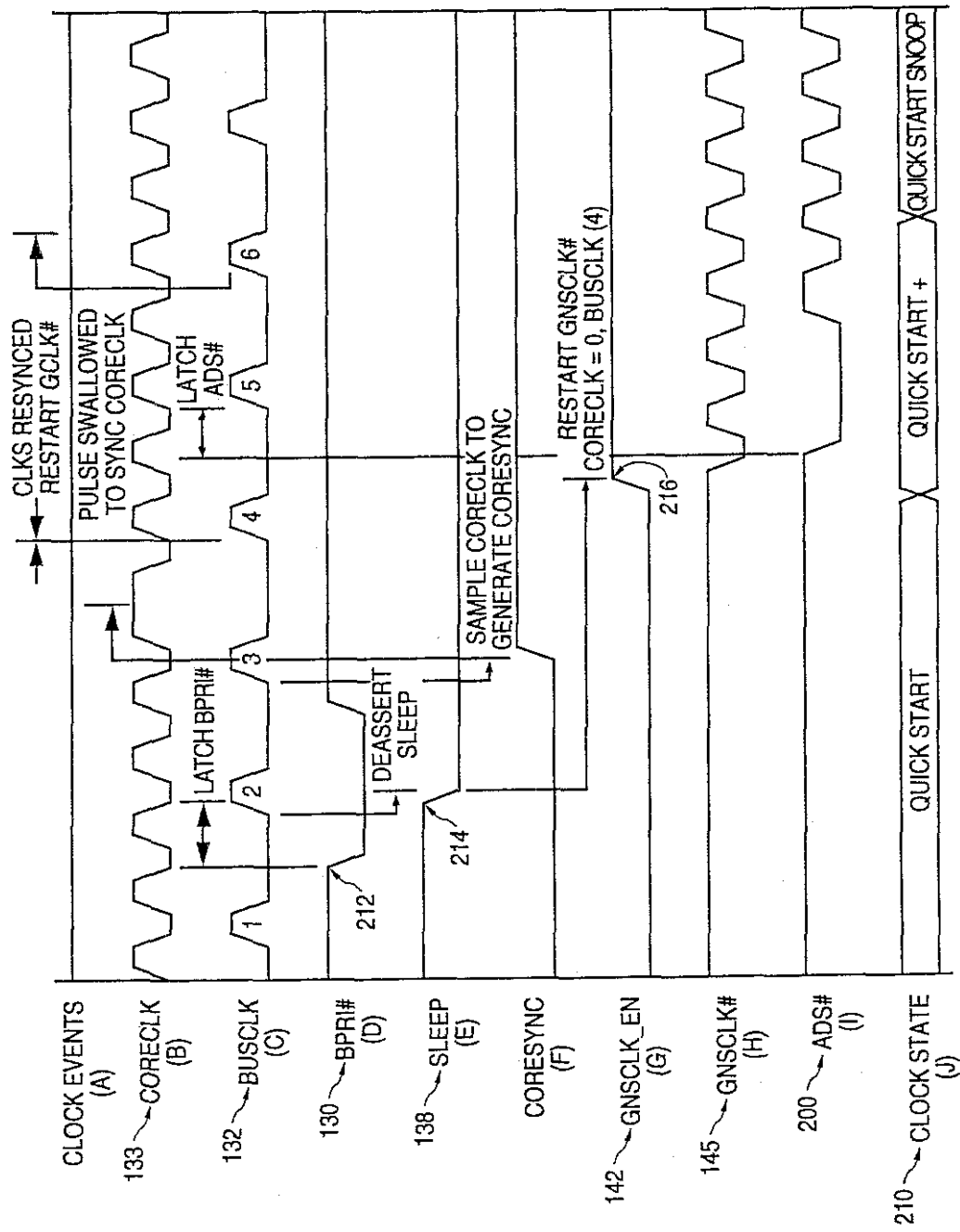
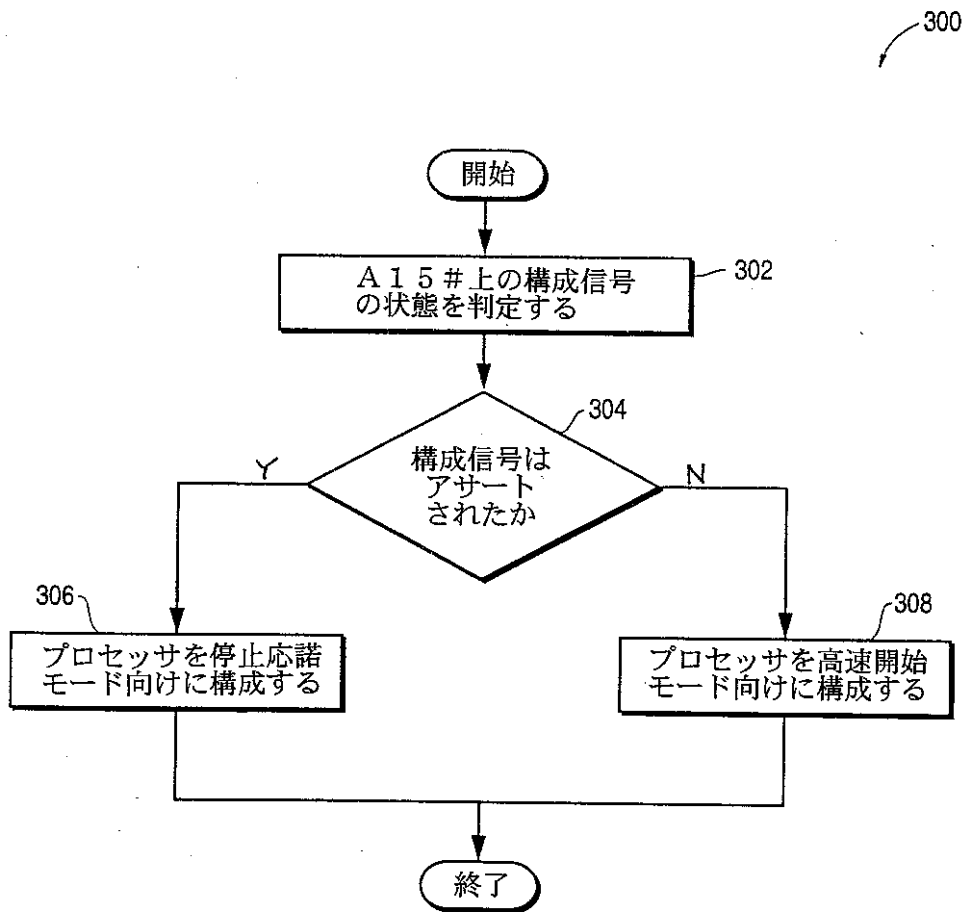


FIG. 3

**FIG. 9A**

**FIG. 9B**

**FIG.10**

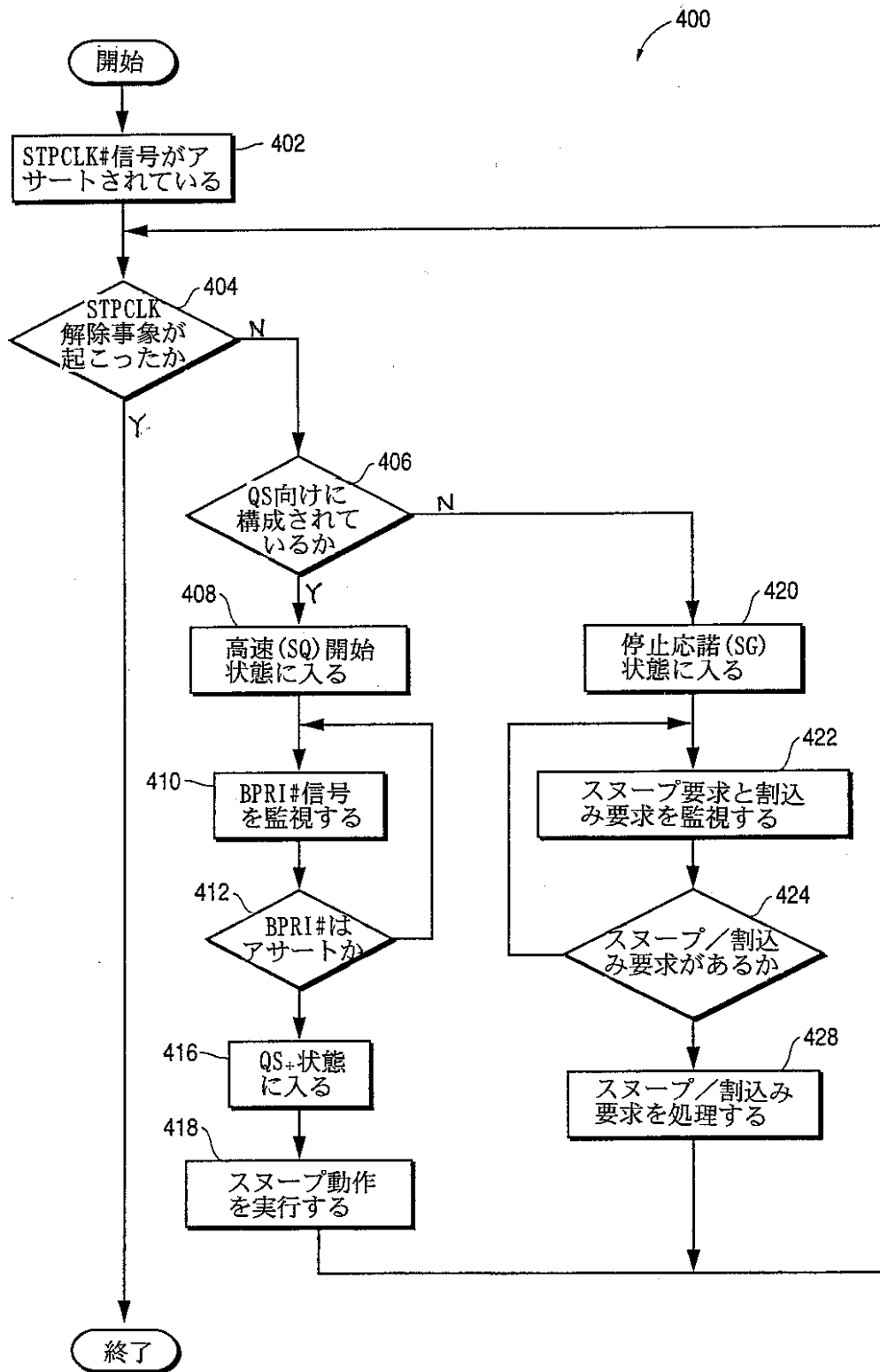
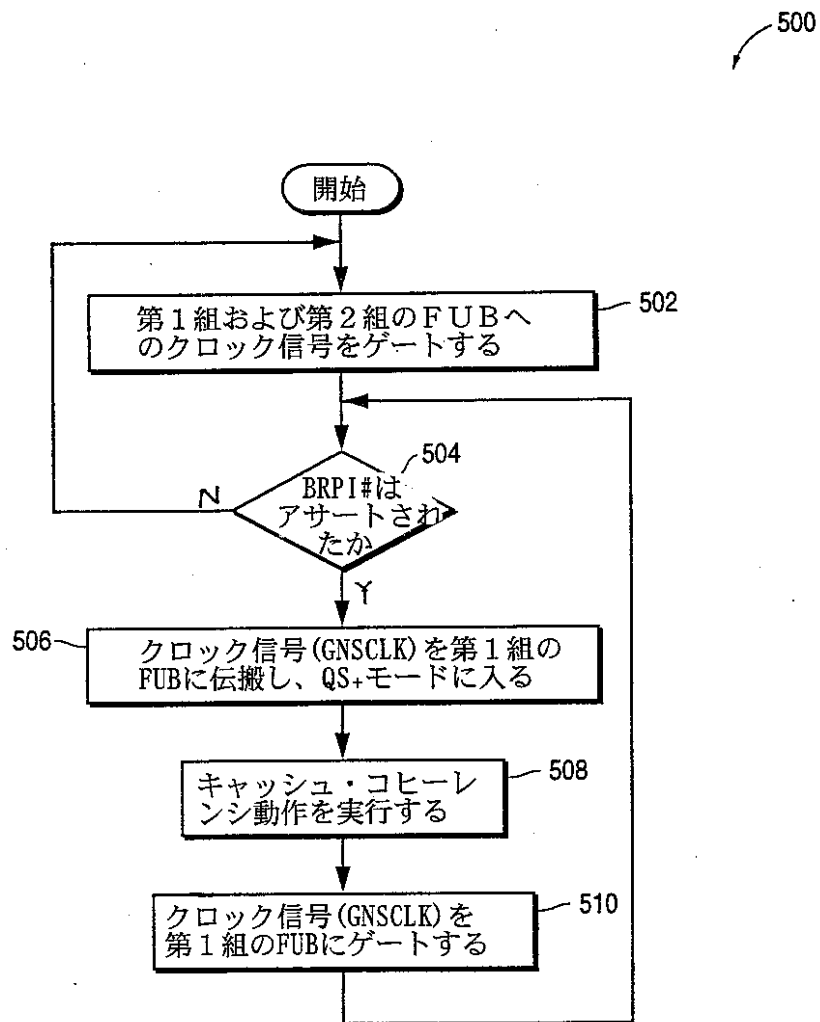


FIG.11

**FIG.12**