

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-250222

(P2013-250222A)

(43) 公開日 平成25年12月12日(2013.12.12)

(51) Int.Cl.		F I				テーマコード (参考)
G O 1 R	19/00	(2006.01)	G O 1 R	19/00	B	2 G O 3 5
G O 5 F	1/10	(2006.01)	G O 5 F	1/10	3 O 1 B	5 H 4 1 O
H O 2 M	3/155	(2006.01)	H O 2 M	3/155	Z	5 H 7 3 O

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号	特願2012-126783 (P2012-126783)	(71) 出願人	594124281
(22) 出願日	平成24年6月4日 (2012.6.4)		大光電気株式会社
			大阪府大阪市中央区瓦町3丁目6番11号
		(71) 出願人	593185050
			入江 寿一
			大阪府河内長野市市町463番地の7
		(74) 代理人	100086737
			弁理士 岡田 和秀
		(72) 発明者	入江 寿一
			大阪府河内長野市市町463番地の7
		Fターム(参考)	2G035 AA26 AB02 AC02 AD02 AD03
			AD04 AD10 AD13 AD18 AD56
			5H410 BB02 CC02 DD06 EA11 EB09
			FF05
			5H730 AA04 AS02 AS11 BB11 DD04
			EE59 FD31 FG05

(54) 【発明の名称】 ハイサイド電流検出回路

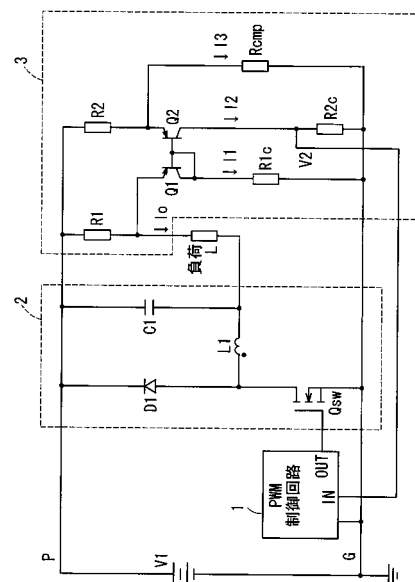
(57) 【要約】

【課題】カレントミラー回路を使用したハイサイド電流検出回路において、簡単な回路構成で直流電源電圧の変動を補償する。

【解決手段】

例えばDC-DCコンバータにおいて、カレントミラー回路の参照トランジスタQ1のエミッタと直流電源V1のハイサイドPとの間に電流検出抵抗R1を挿入して負荷電流I_oを流し、同参照トランジスタQ1のコレクタと直流電源V1のローサイドGとの間に参照抵抗R1cを挿入し、出力トランジスタQ2のエミッタと直流電源V1のハイサイドPとの間に比例抵抗R2を挿入し、同出力トランジスタQ2のコレクタと直流電源V1のローサイドGとの間に出力抵抗R2cを挿入し、出力抵抗R2cの両端に負荷電流I_oに比例した検出出力電圧V2を得るとともに、出力トランジスタQ2のエミッタとローサイドGとの間に所定の値の補償抵抗R_{comp}を挿入して、検出出力電圧V2に与える直流電源V1の電圧変動の影響を補償する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

直流電源のハイサイドに負荷を接続した D C - D C コンバータにおいて、第 1 及び第 2 のトランジスタのベースと第 1 のトランジスタのコレクタを共通に接続したカレントミラー回路の、前記第 1 のトランジスタのエミッタを電流検出抵抗の一端に接続しかつコレクタは第 1 のコレクタ抵抗を通じて前記直流電源のローサイドに接続し、前記第 2 のトランジスタのエミッタは比例抵抗を通じて前記電流検出抵抗の他端とともに前記直流電源のハイサイドに接続し、前記第 2 のトランジスタのコレクタは、第 2 のコレクタ抵抗を通じて前記直流電源のローサイドに接続し、前記電流検出抵抗を前記負荷に直列に挿入するとともに、前記電流検出抵抗に流れる被検出電流に比例した検出出力電圧を前記第 2 のコレクタ抵抗に得るハイサイド電流検出回路であって、

10

前記第 2 のトランジスタのエミッタと前記直流電源のローサイドとの間に補償抵抗を接続するとともに、前記補償抵抗の抵抗値を所定の値として前記比例抵抗に電源電圧に比例した補償電流を与えることにより、前記直流電源の電源電圧変動の影響を補償することを特徴とするハイサイド電流検出回路。

【請求項 2】

直流電源のハイサイドに負荷を接続した D C - D C コンバータにおいて、第 1 及び第 2 のトランジスタのベースと第 1 のトランジスタのコレクタを共通に接続したカレントミラー回路の、前記第 1 のトランジスタのエミッタを電流検出抵抗の一端に接続しかつコレクタは第 1 のコレクタ抵抗を通じて負荷のローサイド端子に接続し、前記第 2 のトランジスタのエミッタは比例抵抗を通じて前記電流検出抵抗の他端とともに前記直流電源のハイサイドに接続し、前記第 2 のトランジスタのコレクタは第 2 のコレクタ抵抗を通じて前記直流電源のローサイドに接続し、前記電流検出抵抗を前記負荷に直列に挿入するとともに、前記電流検出抵抗に流れる被検出電流に比例した検出出力電圧を前記第 2 のコレクタ抵抗に得ることを特徴とするハイサイド電流検出回路。

20

【請求項 3】

前記第 2 のトランジスタのエミッタと前記直流電源のローサイドとの間に補償抵抗を接続することにより、前記検出出力電圧に与える前記直流電源の電源電圧変動の影響を補償することを特徴とする請求項 2 に記載のハイサイド電流検出回路。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、L E D（発光ダイオード）の定電流制御等で直流電源のハイサイドに接続された負荷に流れる負荷電流を検出する際、ハイサイドのシャント抵抗（電流検出抵抗）に生じる電流検出電圧を直流電源のローサイドに導くためにカレントミラー回路を使用する場合、直流電源の電圧変動の影響を補償できるハイサイド電流検出回路に関するものである。

【背景技術】

【0002】

L E D の明るさを一定に保って点灯するとき、L E D のような定電圧特性を持つ負荷を安定に駆動するには、電源電圧が変化しても負荷電流を一定に保つ定電流駆動が適当である。また、L E D のような効率の高い負荷を駆動するには、やはり電力変換効率の高いスイッチング式の D C - D C（直流 - 直流）コンバータが用いられる。D C - D C コンバータのスイッチング素子として代表的な F E T（電界効果トランジスタ）は、普通、直流電源のローサイドに置かれ、これを制御・駆動する制御用 I C もローサイドに置かれる。負荷である L E D は F E T と直列にして電源に接続されるので、直流電源のハイサイドに置かれることになる。

40

【0003】

前記負荷の電流を定電流制御するためには該負荷の電流を検出することが必要であり、前記負荷電流を検出するための電流検出抵抗は前記負荷のあるハイサイドに置かれる。前

50

記電流検出抵抗の電圧降下すなわち負荷電流に比例した検出電圧はハイサイドが基準となるから、スイッチング素子のオンオフを制御する制御用ICに供給するため、レベルシフト回路を用いてローサイドを基準とする電圧にレベルシフトする必要がある。この場合、レベルシフト回路は電源電圧変動の影響を受けないようにしなければならない。

【0004】

電流検出抵抗の電圧降下は電力損失となるので小さいことが望ましく、通常は1ボルト以下となるような低抵抗が用いられる。前記直流電源の電源電圧はハイサイドとローサイドとの電位差で、代表的な値は100ボルト程度である。したがって、電流検出抵抗の電圧を1パーセントの精度で前記制御用ICに供給するために、前記レベルシフト回路が受ける電源電圧の影響は0.1パーセント以下にする必要があり、レベルシフト回路には電源電圧の影響が小さく精度の高い回路が望ましい。

10

【0005】

そのような電源電圧の影響が小さく精度の高いレベルシフト回路として、一般に、2つのトランジスタのエミッタにそれぞれ抵抗を接続し、一方の抵抗を電流検出抵抗とするカレントミラー回路が用いられる。しかし、カレントミラー回路は参照電流が電源電圧で変化し、加えてアーリ効果の影響で電源電圧変動の影響を受ける。こうした電源電圧変動の影響を補償するには簡単で効果のある補償が望ましい。

【0006】

〔従来回路〕

図5は直流電源とDC-DCコンバータとLED等の負荷とこの負荷に流れる負荷電流を検出する従来のハイサイド電流検出回路とを示す。従来のハイサイド電流検出回路によって負荷電流を検出して、負荷電流を定電流制御する。図5において、1はPWM制御回路、2はDC-DCコンバータ、3はカレントミラー回路を使用するハイサイド電流検出回路である。

20

【0007】

従来のハイサイド電流検出回路3では、ハイサイドにあるシャント抵抗である電流検出抵抗R1によりDC-DCコンバータ2の負荷電流 I_o を検出する。DC-DCコンバータ2はスイッチング素子Qsw、環流ダイオードD1、リアクトルL1、及び平滑コンデンサC1より成り、負荷Lに制御された電力を供給する。直流電源V1の電源電圧はV1であり、ハイサイドをP、ローサイドをGで表す。

30

【0008】

負荷電流の定電流制御では、制御用ICから成るPWM制御回路1は、ハイサイド電流検出回路3で検出された検出出力V2が一定になるようにスイッチング素子Qswのオンオフを制御する。電流検出抵抗R1は負荷電流 I_o を検出するシャント抵抗であると同時にカレントミラー回路の一部に含めることができる。

【0009】

電流検出回路3は、カレントミラー回路の参照トランジスタQ1と出力トランジスタQ2とを含み、電流検出抵抗R1に負荷電流 I_o を流さなければ出力電流I2は参照電流I1に比例する。ハイサイド電流検出回路3では、参照トランジスタQ1のエミッタに接続した電流検出抵抗R1を電流検出のシャント抵抗とし、出力トランジスタQ2のエミッタには比例抵抗R2を接続し、参照トランジスタQ1にはコレクタ抵抗R1cによって参照電流I1を流し、出力トランジスタQ2のコレクタ電流I2はコレクタ抵抗R2cにより検出出力V2を与える。

40

【0010】

回路条件は、参照電流I1及び出力電流I2を負荷電流 I_o よりも十分小さい電流値とするために、電流検出抵抗R1の抵抗値R1を比例抵抗R2の抵抗値R2より十分小さく $R1 \ll R2$ とし、電流検出抵抗R1での電圧降下 $I_o \cdot R1$ を電源電圧V1より十分小さく $I_o \cdot R1 \ll V1$ とし、トランジスタQ1、Q2はいずれも電流増幅率が大きくベース電流はエミッタ電流に比べて無視できるものとする。

【0011】

50

カレントミラー回路の基本動作は、ハイサイドから見た2つのトランジスタQ1、Q2のエミッタ電圧が等しくなるように出力電流I2が流れるので各抵抗R1、R2での電圧降下は等しく、次式(1)が成立する。

【0012】

$$I_o \cdot R_1 = I_2 \cdot R_2 \quad \dots (1)$$

式(1)より出力トランジスタQ2のコレクタ電流I2は、次式(2)で与えられる。

【0013】

$$I_2 = (R_1 / R_2) I_o \dots (2)$$

これにより出力トランジスタQ2のコレクタ電流I2は、負荷電流Ioに比例し、出力トランジスタQ2のコレクタ抵抗R2cにはローサイドGを基準とした検出出力V2が得られ、その検出出力V2は、次式(3)で与えられる。

10

【0014】

$$V_2 = I_2 \cdot R_{2c} = (R_{2c} / R_2) I_o \cdot R_1 \dots (3)$$

式(3)から、参照電流I1は、検出出力V2には含まれず、トランジスタQ1、Q2に適切な動作点を与えるための電流となる。

【0015】

回路はI1 ≠ I2であるため2つのトランジスタQ1、Q2のベース・エミッタ間電圧に違いがあり、厳密には式(2)が成立せず、誤差を生じる。中でも電源電圧V1の変動の影響が検出電流I2に現れると、負荷を定電流制御する際、電源電圧V1によって検出電流I2が変化するので好ましくない。以下、図5の動作をやや詳しく述べる。

20

【0016】

〔従来回路の解析〕

トランジスタQ1、Q2は互いのベースが共通に接続されているのでハイサイドPから見た前記両ベースにおける電位が等しく、電流検出抵抗R1に流れる参照電流I1を無視すると

$$V_{BE1} + I_o R_1 = V_{BE2} + I_2 R_2 \dots (4)$$

ただし、VBE1：Q1のベース電圧、VBE2：Q2のベース電圧、コレクタ抵抗R1cの両端間電圧はほぼ電源電圧V1に等しいので流れる参照電流I1は、コレクタ抵抗R1cの抵抗値をR1cとして次式(5)で与えられる。

【0017】

$$I_1 = V_1 / R_{1c} \dots (5)$$

式(4)を整理し、出力電流I2をI2R2で表すと次式(6)のようになる。

【0018】

$$I_2 R_2 = I_o R_1 + V_{BE1} - V_{BE2} \dots (6)$$

式(6)における右辺第1項I_o R_1は、信号成分である。VBE1 - VBE2は誤差を表す。

【0019】

各トランジスタQ1、Q2のベース電圧VBE1、VBE2はそれぞれコレクタ電流I1、I2の対数に比例し、次式(7)(8)が成立する。

【0020】

$$V_{BE1} = (kT/q) \ln(I_1 / I_{S1}) \dots (7)$$

$$V_{BE2} = (kT/q) \ln(I_2 / I_{S2}) \dots (8)$$

ただし、(kT/q)：定数、Is1：Q1の飽和電流、Is2：Q2の飽和電流、k：ボルツマン定数、T：絶対温度、q：電子の電荷である。

【0021】

式(6)に式(7)、(8)を代入すると、次式(9)が成立する。

【0022】

$$\begin{aligned} I_2 R_2 &= I_o R_1 + (kT/q) \ln(I_1 / I_{S1}) \\ &\quad - (kT/q) \ln(I_2 / I_{S2}) \\ &= I_o R_1 + (kT/q) \{ \ln(I_1) - \ln(I_2) \} \end{aligned}$$

50

$$- \ln(I_{S1}) + \ln(I_{S2}) \} \dots (9)$$

アーリ効果はトランジスタのコレクタ電圧によってコレクタ電流が変化する現象を言い、次のように飽和電流の変化で説明される。出力トランジスタQ2の飽和電流 I_{S2} はコレクタ電圧 V_{BC} の関数となり、 V_{AF} ：アーリ電圧、 $I_{S2}(0) : V_{BC} = 0$ のときの I_{S2} で表すと、飽和電流 I_{S2} は次式(10)のように変化する。

【0023】

$$I_{S2} = I_{S2}(0) (1 + V_{BC} / V_{AF}) \dots (10)$$

両トランジスタQ1、Q2は同じ特性で $I_{S1} = I_{S2}(0) = I_S$ とし、 $I_2 R_2 < V_1$ かつ $V_2 < V_1$ であって $V_1 = V_{BC}$ として、式(9)の I_1 に式(5)、 I_{S2} には式(10)を代入すると、次式(11)が成立する。

10

【0024】

$$\begin{aligned} I_2 R_2 = & I_o R_1 - (kT/q) \ln(R_1 C) \\ & - (kT/q) \ln(I_2) + (kT/q) \ln(V_1) \\ & + (kT/q) \ln(1 + V_1 / V_{AF}) \dots (11) \end{aligned}$$

式(11)の右辺第1項は信号成分、第2項は一定値となり、第3項は I_2 の関数であるから非線形成分、第4項は $R_1 c$ を通じての V_1 の変動成分、第5項はアーリ効果による V_1 の変動成分である。 $R_1 c$ の値は V_1 の変動成分には関係しない。非線形は定電流制御には悪影響がない。

【0025】

〔従回路の特性〕

20

従回路の電流検出特性の例として、図5において $R_1 = 0.5 \Omega$ 、 $R_2 = 1 k\Omega$ 、 $R_{2c} = 1 k\Omega$ 、 $R_{1c} = 100 k\Omega$ とし、 $V_1 = 90 V \pm 20 V$ における $V_2 - I_o$ 特性を図6に示す。図6は横軸に負荷電流 I_o 、縦軸に検出力 V_2 をとる電流検出特性を示す。図6において、 V_1 中は電源電圧 V_1 の大きさが中、 V_1 大は電源電圧 V_1 の大きさが大、 V_1 小は電源電圧 V_1 の大きさが小の場合のそれぞれの電流検出特性を示す。図6で示すように、電源電圧 V_1 の大きさが大、中、小に変動したとき V_1 の影響が検出力 V_2 に現れているのが見られる。

【0026】

従回路の中にはカレントミラー回路の参照電流を定電流回路から得るようにして、コレクタ抵抗 R_{1c} を通じて発生する電源電圧 V_1 の影響を減少したものもある。(特許文献1、図7)

30

しかしながら、特許文献1の回路に示された定電流源は回路構成が複雑であったり、損失が大きかったりするなどするし、また、出力トランジスタQ2のアーリ効果による電源電圧 V_1 の影響はこの定電流源で取り除くことは出来ない。

【先行技術文献】

【特許文献】

【0027】

【特許文献1】特開平11-160368号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0028】

本発明は、上述に鑑みてなされたものであり、簡単な回路構成にて、電源電圧の変動の影響がカレントミラー回路の検出力電圧に現れることを補償することを目的とする。

【課題を解決するための手段】

【0029】

上記目的を達成するための本発明第1に係るハイサイド電流検出回路は、直流電源のハイサイドに負荷を接続したDC-DCコンバータにおいて、第1及び第2のトランジスタのベースと第1のトランジスタのコレクタを共通に接続したカレントミラー回路の、前記第1のトランジスタのエミッタを電流検出抵抗の一端に接続しかつコレクタは第1のコレクタ抵抗を通じて前記直流電源のローサイドに接続し、前記第2のトランジスタのエミッ

50

タは比例抵抗を通じて前記電流検出抵抗の他端とともに前記直流電源のハイサイドに接続し、前記第2のトランジスタのコレクタは第2のコレクタ抵抗を通じて前記直流電源のローサイドに接続し、前記電流検出抵抗を負荷に直列に挿入するとともに、前記電流検出抵抗に流れる被検出電流に比例した検出出力電圧を前記第2のコレクタ抵抗に得るハイサイド電流検出回路において、前記第2のトランジスタのエミッタと前記直流電源のローサイドとの間に補償抵抗を接続するとともに、前記補償抵抗の抵抗値を所定の値として補償電流を流し、前記検出出力電圧に補償電圧を与えることにより、前記直流電源の電源電圧変動の影響を補償することを特徴とする。

【0030】

本発明第2に係るハイサイド電流検出回路は、直流電源のハイサイドに負荷を接続したDC-DCコンバータにおいて、第1及び第2のトランジスタのベースと第1のトランジスタのコレクタを共通に接続したカレントミラー回路の、前記第1のトランジスタのエミッタを電流検出抵抗の一端に接続しかつコレクタは第1のコレクタ抵抗を通じて負荷のローサイド端子に接続し、前記第2のトランジスタのエミッタは比例抵抗を通じて前記電流検出抵抗の他端とともに前記直流電源のハイサイドに接続し、前記第2のトランジスタのコレクタは第2のコレクタ抵抗を通じて前記直流電源のローサイドに接続し、前記電流検出抵抗を前記負荷に直列に挿入するとともに、前記電流検出抵抗に流れる被検出電流に比例した検出出力電圧を前記第2のコレクタ抵抗に得ることを特徴とする。

10

【0031】

本発明第2の好ましい態様では、前記第2のトランジスタのエミッタと前記直流電源のローサイドとの間に補償抵抗を接続することにより、前記検出出力電圧に与える前記直流電源の電源電圧変動の影響を補償する。

20

【発明の効果】

【0032】

本発明によれば、直流電源のハイサイドの電流をローサイドの電圧として検出でき、直流電源の電圧が変動したときに検出出力に与える影響を除くことが出来る。

【図面の簡単な説明】

【0033】

【図1】本発明の第1の実施形態に係るハイサイド電流検出回路の回路図。

【図2】図1の電流検出特性を示す図。

30

【図3】第2の実施形態に係るハイサイド電流検出回路の回路図。

【図4】第3の実施形態に係るハイサイド電流検出回路の回路図。

【図5】従来のハイサイド電流検出回路の回路図。

【図6】図5の電流検出特性を示す図。

【図7】参照電流を定電流回路で供給する従来の回路図。

【発明を実施するための形態】

【0034】

以下、添付した図面を参照して本発明の実施形態に係るハイサイド電流検出回路を詳細に説明する。

【0035】

40

〔第1の実施形態〕

図1を参照して、本発明の第1の実施形態に係るハイサイド電流検出回路を説明する。図1において、V1は直流電源、1はPWM（パルス幅変調）制御回路、2はDC-DCコンバータ、3はカレントミラー回路を含むハイサイド電流検出回路である。

【0036】

PWM制御回路1は、内部に安定化電源を内蔵した制御用ICからなる。

【0037】

DC-DCコンバータ2は、MOSFETからなるスイッチング素子Qsw、環流ダイオードD1、リアクトルL1、及び平滑コンデンサC1より成り、負荷Lに対し制御された電力を供給する。スイッチング素子Qswのドレインは、環流ダイオードD1のアノード

50

ドとリアクトル L_1 の一端側との接続ノードに接続され、環流ダイオード D_1 のカソードはハイサイド P に接続される。スイッチング素子 Q_{sw} のソースはローサイド G に接続される。リアクトル L_1 の他端側は平滑コンデンサ C_1 の一端側と負荷 L の一端側との接続ノードに接続され、平滑コンデンサ C_1 の他端側はハイサイド P に接続される。

【0038】

なお、 $DC-DC$ コンバータ2は、図示例に限定されるものではなく、スイッチング素子を備え、ハイサイド電流検出回路3で検出された検出出力 V_2 が一定になるようにスイッチング素子のオンオフを PWM 制御回路1により制御して、直流-直流変換できるものであればよい。以下の実施形態においても同様である。

【0039】

カレントミラー回路は、ベースコレクタが接続された PNP 型の参照トランジスタ（第1のトランジスタ） Q_1 と、参照トランジスタ Q_1 のベースにベースが接続された PNP 型の出力トランジスタ（第2のトランジスタ） Q_2 とを含む。

【0040】

参照トランジスタ Q_1 のエミッタは、電流検出抵抗 R_1 を介してハイサイド P に接続される。参照トランジスタ Q_1 のエミッタはまた、負荷 L の他端側に接続される。参照トランジスタ Q_1 のコレクタは、コレクタ抵抗 R_{1c} を介してローサイド G に接続される。

【0041】

出力トランジスタ Q_2 のエミッタは比例抵抗 R_2 を介してハイサイド P に接続され、また、コレクタはコレクタ抵抗 R_{2c} を介してローサイド G に接続される。出力トランジスタ Q_2 のコレクタはまた、 PWM 制御回路1の入力部 IN に接続される。 PWM 制御回路1の出力部 OUT は $DC-DC$ コンバータ2のスイッチング素子 Q_{sw} のゲートに接続される。

【0042】

カレントミラー回路において、参照トランジスタ Q_1 のエミッタは電流検出抵抗 R_1 の一端に接続されかつコレクタはコレクタ抵抗 R_{c1} を通じて直流電源 V_1 のローサイドに接続され、出力トランジスタ Q_2 のエミッタは比例抵抗 R_2 を通じて電流検出抵抗 R_1 の他端とともに直流電源 V_1 のハイサイドに接続され、出力トランジスタ Q_2 のコレクタは、コレクタ抵抗 R_{c2} を通じて直流電源 V_1 のローサイドに接続され、電流検出抵抗 R_1 は負荷 L に直列に挿入されている。

【0043】

そして、定電流制御では、 PWM 制御回路1は、前記したように、内部に安定化電源を内蔵した制御用 IC であり、電源電圧 V_1 が変動しても安定動作が可能であり、電流検出出力 V_2 （出力トランジスタ Q_2 のコレクタ電位）が一定になるように $DC-DC$ コンバータ2のスイッチング素子 Q_{sw} のオンオフを制御する。電流検出抵抗 R_1 は、負荷 L を流れる負荷電流 I_o を検出するシャント抵抗であり、カレントミラー回路の一部でもある。

【0044】

電流検出抵抗 R_1 に負荷電流 I_o が流れなければ出力トランジスタ Q_2 のコレクタから流出する出力電流 I_2 は、参照トランジスタ Q_1 のコレクタから流出する参照電流 I_1 に比例し、カレントミラー回路を構成する。参照電流 I_1 は参照トランジスタ Q_1 のコレクタからコレクタ抵抗 R_{1c} に流れ、出力電流 I_2 は出力トランジスタ Q_2 のコレクタからコレクタ抵抗 R_{2c} を流れ、検出出力 V_2 を与える。検出出力 V_2 は PWM 制御回路1の入力部 IN に入力される。

【0045】

本実施形態では、カレントミラー回路を使用したハイサイド電流検出回路3に補償抵抗 R_{cmp} を追加接続し、補償抵抗 R_{cmp} を通じて電源電圧 V_1 に比例した補償電流 I_3 を比例抵抗 R_2 に流すことで、電源電圧 V_1 の変動を補償するようにしたことを特徴とする。

【0046】

10

20

30

40

50

式で表すと前記した式(11)の左辺の出力電流 I_2 は $(I_2 + I_3)$ となるので、次式(12)が成立する。

【0047】

$$(I_2 + I_3) R_2 = I_o R_1 - (kT/q) \ln(R_1 C) \\ - (kT/q) \ln(I_2) + (kT/q) \ln(V_1) \\ + (kT/q) \ln(1 + V_1 / V_{AF}) \dots (12)$$

式(12)に $I_3 = V_1 / R_{cmp}$ を代入すると、次式(13)が成立する。

【0048】

$$I_2 R_2 = I_o R_1 - (kT/q) \ln R_1 C - (kT/q) \ln I_2 \\ + (kT/q) \ln(V_1) + (kT/q) \ln(1 + V_1 / V_{AF}) \\ - V_1 R_2 / R_{cmp} \dots (13)$$

式(13)の右辺第4、5項は電源電圧 V_1 に対して(+)であるが、同右辺第6項 R_{cmp} の項は電源電圧 V_1 に対して(-)であるから、補償抵抗 R_{cmp} を所定の値とすれば電源電圧 V_1 の変動を補償することができる。

【0049】

式(13)を V_1 で微分し、 $dI_2 / dV_1 = 0$ とすると次式(14)が成立する。

【0050】

$$R_2 / R_{cmp} = (kT/q) \{ 1 / V_1 + 1 / (V_{AF} + V_1) \} \\ \dots (14)$$

この式(14)により補償抵抗 R_{cmp} の最適値が決められる。先の定数で $V_1 = 90$ V、 $V_{AF} = 100$ Vとすれば、補償抵抗 R_{cmp} の最適値は2.2 M Ω となる。

【0051】

図2は横軸に負荷電流 I_o 、縦軸に検出出力 V_2 をとって、補償抵抗 R_{cmp} の抵抗値が2.2 M Ω である場合の電流検出特性を示す。図2において、 V_1 中は電源電圧 V_1 の大きさが中の場合の電流検出特性を示し、 V_1 大は電源電圧 V_1 の大きさが大の場合の電流検出特性を示し、 V_1 小は電源電圧 V_1 の大きさが小の場合の電流検出特性を示す。図2では電源電圧 V_1 の大きさが大、中、小に変動しても、電流検出特性は変化していないので、本実施形態では補償抵抗 R_{cmp} を設けることにより電源電圧 V_1 変動の影響がほぼ完全に補償されることが明らかである。

【0052】

なお、 $V_1 = 90 \text{ V} \pm 20 \text{ V}$ の場合、負荷電流 I_o が1(A)のとき式(13)の右辺第1項の検出電圧500 mVに対して、電源電圧 V_1 による変動量は同右辺第4項の R_1 を通じて12 mV、同右辺第5項アーリ電圧が6 mV、同右辺第6項 R_{cmp} による補償電圧は-18 mVとなっている。これにより補償抵抗 R_{cmp} を通じて電源電圧 V_1 の変動に比例した補償電流 I_3 を比例抵抗 R_2 に流すことで、電源電圧 V_1 による変動は補償される。

【0053】

〔第2の実施形態〕

図3は、本発明の第2の実施形態を示すものである。従来回路である図5の参照電流 I_1 を流すコレクタ抵抗 R_{1c} の接続点を、電源のローサイドGから負荷電圧 V_o のローサイド(DC-DCコンバータ2の平滑コンデンサ C_1 とリアクトル L_1 との接続ノード)に変更したものである。負荷 L が定電圧駆動される場合に限らず、定電流駆動される場合も負荷電圧 V_o はほぼ一定となっており、電源電圧 V_1 の影響は小さくなっている。電源電圧 V_1 が変動した場合も、参照電流 I_1 は一定の電流となる。

【0054】

式(13)では右辺第4項の V_1 が負荷電圧 V_o となり、電源電圧 V_1 による変動は同右辺第5項のみとなる。 $V_1 = 90 \text{ V} \pm 20 \text{ V}$ に対する検出量 $I_2 R_2$ の変動はアーリ電圧の6 mVとなり、従来回路の1/3程度となっている。

【0055】

この実施例ではコレクタ抵抗 R_{1c} の接続点を負荷電圧 V_o のローサイドに変更するの

10

20

30

40

50

みであるから、回路の複雑さ増加、コスト増加は生じない。

【 0 0 5 6 】

〔 第 3 の実施形態 〕

図 4 は、本発明の第 3 の実施形態を示すものである。図 3 の第 2 の実施形態に電源電圧 V_1 の変動を補償する補償抵抗 $R_{c m p}$ を追加接続したものである。

【 0 0 5 7 】

先の実施例で式 (1 3) の右辺第 4 項の変動はなくなっており、同右辺第 5 項の変動を同右辺第 6 項が補償することになる。補償抵抗 $R_{c m p}$ の値は式 (1 4) より

$$R_2 / R_{c m p} = (k T / q) / (V_{A F} + V_1) \dots (1 5)$$

となる。

10

【 0 0 5 8 】

先の条件では $R_{c m p} = 7 . 3 M \Omega$ で電源電圧 V_1 の変動を補償できる。

【 0 0 5 9 】

なお、実施形態では参照トランジスタ Q_1 、出力トランジスタ Q_2 を共に P N P 型のトランジスタとしたが、N P N 型のトランジスタでも同様である。また、実施形態ではカレントミラー回路 3 はバイポーラトランジスタで構成したが、F E T で構成してもよい。

【 符号の説明 】

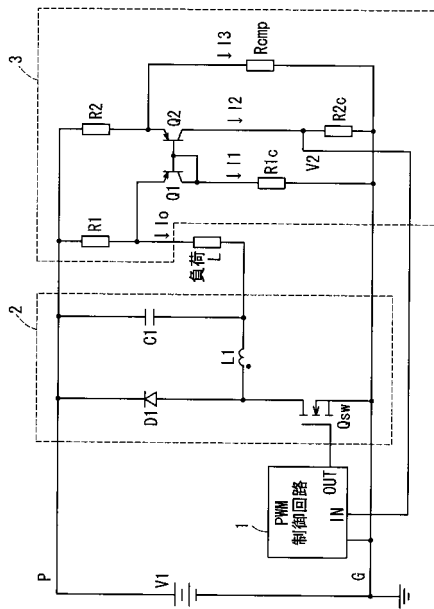
【 0 0 6 0 】

- 1 P W M 制御回路
- 2 D C - D C コンバータ
- 3 ハイサイド電流検出回路
- Q_1 カレントミラー回路の参照トランジスタ (第 1 のトランジスタ)
- Q_2 カレントミラー回路の出力トランジスタ (第 2 のトランジスタ)
- R_1 電流検出抵抗 (ショット抵抗)
- R_2 比例抵抗
- $R_{1 c}$ Q_1 のコレクタ抵抗 (参照電流用)
- $R_{2 c}$ Q_2 のコレクタ抵抗 (検出出力用)
- $R_{c m p}$ 補償抵抗
- I_o 負荷電流 (被検出電流)
- I_1 カレントミラー回路の参照電流
- I_2 カレントミラー回路の出力電流
- I_3 補償電流
- V_1 直流電源 V_1 の電源電圧
- V_2 検出出力電圧
- V_o 負荷電圧
- P 直流電源 V_1 のハイサイド
- G 直流電源 V_1 のローサイド

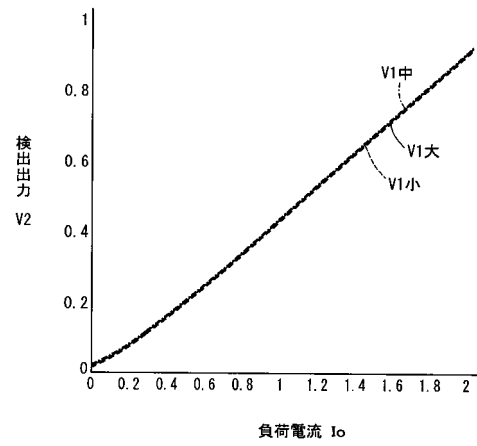
20

30

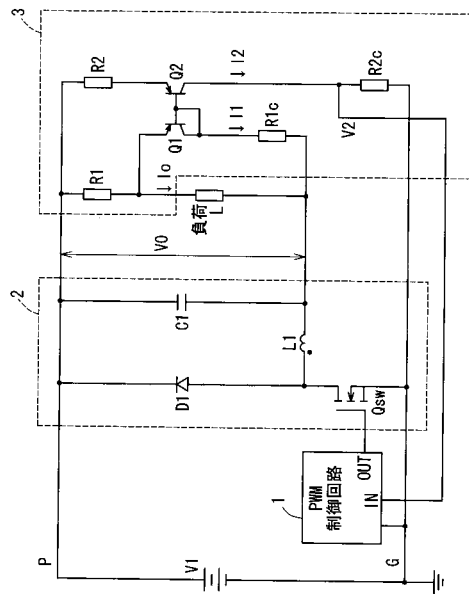
【図 1】



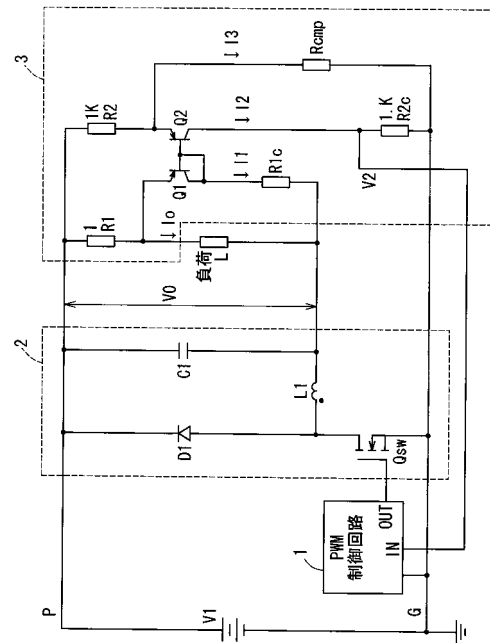
【図 2】



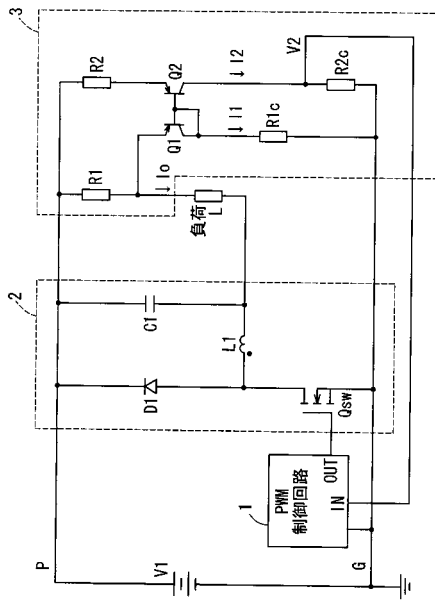
【図 3】



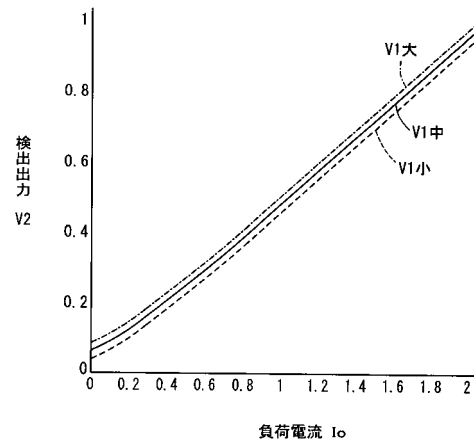
【図 4】



【図 5】



【図 6】



【図 7】

