

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-98146

(P2010-98146A)

(43) 公開日 平成22年4月30日(2010.4.30)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/47 (2006.01)	H O 1 L 29/48 D	4 M 1 O 4
H O 1 L 29/872 (2006.01)	H O 1 L 29/48 P	

審査請求 未請求 請求項の数 5 O L (全 14 頁)

(21) 出願番号	特願2008-268087 (P2008-268087)	(71) 出願人	000002037
(22) 出願日	平成20年10月17日 (2008.10.17)		新電元工業株式会社
			東京都千代田区大手町2丁目2番1号
		(74) 代理人	100104709
			弁理士 松尾 誠剛
		(72) 発明者	大野 純一
			埼玉県飯能市南町10番13号 新電元工業株式会社工場内
		(72) 発明者	前山 雄介
			埼玉県飯能市南町10番13号 新電元工業株式会社工場内
		(72) 発明者	清水 正章
			埼玉県飯能市南町10番13号 新電元工業株式会社工場内

最終頁に続く

(54) 【発明の名称】 炭化珪素半導体装置の製造方法

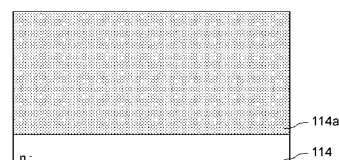
(57) 【要約】

【課題】炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、高い生産性で、かつ、炭化珪素半導体装置の特性の劣化を招くことなく除去することが可能な炭化珪素半導体装置の製造方法を提供する。

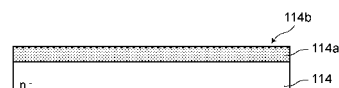
【解決手段】炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、不活性ガスを用いた異方性プラズマエッチングによる第1エッチング工程と、不活性ガスを用いた等方性プラズマエッチングによる第2エッチング工程とをこの順序で実施することにより除去する変質層除去工程を含むことを特徴とする炭化珪素半導体装置の製造方法。

【選択図】 図2

(a)



(b)



(c)



【特許請求の範囲】**【請求項 1】**

炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、不活性ガスを用いた異方性プラズマエッチングによる第 1 エッチング工程と、不活性ガスを用いた等方性プラズマエッチングによる第 2 エッチング工程とをこの順序で実施することにより除去する変質層除去工程を含むことを特徴とする炭化珪素半導体装置の製造方法。

【請求項 2】

請求項 1 に記載の炭化珪素半導体装置の製造方法において、

前記不活性ガスは、Ar ガスであることを特徴とする炭化珪素半導体装置の製造方法。

10

【請求項 3】

請求項 1 又は 2 に記載の炭化珪素半導体装置の製造方法において、

前記第 1 エッチング工程においては、シース電圧が 20 V ~ 40 V の条件で異方性プラズマエッチングを行うことを特徴とする炭化珪素半導体装置の製造方法。

【請求項 4】

請求項 1 ~ 3 のいずれかに記載の炭化珪素半導体装置の製造方法において、

前記第 2 エッチング工程においては、シース電圧が 15 V 以下の条件で等方性プラズマエッチングを行うことを特徴とする炭化珪素半導体装置の製造方法。

【請求項 5】

請求項 1 ~ 4 のいずれかに記載の炭化珪素半導体装置の製造方法において、

前記炭化珪素半導体装置は、ショットキーバリアダイオードであることを特徴とする炭化珪素半導体装置の製造方法。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、炭化珪素半導体装置の製造方法に関する。

【背景技術】**【0002】**

炭化珪素を半導体材料として用いる半導体装置（以下、炭化珪素半導体装置という。）は、高耐圧、低損失、低リーク電流、高温動作可能、高速動作可能などの優れた特徴を有する。従来、このような炭化珪素半導体装置において、ショットキー接合を有する炭化珪素半導体装置が知られている（例えば、特許文献 1 参照。）。図 5 は、特許文献 1 に記載された炭化珪素半導体装置 900 の断面図である。

30

【0003】

特許文献 1 に記載された炭化珪素半導体装置 900 は、図 5 に示すように、 n^+ 型炭化珪素単結晶層 912 及び n^+ 型炭化珪素単結晶層 912 よりも低濃度の n 型不純物を含有する n^- 型炭化珪素エピタキシャル層 914 を有する炭化珪素半導体基板 910 と、 n^- 型炭化珪素エピタキシャル層 914 の表面上の一部に形成され、 n^- 型炭化珪素エピタキシャル層 914 との界面でショットキー接合を形成するバリアメタル層 916 と、 n^+ 型炭化珪素単結晶層 912 の裏面に形成された裏面電極 920 とを備え、 n^- 型炭化珪素エピタキシャル層 914 の表面には、バリアメタル層 916 の端部に接するように p 型不純物拡散領域 918 が形成された炭化珪素半導体装置である。特許文献 1 に記載された炭化珪素半導体装置 900 は、ショットキーバリアダイオードである。

40

【0004】

特許文献 1 に記載された炭化珪素半導体装置 900 によれば、 n^- 型炭化珪素エピタキシャル層 914 の表面にはバリアメタル層 916 の端部に接するように p 型不純物拡散領域 918 が形成されているため、逆バイアス時には、 p 型不純物拡散領域 918 の内部が空乏化される結果、 n^- 型炭化珪素エピタキシャル層 914 の表面におけるバリアメタル層 916 の端部近傍に形成される高電界強度部分の電界強度を低くすることが可能となり、高い逆方向耐圧を得ることができる。

50

【 0 0 0 5 】

特許文献 1 に記載された炭化珪素半導体装置 9 0 0 は、以下のようにして製造することができる。図 6 は、特許文献 1 に記載された炭化珪素半導体装置の製造方法を説明するために示す図である。図 6 (a) ~ 図 6 (d) は各工程図である。

【 0 0 0 6 】

特許文献 1 に記載された炭化珪素半導体装置の製造方法においては、図 6 (a) に示すように、 n^+ 型炭化珪素単結晶層 9 1 2 の上面に n^- 型炭化珪素エピタキシャル層 9 1 4 が形成された炭化珪素半導体基板 9 1 0 を準備する。その後、図 6 (b) に示すように、 n^- 型炭化珪素エピタキシャル層 9 1 4 の所定位置にイオン注入法によって p 型不純物をイオン注入する。なお、図 6 (b) 中、符号 9 1 7 は、p 型不純物がイオン注入された領域を示す。その後、図 6 (c) に示すように、1 6 0 0 以上の温度で p 型不純物を活性化するためのアニールを行い、p 型不純物拡散領域 9 1 8 を形成する。その後、図 6 (d) に示すように、 n^+ 型炭化珪素単結晶層 9 1 2 の裏面にオーミック電極（金属又はシリサイド）9 2 0 を形成するとともに、 n^- 型炭化珪素エピタキシャル層 9 1 4 の表面上に、バリアメタル層 9 1 6 の端部が p 型不純物拡散領域 9 1 8 と接するように、バリアメタル層 9 1 6 を形成する。

【 0 0 0 7 】

しかしながら、特許文献 1 に記載された炭化珪素半導体装置の製造方法においては、1 6 0 0 以上の温度で p 型不純物を活性化するためのアニールを行う際に、 n^- 型炭化珪素エピタキシャル層 9 1 4 の表面に変質層が形成されるため、これをそのまま用いたのでは逆方向リーク電流が増加してしまうという問題がある。このため、特許文献 1 に記載された炭化珪素半導体装置の製造方法においては、図 7 に示すような方法によって変質層を除去することとしている。

【 0 0 0 8 】

図 7 は、特許文献 1 に記載された炭化珪素半導体装置の製造方法を説明するために示す図である。図 7 (a) ~ 図 7 (f) は各工程図である。

特許文献 1 に記載された炭化珪素半導体装置の製造方法においては、炭化珪素基板 9 1 0 (図 7 (a) 参照。) にイオン注入された p 型不純物 (図 7 (b) 参照。) を活性化するためのアニールを行う際に形成された変質層 9 1 4 a (図 7 (c) 参照。) を除去するため、熱酸化法によって一旦 n^- 型炭化珪素エピタキシャル層 9 1 4 の表面に二酸化珪素層 9 1 5 (犠牲酸化膜。膜厚は、例えば、4 0 n m 以上。) を形成し (図 7 (d) 参照。) 、その後、この二酸化珪素層 9 1 5 をフッ化水素酸によって除去し (図 7 (e) 参照。) 、その後、 n^+ 型炭化珪素単結晶層 9 1 2 の裏面にオーミック電極（金属又はシリサイド）9 2 0 を形成するとともに、 n^- 型炭化珪素エピタキシャル層 9 1 4 の表面の一部に、バリアメタル層 9 1 6 の端部が p 型不純物拡散領域 9 1 8 と接するように、バリアメタル層 9 1 8 を形成する (図 7 (f) 参照。) 。

【 0 0 0 9 】

このため、特許文献 1 に記載された炭化珪素半導体装置の製造方法によれば、変質層 9 1 4 a を除去した後バリアメタル層 9 1 6 を形成することとしているため、逆方向リーク電流の小さい半導体装置 9 0 0 を製造することができる。

【 0 0 1 0 】

しかしながら、特許文献 1 に記載された炭化珪素半導体装置の製造方法においては、変質層 9 1 4 a の厚さが概ね 2 0 n m よりも厚いため、熱酸化法によって n^- 型炭化珪素エピタキシャル層 9 1 4 の表面に二酸化珪素層 9 1 5 を形成する工程に極めて長い時間（例えば、1 0 時間以上。) を要し、生産性が低いという問題がある。

【 0 0 1 1 】

なお、従来、上記したような変質層を、「水素及び酸素」又は「F を含むガス」を用いたプラズマエッチング (R I E) を行うことにより除去する炭化珪素半導体装置の製造方法が知られている（例えば、特許文献 2 参照。) 。

【 0 0 1 2 】

10

20

30

40

50

特許文献 2 に記載された炭化珪素半導体装置の製造方法によれば、特許文献 1 に記載された炭化珪素半導体装置の製造方法の場合よりも速い速度で変質層を除去することができるため、生産性を高くすることが可能となる。

【 0 0 1 3 】

しかしながら、特許文献 2 に記載された炭化珪素半導体装置の製造方法においては、「水素及び酸素」又は「F を含むガス」に起因する不純物が炭化珪素層に入り込むため、炭化珪素半導体装置の特性の劣化を招くこととなる。

【 0 0 1 4 】

【特許文献 1】特開 2 0 0 8 - 5 3 4 1 8 号公報

【特許文献 2】特許第 3 7 3 3 7 9 2 号公報

10

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 5 】

そこで、本発明は、上記した問題を解決するためになされたもので、炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、高い生産性で、かつ、炭化珪素半導体装置の特性の劣化を招くことなく除去することが可能な炭化珪素半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 6 】

(1) 本発明の炭化珪素半導体装置の製造方法は、炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、不活性ガスを用いた異方性プラズマエッチングによる第 1 エッチング工程と、不活性ガスを用いた等方性プラズマエッチングによる第 2 エッチング工程とをこの順序で実施することにより除去する変質層除去工程を含むことを特徴とする。

20

【 0 0 1 7 】

このため、本発明の炭化珪素半導体装置の製造方法によれば、炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、炭化珪素基板にダメージを与えることがあるけれどもエッチング速度が速い異方性プラズマエッチングによる第 1 エッチング工程と、異方性プラズマエッチングよりもエッチング速度が遅いけど炭化珪素基板にダメージを与えることのない等方性プラズマエッチングによる第 2 エッチング工程とをこの順序で実施することにより除去することとしているため、第 1 エッチング工程においては、変質層の大部分を速い速度で除去するとともに、第 2 エッチング工程的においては、第 1 エッチング工程で除去しきれなかった変質層の部分又は第 1 エッチング工程で新たに生じた表面荒れやエッチングダメージからなるダメージ層を、新たなダメージを発生させることなく除去することが可能となる。従って、本発明の炭化珪素半導体装置の製造方法によれば、炭化珪素基板にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層を、特許文献 1 に記載された炭化珪素半導体装置の製造方法の場合よりも高い生産性で、かつ、特許文献 2 に記載された炭化珪素半導体装置の製造方法の場合のように炭化珪素半導体装置の特性の劣化を招くことなく、除去することが可能となる。

30

40

【 0 0 1 8 】

(2) 本発明の炭化珪素半導体装置の製造方法においては、前記不活性ガスは、A r ガスであることが好ましい。

【 0 0 1 9 】

このような方法とすることにより、炭化珪素基板を汚染することがなくなり、炭化珪素半導体装置の特性の劣化を招くことなくなる。また、異方性プラズマエッチング又は等方性プラズマエッチングのエッチングモードが R I E モードではなくスパッタモードとなるため、炭化珪素基板の表面に与えるダメージを小さくすることができ、このことによっても、炭化珪素半導体装置の特性の劣化を招くことなくなる

【 0 0 2 0 】

50

(3) 本発明の炭化珪素半導体装置の製造方法において、前記第1エッチング工程においては、シース電圧が20V～40Vの条件で異方性プラズマエッチングを行うことを特徴とする炭化珪素半導体装置の製造方法。

【0021】

このような方法とすることにより、炭化珪素基板に与えるダメージを小さい範囲に保ちつつ変質層を速い速度で除去することが可能となる。

【0022】

(4) 本発明の炭化珪素半導体装置の製造方法において、前記第2エッチング工程においては、シース電圧が15V以下の条件で等方性プラズマエッチングを行うことが好ましい。

【0023】

このような方法とすることにより、第1エッチング工程で除去しきれなかった変質層の部分又は第1エッチング工程で新たに生じた表面荒れやエッチングダメージからなるダメージ層を、新たなダメージを発生させることなく除去することが可能となる。

【0024】

(5) 本発明の炭化珪素半導体装置の製造方法において、前記炭化珪素半導体装置は、ショットキーバリアダイオードであることが好ましい。

【0025】

このような方法とすることにより、上記した変質層を高い生産性で、かつ、ショットキーバリアダイオードの特性の劣化を招くことなく、除去することが可能となる。

【発明を実施するための最良の形態】

【0026】

以下、本発明の炭化珪素半導体装置の製造方法を、図に示す実施形態に基づいてさらに詳細に説明する。

【0027】

[実施形態1]

1. 実施形態1に係る炭化珪素半導体装置の製造方法

図1及び図2は、実施形態1に係る炭化珪素半導体装置の製造方法を説明するために示す図である。図1(a)～図1(f)は各工程図である。図2(a)～図2(c)は図1(c)～図1(e)における各工程を、変質層の部分を縦に拡大して示す図である。

【0028】

実施形態1に係る炭化珪素半導体装置の製造方法は、図1(f)に示すように、 n^+ 型炭化珪素単結晶層112及び n^+ 型炭化珪素単結晶層112よりも低濃度の n 型不純物を含む n^- 型炭化珪素エピタキシャル層114を有する炭化珪素基板110と、 n^- 型炭化珪素エピタキシャル層114の表面上の一部に形成され、 n^- 型炭化珪素エピタキシャル層114との界面でショットキー接合を形成するバリアメタル層116と、 n^+ 型炭化珪素単結晶層112の裏面に形成された裏面電極120とを備え、 n^- 型炭化珪素エピタキシャル層114の表面には、バリアメタル層116の端部に接するように p 型不純物拡散領域118が形成された炭化珪素半導体装置(ショットキーバリアダイオード)を製造するための炭化珪素半導体装置の製造方法である。以下、実施形態1に係る炭化珪素半導体装置の製造方法を工程順に説明する。

【0029】

(1) 炭化珪素基板110の準備

実施形態1に係る炭化珪素半導体装置の製造方法においては、図1(a)に示すように、 n^+ 型炭化珪素単結晶層112(厚さ: $400\mu\text{m}$ 、不純物濃度: $1 \times 10^{19}\text{cm}^{-3}$)の上面に n^- 型炭化珪素エピタキシャル層114(厚さ: $10\mu\text{m}$ 、不純物濃度: $1 \times 10^{16}\text{cm}^{-3}$)が形成された炭化珪素基板110を準備する。

【0030】

(2) p 型不純物のイオン注入

まず、炭化珪素基板110を清浄化する。その後、炭化珪素基板110の表面に、 p 型

10

20

30

40

50

不純物拡散領域 118 に対応する部分に開口を有するマスク（図示せず。）を形成し、当該マスクを介して、図 1（b）に示すように、 n^- 型炭化珪素エピタキシャル層 114 の所定位置にイオン注入法によって p 型不純物をイオン注入する。p 型不純物としては、例えば Al を用いる。なお、この工程においては、マスクの開口に薄いシリコン酸化膜などが存在する条件で p 型不純物のイオン注入を行ってもよい。また、図 1（b）中、符号 117 は、p 型不純物がイオン注入された領域を示す。

【0031】

（3）p 型不純物を活性化するためのアニール

まず、マスクを除去する。その後、炭化珪素基板 110 の表面及び裏面に保護レジスト層（図示せず。）を形成した後、当該保護レジスト層を炭化してグラファイトマスク（図示せず。）を形成する。その後、炭化珪素基板 110 を 1600 以上の温度に加熱して p 型不純物を活性化するためのアニールを行い、図 1（c）に示すように、p 型不純物拡散領域 118（深さ：0.5 μm 、表面不純物濃度： $1.0 \times 10^{17} \text{ cm}^{-3}$ ）を形成する。その後、酸素プラズマにより、炭化珪素基板 110 の表面及び裏面からグラファイトマスクを除去する。このとき、 n^- 型炭化珪素エピタキシャル層 114 の表面に変質層 114a が形成された状態となる（図 2（a）参照。）。変質層 114a の厚さは 20 nm ~ 30 nm である。

10

【0032】

（4）変質層の除去

その後、変質層 114a を、図 1（d）に示すように、不活性ガスを用いた異方性プラズマエッチングによる第 1 エッチング工程と、図 1（e）に示すように不活性ガスを用いた等方性プラズマエッチングによる第 2 エッチング工程とをこの順序で実施することにより除去する。

20

【0033】

なお、第 1 エッチング工程においては、例えば、マグネトロン型の平行平板 RIE 装置を用いて、不活性ガスとしての Ar ガスを 50 sccm 導入し、1 Pa の圧力で、RF パワー 500 W の条件にて 1 分間の異方性プラズマエッチングを行う。このときのシース電圧は約 30 V となり、エッチング速度は約 20 nm / 分となる。

【0034】

また、第 2 エッチング工程においては、例えば、有磁場マイクロ波型装置を用いて、不活性ガスとしての Ar ガスを 100 sccm 導入し、3 Pa の圧力で、RF パワー 1000 W の条件にて 1 分間の等方性プラズマエッチングを行う。このときのシース電圧は約 10 V となり、エッチング速度は約 2 nm / 分となる。

30

【0035】

このとき、第 1 エッチング工程においては、異方性プラズマエッチングを行うことにより、図 2（b）に示すように、変質層 114a の大部分を除去して、変質層 114a の厚さを 3 nm 以下とする。このとき、変質層 114a の表面は、表面荒れを起こし、さらには異方性プラズマエッチングによるエッチングダメージを受け、ダメージ層 114b が形成される。

【0036】

しかしながら、第 2 エッチング工程においては、等方性プラズマエッチングを行うことにより、図 2（c）に示すように、第 1 エッチング工程で除去しきれなかった変質層 114a のみならず、第 2 エッチング工程で形成されたダメージ層 114b も完全に除去される。

40

【0037】

（5）裏面電極の形成及びバリアメタルの形成

図 1（f）に示すように、 n^+ 型炭化珪素単結晶層 112 の裏面に裏面電極（金属又はシリサイド）120 を形成するとともに、 n^- 型炭化珪素エピタキシャル層 114 の表面の一部に、バリアメタル層 116 の端部が p 型不純物拡散領域 118 と接するように、バリアメタル層 116 を形成する。オーミック電極 120 としては、チタン、ニッケル及び

50

銀が積層された積層膜からなるものを用いる。バリアメタル層 116 としては、例えば Ti、Ni などを用いる。

【0038】

このようにして、炭化珪素半導体装置 100 (ショットキーバリアダイオード) を製造することができる。

【0039】

2. 実施形態 1 に係る炭化珪素半導体装置の製造方法の効果

実施形態 1 に係る炭化珪素半導体装置の製造方法によれば、炭化珪素基板 110 にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層 114a を、炭化珪素基板にダメージを与えることがあるけれどもエッチング速度が速い異方性プラズマエッチングによる第 1 エッチング工程と、異方性プラズマエッチングよりもエッチング速度が遅いけど炭化珪素基板にダメージを与えることのない等方性プラズマエッチングによる第 2 エッチング工程とをこの順序で実施することにより除去することとしているため、第 1 エッチング工程においては、変質層 114a の大部分を速い速度で除去するとともに、第 2 エッチング工程においては、第 1 エッチング工程で除去しきれなかった変質層 114a の部分又は第 1 エッチング工程で新たに生じた表面荒れやエッチングダメージからなるダメージ層 114b を、新たなダメージを発生させることなく除去することが可能となる。従って、実施形態 1 に係る炭化珪素半導体装置の製造方法によれば、炭化珪素基板 110 にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層 114a を、特許文献 1 に記載された炭化珪素半導体装置の製造方法の場合よりも高い生産性で、かつ、特許文献 2 に記載された炭化珪素半導体装置の製造方法の場合のように炭化珪素半導体装置の特性の劣化を招くことなく、除去することが可能となる。

【0040】

また、実施形態 1 に係る炭化珪素半導体装置の製造方法によれば、不活性ガスが Ar ガスであるため、炭化珪素基板 110 を汚染することがなくなり、炭化珪素半導体装置の特性の劣化を招くことなくなる。また、異方性プラズマエッチング又は等方性プラズマエッチングのエッチングモードが RIE モードではなくスパッタモードとなるため、炭化珪素基板 110 の表面に与えるダメージを小さくすることができ、このことによっても、炭化珪素半導体装置の特性の劣化を招くことがなくなる

【0041】

また、実施形態 1 に係る炭化珪素半導体装置の製造方法によれば、第 1 エッチング工程においてシース電圧が 20V ~ 40V の条件で異方性プラズマエッチングを行うこととしているため、炭化珪素基板に与えるダメージを小さい範囲に保ちながら変質層を速い速度で除去することが可能となる。

【0042】

さらにまた、実施形態 1 に係る炭化珪素半導体装置の製造方法によれば、第 2 エッチング工程においてシース電圧が 15V 以下の条件で等方性プラズマエッチングを行うこととしているため、1 エッチング工程で除去しきれなかった変質層 114a の部分又は第 1 エッチング工程で新たに生じた表面荒れやエッチングダメージからなるダメージ層 114b を、新たなダメージを発生させることなく除去することが可能となる

【0043】

[実施形態 2]

図 3 は、実施形態 2 に係る炭化珪素半導体装置の製造方法を説明するために示す図である。図 3 (a) ~ 図 3 (c) は図 2 (a) ~ 図 2 (c) における各工程に対応する各工程図である。

【0044】

実施形態 2 に係る炭化珪素半導体装置の製造方法は、基本的には、実施形態 1 に係る炭化珪素半導体装置の製造方法と同様の工程を含むが、第 1 エッチング工程における異方性プラズマエッチングのエッチング時間が実施形態 1 に係る炭化珪素半導体装置の製造方法の場合と異なる。

10

20

30

40

50

すなわち、実施形態 2 に係る炭化珪素半導体装置の製造方法においては、図 3 (b) に示すように、第 1 エッチング工程における異方性プラズマエッチングのエッチング時間を長くして変質層 1 1 4 a が完全に除去されるまで第 1 エッチング工程を行うこととしている。

【 0 0 4 5 】

このように、実施形態 2 に係る炭化珪素半導体装置の製造方法は、第 1 エッチング工程における異方性プラズマエッチングのエッチング時間が実施形態 1 に係る炭化珪素半導体装置の製造方法の場合と異なるが、炭化珪素基板 1 1 0 にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層 1 1 4 a を、炭化珪素基板にダメージを与えることがあるけれどもエッチング速度が速い異方性プラズマエッチングによる第 1 エッチング工程と、異方性プラズマエッチングよりもエッチング速度が遅いけど炭化珪素基板にダメージを与えることのない等方性プラズマエッチングによる第 2 エッチング工程とをこの順序で実施することにより除去することとしているため、第 1 エッチング工程においては、変質層 1 1 4 a の大部分を速い速度で除去するとともに、第 2 エッチング工程においては、第 1 エッチング工程で新たに生じた表面荒れやエッチングダメージからなるダメージ層 1 1 4 b を、新たなダメージを発生させることなく除去することが可能となる。従って、実施形態 2 に係る炭化珪素半導体装置の製造方法によれば、実施形態 1 に係る炭化珪素半導体装置の製造方法の場合と同様に、炭化珪素基板 1 1 0 にイオン注入された不純物を活性化するためのアニールを行う際に形成された変質層 1 1 4 a を、特許文献 1 に記載された炭化珪素半導体装置の製造方法の場合よりも高い生産性で、かつ、特許文献 2 に記載された炭化珪素半導体装置の製造方法の場合のように炭化珪素半導体装置の特性の劣化を招くことなく、除去することが可能となる。

【 0 0 4 6 】

(試験例)

以下、試験例により本発明をさらに詳細に説明する。

【 0 0 4 7 】

(1) 試験例 1 ~ 2

試験例 1 ~ 2 は、本発明の炭化珪素半導体装置の製造方法によって製造される炭化珪素半導体装置が優れた逆方向リーク特性を有することを示す試験例である。

【 0 0 4 8 】

(1 - 1) 試料の調整

基本的には、実施形態 1 に係る炭化珪素半導体装置の製造方法と同様の方法によって試験例 1 ~ 2 に係る炭化珪素半導体装置を製造した。但し、試験例 1 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程及び第 2 エッチング工程を実施した。また、試験例 2 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程及び第 2 エッチング工程を省略した。すなわち、試験例 1 に係る炭化珪素半導体装置の製造方法は、本発明の炭化珪素半導体装置の製造方法に該当するものであり、試験例 2 に係る炭化珪素半導体装置の製造方法は、従来の炭化珪素半導体装置の製造方法に該当するものである。

【 0 0 4 9 】

(1 - 2) 評価方法

試験例 1 ~ 2 に係る炭化珪素半導体装置の評価は、これらの炭化珪素半導体装置について、逆バイアス電圧 (V) を徐々に高くしながら逆方向リーク電流 (A / c m ²) を測定することにより行った。

【 0 0 5 0 】

(1 - 3) 評価結果

図 4 は、試験例 1 ~ 2 に係る炭化珪素半導体装置の逆方向リーク電流を示す図である。

図 4 から明らかなように、試験例 1 に係る炭化珪素半導体装置は、試験例 2 に係る炭化珪素半導体装置の場合よりも優れた逆方向リーク特性を有することがわかった。

【 0 0 5 1 】

(1) 試験例 3 ～ 8

試験例 3 ～ 8 は、第 1 エッチング工程及び第 2 エッチング工程の効果を説明するために示す試験例である。

【 0 0 5 2 】

(1 - 1) 試料の調整

基本的には、実施形態 1 に係る炭化珪素半導体装置の製造方法と同様の方法によって試験例 3 ～ 8 に係る炭化珪素半導体装置を製造した。但し、試験例 3 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程及び第 2 エッチング工程を省略した。また、試験例 4 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程において異方性プラズマエッチングを 30 秒間だけ実施するとともに、第 2 エッチング工程を省略した。また、試験例 5 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程において異方性プラズマエッチングを 1 分間実施するとともに、第 2 エッチング工程を省略した。また、試験例 6 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程において異方性プラズマエッチングを 2 分間実施するとともに、第 2 エッチング工程を省略した。また、試験例 7 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程において異方性プラズマエッチングを 1 分間実施するとともに、第 2 エッチング工程において等方性プラズマエッチングを 1 分間実施した。また、試験例 8 に係る炭化珪素半導体装置を製造するにあたっては、第 1 エッチング工程を省略するとともに、第 2 エッチング工程において等方性プラズマエッチングを 30 分間実施した。

10

20

【 0 0 5 3 】

(1 - 2) 評価方法

試験例 3 ～ 8 に係る炭化珪素半導体装置の評価は、これらの炭化珪素半導体装置について、逆バイアス電圧 (V) を徐々に高くしながら逆方向リーク電流 (A / cm^2) を測定するとともに、逆バイアス電圧を 1000 V にしたときの逆方向リーク電流 (A / cm^2) を各試験例の間で比較することにより行った。

【 0 0 5 4 】

(1 - 3) 評価結果

表 1 は、試験例 3 ～ 8 に係る炭化珪素半導体装置における、逆バイアス電圧を 1000 V にしたときの逆方向リーク電流 (A / cm^2) を示す表である。

30

【 0 0 5 5 】

【 表 1 】

試験例	第1エッチング工程	第2エッチング工程	逆方向リーク電流 (mA/cm ²)	評価
試験例3	なし	なし	500	× (※1)
試験例4	30秒	なし	10	△ (※1)
試験例5	1分	なし	5	△ (※1)
試験例6	2分	なし	10	△ (※1)
試験例7	1分	1分	1	○
試験例8	なし	30分	1	× (※2)

40

【 0 0 5 6 】

50

なお、試験例 3 ~ 8 を評価するにあたっては、逆方向リーク電流が $50 \text{ mA} / \text{cm}^2$ 以上である場合に「×」と評価し、逆方向リーク電流が $5 \text{ mA} / \text{cm}^2 \sim 50 \text{ mA} / \text{cm}^2$ である場合に「○」と評価し、逆方向リーク電流が $5 \text{ mA} / \text{cm}^2$ 未満である場合に「○」と評価した（表 1 の評価欄中 1 参照。）。但し、逆方向リーク電流の値にかかわらず、生産性が低い場合には「×」と評価した（表 1 の評価欄中 2 参照。）。

【0057】

その結果、試験例 3 ~ 試験例 5 からわかるように、第 1 エッチング工程において異方性プラズマエッチングを実施する時間を 0 秒、30 秒、1 分というように長くするに従って、逆方向リーク電流が減少した。これは、異方性プラズマエッチングを実施することにより変質層が除去されたためであると推察できる。但し、変質層が完全には除去されていないうえ、異方性プラズマエッチングによりダメージ層が生じたため、逆方向リーク電流の値は $5 \text{ mA} / \text{cm}^2$ にとどまっている。

【0058】

また、試験例 5 及び試験例 6 からわかるように、第 1 エッチング工程において異方性プラズマエッチングを実施する時間を 1 分、2 分というように長くすると、逆方向リーク電流が再び増加する傾向が見られた。これは、異方性プラズマエッチングを実施することによりダメージ層がより顕著に生じたためであると推察できる。

【0059】

また、試験例 5 及び試験例 7 からわかるように、第 1 エッチング工程において異方性プラズマエッチングを 1 分間実施するとともに、第 2 エッチング工程において等方性プラズマエッチングを 1 分間実施すると、逆方向リーク電流が $1 \text{ mA} / \text{cm}^2$ にまで減少した。これは、第 2 エッチング工程的において等方性プラズマエッチングを実施することにより、第 1 エッチング工程で除去しきれなかった変質層の部分又は第 1 エッチング工程で新たに形成されたダメージ層が、新たなダメージを発生させることなく除去されたためであると推察できる。

【0060】

また、試験例 7 及び試験例 8 からわかるように、第 2 エッチング工程において等方性プラズマエッチングを 30 分間実施すると、第 1 エッチング工程を実施しなくても逆方向リーク電流が $1 \text{ mA} / \text{cm}^2$ にまで減少した。しかしながら、試験例 8 の場合、高い生産性で炭化珪素半導体装置を製造することができなくなる。

【0061】

以上、本発明の炭化珪素半導体装置の製造方法を上記の各実施形態に基づいて説明したが、本発明は上記の各実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の態様において実施することが可能であり、以下のような変形が可能である。

【0062】

(1) 上記各実施形態においては、第 1 エッチング工程と第 2 エッチング工程とを、それぞれ方式の異なる別のプラズマエッチング装置（マグネトロン型の平行平板 RIE 装置、有磁場マイクロ波型装置）を用いて実施しているが、本発明はこれに限定されるものではない。第 1 エッチング工程と第 2 エッチング工程とを同一のプラズマエッチング装置を用いて実施してもよい。また、上記した各実施形態において用いたプラズマエッチング装置には限られず、別の方式のプラズマエッチング装置（例えば、ICP 型 RIE 装置など。）を用いて実施することもできる。

【0063】

(2) 上記実施形態 2 においては、第 1 エッチング工程における異方性プラズマエッチングのエッチング時間を長くすることによって変質層 114a を完全に除去するようにしているが、本発明はこれに限定されるものではない。例えば、第 1 エッチング工程における異方性プラズマエッチングのシース電圧を高くすることによって変質層 114a を完全に除去することとしてもよい。

【0064】

(3) 上記各実施形態においては、第 1 エッチング工程と第 2 エッチング工程とをこの順

10

20

30

40

50

序で実施することにより変質層除去工程を行うこととしているが、本発明はこれに限定されるものではない。例えば、第1エッチング工程と第2エッチング工程とをこの順序で実施した後、熱酸化法によって一旦 n^- 型炭化珪素エピタキシャル層114の表面に二酸化珪素層（犠牲酸化膜）を形成し、その後、この二酸化珪素層をフッ化水素酸によって除去することにより変質層除去工程を行うこととしてもよい。この場合、第1エッチング工程及び第2エッチング工程により変質層の全部又は概略全部を除去した後に犠牲酸化膜を形成することとなるため、形成する犠牲酸化膜の膜厚を厚くする必要がなく、生産性を過度に低下させることもない。

【図面の簡単な説明】

【0065】

10

【図1】実施形態1に係る炭化珪素半導体装置の製造方法を説明するために示す図である。

【図2】実施形態1に係る炭化珪素半導体装置の製造方法を説明するために示す図である。

【図3】実施形態2に係る炭化珪素半導体装置の製造方法を説明するために示す図である。

【図4】実施例1に係る炭化珪素半導体装置の逆方向リーク電流を示す図である。

【図5】炭化珪素半導体装置の構造を説明するために示す図である。

【図6】炭化珪素半導体装置の製造方法を説明するために示す図である。

【図7】従来の炭化珪素半導体装置の製造方法を説明するために示す図である。

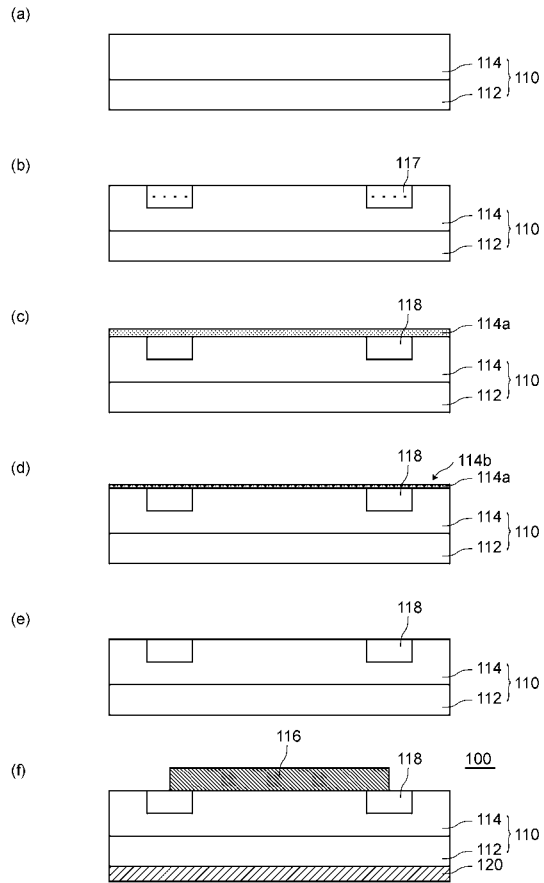
20

【符号の説明】

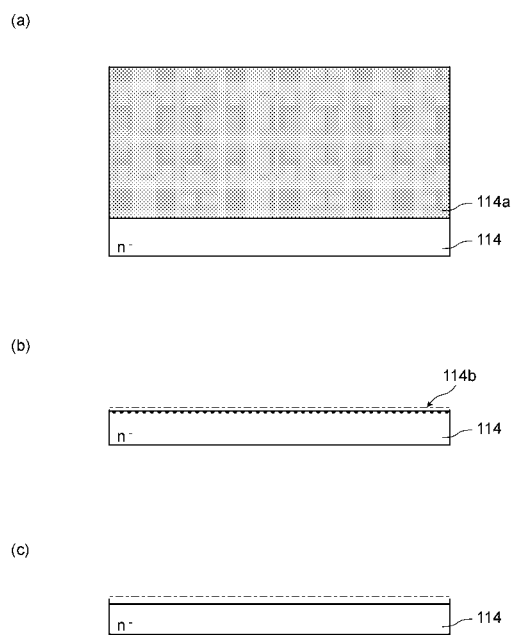
【0066】

100, 900 ... 炭化珪素半導体装置、110, 910 ... 炭化珪素基板、112, 912 ... n^+ 型炭化珪素単結晶層、114, 914 ... n^- 型炭化珪素エピタキシャル層、114a, 914a ... 変質層、114b ... ダメージ層、116, 916 ... バリアメタル層、117, 917 ... p型不純物イオン注入領域、117 ... p型不純物がイオン注入された領域、118, 918 ... p型不純物拡散領域、120, 920 ... 裏面電極、915 ... 二酸化珪素層

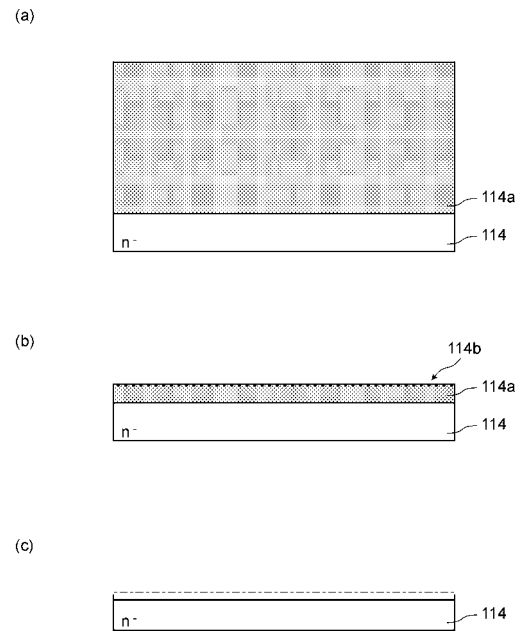
【図 1】



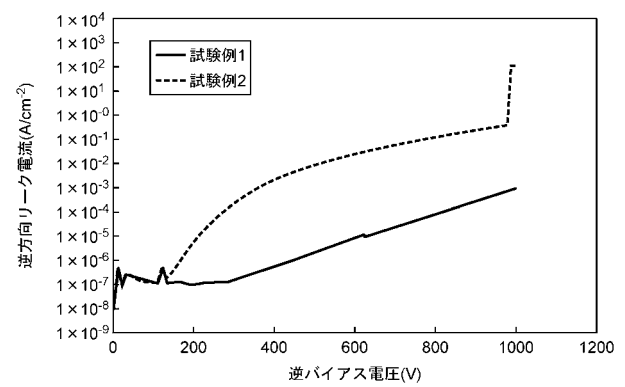
【図 3】



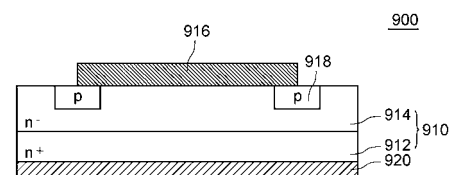
【図 2】



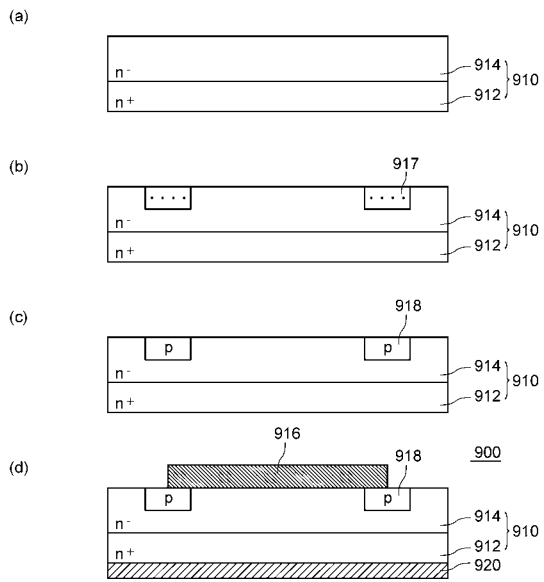
【図 4】



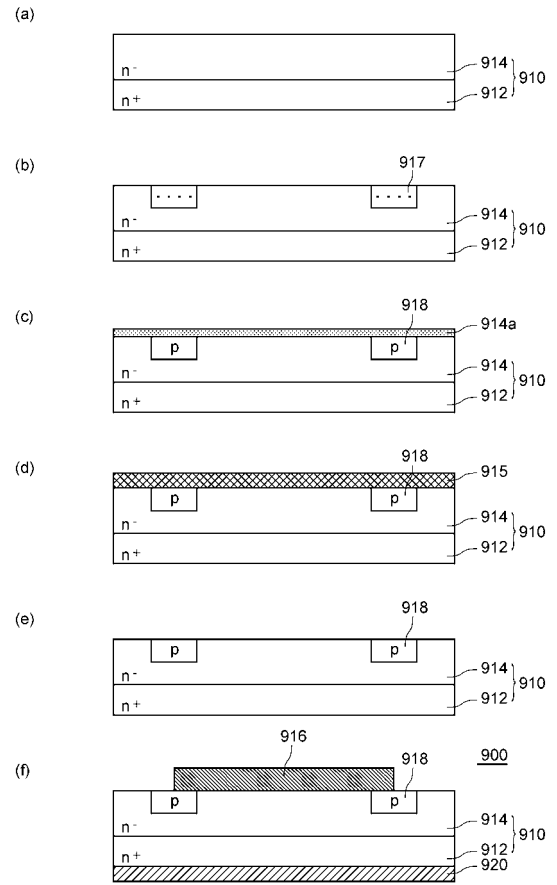
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 岩黒 弘明

埼玉県飯能市南町 1 0 番 1 3 号 新電元工業株式会社工場内

Fターム(参考) 4M104 AA03 BB05 BB14 CC03 DD22 DD26 FF13 FF35 GG03 HH20