



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I415302 B

(45)公告日：中華民國 102 (2013) 年 11 月 11 日

(21)申請案號：098133792

(22)申請日：中華民國 98 (2009) 年 10 月 06 日

(51)Int. Cl. : **H01L33/38 (2010.01)**

(30)優先權：2008/10/09 德國

10 2008 051 048.3

(71)申請人：歐司朗光電半導體公司 (德國) OSRAM OPTO SEMICONDUCTORS GMBH (DE)
德國

(72)發明人：依哥 卡爾 ENGL, KARL (DE)；沙貝絲爾 馬提亞 SABATHIL, MATTHIAS (DE)

(74)代理人：洪武雄；陳昭誠

(56)參考文獻：

TW 200703707

TW 200729557

審查人員：翁佑菱

申請專利範圍項數：14 項 圖式數：6 共 0 頁

(54)名稱

光電半導體本體

OPTOELECTRONIC SEMICONDUCTOR BODY

(57)摘要

一種具有半導體層序列(1)及第一電性接觸層(4)之光電半導體本體，該半導體層序列包括適於產生電磁輻射之主動層(100)。該光電半導體本體係設置用於自前側(2)發射電磁輻射。該半導體層序列(1)包括至少一個開口(110)，該開口(110)於自前側(2)至相對於該前側(2)之背側(3)之方向上完全穿透該半導體層序列(1)。該第一電性接觸層(4)係配置於該半導體本體之背側(3)，該第一電性接觸層(4)的區段(40)自該背側(3)延伸穿過該開口(110)到達該前側(2)，並且覆蓋該半導體層序列(1)之前側主要面(10)之第一次要區域(11)。該第一電性接觸層(4)並未覆蓋該前側主要面(10)之第二次要區域(12)。

An optoelectronic semiconductor body with a semiconductor layer sequence (1), the semiconductor layer sequence comprising an active layer (100) suitable for the generation of electromagnetic radiation, and a first electrical contact layer (4) is disclosed. The optoelectronic semiconductor body is provided for emitting electromagnetic radiation from a front side (2). The semiconductor layer sequence (1) comprises at least one opening (110) that penetrates fully through the semiconductor layer sequence (1) in the direction from the front side (2) to a rear side (3) that is opposite the front side (2). The first electrical contact layer (4) is arranged at the rear (3) of the semiconductor body, a section (40) of the first electrical contact layer (4) extends from the rear side (3) through the opening (110) to the front side (2) and covers a first sub-region (11) of a front-side main face (10) of the semiconductor layer sequence (1). A second sub-region (12) of the front-side main face (10) is uncovered by the first electrical contact layer (4).



- 1 . . . 半導體層序列
- 2 . . . 前側
- 3 . . . 背側
- 4 . . . 第一電性接觸層
- 5 . . . 第二電性接觸層
- 6 . . . 凹處
- 7 . . . 分離層
- 8 . . . 鏡面層
- 10 . . . 前側主要面
- 11 . . . 第一次要區域
- 12 . . . 第二次要區域
- 15 . . . 背側主要面
- 40 . . . 區段
- 40A . . . 末端部分
- 80 . . . 孔隙
- 100 . . . 主動層
- 110 . . . 開口
- 120 . . . 光輸出耦合結構

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98133792

※申請日：98.10.6

※IPC 分類：H01L 33/38 (2000.01)

一、發明名稱：(中文/英文)

光電半導體本體

OPTOELECTRONIC SEMICONDUCTOR BODY

二、中文發明摘要：

一種具有半導體層序列(1)及第一電性接觸層(4)之光電半導體本體，該半導體層序列包括適於產生電磁輻射之主動層(100)。該光電半導體本體係設置用於自前側(2)發射電磁輻射。該半導體層序列(1)包括至少一個開口(110)，該開口(110)於自前側(2)至相對於該前側(2)之背側(3)之方向上完全穿透該半導體層序列(1)。該第一電性接觸層(4)係配置於該半導體本體之背側(3)，該第一電性接觸層(4)的區段(40)自該背側(3)延伸穿過該開口(110)到達該前側(2)，並且覆蓋該半導體層序列(1)之前側主要面(10)之第一次要區域(11)。該第一電性接觸層(4)並未覆蓋該前側主要面(10)之第二次要區域(12)。

三、英文發明摘要：

An optoelectronic semiconductor body with a semiconductor layer sequence (1), the semiconductor layer sequence comprising an active layer (100) suitable for the generation of electromagnetic radiation, and a first electrical contact layer (4) is disclosed. The optoelectronic semiconductor body is provided for emitting electromagnetic radiation from a front side (2). The semiconductor layer sequence (1) comprises at least one opening (110) that penetrates fully through the semiconductor layer sequence (1) in the direction from the front side (2) to a rear side (3) that is opposite the front side (2). The first electrical contact layer (4) is arranged at the rear (3) of the semiconductor body, a section (40) of the first electrical contact layer (4) extends from the rear side (3) through the opening (110) to the front side (2) and covers a first sub-region (11) of a front-side main face (10) of the semiconductor layer sequence (1). A second sub-region (12) of the front-side main face (10) is uncovered by the first electrical contact layer (4).

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

- | | |
|-----|---------|
| 1 | 半導體層序列 |
| 2 | 前側 |
| 3 | 背側 |
| 4 | 第一電性接觸層 |
| 5 | 第二電性接觸層 |
| 6 | 凹處 |
| 7 | 分離層 |
| 8 | 鏡面層 |
| 10 | 前側主要面 |
| 11 | 第一次要區域 |
| 12 | 第二次要區域 |
| 15 | 背側主要面 |
| 40 | 區段 |
| 40A | 末端部分 |
| 80 | 孔隙 |
| 100 | 主動層 |
| 110 | 開口 |
| 120 | 光輸出耦合結構 |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

[優先權之主張]

本專利申請案主張德國專利申請案編號 102008051048.3 之國際優先權，該德國專利申請案所揭露之內容於此併入本專利申請案，以供參考。

【發明所屬之技術領域】

一般而言，本發明係關於光電半導體本體。

【先前技術】

在本技術領域中，存在有無法提高光電半導體本體之整體效率及/或提高光電半導體本體之製造成本效益的問題。

【發明內容】

本發明之目的係提供一種能夠顯現出特別高的整體效率及/或特別高的製造成本效益之光電半導體本體。

如本案申請專利範圍第 1 項所述之光電半導體本體能夠達到上述目的。該光電半導體本體之較佳實施例及進一步發展係明確說明於附屬項中。該等申請專利範圍所揭露之內容於此明白地併入本說明書作為參考。

本發明提供一種包括半導體層序列(semiconductor layer sequence)之光電半導體本體。該半導體層序列包含適於產生電磁輻射之主動層(active layer)。該主動層含有用於產生輻射之 p-n 接面(p-n junction)、雙重異質結構(double-heterostructure)或者量子井結構(如單一量子井(single quantum well ; SQW)結構或多重量子井(multi

quantum well ; MQW)結構)。

該半導體層序列包括至少一個開口(opening)。該開口自該半導體層序列之前側(front side)完全延伸穿過該半導體層序列到達相對於該前側之背側(rear side)。換句話說，該半導體層序列包括如洞孔之開孔(cut-out)，該開孔延伸該半導體層序列之整個厚度。此處之厚度係指所量測之該半導體層序列自該前側橫跨至該背側之距離。

該光電半導體本體係設計成從自其前側發射電磁輻射。第一電性接觸層(electrical contact layer)係位於該半導體本體之該背側。舉例而言，於該背側之上視圖中，該第一電性接觸層完全地或者部份地覆蓋該半導體層序列。該第一電性接觸層之一區段(section)係自該背側延伸穿過該半導體層序列之該開口而到達該前側，並且覆蓋該半導體層序列之前側主要面之第一次要區域(first sub-region)。

在本發明之較佳實施例中，該半導體層序列具有複數個開口，該複數個開口係例如配置於該半導體本體之上視圖中之矩形、方形或六角形網格(grid)之節點(node)處者。在具有複數個開口之半導體本體的情況中，每一個開口係與該第一電性接觸層的一個區段相關聯，該區段通過該開口。此外，每一個開口係與該前側主要面的一個第一次要區域相關聯，該第一次要區域係由個別區段所覆蓋。

在本發明之有利實施例中，分離層(separating layer)係配置於該開口中，或者至少於該開口之背側次要區域(rear-side sub-region)中，該分離層將該第一電性接觸層之

該區段與該半導體層序列絕緣。以此方式，降低該主動層與該第一電性接觸層之該區段短路之風險，該區段配置於該開口中且通過該主動層中之突破點(break-through)。該分離層能夠與該第一電性接觸層一體形成，例如藉由氧化含有金屬之第一電性接觸層之邊緣區域(edge region)。較佳的是，該分離層係不同於該第一電性接觸層。該分離層包括例如介電材料。該分離層包括例如二氧化矽或者氮化矽或這兩種材料之其中一種所構成者。

該半導體本體之前側外部電性接點可藉由該第一電性接觸層而從其背側建立。為了達到外部電性接點目的之電性接觸層(如鐸接墊片(bond pad))不宜設置於輻射發射前側。舉例而言，因為此類外部電性接觸層會妨礙該主動層所發射之一部份輻射之輸出，所以此類的外部電性接觸層通常會降低該半導體本體之效率。

在本發明的一個實施例中，該電性接觸層完全地覆蓋該前側主要面。在替代實施例中，該前側主要面之第二次要區域並未被該第一電性接觸層所覆蓋。具體而言，於該前側主要面之上視圖中，該第二次要區域並未被任何電性導電層所覆蓋。舉例而言，該前側主要面之第二次要區域代表該半導體本體經曝露之外側表面(exposed outer surface)。也可想像到，於該前側主要面之上視圖中，該第二次要區域具體而言係被一個或多個輻射傳輸層所覆蓋。在這種情況下，特別是覆蓋該前側主要面之上視圖中之該第二主要區域的層或每一層均係電性絕緣的。

在進一步發展中，前側接觸表面的表面積對於該前側主要面的總體表面積之比值大於或等於 0.05。又或者是，前側接觸表面的表面積對於該前側主要面的總體表面積之比值小於或等於 0.15。前側接觸表面代表由該第一次要區域之外側邊界所包圍之表面積，或者如果有超過一個第一次要區域，則代表由個別第一次要區域之外側邊界所包圍之個別表面積的總和。該前側接觸表面的表面積係等於該前側主要面之總體表面積與該前側主要面之第二次要區域的表面積之間的差距。在本發明說明書上下文中，該前側接觸表面之表面積、該第二次要區域之表面積、及該前側主要面之總體表面積係各指平行於該半導體層序列之延伸之主要平面之平面所對應區域之投射之表面積。不同於平坦表面之形貌 (topography) (例如改變該前側主要面之結構而用於改善光輸出者) 並不列入考慮。

本發明之發明人發現到，若第一次要區域或者複數個第一次要區域(如果有多個開口的話)合計覆蓋該前側主要面之總體表面積多於 5% 且少於 15%，則該半導體本體能夠達到特別高的整體光電效率。

在一個實施例中，該光電半導體本體係薄膜發光二極體晶片 (thin-film light emitting diode chip)。薄膜發光二極體晶片之基本原理係描述於 I. Schnitzer 等人所著的 Appl. Phys. Lett. 63(16), October 18, 1993 第 2174 至 2176 頁中，其中所揭露之內容係於此併入本文中以供參考。薄膜發光二極體晶片之範例係描述於文件 EP 0905797 A2 及

WO 02/13281 A1，其中所揭露有關於這方面的內容亦在此併入以供參考。

薄膜發光二極體晶片係(較佳近似於)朗伯表面輻射體(lambertian surface radiator)，且因此例如相當適合應用於聚光燈(spotlight)，如汽車頭燈。

在一個實施例中，該薄膜發光二極體晶片的特性係在於下列特徵的其中至少一者或全部：

鏡面層係施加至或者形成於該半導體層序列之背側主要面(與該前側主要面對)，該半導體層序列具體而言係輻射產生磊晶層序列(radiation-generating epitaxial layer sequence)，該鏡面層將產生於該半導體層序列中之電磁輻射之至少一部份反射回該半導體層序列；

該薄膜發光二極體(較佳的是於該背側)包括載體元件(carrier element)，該載體元件並非磊晶生長有半導體層序列於其上之生長基板(growth substrate)，而是稍後附接至該半導體層序列之分離載體元件(separate carrier element)；

該半導體層序列之厚度在 10 微米或更小的範圍內，具體而言，係在 5 微米或更小的範圍內；

該半導體層序列不具有生長基板。“不具有生長基板”在此處是意指已經移除可能已用於生長該半導體層序列之生長基板，或者至少將該生長基板大幅地變薄。具體而言，該生長基板已經大幅地變薄，使得其無法單獨或者連同該磊晶層序列而自我支撐(self-supporting)。該嚴重變薄的生長基板的任何剩餘物(remainder)均不適合用於作為生長基

板；以及

該半導體層序列含有至少一層半導體層，該半導體層具有至少一個併有混雜結構(intermixing structure)的面，於理想情況下，會在該半導體層序列中產生大約遍歷分佈(ergodic distribution)之光，也就是說，所產生之光具有高度遍歷性、隨機性的散射行為(scattering behavior)。

於製造如同薄膜發光二極體晶片之半導體本體的過程中，較佳的情形是能夠形成完全地穿透該半導體層序列之開口。在具有自背側朝向該前側通過該半導體層序列(但並未完全穿透)之開口之薄膜半導體晶片中，當移除掉該生長基板之後，損害該半導體層序列之風險相對較高。對照根據本專利申請案之半導體本體，該種半導體本體需要有厚度相對較厚的半導體層序列。

根據本專利申請案之半導體本體能夠有利地包括厚度特別薄的半導體層序列。在一個實施例中，該半導體層序列的厚度是 3 微米或更少，舉例而言，是 1 微米或更少。在其他進一步實施例中，該半導體層序列的厚度是 500 奈米(nm)或更少。

以此方式，製造該半導體層序列所需之時間將變得特別短。該半導體層序列的製造也因此變得特別經濟。舉例而言，這樣薄的厚度對於具有光學晶體(photonic crystal)形式之結構之實施例而言係特別有利的。此外，這樣薄的層厚度係有利於半導體層序列，該半導體層序列之前側主要面及/或背側主要面具有延伸遠至該主動層之結構或者

甚至切穿該主動層之結構。利用此類結構，能夠利用習知之普色效應(Purcell effect)，藉由普色效應能夠增加自該主動層之發射率(emission rate)。代表光學晶體之結構或者能夠利用普色效應之結構係熟習相關領域者所習知之原理，而基於此原因，此處將不再進一步詳述。結合薄的層厚度之半導體本體，能夠藉由此類型結構達到特別高的光電效率。

在該半導體本體的一個實施例中，該半導體層序列之前側主要面之第一次要區域包圍至少一個開口，該第一次要區域係由該第一電性接觸層之第一區段之末端部份(end part)所覆蓋。換句話說，在此實施例中之第一次要區域具有外側邊界，於該前側主要面之上視圖中，其完全地圍繞該開口。具體而言，於該前側之上視圖中，該第一次要區域以類似環型之形式(ring-like fashion)環繞該開口。舉例而言，於該前側之上視圖中，該第一次要區域至少實質上具有圓形的、橢圓的、或者 n 角形的外側邊界，其中，在 n 角形的外側邊界的情況中， $n \geq 3$ 。該第一次要區域之內側邊界係例如由該開口之前側邊緣所形成。在進一步發展中，半導體層序列具有一些開口，每一個開口均由第一次要區域所包圍。

在一個實施例中，該第一電性接觸層之區段(尤其連同該電性分離層)完全地或者至少幾乎完全地填滿該開口。

在另一實施例中，該半導體本體具有至少一個凹處(recess)，該凹處於側向上與該至少一個開口部份重疊並且

自該前側朝向該背側延伸進入該半導體層序列。具體而言，該凹處構成該開口之次要區域。該凹處不具有該半導體層序列之材料及該第一電性接觸層之材料。較佳的是，該凹處不具有固體材料(solid material)。或者是，能夠以如矽樹脂(silicone)材料或者環氧樹脂(epoxy resin)之封填材料(encapsulating material)填滿該凹處。

在本實施例之較佳進一步發展中，該第一電性接觸層(特別是該第一電性接觸層之區段)於側向及/或於朝向該背側之方向上形成該凹處的邊緣。具體而言，該第一電性接觸層包括該凹處。舉例而言，該區段之底部部份(bottom part)填滿最接近該背側之開口之次要區域。又或者是，該區段之中央部份以環的形式圍繞該開口之中間區域。該開口之中央區域(特別是朝該前側開口)具體而言不具有該第一電性接觸層，並且形成該凹處。具體而言，該凹處不具有固體材料。又或者，例如於接置於光電零件中之半導體本體上之凹處係利用如環氧樹脂或矽樹脂材料之封填材料而填滿。

該第一電性接觸層宜不同於該半導體層序列，且較佳的是，不具有半導體材料。具體而言，該第一電性接觸層(於至少一些區域中)包括如銀、金、鋁及/或銅或者由這些金屬之至少一者所構成之材料。

在一個進一步發展中，該第一電性接觸層於至少一些區域中係設計成半透明或者透明的形式。舉例而言，延伸穿過該開口之區段，或者該區段之至少一個或多個部份，

係半透明或透明的。具體而言，至少該區段之末端部份係半透明或者透明的，其中該末端部分覆蓋該前側主要面之第一次要區域。舉例而言，該區段或者該區段之透明部份包括如銦錫氧化物(indium-tin oxide; ITO)之透明導電氧化物(transparent conductive oxide)，或者由透明導電氧化物所構成。如果該半導體本體於該開口之區域中具有邊緣由該區段所形成之凹處，則半透明區段可特別有利於外耦合效率(outcoupling efficiency)。

在另一進一步發展中，另一第一電性接觸層（背側區段，不同於穿透該開口之區段）包括金屬或者由該金屬所構成。該半導體本體藉由在至少一些區域係半透明的第一電性接觸層而能夠達到特別高的整體效率，並且不會覆蓋該前側主要面之第二次要區域。

在另一實施例中，該半導體層序列之前側主要面包括輻射外耦合結構。在本說明書上下文中，“輻射外耦合結構”應該意指設計成藉由散射(scattering)來改善該主動層中所產生之電磁輻射之外耦合之突出物(protrusion)或凹陷(depression)。在一個較佳實施例中，輻射外耦合結構的尺寸係在該半導體層序列之發射最大值(emission maximum)之一個波長之範圍中。舉例而言，鄰近的突出物或鄰近的凹陷具有大於或等於 100 奈米之平均間距及/或平均高度，較佳的情況是，大於或等於 300 奈米。具體而言，該等突出物或該等凹陷之平均間距及/或平均高度係小於或等於 1.5 微米，較佳的情況是，小於或等於 500 奈米。此

類外耦合結構對於熟習相關領域者而言係習知之原理，而基於此原因，此處將不再進一步詳述。

在一個進一步較佳發展中，該第一次要區域不具有該等輻射外耦合結構。具體而言，該第一次要區域並不想要設有結構。舉例而言，該前側主要面之第一次要區域係平滑表面(smooth surface)，尤其是平坦表面。

本發明之發明人發現，利用不具有輻射外耦合結構之第一次要區域，該第一電性接觸層之末端部份能夠達到特別好的導電性(conductivity)。如果該第一次要區域具有輻射外耦合結構，則該末端部份中之電流側向分佈會有不足之風險。相對於一平方毫米之前側主要面表面積，不具有輻射外耦合結構之第一次要區域係特別有利於以 100mA 或更大操作電流操作之半導體本體，特別是 500mA 或更大操作電流。

在較佳實施例中，該半導體本體具有第二電性接觸層，該第二電性接觸層也配置於該半導體本體之背側上且藉由該分離層或另一分離層而與該第一電性接觸層電性絕緣。在較佳實施例中，係藉由在該半導體本體之 n 側(n-side)上之第一電性接觸層以及藉由在該半導體本體之 p 側(p-side)上之第二電性接觸層來接觸該半導體本體，反之亦然。能夠設置具有該第一及該第二電性接觸層之半導體本體用於自該背側外部電性連接該半導體本體之 n 側及 p 側二者。該第一及/或第二電性接觸層能夠自該半導體層序列的旁邊側向地引出。以此方式，該第一及/或第二電性接觸

層能夠適於自該前側製作外部電性接點。

在較佳的進一步發展中，該第一電性接觸層、該第二電性接觸層及該分離層於該半導體本體之背側於側向上部份重疊。為了形成該第一電性接觸層，使得延伸進入該等開口之區段係電性連接於該半導體本體之背側，這種實施例例如較適合其半導體層序列中具有複數個開口之半導體本體。該電性連接具體而言係藉由該第一電性接觸層之背側區段所建立。

在另一實施例中，半導體性或電性絕緣的鏡面層係配置於該半導體層序列和該第二電性接觸層之間及/或該半導體層序列和該第一電性接觸層之間的至少一些區域中。藉由該鏡面層，有利於將該主動層於朝向該背側之方向上所發射之電磁輻射之一部份朝該前側之方向發射。以此方式，該輻射之外耦合能夠達到特別高的效率。

在較佳的進一步發展中，該半導體性或電性絕緣的鏡面層具有複數個孔隙(aperture)。於該半導體本體之背側之上視圖中，該半導體層序列具體而言並未被該等孔隙之區域中之鏡面層所覆蓋。該第二電性接觸層宜延伸穿過該等孔隙到達該半導體層序列。該第二電性接觸層與該半導體層序列之間的電性連接係透過該電性絕緣或半導體性的鏡面層而建立。

在進一步實施例中，該至少一個開口在自該前側朝向該背側之方向上逐漸減小。換句話說，該開口在該前側相較於在該背側具有較大的截面(cross-section)。以此方式，

於該開口之中央區域不具有該第一電性接觸層且其中該半導體本體於此區域中具有凹處之實施例中，能夠自該凹處之邊緣特別良好地耦合輸出 (coupled out) 該電磁輻射。

在另一實施例中，該開口在自該背側至該前側之方向上逐漸減小。如果該凹處係由該第一電性接觸層所完全填滿，則此種類之實施例係特別有利的。

在替代實施例中，該開口之環型周面(或者該開口之側面)實質上垂直於該半導體層序列之延伸之主要平面。

【實施方式】

第 1 圖顯示光電半導體本體之第一例示實施例。該光電半導體本體合併磊晶半導體層序列 1，該生長基板係分離自該磊晶半導體層序列 1。配置於該半導體本體之前側 2 之半導體層序列 1 之前側主要面 10 係為了該耦合輸出輻射所設置。於相對該前側 2 之背側 3 處，介電鏡面層 8 係敷設於該半導體層序列 1 之背側主要面 15。於該前側主要面 10 及該背側主要面 15 之間，該半導體層序列 1 含有主動層 100，該主動層 100 係設置用於產生電磁輻射。在本實施例之範例中，該半導體層序列 1 具有 1 微米之厚度。在此範例中，該厚度係自該背側主要面 15 至該前側主要面 10 之尺寸。

該半導體層序列 1 具有複數個開口 110，第 1 圖為了簡化起見僅顯示兩個開口 110。該等開口 110 在自該前側 2 至該背側 3 之方向上完全穿透該半導體層序列 1。特別是，該等開口 110 穿透該主動層 100。該等開口 110 不具有構

成該半導體層序列 1 之材料。在本實施例之範例中，該等開口 110 具有圓形的截面。在該第一例示實施例之半導體本體中，該等開口 110 在自該前側 2 至該背側 3 之方向上逐漸減小。

第一電性接觸層 4 係位於該半導體本體之背側 3。在每一個範例中，該第一電性接觸層 4 之一個區段 40 自該背側 3 開始延伸進入該半導體層序列 1 之一個開口 110，並且延伸穿過該開口遠至該半導體本體之前側 2，其中，該區段 40 之末端部分 40A 覆蓋該前側（更精確而言係該前側主要面 10）之第一次要區域 11。該第一次要區域 11 以類似環型之形式環繞該等個別開口 110。該前側主要面 10 之第二次要區域 12 並未被該第一電性接觸層 4 所覆蓋。在本實施例之範例中，該第二次要區域 12 代表該半導體本體經曝露之外部表面。

在本例示實施例中，該第二次要區域 12 包括光輸出耦合（out-coupling）結構 120。另一方面，該第一次要區域 11 不具有光輸出耦合結構 120，並且構成該表面之平面部份。

此顯示於第 4 圖，於該半導體本體之前側 2 之上視示意圖中。該半導體層序列 1 具有例如方形基底面積。該等開口 110 係例如配置成 7 行及 7 列，具體而言係配置於方形網格之交叉點。該第一電性接觸層 4 之區段 40 之末端部分 40A 覆蓋該前側主要面 10 之第一次要區域 11 並且環繞多個凹處 6，其中該等區段 40 通過該等開口 110。該第一

電性接觸層 4 並未覆蓋第二次要區域 12。

在本發明之例示實施例中，該第一電性接觸層 4 之區段 40 並未完全填滿相關之開口 110。僅該區段 40 之底部部份完全填滿該開口 110 之背側次要區域。該區段 40 之中間部份在朝向該前側 2 之方向上緊接著，並且位於該開口 110 之區域中，僅形成覆蓋該開口 110 之環型周圍側面之層。該區段 40 朝該前側 2 之方向鄰接該中間部份之末端部分 40A 也具有環的形狀。在本實施例之範例中，該區段 40 因而具有藉由該底部部份而於該背側處封閉之管的形式，並且於前側處具有以該末端部分 40A 所形成之護圈 (collar)。該中間部份形成該管之側壁 (side wall)。

該開口 110 之中間部份 (朝該前側 2 開口) 因而不具有該第一電性接觸層 4 之材料，並且特別是不具有該第一電性接觸層 4 之區段 40 之材料。該半導體本體之凹處 6 係以此方式形成，每一個凹處 6 均在開口 110 之區域中在自該前側 2 朝向該背側 3 之方向上延伸進入該半導體層序列 1。

延伸穿過該開口 110 之第一電性接觸層 4 之區段 40 在本實施例之範例中係透明的。該區段 40 含有透明的、導電性的氧化物 (如銦錫氧化物 (ITO))，或者由透明的、導電性的氧化物構成。

該第一電性接觸層 4 之另一背側區段宜包括金屬材料或者由該金屬材料所構成，該背側區段在該背側 3 之方向上相連於該區段 40。在本實施例之範例中，該第一電性接觸層由延伸穿過該開口 110 之透明區段 40 及該金屬背側區

段所構成。

該區段 40 係藉由分離層 7 而與該開口 110 之周圍側面電性絕緣。在該開口 10 之區域中，該分離層 7 係側向配置於該區段 40 與該半導體層序列 1 之間。相較之下，電性接點係建立於該半導體層序列 1 之前側主要面 10 與該區段 40 之末端部分 40A 之間。

在本實施例之範例中，該分離層 7 亦將該第一電性接觸層 4 與第二電性接觸層 5 電性絕緣，該第二電性接觸層 5 亦配置於該半導體本體之背側 3。該第二電性接觸層 5 在該電性絕緣之鏡面層 8 中自該背側 3 延伸穿過孔隙 80 到達該半導體層序列 1 之背側主要面 15。在本實施例之範例中，該第一電性接觸層係設置用於連接至該半導體本體之 n 側，而該第二電性接觸層係設置用於連接至該半導體本體之 p 側。

該第一電性接觸層 4 之次要區域、該分離層 7 之次要區域及該第二電性接觸層 5 之次要區域於該半導體本體之該背側 3 處側向地重疊。例如，在第 1 圖之中央區域之範例中，該第一電性接觸層 4、該分離層 7 及該第二電性接觸層 5 在自該背側 3 至該前側 2 之方向上彼此接續著。以此方式，位於該半導體層序列 1 之對應之開口 110 中之個別區段 40 係藉由該第一電性接觸層 4 之背側區段而彼此電性連接。

在本例示實施例中，該半導體本體係設計成用於自其背側 3 建立外部電性連接至其 n 側及至其 p 側。或者是，

該第一電性接觸層 4 及/或該第二電性接觸層 5 能夠自該半導體層序列 1 的旁邊側向地引出，使得該第一電性接觸層 4 及該第二電性接觸層 5 適於連接自該前側。此類實施例係描繪成與第 2 圖及第 3 圖中之例示實施例有關。

第 6 圖描繪根據本發明第一例示實施例之半導體本體之相對整體光電效率 η_{rel} 對比相對接觸表面積 A_{rel} 之圖式。此處之相對接觸表面積係該第一次要區域 11 之外側邊界所包圍之表面積對於該半導體層序列 1 之前側主要面 10 的總體表面積之比值。該總體表面積係該第一局部面積 11 及該第二局部面積 12 之總和。該第一局部面積 11 及該第二局部面積 12 之每一者均被認為係該半導體層序列 1 之延伸之主要平面上之投射，使得構成輸出耦合結構 120 之突出物所造成的真實面積增加並不被列入考慮。

第 6 圖中描繪有三條曲線。曲線 61 描述平坦的第一次要區域 11 之範例之整體光電效率 η_{rel} ，該第一次要區域係被該第一電性接觸層 4 之末端部分 40A 所覆蓋，該末端部分 40A 之厚度係 100 奈米且由銦錫氧化物(ITO)所構成。在曲線 62 之範例中，該第一次要區域 11 亦係平坦的，但是該末端部分 40A 之厚度選定為 30 奈米。在曲線 63 中，為了方便比較，該第一次要區域 11 具有輸出耦合結構 120；在曲線 63 所描繪之範例中，該末端部分 40A 之厚度係 100 奈米，且該末端部分 40A 上敷設有該第一次要區域 11 之輸出耦合結構。

由這些計算能夠清楚地看到，利用這些平坦的第一次

要區域 11，相較於粗糙的第一次要區域而言可增加整體光電效率 η_{rel} 。整體光電效率之最大值係於相對接觸表面積 A_{rel} 介於 5% 及 15% 之間被發現，較佳的是介於介於 7% 及 12% 之間。該第一電性接觸層之末端部分 40A 的較佳層厚度係介於 30 奈米和 100 奈米之間。

第 2 圖顯示光電半導體本體之第二例示實施例。根據該第二例示實施例之光電半導體本體最初不同於該第一例示實施例中之光電半導體本體，其係在於該第一及該第二電性接觸層 4、5 兩者均係自該半導體層序列 1 的旁邊側向地引出。以此方式，該半導體本體係適於自本身之前側 2 外部連接本身之 n 側及本身之 p 側。該半導體本體亦可設計用於自本身之背側 3 外部連接本身之 n 側及本身之 p 側，如同結合該第一例示實施例所說明者。

根據該第二例示實施例之半導體本體復不同於該第一例示實施例中之半導體本體，其係在於該第一電性接觸層 4 之區段 40 在每一個範例中延伸穿過該等開口 110 而完全地填滿該等開口 110。在本實施例之範例中，區段 40 於該等開口 110 之區域中由金屬材料所構成。僅該末端部分 40A 係由透明的、導電性的氧化物(如銦錫氧化物(ITO))所構成，該末端部分 40A 覆蓋該前側主要面 10 之第一次要區域 110。在本實施例之範例中，如同該第一例示實施例中，該末端部分 40A 也並非環型，而是具有完整的圓柱體形式或者(變化的)立方體形式。特別是，每一個末端部分 40A 鄰接該區段 40 之金屬部份之前側末端面(front-side

end face)，完全地覆蓋此末端面，並且側向地投射超過該末端面。

第 3 圖顯示光電半導體本體之第三例示實施例。該第三例示實施例本質上與該第一例示實施例相符合。不同之處在於，該第二電性接觸層係設計用於自該前側建立外部電性連接，而該第一電性接觸層 4 係設計用於自該背側建立外部電性連接。此類適於外部電性連接之組構也適於其他例示實施例。

此外，在根據該第三例示實施例之半導體本體中，該第一電性接觸層 4 例如完全地覆蓋該半導體層序列 1 之前側主要面 10。具體而言，在本實施例之範例中，該輻射傳輸區段 40 延伸穿過該開口 110 且含有例如 TCO 或者由 TCO 所構成之材料，在整個前側主要面 10 上方延伸。例如，當該半導體本體係設計用於在特別高的操作電流下操作時，此類實施例能夠較為有利。又或者可能如同該第一例示實施例中，該前側主要面 10 之次要區域 12 並未被該第一電性接觸層 4 所覆蓋。

第 5 圖顯示根據第一例示實施例之變化之半導體本體之前側主要面 10 之一部份之上視示意圖。對照該第一例示實施例，該等開口 110 並未配置於矩形網格之交叉點，其中該前側主要面 10 之第一次要區域 11 成環型環繞該等開口 110。相反地，該等開口 110 係位於六角形網格之交叉點，如第 5 圖中虛線所標示者。

藉由這樣的配置能夠達到特別均勻的電流分佈

(homogeneous current distribution)。這種方式尤其有利於當該半導體本體具有大量開口 110 時，例如 100 個或者更多個開口。

本發明並不受限於基於該等例示實施例所述的該等例示實施例。反之，本發明可包括任何新的特徵或這些特徵的任何組合，即便此特徵或此組合並未詳盡地說明於該等例示實施例及/或隨附之申請專利範圍中。

【圖式簡單說明】

更加有利的是，半導體本體之較佳實施例及進一步發展係由配合第 1 至 6 圖所述之例示實施例而產生。

於該等圖式中：

第 1 圖係根據本發明第一例示實施例之光電半導體本體之剖面示意圖；

第 2 圖係根據本發明第二例示實施例之光電半導體本體之剖面示意圖；

第 3 圖係根據本發明第三例示實施例之光電半導體本體之剖面示意圖；

第 4 圖係根據本發明第一例示實施例之光電半導體本體之上視示意圖；

第 5 圖係根據本發明第一例示實施例之變化之光電半導體本體之一部份之上視示意圖；以及

第 6 圖係根據本發明第一例示實施例之半導體本體之相對整體光電效率對比前側主要面被該第一電性接觸層所覆蓋之覆蓋率之圖式。

於該等例示實施例及該等圖式中，類似或者類似地作動之元件設置有相同的元件符號。除非有詳細顯示出來，否則該等圖式及描繪於該等圖式中之元件尺寸關係並非實際之尺寸關係。反之，為了改善該等圖式之可代表性及/或可了解性，能夠以誇張的尺寸或者厚度來說明個別元件(例如層)。

【主要元件符號說明】

1	半導體層序列	2	前側
3	背側	4	第一電性接觸層
5	第二電性接觸層	6	凹處
7	分離層	8	鏡面層
10	前側主要面	11	第一次要區域
12	第二次要區域	15	背側主要面
40	區段	40A	末端部分
61	曲線	62	曲線
80	孔隙	100	主動層
110	開口	120	光輸出耦合結構
η_{rel}	整體光電效率	A_{rel}	相對接觸表面積

七、申請專利範圍：

1. 一種光電半導體本體，係具有半導體層序列(1)及第一電性接觸層(4)，該半導體層序列包括適於產生電磁輻射之主動層(100)，其中，

該光電半導體本體係設計成自前側(2)發射電磁輻射，

該半導體層序列(1)包括開口(110)，該開口(110)於自該前側(2)至相對於該前側(2)之背側(3)的方向上完全穿透該半導體層序列(1)，

該第一電性接觸層(4)係配置於該半導體本體之該背側(3)，

該第一電性接觸層(4)之區段(40)自該背側(3)延伸穿過該開口(110)到達該前側(2)，並且覆蓋該半導體層序列(1)之前側主要面(10)之第一次要區域(11)，

該第一電性接觸層(4)並未覆蓋該前側主要面(10)之第二次要區域(12)，以及

該第一電性接觸層(4)之至少一區段係設計成光穿透的形式。

2. 如申請專利範圍第 1 項之光電半導體本體，其中，於該前側主要面(10)上方之平面圖中，該第一次要區域(11)圍繞該至少一個開口(110)。
3. 如申請專利範圍第 1 或 2 項之光電半導體本體，其中，該區段(40)填滿該開口。
4. 如申請專利範圍第 1 或 2 項之光電半導體本體，係包括

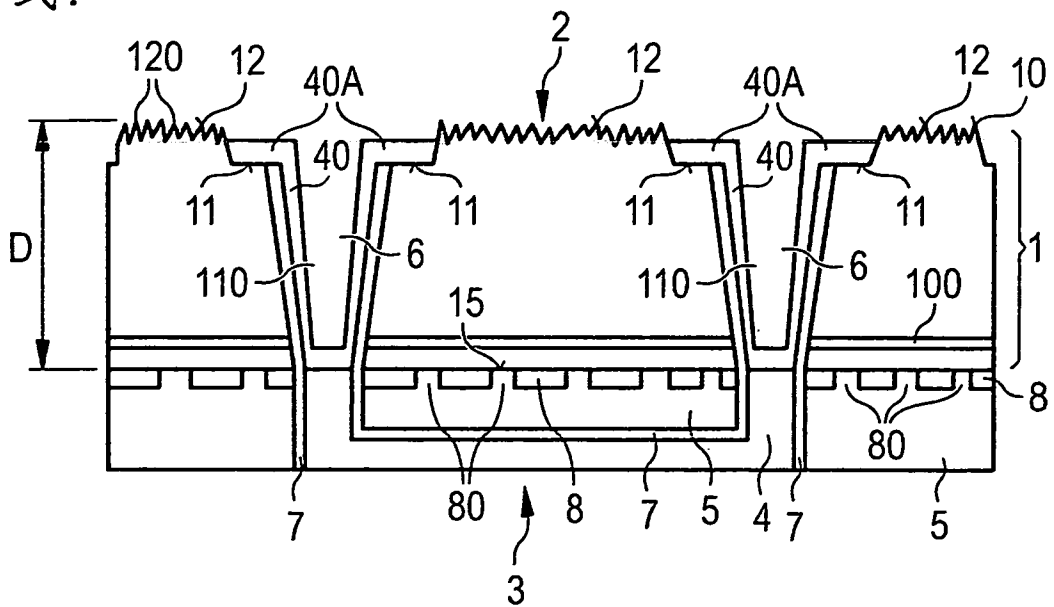
凹處(6)，該凹處(6)於側向上與該開口(110)重疊，並且在朝向該背側(3)的方向上自該前側(2)延伸進入該半導體層序列(1)。

5. 如申請專利範圍第 4 項之光電半導體本體，其中，該第一電性接觸層(4)於側面及/或在朝向該背側(3)的方向上限制該凹處的範圍。
6. 如申請專利範圍第 5 項之光電半導體本體，其中，該第一電性接觸層(4)具有該凹處(6)。
7. 如申請專利範圍第 1 項之光電半導體本體，其中，該第一電性接觸層(4)之該區段(40,40A)包括透明導電性氧化物或由透明導電性氧化物所構成。
8. 如申請專利範圍第 1 或 2 項之光電半導體本體，其中，該前側主要面(10)包括輻射輸出耦合結構(120)，且該第一次要區域(11)不具有該輻射輸出耦合結構(120)。
9. 如申請專利範圍第 1 或 2 項之光電半導體本體，係具有第二電性接觸層(5)，該第二電性接觸層(5)亦位於該背側(3)，並且藉由分離層(7)與該第一電性接觸層(4)電性絕緣。
10. 如申請專利範圍第 9 項之光電半導體本體，其中，該第一電性接觸層(4)、該第二電性接觸層(5)及該分離層(7)於該半導體本體之該背側(3)上側向地重疊。
11. 如申請專利範圍第 9 項之光電半導體本體，其中，半導體性或電性絕緣的鏡面層(8)具有複數個孔隙(80)，該複數個孔隙(80)係配置於該半導體層序列(1)和該第二電

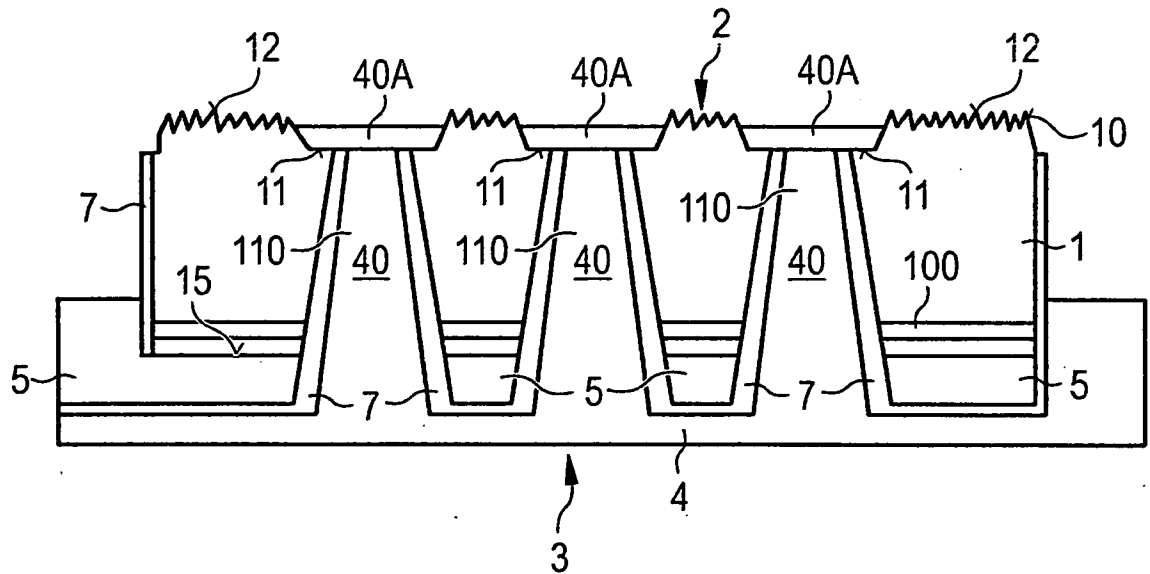
性接觸層(5)之間的一些區域中，且其中該第二電性接觸層(5)延伸穿過該孔隙(80)到達該半導體層序列(1)。

- 12.如申請專利範圍第 1 或 2 項之光電半導體本體，其中，該半導體層序列(1)具有 3 微米(μm)或更薄的厚度(D)。
- 13.如申請專利範圍第 1 或 2 項之光電半導體本體，其中，前側接觸表面的表面積對於該前側主要面(10)的總體表面積之比值係大於或等於 0.05 且小於或等於 0.15，其中該前側接觸表面的表面積係等於該總體表面積與該第二次要區域(12)的表面積之間的差。
- 14.如申請專利範圍第 1 或 2 項之光電半導體本體，其中，該開口(110)於自該前側(2)朝向該背側(3)的方向上或於自該背側(3)朝向該前側(2)的方向上逐漸減小。

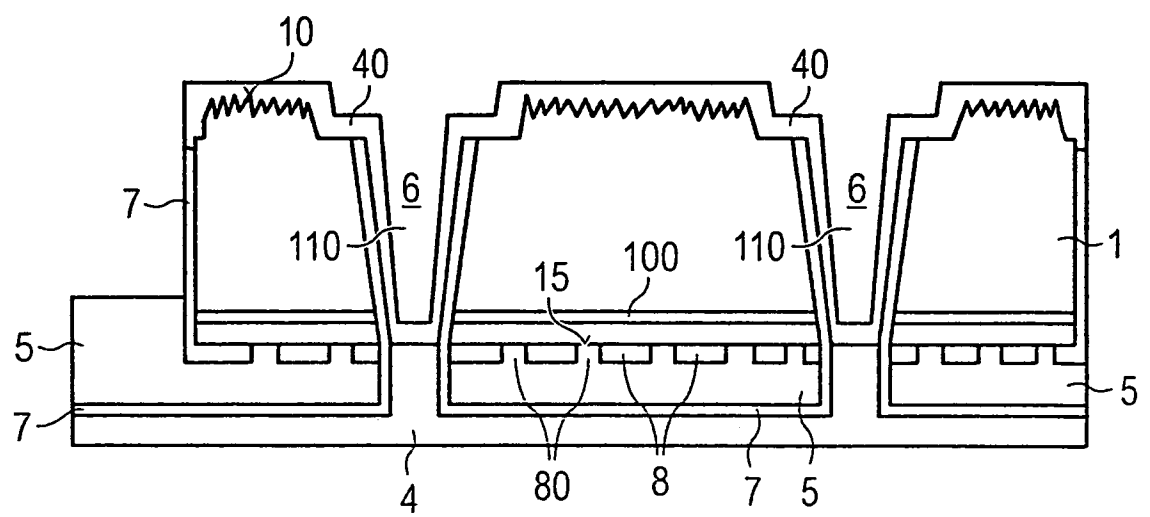
八、圖式：



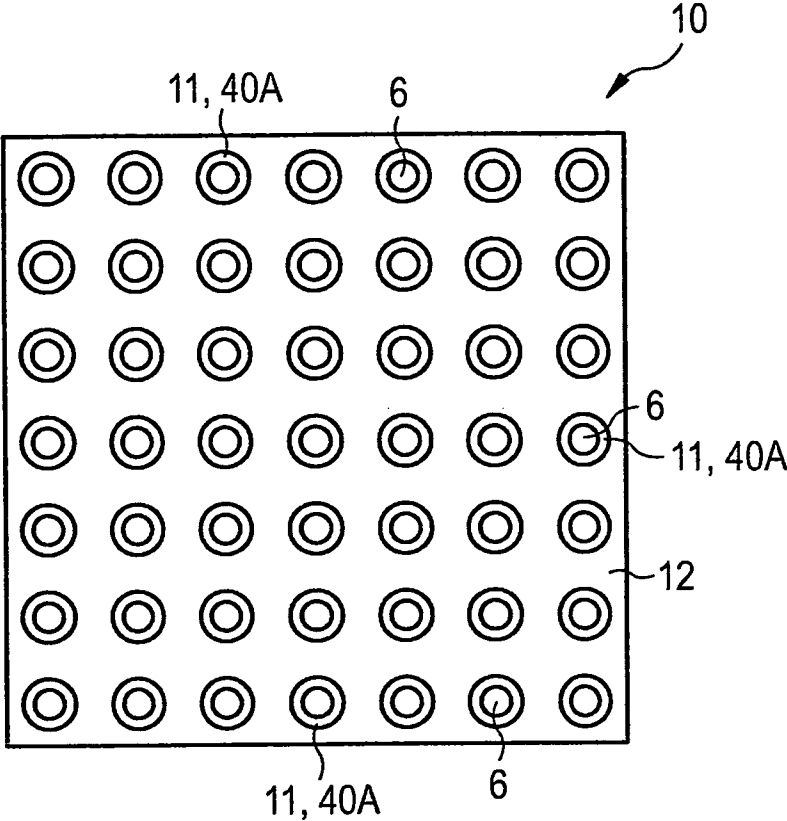
第 1 圖



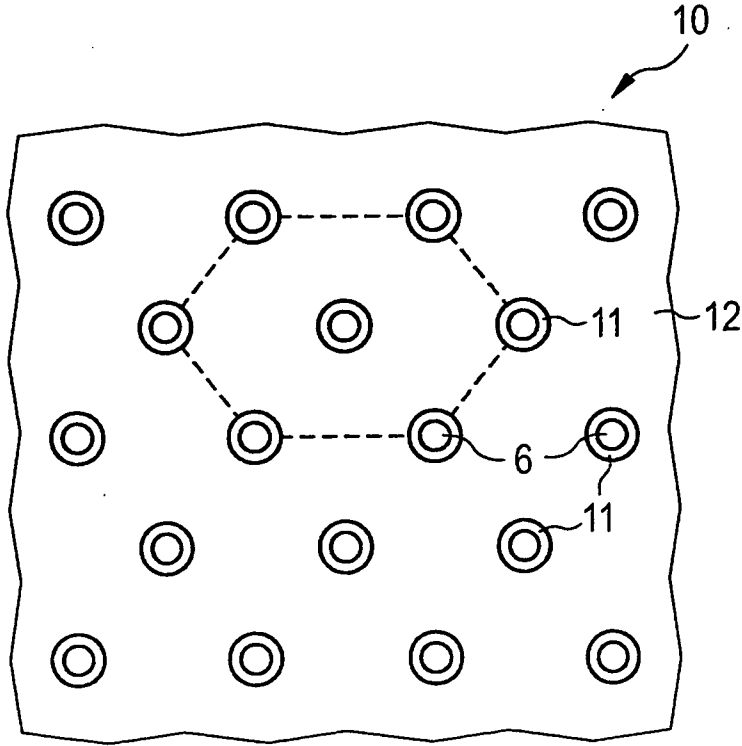
第 2 圖



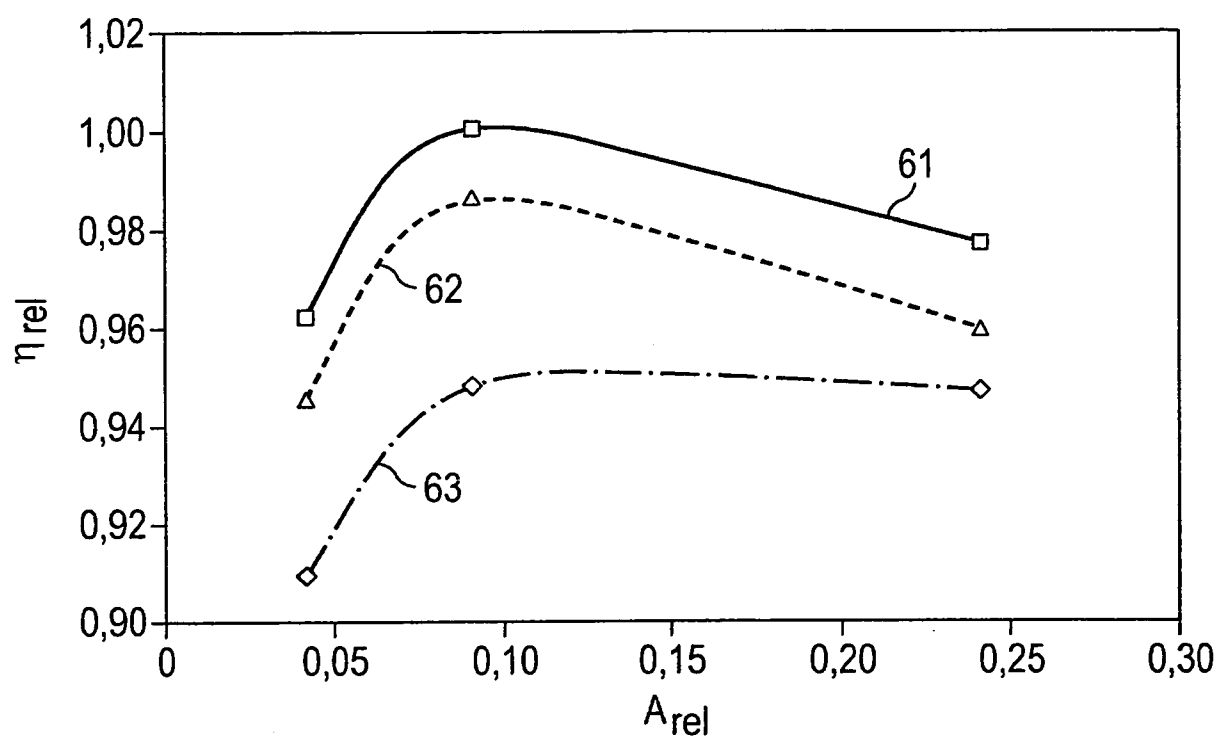
第 3 圖



第 4 圖



第 5 圖



第 6 圖