



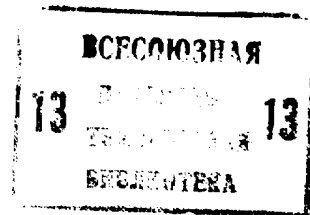
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1304076** **A1**

(5D) 4 G 11 C 11/14

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3892330/24-24
(22) 29.04.85
(46) 15.04.87. Бюл. № 14
(71) Московский энергетический институт
(72) И. Н. Андреева и Г. А. Бородин
(53) 681.327.66(088.8)
(56) Патент США № 4073012 кл. 365/1, 1980.
Авторское свидетельство СССР
№ 1265856, кл. G 11 C 11/14, 1984.
(54) УСТРОЙСТВО ДЛЯ УПРАВЛЕНИЯ
ДОМЕННОЙ ПАМЯТЬЮ
(57) Изобретение относится к области авто-
матики и вычислительной техники и может

быть использовано для обхода дефектных элементов при записи (чтении) в запоминающих устройствах на цилиндрических магнитных доменах. Целью изобретения является повышение надежности устройства. Устройство содержит регистры позиционного кода, регистры первой и второй групп, элементы И первой, второй и третьей групп, счетчик, блок памяти и формирователь. За счет введения второй группы регистров значительно уменьшена разрядность регистров и исключена часть управляющей электроники. 1 ил.

(19) **SU** (11) **1304076** **A1**

Изобретение относится к вычислительной технике, а именно к устройствам для управления обходом дефектных элементов, и может быть использовано для управления потоком данных при записи (чтении) в запоминающие устройства на цилиндрических магнитных доменах (ЦМД ЗУ).

Цель изобретения — повышение надежности устройства за счет уменьшения разрядности регистров и исключения части управляющей электроники.

На чертеже представлено устройство для управления доменной памятью.

Устройство содержит регистры 1 позиционного кода группы, регистры 2 первой группы, регистры 3 второй группы, элементы И 4 первой группы, элементы И 5 второй группы, элементы И 6 третьей группы, счетчик 7, постоянное запоминающее устройство (ПЗУ) 8 и регистр 9 дефектов, формирователь 10, шинный формирователь 11, входы — выходы 12 устройства, первый 13, второй 14, третий 15, четвертый 16, пятый 17 управляющие входы устройства, информационные входы 18 и информационные выходы 19 устройства, прямой выход разряда 20 и инверсный выход разряда 21. ПЗУ 8 и регистр 9 дефектов составляют блок 22 памяти, который может быть выполнен на программируемой логической матрице.

Устройство работает следующим образом.

Пусть имеется ЦМД ЗУ, состоящее более, чем из одной микросборки, например, типа К1602РЦ2. Каждая микросборка типа К1602РЦ2 имеет 282 регистра хранения, причем 260 из них основные, а 22 — резервные, предназначенные для замены основных дефектных регистров хранения. В соответствии с организацией ЦМД ЗУ предлагаемое устройство управления для доменной памяти содержит 23-х разрядные (в общем случае $K+1$, где K — число дефектов) регистры 1 позиционного кода и регистры 2 и 3. Количество регистров 1—3 определяется количеством параллельно работающих ЦМД-микросборок.

Запись информации. Перед началом операции записи по входу 13 производится начальная установка. При этом регистры 2 и 3 и счетчик 7 обнуляются, в регистры 1 в первый разряд заносится «1» по входу 14, а остальные разряды обнуляются. На выходе блока 8 через время, необходимое для выборки из него информации, устанавливается код, свидетельствующий о наличии или отсутствии дефектов в первых регистрах хранения ЦМД ЗУ. Этот код заносится в регистр 9 дефектов, каждый разряд которого соответствует одной ЦМД-микросборке, а их содержимое определяет годность — «1» или дефектность — «0» регистров хранения этой микросборки.

Информация, предназначенная для записи в ЦМД ЗУ, по входу 12 через шинный формирователь 11 поступает на второй вход

всех разрядов соответствующего регистра 2, но записывается только в первый разряд, который открыт «1» первого разряда регистра 1 позиционного кода. Если на выходе i -го разряда регистра 9 дефектов «1», то по первому синхроимпульсу информация с выхода регистра 2 через элемент И 6 проходит на запись в ЦМД-микросборку. если «0», то информация через элемент и 6 не проходит, и в ЦМД-микросборку в дефектный регистр записывается «неинформационный» ноль. Кроме того, если на выходе i -го разряда регистра 9 дефектов «0», то по окончании синхроимпульса на управляющем входе 15 единица первого разряда соответствующего регистра 1 позиционного кода сигналом формирователя 10 сдвигается во второй разряд (влево), так как элемент И 4 открыт инверсным сигналом 21 i -го разряда. Сдвиг регистра 2 запрещен, так как элемент И 5 закрыт прямым сигналом 20 этого разряда (нумерация разрядов в регистрах проводится справа налево).

На втором этапе прохождение очередного информационного бита определяется кодом, считанным из блока 8 по первому адресу. Предположим, что второй разряд i -й микросборки бездефектен. Если в предыдущем такте информация не была записана в регистр хранения ЦМД-микросборки из-за его дефектности, то второй бит поступает во второй разряд регистра 2, а первый бит из первого разряда регистра 2 при наличии разрешения на элементе И 6 проходит через информационный выход 19 на запись в ЗУ. По окончании второго синхроимпульса происходит сдвиг информации в регистре 2 на один разряд вправо сигналом через И 5. В дальнейшем каждое появление «0» в некотором разряде регистра 9 вызывает продвижение «1» в соответствующем регистре 1 на разряд влево, что обеспечивает сохранность в регистре 2 ранее занесенной, но еще не выведенной через выход 19 информации.

Чтение информации. Перед началом операции чтения производится начальная установка, аналогичная той, которая производилась перед записью.

Информация от ЦМД ЗУ поступает через вход 18 в параллель от всех микросборок на второй информационный вход всех разрядов соответствующего регистра 3, однако прием информации осуществляется только в первый справа разряд.

Если i -й разряд регистра 9 дефектов равен «1», то по окончании синхроимпульса информация в регистре 3 сдвигается на один разряд влево, а в регистре 1 положение «1» не меняется.

Если на данном такте работы устройства в какой-либо ЦМД-микросборке имеется дефектный регистр хранения, то в i -м разряде регистра 9 будет «0» и по окончании синхроимпульса «1» в регистре 1 сдвинута во второй разряд. Все последующие биты

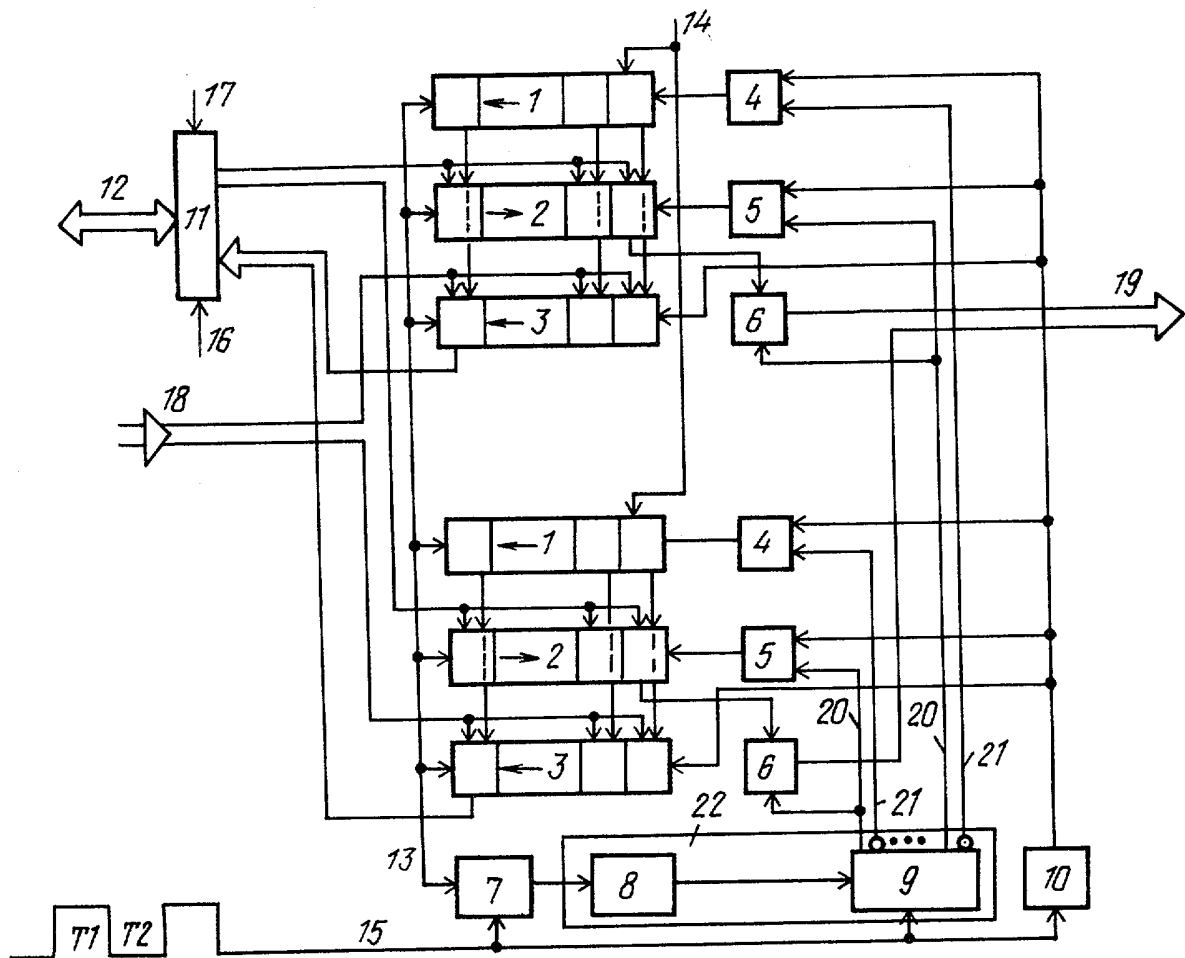
информационной последовательности поступают через второй разряд регистра 3 до тех пор, пока в i -м разряде регистра 9 опять не встречается «0», после чего прием информации осуществляется через третий вход регистра 3 и т.д. После окончания каждого синхрои импульса происходит сдвиг регистра 3 на один разряд влево. Через 23 такта после считывания из ЗУ в регистр 3 первого разряда информация начинает передаваться в шинный формирователь 11.

Таким образом, из информационного потока, поступающего от ЦМД ЗУ, образована последовательность, из которой исключены все разряды, соответствующие дефектным регистрам ЦМД-микрособорков.

Формула изобретения

Устройство для управления доменной памятью, содержащее группу регистров позиционного кода, первую группу регистров, первую, вторую и третью группы элементов И, счетчик, блок памяти, формирователь, причем первый управляющий вход каждого регистра первой группы, а также первый управляющий вход каждого регистра позиционного кода группы соединен с первым входом счетчика и является первым управляющим входом устройства, второй управляющий вход каждого регистра позиционного кода группы соединен с вторым управляющим входом другого регистра позиционного кода группы и является вторым управляющим входом устройства, третий управляющий вход каждого регистра позиционного кода группы соединен с выходом соответствующего элемента И первой группы, первый вход каждого элемента И первой и второй групп соединен с выходом формирователя, вход которого соединен с вторым входом счетчика и является третьим управляющим входом устройства, выход каждого разряда регистра позиционного кода группы соединен с первым информационным входом соответствующего разряда соответствующего регистра первой группы, второй инфор-

мационный вход каждого разряда регистра первой группы соединен с вторым информационным входом других разрядов этого же регистра, выход каждого регистра первой группы соединен с первым входом соответствующего элемента И третьей группы, второй вход каждого элемента И второй и третьей групп соединен с прямым выходом соответствующего разряда блока памяти, инверсный выход каждого разряда которого соединен с вторым входом соответствующего элемента И первой группы, выход каждого элемента И третьей группы является информационным выходом устройства, выходы счетчика соединены с входами блока памяти, отличающееся тем, что, с целью повышения надежности устройства, оно содержит вторую группу регистров, шинный формирователь, входы-выходы которого являются информационными входами-выходами устройства, а его первый и второй управляющие входы являются четвертым и пятым управляющими входами устройства, вторые информационные входы всех разрядов регистра первой группы соединены между собой и подключены к соответствующему выходу шинного формирователя, первый информационный вход каждого разряда регистра второй группы соединен с выходом соответствующего разряда соответствующего регистра позиционного кода группы, второй информационный вход каждого разряда регистра второй группы соединен с вторыми информационными входами других разрядов данного регистра и является информационным входом устройства, первые управляющие входы всех регистров второй группы объединены и соединены с первым входом счетчика, второй управляющий вход каждого регистра первой группы соединен с выходом соответствующего элемента И второй группы, каждый вход шинного формирователя соединен с выходом соответствующего регистра второй группы, управляющий вход блока памяти соединен с третьим управляющим входом устройства, второй управляющий вход каждого регистра второй группы соединен с выходом формирователя.



Редактор И. Касарда
 Заказ 1316/52
 ВНИИПИ Государственного комитета СССР по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4

Техред И. Верес
 Тираж 590

Корректор С. Черни
 Подписное